

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G11B 20/10 (2006.01)
H04L 7/02 (2006.01)



[12] 发明专利说明书

专利号 ZL 03811762.2

[45] 授权公告日 2008年3月12日

[11] 授权公告号 CN 100375185C

[22] 申请日 2003.4.30 [21] 申请号 03811762.2

[30] 优先权

[32] 2002.5.24 [33] EP [31] 02077052.5

[86] 国际申请 PCT/IB2003/001792 2003.4.30

[87] 国际公布 WO2003/100781 英 2003.12.4

[85] 进入国家阶段日期 2004.11.23

[73] 专利权人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 D·M·O·莫德里 K·范霍夫

A·斯特克

[56] 参考文献

CN1227383A 1999.9.1

US5717619A 1998.2.10

审查员 李冰

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 程天正 王忠忠

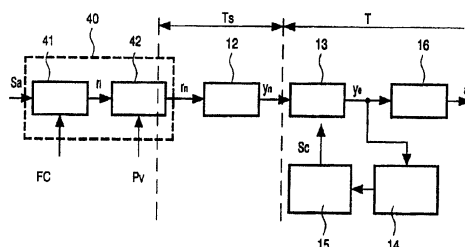
权利要求书 2 页 说明书 7 页 附图 6 页

[54] 发明名称

用于读取信息的半同步式接收器和设备

[57] 摘要

描述了一种用于从模拟信号以数据速率 $1/T$ 递送数据序列的接收器，包括：a) 转换装置，用于通过以采样速率 $1/T_s$ 采样模拟信号来生成接收的序列，借此所述接收的序列的采样速率 $1/T_s$ 可由预先设置的值加以控制；b) 数字处理装置，用于通过处理所述接收的序列来递送一个处理的序列；c) 第一采样速率转换器，用于以数据速率 $1/T$ 将所述处理的序列转换为等效的处理的序列，借此所述等效的处理的序列的数据速率可由控制信号加以控制；d)，误差发生器，用于从所述等效的处理的序列递送误差序列；e)，控制信号生成装置，用于生成依赖于所述误差序列的控制信号；f) 检测器，用于从所述等效的处理的序列导出所述数据序列，借此在采样速率 $1/T$ 和 $1/T_s$ 之间的比率基本上为恒量。



1. 一种用于从模拟信号 (S_a) 以数据速率 $1/T$ 获取数据序列 (a_k) 的接收器, 所述接收器包括:

转换装置 (40), 用于通过以采样速率 $1/T_s$ 采样模拟信号 (S_a) 来生成一个接收的序列 (r_n), 借此所述接收的序列 (r_n) 的采样速率 $1/T_s$ 可由预先设置的值 (P_v) 加以控制, 所述转换装置 (40) 包括用于接收预先设置的值 (P_v) 的输入端;

数字处理装置 (12), 用于通过处理所述接收的序列 (r_n) 来递送一个处理的序列 (y_n);

第一采样速率转换器 (13), 用于以数据速率 $1/T$ 将所述处理的序列 (y_n) 转换为等效的处理的序列 (y_e), 借此所述等效的处理的序列 (y_e) 的数据速率可由控制信号 (S_c) 加以控制;

误差发生器 (14), 用于从所述等效的处理的序列 (y_e) 递送误差序列 (e_k);

控制信号生成装置 (15), 用于生成依赖于所述误差序列 (e_k) 的控制信号 (S_c);

检测器 (16), 用于从所述等效的处理的序列 (y_e) 导出所述数据序列 (a_k), 借此将预先设置的值 (P_v) 设置为这样一个值, 使得在采样速率 $1/T$ 和 $1/T_s$ 之间的比率为恒量。

2. 如权利要求 1 所述的接收器, 其特征在于所述转换装置 (40) 包括:

模拟数字转换器 (41), 用于通过以与数据速率 $1/T$ 异步的时钟频率 $1/T_c$ 采样模拟信号 (S_a) 来生成中间接收的序列 (r_i), 和

第二采样速率转换器 (42), 用于以采样速率 $1/T_s$ 将中间接收的序列 (r_i) 转换为接收的序列 (r_n), 借此所述接收的序列 (r_n) 的采样速率 $1/T_s$ 可由预先设置的值 (P_v) 加以控制;

3. 如权利要求 1 或 2 所述的接收器, 其特征在于还包括锁定辅助装置 (17), 用于通过生成预先设置的值 (P_v) 来保持在采样速率 $1/T$ 和 $1/T_s$ 之间的所述比率为恒量。

4. 如权利要求 3 所述的接收器, 其特征在于所述锁定辅助装置 (17) 能生成预先设置的值 (P_v), 以致等效的接收的序列 (r_e) 相对于数据速率 $1/T$ 的转变的平均数为恒量。

5. 一种用于从信息载体 (21) 上的信息轨道 (20) 读取信息的设备, 其特征在于包括:

用于从所述信息载体中获取信息并输出模拟信号 (Sa) 的装置 (22);

依照权利要求 1 所述的接收器, 用于从模拟信号 (Sa) 以数据速率 $1/T$ 递送数据序列 (a_k)。

6. 如权利要求 5 所述的设备, 其特征在于所述信息轨道 (20) 包括具有与数据速率 $1/T$ 相关的摆动频率的摆动, 并且其中所述锁定辅助装置 (17) 能够根据所述摆动频率生成所述预先设置的值。

用于读取信息的半同步式接收器和设备

技术领域

本发明涉及一种用于从模拟信号以数据速率 $1/T$ 递送数据序列的接收器。

本发明进一步涉及一种用于从信息载体的信息轨道上读取信息的设备。

背景技术

用于递送数据序列的接收器可被用于光盘播放器。在所述光盘播放器中从光盘获取 (retrieve) 模拟重放信号。光学头通过使用激光来获取所述模拟重放信号。经过一些模拟处理之后, 向诸如模拟数字转换器 (ADC) 的转换装置提供所述重放信号。由时钟来控制所述 ADC, 所述时钟来自压控振荡器 (VCO)。由所述 VCO 提供的时钟频率依赖于误差发生器的输出。所述误差发生器根据数字处理装置 (DPM) 的输出生成误差信号。所述 DPM 例如可以是均衡器。DPM 处理所述 ADC 的输出信号。最后, 将 DPM 的输出馈送到检测器以便生成数据序列。在 ADC 之后的所有处理以所述数据序列的数据速率 $1/T$ 同步地进行。

随着用于数字记录和传输的接收器日渐数字化地加以实现, 将基于 VCO 的定时恢复替代为使用采样速率转换器 (SRC) 的定时恢复。此接收器的第一部分还由模拟处理装置和 ADC 组成。在此接收器中的 ADC 由自由运行的时钟控制。所述自由运行的时钟通常是基于石英的时钟。所述时钟的频率不依赖于所述数据序列的数据速率 $1/T$ 。将所述 ADC 的输出馈送到采样速率转换器 (SRC)。所述 SRC 由数控振荡器 (NCO) 控制。所述 NCO 输出信号的频率依赖于误差发生器的输出信号。所述误差发生器作用于数字处理装置 (DPM) 的输出。此外, 将 DPM 的输出再次送到检测器以便生成数据序列。这种同步地采样的接收器的优点在于例如像均衡之类的数字信号处理可以在由定时恢复获取的符号 (symbol) 速率时钟域中进行。另一方面, 由这个处理所引起的延迟加大了所述环路的总延迟, 这可能导致不稳定性, 在要求高带宽时尤其如此。这高度地约束了用于所述环路的数字处理, 因此可能潜在地并严重地降低性能。

发明内容

本发明的目标是提供一种防止上述问题发生的接收器。

本发明的进一步的目标是提供一种防止上述问题发生的、用于读取信息的设备。

通过用于从模拟信号以数据速率 $1/T$ 递送数据序列的接收器来达到这一目标，所述接收器包括：

转换装置，用于通过以采样速率 $1/T_s$ 采样模拟信号来生成一个接收的序列，借此所述接收的序列的采样速率 $1/T_s$ 可由预先设置的值加以控制；

数字处理装置，用于通过处理所述接收的序列来递送处理的序列；

第一采样速率转换器，用于以数据速率为 $1/T$ 将所述处理的序列转换为等效的处理的序列，借此所述等效的处理的序列的数据速率可由控制信号加以控制；

误差发生器，用于从所述等效的处理的序列递送误差序列；

控制信号生成装置，用于生成依赖于所述误差序列的控制信号；

检测器，用于从所述等效的处理的序列导出所述数据序列，借此将预先设置的值设置为这样一个值，以致在采样速率 $1/T$ 和 $1/T_s$ 之间的比率基本上为恒量。

通过用于从信息载体的信息轨道上读取信息的设备来达到进一步的目标，所述设备包括：

用于从所述信息载体上获取所述信息并输出模拟信号的装置；

接收器，用于从模拟信号以数据速率 $1/T$ 递送数据序列，所述接收器包括：

转换装置，用于通过以采样速率 $1/T_s$ 采样模拟信号来生成接收的序列，借此所述接收的序列的采样速率 $1/T_s$ 可由预先设置的值加以控制；

数字处理装置，用于通过处理所述接收的序列来递送处理的序列；

第一采样速率转换器，用于以数据速率为 $1/T$ 将所述处理的序列转换为等效的处理的序列，借此所述等效的处理的序列的数据速率可由控制信号加以控制；

误差发生器，用于从所述等效的处理的序列递送误差序列；
控制信号生成装置，用于生成依赖于所述误差序列的控制信号；
检测器，用于从所述等效的处理的序列导出所述数据序列，
借此将预先设置的值设置为这样一个值，以致在采样速率 $1/T$ 和 $1/T_s$ 之间的比率基本上为恒量。

如前所述，从具有 SRC 的已知的接收器拓扑开始，所述数字处理块从在所述定时恢复内的位置移动到异步域，即在模拟数字转换器 ADC 和 SRC 之间。因为所述处理定位在所述异步域内，所以现在其时间跨度依赖于过采样的比率 T/T_s ，导致依赖于过采样的性能。代替自由运行的时钟，所述 ADC 可以由预先设置的值加以控制。所述预先设置的值控制所述 ADC 进行采样所采用的速率。这样选择所述预先设置的值，以致 T/T_s 比率具有固定值，只有百分之几的偏差是可以的。可以使用所述固定的 T/T_s 比率来最优化定时恢复，所述定时恢复将信号从异步 T_s 域传递到数据速率域。代替由预先设置的值控制的 ADC，还可以使用由自由运行的时钟控制的、与第二 SRC 组合的 ADC，其中所述 ADC 输出中间接收的序列。第二 SRC 将所述中间接收的序列转换为接收的序列，其中所述采样速率由预先设置的值控制。与预先设置的值的控制 ADC 相比，所述 ADC 和第二 SRC 的组合导致相同的接收的序列。

在本发明进一步实施例中，所述接收器包括锁定辅助 (lock aid) 装置，用于通过生成预先设置的值控制的 ADC 或者第二采样速率转换器的预先设置的值来保持在采样速率 $1/T$ 和 $1/T_s$ 之间的比率基本上为恒量。对于所述锁定辅助装置存在不同的方式来实现上述。例如，所述锁定辅助装置可以通过保持等效的接收的序列相对于数据速率 $1/T$ 的转变 (transition) 的平均数基本上为恒量来生成所述预先设置的值。所述数据由位流组成，所述位流通常具有最大游程长度，即后续为零或一的最大数目。因此在一定长度的位流中，转变的平均数将基本上为恒量。通过使用此平均数作为用于预先设置的值的控制参数，所述锁定辅助装置能够保持采样速率 $1/T$ 和 $1/T_s$ 基本上为恒量。

如果所述接收器用于一种用于从信息载体的信息轨道上读取信息的设备，其中信息轨道包括具有与数据速率 $1/T$ 相关的摆动频率的摆动，所述锁定辅助装置能够根据所述摆动频率生成预先设置的值。例如，一种摆动以 DVD+RW 格式存在于 DVD 盘片上。所述摆动与 DVD 上的

数据同步。因此，所述锁定辅助装置可以使用所述摆动信号来保持采样速率 $1/T$ 和 $1/T_s$ 基本上为恒量，例如通过固定在所述摆动频率和采样速率 $1/T_s$ 之间的比率来实现这一点。

附图说明

参考在下列描述中以举例方式描述的实施例及附图，本发明的这些及其他方面将进一步得到体现和阐述。其中

图 1 示出了现有技术的接收器；

图 2 示出了具有采样速率转换器的现有技术的接收器；

图 3 示出了依照本发明的接收器；

图 4 示出了本发明的接收器的其它实施例；

图 5 示出了用于从信息载体的信息轨道上读取信息的设备的实施例；

图 6 示出了其上具有信息轨道的信息载体的例子；

图 7a 和图 7b 示出了具有环路延迟的接收器的示图；

图 8 示出了具有和没有环路延迟的接收器的两个阶跃的响应；

图 9a 示出了在高带宽情况下具有延迟的典型的定时恢复的频率响应；

图 9b 示出了在低带宽情况下具有延迟的典型的定时恢复的频率响应；

图 9c 示出了在高带宽情况下依照本发明的接收器的频率响应；

图 10 示出了依照本发明具有锁定辅助装置的接收器的实施例。

具体实施方式

图 1 中描述的现有技术接收器具有转换装置 40，用于将模拟信号 S_a 转换为接收的序列 r_n 。所述转换装置 40 通常是模拟数字转换器 (ADC)。所述 ADC 以采样速率 $1/T_c$ 采样所述模拟信号 S_a ，并且所述采样速率由压控振荡器 30 控制。所述 VCO 和误差发生器 14 一起形成锁相环 (PLL)。所述 VCO 的输出具有依赖于在输入的电压电平的频率。在图 1 中误差发生器 14 的输出控制所述 VCO 的频率。由数字处理装置 12 处理所述接收的序列 r_n 。所述数字处理装置 12 例如可以是用于均衡所述接收的序列 r_n 的均衡器。数字处理的结果是一处理的序列 y_n 。将处理的序列 y_n 馈送到误差发生器 14 和检测器 16。所述检测器 16 从处理的序列 y_n 中导出数据序列 a_k 。

在图 2 中将基于 VCO 的定时恢复转换到使用采样速率转换器 13 (SRC) 的定时恢复。现在所述转换装置 40 由自由运行的时钟 FC 控制。所述时钟的频率独立于所述数据序列 a_k 的数据速率 $1/T$ 。所述 SRC 由控制信号生成装置 15 控制。控制信号生成装置 15 例如可以是数控振荡器 (NCO)。所述 NCO 的输出信号的频率依赖于误差发生器 14 的输出信号。这种同步地采样接收器的优点在于由所述数字处理装置 12 进行的数字处理可以在由定时恢复获取的符号率时钟域中进行。另一方面, 由这个处理所引起的延迟加大了所述环路的总延迟, 这可能导致不稳定性, 在要求高带宽时尤其如此。这高度地约束了用于所述环路中的数字处理, 并因此可能潜在地并严重地降低性能。

为了消除所述延迟, 如图 3 中所描述, 可以将所述数字处理块 12 从在定时恢复内的位置移动到异步域 T_s 。现在所述数字处理装置 12 定位在转换装置 40 和采样速率转换器 13 之间。因为所述处理定位在所述异步域内, 所以现在其时间间隔依赖于过采样速率 T/T_s , 导致依赖于过采样的性能。因此, 在依照本发明的接收器中, 代替使用自由运行的时钟 FC 来控制转换装置 40 的采样比率, 使用预先设置的值 P_v 来控制转换装置 40 的采样比率。这样选择所述预先设置的值 P_v , 以致 T/T_s 比率具有固定值, 只有百分之几的偏差是可以的。可以使用所述固定 T/T_s 比率来最优化定时恢复, 所述定时恢复将信号从异步 T_s 域传递到数据速率域。

所述转换装置 40 可以与按照一个采样速率运行的 ADC 一起实现, 所述采样速率可以由预先设置的值 P_v 加以控制。做为选择, 如图 4 所描述, 所述转换装置 40 可以由 ADC 41 与 SRC 42 组合起来实现, 所述 ADC 41 由自由运行的时钟 FC 控制。在图 4 中, 所述转换装置 40 包括 ADC 41 和第二采样速率转换器 42。所述 ADC 41 将模拟信号 S_a 转换为中间接收的序列 r_i 。在 ADC 41 之后, 第二采样速率转换器 42 以采样速率 $1/T_s$ 将所述中间接收的序列 r_i 转换为接收的序列 r_n , 所述采样速率 $1/T_s$ 由预先设置的值 P_v 控制。

在图 5 中描述了用于读取信息的设备。在图 6 中示出了具有信息轨道 20 的信息载体 21。在图 5 中的设备包括用于使信息载体 21 旋转的旋转装置 23。此外, 所述设备包括用于从信息载体 21 中获取信息的装置 22。例如在 CD 播放器中, 所述装置 22 包括光学拾取单元 (OPU)。

所述 OPU 生成投射到所述信息载体 21 表面上的激光束。所述激光束由信息载体 21 的表面反射，并且由在检测装置上的 OPU 投射。所述检测装置生成模拟信号 Sa。在输出模拟信号 Sa 之前，来自于检测装置的信息还可以由模拟处理装置预处理。

作为测试例，上述原理在用于光学读出系统中的完全数字接收器中试验。起点是图 2 的接收器，其中所述转换装置 40 由 ADC 组成，并且数字处理装置 12 由有限脉冲响应 (FIR) 过滤器或均衡器组成。控制生成装置 15 由数制振荡器组成。因为所述均衡器定位在环路内，所以其总是均衡在符号率域中的信号。然而，由其固有延迟和流水线延迟组成的延迟加大了所述环路的总延迟，这导致了不稳定性，在要求高带宽时尤其如此。这高度地约束了在所述环路中可用的均衡器。

在图 7b 中当在所述环路中增加延迟时，可以看见相位边缘的降低。在图 7a 和 7b 横轴上描述了标准化了的频率，其中所述标准化了的频率是相对于采样频率的频率。在图 7a 中的纵轴表示在所述接收器以分贝表示的传递功能的大小。在图 7b 中的纵轴以度表示相位。在图 7b 中的实线是没有延迟的接收器的相位图，而虚线是有延迟的接收器的相位图。

在图 8 中示出了具有和没有延迟的环路的阶跃响应。虚线是具有延迟的阶跃响应而实线是没有延迟的阶跃响应。在横轴上绘制了在同步步比特时钟周期的消逝的时间，并且在纵轴上表示了其幅度。

另外，在图 9a 和图 9b 中分别示出了在高和低带宽时具有延迟的经典定时恢复的频率响应。在横轴上展示了在固定时钟周期中的消逝的时间，并且在纵轴上展示了标准化频率，即 $(1/T)$ 。显然在所述环路内具有大量延迟是不允许高带宽的。

根据这些曲线图，人们可以容易地得出结论：延迟量会严重地降低所述系统的性能。因此，在环路内的 FIR 过滤器的阶或时间跨度被高度地约束，这会导致降低的性能。

在图 9c 中示出了依照本发明的接收器在高带宽的频率响应。这里，纵轴表示比率 T/T_s 。转换装置 40 由 ADC 组成，并且数字处理装置 12 由均衡器组成。这样选择预先设置的值，以致所述 T/T_s 比率具有固定值：现在均衡器具有独立于数据速率时钟 $1/T$ 和自由运行的时钟 FC 的过采样比率的固定时间跨度。从而，所述性能将独立于在 CAV

(恒定角速度)模式下盘片上的位置。

可以使用锁定辅助装置确定预先设置的值 P_v 。在图 10 中绘制了具有锁定辅助装置 17 的接收器。在图 10 中的锁定辅助装置 17 是被称为转变概率锁定辅助。这样驱动预先设置的值 P_v ，以致在转换装置 40 之后测量的每比特时钟转变的平均数是一固定的分数。这个分数依赖于所使用的调制码。锁定辅助装置 17 具有宽的捕获 (capture)，而错误的锁定，但是由于必须观察大量的转变，所以其本身就很缓慢。

锁定辅助装置 17 还可以锁定摆动频率。预先设置的值 P_v 由所述摆动频率驱动。这些锁定辅助装置 17 只能用于光盘格式，所述光盘格式具有以与比特频率相关的频率的摆动。事实上这适合于所有可记录的 / 可重写的格式。

可以使用所述固定 T/T_s 比率来最优化定时恢复，所述定时恢复将信号从半异步 T_s 域传递到数据速率域。设计能够转换大范围过采样比率的定时恢复是没有用的。所述最优化可以导致小得多的环路延迟。

现在由所述零交叉信息直接驱动所述定时恢复，结果形成具有小的捕获范围和数量降低的环路延迟。

本发明提出一种用于‘同步’数字读出接收器的可供选择的结构。这种新的半同步接收器拓扑在不对数字处理引进约束的前提下，仍然具有频率可缩放性的优点。因此它十分适于高密度 / 容量的光盘格式，所述光盘格式获得高级的信号处理以便准确地检测所述比特。

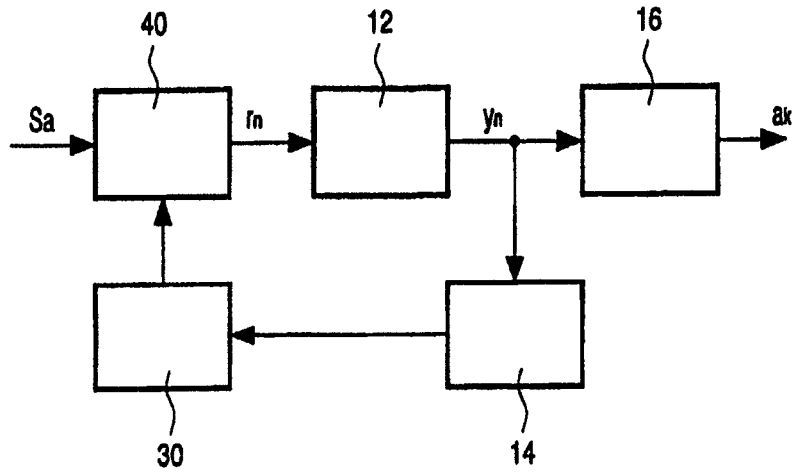


图 1

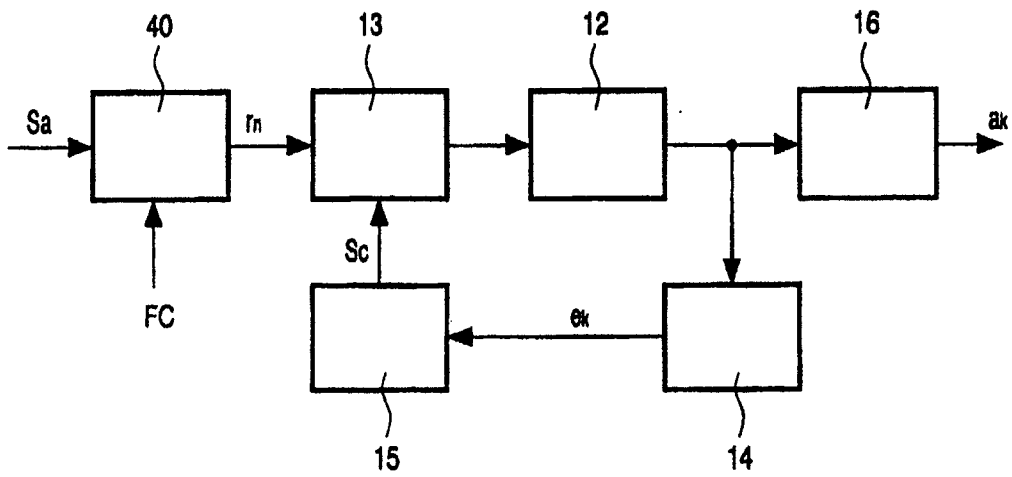


图 2

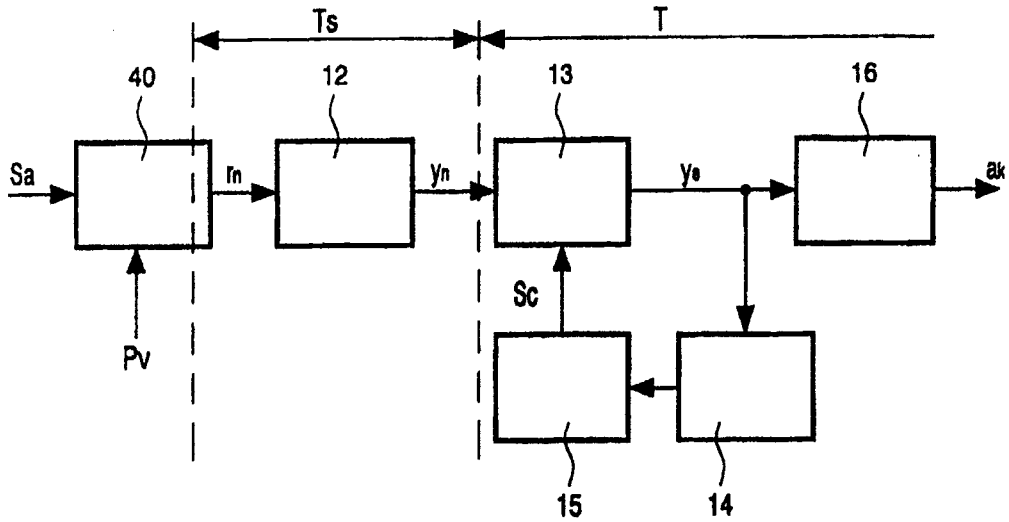


图 3

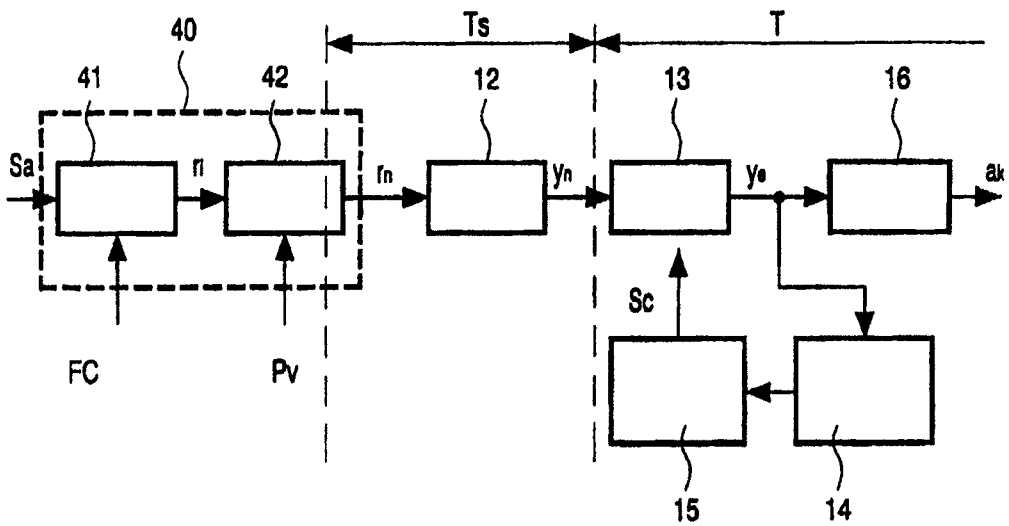


图 4

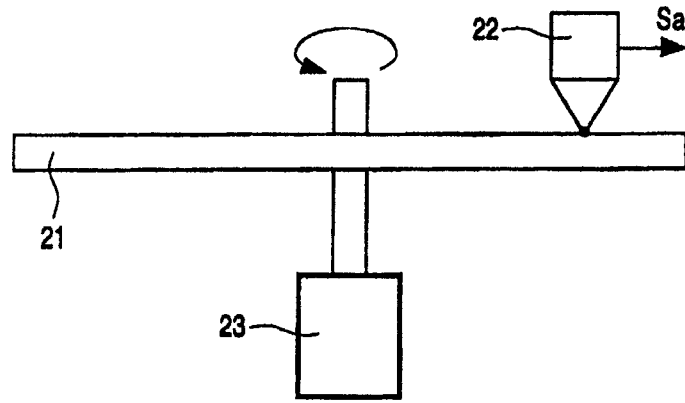


图 5

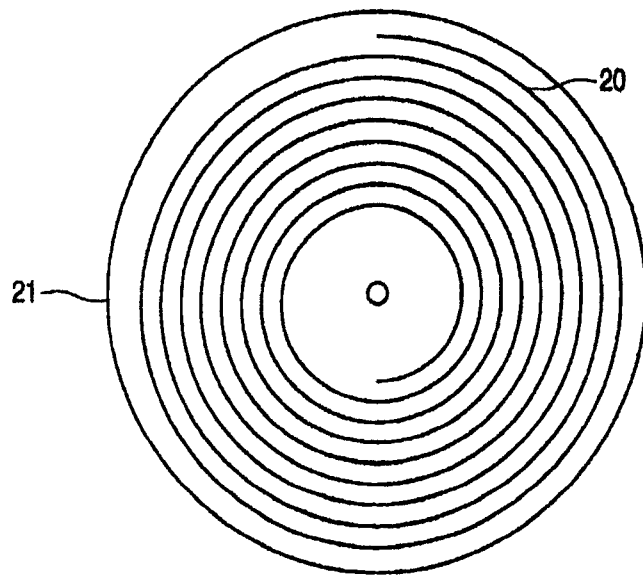


图 6

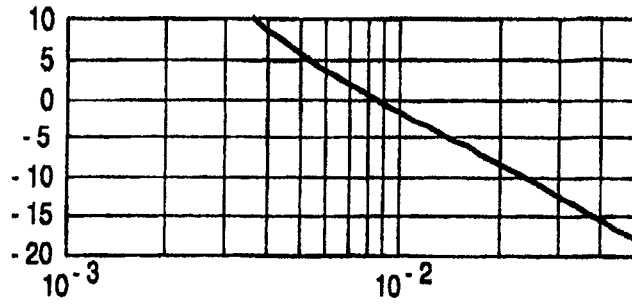


图 7a

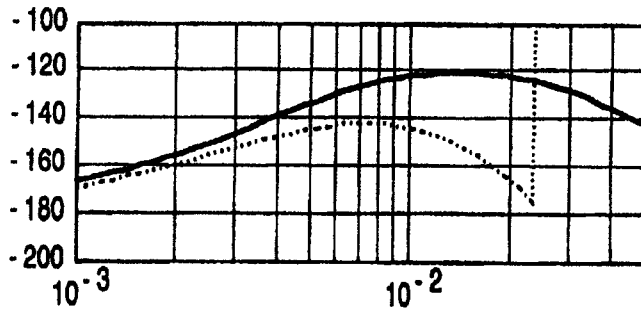


图 7b

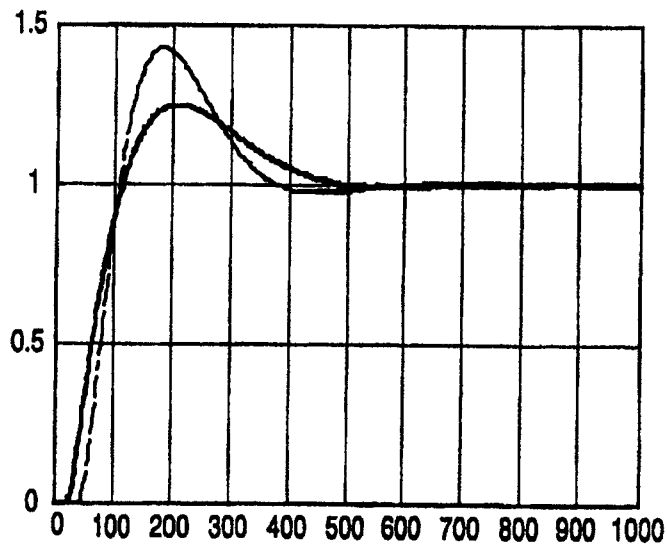


图 8

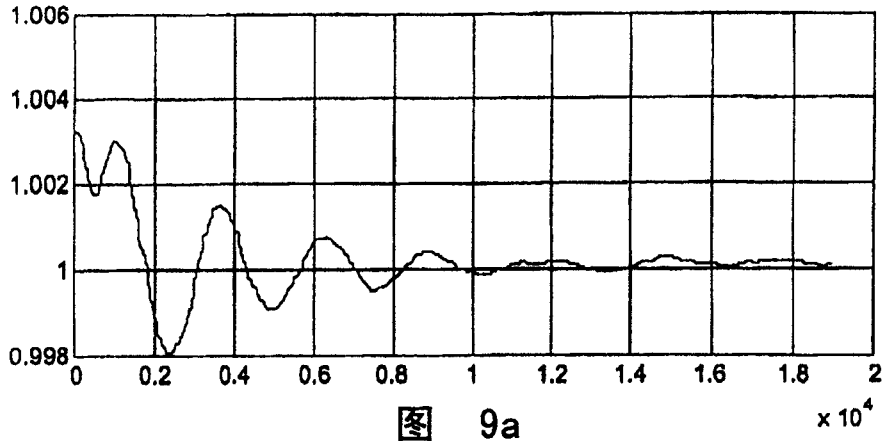


图 9a

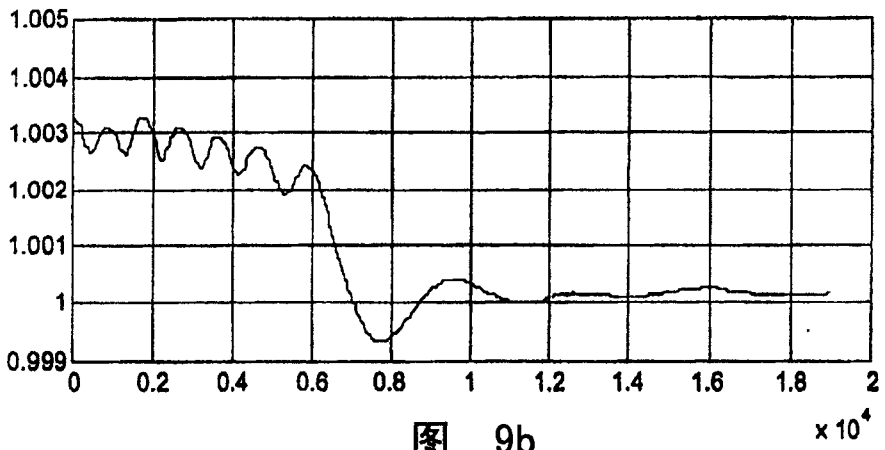


图 9b

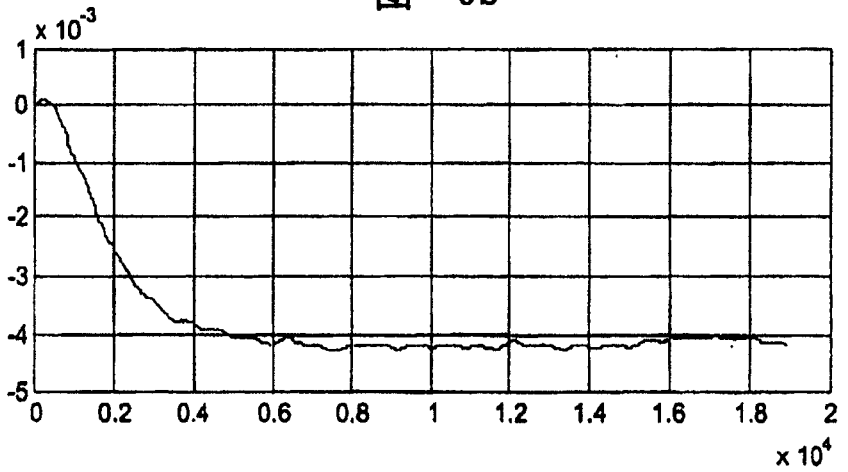


图 9c

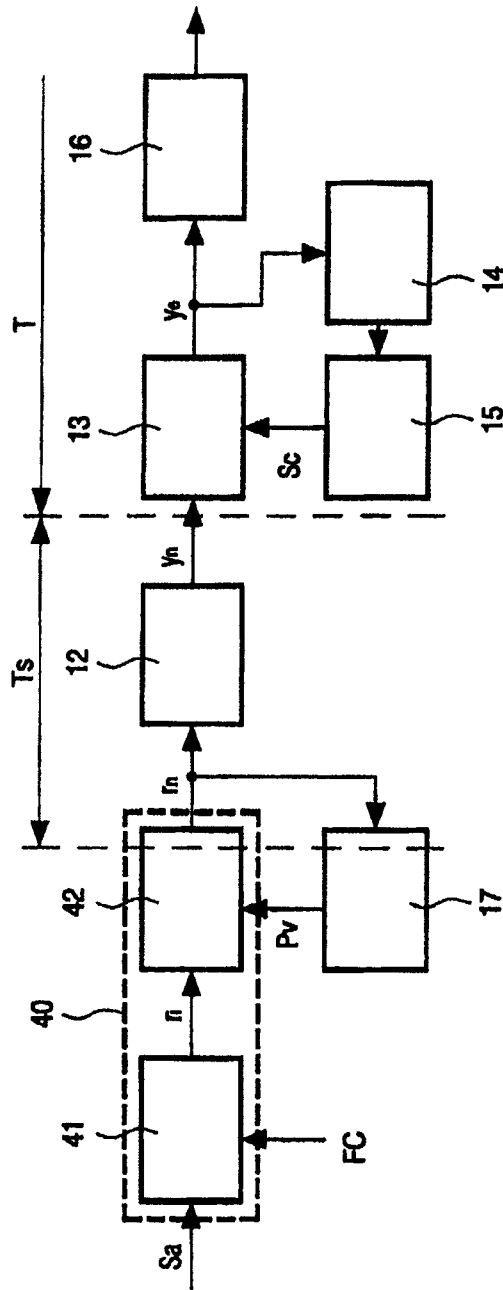


图 10