

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4426093号
(P4426093)

(45) 発行日 平成22年3月3日 (2010.3.3)

(24) 登録日 平成21年12月18日 (2009.12.18)

(51) Int. Cl.	F I	
H O 4 B 1/40 (2006.01)	H O 4 B 1/40	
H O 3 L 7/08 (2006.01)	H O 3 L 7/08	Z
H O 4 B 1/04 (2006.01)	H O 4 B 1/04	H
H O 4 B 10/00 (2006.01)	H O 4 B 1/04	T
	H O 4 B 9/00	B

請求項の数 33 (全 26 頁)

(21) 出願番号	特願2000-516439 (P2000-516439)	(73) 特許権者	301020237
(86) (22) 出願日	平成10年10月14日 (1998.10.14)		サイプレス セミコンダクター コーポレ イション
(65) 公表番号	特表2002-511667 (P2002-511667A)		アメリカ合衆国 カリフォルニア州 95 134-1709 サン ホセ チャンピ オン コート 198
(43) 公表日	平成14年4月16日 (2002.4.16)	(74) 代理人	100091627
(86) 国際出願番号	PCT/US1998/021855		弁理士 朝比 一夫
(87) 国際公開番号	W01999/019991	(74) 代理人	100091292
(87) 国際公開日	平成11年4月22日 (1999.4.22)		弁理士 増田 達哉
審査請求日	平成17年9月15日 (2005.9.15)	(72) 発明者	ビアード ポール エフ
(31) 優先権主張番号	60/061, 940		アメリカ合衆国 カリフォルニア州 95 035 ミルピタス カントリー クラブ ドライヴ 1657
(32) 優先日	平成9年10月14日 (1997.10.14)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	09/127, 087		
(32) 優先日	平成10年7月31日 (1998.7.31)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 デジタル無線周波数トランシーバー

(57) 【特許請求の範囲】

【請求項 1】

デジタル情報の無線周波数 (RF) 伝送のための方法であって：
電圧制御発振器 (VCO) で RF 信号を発生させ；
位相同期ループ (PLL) から VCO の入力に、前記 RF 信号に応じた誤差信号を供給し；
前記 PLL からの前記誤差信号をループ・フィルタでフィルタリングし；
前記デジタル情報を、前記 PLL からの前記フィルタリングされた前記誤差信号と結合して、結合信号を発生させ；
前記結合信号を前記 VCO に入力し、それによって、前記 VCO からの前記 RF 信号の周波数に変化を発生させ、
一連のチャネル周波数に従って、前記 RF 信号のチャネル周波数を変化させることから成る方法であって、前記一連のチャネル周波数は：
イネーブルビットと周波数係数とから各々が成る複数のチャネル選択信号の列を発生させ；
各チャネル選択信号における前記イネーブルビットがその前記周波数係数よりも先に前記 PLL に送信されるように、前記各チャネル選択信号を前記 PLL に順次送信し；
次のチャネル選択信号の前記イネーブルビットを前記 PLL が受信すると、前記 PLL に前に送信されたチャネル選択信号の前記周波数係数に従って、前記一連のチャネル周波数にそれぞれ対応する前記 PLL の同調周波数を変化させることによって、決定されるデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 2】

さらに、前記RF信号をブロードキャストすることから成る請求項 1 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 3】

前記PLLの前記誤差信号は、前記ループ・フィルタによって、前記VCOへ供給される請求項 1 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 4】

前記デジタル情報の変化の率は、前記PLLの応答時間より速い請求項 1 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 5】

前記デジタル情報は、前記PLLの応答時間においてほぼ一定であるデューティ比を有して符号化される請求項 4 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 6】

前記デジタル情報は、IrDA(Infrared Data Association) 4PPM(Pulse Position Modulation)データ符号化標準によって定義されたパルス位置変調 (PPM) 方式に従って符号化される請求項 5 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 7】

前記一連のチャネル周波数における前記チャネル周波数の数は、素数である請求項 1 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 8】

前記一連のチャネル周波数の決定は反復され、前記一連のチャネル周波数の決定の各反復において、1 度より多く使用されるチャネルはない請求項 7 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 9】

さらに、前記送信されたRF信号を受信し；
前記受信されたRF信号を復調し；
前記復調されたRF信号から信号レベル閾値を決定し；
前記復調されたRF信号から前記デジタル情報を再生するために、前記復調されたRF信号を前記信号レベル閾値と比較することから成る請求項 1 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 10】

さらに、局部発振器としての前記VCOのRF信号出力によって、前記受信された信号を復調する請求項 9 記載のデジタル情報の無線周波数 (RF) 伝送のための方法。

【請求項 11】

複数個のホスト・コンピュータ間で通信を実行する方法であって：
第1のホスト・コンピュータと第1の無線周波数 (RF) トランシーバーとの間でデジタル情報を交換し；

IrDA(Infrared Data Association) 4PPMデータ符号化標準に従って、パルス位置変調 (PPM) によって、前記デジタル情報を符号化し；

前記IrDA 4PPMデータ符号化標準に従って符号化されたデジタル情報からデータ・パケットを形成し；

第1の電圧制御発振器 (VCO) によって、RF信号を発生させ；

第1の位相同期ループ (PLL) から前記第1のVCOの入力へ誤差信号を供給し；

前記データ・パケットを、前記第1のPLLの前記誤差信号と結合し、

前記結合された信号を前記第1のVCOに入力し、それによって、前記第1のVCOからの前記データ・パケットを表すRF信号の周波数において変化を発生させ；

前記RF信号を第2のRFトランシーバーにブロードキャストし；

前記第2のRFトランシーバーで前記RF信号を復調し；

前記復調されたRF信号から信号レベル閾値を決定し；

前記復調されたRF信号を、前記決定された信号レベル閾値と比較し、それによって、前

10

20

30

40

50

記復調されたRF信号から前記データ・パケットを再生し；

前記データ・パケットを復号化することによって、前記デジタル情報を再現し；

前記デジタル情報を第2のホスト・コンピュータと交換し；

一連のチャンネル周波数に従って、前記RF信号のチャンネル周波数を変化させることから成り、前記一連のチャンネル周波数は、

イネーブルビットと周波数係数とから各々が成る複数のチャンネル選択信号の列を発生させ、

各チャンネル選択信号における前記イネーブルビットがその前記周波数係数よりも先に前記PLLに送信されるように、前記各チャンネル選択信号を前記PLLに順次送信し、

次のチャンネル選択信号の前記イネーブルビットを前記PLLが受信すると、前記PLLに前に送信されたチャンネル選択信号の前記周波数係数に従って、前記一連のチャンネル周波数にそれぞれ対応する前記PLLの同調周波数を変化することによって、決定されることから成る複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 2】

さらに、前記第1および第2のホスト・コンピュータの両方で、ホスト・コンピュータ・ソフトウェア中に媒体アクセス制御（MAC）関数を配置することから成る請求項 1 1 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 3】

前記一連のチャンネル周波数における前記チャンネル周波数の数は、素数である請求項 1 1 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 4】

前記一連のチャンネル周波数の決定は反復され、前記一連のチャンネル周波数の決定の各反復において、1度より多く使用されるチャンネルはない請求項 1 3 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 5】

さらに、各前記トランシーバが最後の送信または送信前の受信の終端から擬似ランダム時間だけ待つことによって、複数のトランシーバが同時に送信する可能性を低減することから成る請求項 1 1 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 6】

前記擬似ランダム時間は、擬似ランダム数発生器によって、決定される請求項 1 5 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 7】

前記第1および第2のホスト・コンピュータは、それぞれ、クロックを有し、

前記擬似ランダム時間は、前記第1のホスト・コンピュータの前記クロックと、前記第2のホスト・コンピュータの前記クロックとのずれによって、決定される請求項 1 5 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 8】

前記擬似ランダム時間は、前記第1および第2のホスト・コンピュータの他の動作によって発生される割込みによって、決定される請求項 1 5 記載の複数のホスト・コンピュータ間で通信を実行する方法。

【請求項 1 9】

デジタル情報の無線周波数（RF）伝送のための装置であって：

RF信号を発生する電圧制御発振器（VCO）と；

前記RF信号を受信して、誤差信号を出力するように構成された位相ロックループ（PLL）と、

前記デジタル情報を前記PLLの応答時間よりも速いデータ率を有する形態に変換するエンコーダと；

前記誤差信号と前記符号化されたデジタル情報との両方を前記VCOに結合する結合器と；

チャンネル周波数選択装置とを備え、該選択装置は、一連のチャンネル周波数に従って、前

10

20

30

40

50

記RF信号のチャンネル周波数を変化させる装置であって、前記一連のチャンネル周波数は、イネーブルビットと周波数係数とから各々が成る複数のチャンネル選択信号の列を発生させ、

各チャンネル選択信号における前記イネーブルビットがその前記周波数係数よりも先に前記PLLに送信されるように、前記各チャンネル選択信号を前記PLLに順次送信し、

次のチャンネル選択信号の前記イネーブルビットを前記PLLが受信すると、前記PLLに前に送信されたチャンネル選択信号の前記周波数係数に従って、前記一連のチャンネル周波数にそれぞれ対応する前記PLLの同調周波数を変化することによって、決定されるデジタル情報の無線周波数(RF)伝送のための装置。

【請求項 2 0】

10

さらに、前記VCOのRF信号出力に接続されたアンテナを備える請求項 1 9 記載のデジタル情報の無線周波数(RF)伝送のための装置。

【請求項 2 1】

前記結合器は、ループ・フィルタである請求項 1 9 記載のデジタル情報の無線周波数(RF)伝送のための装置。

【請求項 2 2】

前記エンコーダは、前記デジタル情報を、前記PLLの応答時間においてほぼ一定であるデューティ比を有する形態に変換するようにされた請求項 1 9 記載のデジタル情報の無線周波数(RF)伝送のための装置。

【請求項 2 3】

20

前記エンコーダは、IrDA(Infrared Data Association) 4PPM(Pulse Position Modulation)データ符号化標準によって定義されたパルス位置変調(PPM)方式に従って、デジタル情報を変換する請求項 2 2 記載のデジタル情報の無線周波数(RF)伝送のための装置。

【請求項 2 4】

前記一連のチャンネル周波数における前記選択装置によって使用される前記チャンネル周波数の数は、素数である請求項 1 9 記載のデジタル情報の無線周波数(RF)伝送のための装置。

【請求項 2 5】

前記選択装置は、前記一連のチャンネル周波数の決定を反復し、前記一連のチャンネル周波数の決定の各反復において、いかなるチャンネルも1度より多く使用しない請求項 1 9 記載のデジタル情報の無線周波数(RF)伝送のための装置。

30

【請求項 2 6】

デジタル情報の無線周波数(RF)送受信のための装置であって：
RF信号を発生するように構成された電圧制御発振器(VCO)と；
前記VCOから前記RF信号を受信するように構成された位相ロックループ(PLL)と；
前記デジタル情報を、前記PLLの応答時間より速いデータ率を有する形態に変換するように構成されたエンコーダと；
前記PLLによって提供された誤差信号出力と符号化された前記デジタル情報の両方を前記VCOに結合する結合器と；
前記RF信号を複数の出力の少なくとも1つに接続するように構成されたスイッチと；
前記スイッチの第1の出力に接続され、前記RF信号を送信する第1のアンテナと；
第2のRF信号を受信するアンテナと；
そのアンテナに接続された低ノイズ増幅器であって、前記第2のRF信号を増幅および濾過する低ノイズ増幅器と；
前記低ノイズ増幅器によって提供される第2のRF信号と前記スイッチによって提供されるRF信号にตอบสนองして、中間信号を提供するように構成されたミキサと；
前記中間信号を復調して、ベースバンド信号を発生するように構成されたFM(Frequency-Modulation)復調器と；
前記ベースバンド信号から前記デジタル情報を再現するデコーダと；

40

50

チャンネル周波数選択装置とを備え、該選択装置は、一連のチャンネル周波数に従って、前記RF信号のチャンネル周波数を変化させる装置であって、前記一連のチャンネル周波数は、

イネーブルビットと周波数係数とから各々が成る複数のチャンネル選択信号の列を発生させ、

各チャンネル選択信号における前記イネーブルビットがその前記周波数係数よりも先に前記PLLに送信されるように、前記各チャンネル選択信号を前記PLLに順次送信し、

次のチャンネル選択信号の前記イネーブルビットを前記PLLが受信すると、前記PLLに前に送信されたチャンネル選択信号の前記周波数係数に従って、前記一連のチャンネル周波数にそれぞれ対応する前記PLLの同調周波数を変化することによって、決定されるデジタル情報の無線周波数(RF)送受信のための装置。

10

【請求項 2 7】

前記送信されたRF信号を受信するアンテナは、前記第1のアンテナと同じアンテナである装置であって；

さらに、第1のスイッチの第1の出力に接続される電力増幅器と；

前記第1のアンテナを、前記第2のRF信号と、RF信号送信のために電力増幅器とのいずれかに結合するように構成された第2のスイッチを備える請求項 2 6 記載のデジタル情報の無線周波数(RF)送受信のための装置。

【請求項 2 8】

前記結合器は、ループ・フィルタである請求項 2 6 記載のデジタル情報の無線周波数(RF)送受信のための装置。

20

【請求項 2 9】

前記エンコーダは、前記デジタル情報を、前記PLLの応答時間においてほぼ一定であるデューティ比を有する形態に変換するようにされた請求項 2 6 記載のデジタル情報の無線周波数(RF)送受信のための装置。

【請求項 3 0】

前記エンコーダは、前記デジタル情報を、IrDA (Infrared Data Association)4PPM(Pulse Position Modulation)データ符号化標準によって定義されたパルス位置変調(PPM)方式に従って変換するように構成される請求項 2 9 記載のデジタル情報の無線周波数(RF)送受信のための装置。

【請求項 3 1】

30

前記一連のチャンネル周波数における前記選択装置によって使用される前記チャンネル周波数の数は、素数である請求項 2 6 記載のデジタル情報の無線周波数(RF)送受信のための装置。

【請求項 3 2】

前記選択装置は、前記一連のチャンネル周波数の決定を反復し、前記一連のチャンネル周波数の決定の各反復において、いかなるチャンネルも1度より多く使用しないように構成される請求項 2 6 記載のデジタル情報の無線周波数(RF)送受信のための装置。

【請求項 3 3】

前記デコーダは、IrDA(Infrared Data Association) 4PPM(Pulse Position Modulation)データ符号化標準によって定義されるパルス位置変調(PPM)方式に従って、前記FM復調器の復調されたRF出力から前記デジタル情報を再現するように構成される請求項 2 6 記載のデジタル情報の無線周波数(RF)送受信のための装置。

40

【発明の詳細な説明】

【0001】

本発明は、無線デジタル通信に関するものである。

【0002】

家庭用コンピュータの所有の増加に伴って、多くの家庭が、現在、1台より多い数のコンピュータを有している。各コンピュータに対して個別の周辺機器(プリンター、スキャナー、モデム、着脱式記憶媒体)を購入することは、各周辺機器のうちの1つのみが必要とされることが多い場合、高価で、無駄な場合が多い。また、典型的に、家庭は、コンピュ

50

ータ・モデムによる使用のための電話線が1本しか供給しておらず、複数コンピュータのユーザは、オンライン・サービスに交替でアクセスしなければならない。家庭ベースのローカル・エリア・ネットワーク(LAN)によって、コンピュータはそれらの周辺機器を共有可能となるが、現在提供されている最も安価なネットワーキング・ハードウェアは、コンピュータを物理的に接続するためのケーブル配線を必要とする。複数家庭用コンピュータのユーザは、コンピュータを個別の部屋に設置する場合が多いため、ケーブル・ベースのネットワーキングを使用する際には、家の壁を通してケーブルを配線しなければならない。これは、ネットワーク・ルータまたはハブの統括管理の煩雑さに加え、現在のネットワーキング技術の家庭での使用を妨げてきた。

【0003】

10

一部のLAN技術は、家庭での再配線が必要せず、電線または電話線など、既存の配線を使用するものもある。今まで、これらの技術は、干渉およびセキュリティ問題を経験する場合が多い(例えば、電線は、典型的に他の近隣の家と共有される)。さらに、既存の配線によるLANは、典型的に、可動式ラップトップ・コンピュータによるネットワークへのモバイル・アクセスが可能ではない。また、無線LAN(WLAN)は、パーソナル・コンピュータのネットワーキングのために求められてきた。例えば、赤外線ベースのネットワークは、特に個人用携帯型デジタル端末(PDA)との通信のために業務環境で開発されてきた。

【0004】

また、デジタル無線通信が、WLAN用に開発された。1985年、FCC(連邦通信委員会)は、スペクトル拡散(SS)技術が使用される場合の所定の帯域の非許諾使用を可能とする規則を制定した。スペクトル拡散伝送において、伝送中に放射されるエネルギーは、広スペクトルの周波数(または「チャネル」)上で拡散され、したがって、他の無線通信との実質的な干渉を発生しにくい。FCC SS規則によって、特別な使用許諾なく、使用される電力の大量伝送が可能となり、非許諾のシステムのための通信の実行可能領域を増加させた。

20

【0005】

主な2つのSS伝送技術は、直接シーケンス(DS)および周波数ホッピング(FH)を含む。DS SS(直接シーケンス・スペクトル拡散)では、拡散は、データに、チップング率がデータ率の何倍にもなる二進擬似ランダム・シーケンスを掛けることによって実現される。FHSS(周波数ホッピング・スペクトル拡散)技術では、搬送周波数が、データ伝送の間、ある一定のチャネルに残り、その後、拡散帯域内で他の新しいチャネルにホップ(変化)する。

30

【0006】

DSSSは、コヒーレントな復調を可能とし、受信機は、搬送波の位相基準の情報を使用して、符号化された信号を検出する。しかしながら、FHSSでは、位相の可干渉性を、ホップ間で維持するのが難しい。非コヒーレントな復調の結果として、複雑性の減少という利点が得られるが、エラーの可能性を増加させるという欠点に伴う。FHSSによって、典型的に、同等のDSSSシステムが必要とするであろう高速ロジックを必要としなくても、高いデータ率の実現可能となる。また、FHSSシステムは、周波数ダイバーシティを使用でき、複数の周波数でデータを伝送することによる多重通路伝送フェージングを抑制し、データが破壊されずに送受信される可能性を高める。

40

【0007】

デジタル通信機器のデータ条件は、データ・ファイルの典型的な大きさが大きくなる程、増加する。複雑な変調方式は、高い帯域幅上件に対処するために使用されており、RF装置に割り当てられた帯域幅を使用するとより効率的である。しかしながら、既存の変調方式は、非常にロジック集中型であるか、または非常に正確かつ高価なクロック基準を必要とするかのいずれかである場合が多い。前者の種類の方式の例は、差分直交位相変調(DQPSK)で、複雑(IQ)復調が、符号化されたデータを回復するために必要とされる。後者の種類の方式の例は、周波数変位変調(FSK)で、周波数のわずかな変化が、符号化されたデータを表すために使用される。FSKでの周波数の変化は、通常、非常に小さく、受信シス

50

テムは、それが検出する周波数中の特定の位相が実際のデータを表すのか、または送信機および受信機の基準クロック間のオフセットを表すのかを決定するのが困難な場合がある。

【 0 0 0 8 】

【 発明の要約 】

全体として、1つの様相において、本発明は、デジタル情報の無線周波数 (RF) 伝送のための方法であって、電圧制御発振器 (VCO) を使用してRF信号を発生させ、位相同期ループ (PLL) からVCOの入力に誤差信号を供給することによって、VCOからのRF信号を安定化させ、デジタル情報を、VCOへ入力されるPLLの誤差信号と結合し、それによって、デジタル情報を表すVCOからのRF信号の周波数に変化を発生させることからなる方法の特徴とする。

10

【 0 0 0 9 】

本発明の実施態様は、以下の特徴の1つ以上を含むことが可能である。RF信号は、ブロードキャストされることが可能である。PLLの誤差信号は、ループ・フィルタによってVCOへ供給されることが可能である。デジタル情報の変化の率は、PLLの応答時間より速いことが可能である。デジタル情報は、PLLの応答時間においてほぼ一定であるデューティ比を有するように符号化されることが可能である。デジタル情報は、IrDA 4PPMデータ符号化標準によって定義されたパルス位置変調 (PPM) 方式に従って符号化されることが可能である。さらに、一連のチャンネル周波数に従ってRF信号のチャンネル周波数は、変化させることが可能であって、チャンネル周波数の連続は、一連の少なくとも第1および第2のチャンネル選択信号を発生させ、各チャンネル選択信号は、周波数有効インジケータおよび周波数設定インジケータを含み、各チャンネル選択信号をPLLに順次送信し、第2のチャンネル選択信号の周波数有効インジケータを受信すると、第1のチャンネル選択信号の周波数設定にしたがって、PLLの同調周波数を変化させることによって決定される。チャンネル周波数の連続中の個別のチャンネル周波数の数は素数であることが可能である。チャンネル周波数の連続は、完了すると反復され、チャンネル周波数の連続の各反復において1度より多く使用されるチャンネルはないことが可能である。送信されたRF信号は受信され、復調されることが可能で、復調されたRF信号から信号レベル閾値は決定されることが可能で、復調されたRF信号からデジタル情報を再生するために、復調されたRF信号は信号レベル閾値と比較されることが可能である。VCOのRF信号出力は局部発振器として使用されて、受信されたRF信号を復調することが可能である。

20

30

【 0 0 1 0 】

全体として、もう1つの様相において、本発明は、デジタル情報のRF伝送のための方法であって、電圧制御発振器 (VCO) を使用してRF信号を発生させ、位相同期ループ (PLL) からVCOの入力に誤差信号を供給することによって、VCOからのRF信号を安定化させ、デジタル情報をPLLの応答時間においてほぼ一定であるデューティ比を有するように符号化し、符号化されたデジタル情報を含むデータ・パケットを形成し、そのデータ・パケットを、VCOへ入力されるPLLの誤差信号と結合し、それによって、データ・パケットを表すVCOからのRF信号中の周波数において変化を発生させることからなる方法の特徴とする。

40

【 0 0 1 1 】

本発明の実施態様は、以下の特徴の1つ以上を含むことが可能である。データ・パケットは、PLLの応答時間においてほぼ一定であるデューティ比を有することが可能である。デジタル情報の符号化およびパケットの形成の両方は、IrDA 4PPMデータ符号化標準によって定義されたパルス位置変調 (PPM) 方式にしたがって行なわれることが可能である。

【 0 0 1 2 】

全体として、別の様相において、本発明は、IrDA 4PPMデータ符号化標準を使用してRF送信機によって送信されるデジタル情報を受信する方法であって、送信されたRF信号を受信し、RF信号を復調し、復調されたRF信号から信号レベル閾値を決定し、復調されたRF信

50

号を、決定された信号レベル閾値と比較し、それによって復調されたRF信号からIrDA方式データを再生し、IrDA方式データを符号化することによってデジタル情報を再現することからなる方法の特徴とする。

【0013】

全体として、別の様相において、本発明は、拡散スペクトルRF伝送を使用して、複数のホスト・コンピュータ間で通信を実行する方法であって、第1のホスト・コンピュータと第1のRFトランシーバーとの間でデジタル情報を交換し、IrDA 4PPMデータ符号化標準にしたがって、パルス位置変調 (PPM) を使用してデジタル情報を符号化し、IrDA 4PPMデータ符号化標準にしたがって符号化されたデジタル情報からデータ・パケットを形成し、第1の電圧制御発振器 (VCO) を使用してRF信号を発生させ、第1の位相同期ループ (PLL) からVCOの入力へ誤差信号を供給することによって、第1のVCOからのRF信号を安定化させ、データ・パケットを、VCOへ入力される第1のPLLの誤差信号と結合し、それによってデータ・パケットを表す第1のVCOからのRF信号の周波数において変化を発生させ、RF信号を第2のRFトランシーバーにブロードキャストし、第2のRFトランシーバーでRF信号を復調し、復調されたRF信号から信号レベル閾値を決定し、復調されたRF信号を、決定された信号レベル閾値と比較し、それによって復調されたRF信号からデータ・パケットを再生し、データ・パケットを復号化することによってデジタル情報を再現し、デジタル情報を第2のホスト・コンピュータと交換することからなる方法の特徴とする。

【0014】

本発明の実施態様は、以下の特徴の1つ以上を含むことが可能である。媒体アクセス制御 (MAC) 関数は、第1および第2のホスト・コンピュータの両方で、ホスト・コンピュータ・ソフトウェア中に配置されることが可能である。各トランシーバーが最後の送信または送信前の受信の終端から擬似ランダム時間だけ待つことによって、複数のトランシーバーが同時に送信する可能性は低減されることが可能である。擬似ランダム時間は、擬似ランダム数発生器によって決定されることが可能である。擬似ランダム時間は、別のものと関連した1つのホストのクロックのずれによって決定されることが可能である。

【0015】

全体として、別の様相において、本発明は、デジタル情報のRF伝送のための装置であって、RF信号を発生するようにされたVCOと、PLLで、PLLの周波数入力は、VCOのRF信号出力に接続されたPLLと、デジタル情報をPLLの応答時間よりも速いデータ率を有する形態に変換するようにされたエンコーダと、PLLの誤差信号出力と符号化されたデジタル情報との両方をVCOの入力に接続する結合器とを備える装置の特徴とする。

【0016】

本発明の実施態様は、以下の特徴の1つ以上を含むことが可能である。アンテナは、VCOのRF信号出力に接続されることが可能である。結合器は、ループ・フィルタであることが可能である。エンコーダは、デジタル情報を、PLLの応答時間においてほぼ一定であるデューティ比を有する形態に変換するようにされることが可能である。エンコーダは、IrDA 4PPMデータ符号化標準によって定義されたパルス位置変調 (PPM) 方式にしたがって、デジタル情報を変換することが可能である。チャンネル周波数選択装置を備え、選択装置は、一連のチャンネル周波数にしたがってRF信号のチャンネル周波数を変化させることが可能な装置であって、選択装置は、選択装置が一連の少なくとも第1および第2のチャンネル選択信号を発生させ、各チャンネル選択信号は、周波数有効インジケータおよび周波数設定インジケータを含み、選択装置は各チャンネル選択信号をPLLに順次送信し、PLLは、第2のチャンネル選択信号の周波数有効インジケータを受信すると、第1のチャンネル選択信号の周波数設定にしたがって、その同調周波数を変化させることによって、チャンネル周波数の連続を決定する。チャンネル周波数の連続中の選択装置によって使用される個別のチャンネル周波数の数は素数であることが可能である。選択装置は、完了すると、チャンネル周波数の連続を反復し、選択装置は、チャンネル周波数の連続の各反復において、いかなるチャンネルも1度より多く使用しないことが可能である。

【0017】

全体として、別の様相において、本発明は、IrDA 4PPM符号化デジタル情報のRF受信のための装置であって、IrDA 4PPM符号化デジタル情報を含む送信されたRF信号を受信するアンテナと、受信されたRF信号を増幅および濾過する低ノイズ増幅器と、受信されたRF信号のチャンネル周波数に近似の周波数を発生させるように構成された局部RF発振器と、ミキサで、ミキサの入力は、低ノイズ増幅器および局部RF発振器の出力に接続されたミキサと、FM復調器で、FM復調器の入力は、ミキサの出力に接続されたFM復調器と、IrDA 4PPMデータ符号化標準によって定義されたパルス位置変調 (PPM)方式にしたがってFM復調器の復調されたRF出力からデジタル情報を抽出するデコーダとを備える装置を特徴とする。

【0018】

全体として、別の様相において、本発明は、デジタル情報のRF送受信のための装置であって、RF信号を発生するようにされたVCOと、PLLで、PLLの周波数入力、VCOのRF信号出力に接続されたPLLと、デジタル情報を、PLLの応答時間より速いデータ率を有する形態に変換するようにされたエンコーダと、PLLの誤差信号出力と符号化されたデジタル情報の両方をVCOの入力に接続する結合器と、その入力をその出力の少なくとも1つに接続するように構成されたスイッチと、スイッチの第1の出力に接続された第1のアンテナで、第1のアンテナはRF信号を送信するようにされた第1のアンテナと、送信されたRF信号を受信するようにされたアンテナと、そのアンテナに接続された低ノイズ増幅器であって、低ノイズ増幅器は、受信されたRF信号を増幅および濾過する低ノイズ増幅器と、ミキサで、ミキサの一方の入力は、低ノイズ増幅器の出力に接続され、ミキサのもう一方の入力は、スイッチの第2の出力に接続されるミキサと、FM復調器であって、FM復調器の入力は、ミキサの出力に接続されるFM復調器と、デジタル情報を、FM復調器の復調されたRF出力から再現するデコーダとを備える装置を特徴とする。

【0019】

本発明は、以下の特徴の1つ以上を含むことが可能である。送信されたRF信号を受信するようにされたアンテナは、第1のアンテナと同じアンテナである装置であって、装置は、電力増幅器で、電力増幅器の入力は、第1のスイッチの第1の出力に接続される電力増幅器と、第1のアンテナを、受信のために低ノイズ増幅器の入力へ、または送信のために電力増幅器の出力へのいずれかに接続するように構成された第2のスイッチを備えることが可能である。デコーダは、デジタル情報を、IrDA 4PPMデータ符号化標準によって定義されたパルス位置変調 (PPM)方式にしたがって再現することが可能である。

【0020】

本発明の利点は、以下の1つ以上を含むことが可能である。2.4Ghzトランシーバーは、強固で、低費用のRF WLANを形成するために、数多くのパーソナル・コンピュータに接続されることが可能である。RF WLANは、コンピュータとその他の装置との間の比較的高帯域幅のデジタル信号通信をサポート可能である。RFトランシーバーは、後で混合される搬送波信号と情報生成信号との両方を生成する必要がなく、追加の(比較的高価な)ミキサおよびフィルタを必要とする。このトランシーバーによって送信される約2.4Ghzの信号は、比較的単純なVCOおよびPLLフィードバック回路によって直接発生され、それによって、デジタル情報は、フィードバック回路に直接注入される。フィードバック開度に注入されたデジタル情報を符号化するために、赤外線通信で用いられる特定の符号化方式を使用することによって、そのような直接注入に起因する周波数のずれを回避することができる。1つより多いトランシーバーは、1つより多い通信チャネル間でデータ・パケットを分割することによってデータ・スループットを上昇するために、同一のコンピュータに接続されることが可能である。大部分の媒体アクセス制御 (Medium Access Control:MAC)の特徴を、ハードウェアの代わりにソフトウェアに配置することによって、比較的安価で、使用可能なCPU周期が、トランシーバー中で、追加のMACサーキットリーの代わりにMAC同さを実行するために使用されることが可能である。

【0021】

本発明のその他の特徴および利点は、以下の記述および請求の範囲から明らかとなるであろう。

【 0 0 2 2 】

図 1 は、デジタル情報を運ぶ無線周波数信号を発生させ、受信することが可能なデジタル無線周波数トランシーバ10を示すもので、デジタル無線周波数トランシーバ10は、送信機12，受信機14および電源 1 6 を含む。

【 0 0 2 3 】

送信機12は、局部RF発振器20、スイッチ22および送信機電力増幅器24を含む。局部RF発振器20は、位相同期ループ (PLL)30を含み、位相同期ループ (PLL) 3 0 は、(以下で詳述する制御信号CLK66、DAT68、LE70によって制御される) RFトランシーバ10の搬送周波数を調節する。ループ・フィルタ32は、PLL30の誤差信号を、電圧制御発振器 (VC0)34に接続する。VC034の無線周波数出力35は、PLL30の周波数入力に接続される。ループ・フィルタ 32は、PLL30とVC034との間の結果的なフィードバック・ループを安定化するために動作する。また、VC034のRF出力35は、バンドパスフィルタ36によってスイッチ22に接続される。VC034のRF出力35に運ばれるデジタル情報は、ラインTX64上のループ・フィルタ32に直接注入される。スイッチ22は、信号TRANSMIT (送信) 60がアサートされ、信号RECEIVE (受信) 62がアサートされないとき、VC034のRF出力35を、送信機電力増幅器24の入力に接続する。

10

【 0 0 2 4 】

送信機電力増幅器24は、フィルタ素子 (コンデンサC84、バンドパスフィルタLC2およびコンデンサC5)、RF電力増幅器38、および送信アンテナ40を備える。スイッチ22は、コンデンサC84によってバンドパスフィルタLC2に接続され、バンドパスフィルタLC2は、コンデンサC5によってRF電力増幅器38に接続される。RF電力増幅器38の出力は、送信アンテナ40に接続される。

20

【 0 0 2 5 】

受信機14は、RF受信機26および復調器28を含む。RF受信機26は受信アンテナ42を含み、受信アンテナ42はデジタル情報を運ぶブロードキャストRF信号を受信し、低ノイズ増幅器44にそれを供給する。低ノイズ増幅器44は、伝送チャネルの選択された帯域中のもの以外の周波数を阻止するバンドパスフィルタを含む。低ノイズ増幅器44の出力は、復調器28に接続される。復調器28はミキサ46を含み、ミキサ46は、その入力として、ライン18上の搬送周波数入力と、低ノイズ増幅器44の出力45との両方を受信する。送信機12の局部RF発振器20は、スイッチ22を介して接続され、ライン18上でミキサ46にその時点の搬送周波数を供給する。基準搬送周波数を供給するには、ラインTX64上のデータ送信が停止し、その時点の送信チャネル周波数が、PLL30の制御信号CLK66，DAT68，LE70を使用して選択され、その後、スイッチ22は、その入力 (VC034の濾過後の出力) をライン18に送信するように向けられる。ミキサ46の出力は、ローパスフィルタ 4 8 に接続され、その出力は、デジタル情報が符号化された中間周波数 (IF) 信号49である。ローパスフィルタ48の出力は、広帯域FM復調器50に接続される。広帯域FM復調器50は、信号を検出した後、復調しているときに、搬送波検出信号CARRIER76をアサートする。広帯域FM復調器50の基底帯域出力は、コンデンサC64を接続することによって比較器 5 2 にAC接続される。比較器52は、受信され、復調され、AC接続された基底帯域信号を蓄積して、信号レベル閾値を適応的に決定し、AC接続された基底帯域信号を信号レベル閾値と比較することによって、比較器52は、ラインRX74上で、受信されたRF信号中で符号化されたデジタル情報を再生する。

30

40

【 0 0 2 6 】

電源16は、送信機12および受信機14によって必要とされる様々な電力電圧を発生させる。単一の 5 ボルト電源VCC80から、AVCC82，VCCTXPA84，VCCLNA86，VCCR88の 4 つのアナログ電源電圧が発生される。トランシーバ10のそれぞれの素子は、節電、ノイズの最小化、安定化の向上のために、異なる電源によって電力供給される。

【 0 0 2 7 】

図 2 は、102Aおよび102Bの 2 つのホスト (例えば、家庭において異なる部屋に配置された 2 つのパーソナル・コンピュータ) を含むRFネットワーク100を示すもので、各ホスト102は、CPU104と、トランシーバ・デバイス・ドライバ106と、ホスト102をRFトランシー

50

パー10（典型的にホスト102に接続される、またはホスト102内にある）と接続するインタフェース108とを有する。

【0028】

ホスト102Aの送信アンテナ40Aは、デジタル情報を、RF伝送101Aを介して、ホスト102Bの受信アンテナ42Bに送信可能で、またその逆も同様である。トランシーバー・デバイス・ドライバ106は、CPU104上で動作するアプリケーションとRFトランシーバー10との間のデータ・パケットの全ルーティングを扱う。トランシーバー・デバイス・ドライバ106は、インタフェース108と制御信号およびデータ信号を送受信することによって、このルーティングを制御し、インタフェース108は、以下で詳述するトランシーバー制御ライン110を発生させ、トランシーバー制御ライン110は、トランシーバー10の動作を制御する。

10

【0029】

図3は、電源回路16をより詳細に示すものである。アナログ回路120は、5ボルトのAVCC82をVCC80から発生させ、コンデンサC82、C83、C105によって分離される。一実施例において、抵抗器R105およびR107は、C82とC83とを接続するための正の抵抗を有し、偶然発生された全共振の「減Q(de-Q)」を行なうことができる。図示した実施例において、抵抗器R105およびR107は、ゼロ抵抗でショートするように示され、省略可能である。3ボルト・アナログ電源ラインVCCTXPA84、VCCLNA86およびVCCRX88は、それぞれ、低ノイズ電圧調整器U3、U16およびU11を使用して、AVCC82から発生される。各3ボルト・アナログ電源122、124および126は、トランシーバー・サーキットリーの個別の部分に電力供給し、個別の電圧調整器U3、U16およびU11は、回路間のノイズを最小限にする。

20

【0030】

送信機PA電力回路122は、まず、アナログ電力AVCC82を電圧調整器(Micrel MIC5216-3.0BMS)U3に入力することによってVCCTXPA84を発生させる。電圧調整器U3は、不安定性を防止するために、コンデンサC2およびC102によってバイパスされる。電圧調整器U3は、3ボルトの出力をVCCTXPA84に供給するように選択され、イネーブル/遮断制御入力ENを含む。信号TRANSMIT60はU3を制御して、信号TRANSMIT60がアサートされないとき、VCCTXPA84がディスエーブルとされ、電力が送信機電力増幅器24に供給されないようにして、RF信号を送信していないときの節電を行なう。

【0031】

受信機低ノイズ増幅器電力回路124および受信機復調器電力回路126は、送信機PA電力回路122と同様で、それぞれは、3ボルトの出力を供給する。低ノイズ増幅器電力回路124は、電圧調整器(Micrel MIC5205-3.0BMS)U16を使用し、受信機復調器電力回路126は電圧調整器(Micrel MIC5205-3.0BMS)U11を使用する。電圧調整器U11とU16の両方は、イネーブル/遮断制御入力ENを有する。信号RECEIVE(受信)62は、U16およびU11の制御入力ENに接続され、信号RECEIVE62がアサートされないとき、VCCLNA86およびVCCRX88の両方がディスエーブルとなり、それによって、電力が受信機14の低ノイズ増幅器44、ミキサ46または復調器50へ供給されなくなり、RF送信を受信していないときに節電を行なう。電圧調整器U16およびU11は、それぞれ、バイパス・コンデンサC91、C92およびC101とC37およびC60とに接続される。

30

【0032】

図4は、(送信機12中の局部RF発振器20の)PLL30およびループ・フィルタ32のための回路をより詳細に示したものである。PLL30は、デジタルPLL合成器(Motorola MC12210)U19を使用する。デジタルPLL U19の同調周波数は、制御ラインCLK66、DAT68およびLE70を介した、分子と分母からなる選択されたクロッキングでもよい。デジタルPLL U19は、AVCC82によって電力供給され、ラインFREF140上に供給される周波数基準に依存する。デジタルPLL U19は、ラインFPLL142上で周波数入力を受け、出力誤差信号VT144を供給し、位相比較器出力信号LD146を供給する。位相比較器出力信号LD146は、ロック検出回路148に接続される。ロック検出回路148の抵抗器R32およびコンデンサC66は、蓄積機能を実行し、トランジスタQ2を介して抵抗器R33およびR34に接続される。デジタルPLL U19がラインFPLL142上の周波数入力においてロックを認識したときのみ、位相比較器出力信

40

50

号LD146は、ほぼ一定にHIGH（高）となり、ロック検出回路148によって（負の状態）の信号LOCKED（ロック）72がアサートされるようにする。

【 0 0 3 3 】

ループ・フィルタ32は、抵抗器R38とコンデンサC71およびC72とを含む。誤差信号VT144（デジタルPLL U19の出力）は、ループ・フィルタ32によって濾過される。ループ・フィルタ32は、抵抗器R37およびコンデンサC69によって接地されるように接続される。ラインTX64を抵抗器R39を介してループ・フィルタ32に接続し、抵抗器R37の抵抗が小さいが正の値を供給するようにすることによって、ループ・フィルタ32の「接地」基準は、ラインTX64がHIGH（高）の時は常に高く偏移される。そのため、ラインTX64は、誤差信号VT144中にわずかな偏移を発生させ、ラインTX64上に供給された全デジタル情報でVC034のRF周波数出力を直接変調する。

10

【 0 0 3 4 】

一実施例において、VCO出力の変調は、その入力を5.28mV刻みだけ移動することによって実現される。この電圧差は、出力周波数において750kHzの変化を発生させるのに十分である。周波数ホップが、1 MHzである場合、「1」は、その時点の周波数（「0」を表す）からの約3/4のホップの偏位によって表される。

【 0 0 3 5 】

図5は、ラインFREF140および2NDL0152上でそれぞれ周波数基準およびクロック基準を生成するための回路を示すものである。20MHzクリスタルY3は、クロック発生器(ICS/Microclock ICS525)U14に接続される。クロック発生器U14は、緩衝後の20MHzクロック出力を周波数基準ラインFREF140に、緩衝後の120.588MHzクロック出力を抵抗器ネットワーク154を介してライン2NDL0152に供給する。抵抗器ネットワーク154は、抵抗器R41、R42およびR43を含み、図示した実施例において、広帯域FM復調器50のクロック入力条件を満たすように、クロック出力を3dBだけ減衰するように設計されている。

20

【 0 0 3 6 】

図6は、VC034およびバンドパスフィルタ36のための回路をより詳細に示すものである。VC034は、VCO(Z-Communications SMV2385L)OSC1を使用する。VCO OSC1は、2285から2484.5 MHzの周波数範囲を有する。PLL U19は、その範囲全体においてVCO OSC1を制御可能である。VCO OSC1用の3ボルト電源は、電圧調整器(Micrel MIC5205-3.0BMS)U9によって供給される。電圧調整器U9は、発振を防止するために、コンデンサC24、C25、C27およびC33によってバイパスされる。電圧調整器U9のイネーブル入力ENは、電圧調整器U9の電力出力を常にイネーブルとするように、AVCC82に接続され、周波数の安定を確実にする。VCO OSC1のRF出力は、抵抗器R13、R14、R15およびR16に接続し、VCO OSC1の性能における負荷の不整合の好ましくない影響を最小限にする抵抗電力スプリッタ（パワー・スプリッタ）160を形成する。コンデンサC34は、RF信号を抵抗電力スプリッタ160からラインFPLL142へ接続し、その後、FPLL142は、出力RF信号を再度PLL30の周波数入力FI（図4）へ接続し、PLL30とVC034との間のフィードバック・ループは完成する。また、抵抗電力スプリッタ160は、RF信号35をバンドパスフィルタ36に供給する。バンドパスフィルタ36は、ローパスフィルタ（Tokio LTF32161-F2R4G）LC3と、インダクタL19と、コンデンサC35とを備え、インダクタL19およびコンデンサC35は、高域フィルタを形成して、バンドパスフィルタ36がチャンネルの伝送帯域中のRF周波数のみラインFVCG156に送信する。

30

40

【 0 0 3 7 】

図7は、スイッチ22および送信機電力増幅器24をより詳細に示すものである。スイッチ22は、L-Band SPDT GaAs MMICスイッチ(NEC uPG152TA)U5を使用する。スイッチU5は、信号TRANSMIT60およびRECEIVE62の状態に応じて、FVC0156（VC034からの濾過後RF信号を運ぶ）ラインFVC0156を、ミキサ46または送信機電力増幅器24のいずれかへ接続するか、またはいずれにも接続を行なわない。信号TRANSMIT60がアサートされるが、RECEIVE62がアサートされないとき、ラインFVC0156は、送信機電力増幅器24のコンデンサC84へ、その後バンドパスフィルタ（Murata LFJ30-03B2442-BA84）LC2へ接続される。信号RECEIVE62がアサートされるがTRANSMIT60がアサートされないとき、ラインFVC0156は、ライン1STL018に接

50

続される。ライン 1 STL018は、スイッチU5を受信機14のミキサ46に接続する。TRANSMIT60またはRECEIVE62のいずれもアサートされない、または両方がアサートされる場合、スイッチU5は、ラインFVC0156をどこに対しても接続しない。したがって、どの信号 (TRANSMIT60またはRECEIVE62) がアサートされるかに応じて、VC034の濾過後RF信号出力FVC0156は、送信機12の次段に送信されるか、または受信機14に送信されるかのいずれかとなるが、スイッチU5は、両方は行なわない。利点をさらに後述する。

【 0 0 3 8 】

送信機電力増幅器24は、電力増幅器 (HP MGA-83563) U4を含む。バンドパスフィルタLC2は、コンデンサC5およびインダクタL4を介して電力増幅器U4に接続する。VCCTXA84からの3ボルトの電力は、インダクタL1およびL5によって増幅器U4へ供給される。インダクタL1およびL5は、それぞれ、コンデンサC7およびC6によってバイパスされる。コンデンサC8は、電力増幅器の出力を送信アンテナ40に接続し、それによってデジタル情報を運ぶ、(約20dBだけ) 増幅されたRF信号を送信する。

【 0 0 3 9 】

図 8 は、RF受信機26をより詳細に示すものである。デジタル情報を運ぶRF信号は、受信アンテナ42によって受信され、コンデンサC1を介して低ノイズ増幅器44に接続され、そのRF信号のための高域フィルタを形成する。低ノイズ増幅器44は、二段低ノイズ増幅器を備え、2つのGaAs RFIC増幅器 (HP MGA-85563) U6およびU8を使用する。2つの増幅器U6およびU8の縦続ゲインは、約30dBで、約 - 85dBmのIF感度に対して約5dBのマージンを与える。インダクタL6およびL12は、それぞれ、増幅器U6およびU8に、VCCLNA86から3ボルトを供給するために使用される。バイパス・コンデンサC16, C31およびC106は、VCCLNA86を濾過する。増幅器U8の出力は、ラインRFIN45によって、ミキサ46に接続される。

【 0 0 4 0 】

図 9 は、ミキサ46をより詳細に示すものである。ダウン・コンバータ (HP JAM-91563) U7は、入RF信号出力RFIN45を、中間周波数 (IF) 信号への周波数偏移を行なう。ラインRFIN45上の (低ノイズ増幅器44の) 増幅器U8の出力は、コンデンサC30およびインダクタL21を介して、ダウン・コンバータU7の入力3へ接続される。ライン1STL018上のその時点のRF搬送周波数は、RLCネットワーク168によって、ダウン・コンバータU7へ接続される。RLCネットワーク168は、局部RF発振器20の出力18とダウン・コンバータU7の入力との間でインピーダンス整合を行ない、コンデンサC22およびC28と、抵抗器R9, R10およびR11と、インダクタL20とを含む。ダウン・コンバータU7の中間周波数出力6において、コンデンサC29およびインダクタL10は、ダウン・コンバータU7からの不必要な信号を遮蔽しつつ、適切なIF信号のみを送信するために、ローパスフィルタ48を形成する。IF信号は、コンデンサC26によってライン1STIF170に接続される。ダウン・コンバータU7は、インダクタL10およびL11を介して、VCCR88によって電力供給され、コンデンサC20は、VCCR88をバイパスするために使用される。コンデンサC23およびC36は、ダウン・コンバータU7のソースをバイパスし、抵抗器R100は、より高い性能を目指してダウン・コンバータU7を高線形モードにするために使用される。

【 0 0 4 1 】

図 10 は、図 10Aおよび10Bからなり、広帯域FM復調器50をより詳細に示すものである。広帯域FM復調器50は、ミキサFM IFシステム (Philips SA639DH) U10を備え、ミキサFM IFシステムU10は、抵抗器R29を介してVCCR88によって電力供給され、コンデンサC51およびC52によってバイパスされる。ミキサFM IFシステムU10は、その入力として、ライン1STIF170によって接続されて、ミキサ46の出力を有し、ライン 2 NDL0152によって接続されて、クロック発生器U14によって生成された120.588MHZクロック出力を有する。ミキサFM IFシステムU10の広帯域データ出力DATA 0は、コンデンサC64に接続される。ミキサFM IFシステムU10は、内部検出後フィルタ増幅器 (不図示だが、比較器52中に含まれる) を含み、内部検出後フィルタ増幅器は、POST 1で、コンデンサC64のバイアスをかけられた復調出力を受信し、POST 0およびSW 0で濾過された信号を出力する。抵抗器R30およびR31は、ミキサFM IFシステムU10の検出後フィルタ増幅器入力POST 1に一定のバイアス電圧を供給

10

20

30

40

50

し、基底帯域信号を、内部検出後フィルタ増幅器のクリッピング領域に駆動する。パイアス抵抗器R30およびR31は、その電力をVCCRX88から獲得する。

【 0 0 4 2 】

また、比較器52は、比較器として構成された増幅器U12Aと、抵抗器R23とコンデンサC49とを含み、それらは、復調された信号出力から平均信号レベル閾値を適応的に決定するための積分器として動作する。平均信号レベル閾値は、コンデンサC49に格納される。増幅器U12Aは、復調された信号出力を平均信号レベル閾値と比較し、プルアップ抵抗器R22に接続されて、ラインRX74上で受信無線周波数信号によって運ばれる符号化デジタル情報を再生する。図示した実施例において、比較器52は、ラインRX74を負の状態にするように構成されている。

10

【 0 0 4 3 】

また、ミキサFM IFシステムU10は、受信されたIF周波数信号の強度によって決定された電圧を供給する受信信号強度表示 (RSSI: Receive Signal Strength Indicator) 出力180とフィードバック抵抗器R27およびR28とを含む。RSSI出力180は、増幅器U12Bに接続され、比較器として構成される。RSSI出力180は、AVCC82と抵抗器R24およびR25によって決定された電圧閾値と比較され、コンデンサC50に格納される。増幅器U12BはRSSI出力180を電圧閾値と比較し、プルアップ抵抗器R26によってAVCC82に接続されて、信号CARRIER76を発生させる。信号CARRIER76は、トランジスタQ1を介してLED D1に接続して、信号CARRIER76がアサートされたとき、LED D1が、受信機14が無線周波数信号を受信および復調していることの可視表示を提供するように点灯する。LED D1は、抵抗器R19によってAVCC82に接続される。

20

【 0 0 4 4 】

図 1 1 は、図 1 1 Aおよび 1 1 Bからなり、ホスト・コンピュータ102のバスJ1とデジタルRFトランシーバ10との間のインタフェース108をより詳細に示すものである。図示した実施例において、インタフェース108は、高速赤外線制御装置 (Texas Instruments TIR 2000PAG)U15を使用する。デジタルRFトランシーバ10は、バスJ1を介したホスト制御の下で制御装置15によって発生されたTRANSMIT60, RECEIVE62, TX64, CLK66, DAT68, LE70, LOCKED72, RX74およびCARRIER76の 9 つの信号 / ラインを介して、コンピュータ制御が可能である。

【 0 0 4 5 】

制御装置U15は、ホスト・コンピュータ102への標準バス・インタフェースと、Infrared data Association(IrDA)1.1パルス位置変調 (4 PPM) データ符号化方式とをサポートする。図示した実施例において、バスJ1は、PCMCIAバスであるが、ISA, PCI, RS-244, 並列, USBまたはその他のバス・アーキテクチャをサポートするように適切に構成されてもよい。

30

【 0 0 4 6 】

制御装置U15は、IrDA Serial Infrared Physical Layer Link Specifications (直列赤外線物理層リンク仕様) (バージョン1.2)に準拠して、4 PPMデータ記号として送信される2ビット毎のデータを符号化する。各データ記号の持続期間は、「チップ」と呼ばれる等しいタイムスライスの1組に細分される。制御装置U15によって使用される4 PPM方式において、チップの数は4に設定される。4 PPMにおいて各記号内には4つの独特のチップ位置があるため、4つの個別の記号が存在し、1つのチップのみがアサートされ、他はアサートされない。表 1 は、非符号化データ・ビット対の4つの独特の組み合わせの4 PPMデータ記号表現を定義するものである。

40

【 0 0 4 7 】

【表 1】

非符号化データ・ビット対	4 PPM データ記号
00	1000
01	0100
10	0010
11	0001

10

表 1 : 4 PPM記号符号化定義

これらの 4 つの独特の記号は、4 PPMにおいて可能とされる有効なデータ記号のみになるように定義される。これによって、単純なエラー修正が可能となる。アサートされたチップを 1 つより多く含むデータ記号が受信された場合、データは破壊されていると認識される。データ記号内のアサートされたチップの位置は、非符号化データ・ビットの可能な組合せのいずれが表現されているかを示す。4 つの有効なデータ記号があるため、各データ記号は 2 ビットの非符号化データを表し、非符号化データのバイトは、順次 4 つのデータ記号によって表される。

【 0 0 4 8 】

また、制御装置U15は、データ伝送のための完全 4 PPMパケット方式を定義するために、IrDA Serial Infrared Physical Layer Link Specifications (直列赤外線物理層リンク仕様) (パージョン1.2) に準拠する。送信されるデータは、上述の 4 PPM方式にしたがって符号化される。パケット中の 4 PPM符号化データの前には、プリアンブル・フィールド (PA) と開始フラッグ (STA) を定義する記号があり、その後には、フレーム・チェック・シーケンス・フィールド (FCS) と停止フラッグ (STO) を定義する記号がある。PAは、ビットの同期化を実現するために受信デコーダによって使用されることが可能である。それが実現されると、STAを探してデータ記号の復号を開始する。受信デコーダは、STOを読みこむまで、復号を継続する。STOは、4 PPMデータ・パケットの末尾を示す。FCSは、周期的冗長性検査 (CRC) 値を含む。周期的冗長性検査 (CRC) 値は、まず、IEEE802 CRC32アルゴリズムを使用して、非符号化データから算出され、その後、同様の 4 PPM方式で符号化され、その後、データ・パケットに含まれる。PA、STAおよびSTOは、上述の 4 つの有効データ記号の 1 つではない記号を含むため、有効データ記号とは明確に区別される。

20

30

【 0 0 4 9 】

制御装置U15は、コンピュータ・バスJ1のデータ・ラインD0-D7上での伝送を目的としたデジタル情報を受信する。その後、制御装置U15は、そのデジタル情報を 4 PPMデータ記号に符号化し、PA、STA、4PPMデータ記号、FCSおよびSTOを含む 4 PPMデータ・パケットを組み立てる。その後、制御装置U15は、信号TRANSMIT60をアサートし、その 4 PPMデータ・パケットを、送信用のラインTX64上に直列に送信する。

【 0 0 5 0 】

上述の図 4 および 6 において、VC034のRF出力35を直接変化させるために、デジタル情報をループ・フィルタ32に直接注入することの利点がこれで理解できる。IrDAデータ符号化方式は、データを符号化するために、デジタルRFトランシーバ10中で使用される。これは、符号化データおよびその他のパケット情報が重要なプロパティを共有するからである。特に、PA、STAおよびSTOは、定義されたように、それぞれにおいて、1 つのチップがアサートされて 3 つはアサートされないという 1 つの特性を、有効なデータ記号と共有する。したがって、4 PPMパケットは、常に、25 % のほぼ一定のデューティ比を有する。デジタル情報は、ほぼ一定のデューティ比を有するため、抵抗器R39を介してループ・フィルタ32に注入されるラインTX64上のデジタル信号は、コンデンサC69上に蓄積および格納されると、ほぼ一定の電圧オフセットを発生させる。このほぼ一定の電圧オフセットは、ループ・フィルタ32のコンデンサC71およびC72によって実現される。ただし、

40

50

コンデンサC71およびC72の値は、PLL30の周波数獲得時間が、デジタル情報がラインTX64上で送信される率よりも長くなるように選択される。そのため、ほぼ一定のデューティ比を有するデジタル情報のループ・フィルタ32を介したVC034への送信は、PLL30の搬送周波数上のロックを妨害しない。この方式によって、PLL30とVC034との間のフィードバック・ループで不安定性を発生させることなく、VC034による送信信号の直接生成が可能となる。また、この方式は、搬送周波数と信号周波数との両方を個別に生成してから混合する必要性をなくし、個別（かつ比較的高価な）追加のミキサおよび側波帯フィルタがない、より単純で比較的安価な設計を可能とする。

【0051】

制御装置U15が、データを受信するように命令されると、信号RECEIVE62をアサートする。ラインRX74上での4PPMデータ・パケットの受信にともなって、STAを除去し、不正な4PPM記号を検査し、さらにCRCおよびパケット長のエラーを検査する。その後、バスJ1を介して、コンピュータに、データが受信されて復号化されたことを信号で通知し、データ・ラインD0-D7上でバスJ1を介して読み込まれることが可能となる。

【0052】

図12は、非揮発性PCMCIA属性メモリ(ATMEL AT28C16-TC)U17を含むCIS ROMシステム190を示すものである。PCMCIA属性メモリU17は、トランシーバー10のための、特に、インストール中のプラグ・アンド・プレイ識別のための識別情報を格納可能である。

【0053】

デジタルRFトランシーバー10および図11のサーキットリーによるその制御は、無線ネットワークインタフェースの物理層(PHY)を構成する。4PPM符号化およびパケット形成を除いて、媒体アクセス制御(Media Access Control: MAC)関数は、図示のサーキットリーにはない。大部分のMAC関数は、設計を単純化し、製造コストを削減するために、ホスト・コンピュータ102のトランシーバー・デバイス・ドライバ106中に配置される。コンピュータ・バスJ1を介した通信は、PHYとハードウェアMACとの間のものよりも非常に遅い場合が多いため、トランシーバー・デバイス・ドライバ106は、多くのタイミング問題を克服するように構成されている。

【0054】

複数の装置が同一の伝送媒体を共有する場合、データ破壊を防止するために、通常、1度に1つの装置のみが送信を許可されている。標準イーサネットネットワークのもののように、大部分のMACは、衝突検知付きキャリアー感知多重アクセス(CSMA/CD)を使用して、複数の装置間で単一の伝送媒体を共有する。CSMA/CDにおいて、データの送信を希望する装置は、その時点で、送信を行なっている装置が他にないことをまず調べなければならない。送信中、装置は、他の装置のキャリアーを検出するために感知状態にななければならない。検出した場合は、衝突があったことを決定し、データの再送信を試みる。他の装置もデータの再送信を試みている場合、衝突の無限ループが発生する場合があります、問題が発生する。この問題の1つの解決策は、各装置が、データの再送信を試みる前に衝突を検出した後にランダム遅延時間だけ待つことである。この手続きは、「ランダム・バックオフ(random backoff)」と呼ばれ、1つより多い装置が同時に送信を再開することがないようにするものである。

【0055】

本発明において、ホスト・コンピュータ102のトランシーバー・デバイス・ドライバ・ソフトウェア106でMAC関数を実行すると、当然の結果としてランダム・バックオフが行なわれる。各ホスト・コンピュータ102のクロックは、典型的に、相互にわずかに異なる速度で動作し、各ホスト・コンピュータ102は、バスJ1を制御装置U15と共有する他の素子または装置によって、さらにアプリケーション割込によって、割り込まれることが可能である。したがって、その時点で送信しているホストがない場合、いずれのホストも即座に送信を開始でき、1つより多いホストが開始を同時に決定しないようにする。可能性がある唯一の状態は、2つより多いホストがアクティブで、1つが送信を終了する場合である。他のホストは、送信するために待機可能である。この場合、各ホストは、ランダム時間を

10

20

30

40

50

生成し、送信前にその時間だけ待機しなければならない。

【 0 0 5 6 】

本発明において、各ホストは、ホストが送信を希望するときだけでなく、送信の受信を停止した（またはデータ送信を終了した）ときに、自動的にランダム待機時間の生成を開始する。そのため、図 2 に示した RF WLAN に接続された特定のホストは、データ送信の現時点での必要性がない場合でも、ランダム・バックオフ待機期間をすでに開始している。ホストがデータ送信を決定するときに、その期間が満了していた場合、ホストは、それ以上の遅延なく、即座に送信を行なう。それによって、ランダム・バックオフは、送信を希望する度にホストが新しいランダム待機期間を開始することによって発生する効率性の損害なく、実現される。

10

【 0 0 5 7 】

FCC は、周波数帯域 2400-2483.5 MHz に対して拡散スペクトル技術の使用を可能とする。デジタル RF トランシーバ 10 は、この帯域において、周波数ホッピング拡散スペクトル (FHSS) 伝送を実行する。しかし、符号化データの送信に対する周波数は、(デジタル RF トランシーバ 10 の) PLL30 の制御信号 CLK66, DAT68 および LE70 によって選択されるため、デジタル RF トランシーバ 10 の周波数ホッピングの性質は、全体として、その外部のものとなる。すなわち、トランシーバ 10 は、どのチャンネルが使用されるか、使用される順番、およびチップング率 (トランシーバ 10 の伝送周波数がどの位の頻度で変化または「ホップ」されるか) に対して制御を行なわない。図 1 1 に示す実施例において、周波数ホッピングのアルゴリズムを決定するのは、ホスト 102 のトランシーバ・デバイス・

20

【 0 0 5 8 】

そのような周波数ホッピング・アルゴリズムの 1 つは、WLAN のための数多くの所定のチャンネル・シーケンスのうちの 1 つを選択する。ホストは、そのシーケンスにおける共通の位相と同期化し、その後、所定のシーケンスにおいて一致してホップすることによって、WLAN を構築する。各ホストは、逆の順番でチャンネル・シーケンスを通過し、他のホストからの伝送がないかを感知するために各チャンネル周波数で短時間待機することによって、他のホストとの同期化を実現しようとする。伝送が検出されたら、選択されたホッピング・シーケンスと位相が直接決定されることが可能で、ホストは WLAN をつなぐ。ホストが最小期間内で他のホストからの送信を検出しない場合、その現時点のチャンネル上で通知に対する要求を送信する。応答して別のホストが通知を行なう場合、ホッピング・シーケンスおよび位相が直接決定されることが可能である。所定期間内に応答がない場合は、ホストは、逆の順番でその周波数を通過することを継続する。ホストが他のホストからの送信を検出しないで、何度もチャンネル・シーケンスを通過する場合、ホストは、その時点でアクティブなホストはただ 1 つだけであると結論づけ、そのシーケンス内で任意のチャンネルを選択し、それ自体で WLAN を構築する。この時点で、ホストは、前順番でのチャンネル・シーケンスの通過を開始する。

30

【 0 0 5 9 】

WLAN 上のホストは、他のホストに現在の局部位相を知らせる特別なデータ・パケットを時々ブロードキャストすることによって、密な同期化を継続する。1 つのホストによる位相ブロードキャストを受信する他の全てのホストは、ブロードキャストを行なっているホストと同期化していない場合、その位相を調節する。また、ホストは、次のチャンネルへホップすることを決定した時はいつでも他のホストに通知するように、現チャンネル上でホップ・コマンドをブロードキャストすることによって、他のホストとの同期状態を保つ。そのようなコマンドを受信するホストが次のチャンネルへホップするため、WLAN 中の全ホストは、同じチャンネル上にある。通常の動作中に、ホストが、数多くのホップ期間より長い間で他のホストからの送信を検出することに失敗した場合、それ自体が同期化からはずれていると判断し、同期化を実現するために、再度、上述の手続きを開始する。

40

【 0 0 6 0 】

トランシーバ・デバイス・ドライバ 106 の特徴は、チャンネルからチャンネルへのホッ

50

ブの時間が、PLL30に現在ロードされているチャンネル周波数を使用可能とした後、次のチャンネル周波数でPLL30をプレローディングすることによって、短縮されたことである。PLL30は、ラインCLK66，DAT68およびLE70上に存在するビットのパターンによってプログラミングされる。これらのビット・パターンは、特定の複数のチャンネル周波数を選択する複数のPLL周波数係数を表す。このプレローディングは、最初に（PLL30に、すでにロードされた有効な周波数を使用すべきと命令する）ラッチ・イネーブル・ビットをローディングすることによって達成され、次のチャンネルに対する複数の周波数係数で終わる。そのため、これらの次のチャンネルに対する周波数係数は、前のチャンネルをイネーブルにした前のビット・パターンによってPLL30にすでにロードされている。トランシーバー・デバイス・ドライバ106がチャンネル周波数を変えることを必要とするとき、それが送信するビット・パターンは、当該ビット・パターンの最初のビット（ラインLE70上で送信されたラッチ・イネーブル・ビット）でPLL30のチャンネル周波数を直ちに変える。すなわち、周波数を変える前にビット・パターン全体が送られてくるまで待つ必要はない。これによって、同期状態にとどまるホストの機能は向上する。

【0061】

PLL30を制御するために必要な時間を短縮するトランシーバー・デバイス・ドライバ106のもう一つの特徴は、これらの周波数係数が事前にコンパイルされることである。すなわち、所望の周波数の係数でPLL30をプログラミングするために、PLL30に供給されることが必要な複数のビット・パターンは、事前に算出され（周波数毎に1ビット・パターン）、トランシーバー・デバイス・ドライバ106自体にストリングとして格納される。トランシーバー・デバイス・ドライバ106は、多くのマイクロプロセッサの命令のセットの中で使用可能なストリング入出力命令を利用でき、トランシーバー・デバイス・ドライバ106が、単一の命令でPLL30をプログラミングできるようにし、ビット・パターンのバイト毎または単語毎に1つの命令が必要なくなる。これによって、制御装置108を介したPLL30へのビット・パターンの出力は、確実に可能な最短時間で行なわれるようになる。

【0062】

論理的に独立した複数のWLANネットワークは、様々な所定のチャンネル・シーケンスを使用するホストの様々な組によって構築されることが可能である。その方法によって、データ伝送に対してより多くの帯域幅が使用可能となりつつも、FC条件は満たされる。同一の所定のチャンネル・シーケンスを使用するホストの各組は、共同配置ネットワーク（co-located network）、すなわち「CoNet」と呼ばれる。CoNet用のチャンネル・シーケンスを設定するには、2つの異なる方法がある。第1のものは、全てのCoNetが同一のチャンネル・シーケンスを使用するが、ある所定の時間において、CoNet中の全ホストが他のCoNet中のホストとは異なるチャンネル上にあるものである。この方法論の利点の1つは、2つ以上のCoNetが、原則として、同時に同一のチャンネル上でブロードキャストを行わないことである。この方法論の問題の1つは、CoNetの周波数ホッピングを制御するクロック間でのずれによって、CoNet間の位相が変化し、2つのCoNetが同相になると、両方が、連続的な衝突状態で、同一のチャンネル上でブロードキャストを行なってしまう。トランシーバー・デバイス・ドライバ106中で実行されるもう1つの方法論は、チャンネル・シーケンスを各CoNetに割り当て、任意の2つのCoNetが、その間の位相関係にかかわらず、各チャンネル・シーケンス中で1度だけ同一のチャンネル上でブロードキャストを行なうものである。最大数の可能なチャンネル・シーケンスに対してこれを実現するには、各シーケンス中のチャンネルの数が素数でなければならない。これによって、最小の衝突を有する最大数のCoNetが可能となる。

【0063】

衝突は、トランシーバー・デバイス・ドライバ106によって使用されるデジタル・パケット・フィルタリングによって対処される。送信されるデータの各パケットの前には、現在のチャンネルを表す数とホストが属するCoNetの識別を表す数との両方を含むヘッダ情報がある。4PPM符号化データの一部として送信されるそれらの数によって、受信ホストは、特定のパケットが自分宛であるか否かを決定可能となる。その後、ホストは、他のCo

10

20

30

40

50

Netからのパケットを廃棄可能である。

【 0 0 6 4 】

図 1 3 は、トランシーバー・デバイス・ドライバ106の機能ブロック図を示すものである。トランシーバー・デバイス・ドライバ106は、Microsoft Windowsのオペレーティング・システム (OS)によって提供されるNetwork Device Interface Standard (NDIS) Library and Miniport Wrapper (ライブラリおよびミニポート・ラッパー) 202に接続する。NDIS202は、OSおよびトランシーバー・デバイス・ドライバ106 (インタフェース108を介してデジタル・トランシーバー10に接続される) に接続されたアプリケーション間に標準インタフェースを供給する。NDIS202が、その標準ミニポートで、トランシーバー・デバイス・ドライバ106にデータ・パケットを送信する場合、ミニポート送信 (Minipor
t Send) ブロック206は、そのパケットを送信キュー (Transmit Queue) 208に配置し、そ
こで、各パケットは、トランシーバー10を介して順次送信されるのを待つ。トランシーバ
ー10が、その内部FIFO (先入先出) バッファが低くなる (そのデータの大部分が送信され
た) ことを、(インタフェース108によって送信されたハードウェア割込みによって) ト
ランシーバー・デバイス・ドライバ106に信号で通知すると、送信ISR (Transmit Interr
upt Service Routine: 送信割込サービス・ルーチン) ブロック210は、データの次のプロ
ックを、送信キュー208中の現在待機中のパケットから、インタフェース108へ転送する。
現在待機中のパケットが全て送信されると、送信ISR210は、空のパケットが取り出され、
NDISに送信されなければならないことを、送信DPC (Deferred Procedure Call: 遅延プロ
シージャ・コール) ブロック212に信号で通知する。

【 0 0 6 5 】

データがトランシーバー10によって受信されると、まず、受信ISRブロック214に送信され
る。受信ISRブロック214は、それを受信キュー216中の現在待機中の受信データ・パケッ
トに配置する。現在待機中の受信データ・パケットが完了されると、受信ISR214は、受信
DPC218に、完了パケットが取り出されて、NDIS202に送信されなければならないことを信
号で通知する。

【 0 0 6 6 】

衝突回避マネージャー (Collision Avoidance Manager) ブロック220は、上述のランダム
・バックオフ手続きを調整する。トランシーバー10がパケットの送信または受信を完了す
ると、衝突回避マネージャー・ブロック220は、ランダム・タイマーを開始して、送信ISR
ブロック210を制御することによって、ランダム・タイマーが満了した時のみ、新しいデ
ータ・パケットの送信を開始可能とする。

【 0 0 6 7 】

ビーコン・マネージャー・ブロック222は、数多くの「ビーコン」または特定の信号通知
パケットを、RFネットワークに接続された全トランシーバー10に送信する役割を有する。
ビーコン・マネージャー222は、「アイドル」ビーコンを定期的に送信して、何らかのアク
ティビティをそのネットワークに投入し、全トランシーバーが同期状態を保つようにす
る。トランシーバー10が周波数ホップを逆にたどることによってネットワークの現在の周
波数を発見しようとするとき、ビーコン・マネージャー222はその探索モードにおいて「
要求」ビーコンを送信する。トランシーバーが現在の周波数で「要求」ビーコンを送信
すると、他のRF接続ホストは、正確な現在の周波数を通知するための「アイドル」ビーコ
ンを返す。また、ビーコン・マネージャー222は、次の周波数にホップすることを警告す
るために、全RF接続ホストに「ホップ」ビーコンを送信する。トランシーバー・デバイ
ス・ドライバ106は、次のホップに対する適切な時に、トランシーバー・デバイス・ドライ
バ106を「起こす」ために、DPCをNDIS202に個別に送信する。それによって、ホップが
確実に発生するようになる。しかしながら、この追加の「ホップ」ビーコンは、RF WLAN
中のホップを、より予測可能な待ち期間とともに発生させる可能性があり、時には、RF通
信中に一時的な切断がある場合に、割り込まれる可能性がある。

【 0 0 6 8 】

ホップ・マネージャー224は、ホップのタイミングを調整し、ビーコン・マネージャー222

とともに、ホップ・ビーコンのキューを作成し、ホップDPCをNDIS202に送信する。ホップ・マネージャー224が（別のホストからの）「ホップ」ビーコンを受信する場合、実際に、ホップするのに適切な時であるか否かを調べる。適切であれば、ホップ・マネージャー224は、次の周波数チャンネルを（周波数値の参照テーブルに基づいて）算出し、トランシーバー10をホップさせるために、適切な信号をインタフェース108に送信し、その後、キューにあるそれ自体の「ホップ」ビーコンを削除する。

【0069】

同期マネージャー226は、トランシーバー10とRF WLANに接続された他の全トランシーバー10との同期化を調整する。トランシーバー10が十分に同期状態の場合、同期マネージャー226は、送信されるように適切なホップ・ビーコンに命令する。同期マネージャー226は、トランシーバー10が何らかの理由で突然同期からはずれたことを決定すると、システムを探索モードにし、ビーコン・マネージャー222を使用して、（上述のように）逆の順番で通過されるチャンネルで「要求」ビーコンを送信する。

【0070】

クロック・マネージャー・ブロック228は、ビーコン・パケット中にタイム・スタンプを配置し、受信されたビーコン・パケット中に配置されたタイム・スタンプを取り出し、そのタイム・スタンプに基づいてクロックをリセットして、全RF WLANが時間において比較的同期状態を保持可能とする。

【0071】

その他の実施形態は請求項の範囲内である。例えば、トランシーバー・デバイス・ドライバ106によって扱われるMAC層は、トランシーバー10とともにファームウェアまたはハードウェア中に導入されることが可能である。トランシーバーは、個人用携帯型情報端末、家庭用機器、テレビジョン、電話機およびその他の電子機器を含めて、無線デジタル通信を必要とする全ての装置に接続されることが可能である。デジタル・メッセージの作成、符号化、受信および復号化を行なうためのその他の様々な方法および装置が使用可能である。その他の様々な無線周波数が使用可能であり、拡散スペクトル周波数ホッピング以外のその他のRF送信方式が使用可能である。

【図面の簡単な説明】

【図1】 デジタル・トランシーバーのブロック図である。

【図2】 デジタル・トランシーバーを使用するRF WLANのブロック図である。

【図3】 デジタル・トランシーバーによって使用される電源の概略図である。

【図4】 デジタル・トランシーバーによって使用される位相同期ループおよびループ・フィルタの概略図である。

【図5】 デジタル・トランシーバーによって使用されるクロック基準および周波数基準発生器の概略図である。

【図6】 デジタル・トランシーバーによって使用される電圧制御発振器およびフィルタ素子の概略図である

【図7】 デジタル・トランシーバーによって使用されるRFスイッチと、RF電力増幅器と、アンテナの概略図である。

【図8】 デジタル・トランシーバーによって使用されるアンテナおよび低ノイズ増幅器の概略図である。

【図9】 デジタル・トランシーバーによって使用されるRFミキサおよびフィルタ素子の概略図である。

【図10】 デジタル・トランシーバーによって使用される広帯域FM復調器の概略図である。

【図11】 デジタル・トランシーバーへのコンピュータ・インタフェースの概略図である。

【図12】 デジタル・トランシーバー中で使用されるCIS ROMの概略図である。

【図13】 デジタル・トランシーバー用のデバイス・ドライバーの機能ブロック図である。

10

20

30

40

50

【図 1】

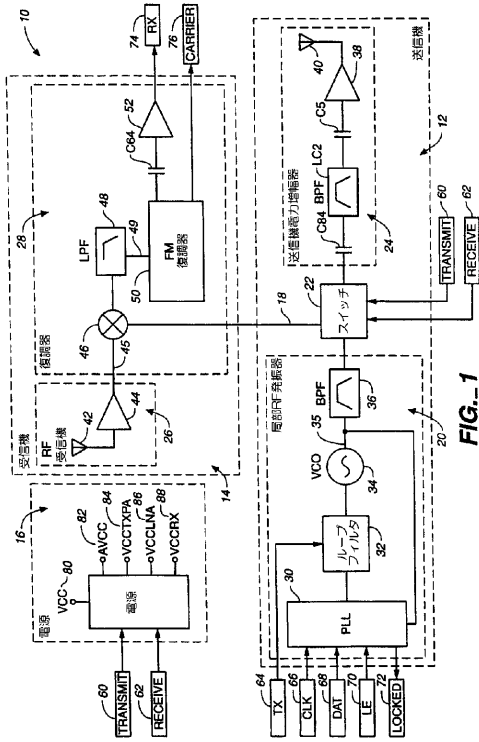


FIG. 1

【図 2】

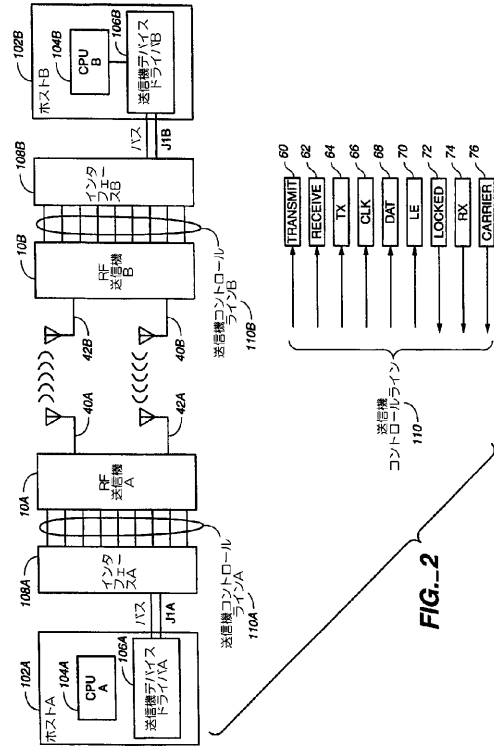


FIG. 2

【図 3】

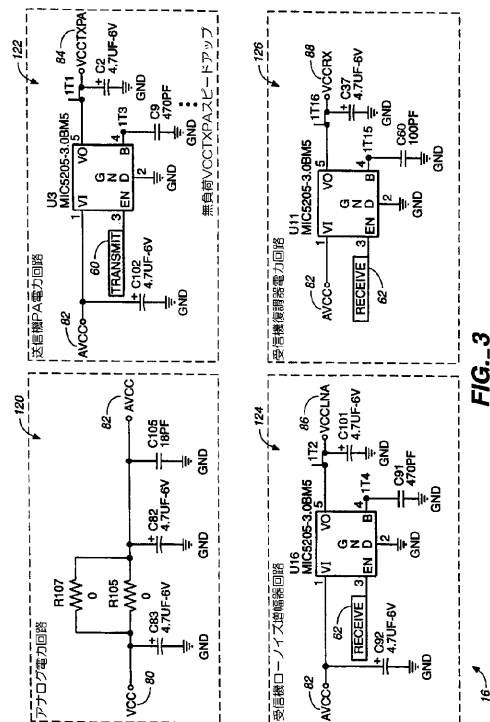


FIG. 3

【図 4】

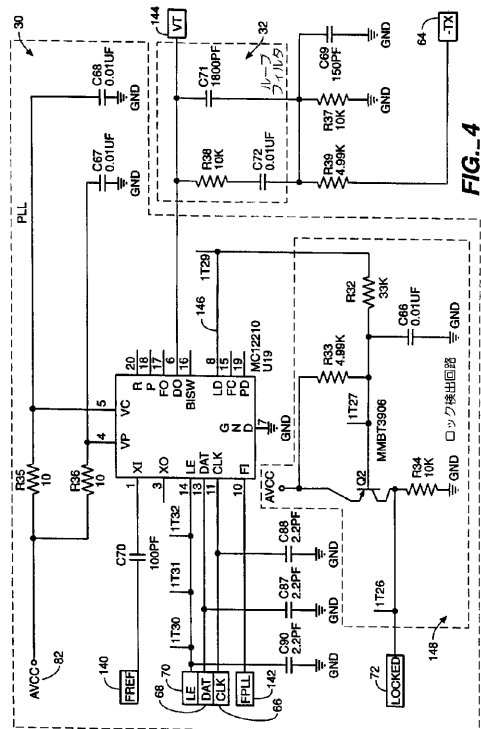
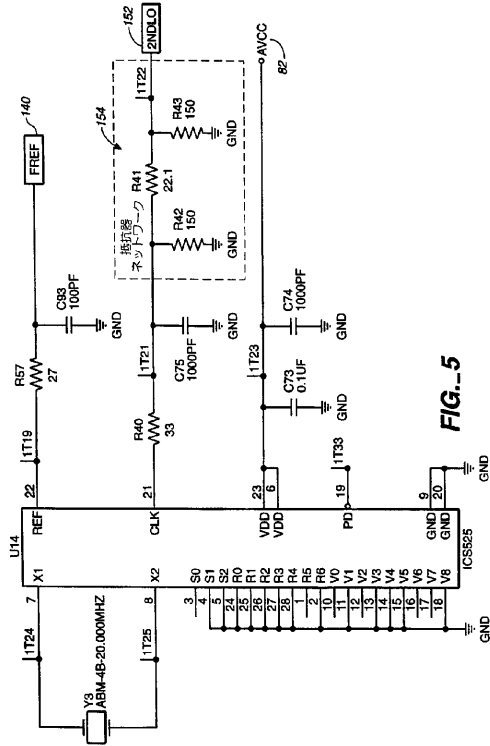
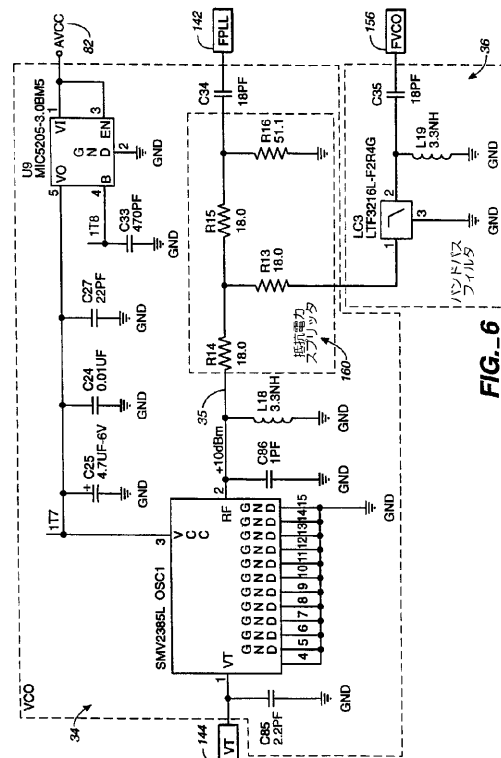


FIG. 4

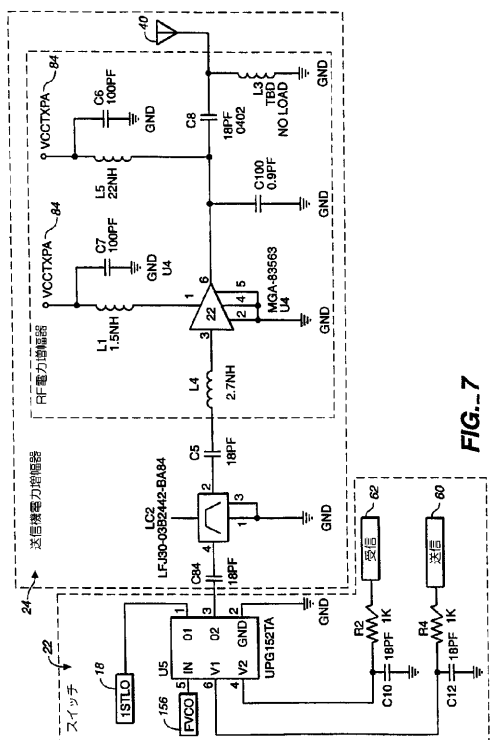
【 図 5 】



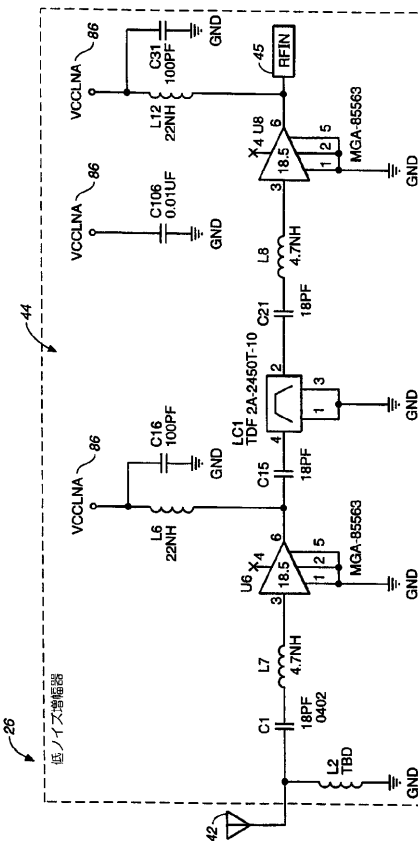
【 図 6 】



【圖 7】



【 図 8 】



【図 9】

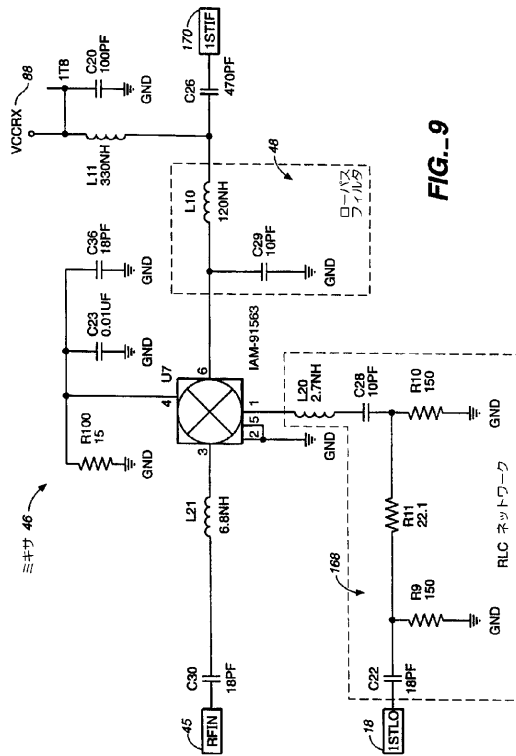


FIG. 9

【図 10 A】

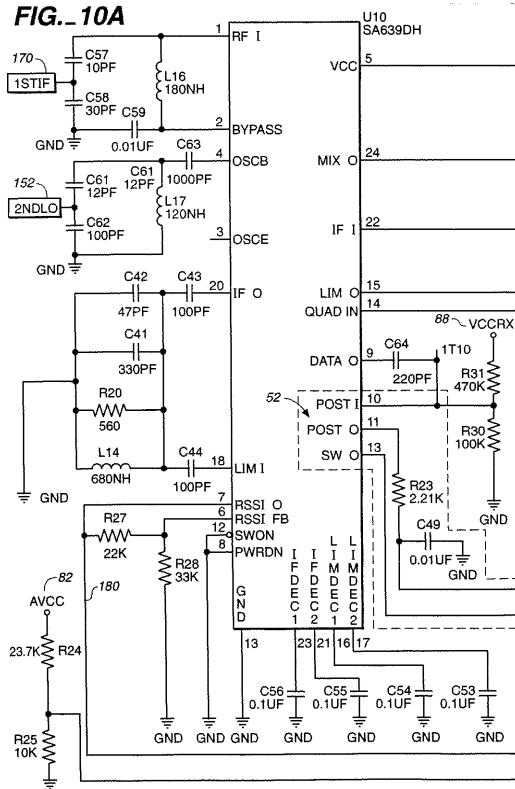


FIG. 10A

【図 10】

FIG. 10

FIG. 10A FIG. 10B

【図 10 B】

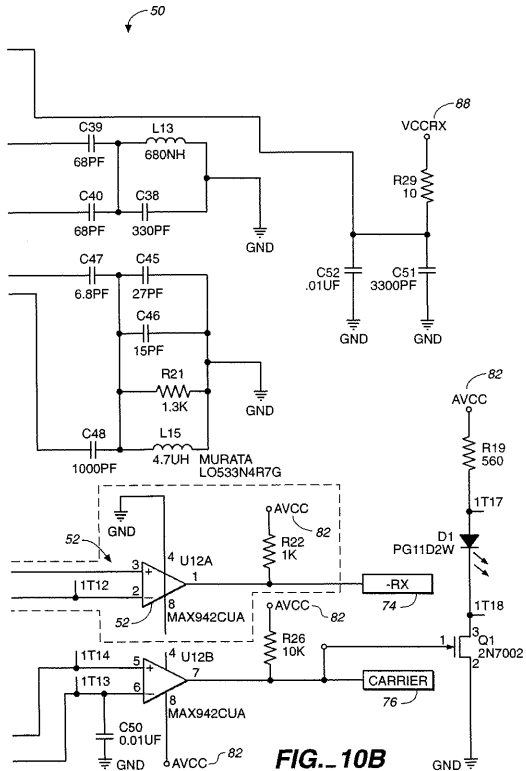


FIG. 10B

【図 11 A】

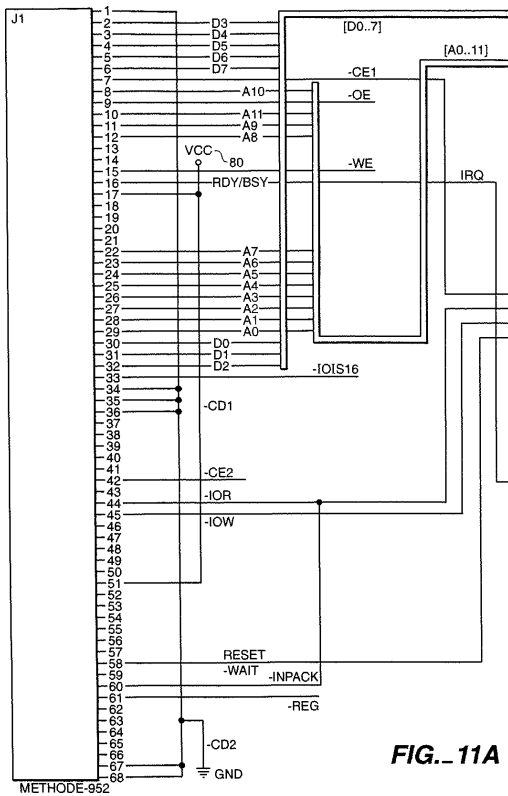


FIG. 11A

【図 11】

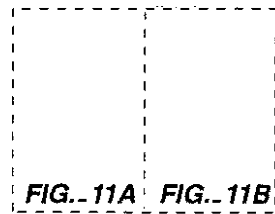


FIG. 11

【図 11 B】

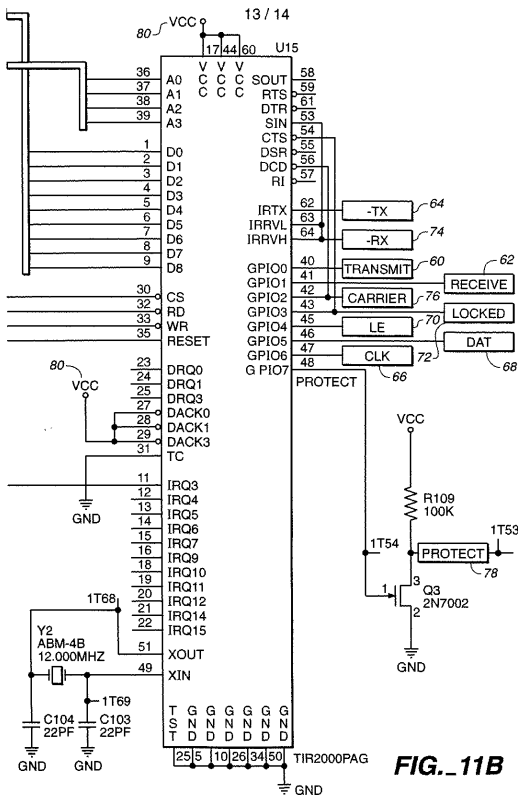


FIG. 11B

【図 12】

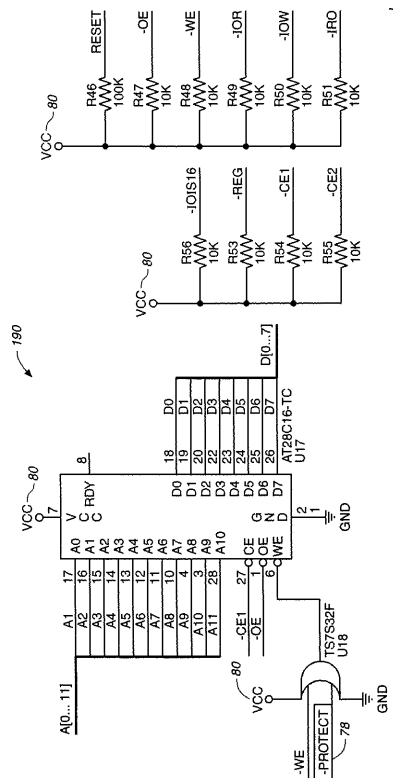
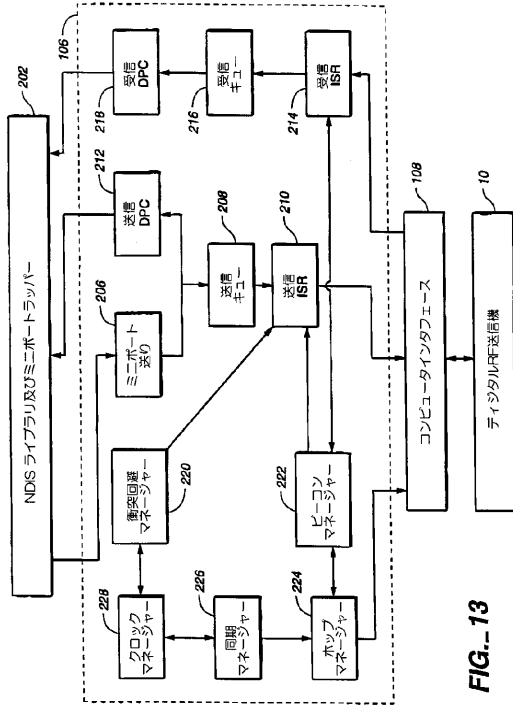


FIG. 12

【図 13】



フロントページの続き

審査官 石田 昌敏

- (56)参考文献 特表平08-510368(JP,A)
特表平08-507667(JP,A)
特開平09-018361(JP,A)
国際公開第97/025788(WO,A1)
特開平08-204759(JP,A)
特開平09-048361(JP,A)
特開平09-205386(JP,A)
特開平07-038469(JP,A)
特表平07-505265(JP,A)
特開平09-186630(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04B 1/38-1/58

H04B 1/02-1/04