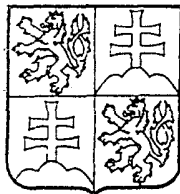


ČESKÁ A SLOVENSKÁ
FEDERATIVNÍ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K PATENTU

271 303

(11)

(13) B2

(51) Int. Cl.⁵
H 04 Q 3/54

(21) PV 1813-79
(22) Přihlášeno 19 03 79
(30) Právo přednosti od 17 03 78 US (888582)

(40) Zveřejněno 12 02 90
(45) Vydáno 05 08 91

(72) Autor vynálezu

LAWRENCE ALAN JAMES, STAMFORD, DENENBERG
JEFFREY NEIL, TRUMBULL, RUBINSTEIN MURRAY,
TRUMBULL, UPP DANIEL CALY, EASTON,
CONNECTICUT (US)

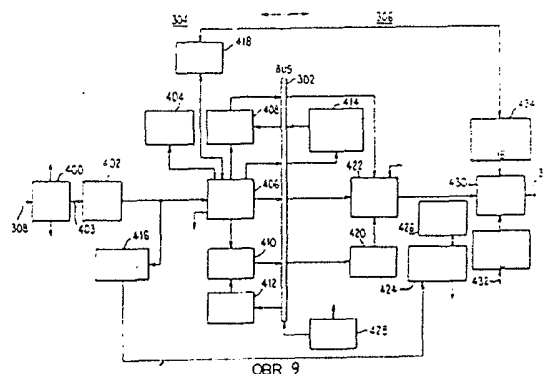
(73) Majitel patentu

ALCATEL N.V., AMSTERDAM (NL)

(54)

Mnohabranový spínací prvek

(57) Řešení se týká mnohabranového spínacího prvku pro vytvoření volitelné spínací cesty v číslicové spínací soustavě k provádění časového a prostorového spínání mezi kterýmkoliv vstupem kterékoliv brány a kterýmkoliv výstupem na kterékoliv bráně v odezvu na číslicové povelové signály pro posloupnosti číslicově zakódovaných dat ve velkém počtu kanálů, sdružených s číslicovými spínacími soustavami, a záleží v tom, že obsahuje společnou přenosovou cestu (302) s časovým multiplexem, spojující při jímací stranu uvedených bran s přenosovou stranou (306) těchto bran, dále na každé bráně přijímací obvod (304) se vstupem pro příjem povelových signálů pro vedení těchto dat od vstupu (308) kterékoliv brány fázově synchronně ke společné přenosové dráze (302), přičemž každý přijímač obsahuje vstupní procesor (400, 402, 406) pro příjem těchto synchronních dat na vstupu (308) a jejich synchronizování na výstupu, který je sprážen s uvedenou přenosovou cestou (302) a dále na každé bráně přenosový obvod (306) se vstupem spojeným s přenosovou cestou (302) pro vybírání dat z této společné přenosové cesty (302) fázově synchronně k výstupu uvedené brány.



Vynález se týká mnohabranového spínacího prvku pro vytvoření volitelné spínací cesty v číslicové spínací soustavě k provádění časového a prostorového spínání mezi kterýmkoliv vstupem kterékoliv brány a kterýmkoliv výstupem na kterékoliv bráně v odezvu na číslicové povelové signály pro posloupnosti číslicově zakódovaných dat ve velkém počtu kanálů, sdružených s číslicovými spínacími soustavami.

U moderních telefonních spojovacích soustav je nyní požadováno, aby data představující stav účastnických vedení a dálkových vedení, obsluhovaných takovou spojovací soustavou, byla ukládána v paměti společně s činností přepínače, žádanou v odezvu na podmínky stavu účastnických vedení a dálkových vedení. Taková data představující různé stavy jsou: dráha sestavená skrze síť, účastnická třída provozu, dálková třída volání, převody telefonních čísel na čísla fyzického výstroje, čísla fyzického výstroje na telefonní čísla apod. U centralizovaných řídicích soustav podle dosavadního stavu techniky jsou tato data dostupná ve společné paměti, která je zdvojnásobena za účelem pojištění a spolehlivosti a je dostupná společnými řídicími počítači pro sériové operace na vynesených datech. Společné řídicí soustavy s vícenásobným zpracováním podle dosavadního stavu techniky vyžadují více než jednoho procesoru pro přístup ke společné paměti za účelem současného získání dat, což vede k problému interference a k účinnému útlumu propustnosti, který vzrůstá společně se vzrůstem počtu procesorů.

Vzhledem k problémům, jež jsou vlastní soustavě centrálně řízené, byla vyvinuta decentralizace řízení a rozložené zpracovávání dat. Dosavadní spojovací soustava, u které jsou řídicí ústrojí programu uloženého v paměti rozložena na celou soustavu, je popsána v USA pat. spisu č. 3 974 343. Tento spis se týká číslicové sdělovací soustavy s rozloženým řízením pro selektivní propojování většího počtu skupin terminálů číslicovým spínacím obvodem a obsahuje první skupinu ústrojí pro zpracování dat za účelem získání prvního souboru zpracovávacích funkcí pro uvedené skupiny terminálů, přičemž každé ze zpracovávacích ústrojí je sdruženo s jednou skupinou terminálů, dále druhou skupinu ústrojí pro zpracování dat za účelem získání druhého souboru sdílených zpracovávacích funkcí pro jednu nebo pro několik z uvedených skupin terminálů tak, že uvedené druhé zpracovávací funkce jsou dány nezávisle na zpracovávacích funkcích získaných první skupinou zpracovávacích ústrojí, přičemž k první a druhé skupině zpracovávacích ústrojí jsou připojeny číslicové spínací obvody jednou nebo několika multiplexovanými cestami, přes něž se přenášejí data a alespoň řídicí signály pro volbu cesty, aby se dosáhlo komunikace popřípadě přenosu dat mezi uvedenými skupinami procesorů a selektivního propojení terminálů přes přenosové cesty působením spínacího obvodu tvořeného řídicími signály pro volbu cesty.

Dále je v USA pat. spisu č. 3 860 761 popsán číslicový spínací obvod s rozloženým řízením s velkým počtem stupňů spínacích prvků pro selektivní propojování velkého počtu datových terminálů spínacích uvedeným obvodem v odezvu na řídicí signály, kterýžto spínací obvod obsahuje prostředky pro multiplexování dat z uvedeného velkého počtu terminálů a řídicích signálů, obsahujících alespoň řídicí signály pro volbu spínací cesty, na stejné přenosové cesty, jež jsou spřaženy s prvním stupněm obvodu, dále prostředky reagující na řídicí signály pro volbu spínací cesty za účelem vytvoření přenosových cest tímto obvodem a pro spřažení dat z terminálů na vytvořené přenosové cesty skrze obvod, a konečně obsahuje prostředky sdružené s každým ze spínacích prvků na každém stupni obvodu pro bitové asynchronní spřažení těchto dat přes obvod se spínacími prvky pomocí přenosových drah nastavených obvodem tak, že tato data jsou bitově resynchronizována každým spínacím prvkem, a tak, že kterýkoliv z terminálů může být selektivně spojen vytvořenými přenosovými cestami pomocí uvedeného obvodu s kterýmkoliv jiným z terminálů.

Dosavadní soustavy se soustředily na získání vysoké účinnosti pro zpracovávací funkci, přičemž vícenásobné zpracovávání dávalo zvýšenou zpracovávací schopnost; avšak

výsledkem toho byla nežádoucí interakce mezi sadami programů, při které pozměnění nebo přidání některých rysů mohlo interferovat s plynulým pracováním jiných rysů nepředvídatelným způsobem. Hlavní důvod výskytu problémů u dřívějších soustav se společným řízením, ať se již užívá nebo neužívá vícenásobných procesorů, záležel v tom, že řídicí zpracovávací funkce programu uloženého v paměti jsou časově sdíleny mezi velkým počtem úloh, které se nahodile vyskytnou na požadavek výchozího a koncového provozu, což nevede k účinné práci sad programů uložených v paměti.

Vynález záleží v tom, že shora uvedený mnohobranový spínací prvek obsahuje společnou přenosovou cestu s časovým multiplexem, spojující přijímací stranu s přenosovou stranou těchto bran, dále na každé braně přijímací obvod se vstupem pro příjem povolových signálů pro vedení těchto dat od vstupu kterékoliv brány fázově synchronně ke společné přenosové dráze, přičemž každý přijímač obsahuje vstupní procesor pro příjem těchto asynchronních dat na vstupu a jejich synchronizování na výstupu, který je spřažen s uvedenou přenosovou cestou a dále na každé braně přenosový obvod se vstupem spojeným s přenosovou cestou pro vybírání dat z této společné přenosové cesty fázově synchronně k výstupu uvedené brány, čímž každá brána vícebranového spínacího prvku obsahuje přijímací a vysílací ústrojí, z nichž každé je spřaženo se společnou přenosovou cestou.

Účelně obsahuje šestnáct bran a tím také šestnáct přijímacích obvodů a šestnáct přenosových obvodů.

Podle výhodného provedení vynálezu zahrnuje přijímací obvod vstupní synchronizační obvod se vstupní svorkou pro příjem vstupních dat a kromě toho s výstupem pro data.

Výhodně je přitom výstup pro data vstupního synchronizačního obvodu spřažen se vstupem vyrovnávacího registru pro synchronizování vstupních dat na výstupní svorce.

Podle dalšího provedení vynálezu je výstupní svorka vyrovnávacího registru spojena s jedním vstupem přijímacího řídicího obvodu a s přijímačem NACK, přijímací řídicí obvod má první dvousměrnou vstupní sběrnici, připojenou na paměť pro kontrolu příjmu, a druhou dvousměrnou vstupní sběrnici, připojenou na vyhledávací obvod NACK, první výstup spojený s kanálovou pamětí, druhý výstup spojený se společnou přenosovou cestou a třetí výstup spojený s branovou pamětí.

Přitom má účelně branová paměť výstup připojený k přenosové cestě a vstup připojený k výstupu obvodu pro volbu volné brány, jehož vstup je připojen na přenosovou cestu.

Podle jiného provedení vynálezu obsahuje přenášecí obvod vyhledávací obvod prvního volného kanálu, se vstupem a s výstupem spojeným s přenosovou cestou.

Přitom přenášecí obvod obsahuje dekódovací obvod pro dekódování převáděcí brány, se vstupem připojeným na přenosovou cestu a s výstupní svorkou.

Podle dalšího provedení je výstupní svorka dekódovacího obvodu připojena ke vstupu datové paměti, jejíž další vstup je spojen s přenosovou cestou, a výstupní svorka je připojena na vstup výstupního registru.

Účelně je druhý vstup výstupního registru připojen k datové sběrnici pro přenos a příjem dat od vyhledávacího obvodu NACK.

Podle ještě dalšího provedení vynálezu obsahuje přenášecí obvod řídicí paměť přenosu, připojenou přes datovou sběrnici k řídicímu obvodu přenosu, jehož vstup je spřažen s přijímačem NACK.

Podle jiného provedení vynálezu obsahuje mnohobranový spínací prvek přijímací obvod, obsahuje vstupní synchronizační obvod pro příjem vstupních dat a má výstup dat, synchronizovaný v bitech a slovech s výstupem připojeným k vyrovnávacímu registru pro

synchronizování těchto dat s daty na společné přenosové sběrnici, tento vyrovnávací registr má výstup spřažený s přijímacím řídicím obvodem a s přijímačem NACK, uvedený přijímací řídicí obvod má první dvousměrnou vstupní sběrnici, spřaženou s přijímací řídicí pamětí, druhou dvousměrnou vstupní sběrnici, připojenou k vyhledávacímu obvodu NACK, první výstup spojený s kanálovou pamětí, která má vstup připojený ke společné sběrnici, dále přijímací řídicí obvod má druhý výstup, připojený ke společné sběrnici a třetí výstup, připojený k branové paměti, která má výstup připojený ke společné sběrnici, přijímací řídicí obvod funguje podle řízení přijímací řídicí paměti tak, že směřuje všechny hovory a data ke společné sběrnici, přičemž brána určení a kanálová adresa se obdrží od kanálové a branové paměti, obvod pro výběr volné brány má vstup připojený ke společné sběrnici a výstup připojený k branové paměti, dále přenosový obvod má první vyhledávací obvod volného kanálu, mající vstup připojený na společnou sběrnici a výstup připojený na společnou sběrnici za účelem přenesení čísla volného kanálu na tuto sběrnici podle požadavku obvodu pro výběr volné brány, dále obvod pro dekódování přenosové brány se vstupem připojeným na společnou sběrnici a výstupem připojeným k datové paměti, která má vstup připojený na společnou sběrnici, výstupní registr má jeden vstup připojený k výstupu datové paměti a druhý vstup připojený k datové sběrnici pro vysílání a přijímání dat od vyhledávacího obvodu NACK, přenosový řídicí paměť je datovou sběrnici připojena k přenosovému řídicímu obvodu, jehož vstup je připojen na přijímač NACK, čímž každá brána vícebranových spínacích členů obsahuje oddělený přijímací a vysílací obvod pro spřahování dat od vstupu kterékoliv brány fázově synchronně ke společné sběrnici a pro vybírání dat fázově synchronně od společné sběrnice, čímž je každé bráně umožněno komunikovat s kteroukoliv jinou branou spínacího prvku.

V tomto případě je účelně vyrovnávací registr v přijímacím obvodu vyrovnávací paměť FIFO pro uložení šestnáctibitového kanálového slova a pětibitového kanálového čísla.

Další provedení spočívá v tom, že vstupní data přijímaná vstupním synchronizačním obvodem jsou řádu 4.096 Mb/s.

Podle jiného provedení je přijímací řídicí paměť s libovolným výběrem tzv. RAM.

Podle ještě dalšího provedení je kanálová paměť s libovolným výběrem, tzv. RAM.

Další provedení záleží v tom, že branová paměť je paměť s libovolným výběrem, tzv. RAM.

Účelně je datová paměť, paměť s libovolným výběrem RAM, a je uspořádána jako zaměňovač časové mezery pro postupný přenos dat na jejím výstupu.

Podle zvláštního provedení je výstupní registr, registr s paralelním vstupem a sériovým výstupem.

Možné další provedení záleží v tom, že vyhledávací obvod NACK je vytvořen pro modifikaci obsahu výstupního registru v průběhu jednoho kanálu.

S výhodou má každý ze spínacích prvků šestnáct bran a uvedený jeden kanál je šestnáctý kanál.

Konečně může být se společnou sběrnici spřažen sběrníkový časovací obvod pro dodávání časovacích signálů k této sběrnici.

Podle vynálezu neexistuje odděleně identifikovatelný řídicí nebo centralizovaný počítačový komplex, jelikož řízení pro spínací obvody je rozloženo v podobě vícenásobných procesorů v podružných soustavách, přičemž tyto rozložené procesory provádějí skupiny nutných zpracovávacích funkcí pro obsluhované podružné soustavy. Takto jsou skupiny řídicích funkcí pro určité podřadné soustavy prováděny procesory přidělenými těmto podřadným soustavám: avšak jiné zpracovávací funkce stejných podřadných soustav, které mohou být účinněji prováděny jinými procesory, jsou prováděny takovými jinými procesory.

Podle vynálezu je tedy vytvořen spínací obvod, u kterého nejen jsou mnohakanálové PCM hovorové vzorky nebo data, převedená do číslicové formy, přenášena sítí mezi jedním a druhým terminálem, nýbrž také tytéž obsahují signály pro volbu cesty a jiné řídicí signály pro rozložené řízení, které jsou přenášeny sítí po stejných přenosových cestách. Každý terminál, ať již má data od účastnické linky nebo dálkového vedení nebo jiného zdroje dat, je obsluhován terminálem, který obsahuje všechnu výstroj i řídicí logiku pro styk s ostatními terminály přes jiné koncové jednotky a pro vytvoření, udržení a ukončení drah spínacím obvodem k jiným koncovým jednotkám. Veškerý styk mezi procesory je směrován spínacím obvodem. Je upraven skupinový přepínač, který obsahuje spínací prvky, provádějící spínání jak v čase, tak i v prostoru, a který je modulově expandovatelný čili roztažitelný bez přerušení obsluhy nebo bez změny uspořádání existujících propojení a umožňuje rozšíření od přibližně 120 až na 128 000 nebo více terminálů pro splnění zvyšujícího se provozního zatížení, přičemž funguje jako účinně neblokující obvod. Selhavší spínací prvek se snadno a samočinně identifikuje, izoluje a provozem obejde.

Podle vynálezu je upraven skupinový spínač, u kterého lze jednostranné spínací prvky s větším počtem bran uspořádat v jakékoliv konfiguraci vstup/výstup, jako například spínače 8X3 schopné přepínání v prostoru i čase v konfiguraci ST. Výběr cesty sítí spínacích prvků se provádí řídicími povely přenášenými hovorovými kanály. Dále je umožněno reflexní spínání tak, že když cesta je například sestavena ve stupni dvou spínačů, když ještě není upraven třetí stupeň, bude odražena nazpět hovorovou cestou za vytvoření skládané sítě, zatímco výstupy dvouspínačového stupně zůstanou přístupné pro další spojení za účelem rozšíření sítě. Rozšíření na třetí stupeň bude pak vyžadovat spojení dostupných výstupů dvouspínačového stupně ke vstupům budoucího třispínačového stupně.

Vynález bude nyní vysvětlen v souvislosti s výkresy.

Obr. 1 je blokový diagram soustavy mnohabranového spínacího prvku podle vynálezu.

Obr. 2 znázorňuje modulovou roztažitelnost spínací sítě spínacího prvku podle vynálezu.

Obr. 3 znázorňuje zjednodušený blokový diagram mnohabranového spínacího prvku podle vynálezu s mnoha průchody.

Obr. 4 znázorňuje jednu rovinu spínacího obvodu podle vynálezu.

Obr. 5A, 5B, 5C a 5D znázorňují roztažení spínacího obvodu podle vynálezu.

Obr. 6 je blokový diagram podjednotky linkového terminálu.

Obr. 7 je blokový diagram podjednotky koncové stanice dálkového vedení.

Obr. 8 je ve zjednodušeném znázornění transitzní sběrnice (TDM) branového spínacího prvku podle vynálezu.

Obr. 9 je blokový diagram logického obvodu jedné brány mnohabranového spínacího prvku podle vynálezu.

Obr. 10(a), 10(b), 10(c), 10(d) a 10(e) ilustrují formáty slov kanálů použité podle vynálezu.

Obr. 11(a), 11(b), 11(c), 11(d) ilustrují formáty slov přídavných kanálů, použité podle vynálezu.

Obr. 12 znázorňuje typické spojení mezi terminály přes spínací obvod podle vynálezu.

Obr. 13(a), 13(b), 13(c), 13(d), 13(e), 13(f), 13(g) a 13(h) jsou časovací diagramy znázorňující činnost spínacích prvků podle vynálezu.

Obr. 14(a), 14(b), 14(c), 14(d) a 14(e) jsou podrobnější časovací diagramy ilustrující činnost spínacích prvků podle vynálezu.

Obr. 15 znázorňuje sběrnice TDM spínacího prvku podle vynálezu.

Podle obr. 1 obsahuje blokový diagram soustavy podle vynálezu, tj. číslicové spojovací sítě s rozloženým řízením, skupinový přepínač 10, kterým je přepínán velký počet spojení mezi koncovými jednotkami pro vytvoření přenosových cest za účelem spřažení dat mezi terminály obsluhovanými koncovými jednotkami.

Koncová jednotka je podsoustava pro obsluhování skupiny terminálů, které končí na jednom jednostupňovém spínači v každé rovině skupinového spínače. Každá koncová jednotka zahrnuje osm přístupových spínačů, kterými jsou data od terminálů spřahována se skupinovým spínačem 10 a od tohoto spínače.

Názvu koncové podjednotky se zde užívá pro podsoustavu koncové jednotky pro obsluhování skupiny koncových stanic, které zakončují na jedné pojistné dvojici přístupových spínačů. Každá koncová jednotka obsahuje čtyři pojistné dvojice přístupových spínačů. Na každé koncové stanici se odvodí data s PCM, například z telefonních linkových obvodů typu popsaného v souběžné přihlášce 773 713 z 3. března 1977.

Pro ilustraci jsou znázorněny koncové jednotky 12, 14 a 16; avšak skupinovým přepínačem 10 lze přepínat až 128 koncových jednotek nebo více; proto znázorněné koncové jednotky slouží pouze jako příklad. Každá koncová jednotka má schopnost tvořit rozhraní například mezi 1 920 koncovými stanicemi účastnických linek nebo 480 sběrnicemi, a mezi čtyřmi koncovými podjednotkami, přičemž pro koncovou jednotku 12 jsou znázorněny koncové podjednotky 18, 20, 22 a 24.

Ke koncovým jednotkám jsou připojeny číslicové linky s PCM s 32 kanály, které jsou sdíleny třiceti dvousměrnými účastnickými linkami.

Každá koncová jednotka, například koncová jednotka 12, je spřažena se skupinovým přepínačem 10 větším počtem vícenásobných, popř. multiplexovaných přenosových spojek, z nichž každá přenosová spojka obsahuje dvě jednosměrné přenosové dráhy. Každá koncová podjednotka 18, 20, 22 a 24 koncové jednotky 12 je připojena ke každé rovině skupinového přepínače 10 dvěma takovými přenosovými spojkami, takže pro koncovou podjednotku 18 jsou znázorněny přenosové spojky 26 a 28, které spřahují koncovou podjednotku 18 s rovinou 0 skupinového přepínače 10 a přenosové spojky 30 a 32, které spřahují koncovou podjednotku 18 s rovinou 3 skupinového přepínače 10. Koncová podjednotka 18 je spřažena s rovinami 1 a 2 skupinového přepínače 10 podobnými přenosovými spojkami. Podjednotky 20, 22 a 24 jsou tedy spřaženy s každou rovinou skupinového přepínače podobným způsobem jako koncové podjednotky 18.

Každá přenosová spojka 26, 28, 30 a 32, znázorněná pro koncovou podjednotku 18 je dvousměrná, neboť zahrnuje dvojici jednosměrných přenosových cest, z nichž každá je přidělena jednomu směru toku dat. Každá jednosměrná přenosová cesta nese třicet dva kanály číslicové informace, které jsou na ní časově sdíleny (TDM) v sériovém formátu bitů. Každý sled formátu TDM sestává z třiceti dvou kanálů, z nichž každý kanál má 16-bitovou informaci při rychlosti přenosu bitů rovné 4 096 Mb/s. Tato přenosová rychlost je v celé soustavě určována hodinami, takže soustava může být označena jako rychlostně synchronní.

Jak bude vysvětleno níže, je soustava také fázově asynchronní, takže zde není žádný požadovaný fázový vztah určující které datové bity ve sledu jsou přijímány různými spínacími prvky nebo různými průchody v jediném spínacím prvku. Tato rychlostně synchronní a fázově asynchronní spojovací soustava je vytvořena ve skupinovém přepínači a v přístupových spínačích velkým počtem mnohaprůchodových spínacích prvků. Když se číslicové hovorové vzorky přenáší kamkoliv uvnitř soustavy k určité koncové stanici nebo od ní, musí být číslicové hovorové vzorky časově multiplexovány do správných kanálů na

přenosových spojkách mezi spínacími prvky použitými pro spojení koncových stanic. Každý spínací prvek provádí záměnu časové mezery, jelikož kanály použité k propojení koncových stanic se mohou měnit.

Záměna časové mezery znamená přeložení dat na jednom kanálu na druhý kanál. Tato záměna časové mezery je známá a je popsána například v USA pat. přihlášce č. 766 396 ze 7. února 1977. Jak bude popsáno, je vynálezem vytvořen jedinečný mnohaprůchodový přepínací mechanismus, který může sestávat ze spínacího prvku o 16-průchodech pracujícího jako třiceti dvou kanálový časový spínač a jako prostorový spínač se 16 kanály v čase menším než je doba jediného sledu k jeho vstupům. Číslkové hovorové vzorky mohou obsahovat až 14 bitů 16-bitového kanálového slova, přičemž oba zbývající bity se použijí jako protokolové bity (pro identifikování typu dat v ostatních 14 bitech kanálového slova). Tak lze spínacího členu se 16 průchody například použít pro spínání 14-bitových lineárních vzorků v PCM, 13-bitových lineárních vzorků v PCM, 8-bitových kompondovaných vzorků PCM, 8-bitových datových bitů atd.

Uvnitř každé koncové podjednotky jsou obsaženy dvě skupiny procesorů, například v koncové podjednotce 18 je první skupina procesorů, znázorněných jako procesory A₀, A₁ až A₇, z nichž každý je přidělen oddělené skupině koncových stanic, zvané koncová drůza a provádí specifickou skupinu zpracovávacích funkcí, jako je sestavení cesty skupinovým přepínačem 10 a vytvoření rozhraní ke koncovým stanicím uvnitř koncové drůzy. Drůzy na silné provozní zatížení, jako telefonní dálková vedení, mohou obsahovat až třicet koncových stanic, kdežto drůzy na slabé provozní zatížení, jako telefonní účastnické linky, mohou obsahovat až šedesát koncových stanic. Každá koncová podjednotka může hraničit až se čtyřmi drůzami na silné provozní zatížení; proto obsahuje čtyři procesory typu A, kdežto podjednotka na slabé provozní zatížení může hraničit s osmi drůzami na slabé provozní zatížení a tedy obsahuje osm procesorů typu A. Každý procesor A může například obsahovat mikroprocesorové rozhraní Intel Corp. Model 8085 a přiřazenou paměť RAM a ROM. Každá koncová jednotka může tedy obsahovat například až 1920 koncových stanic na slabé provozní zatížení (pro účastnické linky) nebo 480 koncových stanic dálkových vedení na silné provozní zatížení. Každá koncová drůza, jako koncová drůza 36 v podjednotce 18 zahrnuje jeden procesor A a jeho přiřazené rozhraní mezi drůzou a koncovou stanicí. Toto rozhraní mezi drůzou a koncovou stanicí je dvojicí dvousměrných spojek 38, popř. 40 spřaženo s každým ze dvou přístupových spínačů 42 a 44 uvnitř koncové podjednotky 18. Přístupové spínací prvky, jako přístupové spínací prvky 42 a 44 podjednotky 18, mají stejnou konfiguraci jako spínací prvky skupinového přepínače 10. Přístupové spínací prvky 42 a 44 vytvářejí každý pro podjednotku 18 přístup k jedné z dvojice druhé skupiny procesorů, jako jsou procesory B₀ a B₁ v koncové podjednotce 18. Uvnitř koncových podjednotek 20, 22 a 24 jsou obsaženy jiné dvojice procesorů typu B, avšak pro účely tohoto popisu jsou znázorněny pouze procesory B podjednotky 18. Tato druhá skupina procesorů, totiž procesory B jsou přiděleny druhé skupině zpracovávacích funkcí, jako je řízení hovoru (zpracování dat příslušejících k hovoru, jako signalizační analýza, překlady apod.) pro koncové stanice hraničící na koncovou podjednotku 18, a mohou také sestávat z mikroprocesoru Intel Corp. Model 8085 nebo z jeho ekvivalentu. Pojistná dvojice procesorů je vytvořena zahrnutím identických zpracovávacích funkcí do procesorů B 46 a 48 a do přístupových spínačů 42 a 44 pro koncovou podjednotku 18, takže umožňuje, aby každá koncová drůza, například drůza A₀, zvolila kteroukoliv polovinu pojistné dvojice, tj. buď procesor B 46 přes přístupový spínač 42 nebo procesor B 48 přes přístupový spínač 44 v případě selhání jedné poloviny pojistné dvojice, čímž se vytvoří druhá možná cesta.

Podle obr. 2 má skupinová spojovací matice 10 čtyři nezávislé roviny spojovací způsobilosti, totiž rovinu 0 v místě 100, rovinu 1 v místě 102, rovinu 2 v místě 104 a rovinu 3 v místě 106.

Větší počet rovin je upraven proto, aby byly splněny požadavky na bezvadnost provozu a obsluhy při určité aplikaci soustavy podle vynálezu. U výhodných provedení lze upravit dvě, tři nebo čtyři spojovací roviny, které budou obsluhovat 120 tisíc nebo více koncových stanic, tj. účastnických linek zakončených ve shora uvedených linkových obvodech, jak je popsáno v USA pat. přihlášce č. 773 713.

Každá spojovací rovina může obsahovat až tři stupně spojovacích prvků ve výhodné struktuře. Přístupové spínání, které vybírá určitou rovinu pro spojení, může být umístěno uvnitř jednotlivé koncové jednotky 12, spíše než v koncovém přepínači 10. Určitá rovina spínacích prvků se vybere pro spojení přístupovým spínacím stupněm v koncové jednotce. Přístupový spínací prvek 42 v podjednotce 18 může tedy například zvolit rovinu 0, 100, přes spojku 26 a rovinu 3, 106 přes spojku 30.

Skupinový přepínač 10 je modulárně expandovatelný buď zvýšením počtu rovin pro zvýšení zpracovávacího výkonu dopravy dat, nebo zvýšením počtu spínacích prvků nebo počtu spínacích prvků na jeden stupeň pro zvětšení počtu koncových stanic, obsluhovaných skupinovým přepínačem. Počet stupňů na jednu rovinu skupinového přepínače 10 pro požadavky typické aplikace vynálezu je modulárně expandovatelný následujícím způsobem:

stupeň	spojky na jednu rovinu	místní aplikace		transitní aplikace
		vedení	koncové stanice	dálková vedení
pouze 1	8	1 000	1 120	240
1 a 2	64	10 000	11 500	3 500
1, 2 a 3	1 024	> 100 000	> 120 000	> 60 000

Podle obr. 3 může základní spínací prvek podle vynálezu, ze kterého jsou sestaveny všechny spínací stupně, sestávat z mnohaprůchodového jednostranného spínače 300, který je pro příklad popsán jako spínací prvek se 16 průchody. Je zřejmé, že počet průchodů může být větší nebo menší než 16, kterýžto počet je udán pouze příkladem. Jednostranný spínač může být definován jako spínací člen s větším počtem průchodů se schopností obousměrného přenosu, u kterého data přijatá na kterémkoliv průchodu mohou být přepojena a přenesena jakýmkoliv průchodem (buď stejným nebo jiným průchodem spínacího prvku). Veškeré přenášení dat od průchodu k průchodu uvnitř spínacího prvku 300 se v provozu provádí sběrníci 302 s časovým multiplexem (TDM) a s paralelními bity, která umožňuje prostorové spínání, které může být definováno jako vytvoření přenosové cesty mezi kterýmkoliv dvěma průchody uvnitř spínacího prvku.

Každý průchod 0 až 15 spínacího prvku 300 má svůj vlastní přijímací řídicí logický obvod Rx304 a svůj vlastní přenosový řídicí logický obvod Tx306 znázorněný příkladem pro průchod 7. Data jsou přenášena ke každému průchodu a od každého průchodu, jako průchodu 7 spínacího prvku 300 od spínacích prvků obdobné konfigurace, se kterými je spínací prvek 300 spojen v sériovém formátu bitů přes přijímací řídicí vstupní vedení 308 a přenosové řídicí výstupní vedení 310 a to s hodinovou rychlostí soustavy rovnou 4 096 Mb/s, přičemž 512 sériových bitů tvoří sled, který je dále rozdělen na třicet dva kanály, každý po 16 bitech.

Data přenášená sériově ze 16 průchodů jsou jak rychlostně tak i fázově synchronní, tj. přenosový řídicí logický obvod 306 a ekvivalentní přenosový řídicí logický obvod pro ostatních patnáct průchodů spínacího prvku 300 přenášejí vesměs stejnou hodinovou rychlostí 4 096 Mb/s, a v každém okamžiku přenášení stejnou bitovou polohu sledu. Na druhé

straně je přijímání sériových dat bitů na přijímacím řídicím logickém obvodu 304 průchodu 7 a na všech ostatních průchodech spínacího prvku 300 pouze rychlostně synchronní, tj. není žádný nutný vztah k tomu bitu ve sledu, který může kterýkoliv z obou průchodů přijímat v kterémkoliv okamžiku. Příjem je tedy fázově asynchronní. Přijímací řídicí logický obvod 304 a přenosový řídicí logický obvod 306 každý zahrnují část logického řízení a paměť RAM, jak bude popsáno v souvislosti s obr. 9.

Na obr. 4 je znázorněna jedna rovina skupinového přepínače 10, jako rovina 0, 100. Jak bylo popsáno v souvislosti s obr. 3, jsou spínací členy například 108, 110, 112, z nichž je rovina skupinového přepínače konstruována, 16-branové jednostranné spínací prvky 300. Brány spínače jsou označeny jako vstupy nebo výstupy pouze jejich definováním, tj. jejich polohou ve spojovací síti. U roviny 100 třístupňového přepínače ukazuje znázornění, že brány 0 až 7 spínacích prvků 108 a 110 ve stupních 1 a 2 jsou označeny jako vstupy a brány 8 až 15 jsou označeny jako výstupy, takže se jeví dvoustranně, kdežto ve stupni 3 všechny spínací prvky 112 jsou jednostranné, tj. všechny brány jsou označeny jako vstupy.

Uvažujeme-li kterýkoliv stupeň skupinového přepínače, pak jsou-li v některé době potřebné přidavné stupně, aby se modulárně provedlo rozšíření sítě, pak stupeň je vybaven jako dvoustranný stupeň s výstupky rezervovanými pro rozšíření. Jestliže však na kterémkoliv stupni velikost sítě umožňuje, aby byl spojen větší počet než polovina maximálně požadovaných koncových stanic, pak je stupeň vybaven jako jednostranný stupeň. To umožňuje kontinuální modulární expandování až do maximálně požadované velikosti sítě, aniž by bylo zapotřebí přeskupování spojek mezi stupni.

Modulární expandování spínacího prvku 300 na spínací rovinu 100 je znázorněno na obr. 5A až 5D. Obr. 5A znázorňuje velikost roviny skupinového spínače 10, požadovanou pro užití jedné koncové jednotky, jež například má přibližně 1 000 účastnických linek. Brána 0 může být tedy spřažena s linkou 26 koncové podjednotky 18, zatímco brány 1 až 7 jsou spřaženy s jinými přístupovými spínači v koncové jednotce 12. Průchody nebo brány 8 až 15 jsou rezervovány pro expandování sítě.

Na obr. 5B je znázorněn příklad dalšího období expandování roviny 100 skupinového spínače pro dvě koncové jednotky, jako koncové jednotky 12 a 14. Jsou tedy upraveny dva spínací prvky prvního stupně na rovinu skupinového přepínače, přičemž každá rovina má spínací prvky druhého stupně, např. 0, 1, 2 a 3 pro propojování dvou spínacích prvků prvního stupně. Vývody na druhém stupni jsou rezervovány pro následující rozšíření sítě a tato síť, jejíž jedna rovina je znázorněna, bude obsluhovat přibližně 2 000 účastnických linek.

Na obr. 5C je znázorněn příklad rozšiřování spínací roviny 100 pro přizpůsobení na osm koncových jednotek. Spínací prvky pro stupeň 1 a 2 jsou nyní znázorněny jako úplně propojené a pouze vývody stupně 2 jsou dostupné pro další rozšiřování; proto je pro propojení přidavných skupin až na osm koncových jednotek zapotřebí přidat na každou rovinu třetí stupeň spínání, jak je znázorněno na obr. 5D, který ukazuje 16 koncových jednotek spřažených s expandovanou rovinou skupinového přepínače. Typickým je spínací schopnost sítě podle obr. 5C přibližně 10 000 účastnických linek a spojovací schopnost sítě podle obr. 5D je přibližně 20 000 účastnických linek. Nespojené brány, znázorněné na obr. 5B, 5C, 5D jsou dostupné pro expandování a každá rovina sítě, například podle obr. 5D se expanduje spojením těchto bran až například se sítí podle obr. 4, která má kapacitu spojit více než 100 000 účastnických linek.

Na obr. 6 je znázorněna linková koncová jednotka 18, která zahrnuje až do osmi koncových drůz 36, z nichž každá zahrnuje šedesát účastnických linek, koncové rozhraní a mikroprocesor A, přičemž jsou znázorněny tři koncové drůzy označené 36, 37 a 39. Přístupové spínače 180 a 181 koncové podjednotky 18 obsluhují osm koncových drůz, z nichž

pro jednoduchost jsou znázorněny pouze tři. Každé koncové rozhraní, jako rozhraní 190, je sdruženo například se šedesáti účastnickými linkami ze šedesáti linkových obvodů a s procesorem A 198, který je přidělen k určitým zpracovávacím funkcím, jako je sestavení cesty skrze spojovací síť, nebo koncová kontrola pro linky spřažené s koncovým rozhraním 190. Každé koncové rozhraní 190 má jednu dvousměrnou přenosovou spojku, jako je spojka 199, k bráně každého z přístupových spínačů, jako jsou přístupové spínače 180 a 181. Každý přístupový spínač, například přístupový spínač 180, který obsahuje 16-branový přepínací prvek popsáný v souvislosti s obr. 3, poskytuje přepínaný přístup buď k rovinám skupinového přepínače 10, například výstupními branami 8, 10, 12, 14 nebo k procesoru B 183 přes nějaký výstup, jako je výstupní brána 9, přičemž tento procesor B provádí jiné zpracovávací funkce jako kontrolu hovorů. Nepoužité výstupní brány přístupového spínače, jako brány 11, 13 a 15, jsou označeny jako rezervní a jsou dostupné pro vybavení jiných zařízení, jako jsou poplašná zařízení, monitory, diagnostická řídicí ústrojí, apod.

Na obr. 7 je znázorněna podjednotka koncové stanice dálkového vedení, jako podjednotka 18, která je funkčně identická s podjednotkou linkové koncové stanice popsané v souvislosti s obr. 6; tato však obsluhuje menší počet vstupů se silným provozním zatížením. Pro respektování zvýšené intenzity provozu u skupin dálkových vedení ve srovnání s linkovými koncovými stanicemi, obsahuje podjednotka koncové stanice dálkového vedení až čtyři koncová rozhraní, z nichž každé je sdruženo například se třiceti koncovými stanicemi dálkového vedení. Vstupy 4 až 7 na každém přístupovém spínači 180 a 181 jsou v této konfiguraci nevyužity. Jsou tedy znázorněny koncové drůzy 60 a 61 dálkového vedení ze čtyř takovýchto drůz, přičemž každá zahrnuje koncové rozhraní 62, popř. 63, procesor A a paměť 64, popř. 65.

Procesor B a přiřazená paměť 66 a 67 spřažené s přístupovým spínačem 180 a procesor B a přiřazená paměť 68 a 69, spřažené s přístupovým spínačem 181, mají stejnou konfiguraci, jak bylo popsáno v souvislosti s obr. 6 a mohou například sestávat z mikroprocesorů Intel Corp. Model 8085.

V souvislosti s obr. 8 bude blíže popsán 16-branový spínací prvek 300, popsáný v souvislosti s obr. 3. Každý průchod, popř. brána, například brána 15 spínacího prvku 300, sestává z přijímacího řídicího logického obvodu 304, přenosového řídicího logického obvodu 306, ze vstupní a výstupní jednosměrné přenosové dráhy 308, popř. 310 a z přístupu k paralelní sběrnici 302 s časovým multiplexem uvnitř spínacího prvku 300.

Podle výhodného provedení vynálezu jsou spoje nastavené spínacím prvkem 300 na jednosměrné čili simplexní bázi. Simplexní spojení mezi vstupním kanálem brány (jednoho z 32 kanálů) a výstupním kanálem kterékoliv brány (jednoho z 512 kanálů) se provede povelům směrem do kanálu označovaným jako volbový povel (SELECT). Tento volbový povel je obsažen v jediném 16-bitovém slovu ve vstupním kanálu požadujícím spojení. Jediným spínacím prvkem je možno provádět velký počet spojení různých typů, které jsou rozlišeny informací ve volbovém povelu. Typické volbové povelů jsou "jakákoliv brána, jakýkoliv kanál", což je povel, který se přijme přijímacím logickým obvodem brány a zahájí spojení k jakémukoliv volnému kanálu v jakémkoliv výstupu kterékoliv brány; jiným volbovým povelům je "brána N, jakýkoliv kanál", který zahájí spojení ke kterémukoliv volnému kanálu v určité bráně N, tj. bráně 8; dalším volbovým povelům je "brána N, kanál M", který zahájí spojení ke specifikovanému kanálu M jako kanálu 5, ve specifikované bráně N, jako je brána 8. Další specializované volbové povelů jako "spojit s jednou z kterýchkoliv lichých (nebo sudých) bran", dále povelů specializovaného kanálu 16 a udržovací povelů kanálu 0 jsou zahrnuty v kapacitě spínacího modulu (jehož jedna brána sestává z jednoho modulu), jak je podrobněji popsáno v souvislosti s obr. 9.

Přijímací řídicí logický obvod 304 pro každou bránu provází synchronizací příchozích dat od ostatních spínacích prvků. Kanálové číslo (0-31) příchozího kanálu se pou-

Žije pro obdržení adres brány určení a kanálu z paměti RAM obsahující adresy bran a kanálů. Při vícenásobném (multiplexním) modulovém přístupu ke sběrnici 302 v kanálu vyšle přijímací logický obvod 308 přijaté kanálové slovo i s adresami jeho brány určení a kanálu ke sběrnici TDM 302 spínacího prvku 300. Při každém sběrnicovém cyklu (což je doba, během níž jsou data přenášena od přijímacího řídicího logického obvodu 308 k přenosovému řídicímu logickému obvodu 306) každý přenosový logický obvod na každé straně vyhledává svou adresu na sběrnici TDM 302. Jestliže číslo brány na sběrnici 302 odpovídá jediné adrese určité brány, pak se slova datového kanálu na sběrnici 302 zapíší do datové paměti RAM identifikující brány na adrese odpovídající adrese vyčtené z kanálu paměti RAM do brány přijímacího řídicího logického obvodu. To dokončí přenos jednoho slova dat od přijímacího řídicího logického obvodu přes sběrnici TDM 302 k přenosovému řídicímu logickému obvodu brány.

Přenosový a přijímací řídicí logický obvod pro typickou bránu 300 pracuje následujícím způsobem: data se rychlostí 4 096 Mb/s na lince 302 zapojí do vstupního synchronizačního obvodu 400, který provádí synchronizování bitů a slov pro informaci na lince 308. Výstup synchronizačního obvodu 400 je 16-bitové kanálové slovo a číslo kanálu (představující polohu kanálu uvnitř sledu) se spřáhne se zásobníkovým vyrovnávacím registrem 402 (první zavedená data se také první vybírají - first-in-first-out = FIFO), který synchronizuje data na lince 403 s časováním sběrnice 302, což je nutné, jelikož data na lince 308 jsou asynchronní vůči časování sběrnice 302. Výstup vyrovnávací paměti FIFO 402 je 16-bitové kanálové slovo a jeho 5-bitové kanálové číslo. Informace obsažená uvnitř 16-bitového kanálového slova označuje povahu informace obsažené ve slovu. Tato informace je obsažena uvnitř protokolových bitů kanálového slova a společně s informací v přijímací řídicí paměti RAM 404 specifikuje činnost, která má být provedena přijímacím řídicím obvodem 406 pro tento kanál v tomto sledu.

Jsou možné činnosti pěti typů, totiž SPATA, SELECT, INTERROGATE, ESCAPE a IDLE/CLEAR. Jestliže protokol je SPATA (hovorová a datová slova - SPEECH and DATA words), pak se kanálové slovo vyšle do sběrnice 302 beze změny a kanálová adresa dosáhne brány určení a kanálových adres z kanálu RAM 408 a z brány RAM 410 a spřáhne je se sběrnici 302 v průběhu mezery přístupového času sběrnice přijímacího logického obvodu brány. Jestliže volbový povel je "jakákoliv brána, jakýkoliv kanál", pak obvod 412 pro volbu první volné brány zvolí přenosový logický obvod s volným kanálem, aby do něho zavedl "volbu prvního volného kanálu". V přístupové době sběrnice TDM 302 přijímacího logického obvodu se "volba prvního volného kanálu" zavede do vybrané brány do vybraného přenosového logického obvodu, což navrátí číslo "volného kanálu" do svého hledacího obvodu 414 pro první volný kanál. Přijímací obvod 416 pro činnost NACK (Not ACKnowledge = nepotvrzeno) zkoumá obsahy kanálu 16 na selhání sestavení cesty ze za sebou jdoucích období spojovací sítě, která byla nastavena přenosovou logikou 306 modulu. Vyhledávací logický obvod 408 pro NACK zkoumá přijímací řídicí paměť RAM 404 na kanály, které jsou nepotvrzeny a způsobí, že kanálová čísla nepotvrzených kanálů se v impulsech dodají z přenosového logického obvodu 306 do kanálu 16.

Přenosový logický obvod 306 zkoumá stav adresových linek bran sběrnice 302 s jejím kódem pro identifikaci modulu na logickém obvodu pro dekodování brány. Jestliže se v dekóderu 302 dekóduje správná adresa brány a volicí linka sběrnice 302 je nečinná, pak se obsahy linek SPATA sběrnice 302 zapíší do datové paměti RAM 422 na adrese dané stavem adresovacích linek kanálů na sběrnici 302.

Jestliže volicí linka sběrnice 302 je činná, a je požadováno vyhledání prvního volného kanálu přijímací kontrolou, například 406 (pro volbu jakéhokoliv kanálu), pak nedojde k žádné operaci zapisování dat do paměti RAM 422, nýbrž číslo volného kanálu se vrátí do dotazujícího přijímacího logického obvodu, například 304 z obvodu 314 pro vyhledání prvního volného kanálu.

Datová paměť 422 je zaměňovačem časové mezery a je čtena postupně za řízení počítačem obsaženým v časovacím obvodu 428 přenosu a sběrnice. Slova vyčtená z datové paměti RAM 422 se plní do registru 430 s paralelním vstupem a sériovým výstupem, který spřáhne proud sériových bitů s přenosovou linkou 310 při 4 096 Mb/s. Slovo naplněné do výstupního registru 430 může být modifikováno do kanálu 0 nebo 16. Do kanálu 1 se zavádějí poplachy na lince 432 (pro zjišťování omylů) a informace NACK kanálu se zavádí do kanálu 16, je-li zapotřebí logickým obvodem 434. Přenosová řídicí paměť 426 RAM obsahuje stav každého výchozího kanálu. Přenosový řídicí logický obvod 424 koordinuje čtecí a zapisovací operace pro datovou paměť RAM 422 a přenosovou řídicí paměť RAM 426, hledací obvod 414 volného kanálu a plnění výstupního registru 430.

Nyní bude popsáno vytváření spojů skrze spojovací síť mezi koncovými uzly.

Jak bylo shora uvedeno, obstarávají 16-branové spínací prvky jak časové i prostorové spínací funkce pro všechny přenosové cesty. Informace přicházející na příchozí cestě na jakémkoliv bráně pro jakýkoliv kanál, může být přenesena 16-branovým spínacím prvkem k výchozí dráze kterékoliv brány, což dává prostorové spínání, a ke kterémukoliv kanálu této cesty, což dává časové spínání. Všechny přenosy hovorů a dat (SPATA) sítí, jsou výsledkem toho, že jednotlivé brány v mnohabranových spínacích prvcích provádějí transformaci vstupního kanálu (jednoho z 512) k výstupnímu kanálu (jednoho z 512), jak je předem určeno postupy sestavování cesty, přičemž na každé dané přenosové cestě připadá na sled třicet dva kanálových slov. Obr. 10 znázorňuje příkladem jeden formát kanálového slova, který je použitelný pro všechny kanály 1 až 15 a 17 až 31, přičemž všechny tyto kanály jsou kanály SPATA. Formáty kanálového slova pro kanál 0 (údržba a synchronizace) a kanál 16 (řízení pro zvláštní účely NACK) jsou znázorněny na obr. 11.

Kanály SPATA mohou být použity jak pro číslicový přenos hovorů, tak i přenos interprocesorových dat. Když se přenáší hovor, je dostupných 14 bitů na kanálové slovo pro zakódovaný vzorec PCM a dva bity jsou dostupné pro volbu protokolu sítě. Uživatel se pro řízení sestavení cesty, je třináct bitů na kanálové slovo dostupných pro data a tři bity pro volbu protokolu. Formát kanálového slova umožňuje propojování skrze síť, což znamená spojení přes velký počet 16-branových spínacích prvků. Tato spojení jsou jednosměrná. Pro dvousměrné spojení je zapotřebí dvou jednosměrných spojení.

Na obr. 10 jsou příkladem znázorněny formáty kanálového slova pro všechny kanály s výjimkou kanálů 0 a 16. Obr. 11 znázorňuje příkladem formáty kanálového slova pro kanál 16. Obr. 10(a) až 10(d) znázorňují formáty datového pole pro volbu (SELECT), dotaz (INTERROGATE), únik (ESCAPE), hovor (SPATA) a volno/neobsazeno (IDLE/CLEAR). Obr. 11(a) až 11(e) znázorňují volbu, únik, přidržení a volno/neobsazeno pro kanál 16 a poplachový formát pro kanál 0. Kanálová slova v kanálu 0 také obsahují obrazec bitů pro synchronizaci sledu (šest bitů) mezi sousedícími šestnáctibranovými spínacími prvky.

Volbový povel nastavuje spojení skrze spínací prvek.

Dotazového povelu se použije po sestavení dráhy pro určení, která brána byla vybrána pro tuto cestu ve spínacím prvku.

Únikového povelu se použije, když již cesta byla sestavena, pro přenos informací mezi dvěma koncovými družami a pro rozeznání takové informace od hovorových vzorků v číslicovém tvaru.

Formátu SPATA se použije pro přenesení hovorové nebo datové informace mezi jakýmkoliv dvěma koncovými stanicemi.

Formát povelu volno/neobsazeno naznačuje, že kanál je volný.

Pro kanál 16 jsou povely volbové, únikové a volno/neobsazeno podobné povelům popsaným v souvislosti s obr. 10 s tou výjimkou, že tam není žádný mód SPATA, dotazovací povel není požadován a jelikož kanál 16 nese nepotvrzovací kanál, jsou typy volby omezeny.

Přidržovací povel udržuje spojení kanálu 16, jakmile bylo nastaveno volbovými povely.

Kanál 0 je rezervován pro údržbu a diagnostiku sítě.

Na obr. 12 je znázorněna koncová podjednotka 18, která obsahuje svůj úsek přístupového spínacího stupně, přístupové spínače 42 a 44, jak byly popsány v souvislosti s obr. 1, a skupinový přepínač 10, který obsahuje tři stupně přepínání. Jednotlivé rovinny ve skupinovém přepínači a jednotlivé spínací členy uvnitř každého stupně nejsou pro jednoduchost znázorněny.

Spojení spojovací sítě se sestaví od jednoho koncového rozhraní, například 690, k jinému koncovému rozhraní jako 190; nebo od procesoru B, například 183, k jinému procesoru, jako procesoru A 198 sdruženému s koncovým rozhraním 190, řadou volbových povelů, tj. formátu kanálového slova, které se vloží do proudu bitů s PCM mezi výchozí koncové rozhraní (nebo procesor) a přístupový spínač v za sebou jdoucích sledech v kanálu přidělenému spojení. Pro každé propojení cesty skrze každý spínací stupeň je zapotřebí jednoho volbového povelu.

Spojení spojovací sítě se provede za sebou jdoucími řadami spojení skrze jednotlivé spínací stupně. Spojení pokračuje jako spořádaný postup od stupňů s nižším očíslováním ke stupňům s vyšším očíslováním spoji "vstup k výstupu" napříč spínacích prvků, až se dosáhne předem určeného "reflexního stupně". Reflexe je spojení mezi vstupními branami ve spínacím prvku a umožňuje provést spojení, aniž by se do spojovací sítě proniklo hlouběji, než je zapotřebí pro provedení žádaného spojení. Podrobnější popis zásady reflexe ve spojovací sítě lze nalézt v souběžné USA přihlášce č. 766 396 ze 7. února 1977.

V reflexním stupni se provede napříč spínacího prvku spojení "vstup ke vstupu", načež následuje spořádaný postup od stupňů s vyšším očíslováním ke stupňům s nižším očíslováním za pomoci spojů "výstup ke vstupu" napříč spínacích prvků.

Předběžné určení "reflexního stupně" se provede se zřetelem na jednoznačnou adresu sítě pro žádané koncové rozhraní, například 190. Tato pravidla lze zevšeobecnit následujícím způsobem:

Jestliže zakončující koncové rozhraní je ve stejné koncové podjednotce, vyvolá se vznik reflexe na přístupové spínače.

Jestliže poslední koncové rozhraní je ve stejné koncové jednotce, nastane reflexe na stupni 1.

Jestliže poslední koncové rozhraní je ve stejné skupině koncových jednotek, nastane reflexe na stupni 2.

Pro všechny ostatní případy se reflexe vyvolá na stupni 3.

Vrátíme-li se opět k obr. 1 a 4, které znázorňují jedinečnost architektury sítě, pak koncové jednotky, jako je koncová jednotka 12, která má 8 dvousměrných přenosových spojek ke každé rovině skupinového přepínače, jako je znázorněná rovina 0 na obr. 4, končí tyto přenosové spojky na jednom spínacím prvku v každé rovině. Může být zřejmo, že tento spínací prvek má jednoznačnou adresu, při pozorování ze středu (tj. z třetího stupně) skupinového přepínače 10. Tak například s poukazem na obr. 4 je spínací prvek 108 při pozorování od kteréhokoliv spínacího prvku ve třetím stupni přístupný přes vstup 0 ze stupně 3, načež následuje vstup 0 ze stupně 2. To sestrojí adresu koncové jednotky, která tedy dostane adresu TU (0,0). Dále se koncová podjednotka jednoznačně adresuje uvnitř koncové jednotky se zřetelem na vstupy druhého stupně, tj. s poukazem na obr. 1 může být koncová podjednotka 18 viděna jako TSU (0) z koncové jednotky (0,0), jak je jednoznačně adresována ze vstupů 0 a 4 spínače (0,0) prvního stupně. Podobně je každé koncové rozhraní v každé koncové družce jednoznačně adresováno přes svou vstupní

adresu na přístupovém spínači. Adresa koncového rozhraní, například rozhraní 190 na obr. 12, jak je viděna jakýmkoliv koncovým rozhraním, jako rozhraním 690 v koncové jednotce 16, je tedy nezávislá na tom, který spínací prvek ve třetím stupni je "reflexní bod".

To umožňuje, aby procesor A 698, řídící sestavování cesty, vyslal následující sled volbových povelů do sítě za účelem sestavení spojení ke koncovému rozhraní 190, jehož síťová adresa je například (a, b, c, d).

Sled 1. Volba jakéhokoliv sudé brány, jakéhokoliv kanálu: to nastaví spojení SPATA přístupovým spínačem k rovině skupinového přepínače.

Sled 2. Volba jakéhokoliv brány, jakéhokoliv kanálu: to nastaví spojení stupněm 1 zvolené roviny.

Sled 3. Volba kterékoliv brány, kteréhokoliv kanálu: to nastaví spojení stupněm 2 zvolené roviny.

Sled 4. Volba brány (a), jakéhokoliv kanálu: nastane reflexe spojení stupněm 3 ke stupni 2.

Sled 5. Volba brány (b), jakéhokoliv kanál: to nastaví spojení nazpět stupněm 2.

Sled 6. Volba brány (c), jakýkoliv kanál: to nastaví spojení zpět stupněm 1.

Sled 7. Volba brány (d), jakýkoliv kanál: to nastaví spojení nazpět přístupovým spínačem ke koncovému rozhraní (a, b, c, d).

Tato síť dovoluje spínat kupředu k jakémukoliv reflexnímu bodu ve stupni určeném reflexním stupněm a potom nazpět sítí s konstantní adresou, která je nezávislá na reflexním spínacím prvku v tomto stupni.

Sled volbových povelů může být použit jakýmkoliv koncovým rozhraním pro nastavení spojení ke koncovému rozhraní TI (a, b, c, d) a shora popsaný mechanismus pro volbu "prvního volného kanálu" zajišťuje minimální zpoždění přenosu na zvolené cestě. Je-li reflexe možná na divějším spínacím stupni, neb je rozhodnuto shora uvedenými pravidly, lze užít podsestavy shora uvedeného sledu. Jak je znázorněno na obr. 12, je pouze zapotřebí, aby procesor B 183, který je ve stejné koncové podjednotce 18 jako koncové rozhraní 190, vyslal pouze následující podsestavu shora uvedeného sledu:

Sled 1. Volba brány (d), jakýkoliv kanál.

Zpracovávací funkce prováděné procesory A a B jsou závislé na zvláštním použitém programu počítače; avšak typické zpracovávací funkce jsou tyto:
koncové řízení, které vytváří znaky pro každou třídu obsluhy pro účastnické linky nebo dálková vedení;

signalizační řízení, které vytváří signály pro zavedení koncových stanic pod kontrolu zpracování koncovým řízením a dekoduje a interpretuje sledy signálů a číslic, které jsou spřaženy jako telefonní přívody s koncovým řídícím procesorem za účelem akce;
řízení spínání, které sestavuje, udržuje a ruší cesty sítí, jak je nařízeno funkcemi koncového řízení a signalizačního řízení;

řízení datové základny, které provádí všechny operace na fyzické datové základně a umožňuje, aby všechny ostatní procesory pracovaly nezávisle na určité organizaci datové základny;

a řízení hardvaru, které zahrnuje postupy pro řízení hardvaru hraničícího s účastnickými linkami nebo dálkovými vedeními, a postupy pro koncové jednotky a přepínací prvky. Příklad rozmístění zpracovávacích funkcí je umístění řízení hardvaru až pro 60 linkových koncových stanic nebo 30 koncových stanic dálkového vedení na každém mikroprocesoru A, přičemž ostatní funkce jsou prováděny mikroprocesorem B pro nějaký jiný počet koncových stanic. Řízení spínání může být ovšem také prováděno mikroprocesorem A.

Na obr. 13 jsou časové diagramy ilustrující práci spínacího prvku 300.

Obr. 13(a) znázorňuje číslo časové mezery a číslo kanálu pro sběrnici 302, přičemž 16 časových mezer tvoří jeden kanál; čísla časových mezer jsou napsána v hexadecimálním vyznačení, kanály 0, 1 a osm časových mezer kanálů č. 2.

Obr. 13(b) znázorňuje hodiny sběrnice s 4 096 Mb/s.

Obr. 13(c) znázorňuje synchronizaci sledu, což je povel pro synchronizaci brány, který se vyskytuje na sběrnici 302 v časové mezeře E kanálu 31.

Obr. 13(d) až 13(h) znázorňují pro brány 0, 1, 2, 14 a 15 spínacího prvku 300 časové obálky přenosových akcí sběrnice 302 pro jejich příslušné brány. Brány 3 až 13 nejsou znázorněny, ale jsou pracovníě identické. Každá z přenosových obálek 501, 502, 504 a 505 sběrnice pro brány 0, 1, 14 a 15, jsou sdíleny v čase (časový multiplex). Každá obálka obsahuje čtyři časové mezery P, D, W, R, během kterých nastávají specifické akce na specifických linkách sběrnice TDM 302 ve specifických dobách, takže pouze jedna brána přenáší informaci na jakékoliv lince sběrnice TDM 302, ve kterémkoliv časovém okamžiku. Přesná doba zahájení kterékoliv přenosové obálky je určena jednoznačným adresovým kódem brány.

Na obr. 14 znázorňuje graf 14(a) hodiny soustavy znázorněné na obr. 13(b). Obr. 14(b) až 14(e) jsou rozšířením časové mezery P, D, W, R, typických přenosových obálek 501, 502, 503, 504 nebo 505 sběrnice.

Sběrnice 302 sestává ze třiceti šesti jednosměrných linek pro provádění funkcí propojování mezi věcmi šestnácti branami, jak je znázorněno na obr. 15. Signály, které přijímací logický obvod 304 modulu podává ke sběrnici 302, jsou data (16 bitů, každý na oddělené lince), adresa brány určení (4 bity, každý na oddělené lince), adresa kanálu určení (5 bitů, každý na oddělené lince), data jsou platná (1 bit), volba (1 bit), a mód (1 bit). Signály, které jsou přijímány od sběrnice 302, jsou zvolení kanálu (5 bitů, každý na oddělené lince), potvrzení (1 bit), a modul obsazen (1 bit). V závislosti na datovém slovu od vyrovnávací paměti 402 FIFO a na obsahu paměti RAM 404 pro řízení příjmu, adresované výstupem kanálového slova paměti FIFO 402 se ke sběrnici 302 podávají a od ní přijímají různé signály a různá slova se zapisují do paměti RAM pro řízení bran, kanálů a příjmu v přijímacím logickém obvodu 304 pro otevřenou bránu. Sběrnice 302 má zvláštní funkční linku pro překrytí výskytu předem určené funkce.

Během časové mezery P znázorněné na obr. 14(b) jako (1), přenáší trvale uschopněný přijímací obvod 304 ke sběrnici 302 číslo brány přenosového logického obvodu určení a také zavádí vhodné signály na sběrnicových linkách "data platná", "volba", "mód" a "modul obsazen". Na vzestupné hraně hodin znázorněných na obr. 14(a) jako (2), zavádějí všechny přenosové logické obvody 306 všech šestnácti bran stav uvedených sběrnicových linek do registrů sdružených obvodem 420 pro dekódování čísla brány a s přenosovým řízením 424. V časové mezeře D, znázorněné na obr. 14(c) jako (3), zavádí přijímací logický obvod otevřené brány informaci na datové linky a na adresové linky kanálu určení. Na příštím vzestupném okraji hodin, znázorněné na obr. 14(a) jako (4), se tato informace přenáší do vyrovnávacích registrů sdružených s datovou pamětí RAM 422. Během časové mezery W, znázorněné na obr. 14(d) jako (5), jestliže číslo brány, představované čtyřmi bity na adresových linkách brány určení a vyskytnuvší se v průběhu časové mezery P, se shoduje s identifikačním kódem brány pro určitou bránu, kterýžto kód je jednoznačný pro každou bránu, nastane skce na přenosovém logickém obvodu brány. Tato operace může spočívat v zapsání do datové paměti RAM 422 této brány nebo v odezvě na volbový povel. Rovněž v časové mezeře W se správná hodnota pro číslo zvoleného kanálu spřáhne od obvodu 414 pro vyhledání prvního volného kanálu k linkám pro číslo zvoleného kanálu, je-li to vhodné, a vyhodnotí se hodnota (buď logická 1 nebo 0) pro potvrzovací signál. NACK je jednoduše nedostatek potvrzovacího signálu. V časové mezeře R, znázorněné na obr.

14(e) jako (6), umístí přenosový logický obvod brány určení odpověď na číslo zvoleného kanálu a potvrdí linku. Uschopněný přijímací obvod přenesení stav těchto linek v registru sdruženého s řízením 406 příjmu na nejbližší přední hraně hodin znázorněné na obr. 14 (a) jako (7) a někdy později, jak je znázorněno (8) na obr. 14(e), uvede data do svých vlastních pamětí RAM 410, 408 a 406 pro řízení kanálu brány a příjmu.

Číslo kanálů NACK přijatá přijímačem 416 NACK na přijímacím logickém obvodu určité brány způsobí nastavení zamítacího bitu do přenosového logického obvodu téže brány na adrese specifikované přijatým číslem kanálu NACK, tj. NACK v kanálu 16 může být dekodován příklad jako kanál NACK 7. Když napříště se přijímací logický obvod, který nastavil cestu do kanálu 7, pokusí zapisovat do kanálu 7, nedostane žádný potvrzovací signál a označí kanál s cestou do kanálu 7 jako kanál bez potvrzení. Obvod 418 pro vyhledání nepřítomnosti potvrzení potom impulsově vyšle číslo kanálu bez potvrzení z jeho přenosového logického obvodu do kanálu 16.

Zpoždění v síti je automaticky minimalizováno použitím techniky vyhledávání prvního volného kanálu. Obvod 414 pro vyhledávání prvního volného kanálu plynule pozoruje "obsazený bit" paměti RAM 424 pro řízení přenosu za účelem zjištění volných kanálů, jehož nejnižší kanálové číslo je vyšší než číslo výstupního kanálu, spřažené se sériovými daty na lince 310 s PCM.

I když vynález byl popsán ve spojení s jeho výhodným provedením, je zřejmé, že do rámce vynálezu spadají rovněž přídatná provedení pozměnění a aplikace, která jsou v možnostech odborníka v tomto oboru.

P Ř E D M Ě T V Y N Á L E Z U

1.

Mnohobranový spínací prvek pro vytvoření volitelné spínací cesty v číslicově spínací soustavě k provádění časového a prostorového spínání mezi kterýmkoliv vstupem kterékoliv brány a kterýmkoliv výstupem na kterékoliv bráně v odezvu na číslicové povelové signály pro posloupnosti číslicově zakódovaných dat ve velkém počtu kanálů, sdružených s číslicovými spínacími soustavami, vyznačující se tím, že obsahuje společnou přenosovou cestu (302) s časovým multiplexem, spojující přijímací stranu uvedených bran s přenosovou stranou (306) těchto bran, dále na každé bráně přijímací obvod (304) se vstupem pro příjem povelových signálů pro vedení těchto dat od vstupu (308) kterékoliv brány fázově synchronně ke společné přenosové dráze (302), přičemž každý přijímač obsahuje vstupní procesor (400, 402, 406) pro příjem těchto asynchronních dat na vstupu (308) a jejich synchronizování na výstupu, který je spřažen s uvedenou přenosovou cestou (302), a dále na každé bráně přenosový obvod (306) se vstupem spojeným s přenosovou cestou (302) pro vybírání dat z této společné přenosové cesty (302) fázově synchronně k výstupu uvedené brány, čímž každá brána vícebranového spínacího prvku obsahuje přijímací a vysílací ústrojí (304, 306), z nichž každé je spřaženo se společnou přenosovou cestou (302).

2.

Mnohobranový spínací prvek podle bodu 1, vyznačující se tím, že obsahuje šestnáct bran a tím také šestnáct přijímacích obvodů (301) a šestnáct přenosových obvodů (306).

3.

Mnohabranový spínací prvek podle bodu 1, vyznačující se tím, že přijímací obvod (304) zahrnuje vstupní synchronizační obvod (400) se vstupní svorkou pro příjem vstupních dat a kromě toho s výstupem pro data.

4.

Mnohabranový spínací prvek podle bodu 3, vyznačující se tím, že výstup pro data vstupního synchronizačního obvodu (400) je spřažen se vstupem vyrovnávacího registru (402) pro synchronizování vstupních dat na výstupní svorce.

5.

Mnohabranový spínací prvek podle bodu 4, vyznačující se tím, že výstupní svorka vyrovnávacího registru (402) je spojena s jedním vstupem přijímacího řídicího obvodu (406) a s přijímačem NACK (416), přijímací řídicí obvod (406) má první dvousměrnou vstupní sběrnici, připojenou na paměť (404) pro kontrolu příjmu, a druhou dvousměrnou vstupní sběrnici, připojenou na vyhledávací obvod NACK (418), první výstup spojený s kanálovou pamětí (408), druhý výstup spojený se společnou přenosovou cestou (302) a třetí výstup spojený s branovou pamětí (410).

6.

Mnohabranový spínací prvek podle bodu 5, vyznačující se tím, že branová paměť (410) má výstup připojený k přenosové cestě (302) a vstup připojený k výstupu obvodu (412) pro volbu volné brány, jehož vstup je připojen na přenosovou cestu (302).

7.

Mnohabranový spínací prvek podle bodu 1, vyznačující se tím, že přenášecí obvod (306) obsahuje vyhledávací obvod (414) prvního volného kanálu, se vstupem a s výstupem spojeným s přenosovou cestou (302).

8.

Mnohabranový spínací prvek podle bodu 7, vyznačující se tím, že přenášecí obvod (306) obsahuje dekódovací obvod (420) pro dekódování převáděcí brány, se vstupem připojeným na přenosovou cestu (302) a s výstupní svorkou.

9.

Mnohabranový spínací prvek podle bodu 8, vyznačující se tím, že výstupní svorka dekódovacího obvodu (420) je připojena ke vstupu datové paměti (422), jejíž další vstup je spojen s přenosovou cestou (302), a výstupní svorka je připojena na vstup výstupního registru (430).

10.

Mnohabranový spínací prvek podle bodu 9, vyznačující se tím, že druhý vstup výstupního registru (430) je připojen k datové sběrnici pro přenos a příjem dat od vyhledávacího obvodu NACK (418).

11.

Mnohabranový spínací prvek podle bodu 10, vyznačující se tím, že přenášecí obvod (306) obsahuje řídicí paměť (426) přenosu, připojenou přes datovou sběrnici k řídicímu

obvodu (424) přenosu, jehož vstup je spřažen s přijímačem NACK (416).

12.

Mnohabranový spínací prvek podle bodu 1, vyznačující se tím, že přijímací obvod (400) pro příjem vstupních dat a má výstup dat, synchronizovaný v bitech a slovech s výstupem připojeným k vyrovnávacímu registru (402) pro synchronizování těchto dat s daty na společné přenosové sběrnici (302), tento vyrovnávací registr (402) má výstup spřažený s přijímacím řídicím obvodem (406) a s přijímačem NACK (416), uvedený přijímací řídicí obvod (406) má první dvousměrnou vstupní sběrnici, spřaženou s přijímací řídicí pamětí (404), druhou dvousměrnou vstupní sběrnici, připojenou k vyhledávacímu obvodu NACK (418), první výstup spojený s kanálovou pamětí (408), která má vstup připojený ke společné sběrnici (302), dále přijímací řídicí obvod (406) má druhý výstup připojený ke společné sběrnici (302), a třetí výstup, připojený k branové paměti (410), která má výstup připojený ke společné sběrnici (302), přijímací řídicí obvod (406) funguje podle řízení přijímací řídicí paměti tak, že směruje všechny hovory a data ke společné sběrnici (302), přičemž brána určení a kanálová adresa se obdrží od kanálové a branové paměti (408, 410), obvod (412) pro výběr volné brány má vstup připojený ke společné sběrnici (302) a výstup připojený k branové paměti (410), dále přenášeč obvodu (306) má první vyhledávací obvod (414) volného kanálu, mající vstup připojený na společnou sběrnici (302) a výstup připojený na společnou sběrnici (302) za účelem přenášení čísla volného kanálu na tuto sběrnici podle požadavku obvodu (412) pro výběr volné brány, dále obvod (420) pro dekódování přenášeč brány se vstupem připojeným na společnou sběrnici (302) a výstupem připojeným k datové paměti (422), která má vstup připojený na společnou sběrnici (302), výstupní registr (430) má jeden vstup připojený k výstupu datové paměti (422) a druhý výstup připojený k datové sběrnici pro vysílání a přijímání dat od vyhledávacího obvodu NACK (418), přenášeč řídicí paměti (426) je přes datovou sběrnici (302) připojena k přenášečímu řídicímu obvodu (424), jehož vstup je připojen na přijímač NACK (416), čímž každá brána vícebranových spínacích členů obsahuje oddělený přijímací a vysílací obvod (304, 306) pro spřahování dat od vstupu kterékoliv brány fázově synchronně ke společné sběrnici (302) a pro vybírání dat fázově synchronně od společné sběrnice (302), čímž je každé bráně umožněno komunikovat s kteroukoliv jinou branou spínacího prvku.

13.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že vyrovnávací registr (402) v přijímacím obvodu je vyrovnávací paměť FIFO pro uložení šestnáctibitového kanálového slova a pětibitového kanálového čísla.

14.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že vstupní data přijímaná vstupním synchronizačním obvodem (400) jsou řádu 4 096 Mb/s.

15.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že přijímací řídicí paměť (404) je paměť s libovolným výběrem tzv. RAM.

16.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že kanálová paměť (408) je paměť s libovolným výběrem, tzv. RAM.

17.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že branová paměť (410) je paměť s libovolným výběrem, tzv. RAM.

18.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že datová paměť (422) je paměť s libovolným výběrem, RAM, a je uspořádána jako zaměňovač časové meze-ry pro postupný přenos dat na jejím výstupu.

19.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že výstupní registr (430) je registr s paralelním vstupem a sériovým výstupem.

20.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že vyhledávací obvod NACK (418) je vytvořen pro modifikaci obsahu výstupního registru (430) v průběhu jednoho kanálu.

21.

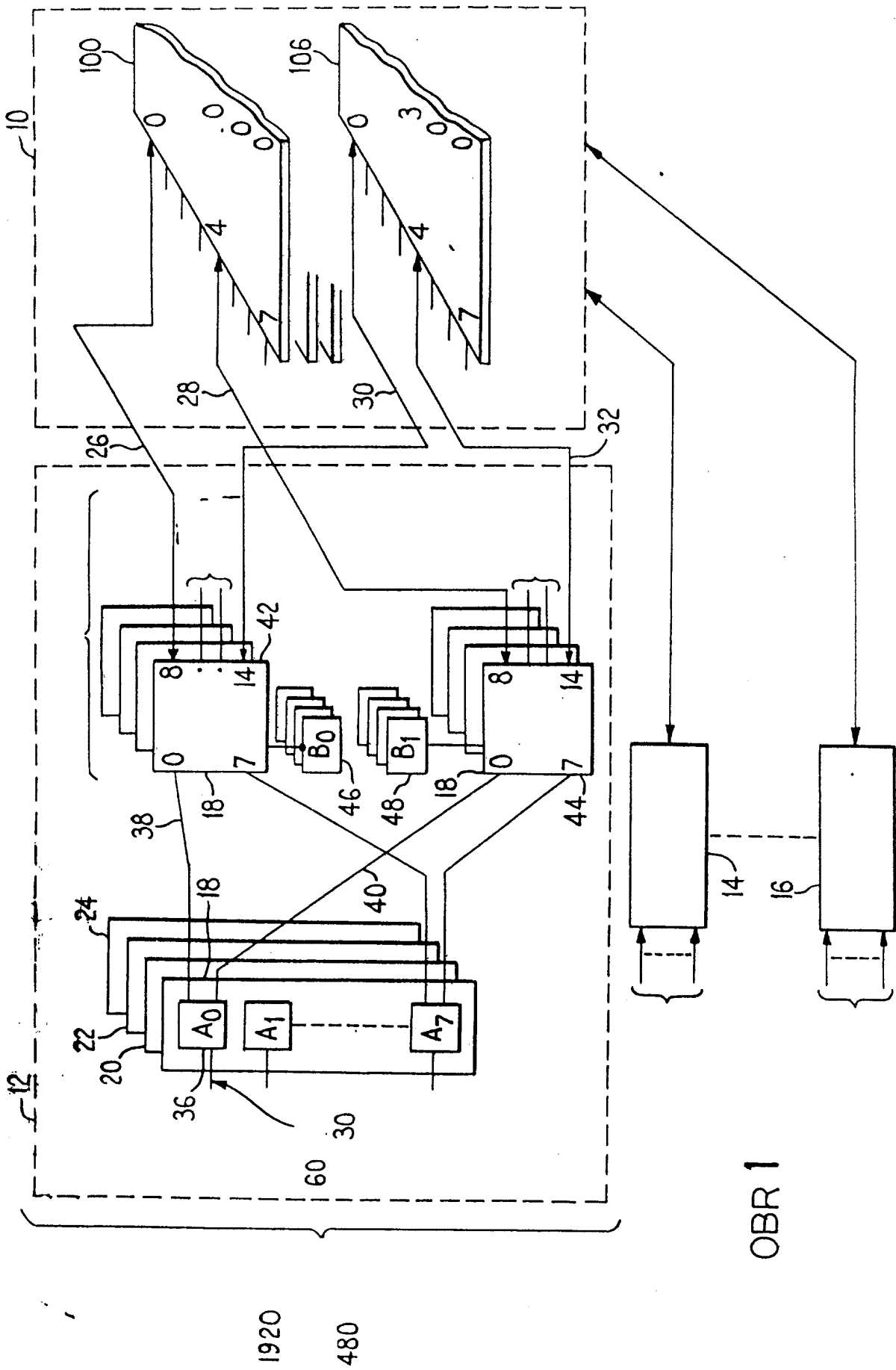
Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že každý ze spínacích prvků má šestnáct bran.

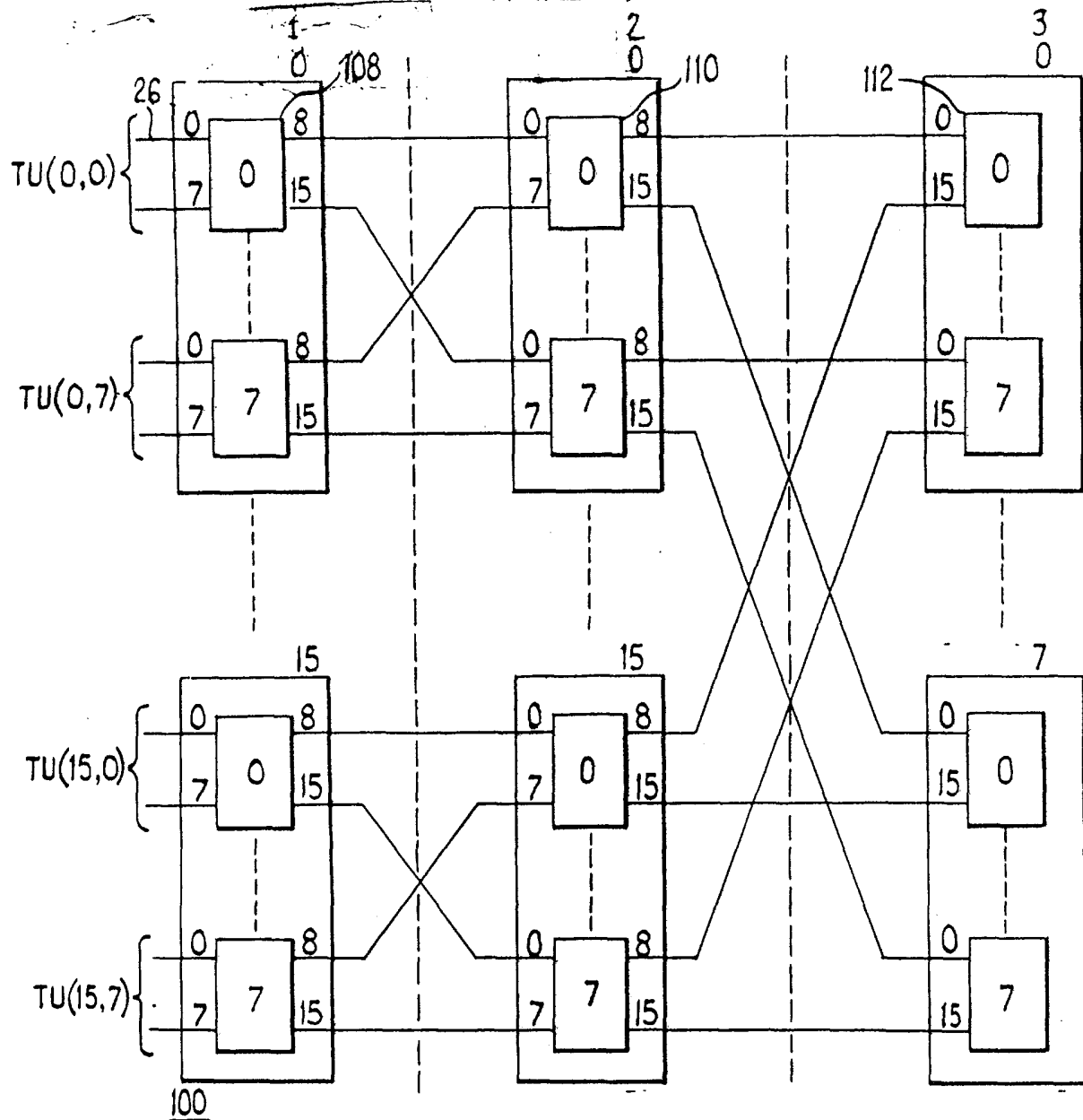
22.

Mnohabranový spínací prvek podle bodu 21, vyznačující se tím, že uvedený jeden kanál je šestnáctý kanál.

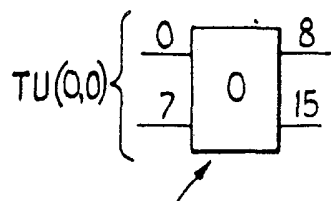
23.

Mnohabranový spínací prvek podle bodu 12, vyznačující se tím, že se společnou sběrnicí (302) je spřažen sběrnicový časovací obvod (428) pro dodávání časovacích signálů k této sběrnicí.

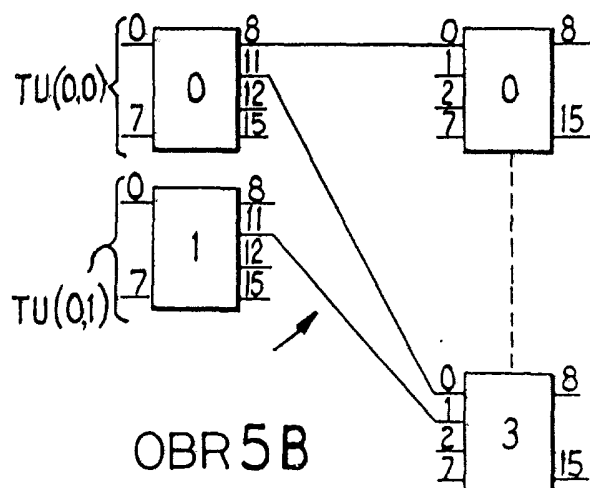




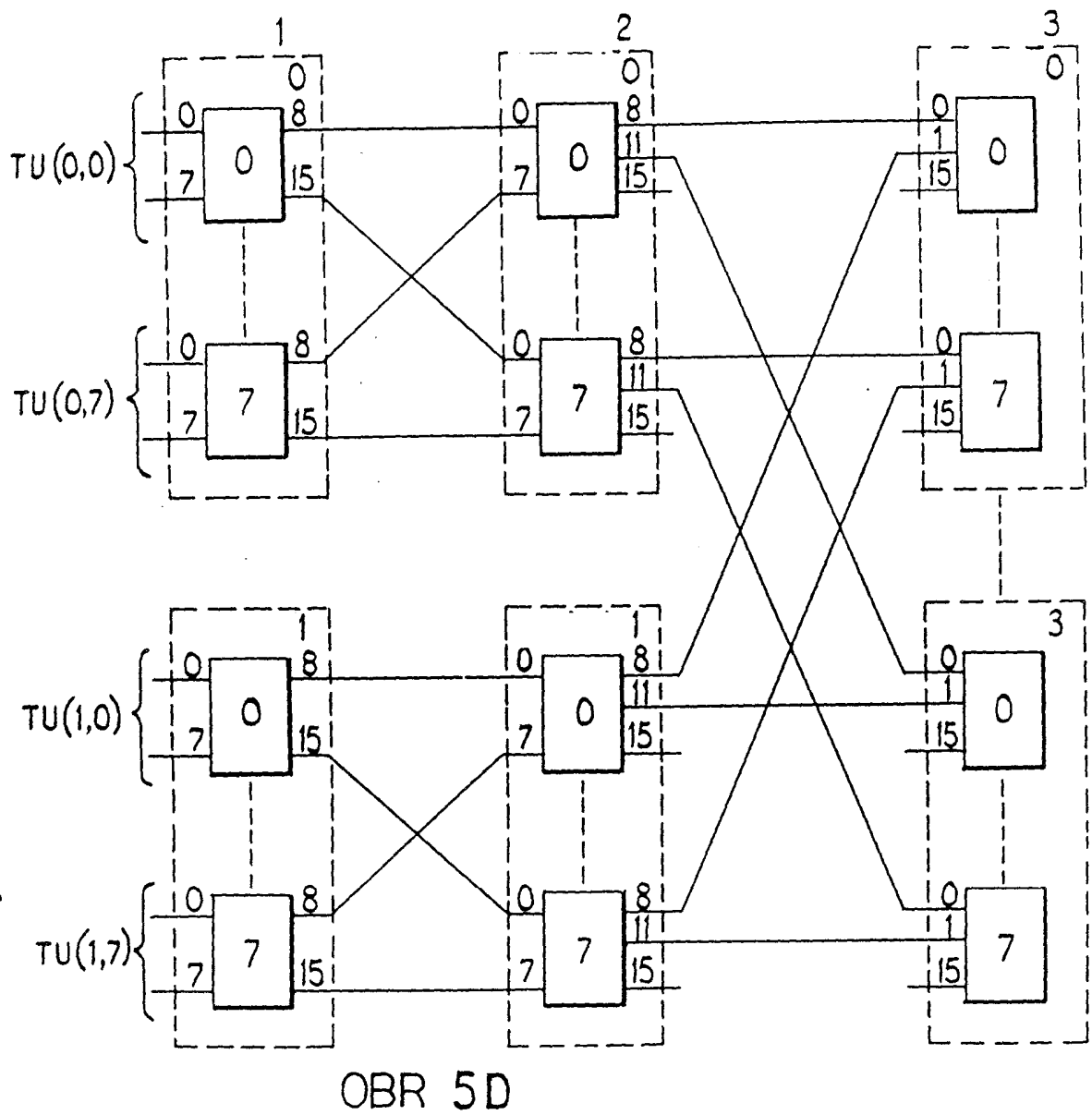
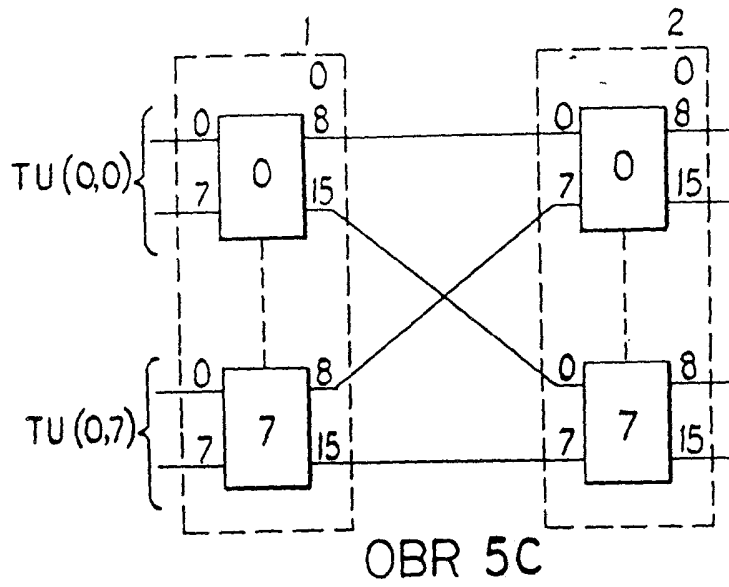
OBR 4

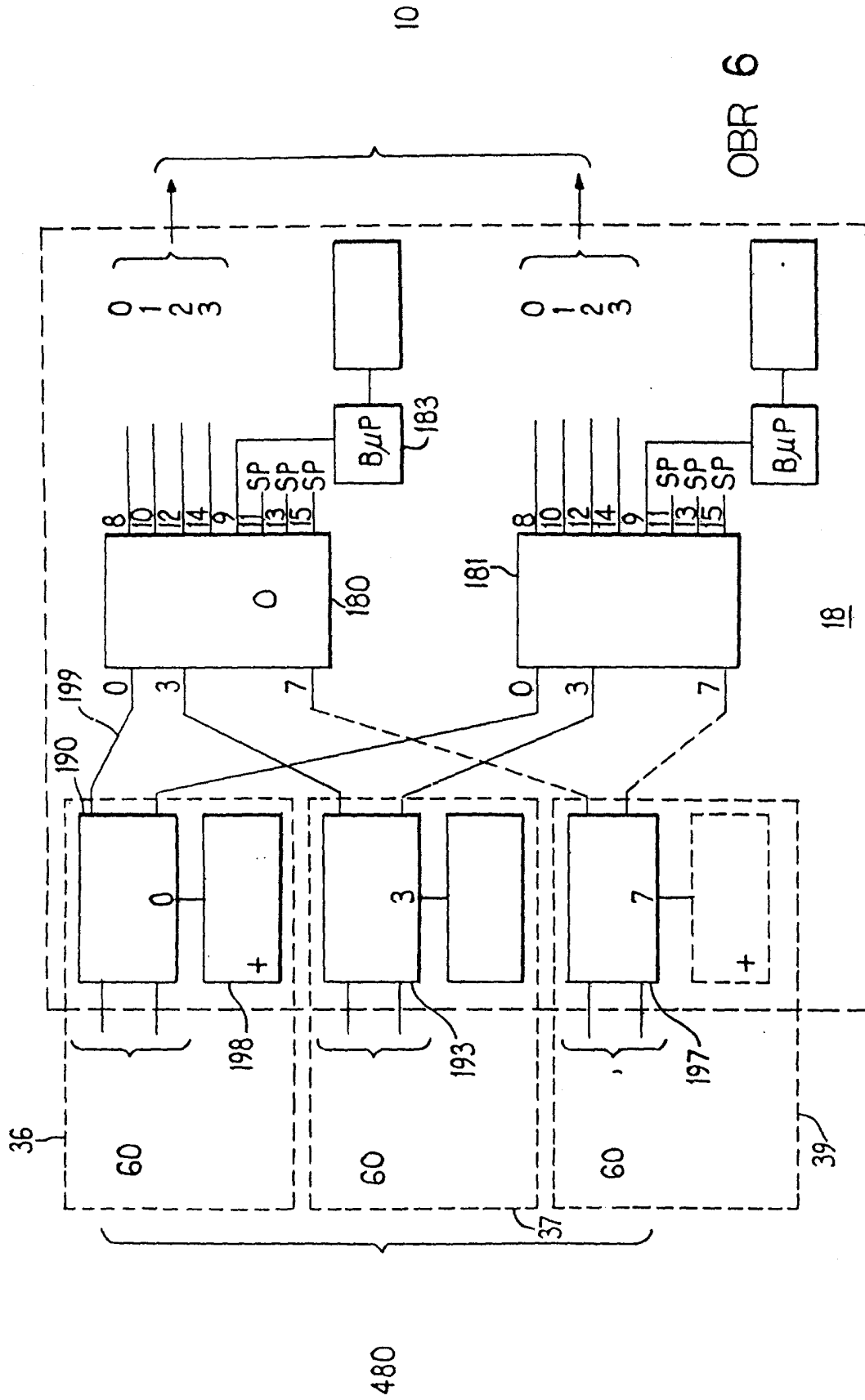


OBR 5A

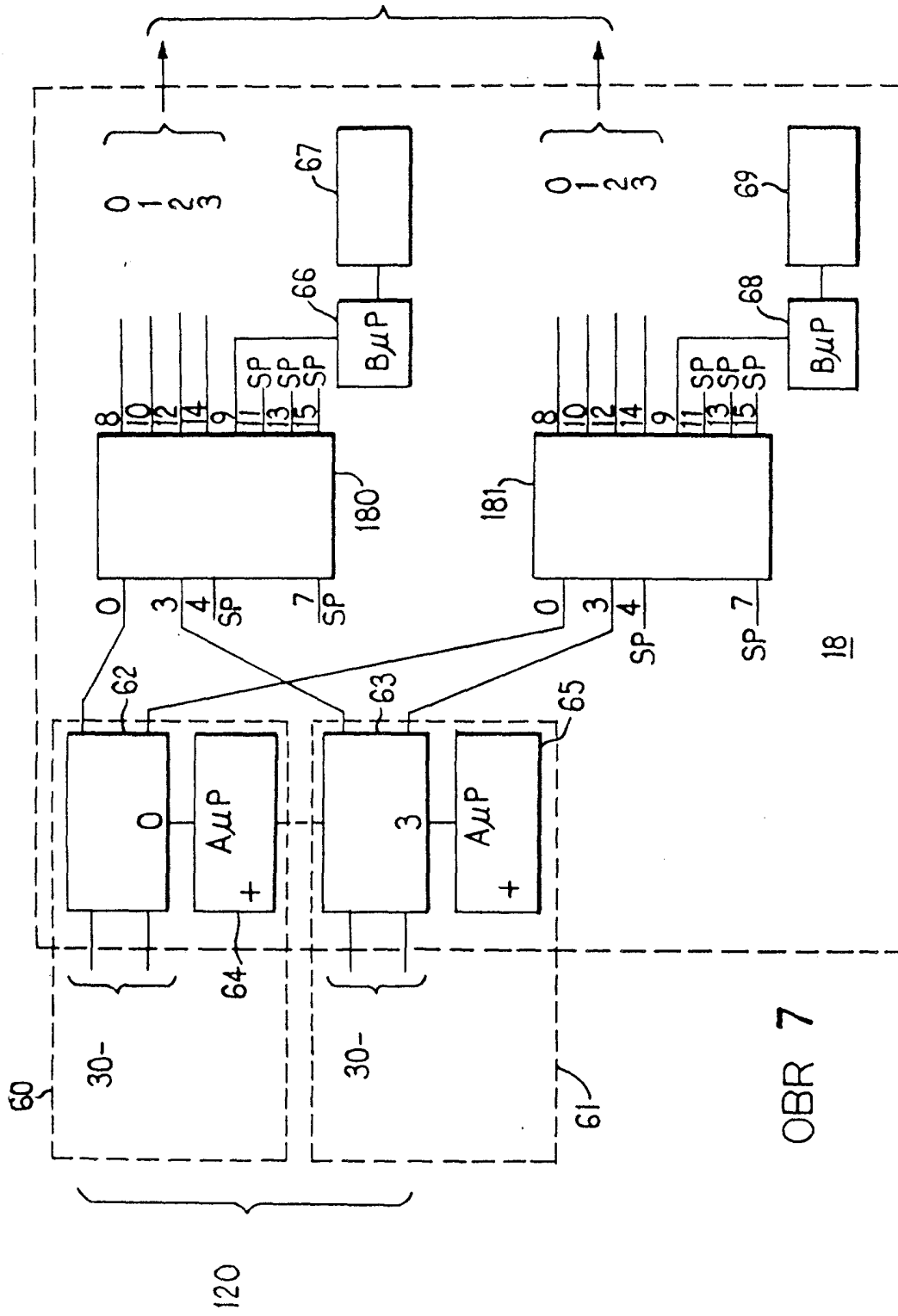


OBR 5B





10



OBR 7

