(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 696 36 547 T2** 2007.09.06

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 861 536 B1**
(21) Deutsches Aktenzeichen: **696 36 547.2**
(86) PCT-Aktenzeichen: **PCT/US96/11785**
(96) Europäisches Aktenzeichen: **96 925 332.7**
(87) PCT-Veröffentlichungs-Nr.: **WO 1997/004547**
(86) PCT-Anmeldetag: **17.07.1996**
(87) Veröffentlichungstag der PCT-Anmeldung: **06.02.1997**
(97) Erstveröffentlichung durch das EPA: **02.09.1998**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **13.09.2006**
(47) Veröffentlichungstag im Patentblatt: **06.09.2007**

(51) Int Cl.[8]: ***H04J 3/26*** (2006.01)
H04J 3/02 (2006.01)
H04L 12/56 (2006.01)
H04L 25/20 (2006.01)
H04B 17/02 (2006.01)
H04B 3/36 (2006.01)

(30) Unionspriorität:
503648 **18.07.1995** **US**

(84) Benannte Vertragsstaaten:
DE, GB

(73) Patentinhaber:
Macronix America Inc., San Jose, Calif., US

(74) Vertreter:
Dr. Weber, Dipl.-Phys. Seiffert, Dr. Lieke, 65183 Wiesbaden

(72) Erfinder:
LIU, Chang-Chi, Fremont, CA 94539, US; SU, Ming-Chang, Hsinchu, TW; LEE, Jung-Yu, Taichung, TW

(54) Bezeichnung: **Integrierter Repeater**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

Gebiet der Erfindung

[0001] Die vorliegende Erfindung bezieht sich auf Computer in Nahbereichsnetzen (Local Area Networks), und genauer gesagt auf Repeater in Form von integrierten Schaltkreisen mit mehreren Anschlüssen für die Verwendung mit Netzwerken vom Standard Ethernet-Typ, einschließlich der gerade entstehenden Ethernet-Standards mit 100 MegaHertz.

Beschreibung des verwandten Standes der Technik

[0002] Repeater mit mehreren Anschlüssen, die auch als „Hubs" oder Verkabelungszentren bezeichnet werden, sind in Nahbereichsnetzen weithin in Gebrauch. Diese Geräte ermöglichen eine Verbindung einer Anzahl von Netzwerksegmenten auf der physikalischen Ebene des Netzwerkprotokolls. In einem Netzwerk vom Ethernet-Typ fallen demnach alle Geräte, die mit einem einzelnen Repeater verbunden sind, in dieselbe Kollisionserfassungsdomäne für die physikalische Schicht des Nahbereichsnetzes. Siehe beispielsweise das US-Patent 5,265,123 mit dem Titel „Erweiterbarer Repeater".

[0003] Ein zur Zeit sich entwickelndes Protokoll einer Standardträgerabfrage mit mehrfachem Zugriff und Kollisionserfassung (CSMA/CD) für eine Datenübertragung mit 100 Megabit pro Sekunde ist als 100BASE-T bekannt. Der Standard ist durch das Institut der elektrischen und elektronischen Ingenieure (IEEE) als Standard 802.3u festgelegt worden.

[0004] Der 100BASE-T-Standard spezifiziert eine medienunabhängige Schnittstelle MII zwischen einer Medienzugriffssteuerung MAC und einer physikalischen Sender/Empfänger-Schnittstelle PHY. Eine medienunabhängige Schnittstelle ist derart ausgelegt, daß ein Gerät, welches die Medienzugriffssteuerung beinhaltet, eine Schnittstelle hat, die unabhängig von dem speziellen Typ des physikalischen Mediums ist, mit welchem ein physikalischer Sender/Empfänger verbunden ist. Die medienunabhängige Schnittstelle ist wünschenswert, weil der 100BASE/T-Standard eine Vielfalt unterschiedlicher Typen von Kommunikationsmedien unterstützt. Physikalische Sender/Empfänger stellen demnach eine Übersetzung von der physikalischen Schnittstelle zu der medienunabhängigen Schnittstelle bereit. Die das Gerät tragende Mediumzugriffssteuerung übersetzt Signale von der MAC-Ebene zu der medienunabhängigen Schnittstelle. Indem eine gemeinsame Schnittstelle für die Funktionen der Medienzugriffssteuerung bereitgestellt wird, können Hersteller dafür sorgen, daß diese Geräte in einfacherer Weise zusammenarbeiten.

[0005] Der 100BASE-T-Standard (siehe den Entwurf des Anhangs zu IEEE STD 802.3, Seite 21-1) definiert den Abgleich der Unterschichten und einer medienunabhängigen Schnittstelle in der physikalischen Schicht des OSI-Referenzmodells. Die Mediumzugriffssteuerung findet sich in der Datenverbindungsschicht des Gerätes und treibt eine medienunabhängige Schnittstelle (MAC-MII). In der physikalischen Schicht stellt eine komplementäre medienunabhängige Schnittstelle (PHY-MII) die Verbindung zur medienabhängigen Schaltung der physikalischen Schicht her. Diese Schaltung wird mit der Verbindungsschicht des physikalischen Mediums und einer codierenden Logik der physikalischen Unterschicht verbunden. Die codierende Logik der physikalischen Unterschicht treibt die medienunabhängige Schnittstelle.

[0006] Innerhalb des 100BASE-T-Standards sind mehrere physikalische Medien spezifiziert. Der 100BASE-FX-Standard ist die Spezifikation einer physikalischen Schicht für ein CSMA/CD-LAN mit 100 Megabit pro Sekunde über zwei optische Fasern. Die 100BASE-T4-Spezifikation sieht ein CSMA/CD-LAN mit 100 Megabit pro Sekunde über vier Paare von UTP-Drähten der Kategorie III, IV und V vor. Der 100BASE-TX-Standard ist die Spezifikation einer physikalischen Schicht für ein CSMA/CD-LAN mit 100 Megabit über zwei Paare von UTP- oder STP-Drähten der Kategorie V.

[0007] Der 100BASE-T-Standard spezifiziert auch eine Repeaterfunktion für Netzwerke mit einem Basisband von 100 Megabit pro Sekunde. Der Repeater umfaßt eine Basisbandrepeatereinheit auf der physikalischen Schicht, welche zwei medienabhängige physikalische Schnittstellen miteinander verbindet. Gemäß diesem Standard ist also die Repeatereinheit mit dem Anschlußschaltkreis des physikalischen Mediums und der physikalischen Unterschicht zum Codieren der medienabhängigen Schnittstellen für die Anschlüsse an dem Repeater verbunden. Diese Repeater sind typischerweise so ausgelegt, daß sie mit einem integrierten Sender/Empfänger-Chip verbunden werden können, wie z.B. einem AMD-Sender/Empfänger-Chip, der als

AM78965 oder AM78966 bei Advanced Micro Devices, Sunnyvale, Kalifornien, erhältlich ist. Diese Chips stellen Signale auf der physikalischen Ebene für die Repeater-Basisbandeinheit bereit, auf welcher die Repeaterfunktionen ausgeführt werden.

[0008] Die medienunabhängige Schnittstelle gemäß dem Standard sieht eine Verwaltungsschnittstelle und eine physikalische Adresse für jede medienunabhängige Schnittstelle vor. Diese Verwaltungsschnittstelle ist dafür ausgelegt, zu einem gegebenen Zeitpunkt jeweils eine einzelne physikalische Schnittstelle zu steuern und sieht die Übertragung von Steuer- und Statusinformationen zwischen der Einrichtung der physikalischen Schicht und der mit der medienunabhängigen Schnittstelle verbundenen Station vor. Steuerinformation wird durch die Station synchron bezüglich eines Taktes der Verwaltungsdaten angesteuert, der auch als Teil der medienunabhängigen Schnittstelle spezifiziert ist. Die Verwaltungsschnittstelle, die in dem Standard spezifiziert ist, sieht eine serielle Zweidraht-Schnittstelle für den Anschluß an eine Verwaltungseinheit und an eine verwaltete physikalische Schnittstelle vor zum Zwecke der Steuerung der physikalischen Schnittstelle und der Aufnahme von Statusinformation über die physikalische Schnittstelle. Die Verwaltungsschnittstelle sieht einen Verwaltungsregistersatz für die physikalische Sender/Empfänger-Einrichtung vor, welche einen Satz von acht Steuer-, Status- und Konfigurationsregistern umfaßt, wobei acht zusätzliche Positionen reserviert sind und 16 Register speziellen Funktionen des Anbieters zugewiesen sind.

[0009] Der Standard spezifiziert weiterhin eine physikalische Adresse für die physikalische Schnittstelle, die aus fünf Bits in einem Verwaltungsrahmen besteht, die durch den Verwaltungsschnittstellenbus zugeführt werden sollen. Die physikalische Adresse mit fünf Bit, welche der medienunabhängigen Schnittstelle zugeordnet ist, setzt damit einen Grenzwert für die Anzahl von Anschlüssen an einem einzelnen Verwaltungsbus von 32 physikalischen Sender/Empfänger-Anschlüssen fest.

[0010] Während der Standard demnach von Repeatern ausgeht, die physikalische Schnittstellen und eine medienunabhängige Schnittstelle haben, welche auf eine einzelne physikalische Schnittstelle abgebildet ist, mit einer von 32 physikalischen Schnittstellen gemeinsam verwendeten Verwaltungsschnittstelle, sieht der Standard jedoch keine einfache Verbindung einer Medienzugriffssteuerung direkt mit einem Repeater vor. Gemäß dem Stand der Technik und dem bekannt gemachten Standard muß also eine Netzwerkverwaltungseinrichtung, die mit einem Repeater verbunden werden kann, über die Schnittstelle der physikalischen Schicht an den Repeater anschließen. Auch andere Typen von Netzwerkzwischensystemen oder Endstationen sind mit dem Repeater nur durch die physikalischen Schnittstellen verbindbar.

[0011] Obwohl also der Standard eine Repeaterfunktion für Repeater mit mehreren Anschlüssen spezifiziert, ist die Repeaterfunktion nur beschränkt anwendbar und ermöglicht keine flexible Implementierung im kommerziellen Rahmen. Es ist deshalb wünschenswert, eine flexiblere Repeaterarchitektur für die Verwendung mit den aufkommenden 100BASE-T-Standards bereitzustellen.

[0012] Die US 5,396,495 bezieht sich auf verschiedene Merkmale einer Repeaterschnittstellensteuerung (RIC), die Segmente eines Nahbereichsnetzes mit einem Bus/Baum verbindet. Die RIC implementiert die IEEE 802.3 Repeater-Spezifikation. Die RIC stellt eine Hub-Verwaltungsunterstützung in Form der Information bereit, die sich auf den Zustand ihrer Anschlüsse und auf die Pakete bezieht, die sie wiederholt. Diese Information ermöglicht es einem Benutzer, eine Vielfalt von Ereignissen zu zählen und aufzuzeichnen und eine Verwaltungsstatistik zu protokollieren. Die RIC ist mit den zwölf Anschlüssen verbunden, die eine Schnittstelle mit koaxialen Medien oder Twisted-Pair-Medien und einem Anschluß bilden, der eine Schnittstelle zu einer Schnittstelle einer Anschlußeinheit bildet.

ZUSAMMENFASSUNG DER ERFINDUNG

[0013] Gemäß einem Aspekt der vorliegenden Erfindung wird ein Repeater in Form eines integrierten Schaltkreises bereitgestellt, wie er in Anspruch 1 beansprucht wird.

[0014] Eine Ausführungsform der vorliegenden Erfindung stellt einen Repeater mit mehreren Anschlüssen in Form eines integrierten Schaltkreises bereit, welcher eine oder mehrere medienunabhängige Schnittstellen und eine Mehrzahl physikalischer Schnittstellen bereitstellt. Dies ermöglicht den Anschluß des Repeaters an ein Zugriffssteuerungsgerät eines externen Mediums, welches ebenfalls den MII-Standard implementiert. Der Repeater mit mehreren Anschlüssen erscheint für das Gerät auf der MAC-Ebene, welches den MII verwendet, wie ein physikalischer Sender/Empfänger. Der integrierte Repeater mit mehreren Anschlüssen gemäß einer Ausführungsform der vorliegenden Erfindung verwendet jedoch eine einzelne MII-Schnittstelle mit mehreren physikalischen Sendern/Empfängern gemeinsam.

[0015] Während der Standard für die MII-Schnittstelle die Verwaltung des Status, der Konfiguration und der Steuerung einer physikalischen Schnittstelle bereitstellt, wendet das Repeatergerät mit mehreren Anschlüssen gemäß einer Ausführungsform der vorliegenden Erfindung diese Status-Konfigurations- und Steuerungsverwaltungsfunktion mit der Mehrzahl von physikalischen Anschlüssen gemeinsam. Es wird deshalb nur eine physikalische MII-Adresse für jeden Multiport-Repeater (Repeater mit mehreren Anschlüssen) benötigt, anstatt für jeden physikalischen Sender/Empfänger in dem System. Dies erweitert in hohem Maße die Anzahl von Anschlüssen, die auf einem einzelnen Verwaltungsbus verwaltet werden können.

[0016] Zusätzlich sieht eine Ausführungsform der vorliegenden Erfindung die Verwendung von mehr als einer medienunabhängigen Schnittstelle auf dem Multiport-Repeater vor. Jede der medienunabhängigen Schnittstellen bietet einen Zugriff auf alle physikalischen Anschlüsse auf dem Repeater. Dies ermöglicht den Anschluß einer Anzahl von Geräten mit Medienzugriffssteuerung auf unterschiedlichen Niveaus bzw. Ebenen mit einem einzelnen Repeater.

[0017] Gemäß einer Ausführungsform der vorliegenden Erfindung verwenden mehrere MII's einen Satz von logischen Gattern und verwenden einige der I/O-Anschlüsse in einem einzelnen Multiport-Repeater. Dies senkt die erforderliche Anzahl der I/O-Anschlußstifte drastisch herab. Wenn Anschlußstifte nicht gemeinsam verwendet werden, erfordern drei standardmäßige MII's 50 Anschlußstifte (drei Sätze von Steuerungs-/Status-/Anschlußstiften zuzüglich zweier Verwaltungsstifte). Gemäß einer Implementierung der vorliegenden Erfindung werden für drei MII's nur 35 Anschlußstifte benötigt. Die Steuerlogik, die zu jedem MII gehört, kann gemeinsam verwendet werden, um die gesamten Implementierungskosten zu reduzieren.

[0018] Ein 100BASE-T-Repeater, der gemäß einer Ausführungsform der vorliegenden Erfindung implementiert ist, ermöglicht das Anbringen mehrerer Geräte, die einen MAC-MII haben, an den integrierten Multiport-Repeater über mehrere PHY-MII's, die auf dem Repeaterchip implementiert sind. Beispielsweise kann eine Brückeneinrichtung mit dem Repeater verbunden werden, was Anschlüsse an unterschiedliche Medien des Nahbereichsnetzes ermöglicht. Ein Netzwerkverwaltungsgerät kann mit dem Repeater verbunden werden, um Statistiken über die Netzwerkaktivität aufzunehmen, während gleichzeitig die Brücke mit der anderen MII-Schnittstelle verbunden ist.

[0019] Indem einige anschlußspezifische Register in der Verwaltungsschnittstelle durch die medienunabhängige Schnittstelle auf dem Chip zugänglich sind, ist der Benutzer einer Ausführungsform der vorliegenden Erfindung in der Lage, den Multiport-Repeaterchip so zu konfigurieren, daß er eine Vielfalt unterschiedlicher Arten physikalischer Kommunikationsmedien jeweils an einem Anschluß handhabt. Der Multiport-Repeater gemäß einer Ausführungsform der vorliegenden Erfindung enthält demnach eine Schaltung zum Anpassen der Schaltung der physikalischen Schicht für jeden Anschluß, damit sie die medienabhängigen Eigenschaften erfüllt, die unter Verwendung der Verwaltungsschnittstelle spezifiziert werden. Der Repeater in Form eines integrierten Schaltkreises gemäß einer anderen Ausführungsform der vorliegenden Erfindung umfaßt eine Schnittstellensteuerlogik, einschließlich Schnittstellensteuerungs- und Status-Registern für die Mehrzahl medienabhängiger Schnittstellen. Die Schnittstellensteuerlogik verwaltet die Empfangs- und Sendefunktion der physikalischen Schicht auf der Mehrzahl von medienabhängigen Schnittstellen für verschiedene Arten von Kommunikationsmedien. Es wird eine Verwaltungsschnittstelle bereitgestellt, die mit der Schnittstellensteuerlogik verbunden ist. Diese Verwaltungsschnittstelle reagiert auf eine Repeateradresse in einem Verwaltungsrahmen, die bei der Verwaltungsschnittstelle empfangen wird, um Lese- und Schreibzugriff auf die Schnittstellensteuer- und Statusregister zu gewähren. Die Steuer- und Statusregister gemäß einer Ausführungsform der Erfindung umfassen einen ersten Satz von Registern, der gemeinsam verwendete Attribute der Mehrzahl von medienabhängigen Schnittstellen definiert, und einen zweiten Satz von Registern, der individuelle Attribute der Mehrzahl von medienunabhängigen Schnittstellen spezifiziert.

[0020] Ein 100BASE-T-Multiport-Repeater in einer Ausführungsform der vorliegenden Erfindung stellt eine Verbindung zu entweder TX- (Medien mit zwei abgeschirmten Paaren) oder FX-Medien (optische Fasermedien) bereit. Es ist wünschenswert, die unterschiedlichen Medien gleichzeitig in einem Repeater zu verbinden. Der zusätzliche FX-Anschluß ist sehr nützlich, da Fasermedien über eine viel größere Distanz verlaufen können als Drahtmedien. Beispielsweise kann ein 100BASE-T-Repeater mit acht Anschlüssen so implementiert werden, daß sechs Anschlüsse mit TX und zwei Anschlüsse mit FX verbunden sind. Der integrierte Multiport-Repeater stellt die Eigenschaften bereit, die es einem Benutzer des Repeaters erlauben, die TX- und FX-Medien auf einem Repeater miteinander zu mischen. Alternative Systeme können auch das T4-Medium (vier nicht abgeschirmte Drahtpaare) unterstützen.

[0021] Die medienabhängigen Eigenschaften des Schaltkreises der physikalischen Schicht für die TX- und

FX-Medien sind etwas unterschiedlich. Insbesondere erfordert der TX-Medienanschluß einen Verwürfler bzw. ein Störgerät in der Sendefunktion und ein Entstörgerät in der Empfangsfunktion. Der FX-Medienanschluß erfordert die Stör-/Entstör-Funktionen nicht. Der integrierte Multiport-Repeater der vorliegenden Erfindung stellt an jedem Anschluß eine Stör-/Entstörfunktion bereit. Dies ermöglicht es, daß jeder Anschluß für TX-Medien verwendet werden kann. Ein Medientypregister ist ebenfalls implementiert. Die Breite bzw. der Umfang dieses Registers ist gleich der Anzahl von Anschlüssen auf dem Repeater. Der Wert jedes Bits legt fest, ob die Stör-/Entstör-Funktionen für den Anschluß umgangen werden oder nicht. Wenn sie umgangen werden, so bildet der Anschluß bzw. Port eine Verbindung zu einem FX-Sender/Empfänger. Wenn nicht, so wird er für einen TX-Sender/Empfänger verwendet. Indem also durch die Schnittstelle in das Medientypregister geschrieben wird, kann der Benutzer des Repeaters für jeden Anschluß feststellen, für welchen Typ von Medien er ausgelegt ist.

[0022] Gemäß noch einer anderen Ausführungsform der vorliegenden Erfindung wird ein Erweiterungsanschluß auf einem einzelnen Multiport-Repeater bereitgestellt, welcher ebenfalls eine Mehrzahl von medienunabhängigen Schnittstellen umfaßt. Dies bietet eine extrem flexible Einrichtung, die für Repeaterfunktionen vom Ethernet-Typ mit hoher Geschwindigkeit von 100 Megabit pro Sekunde in einer Vielfalt von Hardwarekonfigurationen verwendet werden kann. Unter Verwendung des Erweiterungsanschlusses kann eine Anzahl von Multiport-Repeatern, von denen jeder gemäß der vorliegenden Erfindung eine getrennte Repeateradresse erhält, auf einem einzigen Managementbus in einer Kaskade angeordnet werden. Die Repeateradresse kann unter Verwendung der physikalischen Adresse von fünf Bits für den Standard der medienunabhängigen Schnittstellen angegeben werden, die normalerweise individuellen physikalischen Schnittstellen zugeordnet ist. Die Verwendung der Repeateradresse mit fünf Bits, die für eine Anzahl von in einer Kaskade geschalteten Multiport-Repeatern gemäß einer Ausführungsform der vorliegenden Erfindung eindeutig eingestellt sind, ermöglicht es, daß eine einzelne Verwaltungseinheit eine sehr große Anzahl physikalischer Anschlüsse kontrolliert, indem 32 Multiport-Repeater in einer Kaskade angeordnet werden. Wenn man acht physikalische Anschlüsse pro Repeater hat, können über eine gemeinsam verwendete Verwaltungsschnittstelle 256 physikalische Anschlüsse verwaltet werden. Mit einer größeren Anzahl von Anschlüssen pro Repeater kann gemäß dieser Ausführungsform der Erfindung sogar eine noch größere Anzahl physikalischer Schnittstellen verwaltet werden.

[0023] Der Erweiterungsanschluß einer Ausführungsform der vorliegenden Erfindung umfaßt zumindest zwei besondere Eigenschaften. Insbesondere läuft die Steuerungslogik des Erweiterungsanschlusses in der Zustandsmaschine des Kerns des Multiport-Repeaters gemäß einer Ausführungsform der vorliegenden Erfindung mit einer Taktrate, die dem Zweifachen der Datenrate entspricht, welche auf die anderen Anschlüsse der Einrichtung übertragen werden. Der schnellere Takt an dem Erweiterungsanschluß reduzierte die Vermittlungszeit zwischen zwei in einer Kaskade angeordneten Repeaterchips um etwa die Hälfte. Demnach wird die sogenannte Kollisionserfassungsdomäne des Ethernets, welche durch die Laufzeit begrenzt ist, über die Repeatergrenzen hinaus erweitert. Wenn man den Erweiterungsanschluß mit einer höheren (Takt-) Rate laufen läßt als die physikalischen Anschlüsse auf dem Repeater, so erlaubt dies eine größere Anzahl von Geräten innerhalb der einzelnen Domäne.

[0024] Weiterhin stellt der Erweiterungsanschluß einer Ausführungsform der Erfindung den Austausch von Information nicht nur über Kollisionen innerhalb der Domäne, sondern auch über den Empfang geschwächter Signale an Anschlüssen in den jeweiligen Repeatern über den Erweiterungsanschluß bereit. In dem 100BASE-T-Standard ist das Austauschen von Kollisionsinformation allein nicht genug, um dafür zu sorgen, daß alle getrennten Repeater zusammenarbeiten. Statt dessen erfordert eine Überwachungszustandsmaschine der Trägerintegrität, die gemäß dem Standard spezifiziert ist, daß ein Störsignal an alle Anschlüsse gesendet wird, wenn an einem Anschluß ein abgeschwächtes bzw. verstümmeltes Signal empfangen wird. Das erzwungene Störsignal wird also durch einen Erweiterungsanschluß gemäß der vorliegenden Erfindung kommuniziert, um eine Kaskadenanordnung der Repeater zu ermöglichen.

[0025] Dementsprechend bietet eine Ausführungsform der vorliegenden Erfindung einen außerordentlich flexiblen Repeaterchip für die Verwendung mit Nahbereichsnetzen (LANs) hoher Geschwindigkeit. Der Repeater kann erweitert werden und bietet den Anschluß zu einer Mehrzahl medienunabhängiger Schnittstellen, was leistungsstarke Netzwerkarchitekturen ermöglicht.

[0026] Andere Gesichtspunkte und Vorteile der vorliegenden Erfindung kann man bei Betrachtung der Figuren, der genauen Beschreibung und der anschließenden Ansprüche erkennen.

KURZE BESCHREIBUNG DER FIGUREN

[0027] Fig. 1 ist ein Blockdiagramm eines Systems, welches die Multiport-Repeater einer Ausführungsform der vorliegenden Erfindung beinhaltet.

[0028] Fig. 2 ist ein funktionales Blockdiagramm des Multiport-Repeaters in Form eines integrierten Schaltkreises gemäß einer Ausführungsform der vorliegenden Erfindung.

[0029] Fig. 3 ist ein Zustandsdiagramm, welches den Betrieb der Kernzustandsmaschine illustriert.

[0030] Fig. 4 ist ein funktionales Blockdiagramm des medienabhängigen Anschlusses für den Multiport-Repeater nach Fig. 2.

[0031] Fig. 5 ist ein funktionales Blockdiagramm des Erweiterungsanschlusses für den Multiport-Repeater nach Fig. 2.

[0032] Fig. 6 ist ein funktionales Blockdiagramm des Blockes der medienunabhängigen Schnittstelle in dem Multiport-Repeater nach Fig. 2.

[0033] Fig. 7 ist ein funktionales Blockdiagramm des Verwaltungsanschlusses und der internen Register in dem Multiport-Repeater nach Fig. 2.

[0034] Fig. 8 ist ein funktionelles Blockdiagramm der Registerzugriffslogik in dem Multiport-Repeater nach Fig. 2.

[0035] Fig. 9 ist ein System-Blockdiagramm von zwei in Kaskadenform angeordneten Multiport-Repeatern gemäß einer Ausführungsform der vorliegenden Erfindung.

GENAUE BESCHREIBUNG

[0036] Eine genaue Beschreibung der bevorzugten Ausführungsform der vorliegenden Erfindung wird unter Bezug auf die Figuren gegeben. Fig. 1 veranschaulicht einen Kontext für die Verwendung eines Multiport-Repeaters gemäß einer Ausführungsform der vorliegenden Erfindung. Die Fig. 2 bis Fig. 8 veranschaulichen die Architektur des Multiport-Repeaters gemäß einer bevorzugten Ausführungsform. Fig. 9 veranschaulicht die Vermittlungslogik, die für den Erweiterungsanschluß auf dem Multiport-Repeater gemäß einer Ausführungsform der vorliegenden Erfindung verwendet wird.

[0037] Wie man in Fig. 1 erkennen kann, stellt eine Ausführungsform der vorliegenden Erfindung einen Multiport-Repeater XRC **10** bereit, welcher acht 100BASE-TX- oder 100BASE-FX-Anschlüsse **18-0** bis **18-7** unterstützt. Drei medienunabhängige Schnittstellen MII-A1 bis MII-C1 sind mit dem Multiport-Repeater **10** verbunden. Wie durch den Bus **13** angezeigt wird, enthalten die medienunabhängigen Schnittstellen MII-A1 bis MII-C1 gemeinsam verwendete Signale auf dem Bus **13**, um die Gesamtanzahl der Anschlußstifte auf dem Multiport-Repeater **10** zu reduzieren. Zusätzlich enthält der Multiport-Repeater **10** einen Erweiterungsanschluß **14**, der über die Vermittlungslogik **15** mit einem ähnlichen Erweiterungsanschluß **16** an einem benachbarten Multiport-Repeater **20** angeschlossen ist. Der Multiport-Repeater **20** enthält auch eine Mehrzahl von Anschlüssen **28-8** bis **28-15**. Drei medienunabhängige Schnittstellen MII-A2 bis MII-C2 sind auf dem Chip **20** enthalten.

[0038] Jeder der Anschlüsse **18-0** bis **18-7** und **28-8** bis **28-15** ist mit entsprechenden Anschlußeinrichtungen **11-0** bis **11-7** und **21-8** bis **21-15** verbunden. Die Anschlußeinrichtungen **11-0** bis **11-7** und **21-8** bis **21-15** weisen integrierte Sender-/Empfängerschaltkreise auf, wie z.B. die oben erwähnte „Advanced Micro Devices"-Schaltung. Diese Schaltkreise sind entweder mit einem 100BASE-TX- oder einem 100BASE-FX-Kommunikationsmedium verbunden. Die Anschlüsse **18-0** bis **18-7** und **28-8** bis **28-15** sind dafür ausgelegt, daß sie zu den Sender/Empfänger-Chips passen, mit welchen sie verbunden sind und sie sind unabhängig von dem betreffenden Medium, mit welchem der Sender/Empfänger verbunden ist. Medienabhängige Funktionen werden innerhalb der Multiport-Repeaterchips **10** und **20** ausgeführt, wie nachstehend beschrieben wird.

[0039] Die Steuerung XRC des Multiport-Repeaters gemäß der vorliegenden Erfindung stellt also ein kosteneffizientes Einzelchipgerät bereit, welches die Repeaterfunktionen gemäß IEEE 802.3u 100BASE-X implementiert. Jede XRC **10**, **20** unterstützt acht 100BASE-TX- oder 100BASE-FX-Anschlüsse, drei MII-Anschlüsse und einen Erweiterungsanschluß. Zusätzliche Verwaltungsfunktionen können zu dieser Architektur hinzuge-

fügt werden, je nachdem, wie es zu den Erfordernissen einer bestimmten Implementierung paßt.

[0040] Mehrere MII-Anschlüsse, beispielsweise MII-A1 bis MII-C1 können mit einem einzelnen Multiport-Repeater, beispielsweise **10**, verbunden werden. Wie in Fig. 1 dargestellt ist, ist also ein Multiport-Repeater **10** mit einem Zwischensystem zwischen zwei Netzwerken, nämlich der Brücke **30** und der Brücke **31** verbunden. Die Brücke **30** kann den Multiport-Repeater mit anderen Typen von physikalischen Einrichtungen des Netzwerkes verbinden, wie durch den Block **32** angezeigt wird. Dieser Block kann mit einem Ethernet mit 10 Megabit oder mit einem weiteren Ethernet mit 100 Megabit verbunden werden. Alternativ könnte die Brücke **30** so ausgelegt werden, daß sie einen Anschluß an Tokenring- oder FDDI-Netzwerke bietet, je nachdem wie es zu einer bestimmten Implementierung paßt. In ähnlicher Weise kann die Brücke **31**, die mit dem Repeater **10** verbunden ist, mit einer Vielfalt anderer Typen von Netzwerken verbunden werden, wie sie im Stand der Technik bekannt sind, wie z.B. der FDDI-Schnittstelle **34**. Schließlich ist mit der medienunabhängigen Schnittstelle MII-B1 ein Verwaltungsprozessor **33** verbunden. Dieser Prozessor enthält seine eigenen Funktionen der Medienzugriffssteuerung, wie es in der Figur dargestellt ist, und er kann für Netzwerkverwaltungsfunktionen verwendet werden, wie z.B. für die Überwachung einer die Netzwerkleistungsfähigkeit aufnehmenden Statistik, die Konfigurierung von Geräten in dem Netzwerk und andere Vorgänge, je nachdem, was erwünscht ist.

[0041] Außerdem hat, wie in Fig. 1 dargestellt, der zweite Repeater **20** ebenfalls drei medienunabhängige Schnittstellen. In diesem Beispiel ist die medienunabhängige Schnittstelle MII-A2 mit einer Brücke **35** verbunden, eine Endstation **36** ist mit der medienunabhängigen Schnittstelle MII-B2 verbunden, und eine weitere Brücke **37** ist mit der medienunabhängigen Schnittstelle MII-C2 verbunden. Die Brücken **35** und **37** sind mit physikalischen Netzwerkmedien verbunden, wie es durch die Boxen **39** und **40** angezeigt wird. Wie man erkennt, stellt das in Fig. 1 dargestellte System eine beträchtliche Flexibilität in der Implementierung eines Computernetzwerkes unter Verwendung des Standards 802.3u mit 100 Megabit bereit.

[0042] Fig. 2 ist ein Funktionsblockdiagramm des Multiport-Repeaters **10** nach Fig. 1. Das in Fig. 2 dargestellte System ist auf einem einzigen integrierten Schaltkreis implementiert. Es enthält einen Kernblock **100**, der den Taktgenerator, den Busschalter **102**, eine Kernzustandsmaschine **103** und einen Repeaterkern **104** des Standards 100BASE-X enthält. Mit dem Kernblock **100** ist eine medienabhängige Anschlußschaltung PORTXn für Anschlüsse 0 bis 7 verbunden, welche die Bezugszahlen **106-0** bis **106-7** in der Figur erhalten haben. Außerdem sind mit dem Kernblock **100** die medienunabhängigen Schnittstellenblöcke MIIPXi für Schnittstellen A, B und C verbunden, welche die Bezugszahlen **109-A** bis **109-C** erhalten haben. Eine Ausrichtlogik **110** ist vorgesehen, welche einen gemeinsam verwendeten Ausgang für die drei medienunabhängigen Schnittstellen **109-A** bis **109-C** bereitstellt. Außerdem ist in dem Funktionsblock **111** ein Erweiterungsanschluß enthalten. Eine Steuerlogik **112** für medienabhängige Schnittstellen wird verwendet, um auf die internen Register **108** und andere Schnittstellendienste zuzugreifen. Zusätzlich werden verschiedene Funktionen **113** auf dem Chip bereitgestellt.

[0043] Die Steuerlogik **111** des Erweiterungsanschlusses und die Kernzustandsmaschine **103** arbeiten mit dem 50 Megahertz TCLK zweimal so schnell wie die Eingangs- und Ausgangsdatenpfade auf den physikalischen Anschlüssen und den medienunabhängigen Schnittstellen, die mit dem lokalen Symboltakt LSCLK von 25 MHz arbeiten. Der 50 MHz-Takt wird sorgfältig mit dem lokalen Symboltakt LSCLK synchronisiert. Durch Übermitteln von Steuersignalen und Daten über den Erweiterungsanschluß **111** mit einer Taktrate, die schneller als der lokale Symboltakt ist, wird die Kommunikationszeit zwischen mehreren Repeatersteuerungen beträchtlich reduziert. Dies erlaubt die Kaskadenanordnung mehrerer Repeatersteuerungen innerhalb einer einzelnen Kollisionserfassungsdomäne, die begrenzt wird durch die Kollisionserfassungs- oder Störsignallaufzeit entsprechend dem Standard. Die Pfeile am Umfang des in Fig. 2 dargestellten Blockes entsprechen den Anschlußstiften auf dem Chip. Ein Datenbussystem, welches durch die Linie **115** in Fig. 2 wiedergegeben wird, führt Daten zwischen den Komponenten des Chips oder der Steuerung der Busschaltkreise **102** in die Kernzustandsmaschine **100**. Weiterhin ist der Logikblock **100** des Kerns mit jeder anderen der funktionalen Einheiten in dem Chip verbunden, wie es in Fig. 2 schematisch dargestellt ist.

[0044] Die Anschlußstiftdefinitionen auf dem Chip umfassen die folgenden:

Front End-Schnittstelle (Am 78965 und Am 78966 oder MC 6883698 Anschlußstifte)

Name des Anschlußstiftes	Typ	Beschreibung
TDAT_P[4:0]	O, TTL	**Senden von Daten** (40 Anschlüsse) Diese fünf Ausgänge pro Anschluß P (0-7) sind 4B/5B-codierte Sendedatensymbole, die mit der ansteigenden Flanke von LSCLK getrieben werden. TDAT4 ist das höchstwertige Bit.
TCLK	I, TTL	**Sendetakt** 50 MHz Takteingang.
LSCLK	I, TTL	**Lokaler Symboltakt** 25 MHz Takteingang, abgeleitet von der ansteigenden Flanke des 50 MHz TCLK.
RDATP_ [4:0]	I, TTL	**Empfang von Daten** (40 Anschlüsse) Diese parallelen 5-Bit-Daten pro Anschluß P (0-7) vom Sender/Empfänger werden mit der ansteigenden Flanke von RSCLK zwischengespeichert. RDAT4 ist das höchstwertige Bit.
RSCLK_P [0:7]	I, TTL	**Wiedergewonnener Symboltakt** (8 Anschlüsse) Dies ist ein 25 MHz-Takt pro Anschluß P (0-7), der aus dem taktsynchronisierten PLL-Schaltkreis abgeleitet wird.
SIGDET_P	I, TTL	**Signalerfassung** (8 Anschlüsse) Dieses Signal für jeden Anschluß P (0-7) zeigt an, daß das empfangene Signal oberhalb des Erfassungsschwellwertes liegt.

Medienunabhängige Schnittstellen (35 Anschlußstifte)

Name des Anschlußstiftes	Typ	Beschreibung
TXEN_A	I, TTL	**Sendefreigabe MII A** Synchron mit der ansteigenden Flanke von TCLK. Wird durch den MAC mit dem ersten Halbbyte der Präambel vorgebracht und bleibt vorgebracht, während alle Halbbytes, die gesendet werden müssen, präsentiert werden.
TXD_A [3:0]	I, TTL	**Sendedaten MII A** (4 Anschlüsse) Synchron zu der ansteigenden Flanke von TCLK für jede TCLK-Periode, in welcher TXEN ansteht, wird TXD3-0 ebenfalls durch den MAC getrieben. Wenn TXEN zurückgenommen ist, wird der Wert von TXD3-0 ignoriert. TXD3 ist das höchstwertige Bit.
TXER_A	I, TTL	**Sendefehler MII A** Synchron zu der ansteigenden Flanke von TCLK. Wenn TXER für eine oder mehrere TCLK-Perioden ansteht, während TXEN ebenfalls ansteht, so werden eines oder mehrere „Halt"-Symbole bei TXD3-0 erscheinen.
RXDV_A	O,	**Empfangen von gültigen Daten bei MII A**

	CMOS	Synchron zu der ansteigenden Flanke von RXCLK. Dieses Signal bleibt anstehend während des gesamten Frames, beginnend mit der Grenzmarkierung start-of-frame und unter Ausschluß der Markierung end-of-frame. Hochimpedant nach dem Zurücksetzen.
CRS_A	O,	**Trägererfassung MII**
	CMOS	Im TX-Betrieb synchron zu RXCLK. Dieser Anschluß steht an, wenn (1) das Empfangsmedium nicht spannungslos ist oder (2) das Sendemedium nicht in dem Halb-Duplex-Betrieb spannungslos ist. Hochimpedant nach dem Zurücksetzen.
TXEN_B	I,	**Sendefreigabe MII B**
	TTL	Synchron zu der ansteigenden Flanke von TXCLK. Wird durch den MAC mit dem ersten Halbbyte der Präambel vorgebracht und bleibt vorgebracht, während alle Halbbytes, die gesendet werden müssen, präsentiert werden.
TXD_B [3:0]	I,	**Sendedaten MII B** (4 Anschlüsse)
	TTL	Synchron zu der ansteigenden Flanke von TXCLK. Für jede TXCLK-Periode, in welcher TXEN ansteht, wird TXD3-0 ebenfalls durch den MAC getrieben. Wenn TXEN zurückgenommen ist, wird der Wert von TXD3-0 ignoriert. TXD3 ist das höchstwertige Bit.
TXER_B	I,	**Sendefehler MII B**
	TTL	Synchron zu der ansteigenden Flanke von TXCLK. Wenn TXER für eine oder mehrere TXCLK-Perioden ansteht, während TXEN ebenfalls ansteht, so werden eines oder mehrere „Halter"-Symbole bei TXD3-0 erscheinen.
RXDV_B	O,	**Empfangen von gültigen Daten bei MII B**
	CMOS	Synchron zu der ansteigenden Flanke von TXCLK. Dieses Signal bleibt anstehend während des gesamten Frames, beginnend mit der Grenzmarkierung start-of-frame und unter Ausschluß der Markierung end-of-frame. Hochimpedant nach dem Zurücksetzen.
CRS_B	O,	**Trägererfassung MII B**
	CMOS	Im TX-Betrieb synchron zu RXCLK. Dieser Anschluß steht an, wenn (1) das Empfangsmedium nicht spannungslos ist oder (2) das Sendemedium nicht in dem Halb-Duplex-

		Betrieb spannungslos ist. Hochimpedant nach dem Zurücksetzen.
TXEN_C	I, TTL	**Sendefreigabe MII C** Synchron zu der ansteigenden Flanke von TXCLK. Wird durch den MAC mit dem ersten Halbbyte der Präambel vorgebracht und bleibt vorgebracht, während alle Halbbytes, die gesendet werden müssen, präsentiert werden.
TXD_C [3:0]	I, TTL	**Sendedaten MII C** (4 Anschlüsse) Synchron zu der ansteigenden Flanke von TXCLK. Für jede TXCLK-Periode, in welcher TXEN ansteht, wird TXD3-0 ebenfalls durch den MAC getrieben. Wenn TXEN zurückgenommen ist, wird der Wert von TXD3-0 ignoriert. TXD3 ist das höchstwertige Bit.
TXER_C	I, TTL	**Sendefehler MII C** Synchron zu der ansteigenden Flanke von TXCLK. Wenn TXER für eine oder mehrere TXCLK-Perioden ansteht, während TXEN ebenfalls ansteht, so werden eines oder mehrere „Halter"-Symbole bei TXD3-0 erscheinen.
RXDV_C	O, CMOS	**Empfangen von gültigen Daten bei MII C** Synchron zu der ansteigenden Flanke von RXCLK. Dieses Signal bleibt anstehend während des gesamten Frames, beginnend mit der Grenzmarkierung start-of-frame und unter Ausschluß der Markierung end-of-frame. Hochimpedant nach dem Zurücksetzen.
CRS_C	O, CMOS	**Trägererfassung MII C** Im TX-Betrieb synchron zu RXCLK. Dieser Anschluß steht an, wenn (1) das Empfangsmedium nicht spannungslos ist oder (2) das Sendemedium nicht in dem Halb-Duplex-Betrieb spannungslos ist. Hochimpedant nach dem Zurücksetzen.
RXER	O, CMOS	**Empfange Fehler** Synchron zur ansteigenden Flanke von RXCLK. Während RXDV ansteht, d.h. ein Frame empfangen wird, steht dieses Signal an, wenn irgendein Codierfehler erfaßt wird. Hochimpedant nach dem Reset.
RXCLK	O, CMOS	**Empfange Takt MII** 25 MHz kontinuierlicher Takt, der den Zeitablaufbezug für

		die Übertragung von den RXDV-, RXD- und RXER-Signalen bereitstellt. Hochimpedant nach dem Reset.
RXD [3:0]	O, CMOS	**Empfange Daten MII** (4 Anschlüsse) Synchron zu der ansteigenden Flanke von RXCLK. Für jede RXCLK-Periode, in welcher RXDV auf einem gegebenen MII ansteht, sollte RXD3-0 durch den entsprechenden MAC zwischengespeichert werden. Wenn RXDV zurückgenommen wird, so sind RXD3-0 die Halbbytes, 5B/4B-dekodiert aus RDAT4-0. RXD[3] ist das höchstwertige Bit, hochimpedant nach dem Reset.
COL	O, CMOS	**Kollisions-MII** Dieses Signal wird vorgebracht, wenn sowohl das Empfangsmedium als auch TXEN aktiv sind oder wenn eine erzwungene Störung bzw. Blockade auftritt. Hochimpedant nach dem Reset.
MDC	I, TTL	**Verwaltungsdatentakt** Der Zeitablaufbezug für MDIO. Die minimalen Zeiten für „high" und „low" betragen jeweils 200 ns. Es gibt keine Beschränkungen für die maximale Zeit von „high" und „low".
MDIO	I/O TTL	**Verwaltungsdateneingabe/-ausgabe** Ein bidirektionales Signal. Nach dem Reset befindet sich dieser Anschluß in einem hochimpedanten Zustand. Die Auswahl der Eingabe-/Ausgabe-Richtung beruht auf den IEEE 802.3u-Verwaltungsfunktionen. Hochimpedant nach dem Reset.

Erweiterungsanschlüsse (18 Anschlußstifte)

Name des Anschlußstiftes	**Typ**	**Beschreibung**
ACT_P	O, CMOS	**Aktivitätsausgang** (8 Anschlüsse) Dies ist die Aktivität pro Anschluß P (0-7) jedes Anschlusses, der synchron zu dem 50 MHz-Takt ist. Er dient auch als Datenframing-Signal für das Paket auf EDATA. ACT_P geht dem /J/K/-Muster von EDAT um mehr als 80 ns voraus und wird 40 Sekunden nach dem /T/R oder dem letzten Byte von Störmustern zurückgenommen.
JAMO	O,	**Störungsausgang**

	CMOS	Im aktiven Zustand high. Die durch OR erzwungenen Störsignale, welche durch den Integritätsmonitor des Trägers jedes Anschlusses gesteuert wird. Wenn eine Kollision innerhalb des XRC auftritt, ist dieser Anschluß ebenfalls aktiv. Um Blockaden in externen Vermittlungsschaltkreisen zu verhindern, wird JAMO nicht vorgebracht, wenn die Kollision wegen des Anstehens eines JAMI durch den Erweiterungsanschluß erfaßt wird.
ANYACT	O,	**Irgendeine Aktivität**
	CMOS	Im aktiven Zustand high. Wird vorgebracht, wenn es irgendwelche Aktivitäten in dem X-Anschluß und den MII-Anschlüssen gibt. Zeigt außerdem an, daß ein XRC bereit ist, Daten in EDAT zu treiben.
EDAT[4:0]	I/O	**Erweiterungsdaten** (5 Anschlüsse)
	TTL	Bidirektionale Daten der Breite 5. Standardmäßig ist EDAT ein Eingang. Er wird zu einem Ausgang, sobald EDATEN auf low gesetzt wird. Ein externer Vermittler koordiniert mehrere Geräte an EDAT und stellt fest, welche XRC den Bus treibt.
JAMI	I	**Eingang für erzwungene Störung**
		Im aktiven Zustand high. Wird durch einen externen Vermittler vorgebracht und XRC erzeugt JAM-Muster für alle seine Anschlüsse.
EXTCRS	I	**Externe Trägerabfrage**
		Im aktiven Zustand high. Wird vorgebracht durch einen externen Vermittler, welcher Aktivität von anderen XRC's am Erweiterungsanschluß anzeigt.
EDATEN	I,	**Freigabe von Erweiterungsdaten**
	TLL	Im aktiven Zustand low. Wird durch einen externen Vermittler vorgebracht. XRC treibt Daten in EDAT.

Registerzugriffsanschlüsse (13 Anschlußstifte)

Name des Anschlußstiftes	**Typ**	**Beschreibung**
LINKGD	O,	**Verbindungsglied gut**
	CMOS	Im aktiven Zustand high. Der Integritätsstatus des Verbindungsgliedes jedes Anschlusses wird an der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, begin-

		nend am Anschluß 0, nachdem STATINI auf high vorgebracht wurde.
EBOUFLO	O, CMOS	**Über-/Unterlauf des elastischen Puffers** Im aktiven Zustand high. Der Zustand des elastischen Puffers jedes Anschlusses wird mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0 nachdem STATINI auf high vorgebracht wurde.
PART	O, CMOS	**Partition** Im aktiven Zustand high. Der Partitionierungszustand jedes Anschlusses wird mit der ansteigenden Flanke von REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0, nachdem STATINI auf high vorgebracht wurde.
JAB	O, CMOS	**„Jabber"** Im aktiven Zustand high. Der Jabber-Status jedes Anschlusses wird mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0 nachdem STATINI auf high vorgebracht wurde.
DISABLE	O, CMOS	**Abschalten** Im aktiven Zustand high. Der Einschalt-/Abschaltzustand jedes Anschlusses wird mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. „1": Abschalten, „0": Freischalten.
ISO	O, CMOS	**Isolation** Im aktiven Zustand high. Der Isolationszustand jedes Anschlusses wird mit der ansteigenden Flanke von REGCK in umlaufender Weise angezeigt, beginnend bei Port 0, nachdem REGLTCH auf high vorgebracht wurde.
SCRAMEN	I/O	**Verwürfler (Störgerät)** Wenn R-W high ist, so wird der Verwürflerzustand jedes Anschlusses mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. Wenn R-W low ist, können mit der ansteigenden Flanke von REGCK 8-bit Daten in die XRC in umlaufender Weise geschrieben werden, beginnend mit Anschluß 0, nachdem

		REGLTCH auf high vorgebracht wurde.
PORTEN	I/O	**Anschlußfreigabe** Wenn R-W high ist, wird der Freigabezustand jedes Anschlusses mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. Wenn R-W low ist, so können mit der ansteigenden Flanke von REGCK 8-bit Daten in die XRC in umlaufender Weise geschrieben werden, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde.
ISODIS	I/O,	**Isolationsabschaltung** Wenn R-W high ist, wird der Freigabezustand jedes Anschlusses mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. Wenn R-W low ist, so können mit der ansteigenden Flanke von REGCK 8-bit Daten in die XRC in umlaufender Weise geschrieben werden, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. Die Zustandsmaschine der Trägerintegritätsüberwachung kann abgeschaltet werden, indem in diesen Anschluß Einsen geschrieben werden.
PARDIS	I/O,	**Partitionsabschaltung** Wenn R-W high ist, wird der Freigabezustand jedes Anschlusses mit der ansteigenden Flanke REGCK in umlaufender Weise angezeigt, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. Wenn R-W low ist, können mit der ansteigenden Flanke von REGCK in umlaufender Weise 8-bit Daten in die XRC geschrieben werden, beginnend bei Anschluß 0, nachdem REGLTCH auf high vorgebracht wurde. Die Partitionszustandsmaschine kann abgeschaltet werden durch Schreiben von Einsen in diesen Anschlußstift.
R-W	I, TTL	**Lesen oder Schreiben** High zeigt den Lesebetrieb an; das Register wird ausgelesen. Sowohl REGLTCH als auch REGCK sind Ausgänge. Low zeigt den „Schreib"-Betrieb an; es wird in Steuerregister geschrieben und sowohl REGLTCH als auch REGCK

sind Eingangsgrößen.

REGLTCH	I/O	**Registerzwischenspeicher** Ein Ausgang, wenn R-W high ist, ein Eingang, wenn R-W low ist. Mit der ansteigenden Flanke von REGCK zeigen LINK, EBOUFLO, PART, JAB und ISO den Zustand des Anschlusses 0, mit der ansteigenden Flanke des nächsten REGCK wird der Zustand des Anschlusses 1 angezeigt, etc. Nachdem der Status des Anschlusses 7 angezeigt wurde, wird REGLTCH mit der ansteigenden Flanke des nächsten REGCK vorgebracht.
REGCK	I/O	**Registeruhr** Eine Ausgangsgröße, wenn R-W high ist, eine Eingangsgröße, wenn R-W low ist. Eine Uhr, die als Referenz verwendet wird, um verschiedene Zustände jedes Anschlusses anzuzeigen oder um Steuerinformation in dem XRC zwischenzuspeichern. Die Frequenz der Uhr sollte unter 40 MHz liegen.

LED-Anschlüsse (9 Anschlußstifte)

Name des Anschlußstiftes	**Typ**	**Beschreibung**
ACTLED_P	O, CMOS	**Aktivitäts-LED** (8 Anschlüsse) Diese Anschlüsse zeigen für jeden Anschluß die Aktivität an, indem sie eine Einschaltzeit (low) für minimal 80 ms und eine Ausschaltzeit von 20 ms (high) für Aktivitäten an jedem Anschluß signalisieren. Externe Puffer werden benötigt, um die LEDs zu treiben.
COLLED	O, CMOS	**Kollisions-LED** Dieser Anschlußstift ist in der Lage, die LED direkt zu treiben, so daß sie den Aktivitätszustand anzeigt. Für eine bessere Sichtbarkeit betragen die Einschaltzeit bzw. die Ausschaltzeit der LED zumindest 80 bzw. 20 ms.

Verschiedene Anschlüsse (7 Anschlußstifte)

Name des Anschlußstiftes	**Typ**	**Beschreibung**
PHYADDR [4:0]	I	**PHYADDR** (5 Anschlüsse) Jede XRC hat eine 5-bit PHY-Adresse, wie sie in MII defi-

		niert ist. PHY4 ist das MSB (höchstwertige Bit). In einem Modell sind diese fünf Anschlußstifte beseitigt und die Funktion des Zuführens der PHY-Adresse erfolgt unter Verwendung der ACT_P-Anschlußstifte für die Anschlüsse 0 bis 4. Beim Zurücksetzen während des Einschaltens wird die PHY-Adresse in diesem Fall von den ACT_P-Anschlußstiften zwischengespeichert.
ScramCtrl	I	**Verwürflersteuerung** Wenn dieser Anschluß high ist, wird der Störer/Entstörer jedes Anschlusses individuell durch das MII-Register 17 gesteuert. Wenn er auf low ist, wird der Störer/Entstörer in allen Anschlüssen umgangen.
RESET	I, TTL	**Reset** Im aktiven Zustand low. Dieses Signal ist ein Ausgangswert des Systems, um die gesamte Logik auf dem Chip zurückzusetzen.

[0045] Der grundlegende Betrieb des Multiport-Repeaters (Repeater mit mehreren Anschlüssen) wird durch die Kemzustandsmaschine **103** gesteuert, welche den Datenstrom über die Mehrzahl von Anschlüssen **106-0** bis **106-7**, den Erweiterungsanschluß **111** und die drei medienunabhängigen Schnittstellen **109-A** bis **109-C** leitet. Die Kernzustandsmaschine entscheidet primär den „Kopier"-, „Ruhe"- und „Kollisions"-Zustand für jeden Anschluß, den Erweiterungsanschluß und die medienunabhängige Schnittstelle. Es gibt in der Kernzustandsmaschine drei hauptsächliche Zustände, einschließlich eines Zustandes, der anzeigt, daß es keine Aktivität gibt, eines anderen Zustands, welcher anzeigt, daß einer und nur ein Anschluß Daten empfängt, und eines weiteren Zustandes, welcher anzeigt, daß mehr als einer der Anschlüsse gleichzeitig aktiv ist. Entsprechend diesen drei Zustandsanzeigen und je nachdem, welcher Anschluß empfängt oder welche Anschlüsse kollidieren, führt die Kernzustandsmaschine des Repeaters die standardmäßigen Repeaterfunktionen aus. Die Kernzustandsmaschine erzeugt auch Steuersignale für die Busumschaltung und FIFO- und Pufferdaten-Freigabesignale, um die Datenausgangspfade für die Anschlüsse auf der Einrichtung freizuschalten. Die Zustandsmaschine wird auch verwendet, um Taktbäume für den TCLK und den LSCLK aufzubauen, um ein Auffächern dieser Signale zu verwalten.

[0046] Die Kernzustandsmaschine für den grundlegenden Vorgang führt die folgenden Regeln aus:

1. Wenn nur ein Anschluß empfängt, so kopiere die Daten des empfangenden Anschlusses an die anderen, stromlosen Anschlüsse, die MII's und den Erweiterungsanschluß. Die Anschlußstifte TDAT des Empfangsanschlusses werden während des Empfanges ruhig gehalten. Nachdem alle Daten kopiert worden sind und eine Bestätigung von allen Anschlüssen, dem Erweiterungsanschluß und den medienunabhängigen Schnittstellensteuerungen empfangen wurden, so werden alle Anschlüsse in den Ruhezustand zurückbewegt.
2. Wenn gleichzeitig mehr als ein Anschluß aktiv ist, so wird für jeden Anschluß ein Störmuster wiederholt, einschließlich des empfangenen Anschlusses. Das Störmuster wird in dem Standard nicht spezifiziert. Ein Störmuster kann verwendet werden, wie z.B. 4-3, wobei 4 01010 und 3 10101 entspricht.

[0047] Die Zustandsmaschine erzeugt demnach vier Kategorien von Signalen:

1. Die Kopiersignale (copy 0...7, copyep, copyma, copymb, copymc), und zwar eines für jeden der Anschlüsse, den Erweiterungsanschluß und die drei medienunabhängigen Schnittstellen, welche die Datenhandhaber für die entsprechenden Anschlüsse informieren, daß sie die Daten aus dem FIFO-Puffer in die TDAT-Ausgänge wiederholen.
2. Die Ruhesignale (quiet 0...7, quietep, quietma, quietmb, quietmc), wiederum eines für jeden der Anschlüsse, den Erweiterungsanschluß und die medienunabhängigen Anschlüsse, was die Datenhandhaber informiert, damit sie die Spannungssignale an die TDAT-Ausgangsgröße senden.
3. Kollisionssignal (comcol) um die Datenhandhabungseinrichtung zu informieren, die Störsignale an die TDAT-Ausgänge zu senden.

4. Die FIFO- und Pufferdaten-Freigabesignale (foen 0...7, boenep, boenma, boenmb, boenmc) für die FIFOs in den Anschlüssen und die Puffer in den Erweiterungsanschluß und die MII-Schnittstellen, um Datenausgangspfade freizuschalten.

[0048] Fig. 3 zeigt den grundlegenden Aufbau der Kernzustandsmaschine. Die Zustandsmaschine tritt in Reaktion auf ein Resetsignal am Eingang des Chips, wie es bei der Linie **151** angezeigt wird, in einen START-Zustand **150** ein. Nach einer Unterbrechung geht die Zustandsmaschine in den LEERLAUF-Zustand **151** (stromloser Zustand) über. Im Leerlaufzustand „IDLE" empfangen alle Anschlüsse das Ruhesignal (quiet(ALL) = 1), alle Anschlüsse haben ein copy-Signal low (copy(ALL) _ 0), es wird keine Kollision erfaßt (comcol = 0) und die FIFO- und Pufferausgangsfreischaltungen für die FIFOs auf den Puffern in allen Anschlüssen sind auf 0 gesetzt (foen(ALL) = 0). Wenn in dem Leerlaufzustand IDLE eine Aktivität an nur einem Anschluß erfaßt wird, so geht der Zustand auf Leitung **152** über in dem CPASSIGN-Zustand **153**. In diesem Zustand ist das Ausgangsfreigabesignal für den empfangenden Anschluß auf high gesetzt (foen(N) = 1) und die Daten werden in die internen Datenpfade der Einrichtung übertragen. Die Kopier-, Kollisionserfassungs- und Ausgangsfreigabesignale an allen anderen Anschlüssen sind immer noch auf low (copy(ALL) = 0; comcol = 0; foen(ALL mit Ausnahme N) = 0). Das Ruhesignal an allen Anschlüssen bleibt auf high (quiet(ALL) = 0). Nach einer kurzen Zeitdauer geht die Zustandsmaschine in den Sende- und Ruhezustand TXn QUIET **154** über, in welchem das Kopiersignal für alle Anschlüsse mit Ausnahme des empfangenden Anschlusses auf high gesetzt ist, das Kollisionssignal auf 0 bleibt und das quiet nur an dem empfangenden Anschluß high ist (copy(ALL mit Ausnahme N) = 1; comcol = 0; quiet(N) = 1; quiet(ALL mit Ausnahme N) = 0). Nachdem alle Anschlüsse, durch welche die Daten wiederholt werden, das Senden von Daten beendet haben, geht die Zustandsmaschine auf Leitung **155** zurück in den Leerlaufzustand **151** IDLE.

[0049] Wenn in dem IDLE-Zustand **151** eine Kollision erfaßt wird, so geht die Zustandsmaschine auf Leitung **156** in den JAM-Zustand **157**. In dem JAM-Zustand liegt das Kollisionssignal an, das Kopiersignal und das Ruhesignal für alle Anschlüsse sind auf low gesetzt und die Ausgangsfreigabesignale sind für alle Anschlüsse auf high gesetzt (comcol = 1; copy(ALL) = 0; quiet(ALL) = 0; foen(ALL) = 1). Wenn keine Aktivität auf irgendeinem der eingehenden Anschlüsse erfaßt wird, geht die Zustandsmaschine auf Leitung **158** zurück in den IDLE-Zustand. Wenn in dem TXn QUIET-Zustand **154** eine Aktivität an mehr als einem eingehenden Anschluß erfaßt wird, so ist eine Kollision erfaßt und die Zustandsmaschine geht auf Leitung **159** in den JAM-Zustand **157**. Wenn außerdem in dem JAM-Zustand eine Veränderung in einen Zustand erfolgt, in welchem Daten nur noch von einem Anschluß empfangen werden, so geht die Zustandsmaschine auf Leitung **160** in den quiet TXn QUIET-Zustand **154** über. Dies bewirkt, daß die Daten an dem einen Anschluß bis zum Ende des Paketes wiederholt werden, auch wenn der erste Teil des Paketes durch ein Störsignal maskiert war.

[0050] Alle Empfangsfunktionen laufen mit den 25 MHz Empfangstakten. Deshalb sind alle Steuersignale, wie z.B. das erzwungene Störsignal und das Isolations- und Trägeranwesenheitssignal mit dem Empfangstakt synchron. Die Kernfunktionen benötigen einen 50 MHz-Takt, um die Latenzzeit zu reduzieren. Die Aktivität der Zustandsmaschine wird durch den 50 MHz-Takt abgetastet, der auch durch die Kernzustandsmaschine des Repeaters verwendet wird. Die Tiefe des elastischen Puffers hängt von der Differenz zwischen dem Empfangstakt und dem Sendetakt ab. Per Definition sollten diese um nicht mehr als um 100 pro eine Million differieren. Die Paketlänge beträgt 1500 Byte. Demnach sollte ein elastischer Puffer mit vier Ebenen in der Empfangsanschlußfunktion ausreichend sein.

[0051] Die internen Datenpfade des Repeaterkerns sind fünf Bit breit. Es gibt acht physikalische Eingangsanschlüsse, drei MII-Eingangsanschlüsse und einen Erweiterungseingangsanschluß. Die vier Bit-Daten auf den drei MII-Anschlüssen werden vor der Übertragung auf den internen Datenpfaden in fünf Bit-Daten übersetzt. Dementsprechend gibt es acht physikalische Ausgangsanschlüsse, drei MII-Ausgangsanschlüsse und einen Erweiterungsausgangsanschluß. Eine physikalische Busumschaltung besteht aus mehreren Bussen und Multiplexern, welche die unterschiedlichen Datenpfade im Multiplex- bzw. De-Multiplexbetrieb umschalten. Wenn beispielsweise nur der Anschluß Fünf aktiv ist, so werden Daten von dem Anschluß Fünf auf die Anschlußausgänge 0 bis 4 und 6 und 7, die MII-Anschlußausgänge A, B und C und den Erweiterungsanschlußausgang getrieben. Ein Leerlaufmuster („11111") wird an den Ausgang des Anschlusses Fünf getrieben. Dies ist eine grundlegende Repeatingfunktion entsprechend dem Standard. Wenn mehr als ein Anschluß aktiv ist, so wird eine Kollision angezeigt. In einem solchen Fall werden die Störmuster an alle Anschlüsse gesendet, bis die Kollision beendet ist. Wenn es keinerlei Aktivität mehr gibt, wird an alle Anschlüsse das Leerlaufsignal gesendet.

[0052] Die MII-Anschlüsse, welche in den Repeater eingehende Daten empfangen, haben entsprechende Freischaltsignale TXEN-A, TXEN-B und TXEN-C. Diese drei Signale werden über ODER miteinander ver-

knüpft und durch die Kernzustandsmaschine des Repeaters als eine Aktivität behandelt. Die MII-Aktivität unterscheidet sich von Aktivitäten der physikalischen Anschlüsse hinsichtlich der zwei folgenden Bereiche. (1) Die Übertragungsfreigabesignale sind bereits mit TXCLK synchronisiert. (2) Diese Eingangsgrößen werden nicht durch Überwachung der Trägerintegrität bewertet. Die von dem Multiport-Repeater empfangenen Sendedaten von der MII-Schnittstelle werden außerdem mit dem Sendetakt synchronisiert, so daß bei dieser Schnittstelle kein elastischer Puffer benötigt wird. Die drei Dateneingänge für das Datensenden werden im Multiplexbetrieb auf einen Vier-Bit-Datenpfad am Eingang eines Vier-Bit-/Fünf-Bit-Codierers übertragen, wobei der Multiplexer durch die Sendefreigabesignale gesteuert wird. Wenn mehr als eine Sendefreigabe vorgebracht wird, so ist eine Kollision aufgetreten und das Störsignal wird an allen Anschlüssen angelegt.

[0053] Die drei MII-Anschlüsse verwenden mehrere Anschlußstifte gemeinsam, insbesondere auf der Ausgangsseite. Demnach verwenden alle drei MII-Anschlüsse den Empfangsdatenbus RXD3:0, den Empfangstakt RXCLK und das Empfangsfehlersignal RXER sowie das Kollisionssignal COI gemeinsam. Jeder MII-Anschluß hat individuelle CRS- und RXDV-Signale. Unter der Annahme, daß MII sendet, wird das RXDV-A-Signal wegen einer Rückkopplung der Daten von dem Repeater nicht vorgebracht. Das CRS-Signal geht in einer Schleife zurück auf das Sendefreigabesignal. Das Rückschleifen des Datenpfades erfolgt von den Sendedaten zu dem Vier-Bit-/Fünf-Bit-Codierer zu dem Repeaterkern, über einen Fünf-Bit-Nier-Bit-Codierer, zu dem Empfangsdatenbus RXD [3:0]. Der Empfangstakt auf der medienunabhängigen Schnittstelle ist tatsächlich eine Kopie des Sendetaktes, sei es daß die Pakete von den physikalischen Anschlüssen, den MII-Anschlüssen oder dem Erweiterungsanschluß kommen. Innerhalb des Repeaterkerns wird eine Überwachungszustandsmaschine für die Trägerintegrität, wie sie durch den 100BASE-T-Standard spezifiziert wird, ausgeführt. Die Zustandsmaschine bewirkt, daß ein Störsignal an alle Anschlüsse in dem Multiport-Repeater gesendet wird, wenn ein verstümmeltes Signal an irgendeinem Anschluß empfangen wird. Wenn Repeater gemäß der vorliegenden Erfindung in einer Kaskadenschaltung angeordnet werden, muß diese Information über verstümmelte Signale an die in der Kaskade geschalteten Repeater weitergeleitet werden. Der Erweiterungsanschluß übermittelt daher nicht nur eine Kollisionserfassung, sondern auch die Erfassung verstümmelter Signale über den Erweiterungsanschluß an die benachbarten Einrichtungen. Die beiden Anschlußstifte JAMI und JAMO werden verwendet, um diese Funktion bereitzustellen. Wenn der Multiport-Repeater an seinen acht Anschlüssen eine Kollision erfaßt oder wenn seine Anschlüsse ein verstümmeltes Signal empfangen haben, so wird das JAMO-Signal vorgebracht. Das JAMI-Signal wird durch einen anderen Multiport-Repeater oder eine externe Vermittlungslogik vorgebracht, wenn eine Störsequenz durch andere Multiport-Repeater gesendet wird. Das Störsignal von anderen Multiport-Repeatern könnte das Ergebnis einer Kollision oder der Erfassung verstümmelter Signale sein.

[0054] Fig. 4 ist ein Funktionsdiagramm des Blockes **106** PORTX, welcher medienabhängige Schaltkreise für jeden der Anschlüsse der physikalischen Schicht auf der Einrichtung bereitstellt. Fig. 4 veranschaulicht die empfangenen Daten auf Leitung **200** und die Sendedaten auf Leitung **201**. Steuersignale (copyx/quietx/comcol/foenx/onlytxx/mempx) von der Kernzustandsmaschine werden auf den Leitungen **202** in einem Datenhandhabungsblock **203** empfangen. Anschlußdaten werden durch den Datenhandhabungsblock **203** auf Leitung **204** an den Busumschalter **102** zugeführt und Daten von dem Busumschalter **102** werden auf Leitung **205** an die Datenhandhabungseinrichtung **203** zugeführt. Ausgehende Daten von der Datenhandhabungseinrichtung **203** werden auf Leitung **206** an die Verwürfelungslogik **207** zugeführt. Von der Verwürfelungslogik **207** werden die Daten auf Leitung **201** ausgegeben. Eingehende Daten von dem Empfangsdatenpfad **200** werden durch die Entstörlogik **208** über Leitung **201** an ein FIFO (acht Halbbytes tief) und den FIFO-Zustandsmaschinenblock **210** zugeführt. Dieser Block führt FIFO-Daten auf den Leitungen **211** an den Datenhandhabungsblock **203** zu, welcher die Daten auf den Leitungen **204** an den Busumschalter übermittelt. Die Datenhandhabungseinrichtung führt Steuersignale auf Leitung **212** an die FIFOs und die FIFO-Zustandsmaschine **210** zu. Zusätzlich führt die FIFO-Zustandsmaschine Steuersignale auf Leitung **230** an den elastischen Puffer eines Detektors **215** für Über- und Unterlauf. Zusätzlich hat jeder Anschluß Standardlogikfunktionen **225** einschließlich eines Stördetektors **226**, eines Verbindungsdetektors **227**, eines Isolationsdetektors **228** und eines Partitionsdetektors **229**. Diese Blöcke führen die Standardfunktionen aus, die gemäß dem 802.3u-Standard spezifiziert werden. Diese Blöcke führen Aktivitätssteuersignale auf Leitung **230** an den Entstörschaltkreis zu und empfangen Aktivitätsberichtssignale auf Leitung **231** von dem Entstörschaltkreis **208**. Zusätzlich werden Zustandssignale auf Leitung **235** an die Verwaltungslogik **112** der medienunabhängigen Schnittstelle zugeführt.

[0055] Außerdem wird, wie in Fig. 4 dargestellt, das Störer-/Entstörer-Freigabesignal auf Leitung **236** zugeführt. Dieses Signal wird von den internen Registern **108** empfangen, wie es unten noch genauer beschrieben wird. Wenn der Verwürfler bzw. Störer abgeschaltet ist, so laufen die Daten ungestört durch. Wenn er eingeschaltet ist, so wird eine Zufallszahl mit den Daten kombiniert, wie es in dem 802.3u-Standard spezifiziert wird.

[0056] Der Block PORTX enthält eine LED-Steuerung **237** für die Aktivität des Anschlusses, welche das ACTLED-Ausgangssignal auf Leitung **238** zuführt.

[0057] Der Block PORTX in Fig. 4 führt einen Paketempfang, eine Paketsendung, eine Kollisionserfassung und eine Störsignalerzeugung durch und stellt Aufwärtslink-, Isolations-, Stör- und Partitionsdetektoren bereit. Zusätzlich wird innerhalb jedes Anschlusses eine unterschiedliche /J/K/-Formathandhabung bereitgestellt.

[0058] Der Paketempfangsvorgang arbeitet folgendermaßen. Wenn der Entstörer **208** und der Störer **207** eingeschaltet sind, während der Empfang von Daten im Leerlauf ist, versucht die Logik in dem Entstörer, die Zufallszahl des Störers zu synchronisieren. Wenn der Zufallszahlengenerator des Entstörers mit der des Störers synchron ist und die Sequenz verriegelt bzw. im Takt ist, werden eingehende Daten auf der RDAT-Leitung **200** durch den Entstörer entstört und die entstörten Daten werden direkt dem FIFO **210** zugeführt.

[0059] Wann immer auf RDAT Aktivität herrscht, versucht der Entstörer zwei aufeinanderfolgende 0-Bits zu verfolgen. Wenn dieser Zustand eintritt, so sendet der Entstörer einen „Träger on flag" (carryx) auf Leitung **240** an die Kernzustandsmaschine **100**, die Datenhandhabungszustandsmaschine **203** und die FIFO-Zustandsmaschine **210**. Die FIFO-Zustandsmaschine **210** erinnert sich an den aktuellen FIFO-Schreibezeiger und setzt den FIFO-Lesezeiger um ein Bit vor den Schreibezeiger, wenn beispielsweise der Schreibezeiger gleich 00010000 ist, so wird der Lesezeiger auf 00100000 verschoben. Außerdem wird, wenn der Schreibezeiger gleich 10000000 ist, der Lesezeiger auf 00000001 verschoben.

[0060] Der Lesezeiger geht nicht weiter, bis das Anschlußsignal „Zeigerbewegung freigegeben" auf Leitung **212** von der Datenhandhabungszustandsmaschine aktiv ist. Der Entstörer überwacht eingehende Daten beim Empfang von Daten weiterhin, bis er erkennt, daß die /J/K/-Sequenz für dieses eingehende Paket verfügbar ist oder nicht. In jedem Fall wenn /J/ oder /K/ auf den Empfangsdaten verlorengegangen ist, so wird das Fehlersignal (prxerrx) durch den Entstörer gesetzt und dieser Zustand wird an die Kernzustandsmaschine gesendet und die Datenhandhabungszustandsmaschine gleichzeitig auf Leitung **240** gesendet. Zusätzlich erzeugt der Repeater das Störungsmuster. Wenn das Fehlersignal low ist und das /J/K/-Muster erfolgreich erfaßt wurde, so wählt die Datenhandhabungszustandsmaschine den Datenpfad des FIFO aus und sendet die Daten auf Leitung **204** auf den internen Bus für die Verarbeitung der Übermittlung. In der Zwischenzeit wird das Freigabesignal für die Zeigerbewegung auf Leitung **212** an die FIFO-Zustandsmaschine **210** gesendet, um die Verriegelung mit dem FIFO-Lesezeiger für die nächste Verarbeitung der Datenfreischaltung freizugeben. In einer Implementierung wird ein Acht-Niveau-FIFO verwendet, welcher sechs Bits pro Niveau hat. Fünf Niveaus werden verwendet, um die Fünf-Bit-Daten zu speichern und der Rest, um den Zustand zu speichern. Wenn der Träger abgeschaltet ist, wie es durch ein Signal (carryx) auf Leitung **240** angezeigt wird, so ist das Statusbit EIN. Das Statusbit wird an die Kernzustandsmaschine weitergeleitet um die Kernzustandsmaschine zu informieren, daß alle Daten in dem FIFO gelöscht sind, und erlaubt es der Kernzustandsmaschine in den Leerlaufzustand zurückzukehren.

[0061] Wenn der Störer und der Entstörer abgeschaltet sind, so werden die eingehenden Daten direkt dem FIFO zugeführt und umgehen die Funktion des Entstörers. Der Entstörer überwacht die /J/K/-Sequenz des eingehenden Paketes unabhängig davon, ob der Störer eingeschaltet ist oder nicht.

[0062] Der elastische Puffer und Überlaufdetektor **215** setzt ein Flag für Unter-/Überlauf in dem Fall, daß der Lesezeiger des FIFO und der Schreibezeiger des FIFO denselben Wert haben. Dieses Flag wird an den Ausgangsstift STATPIN gesendet. Es wird auch an den Verwaltungsblock der medienunabhängigen Schnittstelle gesendet und dort in einem internen Register gespeichert.

[0063] Der Prozeß der Paketübermittlung umfaßt das Erhalten von Daten von dem DTOUT-Bus **205** von dem Empfangsanschluß. Die Datenhandhabungszustandsmaschine erzeugt ein Anschlußausgangsauswahlsignal entsprechend dem von der Kernzustandsmaschine auf Leitung **202** empfangenen Befehl und macht die Daten fertig auf den Sendedaten vor dem Störerbus **206**. Daten auf dem Bus **206** werden an den Störer- bzw. Verwürflerblock für die weitere Verarbeitung des Sendens übermittelt. Wenn der Störer **207** eingeschaltet ist, so wird zu den Daten auf dem Bus **206** eine Zufallszahl hinzuaddiert, die in dem Entstörer **208** erzeugt wurde, bevor sie an den Ausgangsbus **201** gesendet werden. Wenn der Störer abgeschaltet ist, so werden die Daten auf dem Bus **206** direkt an den Ausgangsbus **201** gesendet. Wenn sie erfolgreich gesendet wurden, wird dieser Zustand (dtsndx) auf Leitung **241** an die Kernzustandsmaschine **100** berichtet.

[0064] Die Kollisionserfassung und das Erzwingen der Störsignalfunktion ist ebenfalls in jedem Anschluß enthalten, wie es in Fig. 4 dargestellt ist. Der Multiport-Repeater erzeugt bei zwei Bedingungen bzw. Zuständen

ein Störmuster. Der erste ist eine erfaßte Kollision, d.h. es empfangen zwei oder mehr Anschlüsse gleichzeitig Daten, und der zweite ist eine erzwungene Störung. Eine Kollision tritt auf, wenn zwei oder mehr Anschlüsse Daten empfangen, unabhängig davon, ob die beiden Anschlüsse, welche Daten empfangen, eine erfolgreiche Erfassung des Begrenzungswertes für den Beginn eines Stromes /J/K/ haben oder nicht. Eine erzwungene Störung wird erzeugt, wenn an einem eingehenden Paket an einem Anschluß entweder das /J/- oder das /K/-Muster oder beide fehlen. Wenn irgendeine dieser zwei Bedingungen eintritt, setzt die Datenhandhabungszustandsmaschine **203** ein Steuersignal (ojkenx) auf Leitung **242**, um das Störungsmuster zu erzwingen.

[0065] Die Verbindungs-Isolations-„Jabber"- und Partitionsdetektoren im Block **225** befehlen diese Standardfunktionen, welche in dem IEEE-Standard 802.3u spezifiziert sind. Diese Blöcke werden verwendet, um die durch den Entstörerschaltkreis **200** durchgeführte Trägererfassungsfunktion zu bewerten. Eine bevorzugte Ausführungsform der vorliegenden Erfindung erlaubt es, daß die Datenhandhabungseinrichtung **203** verschobene Versionen des /J/K/-Musters erfaßt. Wenn irgendeine verschobene Version, für welche die Datenhandhabungseinrichtung eingestellt ist, empfangen wird, so wird das Paket verarbeitet als sei es ordnungsgemäß empfangen worden. Unter diesen Bedingungen wird also keine erzwungene Störfunktion erzeugt.

[0066] Fig. 5 ist ein Funktionsblockdiagramm des Erweiterungsanschlusses, welcher in dem System nach Fig. 2 verwendet wird. Der Erweiterungsanschluß umfaßt einen Empfangsblock **300** des Erweiterungsanschlusses, einen Datenauswahlblock **301** des Sendepfades und eine Puffer- und Datenhandhabungszustandsmaschine **302** für den Erweiterungsanschluß.

[0067] Der Empfangsblock des Erweiterungsanschlusses ist dem Entstörer **208** in den von physikalischen Medien abhängigen Anschlüssen ähnlich, wie sie in Fig. 4 dargestellt sind. Es gibt jedoch keinen Entstörer. Eingangsdaten von dem EDAT-Bus **303** werden dem Empfangsblock des Erweiterungsanschlusses zugeführt. Diese Daten werden mit der steigenden Flanke des Sendetaktes TCLK zwischengespeichert. Zwischengespeicherte Daten werden auf Leitung **304** an die Puffer und die Datenhandhabungszustandsmaschine **302** gesendet.

[0068] Die Datenhandhabungseinrichtung und die Puffer **302** des Erweiterungsanschlusses sind der Datenhandhabungszustandsmaschine **203** in den von physikalischen Medien abhängigen Anschlüssen ähnlich. Es gibt drei in diesem Modul angeordnete Niveaus von Puffern, zusätzlich zu der Zustandsmaschine. Da sowohl der Ausgang als auch der Eingang den Vermittlungstakt verwenden, ist kein FIFO erforderlich. Dieses Modul stellt auch den Ausgangsdatenpfad EDATO auf Leitung **305** bereit. Daten von dem internen Busumschalter werden an dem Datenpfadauswahlblock **301** auf Leitung **306** empfangen. Daten werden auf Leitung **307** von der Datenhandhabungszustandsmaschine **302** auf dem internen Busumschalter ausgegeben mit dem /J/K/-Abgrenzungssignal (ojkenep) auf Leitung **315**. Die Datenhandhabungszustandsmaschine **302** erzeugt das Steuersignal auf Leitung **308**, welches den durch die Pfadauswahlogik **301** ausgewählten Ausgangsdatenpfad steuert. Dieser Block **301** arbeitet unter der Steuerung der Kernzustandsmaschinensignale (copyep/quietep/comcol/cboenep/onlyep/memep), wie durch Leitung **310** angezeigt wird. Außerdem führt der Empfangsblock des Erweiterungsanschlusses Zustandsinformationen über Empfangsfehler und den Trägerzustand an die Kernzustandsmaschine auf den Leitungen **317** (edtxnd) und **318** (eprxr/scarry) zu.

[0069] Fig. 6 zeigt die Struktur der medienunabhängigen Schnittstelle für jede der drei MIIs **109-A** bis **109-C** aus Fig. 2. Jede der drei MIIs enthält einen medienunabhängigen Übertragungsblock **350**, einen Puffer und einen Block **151** für die Datenhandhabungszustandsmaschine. Der medienunabhängige Übermittlungsblock **350** empfängt die Sendedaten TXD auf Leitung **352**, den Sendefehler TXER und die Sendefreigabe TXEN auf Leitung **352**. Diese Funktionsblöcke sind ähnlich denen in den physikalischen Anschlüssen mit Ausnahme der Tatsache, daß die Sendedaten, die auf Leitung **352** hereinkommen, aus vier Bits anstatt aus fünf Bits bestehen. In dem Block **350** des medienunabhängigen Schnittstellenblockes, wie in Fig. 6 dargestellt, werden eingehende Daten auf dem Vier-Bit-TXD-Bus mit der ansteigenden Flanke von TXCLK zwischengespeichert. Zwischengespeicherte Daten werden in Fünf-Bit-Daten übersetzt und es wird auch die Präambel bzw. der Vorlauf in das Fünf-Bit-Format übersetzt. Der Schnittstellenblock **350** führt auf Leitung **355** Fünf-Bit-Daten an den Puffer und die Datenhandhabungszustandsmaschine **351** zu. Der Puffer und die Datenhandhabungszustandsmaschine **351** sind ähnlich denjenigen in dem Erweiterungsanschluß, mit Ausnahme der Tatsache, daß sie keinen Ausgangsdatenpfad bereitstellen. Statt dessen gibt diese Datenhandhabungszustandsmaschine **351** nur das Steuersignal POSEL auf Leitung **357** entsprechend den Steuersignalen (copymc/quietmc/comcol/cbeumc/onlymc) von der Steuerzustandsmaschine auf Leitung **358** aus und führt dieses Steuersignal dem Funktionsblock **360** für die Ausrichtung zu. Auch die Trägerzustandssignale werden auf den Leitungen **366** (mcalive) und **367** (mcdtsnd) an die Kernzustandsmaschine **100** zugeführt und zeigen eine Aktivität bzw. das erfolgreiche Senden von Daten an. Daten von den Puffern und der Datenhandhabungszustandsmaschine **351** werden auf der PD-

TOUT-Signalleitung **351** zusammen mit /J/K/-Steuersignalen (ojkenmc) für die Ausrichtung von Daten auf Leitung **365** an den Busumschalter **102** zugeführt.

[0070] Der Ausrichtblock **360** empfängt Daten von dem Busumschalter **102** auf Leitung **361** im Fünf-Bit-Format. Der Empfang und die Übermittlung in demselben Anschluß schließen sich wechselseitig aus, mit Ausnahme des Kollisionszustandes. Daten, die für das Aussenden bereit sind, sind auf dem Fünf-Bit-Datenausgangsbus **361** verfügbar, welche durch den 25 MHz-Takt in dem Ausrichtblock **360** zwischengespeichert sind. Da die eingehenden Fünf-Bit-Daten womöglich nicht gut ausgerichtet sind, richtet der Ausrichtungsblock die Fünf-Bit-Daten aus, bevor eine Übersetzung von Fünf-Bit in Vier-Bit für die Zufuhr heraus an den gemeinsam verwendeten Ausgangsbus RXD [3:0] der medienunabhängigen Schnittstelle erfolgt. Der Ausrichtblock **360** übersetzt auch die ordnungsgemäß ausgerichteten Fünf-Bit-Daten in das Präambelformat der Vier-Bit-Daten. Die Vier-Bit-Daten werden dann auf dem Empfangsdatenausgang gesendet, der durch alle medienunabhängigen Schnittstellen gemeinsam verwendet wird, und zwar mit der abfallenden Flanke des 25 MHz-Taktes.

[0071] Der Ausrichtblock **360** erzeugt auch die Signale für das gültige Empfangen RXDVA, RXDVB und RXDVC für jede der drei MII-Schnittstellen.

[0072] Eine weitere Funktion der Datenhandhabungszustandsmaschine **351** in den medienunabhängigen Schnittstellenanschlüssen **350** besteht darin sicherzustellen, daß alle Träger an den physikalischen Anschlüssen verfügbar sind, bevor Daten ausgesendet werden. Die Datenhandhabungszustandsmaschine berücksichtigt daher Halbbytes von Eingangsdaten, die in den Puffer geladen werden, bevor sie eine Überprüfung vornimmt, um sicherzustellen, daß an allen Anschlüssen der Träger verfügbar ist.

[0073] In dem Block **360** wird die Übersetzung von fünf Bits auf vier Bits ausgeführt. Wenn also ein Signal, wie z.B. TXENA high ist, werden Daten auf dem eingehenden Bus TXDA zunächst von dem Vier-Bit-Code in den Fünf-Bit-Code übersetzt. Dann wird die Präambel in das /J/- und /K/-Format in dem Fünf-Bit-Code übersetzt. Diese Daten werden dann dem Puffer zugeführt, beispielsweise über den Bus **355**.

[0074] In dem Ausrichtblock werden der Empfangsdatenbus RXD3-0 und die Gültigsignale RXDVA bis RXDVC für die Empfangsdaten nur dann vorgebracht, wenn für jede der drei medienunabhängigen Schnittstellen **109-A**, **109-B** bis **109-C** ein Kopiersignal vorliegt. In diesem Fall sind die POSELMA- bis POSELMC-Signale (siehe Leitung **57**) allesamt vorgebracht, die Signale für die Datengültigkeit sind erzeugt, und die Daten sind für die Übermittlung auf dem RXD-Bus bereit.

[0075] Der Ausrichtblock übersetzt das /J/K/ und die Präambel bzw. den Vorlauf des normalen Fünf-Bit-Paketes. Außerdem entfernt der Ausrichtblock das /T/R/-Segment am Ende des normalen Fünf-Bit-Paketes. Demnach wird es nicht aus dem RXD-Anschluß gesendet. Im Falle eines Fünf-Bit-Paketes, weiches ohne das /T/R/-Segment am Ende des Paketes kommt, wird ein „Paket für vorzeitiges Ende" erfaßt. Wenn ein Paket für ein vorzeitiges Ende erfaßt wird, so wird das Empfangsfehlersignal RXER durch den Ausrichtblock vorgebracht. Das RXER-Signal wird auch vorgebracht, wann immer irgendeines der TXERA, TXERB oder TXERC vorgebracht wurden. Eine dritte Möglichkeit für das Vorbringen des RXER-Signales durch den Ausrichtblock liegt dann vor, wenn durch den Ausrichtblock ein ungültiger Code erfaßt wurde. Dieser ungültige Code wird in dem 100BASE-T-Standard spezifiziert.

[0076] Weiterhin werden, wenn ein TXERA, TXERB, TXERC-Signal vorgebracht wird oder ein ungültiger Fünf-Bit-Code durch den Ausrichtblock erfaßt wird, die Daten auf dem RXD-Bus alle zwangsweise auf Null gesetzt.

[0077] Fig. 7 zeigt den Verwaltungsanschluß und die internen Register in dem medienunabhängigen Verwaltungsblock **108** nach Fig. 2. Dieser Block umfaßt die MII-Lese-/Schreibe-Zustandsmaschine **400**, welche entsprechend dem 802.3u-Standard spezifiziert ist. Er enthält auch die grundlegende und erweiterte Registerdatei **401** (einschließlich der Register, die weiter unten genauer beschrieben werden). In Reaktion auf das Standardprotokoll werden Steuersignale auf Leitung **402** für das Lesen und Schreiben der grundlegenden und erweiterten Register **401** zugeführt. Die physikalische Adresse für den Repeater wird über die Leitung **403** von dem Registersatz **401** an die Zustandsmaschine **400** zugeführt.

[0078] Die grundlegenden und erweiterten Register **401** speichern den gesamten Zustand, der in dem Industriestandard angegeben ist. Gemäß der vorliegenden Erfindung gibt es zwei Arten; um auf diesen Block zuzugreifen. Die erste besteht im Lese-/Schreibe-Steuersignal von der medienunabhängigen Schnittstelle, wie es in dem Standard definiert wird, unter Verwendung der MDC- und MDIO-Signale auf den Leitungen **404** und

405 und des R-W-Signales auf Leitung **410**. Die andere Art besteht darin, die Lese- und Schreibsignale von den Registerzugriffsstiften REGCLK und REGLCH auf Leitung **406** bzw. **407** sowie die anderen Registerzugriffsanschlüsse zu verwenden, die in der Figur dargestellt sind und oben beschrieben wurden. Ein Reset-Signal auf Leitung **408** und Anschlußaktivitätssignale auf Leitungen **409** werden an den physikalischen Anschlüssen und in der Steuerungszustandsmaschine erzeugt, um die Zustandsregister in dem Registerzustand **401** zu halten.

[0079] Auf alle Register kann durch die MDC und MDIO des MIIs zugegriffen werden. Auch wenn der Multiport-Repeater eine Verbindung zu PHY-Geräten bildet, so sind sie dennoch alle bezüglich der grundlegenden Register des 802.3u-Standards identisch ausgestaltet. Jeder Repeater hat nur eine PHY-Adresse, wie sie durch die PHYADDR [4:0]-Stifte definiert wird. Wenn mehrere Repeater sich auf demselben MDIO-Bus befinden würden, sollte jeder von ihnen eine andere PHY-Adresse haben. Andere PHY-Geräte (beispielsweise T4 Sender/Empfänger) dürfen ebenfalls mit derselben Verwaltungsschnittstelle gesteuert werden, solange nur die PHY-Adresse jedes Gerätes eine andere ist.

[0080] Die „Anschlußsteuer"-Register, die unten definiert werden, können als ein Register vom Medientyp gekennzeichnet werden. Sie geben an, ob eine Schnittstelle 100BASE-FX- oder 100BASE-TX-Dienste bereitstellen sollte.

[0081] Eine weitere Art auf Register zuzugreifen, ist die über Registerzugriffsanschlußstifte. Das Register 17 (Störerfreischaltung und Anschfußfreischaltung), Register 18 (Verbindungsgliedstatus, Partitionsstatus), Register 19 (Status des elastischen Puffers und Jabber-Status), das Register 20 (Isolationsstatus), Register 21 (Isolationsabschaltung und Partitionsabschaltung) können auch über die Anschlußstifte SCRAMEN, PORTEN, LINKGD, PART, EBOUFLO, JAB, ISO bzw. PARDIS gelesen werden. Die Register 17 und die Register 21 können auch über SCRAMEN, PORTEN, ISODIS bzw. PARDIS geschrieben werden. Eine Ausnahme bildet das Register 16 (Anschlußrücksetzregister), auf welches nur durch MDC und MDIO zugegriffen werden kann. Die Registerzugriffsanschlüsse ermöglichen ein einfaches Lese-/Schreibprotokoll, welches für eine Konfigurierung allein in Hardware und für ein Modell einer Statusanzeige geeignet ist.

[0082] Die folgende Tabelle gibt die erweiterten Register gemäß einer Ausführungsform der vorliegenden Erfindung an. In den Tabellen bedeutet „R/W" Lesen/Schreiben und „RO" bedeutet nur Lesen.

Rückstellregister des Anschlusses (Register 16) (R/W)

Registerbit	Name	Beschreibung	R/W
16.15:8	Reserviert	Wird beim Lesen ignoriert	RO
16.7	ResetP7	1 = Rückstellen der Logik von 7	R/W
		0 = Kein Rückstellen der Logik von Anschluß 7.	
		Liefert eine "0" wenn nach dem Vorbringen des Rückstell-stiftes gelesen	
16.6	ResetP6	1 = Rückstellen der Logik von Anschluß 6	R/W
		0 = Kein Rückstellen der Logik von Anschluß 6	
16.5	ResetP5	1 = Rückstellen der Logik von Anschluß 5	R/W
		0 = Kein Rückstellen der Logik von Anschluß 5	
16.4	ResetP4	1 = Rückstellen der Logik von Anschluß 4	R/W
		0 = Kein Rückstellen der Logik von Anschluß 4	
16.3	ResetP3	1 = Rückstellen der Logik von Anschluß 3	R/W
		0 = Kein Rückstellen der Logik von Anschluß 3	
16.2	ResetP2	1 = Rückstellen der Logik von Anschluß 2	R/W
		0 = Kein Rückstellen der Logik von Anschluß 2	
16.1	ResetP1	1 = Rückstellen der Logik von Anschluß 1	R/W
		0 = Kein Rückstellen der Logik von Anschluß 1	
16.0	ResetP0	1 = Rückstellen der Logik von Anschluß 0	R/W
		0 = Kein Rückstellen der Logik von Anschluß 0	

Rückstellregister des Anschlusses (Register 17) (R/W)

Registerbit	Name	Beschreibung	R/W
17.15	ScrEnP7	1 = Einschalten Störer/Entstörer an Anschluß 7 – TX	R/W
		0 = Abschalten Störer/Entstörer an Anschluß 7 – FX	
		Liefert eine „1" wenn nach dem Reset gelesen	
17.14	ScrEnP6	1 = Einschalten Störer/Entstörer an Anschluß 6 – TX	R/W
		0 = Abschalten Störer/Entstörer an Anschluß 6 – FX	
		Liefert eine „1" wenn nach dem Reset gelesen	
17.13	ScrEnP5	1 = Einschalten Störer/Entstörer an Anschluß 5 – TX	R/W
		0 = Abschalten Störer/Entstörer an Anschluß 5 – FX	
		Liefert eine „1" wenn nach dem Reset gelesen	
17.12	ScrEnP4	1 = Einschalten Störer/Entstörer an Anschluß 4 – TX	R/W
		0 = Abschalten Störer/Entstörer an Anschluß 4 – FX	
		Liefert eine „1" wenn nach dem Reset gelesen	
17.11	ScrEnP3	1 = Einschalten Störer/Entstörer an Anschluß 3 – TX	R/W

		0 = Abschalten Störer/Entstörer an Anschluß 3 – FX Liefert eine „1“ wenn nach dem Reset gelesen	
17.10	ScrEnP2	1 = Einschalten Störer/Entstörer an Anschluß 2 – TX 0 = Abschalten Störer/Entstörer an Anschluß 2 – FX Liefert eine „1“ wenn nach dem Reset gelesen	R/W
17.9	ScrEnP1	1 = Einschalten Störer/Entstörer an Anschluß 1 – TX 0 = Abschalten Störer/Entstörer an Anschluß 1 – FX Liefert eine „1“ wenn nach dem Reset gelesen	R/W
17.8	ScrEnP0	1 = Einschalten Störer/Entstörer an Anschluß 0 – TX 0 = Abschalten Störer/Entstörer an Anschluß 0 – FX Liefert eine „1“ wenn nach dem Reset gelesen	R/W
17.7	EnP7	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 7 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 7 Liefert eine “1” wenn nach dem Reset gelesen	R/W
17.6	EnP6	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 6 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 6 Liefert eine “1” wenn nach dem Reset gelesen	R/W
17.5	EnP5	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 5 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 5 Liefert eine “1” wenn nach dem Reset gelesen	R/W
17.4	EnP4	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 4 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 4 Liefert eine “1” wenn nach dem Reset gelesen	R/W
17.3	EnP3	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 3 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 3 Liefert eine “1” wenn nach dem Reset gelesen	R/W
17.2	EnP2	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 2	R/W

		0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 2 Liefert eine "1" wenn nach dem Reset gelesen	
17.1	EnP1	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 1 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 1 Liefert eine "1" wenn nach dem Reset gelesen	R/W
17.0	EnP0	1 = Einschalten der Empfangs- und Sendefunktionen an Anschluß 0 0 = Abschalten der Empfangs- und Sendefunktionen an Anschluß 0 Liefert eine "1" wenn nach dem Reset gelesen	R/W

Verbindungs- und Partitionszustandsregister (Register 18) (RO)

Registerbit	**Name**	**Beschreibung**	**R/W**
18.15	LinkP7	1 = Link_Status OK an Anschluß 7, 0 = Link_Status nicht OK an Anschluß 7. Setze auf "1" durch Zustandsmaschine der Link-Überwachung. Wird auf „0" gelöscht durch Aktivieren des RESET-Anschlusses oder durch Schreiben in das Reset-Register des Anschlusses.	RO
18.14	LinkP6	1 = Link_Status OK an Anschluß 6, 0 = Link_Status nicht OK an Anschluß 6.	RO
18.13	LinkP5	1 = Link_Status OK an Anschluß 5, 0 = Link_Status nicht OK an Anschluß 5.	RO
18.12	LinkP4	1 = Link_Status OK an Anschluß 4, 0 = Link_Status nicht OK an Anschluß 4.	RO
18.11	LinkP3	1 = Link_Status OK an Anschluß 3, 0 = Link_Status nicht OK an Anschluß 3.	RO
18.10	LinkP2	1 = Link_Status OK an Anschluß 2, 0 = Link_Status nicht OK an Anschluß 2.	RO
18.9	LinkP1	1 = Link_Status OK an Anschluß 1, 0 = Link_Status nicht OK an Anschluß 1.	RO
18.8	LinkP0	1 = Link_Status OK an Anschluß 0, 0 = Link_Status nicht OK an Anschluß 0.	RO

18.7	PartP7	1 = Anschluß 7 ist partitioniert worden, 0 = Anschluß 7 ist nicht partitioniert worden. Setze auf „1" durch Partitionszustandsmaschine. Wird auf „0" gelöscht durch Aktivieren des RESET-Anschlusses oder durch Schreiben in das Reset-Register des Anschlusses.	RO
18.6	PartP6	1 = Anschluß 6 ist partitioniert worden, 0 = Anschluß 6 ist nicht partitioniert worden.	RO
18.5	PartP5	1 = Anschluß 5 ist partitioniert worden, 0 = Anschluß 5 ist nicht partitioniert worden.	RO
18.4	PartP4	1 = Anschluß 4 ist partitioniert worden, 0 = Anschluß 4 ist nicht partitioniert worden.	RO
18.3	PartP3	1 = Anschluß 3 ist partitioniert worden, 0 = Anschluß 3 ist nicht partitioniert worden.	RO
18.2	PartP2	1 = Anschluß 2 ist partitioniert worden, 0 = Anschluß 2 ist nicht partitioniert worden.	RO
18.1	PartP1	1 = Anschluß 1 ist partitioniert worden, 0 = Anschluß 1 ist nicht partitioniert worden.	RO
18.0	PartP0	1 = Anschluß 0 ist partitioniert worden, 0 = Anschluß 0 ist nicht partitioniert worden.	RO

EB Über-/Unterlauf und Jabber-Zustandsregister (Register 19) (RO)

Registerbit	**Name**	**Beschreibung**	**R/W**
19.15	EBOUFLP7	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 7, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 7. Setze auf „1" durch die Steuerlogik des elastischen Puffers. Wird auf „0" gelöscht durch Aktivieren des RESET-Anschlusses oder durch Schreiben in das Reset-Register des Anschlusses.	RO
19.14	EBOUFLP6	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 6, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 6.	RO
19.13	EBOUFLP5	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 5, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 5.	RO

19.12	EBOUFLP4	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 4, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 4.	RO
19.11	EBOUFLP3	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 3, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 3.	RO
19.10	EBOUFLP2	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 2, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 2.	RO
19.9	EBOUFLP1	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 1, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 1.	RO
19.8	EBOUFLP0	1 = Über-/Unterlauf des elastischen Puffers an Anschluß 0, 0 = kein Über-/Unterlauf des elastischen Puffers an Anschluß 0.	RO
19.7	JABP7	1 = Empfange Jabber aktiv an Anschluß 7, 0 = Empfange Jabber nicht aktiv an Anschluß 7. Setze auf „1“ durch die Zustandsmaschine des Emfpangszeitgebers. Wird auf „0“ gelöscht durch Aktivieren des RESET-Anschlusses oder durch Schreiben in das Reset-Register des Anschlusses.	RO
19.6	JABP6	1 = Empfange Jabber aktiv an Anschluß 6, 0 = Empfange Jabber nicht aktiv an Anschluß 6.	RO
19.5	JABP5	1 = Empfange Jabber aktiv an Anschluß 5, 0 = Empfange Jabber nicht aktiv an Anschluß 5.	RO
19.4	JABP4	1 = Empfange Jabber aktiv an Anschluß 4, 0 = Empfange Jabber nicht aktiv an Anschluß 4.	RO
19.3	JABP3	1 = Empfange Jabber aktiv an Anschluß 3, 0 = Empfange Jabber nicht aktiv an Anschluß 3.	RO
19.2	JABP2	1 = Empfange Jabber aktiv an Anschluß 2, 0 = Empfange Jabber nicht aktiv an Anschluß 2.	RO
19.1	JABP1	1 = Empfange Jabber aktiv an Anschluß 1, 0 = Empfange Jabber nicht aktiv an Anschluß 1.	RO
19.0	JABP0	1 = Empfange Jabber aktiv an Anschluß 0, 0 = Empfange Jabber nicht aktiv an Anschluß 0.	RO

Isolationszustandsregister (Register 20) (RO)

Registerbit	Name	Beschreibung	R/W
20.15:8	Reserviert		RO
20.7	ISOP7	1 = Anschlußisolation erfolgt an Anschluß 7, 0 = Anschlußisolation erfolgt nicht an Anschluß 7. Setze auf „1“ durch CIM-Zustandsmaschine. Wird auf „0“ gelöscht durch Aktivieren des RESET-Anschlusses oder durch Schreiben in das Reset-Register des Anschlusses oder durch die CIM-Zustandsmaschine.	RO
20.6	ISOP6	1 = Anschlußisolation erfolgt an Anschluß 6, 0 = Anschlußisolation erfolgt nicht an Anschluß 6.	RO
20.5	ISOP5	1 = Anschlußisolation erfolgt an Anschluß 5, 0 = Anschlußisolation erfolgt nicht an Anschluß 5.	RO
20.4	ISOP4	1 = Anschlußisolation erfolgt an Anschluß 4, 0 = Anschlußisolation erfolgt nicht an Anschluß 4.	RO
20.3	ISOP3	1 = Anschlußisolation erfolgt an Anschluß 3, 0 = Anschlußisolation erfolgt nicht an Anschluß 3.	RO
20.2	ISOP2	1 = Anschlußisolation erfolgt an Anschluß 2, 0 = Anschlußisolation erfolgt nicht an Anschluß 2.	RO
20.1	ISOP1	1 = Anschlußisolation erfolgt an Anschluß 1, 0 = Anschlußisolation erfolgt nicht an Anschluß 1.	RO
20.0	ISOP0	1 = Anschlußisolation erfolgt an Anschluß 0, 0 = Anschlußisolation erfolgt nicht an Anschluß 0.	RO

Partitionsabschaltregister (Register 21) (R/W)

Registerbit	Name	Beschreibung	R/W
21.15	ISODIS7	1 = Isolationsfunktion des Anschlusses an Anschluß 7 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 7 nicht abgeschaltet. Liefert eine „0“, wenn nach dem Reset gelesen.	R/W
21.14	ISODIS6	1 = Isolationsfunktion des Anschlusses an Anschluß 6 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 6 nicht abgeschaltet.	R/W
21.13	ISODIS5	1 = Isolationsfunktion des Anschlusses an	R/W

		Anschluß 5 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 5 nicht abgeschaltet.	
21.12	ISODIS4	1 = Isolationsfunktion des Anschlusses an Anschluß 4 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 4 nicht abgeschaltet.	R/W
21.11	ISODIS3	1 = Isolationsfunktion des Anschlusses an Anschluß 3 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 3 nicht abgeschaltet.	R/W
21.10	ISODIS2	1 = Isolationsfunktion des Anschlusses an Anschluß 2 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 2 nicht abgeschaltet.	R/W
21.9	ISODIS1	1 = Isolationsfunktion des Anschlusses an Anschluß 1 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 1 nicht abgeschaltet.	R/W
21.8	ISODIS0	1 = Isolationsfunktion des Anschlusses an Anschluß 0 abgeschaltet, 0 = Isolationsfunktion des Anschlusses an Anschluß 0 nicht abgeschaltet.	R/W
21.7	PARDISP7	1 = Partitionsfunktion des Anschlusses an Anschluß 7 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 7 nicht abgeschaltet. Liefert eine „0“, wenn nach dem Reset gelesen.	R/W
21.6	PARDISP6	1 = Partitionsfunktion des Anschlusses an Anschluß 6 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 6 nicht abgeschaltet.	R/W
21.5	PARDISP5	1 = Partitionsfunktion des Anschlusses an Anschluß 5 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 5 nicht abgeschaltet.	R/W
21.4	PARDISP4	1 = Partitionsfunktion des Anschlusses an Anschluß 4 abgeschaltet,	R/W

		0 = Partitionsfunktion des Anschlusses an Anschluß 4 nicht abgeschaltet.	
21.3	PARDISP3	1 = Partitionsfunktion des Anschlusses an Anschluß 3 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 3 nicht abgeschaltet.	R/W
21.2	PARDISP2	1 = Partitionsfunktion des Anschlusses an Anschluß 2 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 2 nicht abgeschaltet.	R/W
21.1	PARDISP1	1 = Partitionsfunktion des Anschlusses an Anschluß 1 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 1 nicht abgeschaltet.	R/W
21.0	PARDISP0	1 = Partitionsfunktion des Anschlusses an Anschluß 0 abgeschaltet, 0 = Partitionsfunktion des Anschlusses an Anschluß 0 nicht abgeschaltet.	R/W

[0083] In Block **400** und Block **401** werden eine Anzahl von Funktionen ausgeführt. Zunächst werden die Register 23 und 24 in dem Registersatz als Puffer verwendet, um Daten von der Außenwelt zwischenzuspeichern, bevor die Daten in die internen Register geschrieben werden. Die Eingangsdaten sind bereit mit der ansteigenden Flanke von REGCK, und alle Eingangsdaten werden mit der ansteigenden Flanke dieses Taktes in den Puffer geschrieben. Die Logik in der Registerdatei **401** schreibt die Daten aus dem Puffer in die internen Register 17 und 21 mit der ansteigenden Flanke von REGLCHI. Auch eine Datenpfadauswahl ist darin enthalten, weil auf die Register 17 und 21 über zwei unterschiedliche Pfade zugegriffen werden kann. Priorität wird den Registerzugriffsanschlüssen über den MDIO-Pfad zugewiesen. Wann immer das R/W-Signal low ist, wird die Funktion der medienunabhängigen Schnittstelle abgeschaltet, um einen Konflikt in dem Zustand zu vermeiden.

[0084] Eine Kombinationslogik ist ebenfalls in der Registerdatei **401** enthalten, um die oben erläuterten Einschaltfunktionen für Störe/Entstörer, die Erzeugung der Lese-/Schreibe-Freigabesignale für die Register und einen Adreßdecoder auszuführen. Der Betrieb des MDIO-. und MDC-Pfades der medienunabhängigen Schnittstelle wird in dem Standard im einzelnen spezifiziert.

[0085] Fig. 8 stellt ein Funktionsblockdiagramm der Registerzugriffslogik bereit. Wie in der Figur dargestellt, ist ein Steuerlogik- und Datenpfadblock **600** mit einem Auswahlzeigerblock **601** für die Statusausgabe verbunden. Der Auswahlzeigerblock **601** ist implementiert als ein Ringzähler, der Freigabesignale bereitstellt, um einen geeigneten Datenpfad für den Zugriff auf die Register auszuwählen. Wenn das Lese-/Schreibsignal auf Leitung **602** low ist, ist der Ringzähler abgeschaltet. Die Steuerlogik und der Datenpfadblock **600** erzeugen Reset- und Taktsignale für die Auswahlzeigerlogik **601** des Ausgangszustandes. In der Zwischenzeit stellt sie Datenpfade für ordnungsgemäße Ausgangsdaten zu den Registerzugriffsanschlüssen **603** bis **607** bereit (die oben beschrieben wurden). Zusätzlich empfängt der Block **600** der Steuerlogik und des Datenpfades Zustandsdaten auf den Leitungen **608** von dem in Fig. 6 dargestellten Registerblock. Freigabesignale (eines für jedes Bit der 16-Bit-Register), welche durch den Auswahlzeigerblock **601** des Ausgangszustandes erzeugt werden, werden auf Leitung **611** der Steuerlogik und dem Datenpfadblock **600** zugeführt. Außerdem erzeugt die Steuerlogik Reset- und Taktsignale auf Leitung **610** für die Auswahlzeigerlogik **601** der Zustandsausgabe.

[0086] Der Erweiterungsanschluß gemäß einer Ausführungsform der vorliegenden Erfindung erfordert eine gewisse externe Vermittlertogik. Diese Vermittlerlogik ist in Fig. 9 dargestellt. Wie in Fig. 9 dargestellt gibt es demnach einen ersten Multiport-Repeater **800** und einen zweiten Multiport-Repeater **801**. Eine Logikeinrichtung **802** in Form eines programmierbaren Arrays wird verwendet, um die Vermittlungslogik zu implementieren.

[0087] Die Eingangsgrößen in die Logikeinrichtung **802** in Form des programmierbaren Arrays umfassen das ANYACT1-Signal auf Leitung **803**, das JAMO-Ausgangssignal auf Leitung **804** von dem Multiport-Repeater **800**, das ANYACT2-Signal auf Leitung **805** und das JAMO-Signal auf Leitung **806** von dem Multiport-Repeater **801**. Die Logikeinrichtung erzeugt das JAMI-Eingangssignal auf Leitung **807**, das EDATEN-Signal auf Leitung **808** für den Repeater **800** und auf Leitung **809** für den Repeater **801** sowie die externen Trägerabfragesignale EXTCRS auf Leitung **810** für den Repeater **800** und auf Leitung **811** für den Repeater **801**. Der Datenpfad zwischen den beiden Repeatern wird über den EDAT-Bus auf **812** geführt. Der Bus **812** ist ein fünf Bit breiter Datenpfad, der nicht an den Symbolgrenzen ausgerichtet ist. Wenn es irgendeine Aktivität innerhalb eines der Repeater gibt, so wird das ANYACT1-Signal auf Leitung **803** bzw. das ANYACT2-Signal auf Leitung **805** erzeugt. Wenn der Repeater ein Störungssignal auf einem der Anschlüsse oder der medienunabhängigen Schnittstellen sendet, so wird auf den Leitungen **804** oder **806** das JAMO-Signal vorgebracht. Während des Anstehens des JAMO-Signales befindet sich der Bus **812** in einem Dreifachzustand. Der Multiport-Repeater sendet die JAMI-Sequenz an alle Anschlüsse in Reaktion auf das Jam-Eingangssignal von der Vermittlerlogik **802** auf Leitung **807**. Sobald das JAMI-Signal durch die Vermittlerlogik **802** abgeschaltet wurde, beendet der Multiport-Repeater das Störungssignal. Die externen Trägerabfragesignale auf den Leitungen **810** und **811** zeigen ein Vorhandensein von Aktivität auf dem nächsten Multiport-Repeater in der Sequenz an. Alle Steuersignale und Daten in der Vermittlerlogik **802** werden mit dem 50 MHz-Takt synchronisiert. Die PAL-Gleichungen (bezüglich den in der Figur dargestellten Signalnamen) sind die folgenden:
EXTCRS1 = ANYACT2;
EXTCRS2 = ANYACT1;
JAMI = (ANYACT1·ANYACT2) + JAMO1 + JAMO2;
EDATEN1 = ANYACT1 & !ANYACT2;
EDATEN2 = !ANYACT1 & ANYACT2

[0088] Dementsprechend ist eine hochflexible und nützliche Multiport-Repeatereinreichung bereitgestellt worden, die dafür geeignet ist, auf einem einzigen integrierten Schaltkreis implementiert zu werden. Diese Schaltung stellt eine Vielzahl physikalischer Anschlüsse bereit, die mit einer oder mehreren medienunabhängigen Schnittstellen kombiniert sind. Zusätzlich wird ein Ennreiterungsanschluß für den Chip bereitgestellt. Dies ermöglicht sehr flexible Architekturen für Netzwerksysteme, insbesondere solche Netzwerke, die entsprechend dem 100BASE-T-Standard mit Protokollen vom CSMA/CD-Typ mit 100 Megabit arbeiten.

[0089] Die vorstehende Beschreibung einer bevorzugten Ausführungsform der Erfindung ist für Zwecke der Veranschaulichung der Beschreibung dargeboten worden. Sie soll weder erschöpfend sein, noch die Erfindung auf die speziell offenbarten Formen beschränken. Offensichtlich liegen zahlreiche Modifikationen und Variationen für Fachleute auf diesem Gebiet auf der Hand. Der Schutzumfang der Erfindung soll durch die nachstehenden Ansprüche definiert sein.

Patentansprüche

1. Integrierter Schaltkreis, welcher aufweist:
eine Mehrzahl von medienabhängigen Schnittstellen (**18-0** bis **18-7**; **28-8** bis **28-15**) für die Verbindung mit entsprechenden Kommunikationsmedien (**11-0** bis **11-7**; **21-8** bis **21-15**);
eine Schaltung (**10**; **20**), die mit der Mehrzahl von medienabhängigen Schnittstellen verbunden ist, und welche Übertragungs- und Empfangsfunktionen einer physikalischen Ebene ausführt, die Daten an die Mehrzahl von medienabhängigen Schnittstellen liefern, gekennzeichnet durch
eine medienunabhängige Schnittstelle (MIIA1; MIIB1; MIIC1; MIIA2; MIIB2; MIIC2), die mit dem Schaltkreis verbunden ist für den Anschluß der Mehrzahl von medienabhängigen Schnittstellen an eine Zugriffssteuerung (**30**; **31**; **33**; **35**; **36**; **37**) des Mediums der Datenverbindungsebene.

2. Integrierter Schaltkreis bzw. integrierter Repeater nach Anspruch 1, welcher aufweist:
eine Schnittstellensteuerlogik (**112**), einschließlich von Schnittstellensteuer- und Statusregistern (**108**) für die Mehrzahl von medienabhängigen Schnittstellen, welche Empfangs- und Sendefunktionen der physikalischen Ebene auf der Mehrzahl von medienabhängigen Schnittstellen für verschiedene Typen von Kommunikationsmedien verwaltet, und
eine Verwaltungsschnittstelle, die mit der Schnittstellensteuerlogik verbunden ist, und die auf eine Adresse reagiert, die an der Verwaltungsschnittstelle empfangen wird, um Lese- und Schreibzugriffe auf die Schnittstellensteuer- und Statusregister für die Mehrzahl der medienabhängigen Schnittstellen bereitzustellen.

3. Integrierter Schaltkreis nach Anspruch 2, welcher aufweist:
die Mehrzahl von medienabhängigen Schnittstellen für die Verbindung mit entsprechenden, die mit 100 BA-

SE-T geeigneten Kommunikationsmedien konform sind, und
die medienunabhängige Schnittstelle für die Verbindung der Mehrzahl von medienabhängigen Schnittstellen mit einer entsprechenden Zugriffssteuerung für Medien der Datenverbindungsebene, die mit 100 BASE-T konform bzw. kompatibel ist.

4. Integrierter Schaltkreis nach Anspruch 2 oder 3, wobei die Schnittstellensteuerungs- und Statusregister umfassen:
einen ersten Satz von Registern (**108**), welche gemeinsam verwendete Attribute der Mehrzahl von medienabhängigen Schnittstellen angeben, und
einen zweiten Satz von Registern (**108**), welche individuelle Attribute der Mehrzahl von medienabhängigen Schnittstellen angeben.

5. Integrierter Schaltkreis nach Anspruch 2 oder 4, wobei die Verwaltungsschnittstelle einen seriellen Anschluß für das Lesen und Beschreiben der Schnittstellensteuerungs- und Statusregister in Reaktion auf die Adresse enthält.

6. Integrierter Schaltkreis nach Anspruch 5, welcher eine Mehrzahl von Statusanschlüssen (Pins) (**608**) umfaßt, welche einen Zugriff auf ausgewählte Daten in den Schnittstellensteuerungs- und Statusregistern gewährt.

7. Integrierter Schaltkreis nach Anspruch 2 oder 3, wobei die Schnittstellensteuerungs- und Statusregister ein Medientypregister umfassen, welches einen aus einer Mehrzahl von Typen von Kommunikationsmedien für jede aus der Mehrzahl der medienabhängigen Schnittstellen anzeigt, und wobei die Schnittstellensteuerlogik Schaltkreise aufweist, die auf das Medientypregister ansprechen, welche die Mehrzahl von medienabhängigen Schnittstellen an die angezeigten Typen anpassen.

8. Integrierter Schaltkreis nach Anspruch 1, welcher zumindest eine zusätzliche medienunabhängige Schnittstelle aufweist, die mit der Schaltung verbunden ist, um die Mehrzahl von medienabhängigen Schnittstellen mit einer zusätzlichen Zugangssteuerung des Mediums der Datenverbindungsebene zu verbinden.

9. Integrierter Schaltkreis nach Anspruch 8, wobei die medienunabhängige Schnittstelle einen Satz von Ausgangsstiften (**361**) für den Empfang von Daten auf dem integrierten Schaltkreis aufweist, welche empfangene Daten der entsprechenden Zugriffssteuerung des Mediums der Datenverbindungsebene zuführen, und wobei die zusätzliche medienunabhängige Schnittstelle den Satz von Ausgangsstiften für Empfangsdaten mit der medienunabhängigen Schnittstelle gemeinsam verwendet, um empfangene Daten den Daten der Zugriffssteuerung für das Medium der Datenverbindungsebene zuzuführen.

10. Integrierter Schaltkreis nach Anspruch 1, einschließlich zumindest einer zusätzlichen medienunabhängigen Schnittstelle, die mit der Mehrzahl von medienabhängigen Schnittstellen verbunden ist, und welche die Schnittstellensteuerlogik mit der medienunabhängigen Schnittstelle gemeinsam verwendet.

11. Integrierter Schaltkreis nach Anspruch 10, wobei die medienunabhängige Schnittstelle einen Satz von Ausgangsstiften (**361**) für Empfangsdaten auf dem integrierten Schaltkreis aufweist, welche empfangene Daten einer externen Einrichtung zuführen, und wobei die zusätzliche medienunabhängige Schnittstelle den Satz von Ausgangsstiften für Empfangsdaten mit der medienunabhängigen Schnittstelle gemeinsam verwendet.

12. Integrierter Schaltkreis nach Anspruch 1 oder 3, einschließlich eines Erweiterungsanschlusses (**14**), der eine Schnittstelle für eine physikalische Ebene eines weiteren integrierten Schaltkreises bereitstellt.

13. Integrierter Schaltkreis nach Anspruch 12, wobei die Daten auf den medienabhängigen Schnittstellen mit einer ersten Taktrate (LSCLK) übertragen werden, und die Daten durch den Erweiterungsanschluß mit einer zweiten Taktrate (TCLK) übertragen werden, die schneller als die erste Taktrate ist.

14. Integrierter Schaltkreis nach Anspruch 13, wobei die zweite Taktrate das Zweifache der Frequenz der ersten Taktrate beträgt.

15. Integrierter Schaltkreis nach Anspruch 1 oder 3, einschließlich eines Erweiterungsanschlusses, der eine Schnittstelle zu einer physikalischen Ebene eines weiteren integrierten Schaltkreises bereitstellt, wobei der Erweiterungsanschluß aufweist:
eine Logik, um ein Signal, das eine Kollision innerhalb des integrierten Schaltkreises anzeigt, weiterzuleiten,

und um die Erfassung eines Empfangsfehlers innerhalb des integrierten Schaltkreiss an einer der Mehrzahl von medienabhängigen Schnittstellen durch den Erweiterungsanschluß dem anderen integrierten Schaltkreis anzuzeigen.

16. Integrierter Schaltkreis nach Anspruch 1, wobei die Mehrzahl von medienabhängigen Schnittstellen und die medienunabhängige Schnittstelle mit dem 100 BASE-T-Industriestandard konform sind.

17. Integrierter Schaltkreis nach Anspruch 1, welcher aufweist:
die Mehrzahl von medienabhängigen Schnittstellen für die Verbindung mit entsprechenden Kommunikationsmedien, welche mit 100 BASE-T konform sind,
eine Schnittstellensteuerlogik (**112**), die ein Medientypregister (**108**) aufweist, welches einen aus einem vorher spezifizierten Satz von Typen von Kommunikationsmedien, die mit 100 BASE-T konform sind, für jede aus der Mehrzahl medienabhängiger Schnittstellen spezifiziert, und welche Empfangs- und Sendefunktionen der physikalischen Ebene auf der Mehrzahl von medienabhängigen Schnittstellen für spezifizierte Typen von Kommunikationsmedien verwaltet, und
eine Verwaltungsschnittstelle, die mit der Schnittstellensteuerlogik verbunden ist, um einen Zugriff auf das Medientypregister zu gewähren, um die verschiedenen Typen von Kommunikationsmedien für die Mehrzahl von medienabhängigen Schnittstellen zu spezifizieren.

18. Integrierter Schaltkreis nach Anspruch 17, wobei die Verwaltungsschnittstelle auf eine Adresse, die an der Verwaltungsschnittstelle empfangen wurde, in der Weise anspricht, daß sie Zugriff auf das Medientypregister gewährt.

19. Integrierter Schaltkreis nach Anspruch 18, wobei die Verwaltungsschnittstelle einen seriellen Anschluß für das Schreiben des Medientypregisters in Reaktion auf die Adresse aufweist.

20. Integrierter Schaltkreis nach Anspruch 17, wobei die Schnittstellensteuerlogik Schaltkreise aufweist, die auf das Medientypregister in der Weise ansprechen, daß sie die Mehrzahl von medienabhängigen Schnittstellen an die spezifizierten Typen anpaßt.

21. Integrierter Schaltkreis nach Anspruch 1, welcher aufweist:
den Schaltkreis (die Repeaterschaltung), der mit der Mehrzahl von medienabhängigen Schnittstellen verbunden ist und der Übertragungs- und Empfangsfunktionen einer physikalischen Ebene ausführt, die Daten an die Mehrzahl von medienabhängigen Schnittstellen liefert, einschließlich der Erfassung von Empfangsfehlern und der Erfassung von Kollisionen, und
einen Ennreiterungsanschluß (**14**), der mit dem Schaltkreis verbunden ist, und welcher eine Schnittstelle einer physikalischen Ebene mit einem anderen integrierten Schaltkreis bereitstellt, einschließlich einer Logik zum Kommunizieren der Erfassung von Kollisionen und der Erfassung von Empfangsfehlern an den anderen integrierten Schaltkreis, und
wobei der Erweiterungsanschluß mit einer Taktrate (TCLK) arbeitet, die schneller als die Taktrate (LSCLK) der medienabhängigen Schnittstellen für das Empfangen oder Senden von Daten arbeitet.

22. Integrierter Schaltkreis nach Anspruch 21, wobei die Taktrate des Erweiterungsanschlusses für das Senden und Empfangen von Daten das Zweifache der Taktrate der Mehrzahl von medienabhängigen Schnittstellen zum Empfangen und Senden von Daten beträgt.

23. Integrierter Schaltkreis nach Anspruch 21, wobei die Mehrzahl medienabhängiger Schnittstellen mit dem Industriestandard 100 BASE-T konform ist.

24. Integrierter Schaltkreis nach Anspruch 17 oder 21, welcher aufweist: eine medienunabhängige Schnittstelle, die mit dem Schaltkreis verbunden ist für den Anschluß der Mehrzahl von medienabhängigen Schnittstellen an eine entsprechende Zugriffssteuerung der Medien der Datenverbindungsebene.

25. Integrierter Schaltkreis nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der integrierte Schaltkreis einen integrierten Repeaterschaltkreis aufweist und der Schalkreis eine Repeaterschaltung aufweist, welche Repeaterfunktionen einer physikalischen Ebene ausführt.

Es folgen 8 Blatt Zeichnungen

Anhängende Zeichnungen

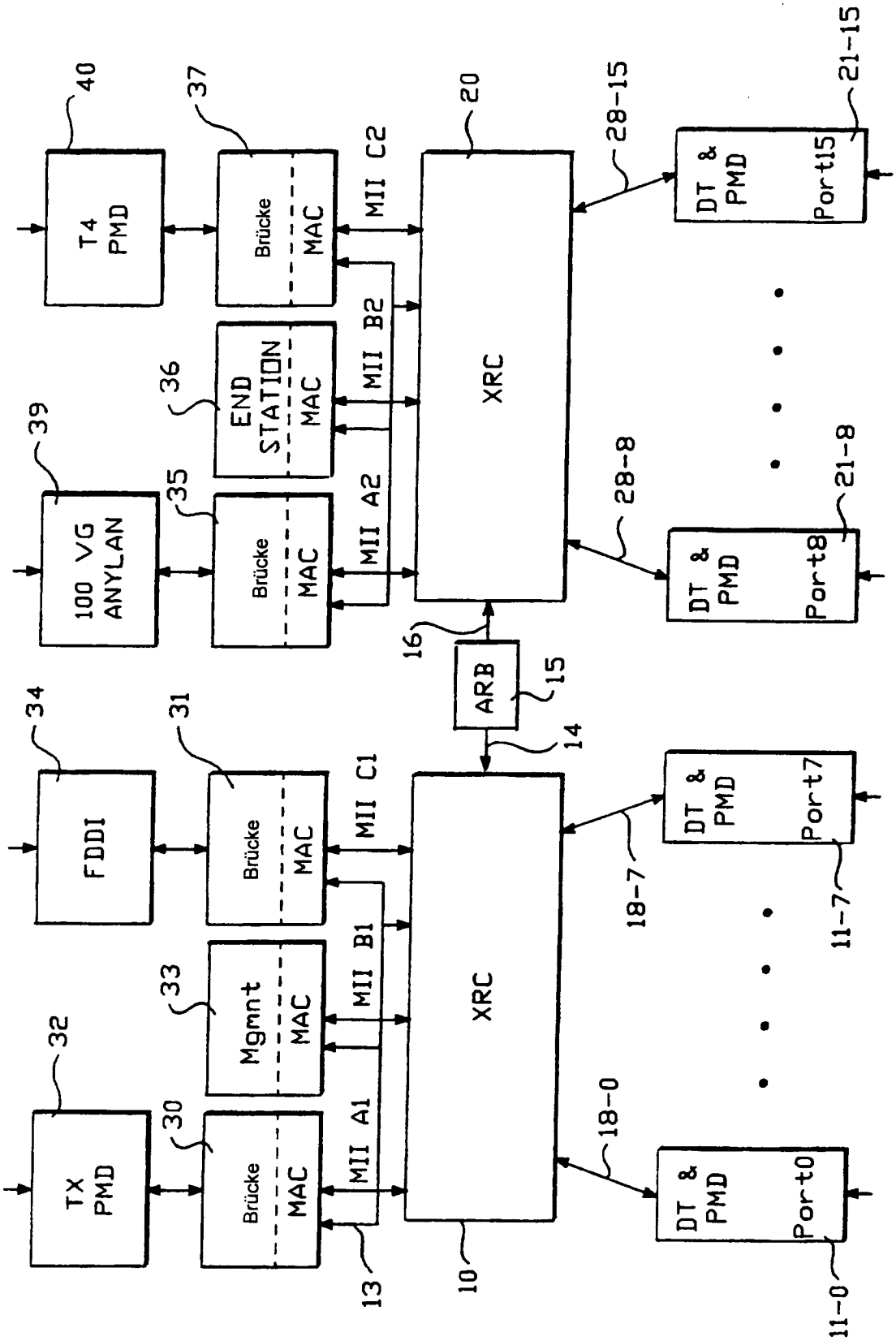


FIG. 1

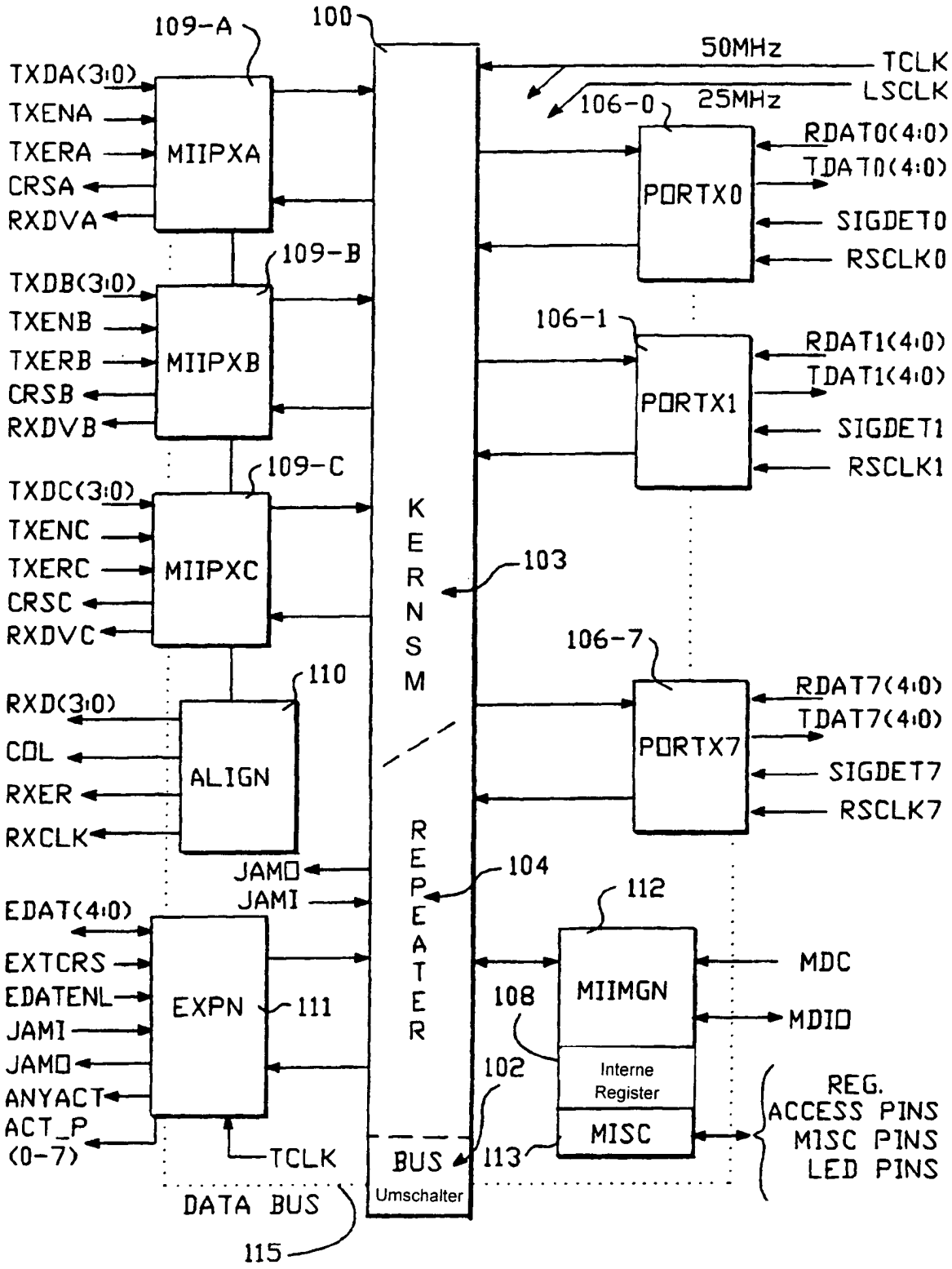

109-A
100
50MHz
TCLK
LSCLK
25MHz
106-0
TXDA(3:0)
TXENA
TXERA
CRSA
RXDVA
MIIPXA
RDAT0(4:0)
TDAT0(4:0)
PORTX0
SIGDET0
RSCLK0
109-B
TXDB(3:0)
TXENB
TXERB
CRSB
RXDVB
MIIPXB
106-1
RDAT1(4:0)
TDAT1(4:0)
PORTX1
SIGDET1
RSCLK1
109-C
TXDC(3:0)
TXENC
TXERC
CRSC
RXDVC
MIIPXC
KERNSM
103
106-7
RDAT7(4:0)
TDAT7(4:0)
PORTX7
SIGDET7
RSCLK7
110
RXD(3:0)
COL
RXER
RXCLK
ALIGN
REPEATER
JAMO
JAMI
104
112
EDAT(4:0)
EXTCRS
EDATENL
JAMI
JAMO
ANYACT
ACT_P
(0-7)
EXPN
111
MIIMGN
MDC
MDIO
108
Interne
Register
MISC
102
113
REG.
ACCESS PINS
MISC PINS
LED PINS
TCLK
BUS
Umschalter
DATA BUS
115

FIG.2

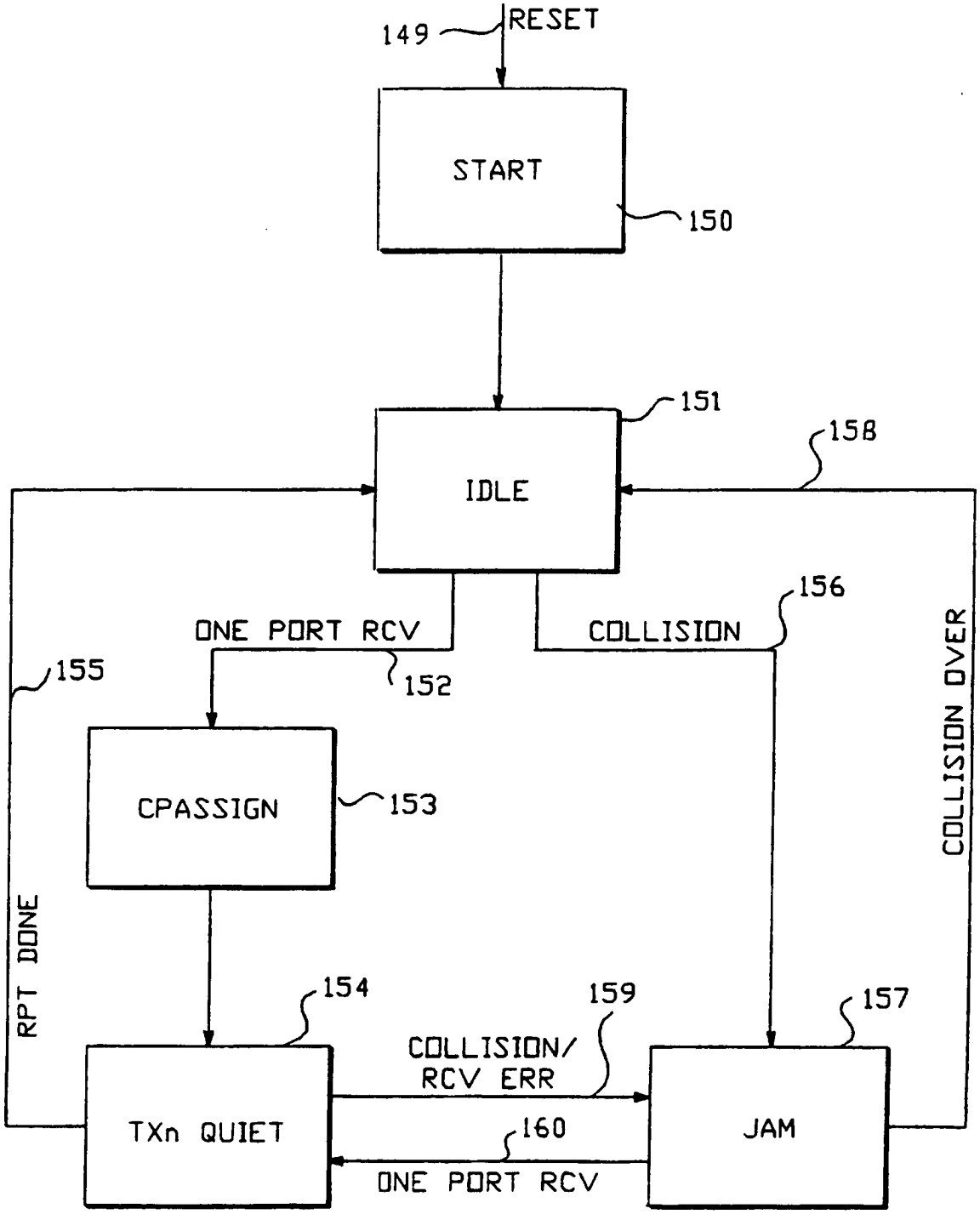

149
RESET
START
150
151
158
IDLE
ONE PORT RCV
152
COLLISION
156
155
CPASSIGN
153
COLLISION OVER
RPT DONE
154
159
157
COLLISION/
RCV ERR
TXn QUIET
160
ONE PORT RCV
JAM

FIG.3

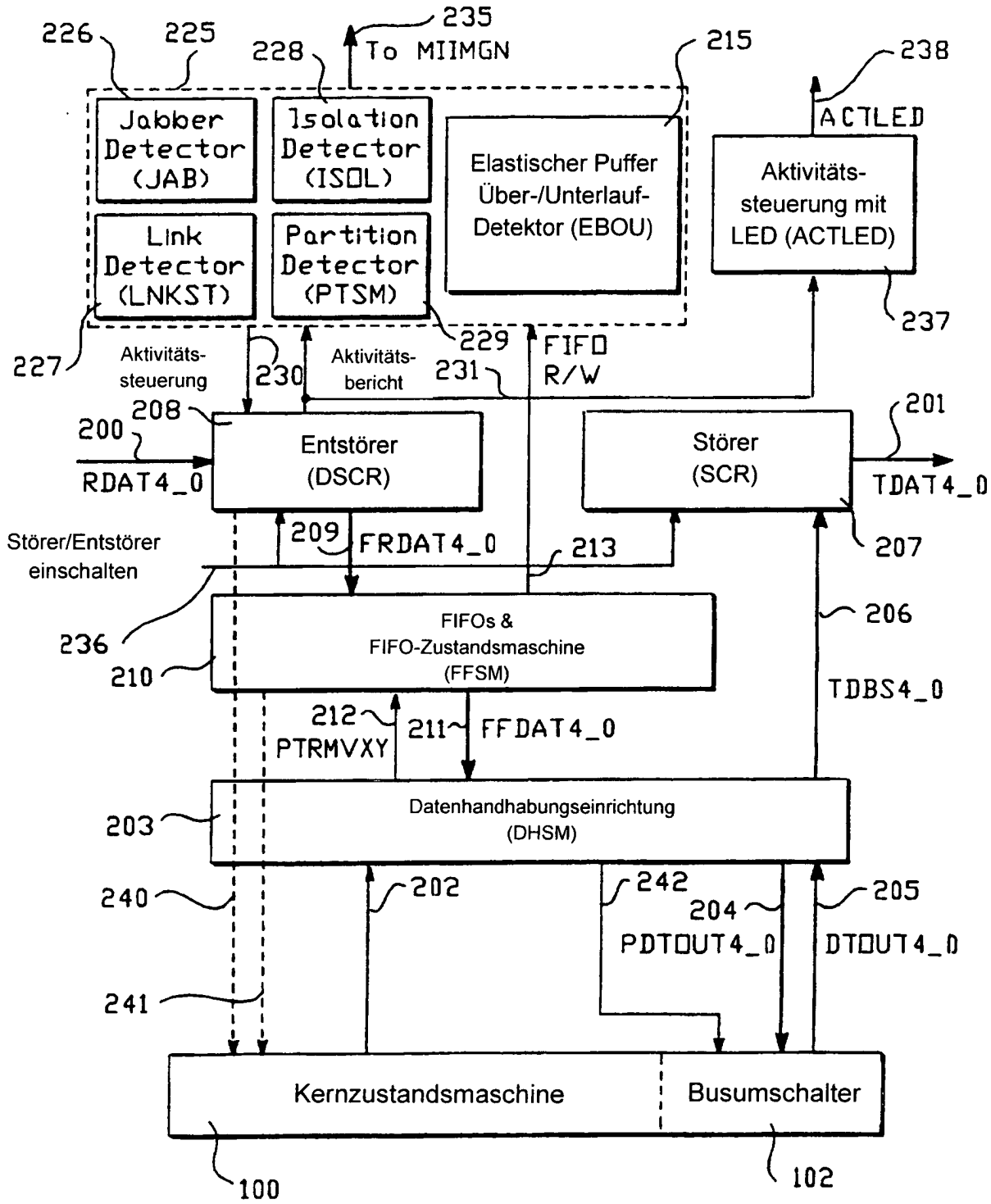

226
225
228
235
To MIIMGN
215
238
ACTLED
Jabber Detector (JAB)
Isolation Detector (ISOL)
Elastischer Puffer Über-/Unterlauf-Detektor (EBOU)
Aktivitäts-steuerung mit LED (ACTLED)
Link Detector (LNKST)
Partition Detector (PTSM)
237
227
Aktivitäts-steuerung
230
Aktivitäts-bericht
229
231
FIFO R/W
208
200
RDAT4_0
Entstörer (DSCR)
Störer (SCR)
201
TDAT4_0
207
Störer/Entstörer einschalten
209
FRDAT4_0
213
236
206
210
FIFOs & FIFO-Zustandsmaschine (FFSM)
TDBS4_0
212
PTRMVXY
211
FFDAT4_0
203
Datenhandhabungseinrichtung (DHSM)
240
202
242
204
205
PDTOUT4_0
DTOUT4_0
241
Kernzustandsmaschine
Busumschalter
100
102

FIG.4

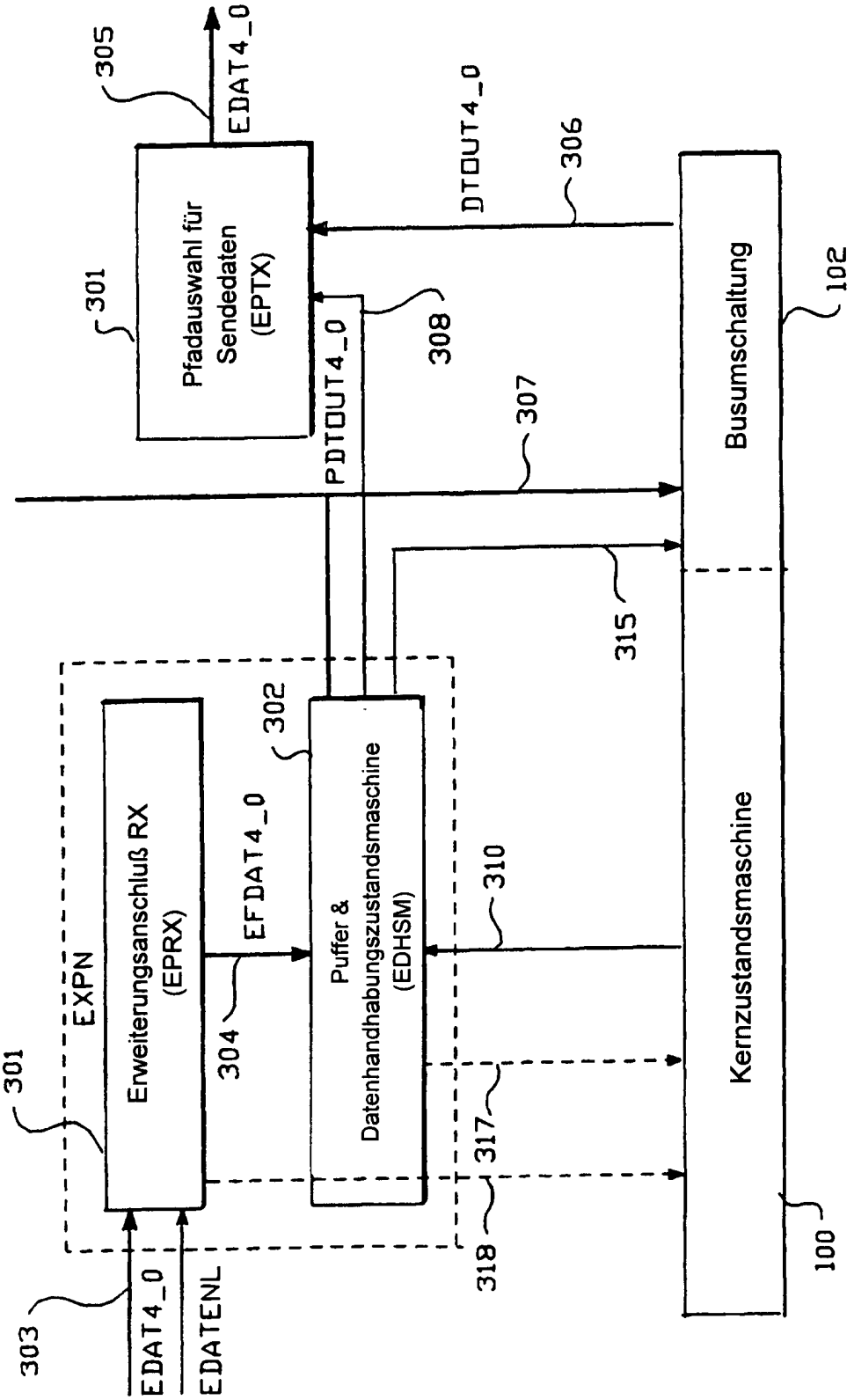

305
EDAT4_0
DTOUT4_0
306
Pfadauswahl für Sendedaten (EPTX)
301
PDTOUT4_0
308
307
Busumschaltung
102
315
302
EFDAT4_0
Puffer & Datenhandhabungszustandsmaschine (EDHSM)
310
EXPN
Erweiterungsanschluß RX (EPRX)
304
301
317
Kernzustandsmaschine
318
100
303
EDAT4_0
EDATENL

FIG.5

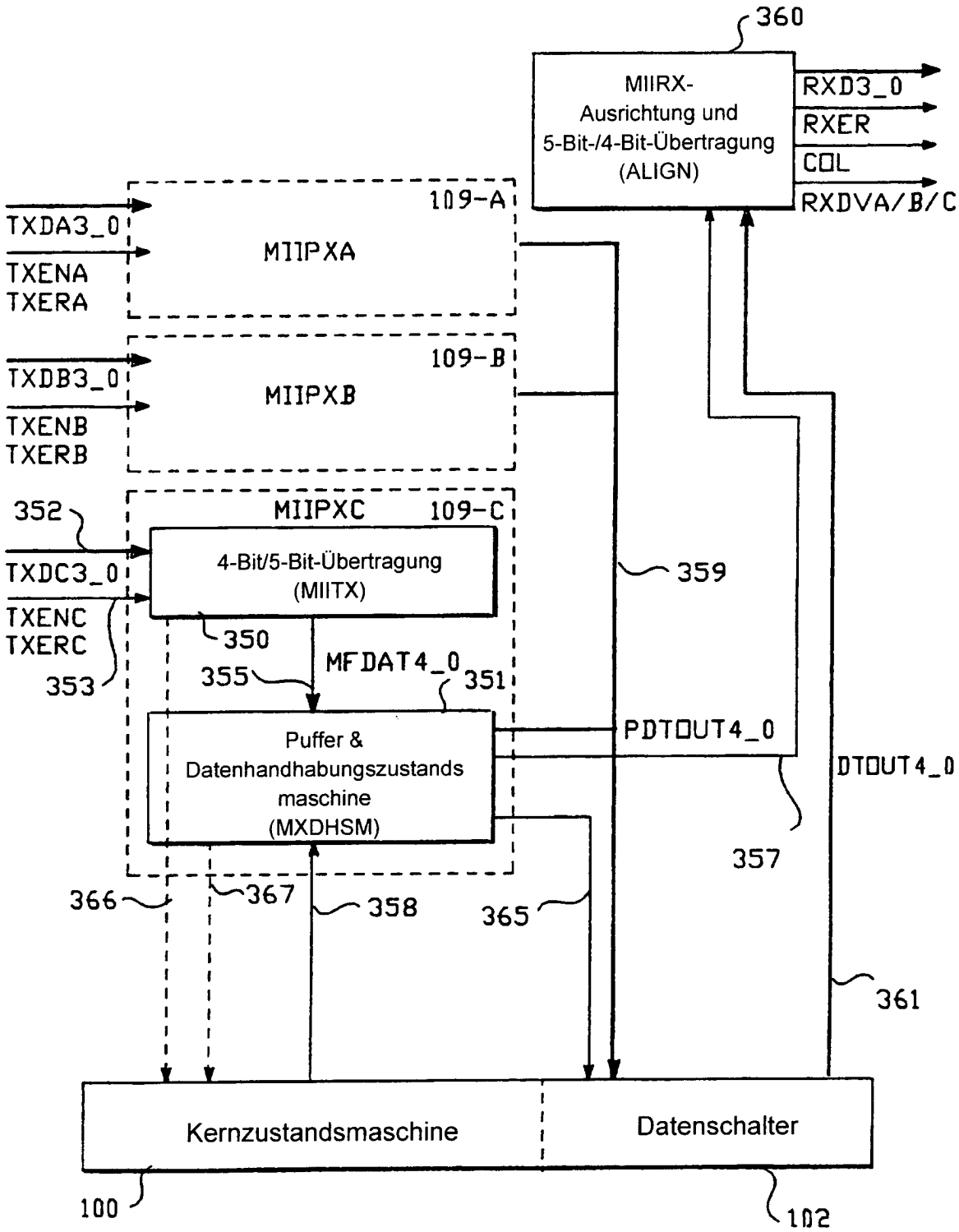

360
MIIRX-
Ausrichtung und
5-Bit-/4-Bit-Übertragung
(ALIGN)
RXD3_0
RXER
COL
RXDVA/B/C
109-A
TXDA3_0
TXENA
TXERA
MIIPXA
109-B
TXDB3_0
TXENB
TXERB
MIIPXB
352
MIIPXC
109-C
TXDC3_0
TXENC
TXERC
353
4-Bit/5-Bit-Übertragung
(MIITX)
350
359
355
MFDAT4_0
351
Puffer &
Datenhandhabungszustands
maschine
(MXDHSM)
PDTOUT4_0
DTOUT4_0
357
366
367
358
365
361
Kernzustandsmaschine
Datenschalter
100
102

FIG.6

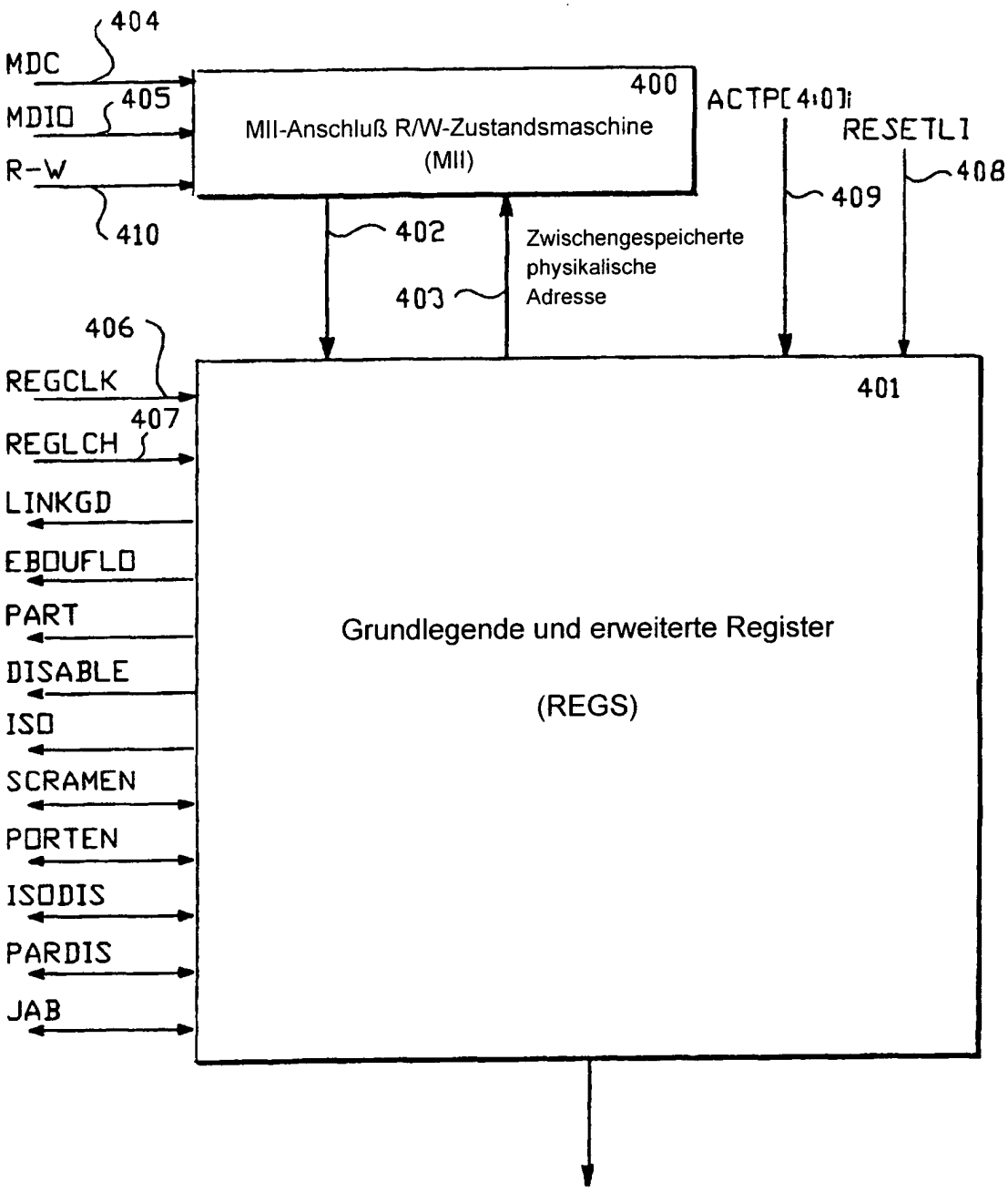

404
MDC
405
MDIO
R-W
410
400
MII-Anschluß R/W-Zustandsmaschine
(MII)
ACTPE[4:0]i
RESETL1
409
408
402
403
Zwischengespeicherte
physikalische
Adresse
406
REGCLK
407
REGLCH
LINKGD
EBOUFLO
PART
DISABLE
ISO
SCRAMEN
PORTEN
ISODIS
PARDIS
JAB
401
Grundlegende und erweiterte Register
(REGS)

FIG.7

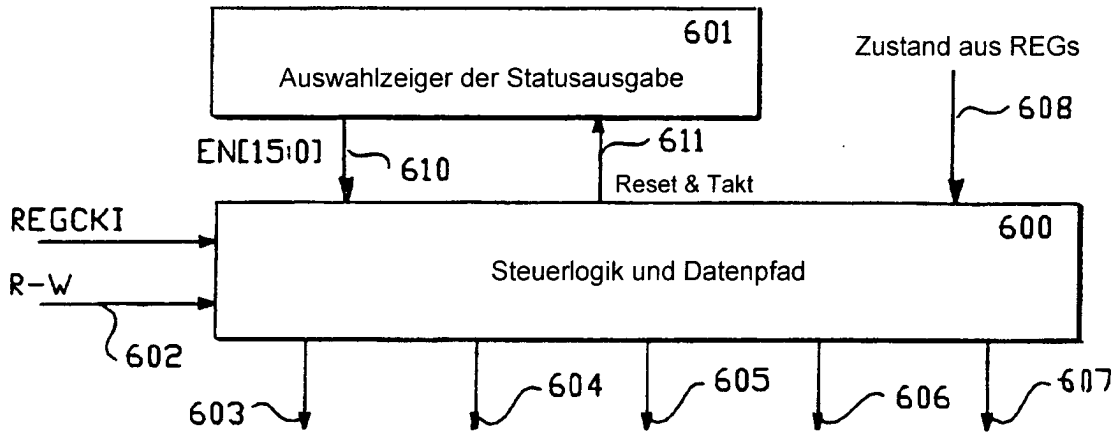

601
Auswahlzeiger der Statusausgabe
Zustand aus REGs
608
EN[15:0]
610
611
Reset & Takt
REGCKI
R-W
602
600
Steuerlogik und Datenpfad
603
604
605
606
607

FIG.8

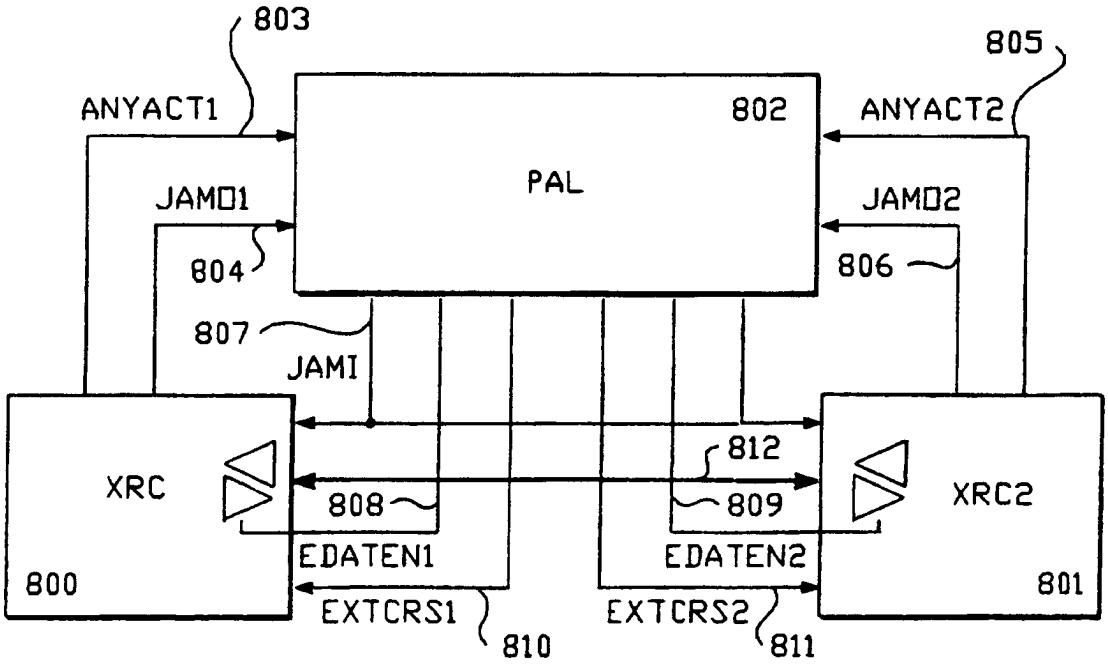

803
805
ANYACT1
802
ANYACT2
PAL
JAM01
JAM02
804
806
807
JAMI
812
XRC
808
809
XRC2
EDATEN1
EDATEN2
800
801
EXTCRS1
EXTCRS2
810
811

FIG.9