

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2018-509053

(P2018-509053A)

(43) 公表日 平成30年3月29日(2018.3.29)

(51) Int.Cl.

HO3H 19/00 (2006.01)

F 1

HO3H 19/00

テーマコード(参考)

5 J O 2 3

審査請求 未請求 予備審査請求 有 (全 25 頁)

(21) 出願番号 特願2017-540095 (P2017-540095)
 (86) (22) 出願日 平成27年12月29日 (2015.12.29)
 (85) 翻訳文提出日 平成29年7月28日 (2017.7.28)
 (86) 國際出願番号 PCT/US2015/067854
 (87) 國際公開番号 WO2016/122815
 (87) 國際公開日 平成28年8月4日 (2016.8.4)
 (31) 優先権主張番号 14/610,888
 (32) 優先日 平成27年1月30日 (2015.1.30)
 (33) 優先権主張国 米国(US)

(71) 出願人 595020643
 クアアルコム・インコーポレイテッド
 Q U A L C O M M I N C O R P O R A T
 E D
 アメリカ合衆国、カリフォルニア州 92
 121-1714、サン・ディエゴ、モア
 ハウス・ドライブ 5775
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100158805
 弁理士 井関 守三
 (74) 代理人 100112807
 弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】スイッチング共振器フィルタ回路および方法

(57) 【要約】

本開示はスイッチング共振フィルタ回路および方法を含む。一実施形態において回路は3つ(3)または4つの(4)素子PIネットワークに構成された複数の共振スイッチング回路を含む。一実施形態において、ネットワークが望ましくない信号周波数を減衰し、キャリア周波数を通過させるように望ましくない信号周波数が2つの共振スイッチング回路に印加されRF信号のキャリア周波数が他の2つの共振スイッチングネットワークに印加される。他の実施形態において、共振スイッチング回路は望ましくない信号が減衰することができるようピークインピーダンスをシフトするように構成されることができる。

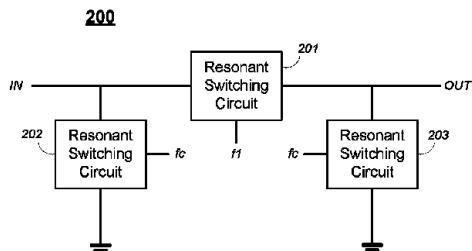


Fig. 2

【特許請求の範囲】**【請求項 1】**

R F 信号を受信するために低雑音増幅器の第 1 の出力端子に結合された第 1 の端子を有する第 1 の共振スイッチング回路と、

前記低雑音増幅器の前記第 1 の出力端子に結合された第 1 の端子を有する第 2 の共振スイッチング回路と、

前記第 1 の共振スイッチング回路の第 2 の端子に結合された第 1 の端子を有する第 3 の共振スイッチング回路と、

を備え、

前記第 1 の共振スイッチング回路は前記 R F 信号のキャリア周波数で低いインピーダンスを生成し、第 1 の周波数で高いインピーダンスを生成するように構成され、前記第 2 の共振スイッチング回路と前記第 3 の共振スイッチング回路は前記 R F 信号の前記キャリア周波数で高いインピーダンスを生成し、前記第 1 の周波数で低いインピーダンスを生成するように構成される、回路。

【請求項 2】

前記第 1 の共振スイッチング回路は前記 R F 信号の前記キャリア周波数で前記低いインピーダンスを生成し、前記第 1 の周波数で前記高いインピーダンスを生成するために前記第 1 の周波数で駆動され、前記第 2 の共振スイッチング回路と前記第 3 の共振スイッチング回路は前記 R F 信号の前記キャリア周波数で前記高いインピーダンスを生成し、前記第 1 の周波数で前記低いインピーダンスを生成するために前記キャリア周波数で駆動される、請求項 1 の回路。

【請求項 3】

前記第 1 の共振スイッチング回路は第 1 の局部発振器に結合され、前記第 2 の共振スイッチング回路と前記第 3 の共振スイッチング回路は第 2 の局部発振器に結合され、前記第 1 の局部発振器と前記第 2 の局部発振器は同じ集積回路上にある、請求項 2 の回路。

【請求項 4】

前記第 1 の共振スイッチング回路、前記第 2 の共振スイッチング回路および前記第 3 の共振スイッチング回路は M パス回路である、請求項 1 の回路。

【請求項 5】

前記第 1 の共振スイッチング回路、前記第 2 の共振スイッチング回路及び前記第 3 の共振スイッチング回路は 4 つの位相のずれた 25 パーセントデューティサイクル信号により駆動される、請求項 4 の回路。

【請求項 6】

前記第 1 の共振スイッチング回路、前記第 2 の共振スイッチング回路および前記第 3 の共振スイッチング回路は差動同相 (I) 信号および差動直交 (Q) 信号により駆動される、請求項 5 の回路。

【請求項 7】

前記 M パス回路は同相スイッチドキャパシタ回路および直交スイッチドキャパシタ回路を備え、前記同相スイッチドキャパシタ回路は第 1 のトランスクンダクタンス回路により前記直交スイッチドキャパシタ回路に選択的に結合され、前記直交スイッチドキャパシタ回路は第 2 のトランスクンダクタンス回路により前記同相スイッチドキャパシタ回路に選択的に結合される、請求項 4 の回路。

【請求項 8】

前記低雑音増幅器は前記第 2 の共振スイッチング回路の第 2 の端子に結合された第 2 の出力端子を備え、前記回路はさらに、前記低雑音増幅器の前記第 2 の出力端子に結合された第 1 の端子と、前記第 3 の共振スイッチング回路の第 2 の端子に結合された第 2 の端子を有する第 4 の共振スイッチング回路をさらに備える、請求項 1 の回路。

【請求項 9】

前記第 1 の共振スイッチング回路と前記第 4 の共振スイッチング回路は前記第 1 の周波数で駆動され、前記第 2 の共振スイッチング回路と前記第 3 の共振スイッチング回路は前

10

20

30

40

50

記キャリア周波数で駆動される、請求項 8 の回路。

【請求項 10】

前記第 1 の周波数は前記キャリア周波数に隣接している、請求項 1 の回路。

【請求項 11】

前記第 1 の周波数はジャマー信号に対応する、請求項 1 の回路。

【請求項 12】

前記ジャマー信号に対応する前記第 1 の周波数は同じ回路基板上の局部発振器により発生される、請求項 11 の回路。

【請求項 13】

前記共振スイッチング回路の 1 つまたは複数はスイッチドキャパシタ回路を備える、請求項 1 の回路。 10

【請求項 14】

前記共振スイッチング回路の 1 つまたは複数はさらに異なる周波数にピークインピーダンスを再構成するためにスイッチドキャパシタ回路内のキャパシタを選択的に駆動するトランスコンダクタンス (g m) 回路をさらに備える、請求項 13 の回路。

【請求項 15】

前記共振スイッチング回路の 1 つまたは複数は、
差動同相信号を受信する第 1 の二重平衡スイッチドキャパシタ回路と、
差動直交信号を受信する第 2 の二重平衡スイッチドキャパシタ回路と、
入力および出力を有する第 1 のトランスコンダクタンス回路と、ここにおいて、前記出力は前記第 2 の二重平衡スイッチドキャパシタ回路に結合される。 20

入力と出力を有する第 2 のトランスコンダクタンス回路と、ここにおいて、前記出力は前記第 1 の二重平衡スイッチドキャパシタ回路に結合される、

ここにおいて、駆動周波数より上および下でピークインピーダンスを選択的にシフトするため、前記第 1 のトランスコンダクタンス回路の前記入力は前記第 1 の二重平衡スイッチドキャパシタ回路と前記第 2 のトランスコンダクタンス回路の前記出力に選択的に結合され、前記第 2 のトランスコンダクタンス回路の前記入力は前記第 2 の二重平衡スイッチドキャパシタ回路と前記第 1 のトランスコンダクタンス回路の前記出力に選択的に結合される、請求項 1 の回路。

【請求項 16】

前記第 1 の共振回路の第 2 の端子にフィルタされた信号を生成するために第 1 の共振スイッチング回路の第 1 の端子上の信号を受信することと、ここにおいて、前記信号は第 1 の周波数と第 2 の周波数を備える、

第 2 の共振スイッチング回路の第 1 の端子上で前記信号を受信することと、

第 3 の共振スイッチング回路の第 1 の端子上で前記フィルタされた信号を受信することと、ここにおいて、前記第 3 の共振スイッチング回路の前記第 1 の端子は前記第 1 の共振スイッチング回路の前記第 2 の端子に結合される、

ここにおいて、前記第 1 の共振スイッチング回路は前記第 1 の周波数で低いインピーダンスを生成し、前記第 2 の周波数で高いインピーダンスを生成するように構成され、前記第 2 の共振スイッチング回路と前記第 3 の共振スイッチング回路は前記第 1 の周波数で高いインピーダンスを生成し、前記第 2 の周波数で低いインピーダンスを生成するように構成される、方法。 40

【請求項 17】

前記信号は差動信号であり、前記方法はさらに前記第 3 の共振スイッチング回路の第 2 の端子と第 4 の共振スイッチング回路の第 2 の端子上の前記フィルタされた信号の差動成分を生成するために前記第 4 の共振スイッチング回路の第 1 の端子上と前記第 2 の共振スイッチング回路の第 2 の端子上の前記信号の差動成分を受信することをさらに備える、請求項 16 の方法。

【請求項 18】

前記第 2 の周波数で前記第 1 の共振スイッチング回路を駆動し、前記第 1 の周波数で前

記第2の共振スイッチング回路と前記第3の共振スイッチング回路を駆動することをさらに備える、請求項16の方法。

【請求項19】

前記第1の共振スイッチング回路のピークインピーダンスを前記第2の周波数にシフトし、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路のピークインピーダンスを前記第1の周波数にシフトすることをさらに備える、請求項16の方法。

【請求項20】

差動同相信号を受信する第1のスイッチドキャパシタ回路と、
差動直交信号を受信する第2のスイッチドキャパシタ回路と、
入力と出力を有する第1のトランスコンダクタンス回路と、ここにおいて、前記出力は
前記直交スイッチドキャパシタ回路に結合される、
10

入力と出力を有する第2のトランスコンダクタンス回路と、ここにおいて、前記出力は
前記同相スイッチドキャパシタ回路に結合される、

ここにおいて、駆動周波数の上または下でピークインピーダンスを選択的にシフトするために、前記第1のトランスコンダクタンス回路の前記入力は前記同相スイッチドキャパシタ回路と前記第2のトランスコンダクタンス回路の前記出力に選択的に結合され、前記第2のトランスコンダクタンス回路の前記入力は前記直交スイッチドキャパシタ回路と前記第1のトランスコンダクタンス回路の前記出力に選択的に結合される、
とを備えた回路。

【発明の詳細な説明】

【関連出願への相互参照】

【0001】

[0001]本願は、2015年1月30日に出願された米国特許出願番号第14/610,888号に対する優先権を主張し、その内容は、あらゆる目的のためにその全文が参照により本明細書に組み込まれている。

【背景技術】

【0002】

[0002]本開示は電子システムおよび方法に関し、特に、スイッチング共振器フィルタ回路および方法に関する。

【0003】

[0003]フィルタ回路は広範囲の電子アプリケーションに使用される。フィルタ回路は典型的に他の周波数がフィルタにより減衰される間に信号のいくつかの周波数成分がフィルタ通過可能にするために信号経路内のステージとして用いられる。1つの一般的な例示フィルタは図1に示されるLRCフィルタである。LRCフィルタはインダクタL、抵抗R、およびキャパシタCを含む。LRCフィルタはバンドパスフィルタとして使用することができる。この場合、「通過帯域(pass band)」内の周波数のレンジは、その通過帯域より上および下の周波数が減衰されると同時に通過されることができる。通過帯域は典型的に「中心周波数」近辺に中心があり、それはLRC回路の場合、 $f_0 = 1 / \sqrt{LC}$ (LC)である。実用的なインプリメンテーションでは、通過帯域のエッジは減衰が3dBに増加する中心周波数より上または下の周波数に従って設定される。

【0004】

[0004]フィルタはしばしば「品質係数」または「Q」の観点から特徴づけられる。品質係数は中心周波数に対する共振器の帯域幅を記載する(例えば、 $Q = f_0 / \Delta f$ 、ここで、 f_0 はヘルツにおける中心周波数であり、 Δf はフィルタの通過帯域(または帯域幅)である。たとえば、図1における並列LRCフィルタの場合、品質係数は $Q = R * \sqrt{LC}$ (C/L)である。この場合Rを増加させることはQを増加させる。しかしながら、抵抗のような受動コンポーネントを用いて高いQを達成する実用的なアプリケーションにおいては、大きな回路面積、高い損失および低減された回路効率を生じるであろう。高品質係数回路は、所望の周波数成分に周波数が近い可能性がある他の望ましくない周波数成分を減衰させながら所望の周波数成分を通過させることが望ましい。非常に高い品質係数フ

20

30

40

50

ィルタを用いて一般的な L、R、および C フィルタリングに対する代替手段を実現することは利点がある。

【発明の概要】

【0005】

[0005]本開示はスイッチング共振器フィルタ回路および方法を含む。一実施形態において、回路は 3 つの(3)または 4 つの(4)素子 P I ネットワークに構成された複数の共振スイッチング回路を含む。一実施形態において、ネットワークが望ましくない信号周波数を減衰しキャリア周波数を通過するように、望ましくない信号周波数が 2 つの共振スイッチング回路に印加され R F 信号のキャリア周波数が他の 2 つの共振スイッチングネットワークに印加される。他の実施形態において、共振スイッチング回路は、望ましくない信号が減衰される能够性ができるようにピークインピーダンスをシフトするように構成される能够性ができる。

10

【0006】

[0006]以下の詳細な説明および添付の図面は、本開示の性質および利点のより良い理解を提供する。

【図面の簡単な説明】

【0007】

【図 1】[0007]図 1 は典型的な L R C フィルタを示す。

【図 2】[0008]図 2 は一実施形態に従うスイッチング共振フィルタを例示する。

【図 3 A】[0009]図 3 A は一実施形態に従う共振スイッチング回路におけるインピーダンスシフトを例示する。

20

【図 3 B】[0010]図 3 B は一実施形態に従う異なる周波数を用いた共振スイッチング回路におけるインピーダンスシフトを例示する。

【図 4】[0011]図 4 は他の実施形態に従うスイッチング共振フィルタを例示する。

【図 5】[0012]図 5 は一実施形態に従う例示 M パススイッチング共振フィルタを例示する。

【図 6】[0013]図 6 は、一実施形態に従う例示共振スイッチング回路を例示する。

【図 7】[0014]図 7 は、他の実施形態に従う例示共振スイッチング回路を例示する。

【図 8】[0015]図 8 は、他の実施形態に従う再構成可能な共振スイッチング回路を例示する。

30

【図 9】[0016]図 9 は一実施形態に従う再構成可能な共振スイッチング回路に関するピークインピーダンスのシフトを例示する。

【図 10】[0017]図 10 は他の実施形態に従うスイッチング共振フィルタを含む通信チャネルを例示する。

【発明の詳細な説明】

【0008】

[0018]本開示はスイッチングフィルタ回路および方法に関する。以下の説明では、説明の目的のために、多数の例および特定の詳細が、本開示についての完全な理解を提供するために記載される。しかしながら、特許請求の範囲において表される本開示が、単独であるいは以下に説明される他の特徴との組み合わせにおいて、これらの例における特徴の一部またはすべてを含むことができ、また、ここに説明される特徴および概念の修正および同等物をさらに含むことは、当業者にとって明らかであろう。

40

【0009】

[0019]図 2 は一実施形態に従うスイッチング共振フィルタを例示する。本開示の特徴および利点は入力信号をフィルタし、フィルタされた出力信号を提供するための共振スイッチング回路の構成を含む。フィルタ 200 は、入力信号を受信するためにフィルタ入力端子 I N に結合された第 1 の端子を有する第 1 の共振スイッチング回路 201 と、第 1 の入力端子 I N に結合された第 1 の端子を有する第 2 の共振スイッチング回路 202 と、および第 1 の共振スイッチング回路 201 の第 2 の端子に結合された第 1 の端子を有する第 3 の共振スイッチング回路 203 を含む。この例において、第 1 のスイッチング共振回路 2

50

01の第2の端子はフィルタ出力端子OUTであり、第2および第3の共振スイッチング回路202および203の第2の端子はグラウンドに結合される。図2に示される構成は時々3つの(3)素子PIネットワークと呼ばれる。ここに記載されたスイッチング共振回路は種々の方法でインプリメントすることができる。いくつかの共振スイッチング回路は、以下により詳細に記載されるようにインピーダンスシフトを実現するために、例えば、1/Nのデューティサイクルを有したNのマルチフェーズクロックにより駆動することができ、以下に記載するようにマルチパススイッチドキャパシタを形成するためのキャパシタを含むことができる。いくつかの例示実施形態において、共振スイッチング回路は以下に例示されるようにMパス回路であり得る。

【0010】

10

[0020]図2に示されるようにおよび以下により詳細に記載されるように、本開示の実施形態は、所望の周波数成分を通過させ、望ましくない周波数成分を減衰するインピーダンスシフトを実現するために異なる周波数信号で異なる共振スイッチング回路を駆動することができる。図3Aは一実施形態に従う共振スイッチング回路におけるインピーダンスシフトを例示する。共振スイッチング回路は、ある低周波数特性を提示することができる、例えばキャパシタのような周波数選択性コンポーネントを含むことができる。例えば、キャパシタはゼロ周波数(例えば、DCオープン回路)において高インピーダンスを有することができ、インピーダンスは301で示されるように周波数が増大するにつれ降下することができる。インピーダンス特性は、例えば、より高い周波数にシフトされた低周波数インピーダンス特性を生じる共振スイッチング回路により301における低周波数から302におけるより高い周波数、 f_c にシフトされることができる。例えば、キャパシタの場合、インピーダンスは $1/jC$ に相当する。たとえば、インピーダンスがより高い周波数、 f_c にシフトされると、Qは f_c/f になる、ここで、 f_c は非常に高い周波数であり、 f はDCでシフトされない3dBポイント(それは非常に小さい)により設定され、非常に高いQフィルタを生じる。

20

【0011】

[0021]上記インピーダンスシフトの例示アプリケーションが図2に示される。図2において、共振スイッチング回路201は望ましくない周波数 f_1 で共振回路201を駆動することにより望ましくない周波数 f_1 で高いインピーダンスを生成し、望ましい周波数 f_c で低いインピーダンスを生成するように構成することができる。したがって、共振スイッチング回路201の入力インピーダンスのピークは周波数 f_1 にシフトされ、ここで、 f_1 における望ましくない周波数成分は高いインピーダンスを経験し、 f_1 から離れた望ましい周波数成分 f_c は低いインピーダンスを経験する。図3Bは311において周波数 f_1 で駆動されるときの共振スイッチング回路201の入力インピーダンスを例示する。周波数 f_1 においてピークインピーダンスは301におけるDCから311における f_1 にシフトされるが周波数 f_c においてインピーダンスは降下している。

30

【0012】

[0022]同様に、共振スイッチング回路202および203は所望の周波数、 f_c でこれらの共振回路(202および203)を駆動することにより望ましくない周波数において低いインピーダンスを生成し、望ましい周波数 f_c において高いインピーダンスを生成するように構成することができる。図3Bは310において周波数 f_c により駆動されるときの共振スイッチング回路202および203のピークインピーダンスを例示する。この場合ピークインピーダンスは301におけるDCから310における f_c にシフトされるが周波数 f_1 においてインピーダンスは降下している。したがって、所望の周波数 f_c は共振スイッチング回路201の両端で低いインピーダンスを経験し、共振スイッチング回路202および203の両端で高いインピーダンスを経験するので、 f_c 附近の所望の周波数成分の減衰は低く維持されることができる。逆に、望ましくない周波数 f_1 は共振スイッチング回路201の両端で高いインピーダンスを経験し、共振スイッチング回路202および203の両端で低いインピーダンスを経験するので、望ましくない周波数成分 f_1 の減衰は高くなり得、それによりフィルタを通過される信号から望ましくないスペク

40

50

ト成分を低減する。

【0013】

[0023] 上述した技術の1つの例示アプリケーションはジャマー信号(jammer signals)の消去である。一実施形態において、ジャマー信号は同じ集積回路上の他の回路(例えば、周波数 f_1 で動作する局部発振器)により生成され、ジャマー信号は、所望の信号(周波数 f_c で動作する他の局部発振器)が共振スイッチング回路202および203に供給されると同時に共振スイッチング回路201に入力として供給され得る。以下により詳細に記載される代替実施形態において、共振スイッチング回路は、望ましくない周波数成分を消去するためにピークインピーダンスが特定の周波数より上におよび/または下にシフトされることができるように構成されることができる。

10

【0014】

[0024] 図4は他の実施形態に従うスイッチング共振フィルタを例示する。この例において、入力信号は入力端子IN+およびIN-上で受信される差動信号であり、フィルタは差動出力を出力端子OUT+およびOUT-に生成する。この例において、共振スイッチング回路401はIN+に結合された第1の端子とOUT+に結合された第2の端子を有し、共振スイッチング回路402はIN+に結合された第1の端子と、回路401の第1の端子と、IN-に結合された第2の端子とを有し、共振スイッチング回路403はOUT-に結合された第2の端子と回路401の第2の端子とOUT+に結合された第1の端子を有し、共振スイッチング回路404は回路403の第2の端子とOUT-に結合された第2の端子と回路402の第2の端子とIN-に結合された第1の端子を有する。図4に示される構成は時として4つの(4)素子PIネットワークと呼ばれる。この例において、周波数成分 f_1 を有するIN+およびIN-上で受信された信号成分はOUT+およびOUT-で減衰され周波数成分 f_c を有するIN+およびIN-上で受信された信号成分はより少ない減衰(または利得さえも)でOUT+およびOUT-にパスされるように共振スイッチング回路401と404は周波数 f_1 を受信し、共振スイッチング回路402と403は f_c の周波数を受信する。以下に例示されるように、代替実施形態は望ましくない周波数成分を減衰するように構成可能な共振スイッチング回路を用いた図4の構成を使用することができる。

20

【0015】

[0025] 上述したフィルタとして構成される共振スイッチング回路は広範囲のアプリケーションに使用されることができ、多数の異なるインプリメンテーションに従って実現することができる。以下に記載される例示アプリケーションおよびインプリメンテーションは限定するものではないがここに記載される技法の全範囲(full scope)の例示である。

30

【0016】

[0026] 図5は一実施形態に従う例示Mパス(M-path)スイッチング共振フィルタを例示する。この例において、共振スイッチング回路はMパスタンク回路であり、アプリケーションはワイヤレス通信である。ワイヤレス通信チャネルはRF信号を受信するためのアンテナ550を含むことができる。RF信号はキャリア周波数 f_c で変調される情報を含むことができる。RF信号はアンテナから低雑音増幅器(LNA)510の入力に結合され、それはRF信号を増幅することができる。実際のインプリメンテーションは例えばアンテナとLNAとの間にさらなる回路を含むことができる。したがって、この例は単に例示に過ぎない。この例において、LNAの出力はフィルタ入力端子IN+およびIN-に結合された差動出力である。この例において、LNAは差動出力(例えば、シングルエンド出力LNAは3つの(3)素子PIネットワークを使用することができる)を有するので、4つの(4)Mパスタンク回路(「MP-タンク」)が4つの(4)素子PIネットワーク内に構成される。Mパスフィルタ(時としてNパスと呼ばれる)はフィルタ特性を得るために共振スイッチングを使用することができるマルチパス回路である。この例において、第1のMPタンク回路501はLNA510のIN+出力に結合された端子とOUT+に結合された端子を有する。MP-タンク502はIN+に結合された端子とIN-でLNA510の他の出力に結合された他の端子を有する。MP-タンク504はIN-に結

40

50

合された端子と OUT - に結合された他の端子を有する。最後に、MP - タンク 503 は OUT + に結合された端子と OUT - に結合された他の端子を有する。

【0017】

[0027]本開示の実施形態は例えば RF 信号における望ましくない信号を減衰するために使用されることができる。RF 信号の望ましくない周波数成分はキャリア周波数 f_c に隣接される可能性がある。従って、キャリア周波数を通過させ、望ましくない周波数 f_1 を減衰するために高い Q を有したフィルタを持つことは利点がある。例えば、望ましくない周波数成分 f_1 はジャマー信号 f_1 であり得る。ジャマー信号は多種多様のソースを有することができるが、そのような信号は、例えば、受信された RF 信号に不必要に注入される可能性がある。例えば、周波数 f_j を有するジャマー信号は上述した LNA と同じ集積回路基板上の局部発振器により発生される可能性がある。

10

【0018】

[0028]図 5 を再び参照すると、周波数 f_j を有するジャマー信号は、例えば、ジャマー周波数 f_j において MP タンク回路 501 および 504 を駆動することによりおよび RF 信号 f_c のキャリア周波数で MP - タンク回路 502 および 503 を駆動することによりキャリア周波数近辺の RF 信号の所望の部分を通過させながら、減衰させることができる。したがって、MP - タンク 501 および 504 はジャマー周波数 f_j において RF 周波数成分に高いインピーダンスを提示し、キャリア周波数 f_c において RF 周波数成分に、より低いインピーダンスを提示する。同様に、MP - タンク 502 および 503 はキャリア周波数 f_c において RF 周波数成分に高いインピーダンスを提示し、ジャマー周波数 f_j において RF 周波数成分に、より低いインピーダンスを提示する。それゆえ、LNA から IN+ および IN- 上の RF 信号内のジャマー周波数成分は減衰され IN+ および IN- 上の RF 信号内のキャリア周波数付近の情報は出力にバスされる。1つの例示アプリケーションにおいて、キャリア周波数において RF 信号をダウンコンバートするために使用される局部発振器信号は MP - タンク 502 および 503 に結合され、周波数 f_1 で信号をダウンコンバートするために使用される別の局部発振器（例えば、同じ集積回路上の）は他の局部発振器により RF 信号に注入された周波数 f_1 におけるジャマー周波数を減衰するために MP - タンク 501 および 504 に結合される。

20

【0019】

[0029]図 6 は一実施形態に従う例示共振スイッチング回路を例示する。この例において、共振スイッチング回路は N パススイッチドキャパシタ回路である。N スイッチ S1 - SN は 1 / N デューティサイクルにより位相をずらして駆動される。各スイッチはキャパシタ C に結合される。この例示回路は DC ピークインピーダンスがスイッチング信号の周波数にシフトされる LRC としてモデル化されることができる。以下に詳細に記載される例示実施形態において、同相信号 (I+ および I-) および直交信号 (Q+ および Q-) は、N = 4 の場合に N パスにおいて使用される 25% デューティサイクルを提供するので、N パス (N = 4) を駆動するために使用されることがある。

30

【0020】

[0030]図 7 は別の実施形態に従う例示共振スイッチング回路を図示する。本開示のさらなる特徴と利点は複素フィルタ (complex filter) としてインプリメントされる共振スイッチング回路を含む。たとえば、複素フィルタにおいて、スイッチング駆動信号（例えば、局部発振器からの I+ / - および Q+ / -）の周波数付近に周波数シフトを実現するために、同相信号の一部は直交信号に注入されることができ、直交信号の一部は同相信号に注入されることがある。この例において、共振スイッチング回路は、共振スイッチング回路のピークインピーダンスをシフトするために、同相駆動信号 I+ および I- を受信する第 1 のスイッチドキャパシタ共振器 701、直交駆動信号 Q+ および Q- を受信する第 2 のスイッチドキャパシタ共振器 702、および I 信号の一部を Q 信号に結合し、Q 信号の一部を I 信号に結合するためのトランスコンダクタンス (gm) 回路 710 および 711 を含む。スイッチドキャパシタ共振器 701 および 702 は以下により詳細に記載されるように二重平衡スイッチキャパシタであり得る。2つの gm 回路がここに示されているけ

40

50

れども、異なる数の g_m 回路が他のインプリメンテーションにおいて使用されることができる（例えば、4以上）。

【0021】

[0031] 図8は別の実施形態に従う再構成可能な共振スイッチング回路を例示する。共振スイッチング回路800は同相I+およびI-信号により駆動される二重平衡スイッチドキャパシタ回路801と、直交Q+およびQ-信号により駆動される二重平衡スイッチドキャパシタ回路802と、第1のトランスコンダクタ回路とおよび第2のトランスコンダクタンス回路811を含む。この例において、各二重平衡スイッチドキャパシタ回路はキャパシタ、すなわち、キャパシタ850および851を含む。複数のスイッチS1-S6およびM1-M6は第1のトランスコンダクタンス回路810の入力を同相スイッチドキャパシタ回路801と第2のトランスコンダクタ回路811の出力に選択的に結合し、第2のトランスコンダクタンス回路811の入力を直交スイッチドキャパシタ回路802と第1のトランスコンダクタンス回路810の出力に選択的に結合する。この結果は、駆動周波数（例えば、I信号およびQ信号の周波数）より上のおよび下のピークインピーダンスにおける選択シフトである。10

【0022】

[0032] 図9は一実施形態に従う再構成可能な共振スイッチング回路に関するピークインピーダンスにおけるシフトを例示する。すべてのスイッチS1-S6およびM1-M6はオープンであるとき、回路800の端子両端のピークインピーダンスは駆動信号の周波数（例えば、二重平衡スイッチドキャパシタ回路801および802を駆動するI信号およびQ信号の周波数）で生じる。これは、図9において F_{INBAND} として示される。スイッチS1-S6が閉成され、スイッチM1-M6が開放されるとき、ピークインピーダンスは周波数において、 $F_{NOTCH(+)}$ として表示される周波数にシフトアップされる。同様に、スイッチS1-S6が開放され、スイッチM1-M6が閉成されるとき、ピークインピーダンスは周波数において $F_{NOTCH(-)}$ として表示される周波数にシフトダウンされる。ピークインピーダンスの周波数シフトは以下の式により与えられる。20

【0023】

$$[0033] f_c = f_{LO} + / - G_m / [2 C_{DIFF}]$$

[0034] ここで、 f_{LO} は I 信号および Q 信号の駆動周波数であり（例えば、 F_{INBAND} ）、 G_m はトランスコンダクタンス回路の利得であり、 C_{diff} はキャパシタ 850 と 851 のキャパシタンスである。図8に例示されるように、キャパシタ 850 と 851 およびトランスコンダクタンス (g_m) 回路 810 と 811 は、例えば、スイッチ S1-S6 または M1-M6 が活性化されるときに周波数においてピークインピーダンスがシフトされる量を変更するように調整可能であり得る。従って、システムは望ましい信号が消去されるまでキャパシタの値または（利得を変更するために） g_m 上のバイアスを調節することによりピークインピーダンスを掃引することができる。図2および4に例示される複数のこれらの共振スイッチング回路は望ましくない周波数成分を減衰するために使用することができる。例えば、RF信号で転送される以前に阻止された情報の受信は、ジャマー信号のような望ましくない信号が多分成功裏に減衰されたことを示すことができる。30

【0024】

[0035] 図10は他の実施形態に従うフィルタを含む通信チャネルを例示するRF信号はLNA1001の入力で受信される。LNAの差動出力はMバスノッチフィルタ1002の差動入力に結合される。Mバスノッチフィルタの差動出力は利得ステージ (G_m) 1003を介してダウンコンバータ1004および1005に結合される。ダウンコンバータはまた局部発振器 (LO) 信号（図示せず）を受信することができ、それはI成分およびQ成分の両方を含むことができる。ダウンコンバートされた信号はベースバンドフィルタおよび利得ステージ1006のI入力およびQ入力に結合される。信号はたとえばベースバンドプロセッサにおいてデジタル信号に変換されることができ処理されることがある。40

【0025】

10

20

30

40

50

[0036]この例において、Mパスノッチフィルタ1002は差動I信号およびQ信号(I+、I-、Q+およびQ-)を受信する構成可能なMパスタンク(MP-タンク)回路1010、1011、1012および1013の4つの(4)素子PIネットワークを備える。制御信号Ctrl1_Cdiff1およびCtrl1_Gm1は、MP-タンク1010および1013に関するピークインピーダンスの周波数におけるロケーションを変更するためにそれぞれトランスクンダクタンス回路の利得とキャパシタ値を調整するためにMP-タンク1010および1013に結合される。同様に、制御信号Ctrl2_Cdiff2およびCtrl2_Gm2はMP-タンク1011および1012に関するピークインピーダンスの周波数におけるロケーションを変更するためにそれぞれトランスクンダクタンス回路の利得とキャパシタ値を調整するためにMP-タンク1011および1012に結合される。したがって、各MP-タンクのピークインピーダンスは例えば、ジャマー信号を減衰しキャリア信号をパスするように構成されることができる。パスバンドに関する等価回路は1150で示される。ジャマーバンドに関する等価回路は1151で示される。

【0026】

[0037]上記の説明は、どのように特定の実施形態の様がインプリメントされうるかの例とともに、本開示の様々な実施形態を例示する。上記の例は、唯一の実施形態であると見なされるべきではなく、以下の特許請求の範囲によって定義される特定の実施形態の柔軟性および利点を例示するために提示された。上記の開示および以下の特許請求の範囲に基づいて、他の配置、実施形態、インプリメンテーションおよび同等物が、特許請求の範囲によって定義される本開示の範囲から逸脱することなしに用いられうる。

10

20

【図1】

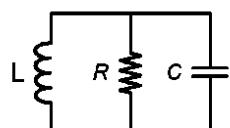


Fig. 1

【図2】

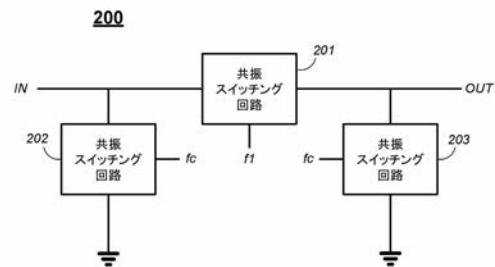


Fig. 2

【図 3 A】

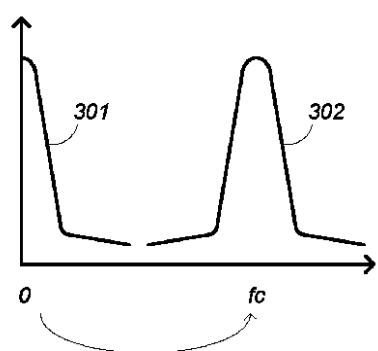


Fig. 3A

【図 3 B】

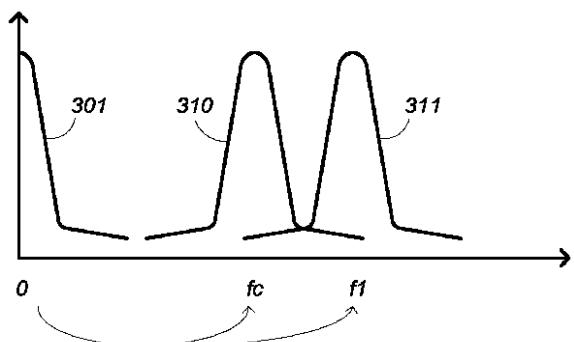


Fig. 3B

【図 4】

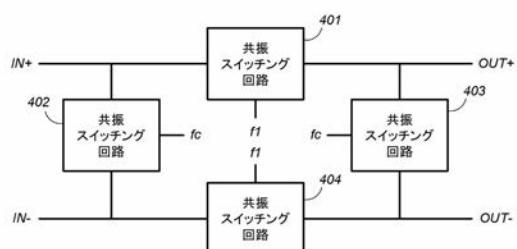


Fig. 4

【図 5】

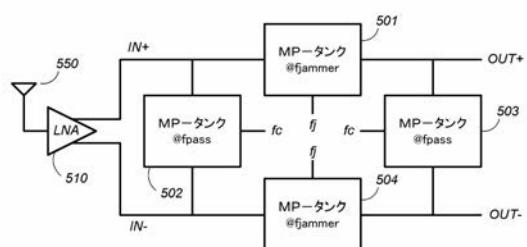


Fig. 5

【図 6】

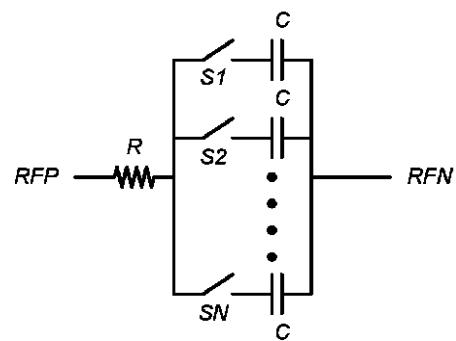


Fig. 6

【図 7】

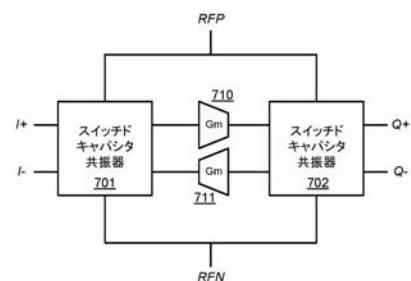


Fig. 7

【図 8】

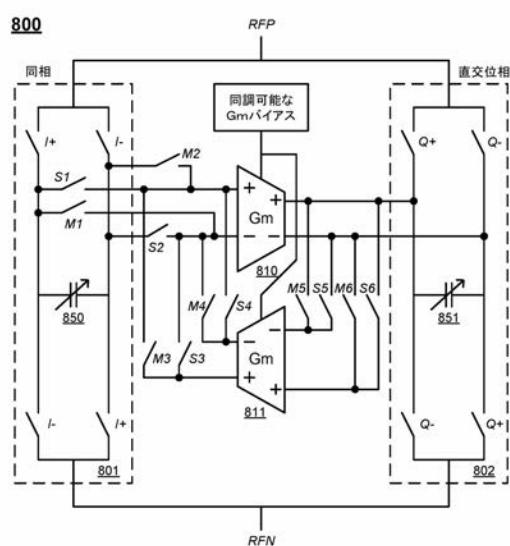


Fig. 8

【図 9】

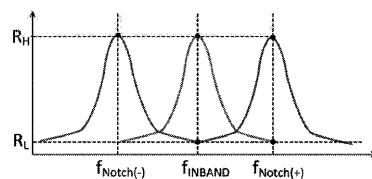


Fig. 9

【図10】

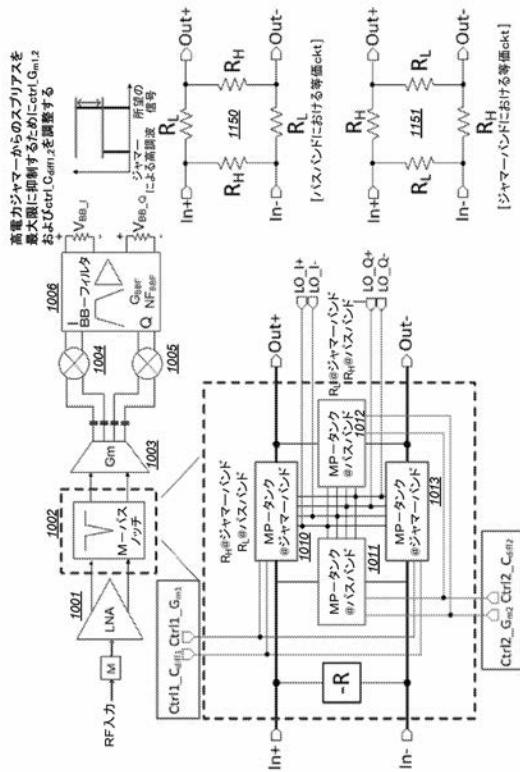


Fig. 10

【手続補正書】

【提出日】平成29年8月1日(2017.8.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

RF信号を増幅するように構成された低雑音増幅器と、前記低雑音増幅器の第1の出力端子に結合された第1の端子を有する第1の共振スイッチング回路と、前記低雑音増幅器の前記第1の出力端子に結合された第1の端子を有する第2の共振スイッチング回路と、前記第1の共振スイッチング回路の第2の端子に結合された第1の端子を有する第3の共振スイッチング回路と、

を備え、

ここにおいて、前記第1、第2、および第3の共振スイッチング回路は各々低周波インピーダンス特性を有した少なくとも1つの周波数選択性コンポーネントを備え、前記低周波インピーダンス特性は1つまたは複数の周波数信号を用いて前記共振スイッチング回路を駆動することにより、より高い周波数へシフトされる、および前記第1の共振スイッチング回路は前記RF信号のキャリア周波数で低いインピーダンスを生成し、第1の周波数で高いインピーダンスを生成するように構成され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は前記RF信号の前記キャリア周波数で高いインピーダンスを生成し、前記第1の周波数で低いインピーダンスを生成す

るよう構成される、回路。

【請求項 2】

前記第1の共振スイッチング回路は前記RF信号の前記キャリア周波数で前記低いインピーダンスを生成し、前記第1の周波数で前記高いインピーダンスを生成するために前記第1の周波数で駆動され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は前記RF信号の前記キャリア周波数で前記高いインピーダンスを生成し、前記第1の周波数で前記低いインピーダンスを生成するために前記キャリア周波数で駆動される、請求項1の回路。

【請求項 3】

第1の局部発振器と第2の局部発振器をさらに備え、

前記第1の共振スイッチング回路は第1の局部発振器に結合され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は第2の局部発振器に結合され、前記第1の局部発振器と前記第2の局部発振器は同じ集積回路上にある、請求項2の回路。

【請求項 4】

前記第1の共振スイッチング回路、前記第2の共振スイッチング回路および前記第3の共振スイッチング回路はMバス回路である、請求項1の回路。

【請求項 5】

前記第1の共振スイッチング回路、前記第2の共振スイッチング回路及び前記第3の共振スイッチング回路は各々4つの位相のずれた25パーセントデューティサイクル信号により駆動される、請求項4の回路。

【請求項 6】

前記第1の共振スイッチング回路、前記第2の共振スイッチング回路および前記第3の共振スイッチング回路は差動同相(I)信号および差動直交(Q)信号により駆動される、請求項5の回路。

【請求項 7】

前記Mバス回路は同相スイッチドキャパシタ回路および直交スイッチドキャパシタ回路を備え、前記同相スイッチドキャパシタ回路は第1のトランスクンダクタンス回路により前記直交スイッチドキャパシタ回路に選択的に結合され、前記直交スイッチドキャパシタ回路は第2のトランスクンダクタンス回路により前記同相スイッチドキャパシタ回路に選択的に結合される、請求項4の回路。

【請求項 8】

前記低雑音增幅器は前記第2の共振スイッチング回路の第2の端子に結合された第2の出力端子を備え、前記回路はさらに、前記低雑音增幅器の前記第2の出力端子に結合された第1の端子と、前記第3の共振スイッチング回路の第2の端子に結合された第2の端子を有する第4の共振スイッチング回路をさらに備える、請求項1の回路。

【請求項 9】

前記第1の共振スイッチング回路と前記第4の共振スイッチング回路は前記第1の周波数で駆動され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は前記キャリア周波数で駆動される、請求項8の回路。

【請求項 10】

前記第1の周波数は前記キャリア周波数に隣接している、請求項1の回路。

【請求項 11】

前記第1の周波数はジャマー信号の周波数に整合する、請求項1の回路。

【請求項 12】

前記低雑音增幅器と同じ回路基板上の局部発振器をさらに備え、

前記ジャマー信号は前記局部発振器により発生される、請求項11の回路。

【請求項 13】

前記共振スイッチング回路の1つまたは複数はスイッチドキャパシタ回路を備える、請求項1の回路。

【請求項 14】

前記共振スイッチング回路の1つまたは複数はさらにトランスコンダクタンス(gm)回路をさらに備える、請求項13の回路。

【請求項15】

前記共振スイッチング回路の1つまたは複数は、
差動同相信号を受信する第1の二重平衡スイッチドキャパシタ回路と、
差動直交信号を受信する第2の二重平衡スイッチドキャパシタ回路と、
入力および出力を有する第1のトランスコンダクタンス回路と、ここにおいて、前記出力は前記第2の二重平衡スイッチドキャパシタ回路に結合される、
入力と出力を有する第2のトランスコンダクタンス回路と、ここにおいて、前記出力は前記第1の二重平衡スイッチドキャパシタ回路に結合される、

ここにおいて、駆動周波数より上および下のピークインピーダンスの周波数を選択的にシフトするために、前記第1のトランスコンダクタンス回路の前記入力は前記第1の二重平衡スイッチドキャパシタ回路と前記第2のトランスコンダクタンス回路の前記出力に選択的に結合され、前記第2のトランスコンダクタンス回路の前記入力は前記第2の二重平衡スイッチドキャパシタ回路と前記第1のトランスコンダクタンス回路の前記出力に選択的に結合される、請求項1の回路。

【請求項16】

前記第1の共振回路の第2の端子にフィルタされた信号を生成するために第1の共振スイッチング回路の第1の端子上の信号を受信することと、ここにおいて、前記信号は第1の周波数と第2の周波数を備える、

第2の共振スイッチング回路の第1の端子上で前記信号を受信することと、
第3の共振スイッチング回路の第1の端子上で前記フィルタされた信号を受信することと、ここにおいて、前記第3の共振スイッチング回路の前記第1の端子は前記第1の共振スイッチング回路の前記第2の端子に結合される、

ここにおいて、前記第1、第2、および第3の共振スイッチング回路は各々低周波インピーダンス特性を有した少なくとも1つの周波数選択性コンポーネントを備え、前記低周波インピーダンス特性は1つまたは複数の周波数信号を用いて前記共振スイッチング回路を駆動することにより、より高い周波数へシフトされる、および

ここにおいて、前記第1の共振スイッチング回路は前記第1の周波数で低いインピーダンスを生成し、前記第2の周波数で高いインピーダンスを生成するように構成され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は前記第1の周波数で高いインピーダンスを生成し、前記第2の周波数で低いインピーダンスを生成するように構成される、方法。

【請求項17】

前記信号および前記フィルタされた信号は差動信号であり、前記方法はさらに前記第3の共振スイッチング回路の第2の端子と第4の共振スイッチング回路の第2の端子上の前記フィルタされた信号の差動成分を生成するために前記第4の共振スイッチング回路の第1の端子上と前記第2の共振スイッチング回路の第2の端子上の前記信号の差動成分を受信することをさらに備える、請求項16の方法。

【請求項18】

前記第2の周波数で前記第1の共振スイッチング回路を駆動し、前記第1の周波数で前記第2の共振スイッチング回路と前記第3の共振スイッチング回路を駆動することをさらに備える、請求項16の方法。

【請求項19】

前記第1の共振スイッチング回路のピークインピーダンスの周波数を前記第2の周波数にシフトし、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路のピークインピーダンスを前記第1の周波数にシフトすることをさらに備える、請求項16の方法。

【請求項20】

差動同相信号を受信する同相スイッチドキャパシタ回路と、

差動直交信号を受信する直交スイッチドキャパシタ回路と、
入力と出力を有する第1のトランスコンダクタンス回路と、ここにおいて、前記出力は
前記直交スイッチドキャパシタ回路に結合される、

入力と出力を有する第2のトランスコンダクタンス回路と、ここにおいて、前記出力は
前記同相スイッチドキャパシタ回路に結合される、

ここにおいて、前記同相および直交スイッチドキャパシタ回路は各々低周波インピーダンス特性を有した少なくとも1つのキャパシタを備え、ここにおいて前記低周波インピーダンス特性は1つまたは複数の周波数信号を用いて前記共振スイッチング回路を駆動することにより、より高い周波数へシフトされる、および

ここにおいて、駆動周波数の上または下のピークインピーダンスの周波数を選択的にシフトするために、前記第1のトランスコンダクタンス回路の前記入力は前記同相スイッチドキャパシタ回路と前記第2のトランスコンダクタンス回路の前記出力に選択的に結合され、前記第2のトランスコンダクタンス回路の前記入力は前記直交スイッチドキャパシタ回路と前記第1のトランスコンダクタンス回路の前記出力に選択的に結合される、とを備えた回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

[0037]上記の説明は、どのように特定の実施形態の態様がインプリメントされうるかの例とともに、本開示の様々な実施形態を例示する。上記の例は、唯一の実施形態であると見なされるべきではなく、以下の特許請求の範囲によって定義される特定の実施形態の柔軟性および利点を例示するために提示された。上記の開示および以下の特許請求の範囲に基づいて、他の配置、実施形態、インプリメンテーションおよび同等物が、特許請求の範囲によって定義される本開示の範囲から逸脱することなしに用いられうる。

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C1]

R F 信号を受信するために低雑音増幅器の第1の出力端子に結合された第1の端子を有する第1の共振スイッチング回路と、

前記低雑音増幅器の前記第1の出力端子に結合された第1の端子を有する第2の共振スイッティング回路と、

前記第1の共振スイッティング回路の第2の端子に結合された第1の端子を有する第3の共振スイッティング回路と、

を備え、

前記第1の共振スイッティング回路は前記R F 信号のキャリア周波数で低いインピーダンスを生成し、第1の周波数で高いインピーダンスを生成するように構成され、前記第2の共振スイッティング回路と前記第3の共振スイッティング回路は前記R F 信号の前記キャリア周波数で高いインピーダンスを生成し、前記第1の周波数で低いインピーダンスを生成するように構成される、回路。

[C2]

前記第1の共振スイッティング回路は前記R F 信号の前記キャリア周波数で前記低いインピーダンスを生成し、前記第1の周波数で前記高いインピーダンスを生成するために前記第1の周波数で駆動され、前記第2の共振スイッティング回路と前記第3の共振スイッティング回路は前記R F 信号の前記キャリア周波数で前記高いインピーダンスを生成し、前記第1の周波数で前記低いインピーダンスを生成するために前記キャリ周波数で駆動される、C1の回路。

[C3]

前記第1の共振スイッティング回路は第1の局部発振器に結合され、前記第2の共振スイ

ツチング回路と前記第3の共振スイッチング回路は第2の局部発振器に結合され、前記第1の局部発振器と前記第2の局部発振器は同じ集積回路上にある、C2の回路。

[C 4]

前記第1の共振スイッチング回路、前記第2の共振スイッチング回路および前記第3の共振スイッチング回路はMバス回路である、C1の回路。

[C 5]

前記第1の共振スイッチング回路、前記第2の共振スイッチング回路及び前記第3の共振スイッチング回路は4つの位相のずれた25パーセントデューティサイクル信号により駆動される、C4の回路。

[C 6]

前記第1の共振スイッチング回路、前記第2の共振スイッチング回路および前記第3の共振スイッチング回路は差動同相(I)信号および差動直交(Q)信号により駆動される、C5の回路。

[C 7]

前記Mバス回路は同相スイッチドキャパシタ回路および直交スイッチドキャパシタ回路を備え、前記同相スイッチドキャパシタ回路は第1のトランスコンダクタンス回路により前記直交スイッチドキャパシタ回路に選択的に結合され、前記直交スイッチドキャパシタ回路は第2のトランスコンダクタンス回路により前記同相スイッチドキャパシタ回路に選択的に結合される、C4の回路。

[C 8]

前記低雑音増幅器は前記第2の共振スイッチング回路の第2の端子に結合された第2の出力端子を備え、前記回路はさらに、前記低雑音増幅器の前記第2の出力端子に結合された第1の端子と、前記第3の共振スイッチング回路の第2の端子に結合された第2の端子を有する第4の共振スイッチング回路をさらに備える、C1の回路。

[C 9]

前記第1の共振スイッチング回路と前記第4の共振スイッチング回路は前記第1の周波数で駆動され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は前記キャリア周波数で駆動される、C8の回路。

[C 10]

前記第1の周波数は前記キャリア周波数に隣接している、C1の回路。

[C 11]

前記第1の周波数はジャマー信号に対応する、C1の回路。

[C 12]

前記ジャマー信号に対応する前記第1の周波数は同じ回路基板上の局部発振器により発生される、C11の回路。

[C 13]

前記共振スイッチング回路の1つまたは複数はスイッチドキャパシタ回路を備える、C1の回路。

[C 14]

前記共振スイッチング回路の1つまたは複数はさらに異なる周波数にピークインピーダンスを再構成するためにスイッチドキャパシタ回路内のキャパシタを選択的に駆動するトランスコンダクタンス(gm)回路をさらに備える、C13の回路。

[C 15]

前記共振スイッチング回路の1つまたは複数は、
差動同相信号を受信する第1の二重平衡スイッチドキャパシタ回路と、
差動直交信号を受信する第2の二重平衡スイッチドキャパシタ回路と、
入力および出力を有する第1のトランスコンダクタンス回路と、ここにおいて、前記出力は前記第2の二重平衡スイッチドキャパシタ回路に結合される、
入力と出力を有する第2のトランスコンダクタンス回路と、ここにおいて、前記出力は前記第1の二重平衡スイッチドキャパシタ回路に結合される、

ここにおいて、駆動周波数より上および下でピークインピーダンスを選択的にシフトするため、前記第1のトランスコンダクタンス回路の前記入力は前記第1の二重平衡スイッチドキャパシタ回路と前記第2のトランスコンダクタンス回路の前記出力に選択的に結合され、前記第2のトランスコンダクタンス回路の前記入力は前記第2の二重平衡スイッチドキャパシタ回路と前記第1のトランスコンダクタンス回路の前記出力に選択的に結合される、C1の回路。

[C 1 6]

前記第1の共振回路の第2の端子にフィルタされた信号を生成するために第1の共振スイッチング回路の第1の端子上の信号を受信することと、ここにおいて、前記信号は第1の周波数と第2の周波数を備える、

第2の共振スイッチング回路の第1の端子上で前記信号を受信することと、

第3の共振スイッチング回路の第1の端子上で前記フィルタされた信号を受信することと、ここにおいて、前記第3の共振スイッチング回路の前記第1の端子は前記第1の共振スイッチング回路の前記第2の端子に結合される、

ここにおいて、前記第1の共振スイッチング回路は前記第1の周波数で低いインピーダンスを生成し、前記第2の周波数で高いインピーダンスを生成するように構成され、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路は前記第1の周波数で高いインピーダンスを生成し、前記第2の周波数で低いインピーダンスを生成するように構成される、方法。

[C 1 7]

前記信号は差動信号であり、前記方法はさらに前記第3の共振スイッチング回路の第2の端子と前記第4の共振スイッチング回路の第2の端子上の前記フィルタされた信号の差動成分を生成するために第4の共振スイッチング回路の第1の端子上と前記第2の共振スイッチング回路の第2の端子上の前記信号の差動成分を受信することをさらに備える、C16の方法。

[C 1 8]

前記第2の周波数で前記第1の共振スイッチング回路を駆動し、前記第1の周波数で前記第2の共振スイッチング回路と前記第3の共振スイッチング回路を駆動することをさらに備える、C16の方法。

[C 1 9]

前記第1の共振スイッチング回路のピークインピーダンスを前記第2の周波数にシフトし、前記第2の共振スイッチング回路と前記第3の共振スイッチング回路のピークインピーダンスを前記第1の周波数にシフトすることをさらに備える、C16の方法。

[C 2 0]

差動同相信号を受信する第1のスイッチドキャパシタ回路と、

差動直交信号を受信する第2のスイッチドキャパシタ回路と、

入力と出力を有する第1のトランスコンダクタンス回路と、ここにおいて、前記出力は前記直交スイッチドキャパシタ回路に結合される、

入力と出力を有する第2のトランスコンダクタンス回路と、ここにおいて、前記出力は前記同相スイッチドキャパシタ回路に結合される、

ここにおいて、駆動周波数の上または下でピークインピーダンスを選択的にシフトするために、前記第1のトランスコンダクタンス回路の前記入力は前記同相スイッチドキャパシタ回路と前記第2のトランスコンダクタンス回路の前記出力に選択的に結合され、前記第2のトランスコンダクタンス回路の前記入力は前記直交スイッチドキャパシタ回路と前記第1のトランスコンダクタンス回路の前記出力に選択的に結合される、とを備えた回路。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US2015/067854															
A. CLASSIFICATION OF SUBJECT MATTER INV. H03H7/01 ADD. H03H7/075																	
According to International Patent Classification (IPC) or to both national classification and IPC																	
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H03H H03C																	
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched																	
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, COMPENDEX, INSPEC, IBM-TDB, WPI Data																	
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">US 2014/285286 A1 (BOJER JORGEN [DK]) 25 September 2014 (2014-09-25) figure 2B -----</td> <td style="padding: 2px;">1-3, 8-13, 16-18</td> </tr> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">US 2005/212612 A1 (KAWAKUBO TAKASHI [JP] ET AL) 29 September 2005 (2005-09-29) figure 1 -----</td> <td style="padding: 2px;">1-3, 8-13, 16-18</td> </tr> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">US 2014/106698 A1 (MI XIAOYU [JP] ET AL) 17 April 2014 (2014-04-17) figures 2C,5C -----</td> <td style="padding: 2px;">1-3, 8-13, 16-18</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 2004/053590 A1 (MARHOLEV BOJKO F [US]) 18 March 2004 (2004-03-18) figures 7-10 -----</td> <td style="padding: 2px;">1-3, 8-13, 16-18</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	US 2014/285286 A1 (BOJER JORGEN [DK]) 25 September 2014 (2014-09-25) figure 2B -----	1-3, 8-13, 16-18	X	US 2005/212612 A1 (KAWAKUBO TAKASHI [JP] ET AL) 29 September 2005 (2005-09-29) figure 1 -----	1-3, 8-13, 16-18	X	US 2014/106698 A1 (MI XIAOYU [JP] ET AL) 17 April 2014 (2014-04-17) figures 2C,5C -----	1-3, 8-13, 16-18	A	US 2004/053590 A1 (MARHOLEV BOJKO F [US]) 18 March 2004 (2004-03-18) figures 7-10 -----	1-3, 8-13, 16-18
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.															
X	US 2014/285286 A1 (BOJER JORGEN [DK]) 25 September 2014 (2014-09-25) figure 2B -----	1-3, 8-13, 16-18															
X	US 2005/212612 A1 (KAWAKUBO TAKASHI [JP] ET AL) 29 September 2005 (2005-09-29) figure 1 -----	1-3, 8-13, 16-18															
X	US 2014/106698 A1 (MI XIAOYU [JP] ET AL) 17 April 2014 (2014-04-17) figures 2C,5C -----	1-3, 8-13, 16-18															
A	US 2004/053590 A1 (MARHOLEV BOJKO F [US]) 18 March 2004 (2004-03-18) figures 7-10 -----	1-3, 8-13, 16-18															
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.															
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed																	
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family																	
Date of the actual completion of the international search		Date of mailing of the international search report															
14 April 2016		22/04/2016															
Name and mailing address of the ISA/ European Patent Office, P.B. 5018 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Radomirescu, B-M															

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2015/067854

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.: 4-7, 14, 15, 19, 20(completely); 1-3, 8-13, 16-18(partially) because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
see FURTHER INFORMATION sheet PCT/ISA/210

3. Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying an additional fees, this Authority did not invite payment of additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

International Application No. PCT/ US2015/ 067854

FURTHER INFORMATION CONTINUED FROM PCT/ISA 210

Continuation of Box II.2

Claims Nos.: 4-7, 14, 15, 19, 20(completely); 1-3, 8-13, 16-18(partially)

1) The description discloses (Article 5 PCT) and provides support (Article 6 PCT) only for circuits comprising resonant switching circuits in ladder configurations (Figs. 2, 4), wherein the resonant switching circuits are implemented as disclosed in Fig. 8.

Despite this limited disclosure, claims 1 and 16 cover all possible circuits (not only ladder type ones), comprising any kind of resonant switching circuit. Concerning the RC circuit of Fig. 6, it is not clear where the resonance comes from. The disclosed circuit is labelled as "an example of resonant switching circuit". However, the circuit does not comprise any inductive component, which could bring the circuit into resonance for any frequency.

Moreover, para. [0029] mentions that switches S1-SN are driven by 1/N duty cycle signals being "out of phase". In a favourable interpretation, "out of phase" control signals S1-SN could be equated with control signals having non-overlapping conduction periods. However, even under such interpretation, the impedance of the circuit between terminals RFP and RFN does not change in time, since all the capacitors have the same value C, and the impedance between RFP and RFN is always equal to the impedance of the series circuit RC.

It is therefore not disclosed in the application, how the variation of impedance is obtained in the circuit of Fig. 6 (Article 5 PCT).

Hence, the scope of claims 1 and 16 is not commensurate with the information disclosed in the description and a meaningful search cannot be done for all the possible alternatives encompassed by the claims.

Moreover, due to the above deficiencies, the scope of the claims cannot be unambiguously assessed for search and examination purposes.

2) None of the claims defines what is meant by driving a resonant switching circuit (Article 6 PCT).

3) Dependent claims 4 and 7 relate to M-path circuits, for which no disclosure is provided in the application (Article 5 PCT). More exactly, the application does not provide any embodiment of an M-path resonant switching circuit, which could allow the skilled person to carry out the alleged invention.

The same objection is raised against the application as whole for the lack of disclosure concerning the implementation of MP-Tanks, which are mentioned as components of the circuits of Figs. 5 and 10.

This non-compliance with the substantive provisions is to such an extent, that the search cannot be performed for the M-path and MP-Tank based filters, which are mentioned in Figs. 5 and 10. Implicitly, claims 4 and 7, and the claims depending on them (claims 5, 6) cannot be searched at all.

4) The term "peak impedance" used in the dependent claims 14, 15, 19 and 20 is vague and unclear and leave the reader in

International Application No. PCT/US2015/067854

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

doubt as to the meaning of the technical features to which it refers, thereby rendering the definition of the subject-matter of said claims unclear (Article 6 PCT).

Moreover, dependent claim 14 is drafted in terms of results to be achieved (Article 6 PCT).

Furthermore, it cannot be understood, for claim 14, what are the technical features encompassed by the "reconfiguring a peak impedance to different frequencies" (Article 6 PCT).

Moreover, claim 15 does not define where precisely the transconductances are connected to the resonant switching circuits. Furthermore, it cannot be understood, for claims 15, 19 and 20, what are the technical features encompassed by the "shifting a peak impedance above and below a drive frequency" (Article 6 PCT).

The nature of the deficiency is such that claims 14, 15, 19 and 20 cannot be searched at all.

5) In the dependent claim 17, the term "differential component" introduces ambiguity (Article 6 PCT), since it is not clear if it refers:

- to a fraction/component (e.g. obtained by attenuation) of the differential signal,
- to one of the two out-of-phase components of a differential signal, or
- to a fraction/component of one of the two out-of-phase components of the signal.

6) Dependent claim 17 is not clear, since it does not define how its additional features concerning the connection of the "differential component" can lead to the production of "a differential component of the filtered signal on a second terminal of the third resonant switching circuit and a second terminal of the fourth resonant switching circuit".

7) In the independent claim 20, the expression "differential in-phase signals" is ambiguous, since a signal which is differential is composed of two signals which are out-of-phase (Article 6 PCT).

8) In the independent claim 20, the expression "differential quadrature signals" introduces ambiguity, since a signal which is differential is composed of two signals which are out-of-phase, and not of quadrature signals (Article 6 PCT).

9) In the independent claim 20, the "quadrature switched capacitor circuit" and the "in-phase switched capacitor circuit" have no precedence (Article 6 PCT).

10) The scope of the search for the claims 1-3, 8-13, 16-18, is restricted to the specifically disclosed circuit and method corresponding to Figs. 2-4, 7-9 (PCT Guidelines 9.19 and 9.20).

The applicant's attention is drawn to the fact that claims relating to inventions in respect of which no international search report has been established need not be the subject of an international preliminary examination (Rule 66.1(e) PCT). The applicant is advised that the EPO policy when acting as an International Preliminary Examining Authority is normally not to carry out a preliminary examination on matter which has not been searched. This is the case irrespective of whether or not the

International Application No. PCT/ US2015/ 067854

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

claims are amended following receipt of the search report or during any Chapter II procedure. If the application proceeds into the regional phase before the EPO, the applicant is reminded that a search may be carried out during examination before the EPO (see EPO Guidelines C-IV, 7.2), should the problems which led to the Article 17(2) declaration be overcome.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2015/067854

Patent document cited in search report	Publication date		Patent family member(s)	Publication date
US 2014285286	A1	25-09-2014	CN 105210291 A EP 2974011 A2 US 2014285286 A1 WO 2014145662 A2	30-12-2015 20-01-2016 25-09-2014 18-09-2014
US 2005212612	A1	29-09-2005	CN 1649265 A JP 4053504 B2 JP 2005217852 A US 2005212612 A1	03-08-2005 27-02-2008 11-08-2005 29-09-2005
US 2014106698	A1	17-04-2014	CN 103650340 A KR 20140019467 A US 2014106698 A1 WO 2013005264 A1	19-03-2014 14-02-2014 17-04-2014 10-01-2013
US 2004053590	A1	18-03-2004	NONE	

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,D0,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 パク、ジュンドン

アメリカ合衆国、カリフォルニア州 92121、サン・ディエゴ、モアハウス・ドライブ 57
75

(72)発明者 キム、ホン・スン

アメリカ合衆国、カリフォルニア州 92121、サン・ディエゴ、モアハウス・ドライブ 57
75

F ターム(参考) 5J023 CA01 CA06 CA08 CB11 CB14