(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0000109
(43) 공개일자 2021년01월04일

(51) 국제특허분류(Int. Cl.)
H03L 7/091 (2006.01) *H03L 7/095* (2006.01)
H03L 7/18 (2006.01)
(52) CPC특허분류
H03L 7/091 (2013.01)
H03L 7/095 (2013.01)
(21) 출원번호 10-2019-0074974
(22) 출원일자 2019년06월24일
심사청구일자 2019년06월24일

(71) 출원인
인천대학교 산학협력단
인천광역시 연수구 아카데미로 119 (송도동)
(72) 발명자
송준영
인천광역시 연수구 컨벤시아대로252번길 70, 송도더샵퍼스트파크F13-1BL 1302동 801호
최승아
경기도 시흥시 월곶중앙로14번길 47 승윤노블리안시티 305호
(뒷면에 계속)
(74) 대리인
김효성

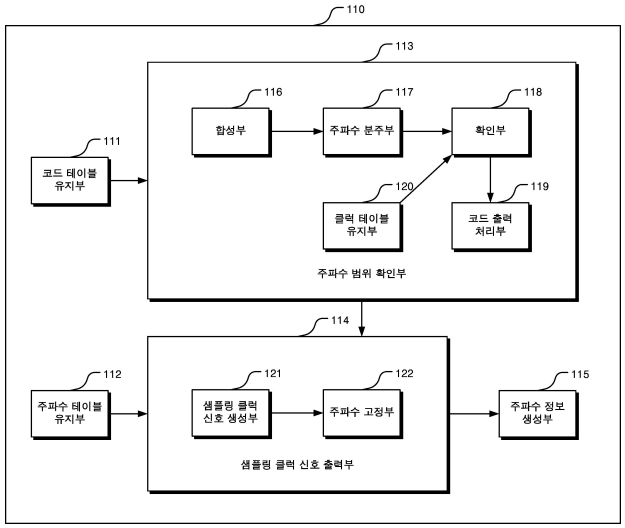
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 **입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치 및 그 동작 방법**

(57) 요 약

본 발명은 입력 클럭 신호의 주파수 범위를 확인하고, 확인된 주파수 범위에 맞는 적절한 주파수의 샘플링 클럭 신호를 생성한 후 상기 샘플링 클럭 신호를 이용하여 상기 입력 클럭 신호의 주파수를 확인함으로써, 주파수가 다양하게 변경되는 입력 클럭 신호의 주파수 정보를 보다 정확하게 생성할 수 있는 주파수 정보 생성 처리 장치 및 그 동작 방법에 대한 것이다.

대 표 도 - 도1



(52) CPC특허분류
H03L 7/18 (2013.01)
(72) 발명자
이재호
인천광역시 미추홀구 매소홀로309번길 32 엑슬루타워 102동 2702호
강윤하
경기도 시흥시 월곶중앙로14번길 9 월곶4차풍림아이원아파트 407동 902호

이 발명을 지원한 국가연구개발사업

과제고유번호	1345289104
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(교육부)(R&D)
연구과제명	200G Ethernet용 Electrical Wireline Interface 개발
기 여 율	1/1
과제수행기관명	인천대학교
연구기간	2018.11.01 ~ 2019.10.31

명 세 서

청구범위

청구항 1

미리 정해진 서로 다른 복수의 주파수 범위들과 상기 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지하는 코드 테이블 유지부;

상기 복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지하는 주파수 테이블 유지부;

입력 클럭 신호가 입력되면, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 제1 주파수 범위를 확인하고, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력하는 주파수 범위 확인부;

상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력하는 샘플링 클럭 신호 출력부; 및

상기 입력 클럭 신호와 상기 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호의 주파수 정보를 생성하는 주파수 정보 생성부

를 포함하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치.

청구항 2

제1항에 있어서,

상기 주파수 범위 확인부는

상기 입력 클럭 신호가 입력되면, 미리 설정된 기준 주파수를 갖는 레퍼런스 클럭 신호를 생성하고, 상기 입력 클럭 신호와 상기 레퍼런스 클럭 신호를 합성하여 레퍼런스 합성 클럭 신호를 생성하는 합성부;

상기 레퍼런스 합성 클럭 신호에 대해 서로 다른 분주비(Dividing ratio)를 갖는 n(n은 2이상의 자연수)개의 주파수 분주기들에 각각 입력으로 인가하여 n개의 분주된 레퍼런스 합성 클럭 신호들을 생성하는 주파수 분주부;

상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트함으로써, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위를 확인하는 확인부; 및

상기 제1 주파수 범위가 확인되면, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 상기 제1 디지털 코드의 출력을 처리하는 코드 출력 처리부

를 포함하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치.

청구항 3

제2항에 있어서,

상기 주파수 범위 확인부는

상기 복수의 주파수 범위들 각각에 대해, 각 주파수 범위에 대응되는 것으로 미리 정해진 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들에 대한 클럭의 카운트 가능 개수의 상한 값과 하한 값이 기록되어 있는 클럭 테이블을 저장하여 유지하는 클럭 테이블 유지부

를 더 포함하고,

상기 확인부는

상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트한 후 상기 클럭 테이블에 기록되어 있는 상기 복수의 주파수 범위들 중 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들로부터 카운트된 클럭의 개수에 대응하는 주파수 범위를 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위로 확인하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치.

청구항 4

제2항에 있어서,

상기 샘플링 클럭 신호 출력부는

상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 상기 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호를 생성하는 샘플링 클럭 신호 생성부; 및

상기 제1 샘플링 클럭 신호를 위상 고정 루프(Phase Locked Loop: PLL)에 입력으로 인가하여 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행한 후 주파수 고정이 완료된 상기 제1 샘플링 클럭 신호를 출력하는 주파수 고정부

를 포함하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치.

청구항 5

제4항에 있어서,

상기 주파수 고정부는

상기 레퍼런스 클럭 신호를 상기 PLL의 위상 고정을 위한 레퍼런스 클럭 신호로 인가하고, 상기 제1 샘플링 주파수를 상기 기준 주파수와 비교하여 상기 제1 샘플링 주파수가 상기 기준 주파수에 따른 주파수를 갖도록 하는 주파수 분주비 또는 주파수 체배(Multiplying ratio)비를 연산하며, 상기 연산된 주파수 분주비 또는 주파수 체배비에 따라 상기 제1 샘플링 클럭 신호의 주파수를 상기 기준 주파수에 대응되도록 조정한 후 상기 PLL의 위상차 검출기를 통해, 주파수 조정이 수행된 상기 제1 샘플링 클럭 신호와 상기 레퍼런스 클럭 신호 간의 위상차를 검출함으로써, 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치.

청구항 6

제1항에 있어서,

상기 주파수 정보 생성부는

상기 합성 클럭 신호로부터 카운트 가능한 클럭의 개수에 따른 주파수 정보를 나타내는 기설정된 디지털 코드가 사전 기록되어 있는 주파수 정보 테이블을 참조하여 상기 합성 클럭 신호의 클럭의 개수에 대응하는 디지털 코드를 상기 입력 클럭 신호의 주파수 정보로 생성하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치.

청구항 7

미리 정해진 서로 다른 복수의 주파수 범위들과 상기 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지하는 단계;

상기 복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지하는 단계;

입력 클럭 신호가 입력되면, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 제1 주파수

범위를 확인하고, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력하는 단계;

상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력하는 단계; 및

상기 입력 클럭 신호와 상기 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호의 주파수 정보를 생성하는 단계

를 포함하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법.

청구항 8

제7항에 있어서,

상기 제1 디지털 코드를 출력하는 단계는

상기 입력 클럭 신호가 입력되면, 미리 설정된 기준 주파수를 갖는 레퍼런스 클럭 신호를 생성하고, 상기 입력 클럭 신호와 상기 레퍼런스 클럭 신호를 합성하여 레퍼런스 합성 클럭 신호를 생성하는 단계;

상기 레퍼런스 합성 클럭 신호에 대해 서로 다른 분주비(Dividing ratio)를 갖는 n(n은 2이상의 자연수)개의 주파수 분주기들에 각각 입력으로 인가하여 n개의 분주된 레퍼런스 합성 클럭 신호들을 생성하는 단계;

상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트함으로써, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위를 확인하는 단계; 및

상기 제1 주파수 범위가 확인되면, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 상기 제1 디지털 코드의 출력을 처리하는 단계

를 포함하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법.

청구항 9

제8항에 있어서,

상기 제1 디지털 코드를 출력하는 단계는

상기 복수의 주파수 범위들 각각에 대해, 각 주파수 범위에 대응되는 것으로 미리 정해진 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들에 대한 클럭의 카운트 가능 개수의 상한 값과 하한 값이 기록되어 있는 클럭 테이블을 저장하여 유지하는 단계

를 더 포함하고,

상기 제1 주파수 범위를 확인하는 단계는

상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트한 후 상기 클럭 테이블에 기록되어 있는 상기 복수의 주파수 범위들 중 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들로부터 카운트된 클럭의 개수에 대응하는 주파수 범위를 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위로 확인하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법.

청구항 10

제8항에 있어서,

상기 제1 샘플링 클럭 신호를 출력하는 단계는

상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 상기 제1 샘플링 주파수를 확

인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호를 생성하는 단계; 및

상기 제1 샘플링 클럭 신호를 위상 고정 루프(Phase Locked Loop: PLL)에 입력으로 인가하여 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행한 후 주파수 고정이 완료된 상기 제1 샘플링 클럭 신호를 출력하는 단계

를 포함하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법.

청구항 11

제10항에 있어서,

상기 주파수 고정이 완료된 상기 제1 샘플링 클럭 신호를 출력하는 단계는

상기 레퍼런스 클럭 신호를 상기 PLL의 위상 고정을 위한 레퍼런스 클럭 신호로 인가하고, 상기 제1 샘플링 주파수를 상기 기준 주파수와 비교하여 상기 제1 샘플링 주파수가 상기 기준 주파수에 따른 주파수를 갖도록 하는 주파수 분주비 또는 주파수 체배(Multiplying ratio)비를 연산하며, 상기 연산된 주파수 분주비 또는 주파수 체배비에 따라 상기 제1 샘플링 클럭 신호의 주파수를 상기 기준 주파수에 대응되도록 조정한 후 상기 PLL의 위상차 검출기를 통해, 주파수 조정이 수행된 상기 제1 샘플링 클럭 신호와 상기 레퍼런스 클럭 신호 간의 위상차를 검출함으로써, 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법.

청구항 12

제7항에 있어서,

상기 입력 클럭 신호의 주파수 정보를 생성하는 단계는

상기 합성 클럭 신호로부터 카운트 가능한 클럭의 개수에 따른 주파수 정보를 나타내는 기설정된 디지털 코드가 사전 기록되어 있는 주파수 정보 테이블을 참조하여 상기 합성 클럭 신호의 클럭의 개수에 대응하는 디지털 코드를 상기 입력 클럭 신호의 주파수 정보로 생성하는 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법.

청구항 13

제7항 내지 제12항 중 어느 한 항의 방법을 컴퓨터와의 결합을 통해 실행시키기 위한 컴퓨터 프로그램을 기록한 컴퓨터 판독 가능 기록 매체.

청구항 14

제7항 내지 제12항 중 어느 한 항의 방법을 컴퓨터와의 결합을 통해 실행시키기 위한 저장매체에 저장된 컴퓨터 프로그램.

발명의 설명

기 술 분 야

[0001] 본 발명은 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치 및 그 동작 방법에 대한 것이다.

배 경 기 술

[0002] 최근, 다양한 센서들이 출시됨에 따라, 이러한 센서를 활용한 다양한 응용 기술들이 등장하고 있다.

[0003] 센서들은 주변 환경을 감지하여 감지 결과를 센싱 값으로 출력하게 되는데, 특정 센서는 센싱 출력 값을 소정의 주파수를 갖는 클럭 신호로 출력하는 경우도 있다. 이때의 센싱 값은 상기 클럭 신호의 주파수가 될 수 있고, 센싱 값을 수신하는 수신측에서는 상기 클럭 신호의 주파수를 확인해서 상기 주파수에 따른 센싱 결과를 확인할 수 있게 된다.

[0004] 보통, 입력 클럭 신호의 주파수를 확인하는 방법으로는 소정의 샘플링 주파수를 생성하고, 상기 샘플링 주파수와 상기 입력 클럭 신호를 합성하여 합성 클럭 신호를 생성한 후 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 합성 클럭 신호의 클럭이 존재하는 구간에서의 클럭의 개수가 몇 개인지에 따라 상기 입력 클럭 신호의 주파수를 확인하는 방법이 주로 사용된다.

[0005] 예컨대, 도 2의 도면부호 210에 도시된 그림과 같은 입력 클럭 신호가 인가되는 경우, 주파수 확인 장치는 도면부호 220에 도시된 그림과 같은 소정의 주파수를 갖는 샘플링 클럭 신호를 생성할 수 있고, 상기 샘플링 클럭 신호(220)와 상기 입력 클럭 신호(210)를 합성하여 도면부호 230에 도시된 그림과 같은 합성 클럭 신호를 생성할 수 있다.

[0006] 이때, 상기 합성 클럭 신호(230)는 상기 샘플링 클럭 신호(220)와 상기 입력 클럭 신호(210)가 합성된 신호이기 때문에 상기 입력 클럭 신호(210)의 로우(low) 구간(213, 214)에서는 로우로 나타나게 되고, 상기 입력 클럭 신호(210)의 하이(high) 구간(211, 212)에 대해서만 클럭이 존재하게 된다.

[0007] 이때, 주파수 확인 장치는 소정의 카운터를 이용해서 상기 합성 클럭 신호(230)에서 클럭이 존재하는 구간 내의 클럭의 개수를 카운트함으로써, 해당 클럭의 개수에 대응하는 주파수 정보를 생성할 수 있다. 예컨대, 도 2에 도시된 그림과 같이 상기 합성 클럭 신호(230)에서 카운트된 클럭의 개수가 9개라고 하는 경우, 주파수 확인 장치는 9개로 카운트된 클럭의 개수에 따른 상기 입력 클럭 신호(210)의 주파수 정보를 생성할 수 있다.

[0008] 이러한 주파수 확인 방법은 도 2에 도시된 예시와 같이, 입력 클럭 신호의 주파수가 샘플링 클럭 신호의 주파수보다 작을 경우에 입력 클럭 신호의 하이 구간 내에 샘플링 클럭 신호의 클럭이 들어갈 수 있어서 정확한 주파수 확인이 가능할 수 있다. 만약, 입력 클럭 신호의 주파수가 샘플링 클럭 신호의 주파수보다 크거나 입력 클럭 신호의 하이 구간에 샘플링 클럭 신호의 클럭이 충분히 포함되지 못하는 경우에는 입력 클럭 신호에 대한 정확한 주파수 확인이 어려울 수 있다. 또한, 입력 클럭 신호의 주파수와 비교하여 샘플링 클럭 신호의 주파수가 너무 큰 경우에는 입력 클럭 신호의 하이 구간 내에 포함되는 샘플링 클럭 신호의 클럭의 개수가 너무 많아져서 합성 클럭 신호로부터 클럭의 개수를 카운트하는데 많은 시간이 소요될 수 있다.

[0009] 이로 인해, 입력 클럭 신호의 주파수가 다양하게 변경되는 경우에는 하나의 고정된 주파수를 갖는 샘플링 클럭 신호를 이용해서 상기 입력 클럭 신호의 주파수를 정확하게 측정하는 데에 한계가 존재한다.

[0010] 만약, 다양하게 변경되는 입력 클럭 신호의 주파수의 대략적인 범위를 확인한 후 확인된 주파수 범위에 따라 적절한 주파수를 갖는 샘플링 클럭 신호를 생성해낼 수 있다면, 상기 입력 클럭 신호의 주파수가 다양하게 변경되더라도 상기 입력 클럭 신호의 주파수 범위에 맞는 샘플링 클럭 신호를 이용해서 상기 입력 클럭 신호의 주파수를 확인할 수 있다는 점에서 보다 정확한 주파수 측정이 가능할 것이다.

[0011] 따라서, 입력 클럭 신호의 주파수 범위를 확인하고, 확인된 주파수 범위에 맞는 적절한 주파수의 샘플링 클럭 신호를 생성한 후 상기 샘플링 클럭 신호를 이용하여 상기 입력 클럭 신호의 주파수를 확인함으로써, 주파수가 다양하게 변경되는 입력 클럭 신호의 주파수 정보를 보다 정확하게 생성할 수 있는 기술에 대한 연구가 필요하다.

발명의 내용

해결하려는 과제

[0012] 본 발명은 입력 클럭 신호의 주파수 범위를 확인하고, 확인된 주파수 범위에 맞는 적절한 주파수의 샘플링 클럭 신호를 생성한 후 상기 샘플링 클럭 신호를 이용하여 상기 입력 클럭 신호의 주파수를 확인함으로써, 주파수가 다양하게 변경되는 입력 클럭 신호의 주파수 정보를 보다 정확하게 생성할 수 있는 주파수 정보 생성 처리 장치 및 그 동작 방법을 제공하고자 한다.

과제의 해결 수단

[0013] 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치는 미리 정해진 서로 다른 복수의 주파수 범위들과 상기 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지하는 코드 테이블 유지부, 상기 복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지하는 주파수 테이블 유지부, 입력 클럭 신호가 입력되면, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파

수가 속한 제1 주파수 범위를 확인하고, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력하는 주파수 범위 확인부, 상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력하는 샘플링 클럭 신호 출력부 및 상기 입력 클럭 신호와 상기 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호의 주파수 정보를 생성하는 주파수 정보 생성부를 포함한다.

[0014] 또한, 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법은 미리 정해진 서로 다른 복수의 주파수 범위들과 상기 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지하는 단계, 상기 복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지하는 단계, 입력 클럭 신호가 입력되면, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 제1 주파수 범위를 확인하고, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력하는 단계, 상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력하는 단계 및 상기 입력 클럭 신호와 상기 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호의 주파수 정보를 생성하는 단계를 포함한다.

발명의 효과

[0015] 본 발명에 따른 주파수 정보 생성 처리 장치 및 그 동작 방법은 입력 클럭 신호의 주파수 범위를 확인하고, 확인된 주파수 범위에 맞는 적절한 주파수의 샘플링 클럭 신호를 생성한 후 상기 샘플링 클럭 신호를 이용하여 상기 입력 클럭 신호의 주파수를 확인함으로써, 주파수가 다양하게 변경되는 입력 클럭 신호의 주파수 정보를 보다 정확하게 생성할 수 있다.

도면의 간단한 설명

[0016] 도 1은 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 구조를 도시한 도면이다.

도 2는 샘플링 클럭 신호를 이용해서 입력 클럭 신호의 주파수 정보를 생성하는 예시를 나타낸 도면이다.

도 3은 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법을 도시한 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0017] 이하에서는 본 발명에 따른 실시예들을 첨부된 도면을 참조하여 상세하게 설명하기로 한다. 이러한 설명은 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였으며, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 본 명세서 상에서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 사람에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다.

[0018] 본 문서에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있다는 것을 의미한다. 또한, 본 발명의 다양한 실시예들에 있어서, 각 구성요소들, 기능 블록들 또는 수단들은 하나 또는 그 이상의 하부 구성요소로 구성될 수 있고, 각 구성요소들이 수행하는 전기, 전자, 기계적 기능들은 전자회로, 집적회로, ASIC(Application Specific Integrated Circuit) 등 공지된 다양한 소자들 또는 기계적 요소들로 구현될 수 있으며, 각각 별개로 구현되거나 2 이상이 하나로 통합되어 구현될 수도 있다.

[0019] 한편, 첨부된 블록도의 블록들이나 흐름도의 단계들은 범용 컴퓨터, 특수용 컴퓨터, 휴대용 노트북 컴퓨터, 네

트워크 컴퓨터 등 데이터 프로세싱이 가능한 장비의 프로세서나 메모리에 탑재되어 지정된 기능들을 수행하는 컴퓨터 프로그램 명령들(instructions)을 의미하는 것으로 해석될 수 있다. 이들 컴퓨터 프로그램 명령들은 컴퓨터 장치에 구비된 메모리 또는 컴퓨터에서 판독 가능한 메모리에 저장될 수 있기 때문에, 블록도의 블록들 또는 흐름도의 단계들에서 설명된 기능들은 이를 수행하는 명령 수단을 내포하는 제조물로 생산될 수도 있다. 아울러, 각 블록 또는 각 단계는 특정된 논리적 기능(들)을 실행하기 위한 하나 이상의 실행 가능한 명령들을 포함하는 모듈, 세그먼트 또는 코드의 일부를 나타낼 수 있다. 또, 몇 가지 대체 가능한 실시예들에서는 블록들 또는 단계들에서 언급된 기능들이 정해진 순서와 달리 실행되는 것도 가능함을 주목해야 한다. 예컨대, 잇달아 도시되어 있는 두 개의 블록들 또는 단계들은 실질적으로 동시에 수행되거나, 역순으로 수행될 수 있으며, 경우에 따라 일부 블록들 또는 단계들이 생략된 채로 수행될 수도 있다.

[0020] 도 1은 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 구조를 도시한 도면이다.

[0021] 도 1을 참조하면, 본 발명에 따른 주파수 정보 생성 처리 장치(110)는 코드 테이블 유지부(111), 주파수 테이블 유지부(112), 주파수 범위 확인부(113), 샘플링 클럭 신호 출력부(114) 및 주파수 정보 생성부(115)를 포함한다.

[0022] 코드 테이블 유지부(111)는 미리 정해진 서로 다른 복수의 주파수 범위들과 상기 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지한다.

[0023] 예컨대, 상기 코드 테이블에는 하기의 표 1과 같이 정보가 기록되어 있을 수 있다.

표 1

[0025]

복수의 주파수 범위들	디지털 코드
640kHz~1280kHz	00000000001
320kHz~640kHz	00000000010
160kHz~320kHz	00000000100
80kHz~160kHz	00000001000
40kHz~80kHz	00000010000
20kHz~40kHz	00000100000
10kHz~20kHz	00001000000
5kHz~10kHz	00010000000
2.5kHz~5kHz	00100000000
1.25kHz~2.5kHz	01000000000
0.625kHz~1.25kHz	10000000000

[0027] 주파수 테이블 유지부(112)는 상기 복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지한다.

[0028] 예컨대, 상기 주파수 테이블에는 하기의 표 2와 같이 정보가 기록되어 있을 수 있다.

표 2

[0030]

디지털 코드	복수의 샘플링 주파수들
00000000001	320MHz
00000000010	160MHz
00000000100	80MHz
00000001000	40MHz
00000010000	20MHz
00000100000	10MHz
00001000000	5MHz

00010000000	2.5MHz
00100000000	1.25MHz
01000000000	0.625MHz
10000000000	0.3125MHz

[0032] 상기 표 2에서 상기 복수의 샘플링 주파수들은 입력 클럭 신호의 주파수 정보를 생성하는데 사용될 샘플링 클럭 신호의 주파수를 의미하는 것으로, 관리자는 상기 표 1의 코드 테이블에 기록된 각 디지털 코드에 따른 주파수 범위를 갖는 입력 클럭 신호가 인가되었을 때, 해당 주파수 범위에 따른 입력 클럭 신호의 주파수 정보를 생성하는데 최적화된 샘플링 클럭 신호를 생성하기 위한 샘플링 주파수를 미리 확인한 후 상기 표 2와 같이, 주파수 테이블에 각 디지털 코드와 그에 대응하는 최적의 샘플링 주파수를 기록해 둘 수 있다.

[0033] 주파수 범위 확인부(113)는 입력 클럭 신호가 입력되면, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 제1 주파수 범위를 확인하고, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력한다.

[0034] 예컨대, 상기 표 1과 같은 코드 테이블에 기록되어 있는 복수의 주파수들 중 상기 제1 주파수 범위가 '80kHz~160kHz'로 확인되었다고 하는 경우, 주파수 범위 확인부(113)는 상기 코드 테이블로부터 '80kHz~160kHz'에 대응되어 기록되어 있는 '00000001000'을 상기 제1 디지털 코드로 출력할 수 있다.

[0035] 샘플링 클럭 신호 출력부(114)는 상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력한다.

[0036] 관련해서, 전술한 예시에 따라 상기 제1 디지털 코드가 '00000001000'로 출력되었다고 하는 경우, 샘플링 클럭 신호 출력부(114)는 상기 표 2와 같은 주파수 테이블을 참조하여 '00000001000'에 대응되어 기록되어 있는 '40MHz'를 상기 제1 샘플링 주파수로 확인할 수 있고, '40MHz'에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호를 출력할 수 있다.

[0037] 그 이후, 주파수 정보 생성부(115)는 상기 입력 클럭 신호와 상기 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호의 주파수 정보를 생성한다.

[0038] 관련해서, 주파수 정보 생성부(115)는 도 2에 도시된 도면과 같이 상기 입력 클럭 신호(210)와 상기 제1 샘플링 클럭 신호(220)를 합성하여 상기 합성 클럭 신호(230)을 생성한 후 카운터를 통해 상기 합성 클럭 신호(230)의 클럭의 개수를 카운트함으로써, 클럭의 개수에 따른 상기 입력 클럭 신호(210)의 주파수 정보를 생성할 수 있다. 이때, 주파수 정보 생성부(115)는 상기 합성 클럭 신호(230)의 클럭의 개수를 카운트할 때, 클럭이 존재하는 구간 내에서의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호(210)의 주파수 정보를 생성할 수 있다. 즉, 도 2에서 상기 합성 클럭 신호(230)의 클럭이 존재하는 구간은 상기 입력 클럭 신호(210)의 하이 구간(211, 212)고, 상기 입력 클럭 신호(210)의 로우 구간(213, 214)에서는 상기 합성 클럭 신호(230)의 클럭이 존재하지 않기 때문에 주파수 정보 생성부(115)는 상기 입력 클럭 신호(210)의 하이 구간(211, 212)에서의 상기 합성 클럭 신호(230)의 클럭의 개수를 카운트함으로써, 카운트된 클럭의 개수에 따른 상기 입력 클럭 신호(210)의 주파수 정보를 생성할 수 있다.

[0039] 예컨대, '40MHz'에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호로부터 합성된 상기 합성 클럭 신호에서 카운트되는 클럭의 개수가 160개라고 하는 경우, 상기 입력 클럭 신호의 주기는 대략 '8us'가 될 것이고, 이로 인해, 주파수 정보 생성부(115)는 상기 입력 클럭 신호의 주파수 정보로 '125kHz'를 생성할 수 있다.

[0040] 이때, 본 발명의 일실시예에 따르면, 주파수 정보 생성부(115)는 상기 합성 클럭 신호로부터 카운트 가능한 클럭의 개수에 따른 주파수 정보를 나타내는 기설정된 디지털 코드가 사전 기록되어 있는 주파수 정보 테이블을 참조하여 상기 합성 클럭 신호의 클럭의 개수에 대응하는 디지털 코드를 상기 입력 클럭 신호의 주파수 정보로 생성할 수 있다.

[0041] 예컨대, 전술한 예와 같이, '40MHz'에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호로부터 합성된 상기 합성 클럭 신호에서 카운트되는 클럭의 개수가 160개라고 하는 경우, 주파수 정보 생성부(115)는 상기 주파수 정보

테이블을 참조하여 '40MHz'에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호로부터 합성된 상기 합성 클럭 신호에서 카운트되는 클럭의 개수가 160개일 때에 대응하는 미리 지정된 디지털 코드를 상기 입력 클럭 신호의 주파수 정보로 생성할 수 있다.

[0042] 본 발명의 일실시예에 따르면, 주파수 범위 확인부(113)는 상기 입력 클럭 신호의 주파수 범위를 확인하고, 이에 대응하는 디지털 코드를 출력하기 위한 구체적인 구성으로, 합성부(116), 주파수 분주부(117), 확인부(118) 및 코드 출력 처리부(119)를 포함할 수 있다.

[0043] 합성부(116)는 상기 입력 클럭 신호가 입력되면, 미리 설정된 기준 주파수를 갖는 레퍼런스 클럭 신호를 생성하고, 상기 입력 클럭 신호와 상기 레퍼런스 클럭 신호를 합성하여 레퍼런스 합성 클럭 신호를 생성한다.

[0044] 주파수 분주부(117)는 상기 레퍼런스 합성 클럭 신호에 대해 서로 다른 분주비(Dividing ratio)를 갖는 n(n은 2 이상의 자연수)개의 주파수 분주기들에 각각 입력으로 인가하여 n개의 분주된 레퍼런스 합성 클럭 신호들을 생성한다.

[0045] 예컨대, 상기 기준 주파수를 '10MHz'라고 하고, 1/8, 1/64, 1/512의 분주비를 갖는 3개의 주파수 분주기들이 있다고 하는 경우, 합성부(116)는 상기 입력 클럭 신호와 10MHz의 레퍼런스 클럭 신호를 합성하여 레퍼런스 합성 클럭 신호를 생성할 수 있다.

[0046] 그러고 나서, 주파수 분주부(117)는 상기 레퍼런스 합성 클럭 신호를 1/8, 1/64, 1/512의 분주비를 갖는 3개의 주파수 분주기들에 각각 입력으로 인가하여 3개의 분주된 레퍼런스 합성 클럭 신호들을 생성할 수 있다.

[0047] 만약, 상기 레퍼런스 합성 클럭 신호에서 클럭이 존재하는 구간에서의 클럭의 개수가 '1024개'라고 하는 경우, 1/8 분주비를 갖는 주파수 분주기를 통해 분주된 레퍼런스 합성 클럭 신호의 클럭의 개수는 '128'개가 되고, 1/64 분주비를 갖는 주파수 분주기를 통해 분주된 레퍼런스 합성 클럭 신호의 클럭의 개수는 '16'개가 되며, 1/512 분주비를 갖는 주파수 분주기를 통해 분주된 레퍼런스 합성 클럭 신호의 클럭의 개수는 '2개'가 될 것이다.

[0048] 확인부(118)는 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트함으로써, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위를 확인한다.

[0049] 이때, 본 발명의 일실시예에 따르면, 주파수 범위 확인부(113)는 클럭 테이블 유지부(120)를 더 포함할 수 있다.

[0050] 클럭 테이블 유지부(120)는 상기 복수의 주파수 범위들 각각에 대해, 각 주파수 범위에 대응되는 것으로 미리 정해진 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들에 대한 클럭의 카운트 가능 개수의 상한 값과 하한 값이 기록되어 있는 클럭 테이블을 저장하여 유지한다.

[0051] 관련해서, 전술한 예시에 따라, 1/8, 1/64, 1/512의 분주비를 갖는 3개의 주파수 분주기들을 이용한다고 하였을 때, 상기 클럭 테이블에는 하기의 표 3과 같이 정보가 기록되어 있을 수 있다.

표 3

[0053]

복수의 주파수 범위들	레퍼런스 합성 클럭 신호 또는 3개의 분주된 레퍼런스 합성 클럭 신호	클럭의 카운트 가능 개수
640kHz~1280kHz	레퍼런스 합성 클럭 신호	3~7
320kHz~640kHz	레퍼런스 합성 클럭 신호	7~15
160kHz~320kHz	1/8 분주된 레퍼런스 합성 클럭 신호	1~3
80kHz~160kHz	1/8 분주된 레퍼런스 합성 클럭 신호	3~7
40kHz~80kHz	1/8 분주된 레퍼런스 합성 클럭 신호	7~15
20kHz~40kHz	1/64 분주된 레퍼런스 합성 클럭 신호	1~3
10kHz~20kHz	1/64 분주된 레퍼런스 합성 클럭 신호	3~7
5kHz~10kHz	1/64 분주된 레퍼런스 합성 클럭 신호	7~15
2.5kHz~5kHz	1/512 분주된 레퍼런스 합성 클럭 신호	1~3
1.25kHz~2.5kHz	1/512 분주된 레퍼런스 합성 클럭 신호	3~7
0.625kHz~1.25kHz	1/512 분주된 레퍼런스 합성 클럭 신호	7~15

[0055] 이때, 확인부(118)는 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트한 후 상기 클럭 테이블에 기록되어 있는 상기 복수의 주파수 범위들 중 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들로부터 카운트된 클럭의 개수에 대응하는 주파수 범위를 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위로 확인할 수 있다.

[0056] 예컨대, 상기 표 3과 같은 클럭 테이블이 존재한다고 하였을 때, 상기 레퍼런스 합성 클럭 신호와 상기 3개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트한 결과, 상기 레퍼런스 합성 클럭 신호에 대해서는 클럭의 개수가 40개로 카운트되었고, 1/8 분주비로 분주된 레퍼런스 합성 클럭 신호에 대해서는 클럭의 개수가 5개로 카운트되었으며, 1/64, 1/512의 분주비로 분주된 레퍼런스 합성 클럭 신호에 대해서는 클럭의 개수가 0개로 카운트된 경우, 확인부(118)는 상기 클럭 테이블을 참조하여 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위로 '80kHz~160kHz'를 확인할 수 있다.

[0057] 이렇게, 상기 제1 주파수 범위가 확인되면, 코드 출력 처리부(119)는 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 상기 제1 디지털 코드의 출력을 처리한다.

[0058] 본 발명의 일실시예에 따르면, 샘플링 클럭 신호 출력부(114)는 샘플링 클럭 신호 생성부(121) 및 주파수 고정부(122)를 포함할 수 있다.

[0059] 샘플링 클럭 신호 생성부(121)는 주파수 범위 확인부(113)를 통해 상기 제1 디지털 코드가 출력되면, 상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 상기 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호를 생성한다.

[0060] 주파수 고정부(122)는 상기 제1 샘플링 클럭 신호를 위상 고정 루프(Phase Locked Loop: PLL)에 입력으로 인가하여 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행한 후 주파수 고정이 완료된 상기 제1 샘플링 클럭 신호를 출력한다.

[0061] 이때, 본 발명의 일실시예에 따르면, 주파수 고정부(122)는 상기 레퍼런스 클럭 신호를 상기 PLL의 위상 고정을 위한 레퍼런스 클럭 신호로 인가하고, 상기 제1 샘플링 주파수를 상기 기준 주파수와 비교하여 상기 제1 샘플링 주파수가 상기 기준 주파수에 따른 주파수를 갖도록 하는 주파수 분주비 또는 주파수 체배(Multiplying ratio) 비를 연산하며, 상기 연산된 주파수 분주비 또는 주파수 체배비에 따라 상기 제1 샘플링 클럭 신호의 주파수를 상기 기준 주파수에 대응되도록 조정한 후 상기 PLL의 위상차 검출기를 통해, 주파수 조정이 수행된 상기 제1 샘플링 클럭 신호와 상기 레퍼런스 클럭 신호 간의 위상차를 검출함으로써, 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행할 수 있다.

[0062] 예컨대, 상기 레퍼런스 클럭 신호의 상기 기준 주파수를 '10MHz'라고 하고, 샘플링 클럭 신호 생성부(121)에서 생성된 상기 제1 샘플링 클럭 신호의 상기 제1 샘플링 주파수를 '40MHz'라고 하는 경우, 주파수 고정부(122)는 상기 레퍼런스 클럭 신호를 상기 PLL의 위상 고정을 위한 레퍼런스 클럭 신호로 인가하고, 상기 제1 샘플링 주파수인 40MHz를 상기 기준 주파수인 10MHz로 조정하기 위해 1/4 분주비로 상기 제1 샘플링 클럭 신호를 분주시킨 후 상기 PLL의 위상차 검출기를 통해 10MHz로 분주된 상기 제1 샘플링 클럭 신호와 10MHz의 상기 레퍼런스 클럭 신호 간의 위상차를 검출하고, 검출된 위상차에 따라 상기 제1 샘플링 클럭 신호의 주파수를 조정함으로써, 샘플링 클럭 신호 생성부(121)에서 생성된 상기 제1 샘플링 클럭 신호의 주파수를 40MHz의 상기 제1 샘플링 주파수로 고정시킬 수 있다.

[0063] 도 3은 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법을 도시한 순서도이다.

[0064] 단계(S310)에서는 미리 정해진 서로 다른 복수의 주파수 범위들과 상기 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지한다.

[0065] 단계(S320)에서는 상기 복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지한다.

[0066] 단계(S330)에서는 입력 클럭 신호가 입력되면, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가

속한 제1 주파수 범위를 확인하고, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력한다.

[0067] 단계(S340)에서는 상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력한다.

[0068] 단계(S350)에서는 상기 입력 클럭 신호와 상기 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 상기 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 상기 입력 클럭 신호의 주파수 정보를 생성한다.

[0069] 이때, 본 발명의 일실시예에 따르면, 단계(S330)에서는 상기 입력 클럭 신호가 입력되면, 미리 설정된 기준 주파수를 갖는 레퍼런스 클럭 신호를 생성하고, 상기 입력 클럭 신호와 상기 레퍼런스 클럭 신호를 합성하여 레퍼런스 합성 클럭 신호를 생성하는 단계, 상기 레퍼런스 합성 클럭 신호에 대해 서로 다른 분주비를 갖는 n(n은 2 이상의 자연수)개의 주파수 분주기들에 각각 입력으로 인가하여 n개의 분주된 레퍼런스 합성 클럭 신호들을 생성하는 단계, 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트함으로써, 상기 복수의 주파수 범위들 중 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위를 확인하는 단계 및 상기 제1 주파수 범위가 확인되면, 상기 코드 테이블로부터 상기 제1 주파수 범위에 대응되어 기록되어 있는 상기 제1 디지털 코드의 출력을 처리하는 단계를 포함할 수 있다.

[0070] 이때, 본 발명의 일실시예에 따르면, 단계(S330)에서는 상기 복수의 주파수 범위들 각각에 대해, 각 주파수 범위에 대응되는 것으로 미리 정해진 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들에 대한 클럭의 카운트 가능 개수의 상한 값과 하한 값이 기록되어 있는 클럭 테이블을 저장하여 유지하는 단계를 더 포함할 수 있다.

[0071] 이때, 상기 제1 주파수 범위를 확인하는 단계는 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들 각각에 대해, 카운터를 통해 클럭의 개수를 카운트한 후 상기 클럭 테이블에 기록되어 있는 상기 복수의 주파수 범위들 중 상기 레퍼런스 합성 클럭 신호와 상기 n개의 분주된 레퍼런스 합성 클럭 신호들로부터 카운트된 클럭의 개수에 대응하는 주파수 범위를 상기 입력 클럭 신호의 주파수가 속한 상기 제1 주파수 범위로 확인할 수 있다.

[0072] 또한, 본 발명의 일실시예에 따르면, 단계(S340)에서는 상기 주파수 테이블을 참조하여 상기 제1 디지털 코드에 대응되어 기록되어 있는 상기 제1 샘플링 주파수를 확인하고, 상기 제1 샘플링 주파수에 따른 주파수를 갖는 상기 제1 샘플링 클럭 신호를 생성하는 단계 및 상기 제1 샘플링 클럭 신호를 PLL에 입력으로 인가하여 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행한 후 주파수 고정이 완료된 상기 제1 샘플링 클럭 신호를 출력하는 단계를 포함할 수 있다.

[0073] 이때, 본 발명의 일실시예에 따르면, 상기 주파수 고정이 완료된 상기 제1 샘플링 클럭 신호를 출력하는 단계는 상기 레퍼런스 클럭 신호를 상기 PLL의 위상 고정을 위한 레퍼런스 클럭 신호로 인가하고, 상기 제1 샘플링 주파수를 상기 기준 주파수와 비교하여 상기 제1 샘플링 주파수가 상기 기준 주파수에 따른 주파수를 갖도록 하는 주파수 분주비 또는 주파수 체배비를 연산하며, 상기 연산된 주파수 분주비 또는 주파수 체배비에 따라 상기 제1 샘플링 클럭 신호의 주파수를 상기 기준 주파수에 대응되도록 조정한 후 상기 PLL의 위상차 검출기를 통해, 주파수 조정이 수행된 상기 제1 샘플링 클럭 신호와 상기 레퍼런스 클럭 신호 간의 위상차를 검출함으로써, 상기 제1 샘플링 클럭 신호에 대한 주파수 고정을 수행할 수 있다.

[0074] 또한, 본 발명의 일실시예에 따르면, 단계(S350)에서는 상기 합성 클럭 신호로부터 카운트 가능한 클럭의 개수에 따른 주파수 정보를 나타내는 기설정된 디지털 코드가 사전 기록되어 있는 주파수 정보 테이블을 참조하여 상기 합성 클럭 신호의 클럭의 개수에 대응하는 디지털 코드를 상기 입력 클럭 신호의 주파수 정보로 생성할 수 있다.

[0075] 이상, 도 3을 참조하여 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법에 대해 설명하였다. 여기서, 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법은 도 1을 이용하여 설명한 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치(110)의 동작에 대한 구성과 대응될 수 있으므로, 이에 대한 보다 상세한 설명은 생략하기로 한다.

[0076] 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법은 컴퓨터와의 결합을 통해 실행시키기 위한 저장매체에 저장된 컴퓨터 프로그램으로 구현될 수 있다.

[0077] 또한, 본 발명의 일실시예에 따른 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치의 동작 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 본 발명을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

[0078] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.

[0079] 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

부호의 설명

[0080] 110: 입력 클럭 신호의 주파수 범위에 따라 결정된 서로 다른 샘플링 클럭 신호를 기초로 상기 입력 클럭 신호의 주파수 정보를 생성할 수 있는 주파수 정보 생성 처리 장치

111: 코드 테이블 유지부 112: 주파수 테이블 유지부

113: 주파수 범위 확인부 114: 샘플링 클럭 신호 출력부

115: 주파수 정보 생성부 116: 합성부

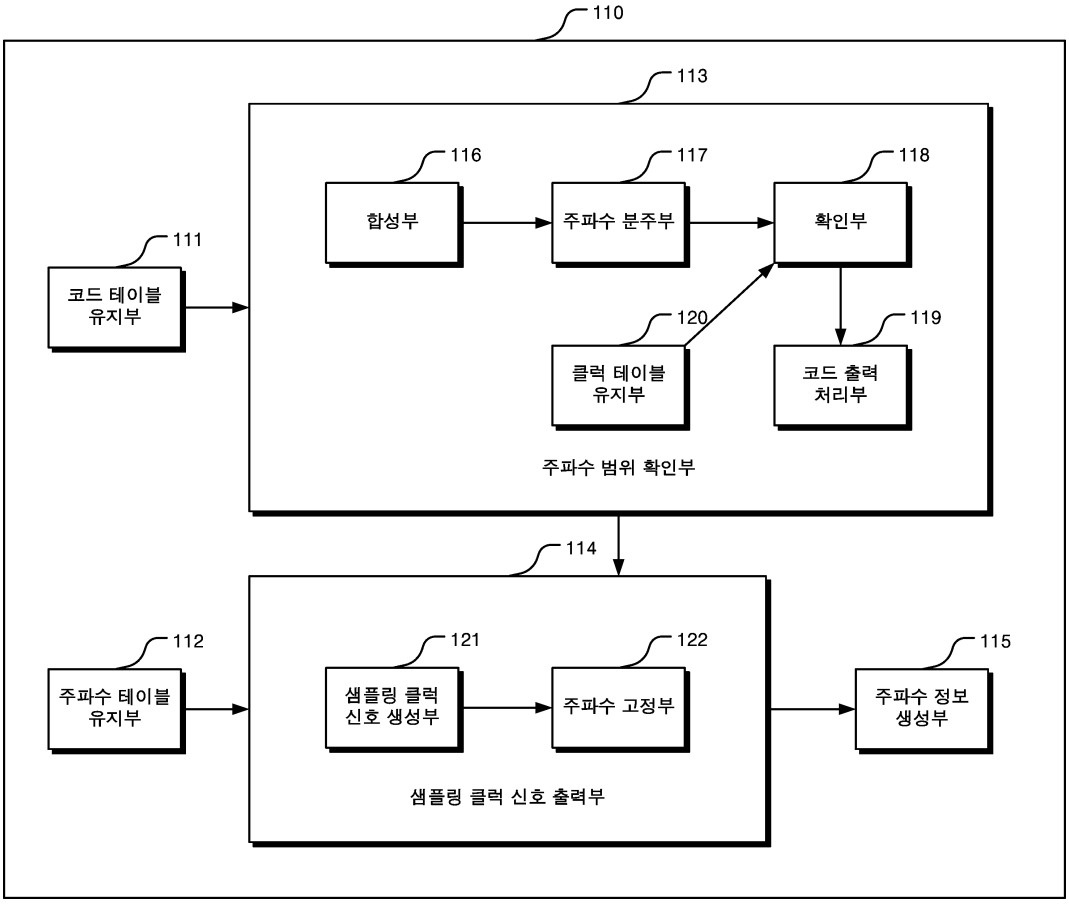
117: 주파수 분주부 118: 확인부

119: 코드 출력 처리부 120: 클럭 테이블 유지부

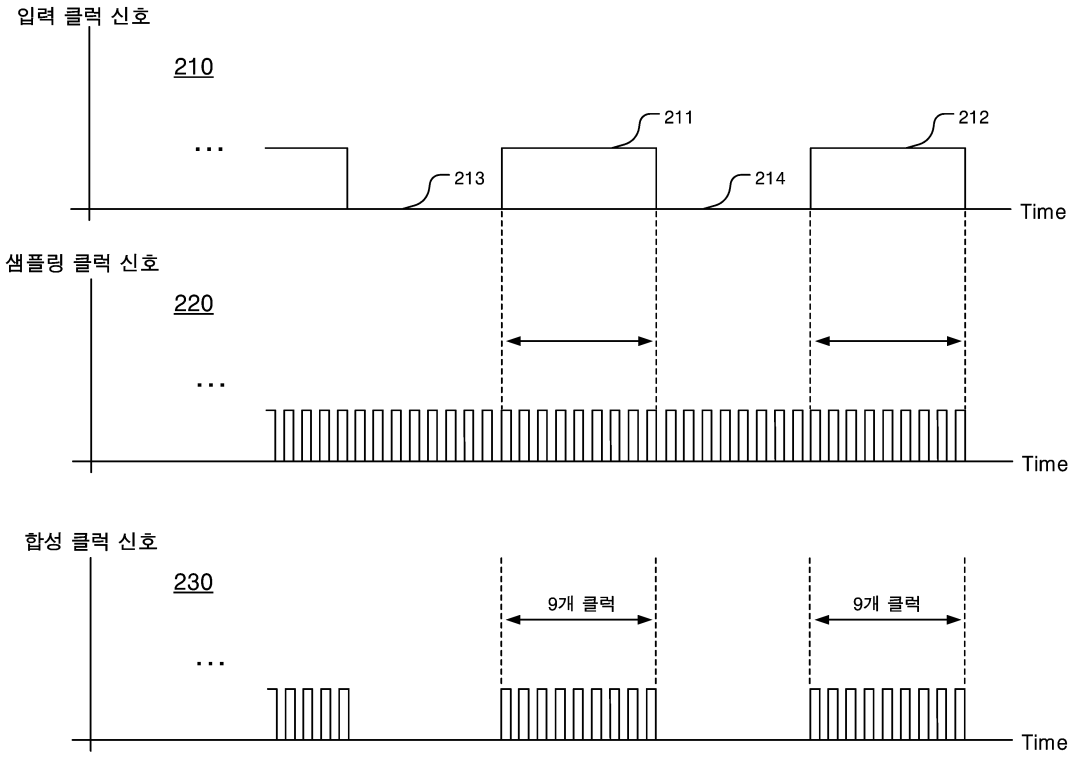
121: 샘플링 클럭 신호 생성부 122: 주파수 고정부

도면

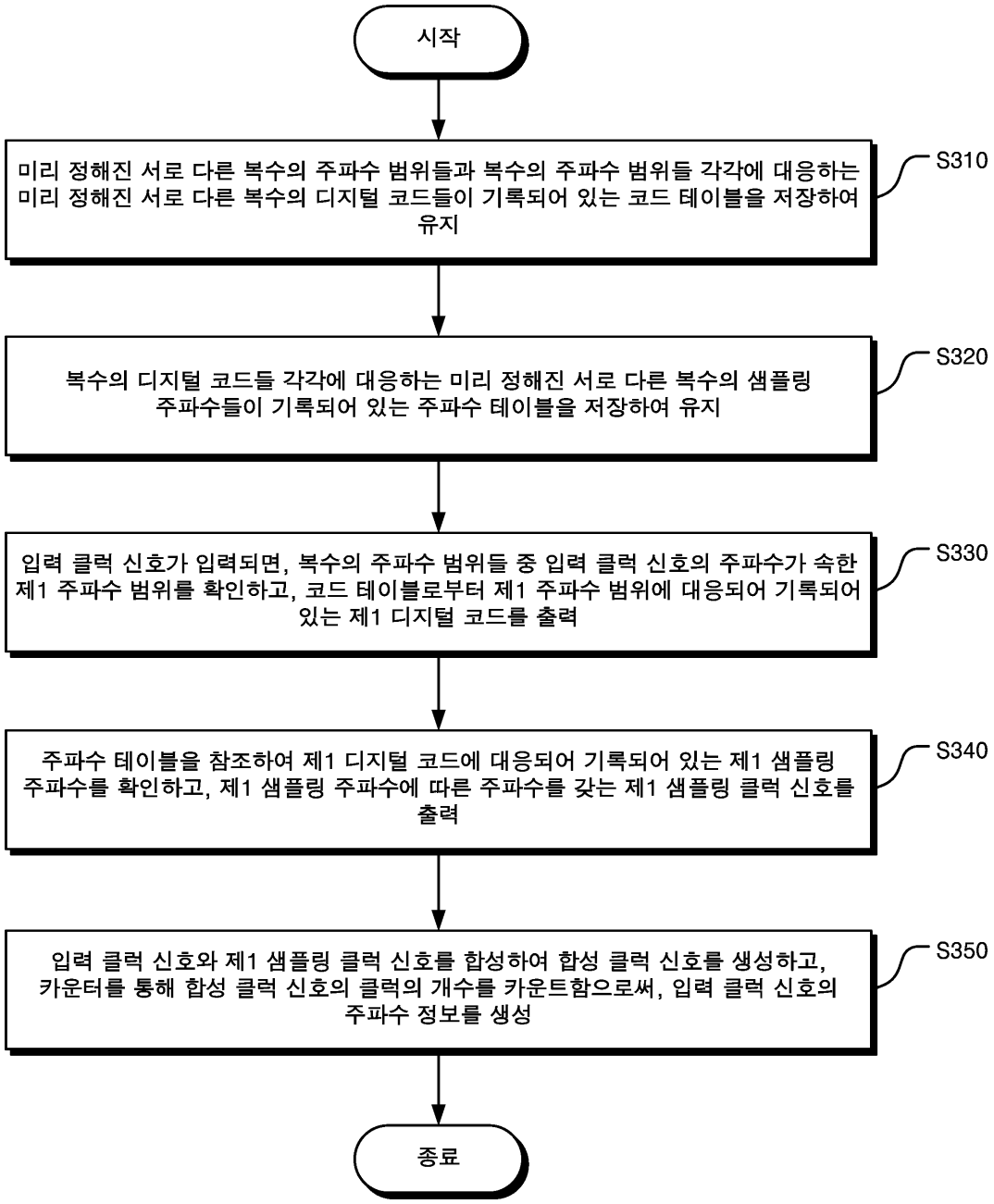
도면1


110
113
116
합성부
117
주파수 분주부
118
확인부
111
코드 테이블
유지부
120
클럭 테이블
유지부
119
코드 출력
처리부
주파수 범위 확인부
114
112
주파수 테이블
유지부
121
샘플링 클럭
신호 생성부
122
주파수 고정부
115
주파수 정보
생성부
샘플링 클럭 신호 출력부

도면2


입력 클럭 신호
210
211
212
213
214
Time
샘플링 클럭 신호
220
Time
합성 클럭 신호
230
9개 클럭
9개 클럭
Time

도면3


시작
미리 정해진 서로 다른 복수의 주파수 범위들과 복수의 주파수 범위들 각각에 대응하는 미리 정해진 서로 다른 복수의 디지털 코드들이 기록되어 있는 코드 테이블을 저장하여 유지
S310
복수의 디지털 코드들 각각에 대응하는 미리 정해진 서로 다른 복수의 샘플링 주파수들이 기록되어 있는 주파수 테이블을 저장하여 유지
S320
입력 클럭 신호가 입력되면, 복수의 주파수 범위들 중 입력 클럭 신호의 주파수가 속한 제1 주파수 범위를 확인하고, 코드 테이블로부터 제1 주파수 범위에 대응되어 기록되어 있는 제1 디지털 코드를 출력
S330
주파수 테이블을 참조하여 제1 디지털 코드에 대응되어 기록되어 있는 제1 샘플링 주파수를 확인하고, 제1 샘플링 주파수에 따른 주파수를 갖는 제1 샘플링 클럭 신호를 출력
S340
입력 클럭 신호와 제1 샘플링 클럭 신호를 합성하여 합성 클럭 신호를 생성하고, 카운터를 통해 합성 클럭 신호의 클럭의 개수를 카운트함으로써, 입력 클럭 신호의 주파수 정보를 생성
S350
종료