

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成28年2月12日(2016.2.12)

【公開番号】特開2013-131758(P2013-131758A)

【公開日】平成25年7月4日(2013.7.4)

【年通号数】公開・登録公報2013-035

【出願番号】特願2012-278136(P2012-278136)

【国際特許分類】

H 01 L 21/338 (2006.01)

H 01 L 29/778 (2006.01)

H 01 L 29/812 (2006.01)

H 01 L 21/336 (2006.01)

H 01 L 29/78 (2006.01)

H 01 L 29/06 (2006.01)

【F I】

H 01 L 29/80 H

H 01 L 29/78 3 0 1 B

H 01 L 29/06 3 0 1 F

【手続補正書】

【提出日】平成27年12月18日(2015.12.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体装置であって、

ソース電極とドレイン電極との間の半導体膜に活性領域を有するヘテロ構造電界効果トランジスタ(HFET)を備え、ゲート電極は前記活性領域の一部分の上にあり、前記活性領域の伝導チャネルを変調するように構成され、さらに、

前記ゲート電極の上の第1のパッシベーション膜と、

前記第1のパッシベーション膜上の第1のゲートフィールドプレートとを備え、前記第1のゲートフィールドプレートは前記ゲート電極の上方にあり、前記第1のゲートフィールドプレートは前記ゲート電極から分離しており、前記第1のパッシベーション膜は、前記ゲート電極と前記第1のゲートフィールドプレートとの間に配置され、さらに、

前記第1のゲートフィールドプレートの上の第2のパッシベーション膜と、

前記第2のパッシベーション膜上の第2のゲートフィールドプレートとを備え、前記第2のパッシベーション膜は、前記第1のゲートフィールドプレートと前記第2のゲートフィールドプレートとの間に配置され、さらに、

前記第2のゲートフィールドプレートの上のカプセル膜と、

前記カプセル膜上の第1の金属パターンとを備え、

前記第1の金属パターンは、前記ソース電極に電気的に接続されるシールドラップを含み、

前記シールドラップは、前記活性領域の大部分を被覆し、

前記第1のゲートフィールドプレートおよび前記第2のゲートフィールドプレートは各々、前記ソース電極に近接した第1の端縁と、前記ドレイン電極に近接した第2の端縁とを含み、

前記シールドラップは、前記第1のゲートフィールドプレートおよび前記第2のゲートフィールドプレートの各々の前記第1の端縁および前記第2の端縁と重なる、半導体装置。

【請求項2】

前記第1の金属パターンにギャップが規定され、前記ギャップは、前記ドレイン電極に接続される前記第1の金属パターンの一部分から前記シールドラップを分離する、請求項1に記載の半導体装置。

【請求項3】

前記ギャップは前記活性領域の上に形成されない、請求項2に記載の半導体装置。

【請求項4】

前記ドレイン電極から前記ソース電極までの距離は、前記ギャップの幅より5～6倍大きい、請求項2に記載の半導体装置。

【請求項5】

前記第1のゲートフィールドプレートは、前記第1のパッシベーション膜上の第2の金属パターンによって規定される、請求項1に記載の半導体装置。

【請求項6】

前記第2のゲートフィールドプレートは、前記第2のパッシベーション膜上の第3の金属パターンによって規定される、請求項5に記載の半導体装置。

【請求項7】

前記シールドラップは前記活性領域の少なくとも75%を被覆する、請求項1に記載の半導体装置。

【請求項8】

前記シールドラップは前記活性領域全体を被覆する、請求項7に記載の半導体装置。

【請求項9】

前記活性領域の少なくとも75%は、前記シールドラップまたは前記第2の金属パターンによって、個々にまたは組合せて被覆される、請求項1に記載の半導体装置。

【請求項10】

前記活性領域全体は、前記シールドラップまたは前記第2の金属パターンによって、個々にまたは組合せて被覆される、請求項9に記載の半導体装置。

【請求項11】

前記ゲート電極は複数のパッシベーション膜の上にある、請求項1に記載の半導体装置。

【請求項12】

半導体装置であって、

基板と、

前記基板上のバッファ層と、

前記バッファ層の活性領域にチャネルを作成するように構成された、前記バッファ層上の半導体膜と、

前記半導体膜に接触するソース電極と、

前記半導体膜に接触するドレイン電極とを備え、前記バッファ層内の前記活性領域は前記ソース電極と前記ドレイン電極との間にあり、さらに、

前記活性領域のチャネルを変調するように構成されたゲート電極と、

前記ゲート電極の上の第1のパッシベーション膜と、

前記第1のパッシベーション膜上の第1のゲートフィールドプレートとを備え、前記第1のゲートフィールドプレートは前記ゲート電極の上方にあり、前記第1のゲートフィールドプレートは前記ゲート電極から分離しており、前記第1のパッシベーション膜は、前記ゲート電極と前記第1のゲートフィールドプレートとの間に配置され、さらに、

前記第1のゲートフィールドプレートの上の第2のパッシベーション膜と、

前記第2のパッシベーション膜上の第2のゲートフィールドプレートとを備え、前記第2のパッシベーション膜は、前記第1のゲートフィールドプレートと前記第2のゲートフ

ィールドプレートとの間に配置され、さらに、

前記第2のゲートフィールドプレートの上のカプセル膜と、

前記ソース電極に電気的に接続された前記カプセル膜上のシールドラップとを備え、

前記シールドラップは、前記活性領域の大部分を被覆し、

前記第1のゲートフィールドプレートおよび前記第2のゲートフィールドプレートは各々、前記ソース電極に近接した第1の端縁と、前記ドレイン電極に近接した第2の端縁とを含み、

前記シールドラップは、前記第1のゲートフィールドプレートおよび前記第2のゲートフィールドプレートの各々の前記第1の端縁および前記第2の端縁と重なる、半導体装置。

【請求項13】

前記パッシベーション膜と前記カプセル膜との間に配置された複数のパッシベーション膜をさらに備え、前記複数のパッシベーション膜は、部分的に前記第2のパッシベーション膜上にある、請求項12に記載の半導体装置。

【請求項14】

前記シールドラップは前記活性領域の少なくとも75%を被覆する、請求項12に記載の半導体装置。

【請求項15】

前記シールドラップは、前記カプセル膜を通過するバイアを介して前記ソース電極と電気接觸し、

前記第1の金属パターンはさらに、前記カプセル膜上にドレイン接続を含み、前記ドレイン接続は、前記カプセル膜を通過するバイアを介して前記ドレイン電極と電気接觸する、請求項1に記載の半導体装置。

【請求項16】

前記シールドラップと前記ドレイン接続との間の前記第1の金属パターンにギャップが規定され、前記ギャップは誘電体で充填される、請求項15に記載の半導体装置。

【請求項17】

前記ギャップは窒化ケイ素で充填される、請求項16に記載の半導体装置。

【請求項18】

前記シールドラップは、前記カプセル膜を通過するバイアを介して前記ソース電極と電気接觸し、

前記半導体装置はさらに、前記カプセル膜上にドレイン接続を含み、前記ドレイン接続は、前記カプセル膜を通過するバイアを介して前記ドレイン電極と電気接觸する、請求項12に記載の半導体装置。

【請求項19】

前記シールドラップと前記ドレイン接続との間にギャップが規定され、前記ギャップは誘電体で充填される、請求項18に記載の半導体装置。

【請求項20】

前記ギャップは窒化ケイ素で充填される、請求項19に記載の半導体装置。

【請求項21】

半導体装置であって、

ソース電極とドレイン電極との間の半導体膜に活性領域を有するヘテロ構造電界効果トランジスタ(HFET)を備え、ゲート電極は前記活性領域の一部分の上にあり、前記活性領域の伝導チャネルを変調するように構成され、さらに、

前記ゲート電極の上の第1のパッシベーション膜と、

前記第1のパッシベーション膜上の第1のゲートフィールドプレートとを備え、前記第1のゲートフィールドプレートは前記ゲート電極の上方にあり、前記第1のゲートフィールドプレートは前記ゲート電極から分離しており、前記第1のパッシベーション膜は、前記ゲート電極と前記第1のゲートフィールドプレートとの間に配置され、さらに、

前記第1のゲートフィールドプレートの上の第2のパッシベーション膜と、

前記第2のパッシベーション膜上の第2のゲートフィールドプレートとを備え、前記第2のパッシベーション膜は、前記第1のゲートフィールドプレートと前記第2のゲートフィールドプレートとの間に配置され、さらに、

前記第2のゲートフィールドプレートの上のカプセル膜と、

前記カプセル膜上の第1の金属パターンとを備え、

前記第1の金属パターンは、前記ドレイン電極に電気的に接続されるシールドラップを含み、

前記シールドラップは、前記活性領域の大部分を被覆し、

前記第1のゲートフィールドプレートおよび前記第2のゲートフィールドプレートは各々、前記ソース電極に近接した第1の端縁と、前記ドレイン電極に近接した第2の端縁とを含み、

前記シールドラップは、前記第2のゲートフィールドプレートの前記第2の端縁と重なる、半導体装置。

【請求項22】

前記第1の金属パターンにギャップが規定され、前記ギャップは、前記ソース電極に接続される前記第1の金属パターンの一部分から前記シールドラップを分離する、請求項21に記載の半導体装置。

【請求項23】

前記シールドラップは、前記カプセル膜を通過するバイアを介して前記ドレイン電極と電気接觸し、

前記第1の金属パターンはさらに、前記カプセル膜上にドレイン接続を含み、前記ドレイン接続は、前記カプセル膜を通過するバイアを介して前記ドレイン電極と電気接觸する、請求項21に記載の半導体装置。

【請求項24】

前記シールドラップと前記ソース接続との間の前記第1の金属パターンにギャップが規定され、前記ギャップは誘電体で充填される、請求項23に記載の半導体装置。

【請求項25】

半導体装置であつて、

基板と、

前記基板上のバッファ層と、

前記バッファ層の活性領域にチャネルを作成するように構成された、前記バッファ層上の半導体膜と、

前記半導体膜に接觸するソース電極と、

前記半導体膜に接觸するドレイン電極とを備え、前記バッファ層内の前記活性領域は前記ソース電極と前記ドレイン電極との間にあり、さらに、

前記活性領域のチャネルを変調するように構成されたゲート電極と、

前記ゲート電極の上の第1のパッシベーション膜と、

前記第1のパッシベーション膜上の第1のゲートフィールドプレートとを備え、前記第1のゲートフィールドプレートは前記ゲート電極の上方にあり、前記第1のゲートフィールドプレートは前記ゲート電極から分離しており、前記第1のパッシベーション膜は、前記ゲート電極と前記第1のゲートフィールドプレートとの間に配置され、さらに、

前記第1のゲートフィールドプレートの上の第2のパッシベーション膜と、

前記第2のパッシベーション膜上の第2のゲートフィールドプレートとを備え、前記第2のパッシベーション膜は、前記第1のゲートフィールドプレートと前記第2のゲートフィールドプレートとの間に配置され、さらに、

前記第2のゲートフィールドプレートの上のカプセル膜と、

前記ドレイン電極に電気的に接続された前記カプセル膜上のシールドラップとを備え、

前記シールドラップは、前記活性領域の大部分を被覆し、

前記第1のゲートフィールドプレートおよび前記第2のゲートフィールドプレートは各々、前記ソース電極に近接した第1の端縁と、前記ドレイン電極に近接した第2の端縁と

を含み、

前記シールドラップは、前記第2のゲートフィールドプレートの前記第2の端縁と重なる、半導体装置。

【請求項26】

前記シールドラップは、前記カプセル膜を通過するバイアを介して前記ドレイン電極と電気接觸し、

前記半導体装置はさらに、前記カプセル膜上にソース接続を含み、前記ソース接続は、前記カプセル膜を通過するバイアを介して前記ソース電極と電気接觸する、請求項25に記載の半導体装置。

【請求項27】

前記シールドラップと前記ソース接続との間にギャップが規定され、前記ギャップは誘電体で充填される、請求項26に記載の半導体装置。