

(12)

# PATENTCHRIFT

(21) Anmeldenummer: 1010/90

(51) Int.Cl.<sup>5</sup> : H03H 11/16

(22) Anmeldetag: 4. 5.1990

(42) Beginn der Patentdauer: 15. 6.1993

(45) Ausgabetag: 25. 2.1994

(56) Entgegenhaltungen:

DE-OS3624854

(73) Patentinhaber:

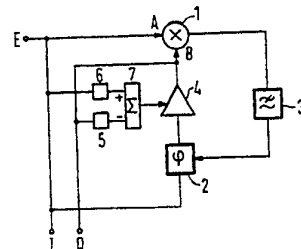
SIEMENS AKTIENGESELLSCHAFT ÖSTERREICH  
A-1211 WIEN (AT).

(72) Erfinder:

KREUZGRUBER PETER DIPL.ING.  
WIEN (AT).  
ÖSTERREICHER JOHANNES DIPL.ING.  
BADEN, NIEDERÖSTERREICH (AT).

(54) SCHALTUNGSANORDNUNG ZUR ERZEUGUNG EINES ANALOGEN, UM 90 GRAD GEGENÜBER EINEM EINGANGSSIGNAL PHASENVERSCHOBENEN AUSGANGSSIGNALS

(57) Ein Eingang (E) eines analogen 90°-Phasenschiebers ist mit einem ersten Detektoreingang (A) eines Phasendetektors (1) verbunden. Der Ausgang des Phasendetektors (1) ist über ein Tiefpaßfilter (3) und ein Phasendrehglied (2) mit einem zweiten Detektoreingang (B) rückgekoppelt. Diese Schaltungsteile bilden einen Regelkreis, dessen stabiler Punkt erreicht ist, wenn die Phasenverschiebung der beiden Signale an den Detektoreingängen (A, B) 90° beträgt. Eine eventuell auftretende Abhängigkeit der Signalamplitude am Ausgang des Phasenschiebers wird durch einen regelbaren Verstärker (4) kompensiert. Das Eingangssignal wird phasenrichtig an den Ausgang (I) übertragen, das 90°-Ausgangssignal liegt an einem Quadraturausgang (Q) an.



Die Erfindung betrifft eine Schaltungsanordnung zur Erzeugung eines analogen, um  $90^\circ$  gegenüber einem Eingangssignal phasenverschobenen Ausgangssignals, wobei ein Eingang eines Phasendrehgliedes mit einem Eingang der Schaltungsanordnung verbunden und das  $90^\circ$ -Ausgangssignal des Phasendrehgliedes einem Quadraturausgang der Schaltungsanordnung zugeleitet ist.

5 Eine derartige Schaltungsanordnung ist aus der DE-OS 36 24 854 bekannt. Das Eingangssignal wird über ein phasendrehendes Netzwerk an einen steuerbaren Verstärker geleitet. Der Betrag und das Vorzeichen des Ausgangssignals ist veränderbar. In einem Parallelzweig wird das Eingangssignal lediglich konstant verstärkt dem Ausgang zugeführt. Die Schaltung wird für Farbtonregler von Farbfernsehgeräten verwendet.

10 Für die Erzeugung von analogen Signalen in Quadratlage werden im allgemeinen analoge Phasendrehglieder und Brückenschaltungen, sowie Leistungsteilerhybride verwendet. Bei diesen Schaltungsanordnungen hängt entweder die Phasendrehung von der Eingangsfrequenz ab, oder sie sind nur in einem schmalen Frequenzband einsetzbar. Die Realisierung eines  $90^\circ$ -Phasenschiebers mit Hilfe einer PLL-Schaltungsanordnung erfordert einen zusätzlichen Oszillator, der insbesondere im Frequenzbereich des UHF- und Mikrowellenbandes einen beträchtlichen Schaltungsaufwand erfordert. Zu dem sind PLL-Schaltungsanordnungen einschließlich ihres Oszillators bisher nicht integrierbar. Für Frequenzen bis zu 15 einigen 10 MHz können Signale in Quadratlage digital, durch Verwendung einer ROM-Filtertabelle realisiert werden. Die Frequenzgrenze ist bei diesem Verfahren durch die maximale Arbeitsfrequenz der verfügbaren Digitalschaltungen festgelegt.

20 Der Erfindung liegt die Aufgabe zugrunde, aus einem breitbandig modulierten Signal ein Signal in Quadratlage zu erzeugen.

Dies wird erfindungsgemäß dadurch gelöst, daß der Eingang mit einem ersten Detektoreingang eines Phasendetektors verbunden ist, dessen Ausgang über eine Mittelwertschaltung und das Phasendrehglied an einen zweiten Detektoreingang rückgekoppelt ist.

25 Diese Schaltungsanordnung kann eingesetzt werden, um aus dem Signal des Lokalsozillators eines Homodynempfängers ein in Quadratlage befindliches Signal zu erzeugen. Sie hat den Vorteil, integrierbar zu sein und ist daher für Mobiltelefone besonders geeignet. Die Schaltungsanordnung kann je nach Aufbau für die Erzeugung von Quadratsignalen bis in den Mikrowellenbereich und für Modulationsbandbreiten von einigen MHz eingesetzt werden.

30 Es ist vorteilhaft, daß die Mittelwertschaltung ein Tiefpaßfilter ist. Insbesondere besteht das Tiefpaßfilter aus einem invertierenden Verstärker und einem RC-Glied.

Zum Aufbau eines Amplitudenregelmechanismus ist es vorteilhaft, daß ein regelbarer Verstärker dem Ausgang des Phasendrehgliedes nachgeschaltet ist und daß der Regeleingang des Verstärkers über einen ersten Pegeldetektor mit dem Quadraturausgang und über einen zweiten Pegeldetektor mit dem Eingang verbunden ist. Somit kann Pegelgleichheit zwischen dem Oszillatorsignal und dem erzeugten Quadratsignal sichergestellt werden. Zur günstigen Realisierung ist das Phasendrehglied eine Schaltungsanordnung mit 35 spannungssteuerbarer Phasendrehung. Dabei ist das Phasendrehglied als Allpaßfilter oder RC-Tiefpaßfilter mit abstimmbarem Widerstand aufgebaut.

Zur besseren Integrierbarkeit ist es vorteilhaft, daß der Phasendetektor statt einem analogen Multiplizierer ein digitaler Phasendetektor ist.

40 Die Erfindung wird anhand von Ausführungsbeispielen und Zeichnungen näher erläutert. Es zeigen: Fig. 1 das Blockschaltbild des ersten Ausführungsbeispiels und Fig. 2 das Schaltbild des zweiten Ausführungsbeispiels.

In Fig. 1 ist ein analoger, integrierbarer  $90^\circ$ -Phasenschieber dargestellt. Ein Eingangssignal am Eingang (E) wird phasenrichtig an einen Ausgang (I) übertragen. Die Erzeugung eines Quadratsignals erfolgt durch einen spannungssteuerbaren Phasenschieber, der durch einen Regelkreis auf  $90^\circ$  Phasendrehung abgestimmt wird. Das 45  $90^\circ$ -Ausgangssignal wird einem Quadraturausgang (Q) zugeleitet.

Der Eingang (E) der Schaltungsanordnung ist mit einem ersten Detektoreingang (A) eines Phasendetektors (1) verbunden. Liegen am ersten Detektoreingang (A) und einem zweiten Detektoreingang (B) zwei harmonische Signale mit einer Phasenverschiebung von  $90^\circ$  zueinander an, so ist die Signalspannung am Ausgang des Phasendetektors (1) mittelwertfrei. Ist die Phasenverschiebung des Signals am zweiten Detektoreingang (B) zu jener am ersten Detektoreingang (A) kleiner als  $90^\circ$ , so wird der Mittelwert am Ausgang des Phasendetektors (1) positiv. Bei einer Phasenverschiebung der beiden Signale von mehr als  $90^\circ$ , ergibt sich ein negativer Mittelwert am Ausgang des Phasendetektors (1). Die Mittelwertbildung der Signalspannung des Phasendetektors (1) erfolgt durch ein dem Ausgang des Phasendetektors (1) nachgeschaltetes Tiefpaßfilter (3). Ein Phasendrehglied (2) ist mit dem Tiefpaßfilter (3) und dem Phasendetektor (1) verbunden. Es vergrößert die Phasendrehung zwischen Ein- und Ausgang für positive 50 Steuerspannung, bzw. verkleinert sie für negative Steuerspannung. Der Phasendetektor (1), das Tiefpaßfilter (3) und der Phasenschieber (2) bilden einen Regelkreis, dessen stabiler Punkt bei einer Phasenverschiebung der beiden Signale an den beiden Detektoreingängen (A), (B) von  $90^\circ$  erreicht ist. Eine eventuell auftretende Abhängigkeit der Signalamplitude am Ausgang des Phasenschiebers wird dadurch kompensiert, daß ein regelbarer Verstärker (4) (AGC-Verstärker) in den Regelkreis geschaltet ist. Die Regelspannung für diesen 60 Verstärker (4) wird durch zwei Pegeldetektoren (5), (6) erzeugt, die die Signalleistungen am Ausgang (I) und

am Quadraturausgang (Q) messen. Die Signalleistungen werden in einem Summierglied (7) subtrahiert, das zwischen die Pegeldetektoren (5), (6) und den regelbaren Verstärker (4) geschaltet ist.

Eine Auswahl der Schaltungsteile erfolgt in Abhängigkeit vom Betriebsfrequenzbereich. Die maximale Modulationsbandbreite bei modulierten Eingangssignalen wird durch die Grenzfrequenz des Tiefpaßfilters (3) und die Bandbreite des Amplitudenregelkreises, insbesondere der Bandbreite des Summiergliedes (7) bestimmt. Als Pegeldetektoren (5), (6) können Spitzenwertgleichrichter mit nachfolgender Tiefpaßfilterung eingesetzt werden.

Das zweite Ausführungsbeispiel gemäß Fig. 2 ist gegenüber dem ersten Ausführungsbeispiel etwas abgewandelt, bzw. genauer gezeigt. Es ist ein digitaler Phasendetektor (8) mit dem Eingang (E) verbunden. Das Tiefpaßfilter besteht aus einem invertierenden Verstärker (11) und einem RC-Glied (9), (10), durch das die Grenzfrequenz des Tiefpaßfilters festgelegt wird. Das spannungssteuerbare Phasendrehglied besteht aus einem zweistufigen RC-Glied, worin ein erster Widerstand (13) und ein erster Kondensator (14) die erste Stufe und ein zweiter Widerstand (15) und eine Reaktanzstufe die zweite Stufe des Phasendrehgliedes bilden. Die Reaktanzstufe besteht aus einem Bipolartransistor (19), der über eine Rückkopplungskapazität (23) rückgekoppelt ist. Für Frequenzen über einige 100 MHz kann diese Rückkopplungskapazität (23) entfallen, da durch die Millerkapazität des Bipolartransistors (19) eine ausreichende Phasendrehung des Phasendrehgliedes erzielt werden kann. Mit einem Kollektorwiderstand (22) wird die Größe der Eingangskapazität dieser Reaktanzstufe festgelegt. Ein Stabilisierungswiderstand (21) dient der Stabilisierung des Arbeitspunktes, ein Stabilisierungskondensator (20) bewirkt eine Vergrößerung der effektiven Steilheit des Bipolartransistors (19). Der Wert der Eingangskapazität ist eine lineare Funktion der Steilheit und damit des Kollektorstroms des Bipolartransistors (19). Der Kollektorstrom wird durch einen Basisspannungsteiler (17), (18) festgelegt. Die Spannungsabhängigkeit der Reaktanzstufe entsteht durch die Variation der Spannung des Basisspannungsteilers (17), (18). Die Reaktanzstufe ist durch einen Koppelkondensator (16) vom Radiofrequenz-Signalfad galvanisch getrennt. Eine Zenerdiode (12) begrenzt die maximal auftretende Spannung am Basisspannungsteiler (17), (18). Auf den Schaltungsteil zur Pegelstabilisierung wurde in diesem Ausführungsbeispiel verzichtet.

## PATENTANSPRÜCHE

1. Schaltungsanordnung zur Erzeugung eines analogen, um  $90^\circ$  gegenüber einem Eingangssignal phasenverschobenen Ausgangssignals, wobei ein Eingang eines Phasendrehgliedes mit einem Eingang der Schaltungsanordnung verbunden und das  $90^\circ$ -Ausgangssignal des Phasendrehgliedes einem Quadraturausgang der Schaltungsanordnung zugeleitet ist, dadurch gekennzeichnet, daß der Eingang (E) mit einem ersten Detektoreingang (A) eines Phasendetektors (1) verbunden ist, dessen Ausgang über eine Mittelwertschaltung und das Phasendrehglied (2) an einen zweiten Detektoreingang (B) rückgekoppelt ist.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Mittelwertschaltung ein Tiefpaßfilter (3) ist.

3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, daß das Tiefpaßfilter (3) aus einem invertierenden Verstärker (11) und einem RC-Glied (9, 10) besteht.

4. Schaltungsanordnung nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß ein regelbarer Verstärker (4) dem Ausgang des Phasendrehgliedes (2) nachgeschaltet ist und daß der Regeleingang des Verstärkers (4) über einen ersten Pegeldetektor (5) mit dem Quadraturausgang (Q) und über einen zweiten Pegeldetektor (6) mit dem Eingang (E) verbunden ist.

5. Schaltungsanordnung nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß das Phasendrehglied (2) eine Schaltungsanordnung mit spannungssteuerbarer Phasendrehung ist.

6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß das Phasendrehglied (2) als Allpaßfilter oder RC-Tiefpaßfilter mit abstimmbarem Widerstand aufgebaut ist.

7. Schaltungsanordnung nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß der Phasendetektor (1) ein digitaler Phasendetektor (8) ist.

Hiezu 1 Blatt Zeichnung

FIG 1

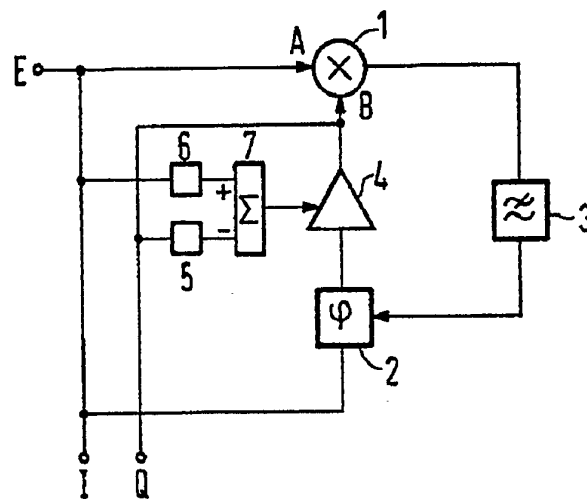


FIG 2

