



(12) **Veröffentlichung**

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2023/032121**
in der deutschen Übersetzung (Art. III § 8 Abs. 2
IntPatÜbkG)
(21) Deutsches Aktenzeichen: **11 2021 008 171.3**
(86) PCT-Aktenzeichen: **PCT/JP2021/032273**
(86) PCT-Anmeldetag: **02.09.2021**
(87) PCT-Veröffentlichungstag: **09.03.2023**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **08.08.2024**

(51) Int Cl.: **G06F 12/00** (2006.01)

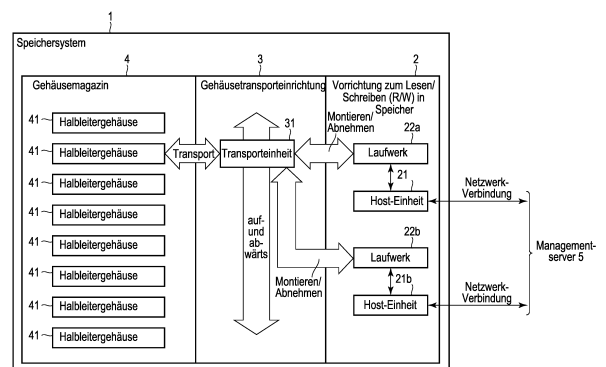
(71) Anmelder: Kioxia Corporation, Tokyo, JP	(72) Erfinder: Hitomi, Tatsuro, Tokyo, JP; Yoshimizu, Yasuhito, Tokyo, JP; Miura, Masayuki, Tokyo, JP; Miyaoka, Mitoshi, Tokyo, JP; Kojima, Tetsuharu, Tokyo, JP; Sanuki, Tomoya, Tokyo, JP
(74) Vertreter: Prock, Thomas, Dr., EC4A 1BW London, GB	

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **SPEICHERSYSTEM**

(57) Zusammenfassung: Bereitgestellt ist ein Speichersystem zum Verarbeiten großer Datenmengen. Ein Gehäusemagazin ist konfiguriert, um eine Vielzahl von Halbleitergehäusen zu lagern, die jeweils einen oder mehrere nichtflüchtige Speicherchips einschließen. Ein Laufwerk schließt mindestens einen Sockel ein, auf dem ein Halbleitergehäuse funktionsfähig ist, um abnehmbar montiert zu werden. Eine Host-Vorrichtung, die kommunikativ mit dem Laufwerk verbunden ist, liest/schreibt Daten aus dem/in den einen oder den mehreren nichtflüchtigen Speicherchips des Halbleitergehäuses über die Steuerung. Wenn ein erstes Halbleitergehäuse nicht auf dem Sockel montiert ist, veranlasst die Host-Vorrichtung eine Gehäusetransporteinrichtung, das erste Halbleitergehäuse zu dem Sockel des Laufwerks zu transportieren und das erste Halbleitergehäuse auf dem Sockel zu montieren.



Beschreibung

GEBIET DER TECHNIK

[0001] Ausführungsformen der vorliegenden Erfindung beziehen sich auf eine Technik zum Steuern eines nichtflüchtigen Speichers.

TECHNISCHER HINTERGRUND

[0002] Speichervorrichtungen, die mit einem nichtflüchtigen Speicher implementiert sind, haben in jüngster Vergangenheit weite Verbreitung gefunden. Als eine dieser Speichervorrichtungen ist ein Festkörperlaufwerk (SSD) mit einem NAND-Flash-Speicher bekannt.

[0003] Das SSD wird als Speicher für verschiedene Computer verwendet. In letzter Zeit wird das SSD auch als Speicher in Rechenzentren verwendet.

[0004] In Rechenzentren ist es notwendig, große Datenmengen mit hoher Geschwindigkeit zu lesen und zu schreiben.

[0005] Unter diesen Umständen besteht die Notwendigkeit, ein neues Speichersystem zu implementieren, das zum Verarbeiten großer Datenmengen nützlich ist.

REFERENZLISTE

PATENTLITERATUR

Patentliteratur 1: US 2019/0387291 A

Patentliteratur 2: US 10467163 B

Patentliteratur 3: JP 2016-81332 A

Patentliteratur 4: JP 2005-517236 A

ZUSAMMENFASSUNG DER ERFINDUNG

TECHNISCHES PROBLEM

[0006] Ein Gegenstand, der durch eine Ausführungsform der vorliegenden Erfindung zu lösen ist, besteht darin, ein Speichersystem bereitzustellen, das zum Verarbeiten großer Datenmengen nützlich ist.

LÖSUNG FÜR DAS PROBLEM

[0007] Gemäß einer Ausführungsform umfasst ein Speichersystem ein Gehäusemagazin, ein Laufwerk, eine Host-Vorrichtung und eine Gehäusetransporteinrichtung. Das Gehäusemagazin ist konfiguriert, um eine Vielzahl von Halbleitergehäusen zu lagern. Jedes der Vielzahl von Halbleitergehäusen schließt einen oder mehrere nichtflüchtige Speicherchips ein. Das Laufwerk schließt mindestens einen Sockel,

auf dem das Halbleitergehäuse funktionsfähig ist, um abnehmbar montiert zu werden, und eine Steuerung ein, die konfiguriert ist, um den einen oder die mehreren nichtflüchtigen Speicherchips des auf dem Sockel montierten Halbleitergehäuses zu steuern. Die Host-Vorrichtung ist kommunikativ mit dem Laufwerk verbunden und ist konfiguriert, um über die Steuerung ein Lesen und Schreiben von Daten aus dem und in den einen oder die mehreren nichtflüchtigen Speicherchips des Halbleitergehäuses auszuführen. Die Gehäusetransporteinrichtung ist konfiguriert, um das Halbleitergehäuse zwischen dem Gehäusemagazin und dem Laufwerk zu transportieren. Die Host-Vorrichtung bestimmt ein erstes Halbleitergehäuse, das einen ersten nichtflüchtigen Speicherchip einschließt, auf den zuzugreifen ist, aus der Vielzahl von Halbleitergehäusen. Wenn das erste Halbleitergehäuse auf dem Sockel des Laufwerks montiert ist, führt die Host-Vorrichtung ein Lesen oder Schreiben von Daten aus dem oder in den ersten nichtflüchtigen Speicherchip über die Steuerung aus. Wenn das erste Halbleitergehäuse nicht auf dem Sockel des Laufwerks montiert ist, veranlasst die Host-Vorrichtung die Gehäusetransporteinrichtung, das erste Halbleitergehäuse zu dem Sockel des Laufwerks zu transportieren und das erste Halbleitergehäuse auf dem Sockel des Laufwerks zu montieren.

KURZBESCHREIBUNG DER ZEICHNUNGEN

Abb. 1 ist ein Blockdiagramm, das ein Beispiel für eine Konfiguration eines Speichersystems gemäß einer ersten Ausführungsform veranschaulicht.

Abb. 2 ist eine Seitenansicht, die ein Beispiel für eine Anordnung eines Gehäusemagazins, einer Gehäusetransporteinrichtung, eines Laufwerks und einer Host-Vorrichtung veranschaulicht, die in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen sind.

Abb. 3 ist eine Draufsicht, die ein Beispiel für eine Anordnung des Gehäusemagazins, der Gehäusetransporteinrichtung, des Laufwerks und der Host-Vorrichtung veranschaulicht, die in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen sind.

Abb. 4 ist ein Diagramm, das ein Beispiel für eine Konfiguration eines Halbleitergehäuses veranschaulicht, das in dem Speichersystem gemäß der ersten Ausführungsform verwendet wird.

Abb. 5 ist ein Diagramm, das Formen einer vorderen Oberfläche, einer hinteren Oberfläche und einer seitlichen Oberfläche eines Halbleitergehäuses veranschaulicht, das in dem Speichersystem gemäß der ersten Ausführungsform verwendet wird.

Abb. 6 ist eine perspektivische Ansicht, die eine Vielzahl von Schienenpaaren veranschaulicht, die in dem Gehäusemagazin des Speichersystems gemäß der ersten Ausführungsform eingeschlossen sind.

Abb. 7 ist ein Blockdiagramm, das ein Beispiel für eine Konfiguration der Host-Vorrichtung in dem Speichersystem gemäß der ersten Ausführungsform veranschaulicht.

Abb. 8 ist ein Diagramm, das einen Gehäusebe-/entladeschlitz des Gehäusemagazins veranschaulicht, das in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen ist.

Abb. 9 ist ein Diagramm, das einen Vorgang des Hinzufügens eines neuen Halbleitergehäuses zu dem Gehäusemagazin veranschaulicht, das in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen ist.

Abb. 10 ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses veranschaulicht, der in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 11 ist ein weiteres Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses veranschaulicht, der in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 12 ist ein Diagramm, das einen weiteren Vorgang zum Ändern einer Position eines Halbleitergehäuses veranschaulicht, der in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 13 ist ein Diagramm, das einen noch weiteren Vorgang zum Ändern der Position eines Halbleitergehäuses veranschaulicht, der in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 14 ist ein Diagramm, das einen noch weiteren Vorgang zum Ändern der Position eines Halbleitergehäuses veranschaulicht, der in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 15 ist ein Diagramm, das einen noch weiteren Vorgang zum Ändern der Position eines Halbleitergehäuses veranschaulicht, der in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 16 ist ein Flussdiagramm, das einen Ablauf eines Prozesses zum Lesen oder Schreiben von Daten veranschaulicht, der von der Host-Vorrichtung in dem Speichersystem gemäß der ersten Ausführungsform ausgeführt wird.

Abb. 17 ist ein Flussdiagramm, das Einzelheiten eines Ablaufs eines Prozesses zum Lesen oder Schreiben von Daten veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen ist.

Abb. 18A ist ein Flussdiagramm, das einen Teil eines weiteren Ablaufs des Prozesses zum Lesen oder Schreiben von Daten veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen ist.

Abb. 18B ist ein Flussdiagramm, das einen Fortsetzungsteil des weiteren Ablaufs des Prozesses zum Lesen oder Schreiben von Daten veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der ersten Ausführungsform eingeschlossen ist.

Abb. 19 ist ein Blockdiagramm, das ein Beispiel einer Konfiguration eines Speichersystems gemäß einer zweiten Ausführungsform veranschaulicht.

Abb. 20 ist eine perspektivische Ansicht, die ein Beispiel für eine Konfiguration eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform verwendet wird.

Abb. 21 ist eine Querschnittsansicht des in **Abb. 20** veranschaulichten Trägers.

Abb. 22 ist eine perspektivische Ansicht, die ein Beispiel für eine andere Konfiguration des Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform verwendet wird.

Abb. 23 ist eine Querschnittsansicht des in **Abb. 22** veranschaulichten Trägers.

Abb. 24 ist eine Draufsicht, die Formen einer oberen und einer unteren Oberfläche des in **Abb. 22** veranschaulichten Trägers veranschaulicht.

Abb. 25 ist eine Seitenansicht des in **Abb. 22** veranschaulichten Trägers.

Abb. 26 ist eine perspektivische Ansicht, die eine Schienenstruktur eines Gehäusemagazins veranschaulicht, das in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 27 ist eine perspektivische Ansicht, die ein weiteres Beispiel für die Schienenstruktur des Gehäusemagazins veranschaulicht, das in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 28 ist ein Blockdiagramm, das ein Beispiel für die Konfiguration einer Host-Vorrichtung veranschaulicht, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 29 ist ein Diagramm, das einen Trägerbe-/entladeschlitz des Gehäusemagazins veranschaulicht, das in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 30 ist ein Diagramm, das den Vorgang des Hinzufügens eines neuen Trägers in das Gehäusemagazin veranschaulicht, das in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 31 ist ein Diagramm, das die Ausrichtung zwischen dem Träger und einem Laufwerk veranschaulicht, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen sind.

Abb. 32 ist ein weiteres Diagramm, das die Ausrichtung zwischen dem Träger und dem Laufwerk veranschaulicht, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen sind.

Abb. 33 ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform ausgeführt wird.

Abb. 34 ist ein weiteres Diagramm, das einen Vorgang zum Ändern einer Position eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform ausgeführt wird.

Abb. 35 ist ein Diagramm, das einen weiteren Vorgang zum Ändern einer Position eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform ausgeführt wird.

Abb. 36 ist ein Diagramm, das einen noch weiteren Vorgang zum Ändern einer Position eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform ausgeführt wird.

Abb. 37 ist ein Diagramm, das einen noch weiteren Vorgang zum Ändern einer Position eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform ausgeführt wird.

Abb. 38 ist ein Diagramm, das einen noch weiteren Vorgang zum Ändern einer Position eines Trägers veranschaulicht, der in dem Speichersystem gemäß der zweiten Ausführungsform ausgeführt wird.

Abb. 39 ist ein Flussdiagramm, das einen Ablauf eines Prozesses des Lesens oder Schreibens von Daten aus einem oder in einen nichtflüchtigen Speicherchip veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 40 ist ein Flussdiagramm, das Einzelheiten des Ablaufs des Prozesses des Lesens oder Schreibens von Daten aus dem oder in den nichtflüchtigen Speicherchip veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 41A ist ein Flussdiagramm, das einen Teil eines anderen Ablaufs des Prozesses eines Lesens oder Schreibens von Daten aus dem oder in den nichtflüchtigen Speicherchip veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

Abb. 41B ist ein Flussdiagramm, das einen Fortsetzungsteil eines anderen Ablaufs des Prozesses eines Lesens oder Schreibens von Daten aus dem oder in den nichtflüchtigen Speicherchip veranschaulicht, der von der Host-Vorrichtung ausgeführt wird, die in dem Speichersystem gemäß der zweiten Ausführungsform eingeschlossen ist.

BESCHREIBUNG VON AUSFÜHRUNGSFORMEN

[0008] Hierin nachstehend sind Ausführungsformen unter Bezugnahme auf die Zeichnungen beschrieben.

(Erste Ausführungsform)

[0009] Zunächst wird eine Konfiguration eines Speichersystems gemäß einer ersten Ausführungsform beschrieben. **Abb. 1** ist ein Blockdiagramm, das ein Beispiel für eine Konfiguration eines Speichersystems 1 gemäß der ersten Ausführungsform veranschaulicht. Das Speichersystem 1 kann in einem Rechenzentrum verwendet werden.

[0010] Das Speichersystem 1 schließt eine Speicher-Lese-/Schreib-(R/W)-Vorrichtung 2, eine Gehäusetransporteinrichtung 3 und ein Gehäusemagazin 4 ein.

[0011] Die Speicher-R/W-Einrichtung 2 schließt eine Host-Einheit 21 und ein Laufwerk 22 ein. **Abb. 1** veranschaulicht einen Fall, in dem die Speicher-R/W-Einrichtung 2 zwei Host-Einheiten 21a und 21b und zwei Laufwerke 22a und 22b einschließt. Die Anzahl der Host-Einheiten 21 und die Anzahl der in der Spei-

cher-R/W-Einrichtung 2 bereitgestellten Laufwerke 22 kann jedoch eins, drei oder mehr sein.

[0012] Die Host-Einheit 21 ist eine Host-Vorrichtung, die konfiguriert ist, um das Lesen und Schreiben von Daten aus einem und in einen nichtflüchtigen Speicherchip auszuführen. Die Host-Einheit 21 ist kommunikativ mit dem entsprechenden Laufwerk 22 verbunden. Die Host-Einheit 21 und das entsprechende Laufwerk 22 können miteinander kommunizieren, zum Beispiel gemäß einem Standard von PCI Express™ (PCIe™). Zusätzlich kann die Host-Einheit 21 über ein Netzwerk mit einem Management-Server 5 in dem Rechenzentrum kommunizieren. Die Host-Einheit 21 und der Management-Server 5 können miteinander kommunizieren, z. B. über einen Ethernet-Standard.

[0013] Das Laufwerk 22 schließt eine Steuerung und mindestens einen Sockel ein. Der Sockel ist konfiguriert, sodass ein Halbleitergehäuse 41 abnehmbar darauf montiert werden kann. Die Steuerung ist konfiguriert, um einen oder mehrere nichtflüchtige Speicherchips zu steuern, die in einem Halbleitergehäuse 41 eingeschlossen sind, das auf dem Sockel montiert ist.

[0014] In dem in **Abb. 1** veranschaulichten Beispiel ist die Host-Einheit 21a kommunikativ mit dem Laufwerk 22a verbunden. Die Host-Einheit 21b ist kommunikativ mit dem Laufwerk 22b verbunden.

[0015] Das heißt, die Host-Einheit 21a ist eine Host-Vorrichtung, die konfiguriert ist, um das Lesen und Schreiben von Daten aus einem und in einen oder mehrere nichtflüchtige Speicherchips eines Halbleitergehäuses 41, das auf einem Sockel des Laufwerks 22a montiert ist, über die Steuerung des Laufwerks 22a auszuführen. Auf ähnliche Weise ist die Host-Einheit 21b eine Host-Vorrichtung, die konfiguriert ist, um das Lesen und Schreiben von Daten aus einem und in einen oder mehrere nichtflüchtige Speicherchips eines Halbleitergehäuses 41, das auf einem Sockel des Laufwerks 22b montiert ist, über die Steuerung des Laufwerks 22b auszuführen.

[0016] Die Gehäusetransporteinrichtung 3 ist eine Einrichtung, die ein Halbleitergehäuse 41 zwischen dem Gehäusemagazin 4 und dem Laufwerk 22 transportiert. Die Gehäusetransporteinrichtung 3 kann beispielsweise eine oder mehrere Transporteinheiten 31 einschließen, die nach oben und unten sowie nach rechts und links bewegbar sind. Die Transporteinheit 31 kann ein Halbleitergehäuse 41, das an einer beliebigen Lagerposition einer Vielzahl von Lagerpositionen in dem Gehäusemagazin 4 gelagert ist, zu einem beliebigen Laufwerk 22 in der Speicher-R/W-Einrichtung 2 transportieren und kann das transportierte Halbleitergehäuse 41 auf einem Sockel des Laufwerks 22 montieren. Zusätzlich

kann die Transporteinheit 31 ein Halbleitergehäuse 41 von einem Sockel eines beliebigen Laufwerks 22 abnehmen und das abgenommene Halbleitergehäuse 41 zu einer beliebigen Lagerposition in dem Gehäusemagazin 4 transportieren. Die Gehäusetransporteinrichtung 3 kann einen oder mehrere Transportroboter einschließen.

[0017] Das Gehäusemagazin 4 ist in der Lage, eine Vielzahl von Halbleitergehäusen 41 zu lagern. Jedes der Halbleitergehäuse 41 schließt einen oder mehrere nichtflüchtige Speicherchips ein. Jeder der nichtflüchtigen Speicherchips ist z. B. ein NAND-Flash-Speicher.

[0018] Als nächstes wird eine grundlegende Funktionsweise des Speichersystems 1 beschrieben. Die Host-Einheit 21 weist eine Position-Managementfunktion und eine Transportsteuerungsfunktion auf. Die Position-Managementfunktion ist eine Funktion zum Management von Positionen, an denen die Vielzahl von Halbleitergehäusen 41 jeweils vorhanden ist. Die Transportsteuerungsfunktion ist eine Funktion zum Steuern des Transports eines Halbleitergehäuses 41 durch Steuern der Gehäusetransporteinrichtung 3.

[0019] Jedem der Vielzahl von Halbleitergehäusen 41 wird eine Gehäusekennung (auch bezeichnet als Halbleitergehäuse-Identifizierungsname) zugewiesen. Die Host-Einheit 21 kann eine Entsprechung zwischen der Gehäusekennung und einer Position managen, an der ein durch diese Gehäusekennung identifiziertes Halbleitergehäuse 41 vorhanden ist.

[0020] Eine Position, an der ein bestimmtes Halbleitergehäuse 41 vorhanden sein kann, ist zum Beispiel ein beliebiger Sockel von einem oder mehreren in dem Laufwerk 22 eingeschlossenen Sockeln oder eine beliebige Gehäusemagazinposition von einer Vielzahl von Gehäusemagazinpositionen, die in dem Gehäusemagazin 4 eingeschlossen sind.

[0021] Die Host-Einheit 21 bestimmt aus der Vielzahl von Halbleitergehäusen 41 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip einschließt, auf den zuzugreifen ist. Die Host-Einheit 21 identifiziert die Position, an der das bestimmte Halbleitergehäuse 41 vorhanden ist, wodurch die Host-Einheit 21 bestimmen kann, ob das bestimmte Halbleitergehäuse 41 auf einem beliebigen Sockel des Laufwerks 22 montiert ist.

[0022] Wenn das bestimmte Halbleitergehäuse 41 auf einem beliebigen Sockel des Laufwerks 22 montiert ist, führt die Host-Einheit 21 über die Steuerung des Laufwerks 22 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip aus, auf den zuzugreifen ist.

[0023] Wenn das bestimmte Halbleitergehäuse 41 auf keinem der Sockel des Laufwerks 22 montiert ist und in dem Gehäusemagazin 4 gelagert ist, veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 von dem Gehäusemagazin 4 zu einem beliebigen Sockel des Laufwerks 22 zu transportieren und das bestimmte Halbleitergehäuse 41 auf dem Sockel zu montieren. In diesem Fall kann die Host-Einheit 21 eine nachstehend beschriebene Transportanforderung an die Gehäusetransporteinrichtung 3 übermitteln.

[0024] Diese Transportanforderung spezifiziert beispielsweise eine Position in dem Gehäusemagazin 4, an der das bestimmte Halbleitergehäuse 41 gelagert ist (auch bezeichnet als Gehäusemagazinposition), als Transportausgangsposition und einen beliebigen Sockel des Laufwerks 22 als Transportzielposition. Eine Transporteinheit 31 der Gehäusetransporteinrichtung 3 transportiert das an der spezifizierten Transportausgangsposition vorhandene Halbleitergehäuse 41 zu der spezifizierten Transportzielposition. Anschließend montiert die Transporteinheit 31 das Halbleitergehäuse 41 an dem Sockel der Transportzielposition.

[0025] Im Allgemeinen wird in einer Speichervorrichtung, wie z. B. einem Festkörperlaufwerk (SSD) ein Halbleitergehäuse durch Löten fest auf einer Platine in der Speichervorrichtung montiert.

[0026] Andererseits ist in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform jedes der Vielzahl von Halbleitergehäusen 41 von dem Laufwerk 22 getrennt, und jedes Halbleitergehäuse 41 an sich wird als entfernbares Speichermedium verwendet, das abnehmbar auf einem Sockel des Laufwerks 22 montiert ist.

[0027] Im Allgemeinen sind ein Speichermedium und eine Steuerung in einem Laufwerk, wie z. B. einem SSD oder einem Festplattenlaufwerk (HDD) integriert. Somit ist die Größe jedes Laufwerks relativ groß. Daher kann das Konfigurieren eines Speichersystems, bei dem eine Vielzahl von Laufwerken, die jeweils ein Speichermedium und eine Steuerung integrieren, selektiv mit einer Host-Einheit verbunden sind, die Größe und die Kosten des gesamten Speichersystems erhöhen.

[0028] Denkbar ist auch eine Konfiguration eines Speichersystems unter Verwendung eines Speichermediums, das keine Steuerung einschließt, wie z. B. ein optisches Plattenmedium oder ein Magnetband. Es ist jedoch notwendig, einen optischen Kopf oder einen Magnetkopf beim Vorgang des Lesens und Schreibens von Daten von dem und auf den optischen Datenträger oder das Magnetband physisch zu bewegen. Daher erhöht sich in der Konfiguration

des Speichersystems, die das optische Plattenmedium oder das Magnetband als Speichermedium verwendet, die Latenzzeit, bis ein Lese- und Schreibprozess ausführbar wird, und der E/A-Durchsatz verringert sich im Vergleich zu einer Konfiguration, in der Daten von einem nichtflüchtigen Speicherchip gelesen und in diesen geschrieben werden.

[0029] In dem Speichersystem 1 sind das Halbleitergehäuse 41 und das Laufwerk 22 getrennt. Daher kann das Halbleitergehäuse 41 allein in dem Gehäusemagazin 4 als Speichermedium gelagert sein. Dadurch ist es möglich, den Platzbedarf zum Lagern mehrerer Speichermedien zu reduzieren.

[0030] Ferner wird ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip einschließt, auf den zuzugreifen ist, von der Gehäusetransporteinrichtung 3 von dem Gehäusemagazin 4 zu einem Sockel in dem Laufwerk 22 transportiert, und das Halbleitergehäuse 41 wird auf diesen Sockel montiert. Das auf dem Sockel montierte Halbleitergehäuse 41 ist elektrisch mit der Steuerung des Laufwerks 22 verbunden. Da es nicht notwendig ist, einen optischen Kopf oder einen Magnetkopf physisch zu bewegen, ist es daher möglich, das Lesen und Schreiben von Daten in den und aus dem nichtflüchtigen Speicherchip, auf den zuzugreifen ist, mit einer geringen Latenzzeit im Vergleich zu einer Konfiguration, die ein optisches Plattenmedium oder ein Magnetband als Speichermedium verwendet, schnell auszuführen. Dadurch ist es möglich, das Speichersystem 1 zum Verarbeiten großer Datenmengen, die in einem Rechenzentrum benötigt werden, geeignet zu machen.

[0031] Die Host-Einheit 21 kann ferner eine Funktion eines Managens einer Priorität von jedem der Vielzahl von Halbleitergehäusen 41 aufweisen. Der Algorithmus zum Bestimmen der Priorität von jedem der Vielzahl von Halbleitergehäusen 41 ist nicht auf einen bestimmten Algorithmus beschränkt, und die Priorität von jedem der Vielzahl von Halbleitergehäusen 41 kann basierend auf verschiedenen Bedingungen bestimmt werden.

[0032] Beispielsweise kann die Priorität eines Halbleitergehäuses 41, das einen bestimmten nichtflüchtigen Speicherchip einschließt, basierend auf einer Zugriffsanforderung auf diesen nichtflüchtigen Speicherchip bestimmt werden. Die Priorität von jedem der Halbleitergehäuse 41 kann basierend auf der Zugriffshäufigkeit auf jedes der Halbleitergehäuse 41 bestimmt werden. Die Priorität von jedem der Halbleitergehäuse 41 kann basierend auf der seit dem letzten Zugriffszeitpunkt auf jedes der Halbleitergehäuse 41 verstrichenen Zeit bestimmt werden. Die Priorität von jedem der Halbleitergehäuse 41 kann basierend auf einem Zustand bestimmt werden, der den Abschluss oder Nichtabschluss eines

Zugriffsprozesses auf jedes der Halbleitergehäuse 41 angibt. Die Priorität von jedem der Halbleitergehäuse 41 kann basierend auf einer geschätzten verbleibenden Zeit bis zum Abschluss des Zugriffsprozesses auf jedes der Halbleitergehäuse 41 bestimmt werden. Die Priorität von jedem der Halbleitergehäuse 41 kann basierend auf einem in der Host-Einheit 21 ausgeführten Anwendungsprogramms bestimmt werden. Die Priorität von jedem der Halbleitergehäuse 41 kann basierend auf dem Vorhersageresultat einer Wahrscheinlichkeit eines Auftretens einer Zugriffsanforderung auf jedes der Halbleitergehäuse 41 bestimmt werden.

[0033] Alternativ kann die Priorität von jedem der Halbleitergehäuse 41 unter Verwendung von Kombinationen von zwei oder mehr Bedingungen der Zugriffsanforderung, der Zugriffshäufigkeit, der seit dem letzten Zugriffszeitpunkt verstrichenen Zeit, des Abschlusses oder Nichtabschlusses des Zugriffsprozesses, der geschätzten verbleibenden Zeit bis zum Abschluss des Zugriffsprozesses, des auszuführenden Anwendungsprogramms und des Vorhersageresultats der Zugriffswahrscheinlichkeit bestimmt werden.

[0034] Die Host-Einheit 21 kann auch die Position, an dem jedes der Vielzahl von Halbleitergehäusen 41 vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Halbleitergehäusen 41 steuern. Beispielsweise kann die Host-Einheit 21 die Position, an der jedes der Vielzahl von Halbleitergehäusen 41 vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Halbleitergehäusen 41 steuern, sodass ein Halbleitergehäuse 41, das eine Priorität eines ersten Niveaus aufweist, auf einem Sockel des Laufwerks 22 montiert wird, und ein Halbleitergehäuse 41, das eine Priorität eines zweiten Niveaus, die niedriger ist als die Priorität des ersten Niveaus, in dem Gehäusemagazin 4 gelagert wird.

[0035] Es ist zu beachten, dass einige der in der Gehäusetransporteinrichtung 3 eingeschlossenen Transporteinheiten 31 als Puffer verwendet werden können, die vorübergehend Halbleitergehäuse 41 halten. In diesem Fall wird ein Halbleitergehäuse 41, das die Priorität des zweiten Niveaus aufweist, die niedriger ist als die Priorität des ersten Niveaus, in einer in der Gehäusetransporteinrichtung 3 eingeschlossenen Transporteinheit 31 gehalten. Dann wird ein Halbleitergehäuse 41, das eine Priorität eines dritten Niveaus aufweist, die niedriger ist als die Priorität des zweiten Niveaus, in dem Gehäusemagazin 4 gelagert.

[0036] Eine Transporteinheit 31, die ein Halbleitergehäuse 41 hält, das die Priorität des zweiten Niveaus aufweist, kann zu einer spezifischen Evakuierungsposition bewegt werden, um den

Transportvorgang einer anderen Transporteinheit 31 nicht zu stören. Die Transporteinheit 31, die das Halbleitergehäuse 41 hält, das die Priorität des zweiten Niveaus aufweist, wird nachstehend auch als „Puffer der Gehäusetransporteinrichtung 3“ oder als „Puffer des Roboters“ bezeichnet. Jede der in der Gehäusetransporteinrichtung 3 eingeschlossenen Transporteinheiten 31 kann als Puffer der Gehäusetransporteinrichtung 3 fungieren. Die Anzahl an Puffern der Gehäusetransporteinrichtung 3 ist also gleich der Anzahl an Transporteinheiten 31, die in der Gehäusetransporteinrichtung 3 eingeschlossen sind.

[0037] Ferner wird ein Halten eines Halbleitergehäuses 41, das von einem Sockel des Laufwerks 22 abgenommen wurde, in der Gehäusetransporteinrichtung 3 (d. h. der Transporteinheit 31), ohne das abgenommene Halbleitergehäuse in dem Gehäusemagazin 4 zu lagern, nachstehend auch als „Transportieren des Halbleitergehäuses 41 zu dem Puffer der Gehäusetransporteinrichtung 3“ bezeichnet.

[0038] Als Nächstes ist ein Beispiel für eine Anordnung des Gehäusemagazins 4, der Gehäusetransporteinrichtung 3, des Laufwerks 22 und der Host-Einheit 21 beschrieben. **Abb. 2** ist eine Seitenansicht, die ein Beispiel für eine Anordnung des Gehäusemagazins 4, der Gehäusetransporteinrichtung 3, des Laufwerks 22 und der Host-Einheit 21 veranschaulicht. **Abb. 3** ist eine Draufsicht, die ein Beispiel für eine Anordnung des Gehäusemagazins 4, der Gehäusetransporteinrichtung 3, des Laufwerks 22 und der Host-Einheit 21 veranschaulicht.

[0039] **Abb. 2** und **3** veranschaulichen eine Konfiguration, bei der das Gehäusemagazin 4, die Gehäusetransporteinrichtung 3, das Laufwerk 22 und die Host-Einheit 21 in einem in einem Rechenzentrum angeordneten Server-Rack 11 angeordnet sind.

[0040] In der folgenden Beschreibung der vorliegenden Ausführungsform sind eine X-Achse, eine Y-Achse und eine Z-Achse definiert. Die X-Achse, die Y-Achse und die Z-Achse sind orthogonal zueinander. Eine X-Y-Ebene, die durch die X-Achse und die Y-Achse definiert ist, entspricht z. B. einem Stockwerk des Rechenzentrums. Die Z-Achse entspricht z. B. der Höhenrichtung des Rechenzentrums.

[0041] Das Server-Rack 11 ist ein Rack zum Unterbringen eines Computers und einer Kommunikationsvorrichtung. Die Größe und Form des Server-Racks 11 sind z. B. durch die Electronic Industries Association of America (EIA) definiert.

[0042] Das Server-Rack 11 schließt eine Frontplatte (Fronttür) 12, eine Deckplatte 13, eine Rückenplatte 14, eine Bodenplatte 15 und Seitenplatten 16 und 17 ein. Das Server-Rack 11 ist zum Beispiel ein tiefes

19-Zoll-Rack mit einer Tiefe von 36 Zoll (914,4 mm), einer Höhe von 73,5 Zoll (1 868,9 mm) und einer Breite von 19 Zoll (482,6 mm).

[0043] In dem Server-Rack 11 kann das Gehäusemagazin 4 an der Seite der Frontplatte (Fronttür) 12 angeordnet sein, und das Laufwerk 22 und die Host-Einheit 21 können an der Seite der Rückenplatte 14 angeordnet sein. Außerdem kann die Gehäusetransporteinrichtung 3 in der Nähe eines mittleren Teils zwischen der Frontplatte (Fronttür) 12 und der Rückenplatte 14 angeordnet sein.

[0044] Wie in **Abb. 2** veranschaulicht, können das Laufwerk 22a und die Host-Einheit 21a in einem Gehäuse 2a untergebracht sein. Auf ähnliche Weise können das Laufwerk 22b und die Host-Einheit 21b in einem Gehäuse 2b untergebracht sein.

[0045] Das Laufwerk 22a schließt eine Leiterplatte 221, einen oder mehrere Sockel 222, eine Steuerung 223, einen Schalter PCI Express™ (PCIe™) 224 und einen PCIe-Verbinder 225 ein. Der Sockel 222, die Steuerung 223 und der PCIe-Schalter 224 sind auf der Leiterplatte 221 angeordnet. Nachstehend wird von einem Fall ausgegangen, in dem eine Vielzahl von Sockeln 222 auf der Leiterplatte 221 angeordnet sind.

[0046] Jeder der Sockel 222 ist ein Sockel, auf dem ein Halbleitergehäuse 41 funktionsfähig ist, um abnehmbar montiert zu werden.

[0047] Die Steuerung 223 ist eine Speichersteuerung, die einen oder mehrere nichtflüchtige Speicherchips steuert, die in dem Halbleitergehäuse 41 eingeschlossen sind, das auf jedem der Sockel 222 montiert ist. Die Steuerung 223 kann mit einer Large Scale Integration (LSI), wie z. B. einem System-on-a-Chip (SoC) implementiert sein. Die Anzahl von auf der Leiterplatte 221 angeordneten Steuerungen 223 kann eins, zwei oder mehr sein. Jeder der Steuerungen 223 auf der Leiterplatte 221 ist mit dem PCIe-Schalter 224 verbunden. Die Anzahl von PCIe-Schaltern 224, die auf der Leiterplatte 221 angeordnet sind, kann eins, zwei oder mehr sein. Jeder der PCIe-Schalter 224 ist elektrisch mit dem entsprechenden PCIe-Anschluss 225 verbunden.

[0048] Ein oder mehrere PCIe-Anschlüsse 225 sind auf der Rückseite der Leiterplatte 221 des Laufwerks 22a angeordnet. Die Leiterplatte 221 ist über den einen oder die mehreren PCIe-Verbinder 225 mit einer Systemplatine der Host-Einheit 21a verbunden.

[0049] Auf der Systemplatine der Host-Einheit 21a sind ein Prozessor, ein Speicher, eine Systemsteuerung, eine Kommunikationsschnittstellen-Steuerung und dergleichen bereitgestellt. Die Host-Einheit 21a ist über den einen oder die mehreren PCIe-Verbinder

225 kommunikativ mit dem Laufwerk 22a verbunden. Die Host-Einheit 21a liest oder schreibt über die Steuerung 223 Daten von einem nichtflüchtigen Speicherchip innerhalb des Halbleitergehäuses 41, das auf einem beliebigen Sockel 222 montiert ist, oder in diesen.

[0050] Da eine Konfiguration von jedem des Laufwerks 22b und der Host-Einheit 21b der Konfiguration von jedem des Laufwerks 22a und der Host-Einheit 21a ähnlich ist, wird hier auf eine detaillierte Beschreibung der Konfiguration von jedem des Laufwerks 22b und der Host-Einheit 21b verzichtet.

[0051] Wie in **Abb. 2** veranschaulicht, kann die Gehäusetransporteinrichtung 3 eine sich in vertikaler Richtung (Z-Achsenrichtung) erstreckende Säule 32 und einige Transporteinheiten 31 einschließen. Jede der Transporteinheiten 31 ist entlang der Säule 32 in einer Auf-/Ab-Richtung beweglich. Jede der Transporteinheiten 31 weist einen Arm (nicht veranschaulicht) auf, z. B. eine Roboterhand, und kann unter Verwendung des Arms jedes Halbleitergehäuse 41 greifen.

[0052] Beim Transportieren eines Halbleitergehäuses 41, das an einer bestimmten Lagerposition in dem Gehäusemagazin 4 gelagert war, zu dem Laufwerk 22a fährt beispielsweise eine Transporteinheit 31 auf eine Höhe, die der Lagerposition des zu transportierenden Halbleitergehäuses 41 entspricht, und ergreift das zu transportierende Halbleitergehäuse 41. Dann fährt die eine Transporteinheit 31 auf eine dem Laufwerk 22a entsprechende Höhe und montiert das zu transportierende Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22a.

[0053] Es ist zu beachten, dass in einem Fall, in dem ein anderes Halbleitergehäuse 41 zwischen der Gehäusetransporteinrichtung 3 und dem zu transportierenden Halbleitergehäuse 41 vorhanden ist, zunächst eine Transporteinheit 31 dieses andere Halbleitergehäuse 41 greift und sich zu einem oberen Abschnitt oder einem unteren Abschnitt bewegt, während sie dieses andere Halbleitergehäuse ergreift. Anschließend ergreift eine weitere Transporteinheit 31 das zu transportierende Halbleitergehäuse 41 und montiert das zu transportierende Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22a. Selbst wenn mehrere Halbleitergehäuse 41 gelagert sind, um entlang einer Richtung von der Gehäusetransporteinrichtung 3 zu der Frontplatte 12 hin angeordnet zu sein (d. h. die in **Abb. 2** veranschaulichte Y-Richtung), ist es daher möglich, ein beliebiges Halbleitergehäuse 41 von den mehreren Halbleitergehäusen 41 zu transportieren.

[0054] Wie in **Abb. 2** veranschaulicht, schließt das Gehäusemagazin 4 ein oder mehrere Schienenpaare (Schienenpaar R11, Schienenpaar R12, ...)

ein, auf denen eine Vielzahl von Halbleitergehäusen 41 platziert werden kann.

[0055] Als Nächstes ist unter Bezugnahme auf die Draufsicht von **Abb. 3** ein Beispiel für eine Konfiguration des Laufwerks 22 und des Gehäusemagazins 4 näher beschrieben.

[0056] Das Laufwerk 22 schließt beispielsweise 48 Stück der Sockel 222, die in 12 Reihen × 4 Spalten angeordnet sind, 12 Stück der Steuerungen 223, drei PCIe-Schalter 224 und drei PCIe-Verbinder 225, die jeweils mit den drei PCIe-Schalter 224 verbunden sind, ein. Jede der 12 Stück der Steuerungen 223 steuert die vier Halbleitergehäuse 41, die auf den entsprechenden vier Sockeln 222 in einer Reihe montiert sind. Jeder der drei PCIe-Schalter 224 ist mit den entsprechenden vier Steuerungen 223 verbunden. Jeder der drei PCIe-Schalter 224 kommuniziert mit den entsprechenden vier Steuerungen 223.

[0057] Das Gehäusemagazin 4 schließt eine Vielzahl von Schienenpaaren (hier 12 Stück von Schienenpaaren R11 bis R121) ein. In jedem der Schienenpaare R11 bis R121 können einige Halbleitergehäuse 41 platziert werden. Jedes der Schienenpaare R11 bis R121 schließt ein Schienenpaar ein, das sich parallel zueinander in Richtung der Y-Achse erstreckt. Ein Halbleitergehäuse 41, das auf einem bestimmten Schienenpaar platziert ist, kann entlang des Schienenpaars gleiten und sich bewegen.

[0058] Als nächstes ist eine Konfiguration des Halbleitergehäuses 41 beschrieben. **Abb. 4** ist ein Diagramm, das ein Beispiel für die Konfiguration des Halbleitergehäuses 41 veranschaulicht, das in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform verwendet wird.

[0059] Das Halbleitergehäuse 41 ist zum Beispiel ein Ball-Grid-Array(BGA)-Gehäuse. Das Halbleitergehäuse 41 schließt eine Vielzahl von nichtflüchtigen Speicherchips 411, eine Gehäuseplatine 412, eine Vielzahl von kugelförmigen Metallanschlüssen 413, eine erste Oberfläche (vordere Oberfläche) 416 und eine zweite Oberfläche (hintere Oberfläche) 417 gegenüber der ersten Oberfläche 416 ein.

[0060] Die Vielzahl von nichtflüchtigen Speicherchips 411 sind in vertikaler Richtung auf der Oberfläche der Gehäuseplatine 412 gestapelt. Die Vielzahl von nichtflüchtigen Speicherchips 411 ist z. B. mit einem Gießharz 410 abgedeckt und versiegelt. Jeder der nichtflüchtigen Speicherchips 411 schließt Kanalanschlüsse ein, die einem Kanal entsprechen. Die Kanalanschlüsse, die einem Kanal entsprechen, schließen einen Chip-Aktivierungssignalanschluss, eine Vielzahl von E/A-Anschlüssen, eine Vielzahl von Steuersignalanschlüssen und dergleichen ein.

[0061] Die obere Oberfläche des Gießharzes 410 bildet die erste Oberfläche 416 des Halbleitergehäuses 41. Die untere Oberfläche der Gehäuseplatine 412 bildet die zweite Oberfläche 417 des Halbleitergehäuses 41.

[0062] Die Vielzahl von kugelförmigen Metallanschlüssen 413 sind auf der zweiten Oberfläche 417 angeordnet. Die Vielzahl von kugelförmigen Metallanschlüssen 413 schließen eine Vielzahl von Signalanschlüssen ein, die einer Vielzahl von Kanälen entsprechen. Die kugelförmigen Metallanschlüsse 413 sind mit den Kanalanschlüssen der Vielzahl von nichtflüchtigen Speicherchips 411 verbunden, die in dem Halbleitergehäuse 41 eingeschlossen sind.

[0063] Ein Teil des Speicherbereichs von mindestens einem der Vielzahl von nichtflüchtigen Speicherchips 411, die in dem Halbleitergehäuse 41 eingeschlossen sind, wird als Identifizierungsinformation-Speicherbereich 418 verwendet. Der Identifizierungsinformation-Speicherbereich 418 speichert Identifizierungsinformationen zum Identifizieren dieses Halbleitergehäuses 41. Als Identifizierungsinformationen können eine Kennung (Gehäusekennung) verwendet werden, mit der jedes Halbleitergehäuse 41 eindeutig identifiziert werden kann. Die Gehäusekennung kann zusammen mit einem Prüfcode in dem Identifizierungsinformation-Speicherbereich 418 gespeichert werden. Der Prüfcode ist ein Code zum Überprüfen der Integrität der Gehäusekennung. Der Prüfcode ist beispielsweise ein zyklischer Redundanzcode (CRC), eine andere Art von Parität, die sich von der CRC unterscheidet, oder ein Hash-Wert, der aus den Identifizierungsinformationen berechnet wird.

[0064] Durch Speichern des Paares aus den Identifizierungsinformationen (Gehäusekennung) und dem Prüfcode in dem Identifizierungsinformation-Speicherbereich 418 ist es möglich, die Integrität eines als Identifizierungsinformationen aus dem Identifizierungsinformation-Speicherbereich 418 gelesenen Werts zu überprüfen.

[0065] **Abb. 5** ist ein Diagramm, das Formen einer vorderen Oberfläche, einer hinteren Oberfläche und einer Seitenfläche des Halbleitergehäuses 41 veranschaulicht. Der linke Teil von **Abb. 5** ist eine Draufsicht auf das Halbleitergehäuse 41 von der Oberseite aus gesehen, und der mittlere Teil von **Abb. 5** ist eine Draufsicht auf das Halbleitergehäuse 41 von der Unterseite aus gesehen. Zusätzlich ist der rechte Teil von **Abb. 5** eine Seitenansicht des Halbleitergehäuses 41.

[0066] Die vordere Oberfläche 416 des Halbleitergehäuses 41 (d. h. die obere Oberfläche des Gießharzes 410) wird als Markierungsfläche verwendet. Eine Vielzahl von kugelförmigen Metallanschlüssen

413 sind auf der hinteren Oberfläche 417 des Halbleitergehäuses 41 (d. h. auf der unteren Oberfläche der Gehäuseplatine 412) angeordnet. Es ist zu beachten, dass auf der hinteren Oberfläche 417 des Halbleitergehäuses 41 ein Bereich vorhanden ist, in dem kein kugelförmiger Metallanschluss 413 angeordnet ist. Insbesondere ist kein kugelförmiger Metallanschluss 413 in dem äußersten Umfangsbereich der hinteren Oberfläche 417 angeordnet.

[0067] Nachfolgend ist eine Konfiguration des Gehäusemagazins 4 beschrieben. **Abb. 6** ist eine perspektivische Ansicht, die eine Vielzahl von Schienenpaaren veranschaulicht, die in dem Gehäusemagazin 4 eingeschlossen sind.

[0068] **Abb. 6** veranschaulicht einen Fall, in dem drei Schieneneinheiten 401 bis 403 in dem Gehäusemagazin 4 bereitgestellt sind.

[0069] Die Schieneneinheit 401 schließt zwei Seitenwände 4011 und 4012, die einander in einem Abstand zugewandt sind, und vier Schienenpaare R11 bis R14 ein, die innerhalb der zwei Seitenwände 4011 und 4012 angeordnet sind. Das Schienenpaar R11 schließt ein Schienenpaar ein, das sich in einem Abstand gegenüberliegt und sich parallel zueinander erstreckt. Durch Verwendung einer solchen Schienenstruktur, die einen Spalt zwischen den Schienen aufweist, ist es möglich, das Halbleitergehäuse 41 zu tragen und gleichzeitig zu vermeiden, dass die kugelförmigen Metallanschlüsse 413, die auf der hinteren Oberfläche des Halbleitergehäuses 41 angeordnet sind, mit den Schienen in Kontakt kommen. Das heißt, dass nur der äußerste Umfangsbereich der hinteren Oberfläche des Halbleitergehäuses 41, wo der kugelförmige Metallanschluss 413 nicht bereitgestellt ist, mit dem Schienenpaar R11 in Kontakt kommt. Jedes der anderen Schienenpaare R12 bis R14 weist eine ähnliche Konfiguration wie das Schienenpaar R11 auf.

[0070] Die Schieneneinheit 402 schließt zwei Seitenwände 4021 und 4022, die einander in einem Abstand zugewandt sind, und vier Schienenpaare R21 bis R24 ein, die innerhalb der zwei Seitenwände 4021 und 4022 angeordnet sind. Das Schienenpaar R21 schließt ein Schienenpaar ein, das sich in einem Abstand gegenüberliegt und sich parallel zueinander erstreckt. Jedes der anderen Schienenpaare R22 bis R24 weist eine ähnliche Konfiguration wie das Schienenpaar R21 auf.

[0071] Die Schieneneinheit 403 schließt zwei Seitenwände 4031 und 4032, die einander in einem Abstand zugewandt sind, und vier Schienenpaare R31 bis R34 ein, die innerhalb der zwei Seitenwände 4031 und 4032 angeordnet sind. Das Schienenpaar R31 schließt ein Schienenpaar ein, das sich in einem Abstand gegenüberliegt und sich parallel zueinander

erstreckt. Jedes der anderen Schienenpaare R32 bis R34 weist eine ähnliche Konfiguration wie das Schienenpaar R31 auf.

[0072] Als nächstes ist eine Konfiguration der Host-Einheit 21 beschrieben. **Abb. 7** ist ein Blockdiagramm, das ein Beispiel für eine Konfiguration der Host-Einheit 21 veranschaulicht. Hier wird die Host-Einheit 21a beschrieben, die eine von einer Vielzahl von Host-Einheiten 21 ist, die in dem Speichersystem 1 bereitgestellt sind.

[0073] Die Host-Einheit 21a schließt einen Prozessor 201, einen Hauptspeicher 202, eine Systemsteuerung 203, eine Kommunikationsschnittstellen-Steuerung 204 und dergleichen ein. Der Prozessor 201, der Hauptspeicher 202, die Systemsteuerung 203 und die Kommunikationsschnittstellen-Steuerung 204 sind auf der Systemplatine der Host-Einheit 21a montiert.

[0074] Der Hauptspeicher 202 ist z. B. ein dynamischer Direktzugriffsspeicher (DRAM).

[0075] Die Kommunikationsschnittstellen-Steuerung 204 kommuniziert über eine Kommunikationsschnittstelle 205 mit der Gehäusetransporteinrichtung 3. Als Kommunikationsschnittstelle 205 kann z.B. eine dem Ethernet-Standard entsprechende Schnittstelle verwendet werden. In diesem Fall kann die Kommunikationsschnittstellen-Steuerung 204 z. B. eine Netzwerkschnittstellen-Steuerung (NIC) sein. Es ist zu beachten, dass die Kommunikationsschnittstellen-Steuerung 204 auch zur Kommunikation mit dem Management-Server 5 verwendet werden kann.

[0076] Der Prozessor 201 führt verschiedene Programme (Software) aus, die in den Hauptspeicher 202 geladen sind. Diese Programme können beispielsweise ein Anwendungsprogramm 211, ein Betriebssystem (OS) 212, ein Dateisystem 213, einen Einrichtungstreiber 214 zum Steuern des Laufwerks 22a, ein Speichermanagement-Tool 216 und dergleichen einschließen. Das Speichermanagement-Tool 216 ist ein Programm zum Managen von jedem der Halbleitergehäuse 41 und zum Steuern des Transports von jedem der Halbleitergehäuse 41.

[0077] In der folgenden Beschreibung bedeutet eine Beschreibung, dass ein Programm einen gewissen Prozess ausführt, dass die Host-Einheit 21a (genauer gesagt der Prozessor 201) den Prozess ausführt, indem er das Programm ausführt.

[0078] Die Host-Einheit 21a (genauer gesagt, der Prozessor 201) kann eine Halbleitergehäuse-Managementtabelle 6 unter der Steuerung des Speichermanagement-Tools 216 managen. Die Halbleitergehäuse-Managementtabelle 6 ist Managementdaten

für die Vielzahl von Halbleitergehäusen 41. Die Halbleitergehäuse-Managementtabelle 6 kann in dem Hauptspeicher 202 gespeichert sein.

[0079] Die Host-Einheit 21a ist konfiguriert, um jedem Halbleitergehäuse 41 einen eindeutigen Halbleitergehäuse-Identifizierungsnamen zuweist. Die Host-Einheit 21a verwendet die Halbleitergehäuse-Managementtabelle 6, um den Halbleitergehäuse-Identifizierungsnamen von jedem der Halbleitergehäuse 41, die Priorität von jedem der Halbleitergehäuse 41, den Zustand von jedem der Halbleitergehäuse 41 und die Position von jedem der Halbleitergehäuse zu managen. Ein Halbleitergehäuse 41, das einen gewissen Halbleitergehäuse-Identifizierungsnamen aufweist, kann nachstehend durch Verwendung des Halbleitergehäuse-Identifizierungsnamens beschrieben werden. Zum Beispiel kann ein Halbleitergehäuse 41, das einen Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse A“ aufweist, als Halbleitergehäuse A bezeichnet werden.

[0080] **Abb. 7** veranschaulicht ein Beispiel, bei dem die Host-Einheit 21a jedes der Vielzahl von Halbleitergehäusen 41, die in dem Speichersystem 1 verwendet werden, durch Verwendung von jedem eines Halbleitergehäuses A, eines Halbleitergehäuses B, ..., und eines Halbleitergehäuses E, die Halbleitergehäuse-Identifizierungsnamen sind, identifiziert.

[0081] Die Host-Einheit 21a speichert die Priorität von jedem der Vielzahl von Halbleitergehäusen 41 in der Halbleitergehäuse-Managementtabelle 6. Dann weist die Host-Einheit 21a die Gehäusetransporteinrichtung 3 an, ein Halbleitergehäuse 41 zu transportieren, basierend auf der in der Halbleitergehäuse-Managementtabelle 6 gemagten Priorität.

[0082] Die Host-Einheit 21a speichert in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, ob jedes der Vielzahl von Halbleitergehäusen 41 mit der Host-Einheit 21a verbunden wurde, in dem Gehäusemagazin 4 gelagert wurde oder in einer Transporteinheit 31 der Gehäusetransporteinrichtung 3 gehalten wurde, als den Zustand von jedem der Halbleitergehäuse 41.

[0083] Ein Zustand, in dem ein gewisses Halbleitergehäuse 41 mit der Host-Einheit 21a verbunden wurde, bedeutet hier einen Zustand, in dem dieses Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22a montiert wurde. Wenn also ein bestimmtes Halbleitergehäuse 41 mit der Host-Einheit 21a verbunden wurde, kann die Host-Einheit 21a erkennen, dass dieses Halbleitergehäuse 41 auf dem Sockel 222 montiert wurde, der in dem mit der Host-Einheit 21a verbundenen Laufwerk 22a eingeschlossen ist. Dann kann die Host-Einheit 21a

erkennen, dass es möglich ist, Daten von einem nichtflüchtigen Speicherchip 411 dieses Halbleitergehäuses 41 zu lesen und darauf zu schreiben.

[0084] Zusätzlich bedeutet ein Zustand, in dem ein gewisses Halbleitergehäuse 41 in dem Gehäusemagazin 4 gelagert wurde, dass dieses Halbleitergehäuse 41 auf einem beliebigen Schienenpaar des Gehäusemagazins 4 platziert war. Wenn also ein gewisses Halbleitergehäuse 41 in dem Gehäusemagazin 4 gelagert wurde, ist dieses Halbleitergehäuse 41 nicht auf einem in dem Laufwerk 22a bereitgestellten Sockel 222 montiert, sodass die Host-Einheit 21a erkennen kann, dass es nicht möglich ist, Daten von einem nichtflüchtigen Speicherchip 411 dieses Halbleitergehäuses 41 zu lesen und darauf zu schreiben.

[0085] Die Host-Einheit 21a speichert Positionsinformationen des Halbleitergehäuses 41 in der Halbleitergehäuse-Managementtabelle 6 als Informationen, die eine Position angeben, an der ein jeweiliges der Vielzahl von Halbleitergehäusen 41 montiert oder gelagert ist.

[0086] Wenn ein gewisses Halbleitergehäuse 41 mit der Host-Einheit 21a verbunden wird, speichert die Host-Einheit 21a in der Halbleitergehäuse-Managementtabelle 6 eine Sockelnummer, die einen Sockel 222 angibt, auf dem dieses Halbleitergehäuse 41 montiert ist, als Positionsinformationen für dieses Halbleitergehäuse 41.

[0087] Wenn zusätzlich ein gewisses Halbleitergehäuse 41 in dem Gehäusemagazin 4 gelagert wird, speichert die Host-Einheit 21a in der Halbleitergehäuse-Managementtabelle 6 eine Lagerpositionsnummer, die eine Position in dem Gehäusemagazin 4 angibt, an dem dieses Halbleitergehäuse 41 gelagert ist, als die Positionsinformationen dieses Halbleitergehäuses 41.

[0088] In dem in **Abb. 7** veranschaulichten Beispiel weist ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse A“ aufweist, die höchste Priorität (Priorität = 1) auf. Das Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse A“ aufweist, wurde auf einem Sockel Nr. 1 des Laufwerks 22a montiert. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse B“ hat, weist die zweithöchste Priorität (Priorität = 2) auf. Das Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse B“ aufweist, wurde auf einem Sockel Nr. 2 des Laufwerks 22a montiert. Ferner weist ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse C“ aufweist, die dritthöchste Priorität (Priorität = 3) auf. Das Halbleitergehäuse 41, das den Halbleitergehäuse-Identifi-

zierungsnamen „Halbleitergehäuse C“ aufweist, wurde an einer Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse D“ aufweist, weist die vierthöchste Priorität (Priorität = 4) auf. Das Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse D“ aufweist, wurde an einer Lagerposition Nr. 2 des Gehäusemagazins 4 gelagert. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse E“ aufweist, weist die fünftöchste Priorität (Priorität = 5) auf. Das Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse E“ aufweist, wurde an einer Lagerposition Nr. 3 des Gehäusemagazins 4 gelagert.

[0089] Ferner ist ein Abstand zwischen der Lagerposition Nr. 2 und der Gehäusetransporteinrichtung 3 größer als ein Abstand zwischen der Lagerposition Nr. 1 und der Gehäusetransporteinrichtung 3. Zusätzlich ist ein Abstand zwischen der Lagerposition Nr. 3 und der Gehäusetransporteinrichtung 3 größer als der Abstand zwischen der Lagerposition Nr. 2 und der Gehäusetransporteinrichtung 3. Daher kann das an der Lagerposition 1 gelagerte Halbleitergehäuse C leichter von der Transporteinheit 31 entnommen werden als das an der Lagerposition 2 gelagerte Halbleitergehäuse D. Ferner kann das an der Lagerposition 2 gelagerte Halbleitergehäuse D leichter von der Transporteinheit 31 entnommen werden als das an der Lagerposition 3 gelagerte Halbleitergehäuse E. Die Host-Einheit 21a kann die Gehäusetransporteinrichtung 3 anweisen, ein Halbleitergehäuse 41, das eine höhere Priorität aufweist, an einer Lagerposition zu lagern, an der das Halbleitergehäuse 41 leichter entnommen werden kann, entsprechend der Priorität von jedem der Halbleitergehäuse 41.

[0090] Ferner kann die Host-Einheit 21a eine Transporteinheit 31 als Puffer verwenden. Zu diesem Zeitpunkt kann die Host-Einheit 21a die Gehäusetransporteinrichtung 3 anweisen, dass die Transporteinheit 31 ein Halbleitergehäuse 41, das die höchste Priorität unter einer Vielzahl von Halbleitergehäusen 41 aufweist, die in dem Gehäusemagazin 4 gelagert sind, zu halten.

[0091] Es ist zu beachten, dass das Speichermanagement-Tool 216 auch einen Prozess des Managens der Daten und ihrer Menge ausführt, die in jedem der Halbleitergehäuse 41 gespeichert sind, die nicht auf einem Sockel 222 des Laufwerks 22a montiert sind (auch bezeichnet als Offline-Gehäuse). Das Speichermanagement-Tool 216 führt beispielsweise einen Prozess des Managens der Daten und ihrer Menge aus, die in den einzelnen Halbleitergehäusen 41 gespeichert sind, die in dem Gehäusemagazin 4 gelagert sind. Das Speichermanagement-

Tool 216 kann dem Betriebssystem 212 oder dem Dateisystem 213 die in den einzelnen Offline-Gehäusen gespeicherten Daten und deren Menge berichten. Somit kann das Betriebssystem 212 oder das Dateisystem 213 nicht nur die Daten managen, die in den einzelnen Halbleitergehäusen 41 gespeichert sind, die derzeit auf den Sockeln 222 des Laufwerks 22a montiert sind, sondern auch die Daten und ihre Menge, die in jedem der Offline-Gehäuse gespeichert sind.

[0092] Als Nächstes ist ein Gehäusebe-/entladeschlitz beschrieben, der verwendet wird, wenn ein Halbleitergehäuse 41 in das Gehäusemagazin 4 hinzugefügt wird und wenn ein Halbleitergehäuse 41 aus dem Gehäusemagazin 4 ausgestoßen wird. **Abb. 8** ist ein Diagramm, das einen Gehäusebe-/entladeschlitz des Gehäusemagazins 4 veranschaulicht.

[0093] Das Gehäusemagazin 4 schließt einen Gehäusebe-/entladeschlitz 420 ein, der verwendet wird, um ein Halbleitergehäuse 41 von der Außenseite des Gehäusemagazins 4 in das Gehäusemagazin 4 hinzuzufügen und ein Halbleitergehäuse 41 aus dem Gehäusemagazin 4 zu der Außenseite des Gehäusemagazins 4 auszustoßen. Der Gehäusebe-/entladeschlitz 420 ist eine Öffnung die in der vorderen Oberfläche 42 des Gehäusemagazins 4 bereitgestellt wird. Die vordere Oberfläche 42 entspricht der vorderen Oberfläche 12 des Server-Racks 11.

[0094] Ein Halbleitergehäuse 41 wird dem Gehäusemagazin 4 von der Außenseite des Gehäusemagazins 4 durch den Gehäusebe-/entladeschlitz 420, der in dem Gehäusemagazin 4 bereitgestellt ist, hinzugefügt. Das hinzugefügte Halbleitergehäuse 41 wird zusammen mit einer Vielzahl bereits gelagerter Halbleitergehäuse 41 in dem Gehäusemagazin 4 gelagert.

[0095] Außerdem wird ein nicht benötigtes Halbleitergehäuse 41 aus dem Gehäusemagazin 4 durch den Gehäusebe-/entladeschlitz 420, der in dem Gehäusemagazin 4 bereitgestellt ist, zur Außenseite des Gehäusemagazins 4 ausgeworfen.

[0096] Das Gehäusemagazin 4 schließt zusätzlich zu dem Gehäusebe-/entladeschlitz 420, der in der Vorderfläche 42 des Gehäusemagazins 4 bereitgestellt ist, einen Gehäusebe-/entladeschlitz 430 ein, der in einer Oberfläche auf einer Seite bereitgestellt ist, die der Gehäusetransporteinrichtung 3 zugewandt ist. Der Gehäusebe-/entladeschlitz 430 wird zum Lagern eines Halbleitergehäuses 41 in dem Gehäusemagazin 4 und zum Entnehmen eines Halbleitergehäuses 41 aus dem Gehäusemagazin 4 verwendet. Die Gehäusetransporteinrichtung 3 führt einen Vorgang des Lagerns eines Halbleitergehäuses 41 in dem Gehäusemagazin 4 durch den Geh-

äusebe-/entladeschlitz 430 und einen Vorgang des Entnehmens eines Halbleitergehäuses 41 aus dem Gehäusemagazin 4 durch den Gehäusebe-/entladeschlitz 430 aus. Der Gehäusebe-/entladeschlitz 430 ist beispielsweise in der hinteren Oberfläche des Gehäusemagazins 4 bereitgestellt und befindet sich auf der gegenüberliegenden Seite des Gehäusebe-/entladeschlitzes 420. Zusätzlich, obwohl hier nicht veranschaulicht, erstreckt sich eine Vielzahl von Schienenpaaren in einer Richtung von dem Gehäusebe-/entladeschlitz 420 des Gehäusemagazins 4 in Richtung der Gehäusetransporteinrichtung 3, d. h. in einer Richtung von dem Gehäusebe-/entladeschlitz 420 in Richtung des Gehäusebe-/entladeschlitz 430.

[0097] Als Nächstes wird ein Vorgang beschrieben, bei dem ein Halbleitergehäuse 41 von der Außenseite in das Gehäusemagazin 4 hinzugefügt wird. **Abb. 9** ist ein Diagramm, das einen Vorgang des Hinzufügens eines neuen Halbleitergehäuses 41 in das Gehäusemagazin 4 durch den Gehäusebe-/entladeschlitz 420 des Gehäusemagazins 4 veranschaulicht.

[0098] Der obere Teil von **Abb. 9** ist eine Draufsicht auf ein Server-Rack 11, bevor ein neues Halbleitergehäuse hinzugefügt wird. Der untere Teil von **Abb. 9** ist eine Draufsicht auf das Server-Rack 11, nachdem 12 Stück neue Halbleitergehäuse hinzugefügt wurden.

[0099] Wie aus **Abb. 9** ersichtlich, ist die Gehäusetransporteinrichtung 3 gegenüber dem Gehäusebe-/entladeschlitz 420, der in der vorderen Oberfläche 12 des Server-Racks 11 bereitgestellt ist. Jedes der 12 Schienenpaare R11 bis R121 erstreckt sich in einer Richtung (Y-Richtung) von dem Gehäusebe-/entladeschlitz 420 in Richtung der Gehäusetransporteinrichtung 3.

[0100] Wie veranschaulicht im oberen Teil von **Abb. 9**, sind bereits 96 Stück Halbleitergehäuse 41 auf den 12 Stück der Schienenpaare R11 bis R121 platziert. Die 96 Stück der Halbleitergehäuse 41 sind Halbleitergehäuse, die bereits in dem Gehäusemagazin 4 gelagert sind.

[0101] Hier wird davon ausgegangen, dass dem Gehäusemagazin 4 12 Stück Halbleitergehäuse 41 hinzugefügt werden. In diesem Fall werden, wie im unteren Teil von **Abb. 9** veranschaulicht, die 12 Stück Halbleitergehäuse 41 durch den Gehäusebe-/entladeschlitz 420, z. B. durch einen Roboter oder einen Bediener, jeweils auf den Schienenpaaren R11 bis R121 platziert. Demzufolge sind die 12 Stück Halbleitergehäuse 41 in dem Gehäusemagazin 4 gelagert.

[0102] Wie oben beschrieben, sind in dem Gehäusemagazin 4 die Vielzahl von Schienenpaaren R11 bis R121 bereitgestellt, die sich jeweils in Richtung des Gehäusebe-/entladeschlitzes 420 zu der Gehäusetransporteinrichtung 3 erstrecken. Daher ist es möglich, ein Halbleitergehäuse 41 durch den Gehäusebe-/entladeschlitz 420 einfach hinzuzufügen und auszustoßen.

[0103] Als Nächstes sind Vorgänge zum Transportieren und Montieren/Abnehmen eines Halbleitergehäuses 41 beschrieben, die von der Host-Einheit 21 gesteuert werden. **Abb. 10** ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses 41 zwischen dem Gehäusemagazin 4 und einem Sockel 222 des Laufwerks 22 basierend auf einer Änderung der Priorität des Halbleitergehäuses 41 veranschaulicht, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0104] Die Host-Einheit 21 managt die Priorität von jedem der in dem Speichersystem 1 bereitgestellten Halbleitergehäuse 41 unter Verwendung der Halbleitergehäuse-Managementtabelle 6. Dann weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, ein Halbleitergehäuse 41 zu transportieren und zu montieren/abzunehmen, basierend auf der Priorität von jedem der in dem Speichersystem 1 bereitgestellten Halbleitergehäuse 41.

[0105] In dem in **Abb. 10** veranschaulichten Beispiel managt die Host-Einheit 21 acht Halbleitergehäuse 41, einschließlich eines Halbleitergehäuses A, eines Halbleitergehäuses B, ... und eines Halbleitergehäuses H. Die Host-Einheit 21 weist die Gehäusetransporteinrichtung 3 an, das Halbleitergehäuse A, das die höchste Priorität unter den gemanagten Halbleitergehäusen 41 aufweist, z. B. auf dem Sockel Nr. 1 zu montieren, und das Halbleitergehäuse B, das die zweithöchste Priorität unter den gemanagten Halbleitergehäusen aufweist, z. B. auf dem Sockel Nr. 2 zu montieren. Demzufolge werden Informationen, die angeben, dass das Halbleitergehäuse A und das Halbleitergehäuse B auf dem Sockel Nr. 1 bzw. dem Sockel Nr. 2 montiert sind, in der Halbleitergehäuse-Managementtabelle 6 gespeichert. Wie oben beschrieben, werden bei einer Anzahl von zwei Sockeln in dem Laufwerk 22 die zwei Halbleitergehäuse A bis B, die die Prioritäten 1 bis 2 aufweisen, auf den zwei Sockeln Nr. 1 bis Nr. 2 des Laufwerks 22 montiert. Die Prioritäten von 1 bis 2 entsprechen der Priorität des ersten Niveaus.

[0106] Zusätzlich werden die sechs Halbleitergehäuse 41 (Halbleitergehäuse C bis H, die die Prioritäten 3 bis 8 aufweisen, in dem Gehäusemagazin 4 gelagert. Das Gehäusemagazin 4 kann mindestens zwei Arten von Lagerpositionen einschließen, nämlich eine erste Lagerposition und eine zweite Lager-

position. Der Abstand zwischen der ersten Lagerposition und der Gehäusetransporteinrichtung 3 ist kürzer als der Abstand zwischen der zweiten Lagerposition und der Gehäusetransporteinrichtung 3. Die erste Lagerposition schließt beispielsweise die Lagerposition Nr. 1 bis Nr. 3 ein. Die zweite Lagerposition schließt zum Beispiel die Lagerposition Nr. 4 bis Nr. 6 ein. Bei der Gehäusetransporteinrichtung 3 sind die Lagerpositionen Nr. 1 bis Nr. 3 Lagerpositionen, aus denen ein Halbleitergehäuse 41 leichter entnommen werden kann als aus den Lagerpositionen Nr. 4 bis Nr. 6.

[0107] Von den sechs Halbleitergehäusen 41, die in dem Gehäusemagazin 4 gelagert sind, werden die drei Halbleitergehäuse C bis E, die die Prioritäten 3 bis 5 aufweisen, in den Lagerpositionen Nr. 1 bis Nr. 3 gelagert, die an der ersten Lagerposition eingeschlossen sind. Die Prioritäten 3 bis 5 entsprechen der Priorität des zweiten Niveaus, die niedriger ist als die Priorität des ersten Niveaus.

[0108] Zusätzlich werden von den sechs Halbleitergehäusen 41, die in dem Gehäusemagazin 4 gelagert sind, die drei Halbleitergehäuse F bis H, die die Prioritäten 6 bis 8 aufweisen, in den Lagerpositionen Nr. 4 bis Nr. 6 gelagert, die zu der zweiten Lagerposition gehören. Die Prioritäten 6 bis 8 entsprechen der Priorität des dritten Niveaus, die niedriger ist als die Priorität des zweiten Niveaus.

[0109] Hier ist ein Vorgang der Host-Einheit 21 beschrieben, wenn die Priorität des in dem Gehäusemagazin 4 gelagerten Halbleitergehäuses C höher ist als die Priorität des Halbleitergehäuses B. **Abb. 11** ist ein weiteres Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses 41 zwischen dem Gehäusemagazin 4 und einem Sockel 222 des Laufwerks 22 basierend auf einer Änderung der Priorität des Halbleitergehäuses 41 veranschaulicht, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0110] Es wird beispielsweise angenommen, dass die Priorität des Halbleitergehäuses C von 3 auf 2 steigt und die Priorität des Halbleitergehäuses B von 2 auf 3 sinkt. Zunächst weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, das Halbleitergehäuse B von dem Sockel Nr. 2 abzunehmen, das Halbleitergehäuse C zu dem Laufwerk 22 zu transportieren, das Halbleitergehäuse C auf dem Sockel Nr. 2 zu montieren und das abgenommene Halbleitergehäuse B z. B. zu der Lagerposition Nr. 1 des Gehäusemagazins 4 zu transportieren. Die Gehäusetransporteinrichtung 3 nimmt das Halbleitergehäuse B von dem Sockel Nr. 2 ab, transportiert das Halbleitergehäuse C zu dem Sockel Nr. 2, wovon das Halbleitergehäuse B abgenommen wurde, montiert das Halbleitergehäuse C auf dem Sockel Nr. 2 und

transportiert das abgenommene Halbleitergehäuse B zu der Lagerposition Nr. 1 des Gehäusemagazins 4.

[0111] Anschließend aktualisiert die Host-Einheit 21 die Halbleitergehäuse-Managementtabelle 6. Insbesondere speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das Halbleitergehäuse B an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert ist, und Informationen, die angeben, dass das Halbleitergehäuse C auf dem Sockel Nr. 2 montiert ist.

[0112] Als nächstes ist ein Vorgang beschrieben, bei dem eine Lagerposition in dem Gehäusemagazin 4 gewechselt wird, an dem ein Halbleitergehäuse 41 gelagert ist. **Abb. 12** ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses 41 in dem Gehäusemagazin 4 basierend auf einer Änderung der Priorität des Halbleitergehäuses 41 veranschaulicht, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0113] Hier wird z. B. angenommen, dass in dem in **Abb. 10** veranschaulichten Zustand die Priorität des Halbleitergehäuses H von 8 auf 3 steigt und die Prioritäten der Halbleitergehäuse C bis G von den Prioritäten 3 bis 7 auf die Prioritäten 4 bis 8 sinken. Die neue Priorität (3) des Halbleitergehäuses H gehört zu der Priorität des zweiten Niveaus, und die neue Priorität (6) des Halbleitergehäuses E gehört zu der Priorität des dritten Niveaus. Daher weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die Lagerposition des Halbleitergehäuses H und die Lagerposition des Halbleitergehäuses E miteinander zu tauschen. Zunächst entnimmt die Gehäusetransporteinrichtung 3 das Halbleitergehäuse E von der Lagerposition Nr. 3 des Gehäusemagazins 4. Anschließend entnimmt die Gehäusetransporteinrichtung 3 das Halbleitergehäuse H von der Lagerposition Nr. 6 des Gehäusemagazins 4. Danach lagert die Gehäusetransporteinrichtung 3 das Halbleitergehäuse E an der Lagerposition Nr. 6 des Gehäusemagazins 4. Anschließend lagert die Gehäusetransporteinrichtung 3 das Halbleitergehäuse H an der Lagerposition Nr. 3 des Gehäusemagazins 4.

[0114] Anschließend aktualisiert die Host-Einheit 21 die Halbleitergehäuse-Managementtabelle 6. Insbesondere speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das Halbleitergehäuse E an der Lagerposition Nr. 6 des Gehäusemagazins 4 gelagert ist, und Informationen, die angeben, dass das Halbleitergehäuse H an der Lagerposition Nr. 3 des Gehäusemagazins 4 gelagert ist.

[0115] Durch den obigen Vorgang kann die Host-Einheit 21 steuern, sodass ein Halbleitergehäuse 41, das eine höhere Priorität unter den in dem Gehäusemagazin 4 gelagerten Halbleitergehäusen 41 aufweist, an einer Lagerposition (hier Lagerposition Nr. 1) gelagert wird, an dem die Gehäusetransporteinrichtung 3 das Halbleitergehäuse 41 leicht entnehmen kann. Demzufolge kann, wenn die Priorität des Halbleitergehäuses 41, das an der Lagerposition 1 des Gehäusemagazins 4 gelagert ist, höher ist als die Priorität des zweiten Niveaus, die Zeit für den Transport dieses Halbleitergehäuses 41 von dem Gehäusemagazin 4 zu einem Sockel 222 des Laufwerks 22 verkürzt werden.

[0116] Als Nächstes sind die Vorgänge zum Transportieren und Montieren/Abnehmen eines Halbleitergehäuses 41 beschrieben, die von der Host-Einheit 21 gesteuert werden, wenn ein Puffer der Gehäusetransporteinrichtung 3 verfügbar ist. **Abb. 13** ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses 41 zwischen dem Gehäusemagazin 4, der Gehäusetransporteinrichtung 3 und einem Sockel 222 des Laufwerks 22 basierend auf einer Änderung der Priorität des Halbleitergehäuses 41 veranschaulicht, der in dem Speichersystem gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0117] Die Host-Einheit 21 managt acht Halbleitergehäuse 41, einschließlich eines Halbleitergehäuses A, eines Halbleitergehäuses B, ..., und eines Halbleitergehäuses H. Die Host-Einheit 21 weist die Gehäusetransporteinrichtung 3 an, das Halbleitergehäuse A, das die höchste Priorität unter den gemanagten Halbleitergehäusen 41 aufweist, beispielsweise auf dem Sockel Nr. 1 des Laufwerks 22 zu montieren und das Halbleitergehäuse B, das die zweithöchste Priorität unter den gemanagten Halbleitergehäusen 41 aufweist, beispielsweise auf dem Sockel Nr. 2 des Laufwerks 22 zu montieren. Die Gehäusetransporteinrichtung 3 transportiert das Halbleitergehäuse A zu dem Sockel Nr. 1 des Laufwerks 22 und montiert das Halbleitergehäuse A auf dem Sockel Nr. 1. Zusätzlich transportiert die Gehäusetransporteinrichtung 3 das Halbleitergehäuse B zu dem Sockel Nr. 2 des Laufwerks 22 und montiert das Halbleitergehäuse B auf dem Sockel Nr. 2. Die Host-Einheit 21 speichert in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das Halbleitergehäuse A und das Halbleitergehäuse B auf dem Sockel Nr. 1 bzw. dem Sockel Nr. 2 montiert sind.

[0118] Wie oben beschrieben, werden bei einer Anzahl von zwei Sockeln in dem Laufwerk 22 die zwei Halbleitergehäuse A bis B, die die Prioritäten 1 bis 2 aufweisen, jeweils auf den zwei Sockeln Nr. 1 und Nr. 2 des Laufwerks 22 montiert. Die Prioritäten

von 1 bis 2 entsprechen der Priorität des ersten Niveaus.

[0119] Zusätzlich weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die zwei Halbleitergehäuse C und D, die die Prioritäten 3 bis 4 aufweisen, zu halten. Die Prioritäten 3 bis 4 entsprechen der Priorität des zweiten Niveaus, die niedriger ist als die Priorität des ersten Niveaus.

[0120] Die Gehäusetransporteinrichtung 3 (z. B. die Transporteinheit Nr. 1), die die Anweisung erhalten hat, hält die Halbleitergehäuse C. Zusätzlich hält die Gehäusetransporteinrichtung 3 (z. B. die Transporteinheit Nr. 2), die die Anweisung erhalten hat, das Halbleitergehäuse D. Somit werden die zwei Halbleitergehäuse C bis D, die die Prioritäten 3 bis 4 aufweisen, in der Gehäusetransporteinrichtung 3 gehalten. Das heißt, die Transporteinheit Nr. 1, die das Halbleitergehäuse C hält, wird als Puffer Nr. 1 der Gehäusetransporteinrichtung 3 verwendet, und die Transporteinheit Nr. 2, die das Halbleitergehäuse D hält, wird als Puffer Nr. 2 der Gehäusetransporteinrichtung 3 verwendet.

[0121] Demzufolge speichert die Host-Einheit 21 Informationen, die angeben, dass das Halbleitergehäuse C und das Halbleitergehäuse D in der Transporteinheit Nr. 1 (Puffer Nr. 1) bzw. der Transporteinheit Nr. 2 (Puffer Nr. 2) gehalten werden, in der Halbleitergehäuse-Managementtabelle 6.

[0122] Zusätzlich werden die vier Halbleitergehäuse E bis H, die die Prioritäten 5 bis 8 aufweisen, in dem Gehäusemagazin 4 gelagert. Von den vier Halbleitergehäusen 41, die in dem Gehäusemagazin 4 gelagert sind, sind die drei Halbleitergehäuse E bis G, die die Prioritäten 5 bis 7 aufweisen, an den Lagerpositionen 1 bis 3 gelagert, die zu der ersten Lagerposition gehören. Die Prioritäten 5 bis 7 entsprechen der Priorität des dritten Niveaus, die niedriger ist als die Priorität des zweiten Niveaus.

[0123] Von den vier Halbleitergehäusen 41, die in dem Gehäusemagazin 4 gelagert sind, ist das Halbleitergehäuse H, das die Priorität 8 aufweist, an einer der Lagerpositionen 4 bis 6 (z. B. Lagerposition 4) gelagert, die zu der zweiten Lagerposition gehören.

[0124] Hier wird ein Vorgang der Host-Einheit 21 beschrieben, wenn die Priorität des Halbleitergehäuses C in dem Puffer Nr. 1 der Gehäusetransporteinrichtung 3 höher ist als die Priorität des Halbleitergehäuses B. **Abb. 14** ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses 41 zwischen der Gehäusetransporteinrichtung 3 und einem Sockel 222 des Laufwerks 22 basierend auf einer Änderung der Priorität des Halbleitergehäuses 41 veranschaulicht, der in dem Spei-

chersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0125] Es wird beispielsweise angenommen, dass die Priorität des Halbleitergehäuses C von 3 auf 2 steigt und die Priorität des Halbleitergehäuses B von 2 auf 3 sinkt. Zunächst weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, das Halbleitergehäuse B von dem Sockel Nr. 2 abzunehmen, das Halbleitergehäuse C zu dem Laufwerk 22 zu transportieren, das Halbleitergehäuse C auf dem Sockel Nr. 2 zu montieren und das abgenommene Halbleitergehäuse B in der Gehäusetransporteinrichtung 3 zu halten. Die Gehäusetransporteinrichtung 3 nimmt das Halbleitergehäuse B von dem Sockel Nr. 2 ab. Dann transportiert die Gehäusetransporteinrichtung 3 das von der Transporteinheit Nr. 1 gehaltene Halbleitergehäuse C zu dem Sockel Nr. 2, wovon das Halbleitergehäuse B abgenommen wurde, und montiert das Halbleitergehäuse C auf dem Sockel Nr. 2. Das abgenommene Halbleitergehäuse B wird in einem Zustand beibehalten, in dem es der Gehäusetransporteinrichtung 3 (z. B. der Transporteinheit Nr. 1) gehalten wird.

[0126] Als Reaktion auf den obigen Vorgang aktualisiert die Host-Einheit 21 die Halbleitergehäuse-Managementtabelle 6. Konkret speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das Halbleitergehäuse B in dem Puffer Nr. 1 der Gehäusetransporteinrichtung 3 gehalten wird, und Informationen, die angeben, dass das Halbleitergehäuse C auf dem Sockel Nr. 2 montiert ist.

[0127] Als nächstes ist ein Austauschvorgang beschrieben, wenn die Priorität eines Halbleitergehäuses 41, das in dem Gehäusemagazin 4 gelagert ist, höher ist als die Priorität eines Halbleitergehäuses 41, das in einem Puffer der Gehäusetransporteinrichtung 3 gehalten wird. **Abb. 15** ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Halbleitergehäuses 41 zwischen dem Gehäusemagazin 4 und der Gehäusetransporteinrichtung 3 basierend auf einer Änderung der Priorität des Halbleitergehäuses 41 veranschaulicht, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0128] Hier wird zum Beispiel angenommen, dass in dem in **Abb. 13** dargestellten Zustand die Priorität des Halbleitergehäuses E von 5 auf 4 steigt und die Priorität des Halbleitergehäuses D von 4 auf 5 sinkt. Die neue Priorität (4) des Halbleitergehäuses E gehört zu der Priorität des zweiten Niveaus, und die neue Priorität (5) des Halbleitergehäuses D gehört zu der Priorität des dritten Niveaus. Daher weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die Position des Halbleitergehäuses E und die Position des Halbleitergehäuses D miteinander zu

tauschen. Konkret weist die Host-Einheit 21 zunächst die Gehäusetransporteinrichtung 3 an, die Halbleitergehäuse D zu der Lagerposition Nr. 1 des Gehäusemagazins 4 zu transportieren, und weist die Gehäusetransporteinrichtung 3 ferner an, das Halbleitergehäuse E in der Transporteinheit Nr. 2 zu halten. Die Gehäusetransporteinrichtung 3, die die Anweisung erhalten hat, transportiert das von der Transporteinheit 2 gehaltene Halbleitergehäuse D zu der Lagerposition 1 des Gehäusemagazins 4. Dann tauscht die Transporteinheit Nr. 2 das an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagerte Halbleitergehäuse E gegen das in der Transporteinheit Nr. 2 gehaltene Halbleitergehäuse D aus. Die Transporteinheit Nr. 2 hält dann das Halbleitergehäuse E als Puffer Nr. 2.

[0129] Als Reaktion auf den obigen Vorgang aktualisiert die Host-Einheit 21 die Halbleitergehäuse-Managementtabelle 6. Insbesondere speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das Halbleitergehäuse D an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert ist, und Informationen, die angeben, dass das Halbleitergehäuse E in der Transporteinheit Nr. 2 (Puffer Nr. 2) der Gehäusetransporteinrichtung 3 gehalten wird.

[0130] Durch den obigen Vorgang kann die Host-Einheit 21 die Gehäusetransporteinrichtung 3 veranlassen, ein Halbleitergehäuse 41 das eine höhere Priorität unter den in dem Gehäusemagazin 4 gelagerten Halbleitergehäusen 41 aufweist im Voraus zu halten. Wenn die Priorität des in der Transporteinheit 31 gehaltenen Halbleitergehäuses 41 höher ist als die Priorität des mit einem Sockel 222 verbundenen Halbleitergehäuses 41, ist es daher möglich, die Zeit zu eliminieren, die die Gehäusetransporteinrichtung 3 benötigt, um das Halbleitergehäuse 41 aus dem Gehäusemagazin 4 zu entnehmen. Das heißt, durch Verwendung eines Puffers der Gehäusetransporteinrichtung 3 ist es möglich, den Zeitaufwand zum Bewegen des Halbleitergehäuses 41 im Vergleich zu einer Anpassung der Lagerposition in dem Gehäusemagazin 4 stark zu reduzieren.

[0131] Als Nächstes ist ein Prozess des Lesens oder Schreibens von Daten aus oder in einen nichtflüchtigen Speicherchip 411 eines Halbleitergehäuses 41 beschrieben. **Abb. 16** ist ein Flussdiagramm, das einen Ablauf des Prozesses Lesens oder Schreibens von Daten veranschaulicht, das von der Host-Einheit 21 des Speichersystems 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0132] Zunächst bestimmt die Host-Einheit 21 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist (Schritt S11). Hier wird basierend auf einer Lese- oder Schreibanforderung, die von dem Anwendungs-

programm 211 empfangen wird, der nichtflüchtige Speicherchip 411 bestimmt, auf den zuzugreifen ist. Dann wird in Schritt S11 ein Halbleitergehäuse 41 bestimmt, das diesen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist.

[0133] Die Host-Einheit 21 bestimmt, ob das in Schritt S11 bestimmte Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22 montiert ist (Schritt S12). In Schritt S12 kann die Host-Einheit 21 anhand der Halbleitergehäuse-Managementtabelle 6 bestimmen, ob das bestimmte Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22 montiert ist.

[0134] Wenn das bestimmte Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22 montiert ist (Ja in Schritt S12), führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S13).

[0135] Wenn das bestimmte Halbleitergehäuse 41 auf keinem Sockel 222 des Laufwerks 22 montiert ist (Nein in Schritt S12), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 von dem Gehäusemagazin 4 zu dem Laufwerk 22 zu transportieren und das Halbleitergehäuse 41 auf dem Sockel 222 zu montieren (Schritt S14).

[0136] Wenn das Halbleitergehäuse 41 von der Gehäusetransporteinrichtung 3 auf dem Sockel 222 montiert wird, liest die Host-Einheit 21 über die Steuerung 223 die in dem Halbleitergehäuse 41 gespeicherte Gehäusekennung und prüft, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt. Wenn die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S13).

[0137] Abb. 17 ist ein Flussdiagramm, das Einzelheiten eines Ablaufs des Prozesses des Lesens oder Schreibens von Daten veranschaulicht, das von der Host-Einheit 21 des Speichersystems 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0138] Zunächst bestimmt die Host-Einheit 21 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist (Schritt S21).

[0139] Die Host-Einheit 21 bestimmt, ob das in Schritt S21 bestimmte Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22 montiert ist (Schritt S22). In Schritt S22 kann die Host-Einheit 21 anhand der Halbleitergehäuse-Managementtabelle 6 bestimmen, ob das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0140] Wenn das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist (Ja in Schritt S22), führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S23).

[0141] Wenn das bestimmte Halbleitergehäuse 41 auf keinem Sockel 222 des Laufwerks 22 montiert ist (Nein in Schritt S22), prüft die Host-Einheit 21, ob es einen leeren Sockel in dem Laufwerk 22 gibt (Schritt S24). Der leere Sockel ist ein Sockel 222, auf dem kein Halbleitergehäuse 41 montiert ist.

[0142] Wenn in dem Laufwerk 22 ein leerer Sockel vorhanden ist (Ja in Schritt S24), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 von dem Gehäusemagazin 4 zu dem Laufwerk 22 zu transportieren und das transportierte Halbleitergehäuse auf dem leeren Sockel zu montieren (Schritt S25). In diesem Fall weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, das bestimmte Halbleitergehäuse 41 aus dem Gehäusemagazin 4 zu entnehmen und das bestimmte Halbleitergehäuse 41 auf dem leeren Sockel zu montieren.

[0143] Wenn das Halbleitergehäuse 41 von der Gehäusetransporteinrichtung 3 auf dem Sockel 222 montiert wird, liest die Host-Einheit 21 über die Steuerung 223 die in dem Halbleitergehäuse 41 gespeicherte Gehäusekennung und prüft, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt.

[0144] Wenn die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0145] Dann führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem

bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S23).

[0146] Wenn es keinen leeren Sockel in dem Laufwerk 22 gibt (Nein in Schritt S24), bestimmt die Host-Einheit 21, ob es ein Halbleitergehäuse 41 gibt, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den auf den Sockeln 222 des Laufwerks 22 montierten Halbleitergehäusen 41 aufweist (Schritt S26).

[0147] Wenn es unter den auf den Sockeln 222 des Laufwerks 22 montierten Halbleitergehäusen 41 kein Halbleitergehäuse 41 gibt, dessen Priorität niedriger ist als die Priorität des bestimmten Halbleitergehäuses 41 (Nein in Schritt S26), führt die Host-Einheit 21 erneut den Prozess von Schritt S24 aus. Die Host-Einheit 21 wartet, bis die Priorität von jedem Halbleitergehäuse 41 geändert wird und somit ein Halbleitergehäuse 41 das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den auf den Sockeln 222 des Laufwerks 22 montierten Halbleitergehäusen 41 aufweist, vorhanden ist.

[0148] Wenn es ein Halbleitergehäuse 41 gibt, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den Halbleitergehäusen 41 aufweist, die auf den Sockeln 222 des Laufwerks 22 montiert sind (Ja in Schritt S26), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, ein Halbleitergehäuse 41, das die niedrigste Priorität unter den Halbleitergehäusen 41 aufweist, die auf den Sockeln 222 des Laufwerks 22 montiert sind, von dem entsprechenden Sockel 222 abzunehmen und das abgenommene Halbleitergehäuse 41 zu dem Gehäusemagazin 4 zu transportieren (Schritt S27). Dadurch wird der Sockel 222, von dem das Halbleitergehäuse 41 abgenommen wurde, zu einem leeren Sockel.

[0149] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 von dem Gehäusemagazin 4 zu dem Laufwerk 22 zu transportieren und die transportierte Halbleitergehäuse 41 auf dem leeren Sockel zu montieren (Schritt S25). In diesem Fall weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, das bestimmte Halbleitergehäuse 41 aus dem Gehäusemagazin 4 zu entnehmen und das bestimmte Halbleitergehäuse 41 auf den Sockel 222 zu montieren.

[0150] Wenn das Halbleitergehäuse 41 von der Gehäusetransporteinrichtung 3 auf dem Sockel 222 montiert wird, liest die Host-Einheit 21 über die Steuerung 223 die in dem Halbleitergehäuse 41 gespeicherte Gehäusekennung und prüft, ob die gelesene Gehäusekennung mit der Gehäuseken-

nung des bestimmten Halbleitergehäuses 41 übereinstimmt.

[0151] Wenn die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0152] Dann führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S23).

[0153] Demzufolge kann die Host-Einheit 21 das bestimmte Halbleitergehäuse 41 auf einem Sockel 222 montieren, indem sie ein Halbleitergehäuse 41, das eine niedrigere Priorität als die des bestimmten Halbleitergehäuses 41 aufweist, von dem Sockel 222 abnimmt, selbst wenn kein leerer Sockel in dem Laufwerk 22 vorhanden ist.

[0154] Als nächstes ist ein Prozess des Lesens oder Schreibens von Daten aus einem oder in einen nichtflüchtigen Speicherchip 411 eines Halbleitergehäuses 41 beschrieben, wenn ein Puffer der Gehäusetransporteinrichtung 3 verfügbar ist. **Abb.** 18A und 18B sind Flussdiagramme, die einen anderen Ablauf des Prozesses des Lesens oder Schreibens von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 veranschaulichen, das von der Host-Einheit 21 des Speichersystems 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0155] Zunächst bestimmt die Host-Einheit 21 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist (Schritt S301).

[0156] Die Host-Einheit 21 bestimmt, ob das in Schritt S301 bestimmte Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22 montiert ist (Schritt S302). Die Host-Einheit 21 kann anhand der Halbleitergehäuse-Managementtabelle 6 bestimmen, ob das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0157] Wenn das bestimmte Halbleitergehäuse 41 auf einem Sockel 222 des Laufwerks 22 montiert ist (Ja in Schritt S302), führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S303).

[0158] Wenn das bestimmte Halbleitergehäuse 41 auf keinem Sockel 222 des Laufwerks 22 montiert ist (Nein in Schritt S302), prüft die Host-Einheit 21, ob es einen leeren Sockel in dem Laufwerk 22 gibt (Schritt S304).

[0159] Wenn es einen leeren Sockel in dem Laufwerk 22 gibt (Ja in Schritt S304), führt die Host-Einheit 21 den Prozess von Schritt S305 in **Abb. 18B** aus.

[0160] Wenn es keinen leeren Sockel in dem Laufwerk 22 gibt (Nein in Schritt S304), bestimmt die Host-Einheit 21, ob es ein Halbleitergehäuse 41 gibt, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den auf den Sockeln 222 des Laufwerks 22 montierten Halbleitergehäusen 41 aufweist (Schritt S307).

[0161] Wenn es unter den auf den Sockeln 222 des Laufwerks 22 montierten Halbleitergehäusen 41 kein Halbleitergehäuse 41 gibt, dessen Priorität niedriger ist als die Priorität des bestimmten Halbleitergehäuses 41 (Nein in Schritt S307), führt die Host-Einheit 21 erneut den Prozess von Schritt S304 aus. Die Host-Einheit 21 wartet, bis die Priorität von jedem Halbleitergehäuse 41 geändert wird und somit ein Halbleitergehäuse 41 vorhanden ist, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den auf den Sockeln 222 des Laufwerks 22 montierten Halbleitergehäusen 41 aufweist.

[0162] Wenn es unter den Halbleitergehäusen 41, die auf den Sockeln 222 des Laufwerks 22 montiert sind, ein Halbleitergehäuse 41 gibt, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 aufweist (Ja in Schritt S307), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das Halbleitergehäuse 41, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 aufweist, von dem Sockel 222 abzunehmen und das abgenommene Halbleitergehäuse 41 zu einem Puffer der Gehäusetransporteinrichtung 3 zu transportieren (Schritt S308). Das aus dem Sockel 222 abgenommene Halbleitergehäuse 41 wird daher nicht in dem Gehäusemagazin 4 gelagert, sondern in der Gehäusetransporteinrichtung 3 gehalten. Zusätzlich wird der Sockel 222, von dem das Halbleitergehäuse 41 abgenommen wurde, zu einem leeren Sockel. Dann führt die Host-Einheit 21 den Prozess von Schritt S305 in **Abb. 18B** aus.

[0163] Die Host-Einheit 21 bestimmt, ob das bestimmte Halbleitergehäuse 41 in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden ist, d. h. ob das bestimmte Halbleitergehäuse 41 in der Gehäusetransporteinrichtung 3 gehalten wird (Schritt S305). Die Host-Einheit 21 kann anhand der Halblei-

tergehäuse-Managementtabelle 6 bestimmen, ob das bestimmte Halbleitergehäuse 41 in der Gehäusetransporteinrichtung 3 gehalten wird.

[0164] Wenn das bestimmte Halbleitergehäuse 41 in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden ist, d. h. wenn das bestimmte Halbleitergehäuse 41 in einer der Transporteinheiten 31 der Gehäusetransporteinrichtung 3 gehalten wird (Ja in Schritt S305), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 aus dem Puffer der Gehäusetransporteinrichtung 3 zu dem Laufwerk 22 zu transportieren und das transportierte Halbleitergehäuse 41 auf dem leeren Sockel zu montieren (Schritt S306). In diesem Fall weist die Host-Einheit 21 eine Transporteinheit 31, die das bestimmte Halbleitergehäuse 41 hielt, an, das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 zu montieren.

[0165] Wenn das Halbleitergehäuse 41 von der Transporteinheit 31 auf dem Sockel 222 montiert wird, liest die Host-Einheit 21 über die Steuerung 223 die in dem Halbleitergehäuse 41 gespeicherte Gehäusekennung und prüft, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt.

[0166] Wenn die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0167] Dann führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S303 in **Abb. 18A**).

[0168] Wenn das bestimmte Halbleitergehäuse 41 in keinem Puffer der Gehäusetransporteinrichtung 3 vorhanden ist, d. h., wenn das bestimmte Halbleitergehäuse 41 in keiner Transporteinheit 31 der Gehäusetransporteinrichtung 3 gehalten wird (Nein in Schritt S305), prüft die Host-Einheit 21, ob ein leerer Puffer in der Gehäusetransporteinrichtung 3 vorhanden ist (Schritt S309). Der leere Puffer der Gehäusetransporteinrichtung 3 ist eine Transporteinheit 31, die kein Halbleitergehäuse 41 hält.

[0169] Wenn es einen leeren Puffer in der Gehäusetransporteinrichtung 3 gibt, d. h. wenn es eine Transporteinheit 31 gibt, die kein Halbleitergehäuse 41 hält (Ja in Schritt S309), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 von dem Gehäuse-

magazin 4 zu dem leeren Puffer in der Gehäusetransporteinrichtung 3 zu transportieren, d. h. zu einer Transporteinheit 31, die kein Halbleitergehäuse 41 hält (Schritt S310). In diesem Fall kann die Host-Einheit 21 eine Transporteinheit 31, die kein Halbleitergehäuse 41 hält, anweisen, das bestimmte Halbleitergehäuse 41 aus dem Gehäusemagazin 4 zu entnehmen. Dadurch wird das bestimmte Halbleitergehäuse 41 von der Transporteinheit 31 gehalten, und das bestimmte Halbleitergehäuse 41 ist somit in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden.

[0170] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 aus dem Puffer der Gehäusetransporteinrichtung 3 zu dem Laufwerk 22 zu transportieren und das transportierte Halbleitergehäuse auf dem leeren Sockel zu montieren (Schritt S306). In diesem Fall weist die Host-Einheit 21 die Transporteinheit 31, die das bestimmte Halbleitergehäuse 41 hielt, an, das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 zu montieren.

[0171] Wenn das Halbleitergehäuse 41 von der Transporteinheit 31 auf dem Sockel 222 montiert wird, liest die Host-Einheit 21 über die Steuerung 223 die in dem Halbleitergehäuse 41 gespeicherte Gehäusekennung und prüft, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt.

[0172] Wenn die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0173] Dann führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S303 in **Abb. 18A**).

[0174] Wenn es keinen leeren Puffer in der Gehäusetransporteinrichtung 3 gibt (Nein in Schritt S309), bestimmt die Host-Einheit 21, ob es ein Halbleitergehäuse 41 gibt, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Halbleitergehäusen 41 aufweist (Schritt S311).

[0175] Wenn es unter den Halbleitergehäusen 41, die in den Puffern der Gehäusetransporteinrichtung 3 gehalten werden, kein Halbleitergehäuse 41 gibt, das eine niedrigere Priorität als die Priorität des

bestimmten Halbleitergehäuses 41 aufweist (Nein in Schritt S311), führt die Host-Einheit 21 den Prozess von Schritt S309 erneut aus. Die Host-Einheit 21 wartet, bis die Priorität von jedem Halbleitergehäuse 41 geändert wird und somit ein Halbleitergehäuse 41 vorhanden ist, das eine niedrigere Priorität als die Priorität des bestimmten Halbleitergehäuses 41 unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Halbleitergehäusen 41 aufweist.

[0176] Wenn es unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Halbleitergehäusen 41 ein Halbleitergehäuse 41 gibt, dessen Priorität niedriger ist als die Priorität des bestimmten Halbleitergehäuses 41 (Ja in Schritt S311), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, ein Halbleitergehäuse 41, das die niedrigste Priorität unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Halbleitergehäusen 41 aufweist, zu dem Gehäusemagazin 4 zu transportieren (Schritt S312). In Schritt S312 kann die Host-Einheit 21 eine Transporteinheit 31, die das Halbleitergehäuse 41, das die niedrigste Priorität aufweist, hielt, anweisen, das Halbleitergehäuse 41 zu dem Gehäusemagazin 4 zu transportieren. Demzufolge wird diese Transporteinheit 31 zu einem leeren Puffer, der kein Halbleitergehäuse 41 hält.

[0177] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 von dem Gehäusemagazin 4 in den leeren Puffer der Gehäusetransporteinrichtung 3 zu transportieren (Schritt S310). In diesem Fall kann die Host-Einheit 21 die Transporteinheit 31, die zu dem leeren Puffer geworden ist, anweisen, das bestimmte Halbleitergehäuse 41 aus dem Gehäusemagazin 4 zu entnehmen. Dadurch wird das bestimmte Halbleitergehäuse 41 von dieser Transporteinheit 31 gehalten, und das bestimmte Halbleitergehäuse 41 ist somit in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden.

[0178] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das bestimmte Halbleitergehäuse 41 aus dem Puffer der Gehäusetransporteinrichtung 3 zu dem Laufwerk 22 zu transportieren und das transportierte Halbleitergehäuse auf dem leeren Sockel zu montieren (Schritt S306).

[0179] Wenn das Halbleitergehäuse 41 von der Transporteinheit 31 auf dem Sockel 222 montiert wird, liest die Host-Einheit 21 über die Steuerung 223 die in dem Halbleitergehäuse 41 gespeicherte Gehäusekennung und prüft, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt.

[0180] Wenn die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, speichert die Host-Einheit 21 in der Halbleitergehäuse-Managementtabelle 6 Informationen, die angeben, dass das bestimmte Halbleitergehäuse 41 auf dem Sockel 222 des Laufwerks 22 montiert ist.

[0181] Dann führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist (Schritt S303 in **Abb.** 18A).

[0182] Wie oben beschrieben, schließt das Laufwerk 22 gemäß der ersten Ausführungsform mindestens einen Sockel 222, auf dem ein Halbleitergehäuse 41 abnehmbar montiert werden kann, und die Steuerung 223 ein, die einen nichtflüchtigen Speicherchip 411 des auf dem Sockel 222 montierten Halbleitergehäuses 41 steuert.

[0183] Die Host-Einheit 21, die kommunikativ mit dem Laufwerk 22 verbunden ist, kann das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 des mit dem Sockel 222 verbundenen Halbleitergehäuses 41 ausführen. Die Host-Einheit 21 bestimmt aus der Vielzahl der in dem Speichersystem 1 gemanagten Halbleitergehäuse 41 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist.

[0184] Wenn das Halbleitergehäuse 41, das den nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist, auf einem Sockel 222 des Laufwerks 22 montiert ist, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist.

[0185] Wenn das Halbleitergehäuse 41, das den nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist, nicht auf einem Sockel 222 des Laufwerks 22 montiert ist und in dem Gehäusemagazin 4 gelagert wird, veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, das Halbleitergehäuse 41, das den nichtflüchtigen Speicherchips 411 einschließt, auf den zuzugreifen ist, zu transportieren und das Halbleitergehäuse 41 auf dem Sockel 222 zu montieren.

[0186] Wie oben beschrieben, ist in dem Speichersystem 1 ein Halbleitergehäuse 41, das einen oder mehrere nichtflüchtige Speicherchips 411 einschließt, auf einem Sockel 222 des Laufwerks 22 montiert. Demzufolge ist es möglich, das auf dem Sockel 222 des Laufwerks 22 montierte Halbleitergehäuse 41 als ein von der Host-Einheit 21 zugängli-

ches Speichermedium zu verwenden. Daher kann die Host-Einheit 21 Daten von einem nichtflüchtigen Speicherchip 411, der in einem beliebigen Halbleitergehäuse 41 aus der Vielzahl der in dem Speichersystem 1 gemanagten Halbleitergehäuse 41 eingeschlossen ist, lesen oder darauf schreiben, indem sie einfach ein mit dem Sockel 222 des Laufwerks 22 verbundenes Halbleitergehäuse 41 gegen ein anderes Halbleitergehäuse 41 austauscht.

(Zweite Ausführungsform)

[0187] Als Nächstes ist eine Konfiguration eines gemeinsamen Transportierens und Montierens/Abnehmens einer Vielzahl von Halbleitergehäusen 41 beschrieben. **Abb.** 19 ist ein Blockdiagramm, das ein Beispiel für eine Konfiguration eines Speichersystems 1 gemäß der vorliegenden Ausführungsform veranschaulicht. Das in **Abb.** 19 veranschaulichte Speichersystem 1 unterscheidet sich von dem Speichersystem 1 der in **Abb.** 1 veranschaulichten ersten Ausführungsform im Wesentlichen dadurch, dass ein Träger 46, der eine Vielzahl von Halbleitergehäusen 41 unterbringt, als Einheit zum Transportieren und Montieren/Abnehmen der Halbleitergehäuse 41 verwendet wird. Die anderen Komponenten entsprechen denen des Speichersystems 1 der ersten Ausführungsform. Die Unterschiede zum Speichersystem 1 der ersten Ausführungsform sind hauptsächlich nachstehend beschrieben.

[0188] Ein Gehäusemagazin 4 ist konfiguriert, um eine Vielzahl von Trägern 46 zu lagern, wobei jeder der Vielzahl von Trägern 46 eine vorbestimmte Anzahl von Halbleitergehäusen 41 unterbringt. Die Form des Trägers 46 kann kastenförmig oder plattenförmig sein. In einem Träger 46 werden zwei oder mehrere Halbleitergehäuse 41 untergebracht. In dem Träger 46 wird die vorbestimmte Anzahl von Halbleitergehäusen 41 untergebracht. Die Halbleitergehäuse 41 werden in einem Werk in dem Träger 46 untergebracht. Ein Träger 46, der die vorbestimmte Anzahl von Halbleitergehäusen 41 aufgenommen hat, wird von dem Werk versandt und in einem Rechenzentrum verwendet.

[0189] Ein Laufwerk 22 schließt mindestens die vorbestimmte Anzahl von Sockeln 222 ein, auf denen die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, gemeinsam und abnehmbar befestigt werden können. Wenn der Träger 46 beispielsweise konfiguriert ist, um 16 Stück Halbleitergehäuse 41 unterzubringen, schließt das Laufwerk 22 mindestens 16 Stück Sockel 222 ein. Die 16 Stück Sockel 222 bilden eine Sockelgruppe, auf der die 16 Stück Halbleitergehäuse 41, die in einem Träger untergebracht sind, gemeinsam und abnehmbar montiert werden können. Die 16 Stück der Halbleitergehäuse 41, die in dem Träger

46 untergebracht sind, werden gemeinsam auf den 16 Stück der Sockel 222 montiert. Wenn zusätzlich der Träger 46 konfiguriert ist, um 48 Stück Halbleitergehäuse 41 aufzunehmen, schließt das Laufwerk 22 mindestens 48 Stück Sockel 222 ein. Die 48 Stück Sockel 222 bilden eine Sockelgruppe, auf der die 48 Stück Halbleitergehäuse 41, die in einem Träger untergebracht sind, gemeinsam und abnehmbar montiert werden können. Die 48 Stück der Halbleitergehäuse 41, die in dem Träger 46 untergebracht sind, werden gemeinsam auf den 48 Stück der Sockel 222 montiert. Die Anzahl der Sockel 222, die in dem Laufwerk 22 eingeschlossen sind, kann zwei oder mehrere Trägern 46 entsprechen.

[0190] Eine Gehäusetransporteinrichtung 3 transportiert einen Träger 46 zwischen dem Gehäusemagazin 4 und dem Laufwerk 22. Wenn beispielsweise ein Träger 46 konfiguriert ist, um 16 Stück Halbleitergehäuse 41 aufzunehmen, transportiert die Gehäusetransporteinrichtung 3 die 16 Stück Halbleitergehäuse 41 gemeinsam zwischen dem Gehäusemagazin 4 und dem Laufwerk 22, indem sie den Träger 46 transportiert.

[0191] Als nächstes wird ein grundlegender Vorgang des Speichersystems 1 beschrieben. Eine Host-Einheit 21 weist eine Position-Managementfunktion und eine Transportsteuerungsfunktion auf. Die Position-Managementfunktion ist eine Funktion zum Managen von Positionen, an denen jeweils eine Vielzahl von Trägern 46 vorhanden ist. Die Transportsteuerungsfunktion ist eine Funktion zum Steuern des Transports eines Trägers 46, das die vorbestimmte Anzahl von Halbleitergehäusen 41 aufnimmt, durch Steuern der Gehäusetransporteinrichtung 3.

[0192] Jedem der Vielzahl von Trägern 46 wird eine Trägerkennung (auch bezeichnet als Gehäuseidentifizierungsname) zugewiesen. Zum Beispiel kann ein Strichcode, wie z. B. ein zweidimensionaler Strichcode, auf jeder der Vielzahl von Trägern 46 markiert werden, oder ein Siegel, auf dem ein Strichcode, wie z. B. ein zweidimensionaler Strichcode, aufgedruckt ist, kann an jedem der Vielzahl von Trägern 46 angebracht werden. Der Strichcode schließt Informationen ein, die die Trägerkennung darstellen.

[0193] Die Host-Einheit 21 kann eine Entsprechung zwischen der Trägerkennung und einer Position managen, an der sich ein durch diese Trägerkennung identifizierter Träger 46 befindet. Zusätzlich kann die Host-Einheit 21 auch eine Übereinstimmung zwischen einer Trägerkennung und der vorbestimmten Anzahl von Halbleitergehäusen 41 managen, die in dem durch diese Trägerkennung identifizierten Träger 46 untergebracht wurden.

[0194] Eine Position, an der ein bestimmter Träger 46 vorhanden sein kann, ist beispielsweise die vorbestimmte Anzahl von Sockeln 222 aus der Vielzahl von Sockeln 222 die in dem Laufwerk 22 eingeschlossen sind, oder eine beliebige Trägerlagerposition aus der Vielzahl von Trägerlagerpositionen, die in dem Gehäusemagazin 4 eingeschlossen sind.

[0195] Die Host-Einheit 21 bestimmt aus der Vielzahl von Halbleitergehäusen 41 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip einschließt, auf den zuzugreifen ist. Die Host-Einheit 21 bestimmt ferner einen Träger 46, der das bestimmte Halbleitergehäuse 41 unterbringt.

[0196] Die Host-Einheit 21 identifiziert die Position, an der sich der bestimmte Träger 46 befindet, wodurch die Host-Einheit 21 bestimmen kann, ob die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem bestimmten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind.

[0197] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem bestimmten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind, führt die Host-Einheit 21 über die Steuerung 223 in dem Laufwerk 22 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist.

[0198] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem bestimmten Träger 46 untergebracht sind, nicht auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind, veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den bestimmten Träger 46 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem bestimmten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu montieren. In diesem Fall kann die Host-Einheit 21 eine nachstehend beschriebene Transportanforderung an die Gehäusetransporteinrichtung 3 übermitteln.

[0199] Diese Transportanforderung spezifiziert zum Beispiel eine Position in dem Gehäusemagazin 4, an der der bestimmte Träger 46 gelagert ist (auch Trägerlagerposition genannt), als eine Transportausgangsposition und spezifiziert auch die vorbestimmte Anzahl von Sockeln 222 des Laufwerks 22 als eine Transportzielposition. Eine Transporteinheit 31 der Gehäusetransporteinrichtung 3 transportiert den an der vorbestimmten Transportausgangsposition vorhandenen Träger 46 zu der vorbestimmten Transportzielposition. Dann montiert die Transporteinheit 31 die vorbestimmte Anzahl von Halbleitergehäusen 41, die in diesem Träger 46 untergebracht sind,

gemeinsam auf der vorbestimmten Anzahl von Sockeln 222 der Transportzielposition.

[0200] Wie oben beschrieben, ist es möglich, durch Managen der Position von jedem Träger 46 den für das Positionsmanagement erforderlichen Verarbeitungsaufwand im Vergleich zu einem Managen der Position von jedem Halbleitergehäuse 41 zu reduzieren. Da die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, gemeinsam transportiert werden, ist es außerdem möglich, die Anzahl der erforderlichen Transportvorgänge im Vergleich zu einem Transport der einzelnen Halbleitergehäuse 41 nacheinander zu reduzieren.

[0201] Darüber hinaus kann die Host-Einheit 21 auch eine Funktion aufweisen, eine Priorität für jeden der Vielzahl von Trägern 46 zu managen, die basierend auf der Priorität von jedem der Vielzahl von Halbleitergehäusen 41 bestimmt wird. Der Algorithmus zum Bestimmen der Priorität von jedem der Vielzahl von Trägern 46 ist nicht auf einen bestimmten Algorithmus beschränkt, und die Priorität von jedem der Vielzahl von Trägern 46 kann basierend auf verschiedenen Bedingungen bestimmt werden. Beispielsweise kann die Host-Einheit 21 die Priorität von jedem der Vielzahl von Trägern 46 bestimmen, sodass ein Träger 46, in dem eine durchschnittliche Priorität der vorbestimmten Anzahl der darin untergebrachten Halbleitergehäuse 41 höher ist, eine höhere Priorität aufweist. Alternativ kann die Host-Einheit 21 die Priorität von jedem der Vielzahl von Trägern 46 basierend auf der höchsten Priorität unter den Prioritäten der vorbestimmten Anzahl der darin untergebrachten Halbleitergehäuse 41 bestimmen.

[0202] Die Host-Einheit 21 kann auch die Position steuern, an dem sich jeder der Vielzahl von Trägern 46 befindet, basierend auf der Priorität von jedem der Vielzahl von Trägern 46. Beispielsweise kann die Host-Einheit 21 die Position, an der jeder der Vielzahl von Trägern 46 vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Trägern 46 steuern, sodass die vorbestimmte Anzahl von Halbleitergehäusen 41, die in einem Träger 46 untergebracht sind, der eine Priorität eines ersten Niveaus aufweist, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert werden, und ein Träger 46, der eine Priorität eines zweiten Niveaus aufweist, die niedriger ist als die Priorität des ersten Niveaus, in dem Gehäusemagazin 4 gelagert wird.

[0203] Es ist zu beachten, dass einige der Transporteinheiten 31, die in der Gehäusetransporteinrichtung 3 eingeschlossen sind, als Puffer verwendet werden können, die vorübergehend Träger 46 halten. In diesem Fall wird ein Träger 46, der die Priorität des zweiten Niveaus aufweist, die niedriger ist als die

Priorität des ersten Niveaus, in einer Transporteinheit 31 der Gehäusetransporteinrichtung 3 gehalten. Dann wird ein Träger 46, der die Priorität eines dritten Niveaus aufweist, die niedriger ist als die Priorität des zweiten Niveaus, in dem Gehäusemagazin 4 gelagert.

[0204] Eine Transporteinheit 31, die einen Träger 46 hält, der die Priorität des zweiten Niveaus aufweist, kann an eine bestimmte Evakuierungsposition bewegt werden, um den Transportvorgang einer anderen Transporteinheit 31 nicht zu stören.

[0205] Zusätzlich kann die Lagerposition in dem Gehäusemagazin 4 je nach Priorität des Trägers 46 verändert werden. Beispielsweise kann die Host-Einheit 21 die Position, an der jeder der Vielzahl von Trägern 46 vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Trägern 46 steuern, sodass die vorbestimmte Anzahl von Halbleitergehäusen 41 auf einem Träger 46, der die Priorität des ersten Niveaus aufweist, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert wird, ein Träger 46, der die Priorität des zweiten Niveaus aufweist, die niedriger ist als die Priorität des ersten Niveaus, in der Gehäusetransporteinrichtung 3 gehalten wird, ein Träger 46, der die Priorität des dritten Niveaus aufweist, die niedriger ist als die Priorität des zweiten Niveaus, an einer ersten Lagerposition gelagert wird, die in dem Gehäusemagazin 4 eingeschlossen ist, und ein Träger 46, der die Priorität eines vierten Niveaus aufweist, die niedriger ist als die Priorität des dritten Niveaus, an einer zweiten Lagerposition gelagert wird, die in dem Gehäusemagazin 4 eingeschlossen ist. Dabei ist die erste Lagerposition eine Lagerposition in dem Gehäusemagazin 4, die näher an der Gehäusetransporteinrichtung 3 ist als die zweite Lagerposition.

[0206] Nachfolgend ist eine Konfiguration eines Trägers 46 beschrieben. **Abb. 20** ist eine perspektivische Ansicht, die ein Beispiel für die Konfiguration des Trägers 46 zeigt, der in der Lage ist, eine Vielzahl von Halbleitergehäusen 41 unterzubringen. **Abb. 21** ist eine Querschnittsansicht des Trägers 46 entlang Linie 21-21 in **Abb. 20**.

[0207] Der Träger 46 schließt die vorbestimmte Anzahl von Aussparungen 461 ein, die in der Lage sind, die vorbestimmte Anzahl von Halbleitergehäusen 41 unterzubringen. Wenn der Träger 46 beispielsweise eine Struktur aufweist, die in der Lage ist, die 16 Stück Halbleitergehäuse 41 aufzunehmen, schließt der Träger 46 16 Stück Aussparungen 461 ein.

[0208] Wie in **Abb. 21** veranschaulicht, ist an dem inneren Umfangsteil in der Nähe der Bodenfläche von jeder der vorbestimmten Anzahl von Aussparungen 461 ein Halterungselement 462 bereitgestellt.

Das Halterungselement 462 trägt den äußersten Umfangsbereich einer hinteren Oberfläche 417 des in der Aussparung 461 untergebrachten Halbleitergehäuses 41. Darüber hinaus ist in der Bodenfläche jeder der vorbestimmten Anzahl von Aussparungen 461, d. h. in der unteren Oberfläche des Trägers 46, eine Öffnung gebildet, durch die eine Vielzahl von kugelförmigen Metallanschlüssen 413 des Halbleitergehäuses 41 freiliegt. Das heißt, jede der vorbestimmten Anzahl von Aussparungen 461 ist ein Hohlraum, der in der Lage ist, das Halbleitergehäuse 41 unterzubringen, und eine Öffnung, durch die die Vielzahl von kugelförmigen Metallanschlüssen 413 des Halbleitergehäuses 41 freiliegen, ist am Boden des Hohlraums gebildet.

[0209] Daher liegt der äußerste Randbereich der hinteren Oberfläche 417 des in der Aussparung 461 untergebrachten Halbleitergehäuses 41 an dem Halterungselement 462 an, wodurch das Halbleitergehäuse 41 in dem Träger 46 gehalten wird. Ferner sind die Vielzahl der kugelförmigen Metallanschlüsse 413 auf der hinteren Oberfläche 417 des Halbleitergehäuses 41 durch die Öffnung in der unteren Oberfläche des Trägers 46 der äußeren Umgebung ausgesetzt, ohne mit dem Halterungselement 462 in Kontakt zu kommen. In diesem Fall kann jedes Halbleitergehäuse 41 in dem Träger 46 untergebracht werden, sodass die Vielzahl von kugelförmigen Metallanschlüssen 413 durch die in der unteren Oberfläche des Trägers 46 bereitgestellte Öffnung aus der unteren Oberfläche des Trägers 46 hervorstehen.

[0210] Wie oben beschrieben, weist der Träger 46 die untere Oberfläche auf, in der die Öffnung gebildet ist, durch die die Vielzahl von kugelförmigen Metallanschlüssen 413 von jedem der vorbestimmten Anzahl von Halbleitergehäusen 41 freiliegen. Daher kann die vorbestimmte Anzahl von Halbleitergehäusen 41 auf der vorbestimmten Anzahl von Sockeln 222 montiert werden, während die Halbleitergehäuse 41 in dem Träger 46 untergebracht sind.

[0211] Zusätzlich ist die untere Oberfläche des Trägers 46, in der die Öffnung, durch die die Vielzahl von kugelförmigen Metallanschlüssen 413 von jedem der vorbestimmten Anzahl von Halbleitergehäusen 41 freiliegen, gebildet wird, eine ebene Oberfläche ohne Unebenheiten. Somit ist der Träger 46 entlang eines Schienenpaars des Gehäusemagazins 4 leichtgängig beweglich.

[0212] Als Nächstes ist eine Konfiguration eines Trägers 46 beschrieben, die in der Lage ist, eine Ausrichtung zwischen der vorbestimmten Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, und der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu unterstützen. **Abb. 22** ist eine perspektivische Ansicht, die ein Bei-

spiel für die Konfiguration eines Trägers 46 zeigt, bei dem sowohl auf oberen Oberfläche als auch auf einer unteren Oberfläche Vorsprünge bereitgestellt sind. **Abb. 23** ist eine Querschnittsansicht des Trägers 46 entlang Linie 23-23 in **Abb. 22**.

[0213] Der Träger 46 schließt die vorbestimmte Anzahl von Aussparungen 461 ein, die in der Lage sind, die vorbestimmte Anzahl von Halbleitergehäusen 41 unterzubringen. Wenn der Träger 46 beispielsweise eine Struktur aufweist, die in der Lage ist, die 16 Stück Halbleitergehäuse 41 aufzunehmen, schließt der Träger 46 16 Stück Aussparungen 461 ein.

[0214] Wie in **Abb. 23** veranschaulicht, ist an dem inneren Umfangsteil in der Nähe der Bodenfläche von jeder der vorbestimmten Anzahl von Aussparungen 461 ein Halterungselement 462 bereitgestellt. Das Halterungselement 462 trägt den äußersten Umfangsbereich einer hinteren Oberfläche 417 des in der Aussparung 461 untergebrachten Halbleitergehäuses 41. Darüber hinaus ist in der Bodenfläche jeder der vorbestimmten Anzahl von Aussparungen 461, d. h. in der unteren Oberfläche des Trägers 46, eine Öffnung gebildet, durch die eine Vielzahl von kugelförmigen Metallanschlüssen 413 des Halbleitergehäuses 41 freiliegt. Das heißt, jede der vorbestimmten Anzahl von Aussparungen 461 ist ein Hohlraum, der in der Lage ist, das Halbleitergehäuse 41 unterzubringen, und eine Öffnung, durch die die Vielzahl von kugelförmigen Metallanschlüssen 413 des Halbleitergehäuses 41 freiliegen, ist am Boden des Hohlraums gebildet.

[0215] Daher liegt der äußerste Randbereich der hinteren Oberfläche 417 des in der Aussparung 461 untergebrachten Halbleitergehäuses 41 an dem Halterungselement 462 an, wodurch das Halbleitergehäuse 41 in dem Träger 46 gehalten wird. Ferner sind die Vielzahl der auf der hinteren Oberfläche 417 des Halbleitergehäuses 41 bereitgestellten kugelförmigen Metallanschlüsse 413 durch die in der unteren Oberfläche des Trägers 46 bereitgestellte Öffnung der äußeren Umgebung ausgesetzt, ohne mit dem Halterungselement 462 in Kontakt zu kommen. In diesem Fall kann jedes Halbleitergehäuse 41 in dem Träger 46 untergebracht werden, sodass die Vielzahl von kugelförmigen Metallanschlüssen 413 durch die in der unteren Oberfläche des Trägers 46 bereitgestellte Öffnung aus der unteren Oberfläche des Trägers 46 hervorstehen.

[0216] Ferner weist die untere Oberfläche des Trägers 46 einen oder mehrere Vorsprünge 463 auf. Jeder Vorsprung 463 kann als Element für die Ausrichtung zwischen der vorbestimmten Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, und der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 verwendet werden.

[0217] Ferner weist die obere Oberfläche des Trägers 46 einen oder mehrere Vorsprünge 464 auf. Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert werden, kann der Träger 46 mit einem Deckelelement abgedeckt werden, um einen stabilen Kontaktzustand zwischen der vorbestimmten Anzahl von Halbleitergehäusen 41 und der vorbestimmten Anzahl von Sockeln 222 aufrechtzuerhalten. Jeder auf der oberen Oberfläche des Trägers 46 bereitgestellte Vorsprung 464 kann als Element für die Ausrichtung zwischen dem Träger 46 und dem Deckelelement verwendet werden.

[0218] **Abb. 24** ist eine Draufsicht, die Formen der oberen Oberfläche und der unteren Oberfläche des Trägers 46 veranschaulicht, die unter Bezugnahme auf **Abb. 22** und **23** beschrieben sind. Der linke Teil von **Abb. 24** ist eine Draufsicht auf den Träger 46 von der Seite der oberen Oberfläche. Der rechte Teil von **Abb. 24** ist eine Draufsicht auf den Träger 46 von der Seite der unteren Oberfläche. Zusätzlich ist **Abb. 25** eine Seitenansicht des Trägers 46.

[0219] Wie aus dem rechten Teil von **Abb. 24** und **Abb. 25** ersichtlich ist, weist die untere Oberfläche des Trägers 46 eine Öffnung auf, durch die die Vielzahl von kugelförmigen Metallanschlüssen 413 von jedem Halbleitergehäuse 41 freiliegen, und weist die Vielzahl von Vorsprüngen 463 auf.

[0220] Wie aus **Abb. 25** ersichtlich ist, weist die Spitze von jedem Vorsprung 463 eine ebene Oberfläche ohne Unebenheiten auf. Wenn der Träger 46 auf dem Schienenpaar des Gehäusemagazins 4 platziert ist, dient die Spitze von jedem Vorsprung 463 als Kontaktfläche, die an dem Schienenpaar anliegt. Da die Kontaktfläche eine ebene Oberfläche ohne Unebenheiten aufweist, kann der Träger 46 sanft entlang des Schienenpaars gleiten.

[0221] Nachfolgend ist eine Konfiguration des Gehäusemagazins 4 beschrieben, das in der Lage ist, eine Vielzahl von Trägern 46 zu lagern. **Abb. 26** ist eine perspektivische Ansicht, die eine Schienenstruktur des Gehäusemagazins 4 veranschaulicht, auf der eine Vielzahl von Trägern 46 platziert werden können.

[0222] **Abb. 26** zeigt einen Fall, in dem jeder der Trägers 46 48 Stück Halbleitergehäuse 41 unterbringt, was der Anzahl der in dem Laufwerk 22 bereitgestellten Sockeln 222 entspricht.

[0223] Das Gehäusemagazin 4 schließt zwei Seitenwände 4011 und 4012, die einander mit Abstand zugewandt sind, und vier Schienenpaare R11 bis R14 ein, die innerhalb der zwei Seitenwände 4011 und 4012 angeordnet sind. Das Schienenpaar R11

schließt ein Schienenpaar ein, die einander in einem bestimmten Abstand gegenüberliegen und sich parallel zueinander erstrecken. Durch Verwendung einer solchen Schienenstruktur, die einen Spalt zwischen den Schienen aufweist, ist es möglich, den Träger 46 zu stützen und gleichzeitig zu vermeiden, dass die kugelförmigen Metallanschlüsse 413 des Halbleitergehäuses 41, die an der unteren Oberfläche des Trägers 46 freiliegen, mit den Schienen in Berührung kommen. Jedes der anderen Schienenpaare R12 bis R14 weist eine ähnliche Konfiguration wie das Schienenpaar R11 auf.

[0224] **Abb. 27** ist eine perspektivische Ansicht, die ein weiteres Beispiel für die Schienenstruktur des Gehäusemagazins 4 veranschaulicht, auf der die Vielzahl von Trägern 46 platziert werden kann.

[0225] **Abb. 27** zeigt einen Fall, in dem drei Schieneneinheiten 401 bis 403 in dem Gehäusemagazin 4 bereitgestellt sind. Die Anzahl der in dem Laufwerk 22 bereitgestellten Sockel 222 ist beispielsweise 48. Die Anzahl der in dem Träger 46 untergebrachten Halbleitergehäuse 41 ist z. B. 16. In diesem Fall sind die 48 Stück der in dem Laufwerk 22 bereitgestellten Sockel 222 in drei Gruppen, die jeweils 16 Stück der Sockel 222 einschließen, unterteilt. Die 16 Stück Halbleitergehäuse 41, die in einem bestimmten Träger 46 untergebracht sind, werden gemeinsam auf den 16 Stück Sockel 222 montiert, die in einer gewissen Gruppe bereitgestellt sind. Dann wird der Träger 46 mit einem Deckelelement 226 abgedeckt, das dieser Gruppe entspricht. Das Deckelelement 226, das jeder Gruppe entspricht, kann an einer Leiterplatte 221 des Laufwerks 22 angebracht sein, sodass es über einen Scharniermechanismus geöffnet und geschlossen werden kann.

[0226] Die Schieneneinheit 401 schließt zwei Seitenwände 4011 und 4012, die einander in einem Abstand zugewandt sind, und vier Schienenpaare R11 bis R14 ein, die innerhalb der zwei Seitenwände 4011 und 4012 angeordnet sind. Das Schienenpaar R11 schließt ein Schienenpaar ein, das sich in einem Abstand gegenüberliegt und sich parallel zueinander erstreckt. Durch Verwendung einer solchen Schienenstruktur, die einen Spalt zwischen den Schienen aufweist, ist es möglich, den Träger 46 zu stützen und gleichzeitig zu vermeiden, dass die kugelförmigen Metallanschlüsse 413 des Halbleitergehäuses 41, die an der unteren Oberfläche des Trägers 46 freiliegen, mit den Schienen in Berührung kommen. Jedes der anderen Schienenpaare R12 bis R14 weist eine ähnliche Konfiguration wie das Schienenpaar R11 auf.

[0227] Die Schieneneinheit 402 schließt zwei Seitenwände 4021 und 4022, die einander in einem Abstand zugewandt sind, und vier Schienenpaare R21 bis R24 ein, die innerhalb der zwei Seitenwände

4021 und 4022 angeordnet sind. Das Schienenpaar R21 schließt ein Schienenpaar ein, das sich in einem Abstand gegenüberliegt und sich parallel zueinander erstreckt. Jedes der anderen Schienenpaare R22 bis R24 weist eine ähnliche Konfiguration wie das Schienenpaar R21 auf.

[0228] Die Schieneneinheit 403 schließt zwei Seitenwände 4031 und 4032, die einander in einem Abstand zugewandt sind, und vier Schienenpaare R31 bis R34 ein, die innerhalb der zwei Seitenwände 4031 und 4032 angeordnet sind. Das Schienenpaar R31 schließt ein Schienenpaar ein, die einander in einem bestimmten Abstand gegenüber liegen und sich parallel zueinander erstrecken. Jedes der anderen Schienenpaare R32 bis R34 weist eine ähnliche Konfiguration wie das Schienenpaar R31 auf.

[0229] Als nächstes ist eine Konfiguration der Host-Einheit 21 beschrieben, die den Transport des Trägers 46 steuert. **Abb. 28** ist ein Blockdiagramm, das ein Beispiel für die Konfiguration der Host-Einheit 21 veranschaulicht, die den Transport des Trägers 46 steuert. Hier wird die Host-Einheit 21a beschrieben, die eine einer Vielzahl von Host-Einheiten 21 ist, die in dem Speichersystem 1 bereitgestellt sind.

[0230] Die Host-Einheit 21a schließt einen Prozessor 201, einen Hauptspeicher 202, eine Systemsteuerung 203, eine Kommunikationsschnittstellen-Steuerung 204 und dergleichen ein. Unter diesen Komponenten sind die Komponenten außer den Managementdaten in dem Hauptspeicher 202 gleich wie die Komponenten der Host-Einheit 21a, die unter Bezugnahme auf **Abb. 7** beschrieben sind, und daher entfällt die Beschreibung dieser Komponenten.

[0231] Die Host-Einheit 21a (genauer gesagt, der Prozessor 201), die den Transport des Trägers 46 steuert, kann eine Halbleitergehäuse-Managementtabelle 6 und eine Träger-Managementtabelle 7 unter der Kontrolle eines Lagermanagement-Tools 216 managen. Die Halbleitergehäuse-Managementtabelle 6 ist Managementdaten für die Vielzahl von Halbleitergehäusen 41. Die Träger-Managementtabelle 7 ist Managementdaten für eine Vielzahl von Trägern 46. Die Halbleitergehäuse-Managementtabelle 6 und die Träger-Managementtabelle 7 können im Hauptspeicher 202 gespeichert sein.

[0232] Die Host-Einheit 21a ist konfiguriert, um jedem Halbleitergehäuse 41 einen eindeutigen Identifizierungsnamen zuzuweisen. Die Host-Einheit 21a verwendet die Halbleitergehäuse-Managementtabelle 6, um den Halbleitergehäuse-Identifizierungsnamen von jedem der Halbleitergehäuse 41, die Priorität jedes der Halbleitergehäuse 41 und den Identifizierungsnamen eines Trägers 46, in dem jedes der Halbleitergehäuse 41 untergebracht ist,

zu managen. **Abb. 28** zeigt ein Beispiel, bei dem die Host-Einheit 21a jedes der Vielzahl von Halbleitergehäusen 41, die in dem Speichersystem 1 verwendet werden, unter Verwendung eines Halbleitergehäuses A, eines Halbleitergehäuses B, ..., und eines Halbleitergehäuses F, die Halbleitergehäuse-Identifizierungsnamen sind, identifiziert und jeden der Vielzahl von Trägern 46, die in dem Speichersystem 1 verwendet werden, unter Verwendung eines Trägers_a, eines Trägers_b und eines Trägers_c, die Träger-Identifizierungsnamen sind, identifiziert. Der Träger 46, der einen gewissen Träger-Identifizierungsnamen aufweist, kann unter Verwendung des Träger-Identifizierungsnamens beschrieben werden. Beispielsweise kann der Träger 46, der den Träger-Identifizierungsnamen „Träger a“ aufweist, als Träger_a bezeichnet werden.

[0233] Die Host-Einheit 21a speichert die Priorität von jedem der Vielzahl von Halbleitergehäusen 41 in der Halbleitergehäuse-Managementtabelle 6. Die Host-Einheit 21a kann die Priorität von jedem der Halbleitergehäuse 41 basierend auf der Zugriffshäufigkeit in Bezug auf einen nichtflüchtigen Speicherchip 411 bestimmen, der in jedem der Halbleitergehäuse 41 bereitgestellt ist, oder dergleichen. Zusätzlich kann die Host-Einheit 21a die Gehäusetransporteinrichtung 3 anweisen, ein Halbleitergehäuse 41 zu transportieren, basierend auf der in der Halbleitergehäuse-Managementtabelle 6 gemaganten Priorität.

[0234] Die Host-Einheit 21a speichert den Träger-Identifizierungsnamen von jedem der Träger 46 in der Halbleitergehäuse-Managementtabelle 6 als Informationen, die angeben, welcher Träger 46 von jedem der Vielzahl von Halbleitergehäusen 41 untergebracht ist. Hier bringt der Träger_a ein Halbleitergehäuse A und ein Halbleitergehäuse B unter. Der Träger_b bringt ein Halbleitergehäuse C und ein Halbleitergehäuse D unter. Der Träger_c nimmt ein Halbleitergehäuse E und ein Halbleitergehäuse F unter.

[0235] Außerdem managt die Host-Einheit 21a den Träger-Identifizierungsnamen von jedem der Träger 46, die Priorität von jedem der Träger 46, den Zustand von jedem der Träger 46 und die Position von jedem der Träger 46 unter Verwendung der Träger-Managementtabelle 7. **Abb. 28** zeigt ein Beispiel, bei dem die Host-Einheit 21a jeden der Vielzahl von in dem Speichersystem 1 verwendeten Träger 46 unter Verwendung von Träger_a, Träger_b und Träger_c identifiziert, die Träger-Identifizierungsnamen sind.

[0236] Die Host-Einheit 21a speichert die Priorität von jedem der Vielzahl von Trägern 46 in der Träger-Managementtabelle 7. Dann weist die Host-Einheit 21a die Gehäusetransporteinrichtung 3 an,

einen Träger 46 zu transportieren, basierend auf der in der Träger-Managementtabelle 7 gemanagten Priorität. Die Host-Einheit 21a kann die Priorität von jedem der Träger 46 basierend auf der Priorität von jedem der Halbleitergehäuse 41 bestimmen, die in jedem der Träger 46 untergebracht sind.

[0237] Die Host-Einheit 21a speichert in der Träger-Managementtabelle 7 Informationen, die angeben, ob jeder der Vielzahl von Trägern 46 mit der Host-Einheit 21a verbunden wurde, ob er in dem Gehäusemagazin 4 gelagert wurde oder ob er in einer Transporteinheit 31 der Gehäusetransporteinrichtung 3 gehalten wurde, als den Zustand von jedem der Trägers 46.

[0238] Ein Zustand, in dem ein bestimmter Träger 46 mit der Host-Einheit 21a verbunden wurde, bedeutet hier einen Zustand, in dem die vorbestimmte Anzahl von Halbleitergehäusen 41, die in diesem Träger 46 untergebracht sind, auf die vorbestimmte Anzahl von Sockeln 222 des Laufwerks 22a montiert wurden. Wenn also ein bestimmter Träger 46 mit der Host-Einheit 21a verbunden wurde, kann die Host-Einheit 21a erkennen, dass die vorbestimmte Anzahl von Halbleitergehäusen 41, die in diesem Träger 46 untergebracht sind, auf die vorbestimmte Anzahl von Sockeln 222 des Laufwerks 22a montiert wurden. Dann kann die Host-Einheit 21a erkennen, dass es möglich ist, Daten aus einem und in einen nichtflüchtigen Speicherchip 411 von jedem jeden der vorbestimmten Anzahl von Halbleitergehäusen 41, die in diesem Träger 46 untergebracht sind, zu lesen und zu schreiben.

[0239] In dem in **Abb. 28** veranschaulichten Beispiel weist ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse A“ aufweist, die höchste Priorität (Priorität = 1) auf. Das Halbleitergehäuse A ist in einem Träger 46 untergebracht, der den Träger-Identifizierungsnamen „Träger_a“ aufweist. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse B“ aufweist, weist die zweithöchste Priorität (Priorität = 2) auf. Das Halbleitergehäuse B ist in dem Träger_a untergebracht. Ferner weist ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse C“ aufweist, die dritthöchste Priorität (Priorität = 3) auf. Das Halbleitergehäuse C ist in einem Träger 46 untergebracht, der den Träger-Identifizierungsnamen „Träger_b“ aufweist. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse D“ aufweist, weist die viertöchste Priorität (Priorität = 4) auf. Das Halbleitergehäuse D ist in dem Träger_b untergebracht. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse E“ aufweist, weist die fünftöchste Priorität (Priorität = 5) auf. Das Halbleitergehäuse E ist in einem Träger 46

untergebracht, der den Träger-Identifizierungsnamen „Träger_c“ aufweist. Ein Halbleitergehäuse 41, das den Halbleitergehäuse-Identifizierungsnamen „Halbleitergehäuse F“ aufweist, weist die sechshöchste Priorität (Priorität = 6) auf. Das Halbleitergehäuse F ist in dem Träger_c untergebracht.

[0240] Der Träger_a weist die höchste Priorität (Priorität = 1) auf. Die vorbestimmte Anzahl von Halbleitergehäusen 41 (hier die Halbleitergehäuse A und B), die in dem Träger_a untergebracht sind, werden auf einer Sockelgruppe Nr. 1 des Laufwerks 22a montiert. Der Träger_b weist die zweithöchste Priorität (Priorität = 2) auf. Der Träger_b wird an einem Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert. Der Träger_c weist die dritthöchste Priorität (Priorität = 3) auf. Der Träger_c wird an einem Lagerposition Nr. 2 des Gehäusemagazins 4 gelagert.

[0241] Ein Abstand zwischen der Lagerposition Nr. 1 und der Gehäusetransporteinrichtung 3 ist kürzer als ein Abstand zwischen der Lagerposition Nr. 2 und der Gehäusetransporteinrichtung 3. Daher kann der an Lagerposition Nr. 1 gelagerte Träger_b leichter von der Transporteinheit 31 entnommen werden als der an Lagerposition Nr. 2 gelagerte Träger_c. Die Host-Einheit 21a kann die Gehäusetransporteinrichtung 3 anweisen, einen Träger 46 der eine höhere Priorität aufweist, an einer Lagerposition zu lagern, an der der Träger 46 leichter entnommen werden kann, je nach Priorität der einzelnen Träger 46.

[0242] Außerdem kann die Host-Einheit 21a die Transporteinheit 31 als Puffer verwenden. Zu diesem Zeitpunkt kann die Host-Einheit 21a die Gehäusetransporteinrichtung 3 anweisen, sodass die Transporteinheit 31 einen Träger 46 hält, der die höchste Priorität aus einer Vielzahl von Trägern 46 aufweist, die in dem Gehäusemagazin 4 gelagert sind.

[0243] Als Nächstes ist ein Trägerbe-/entladeschlitz beschrieben, der verwendet wird, wenn ein Träger 46 dem Gehäusemagazin 4 hinzugefügt wird und wenn ein Träger 46 aus dem Gehäusemagazin 4 ausgestoßen wird. **Abb. 29** ist ein Diagramm, das einen Trägerbe-/entladeschlitz des Gehäusemagazins 4 veranschaulicht.

[0244] Der Gehäusemagazin 4 schließt einen Trägerbe-/entladeschlitz 421 ein, der dazu dient, einen Träger 46 von der Außenseite des Gehäusemagazins 4 zu dem Gehäusemagazin 4 hinzuzufügen und einen Träger 46 aus dem Gehäusemagazin 4 zur Außenseite des Gehäusemagazins 4 auszustoßen. Der Trägerbe-/entladeschlitz 421 ist eine in einer vorderen Oberfläche 42 des Gehäusemagazins 4 bereitgestellte Öffnung. Die vordere Oberfläche 42 entspricht der vorderen Oberfläche 12 des Server-Racks 11.

[0245] Ein Träger 46 wird von der Außenseite des Gehäusemagazins 4 durch den in dem Gehäusemagazin 4 bereitgestellten Trägerbe-/entladeschlitz 421 in das Gehäusemagazin 4 hinzugefügt. Der hinzugefügte Träger 46 wird zusammen mit einer Vielzahl bereits gelagerter Träger 46 in dem Gehäusemagazin 4 gelagert.

[0246] Außerdem wird ein nicht benötigter Träger 46 aus dem Gehäusemagazin 4 durch den Trägerbe-/entladeschlitz 421, der in dem Gehäusemagazin 4 bereitgestellt ist, zur Außenseite des Gehäusemagazins 4 ausgestoßen.

[0247] Das Gehäusemagazin 4 schließt zusätzlich zu dem Trägerbe-/entladeschlitz 421, der in der Vorderfläche 42 des Gehäusemagazins 4 bereitgestellt ist, einen Trägerbe-/entladeschlitz 431 ein, der in einer Oberfläche auf einer Seite bereitgestellt ist, die der Gehäusetransporteinrichtung 3 zugewandt ist. Der Trägerbe-/entladeschlitz 431 wird zum Lagern eines Trägers 46 in dem Gehäusemagazin 4 und zum Entnehmen eines Träger 46 aus dem Gehäusemagazin 4 verwendet. Die Gehäusetransporteinrichtung 3 führt einen Vorgang des Lagerns eines Trägers 46 in dem Gehäusemagazin 4 durch den Trägerbe-/entladeschlitz 431 und einen Vorgang des Entnehmens eines Trägers 46 aus dem Gehäusemagazin 4 durch den Trägerbe-/entladeschlitz 431 aus. Der Trägerbe-/entladeschlitz 431 ist beispielsweise in der hinteren Oberfläche des Gehäusemagazins 4 bereitgestellt und befindet sich auf der gegenüberliegenden Seite des Trägerbe-/entladeschlitzes 421. Zusätzlich, obwohl hier nicht veranschaulicht, erstreckt sich eine Vielzahl von Schienenpaaren in einer Richtung von dem Trägerbe-/entladeschlitz 421 des Gehäusemagazins 4 in Richtung der Gehäusetransporteinrichtung 3, d. h. in einer Richtung von dem Trägerbe-/entladeschlitz 421 in Richtung des Trägerbe-/entladeschlitzes 431.

[0248] Als Nächstes wird ein Vorgang beschrieben, bei dem ein Träger 46 von der Außenseite in dem Gehäusemagazin 4 hinzugefügt wird. **Abb. 30** ist ein Diagramm, das einen Vorgang des Hinzufügens eines neuen Trägers 46 zu dem Gehäusemagazin 4 aus dem Trägerbe-/entladeschlitz 421 des Gehäusemagazins 4 veranschaulicht.

[0249] Der obere Teil von **Abb. 30** ist eine Draufsicht auf ein Server-Rack 11, bevor ein neuer Träger 46 hinzugefügt wird. Der untere Teil von **Abb. 30** ist eine Draufsicht auf das Server-Rack 11, nachdem ein neuer Träger 46 hinzugefügt wurde, der 48 Halbleitergehäuse 41 unterbringt.

[0250] Wie aus **Abb. 30** ersichtlich, ist die Gehäusetransporteinrichtung 3 gegenüber dem Trägerbe-/entladeschlitz 421 gelegen, der in der vorderen

Oberfläche 12 des Server-Racks 11 bereitgestellt ist. Das Schienenpaar R11 erstreckt sich in einer Richtung (Y-Richtung) von dem Trägerbe-/entladeschlitz 421 in Richtung der Gehäusetransporteinrichtung 3.

[0251] Wie veranschaulicht im oberen Teil von **Abb. 30**, sind auf dem Schienenpaar R11 zwei Träger 46 platziert, die jeweils 48 Stück Halbleitergehäuse 41 unterbringen.

[0252] Hier wird davon ausgegangen, dass ein Träger 46, der 48 Stück Halbleitergehäuse 41 aufnimmt, dem Gehäusemagazin 4 hinzugefügt wird. In diesem Fall wird, wie im unteren Teil von **Abb. 30** veranschaulicht, wird der Träger 46, der die 48 Stück Halbleitergehäuse 41 unterbringt, durch den Trägerbe-/entladeschlitz 421 auf dem Schienenpaar R11 platziert, z. B. durch einen Roboter oder einen Bediener. Dadurch wird der Träger 46 in dem Gehäusemagazin 4 gelagert.

[0253] Wie oben beschrieben, ist in dem Gehäusemagazin 4 das Schienenpaar R11 bereitgestellt, das sich in Richtung des Trägerbe-/entladeschlitzes 421 in Richtung der Gehäusetransporteinrichtung 3 erstreckt. Daher ist es möglich, einen Träger 46 durch den Trägerbe-/entladeschlitz 421 einfach hinzuzufügen und auszustoßen.

[0254] Als nächstes ist die Ausrichtung zwischen der vorbestimmten Anzahl von Halbleitergehäusen 41, die in einem Träger 46 untergebracht sind, und der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 beschrieben. **Abb. 31** ist ein Diagramm, das ein Verhältnis zwischen einem ausgesparten Abschnitt, der in einer Platine des Laufwerks 22 bereitgestellt ist, einem Vorsprung, der auf der unteren Oberfläche des Trägers 46 bereitgestellt ist, einem Vorsprung, der auf der oberen Oberfläche des Trägers 46 bereitgestellt ist, und einem ausgesparten Abschnitt, der in dem Deckelelement 226 bereitgestellt ist, veranschaulicht. Zusätzlich ist **Abb. 32** ein Diagramm, das einen Zustand zeigt, in dem der Vorsprung an der unteren Oberfläche des Trägers 46 in die Aussparung in der Platine des Laufwerks 22 eingepasst ist und der ausgesparte Abschnitt des Deckelelements 226 in den Vorsprung an der oberen Oberfläche des Trägers 46 eingepasst ist.

[0255] Diese Platine des Laufwerks 22 ist z. B. die Leiterplatte 221 des Laufwerks 22. In diesem Fall ist mindestens die vorbestimmte Anzahl von Sockeln 222 auf der Leiterplatte 221 des Laufwerks 22 angeordnet. Jeder der Sockel 222 schließt eine Vielzahl von Anschlüssen 2215 ein, die an der Leiterplatte 221 bereitgestellt sind. Die Leiterplatte 221 schließt auch einen oder mehrere ausgesparte Abschnitte 2210 ein.

[0256] Das Deckelelement 226 weist eine untere Oberfläche auf, die einen oder mehrere ausgesparte Abschnitte 2260 einschließt.

[0257] Bei der gemeinsamen Montage der vorbestimmten Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222, wie in **Abb. 32** veranschaulicht, wird jeder der Vorsprünge 463, die auf der unteren Oberfläche der Träger 46 bereitgestellt sind, in den entsprechenden ausgesparten Abschnitt 2210 der Leiterplatte 221 eingepasst. Dadurch wird die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, auf die vorbestimmte Anzahl von Sockeln 222 des Laufwerks 22 ausgerichtet. Demzufolge wird die Vielzahl von kugelförmigen Metallanschlüssen 413 von jedem der in dem Träger 46 untergebrachten Halbleitergehäuse 41 mit der Vielzahl von Anschlüssen 2215 des entsprechenden Sockels 222 auf der Leiterplatte 221 in Kontakt gebracht.

[0258] Danach wird, wie in **Abb. 32** veranschaulicht, der auf der Leiterplatte 221 platzierte Träger 46 mit dem Deckelelement 226 abgedeckt, sodass jeder der Vorsprünge 464 auf der oberen Oberfläche des auf der Leiterplatte 221 platzierten Trägers 46 in den entsprechenden ausgesparten Abschnitt 2260 des Deckelelements 226 eingepasst wird. Demzufolge kommt die untere Oberfläche des Deckelelements 226 mit den oberen Oberflächen der vorbestimmten Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, in Kontakt. Dadurch wird die Vielzahl von kugelförmigen Metallanschlüssen 413 von jedem der vorbestimmten Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, gegen die Vielzahl der Anschlüsse 2215 an der Leiterplatte 221 gedrückt.

[0259] Es ist zu beachten, dass, obwohl hier der Fall beschrieben wurde, in dem die Leiterplatte 221 des Laufwerks 22 als Leiterplatte die den ausgesparten Abschnitt 2210 verwendet wird, die Leiterplatte die den ausgesparten Abschnitt 2210 einschließt, eine andere Leiterplatte sein kann, die sich von der Leiterplatte 221 unterscheidet (auch als Sockelplatte bezeichnet). In diesem Fall schließt die andere Platte die vorbestimmte Anzahl von Sockeln, die jeweils eine Vielzahl von Anschlüssen 2215 einschließt, und einen oder mehrere ausgesparte Abschnitte 2210 ein.

[0260] Als nächstes ist ein Transportieren und Montieren/Abnehmen eines Trägers 46 beschrieben, das von der Host-Einheit 21 gesteuert wird. **Abb. 33** ist ein Diagramm, das einen Vorgang zum Ändern einer Position eines Trägers 46 zwischen dem Gehäusemagazin 4 und den Sockeln 222 des Laufwerks 22 basierend auf einer Änderung der Priorität des Trägers 46 veranschaulicht, der in dem Speichersystem

1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0261] Nachstehend wird davon ausgegangen, dass die Gesamtzahl an in dem Laufwerk 22 bereitgestellten Sockeln 222 der Anzahl der Halbleitergehäuse 41 entspricht, die in einem Träger 46 untergebracht sind. Die Anzahl an Sockeln 222, die der Anzahl der in dem Träger 46 untergebrachten Halbleitergehäuse 41 entspricht, wird nachstehend als Sockelgruppe Nr. 1 bezeichnet. Zusätzlich wird zur Vereinfachung der Veranschaulichungen nachstehend davon ausgegangen, dass die Anzahl der in dem Träger 46 untergebrachten Halbleitergehäuse 41 zwei ist.

[0262] Die Host-Einheit 21 managt die Priorität von jedem der in dem Speichersystem 1 bereitgestellten Träger 46 anhand der Träger-Managementtabelle 7. Die Priorität von jedem der Träger 46, die in dem Speichersystem 1 bereitgestellt sind, kann basierend auf der Priorität der einzelnen in dem Speichersystem 1 bereitgestellten Halbleitergehäuse 41 bestimmt werden. Die Host-Einheit 21 weist die Gehäusetransporteinrichtung 3 an, einen Träger 46 zu transportieren und zu montieren/abzunehmen, basierend auf der Priorität von jedem der in dem Speichersystem 1 vorhandenen Träger 46.

[0263] In dem in **Abb. 33** veranschaulichten Beispiel managt die Host-Einheit 21 sechs Halbleitergehäuse 41, einschließlich eines Halbleitergehäuses A, eines Halbleitergehäuses B, ... und eines Halbleitergehäuses F. Zusätzlich managt die Host-Einheit 21 drei Träger 46, nämlich einen Träger_a, einen Träger_b und einen Träger_c. Hier ist das Halbleitergehäuse A ein Halbleitergehäuse 41, das die höchste Priorität aufweist, und ist in dem Träger_a untergebracht. Das Halbleitergehäuse B ist ein Halbleitergehäuse 41, das die zweithöchste Priorität aufweist, und ist in dem Träger_a untergebracht. Das Halbleitergehäuse C ist ein Halbleitergehäuse 41, das die dritthöchste Priorität aufweist, und ist in dem Träger_b untergebracht. Das Halbleitergehäuse D ist ein Halbleitergehäuse 41, das die vierthöchste Priorität aufweist, und ist in dem Träger_b untergebracht. Das Halbleitergehäuse E ist ein Halbleitergehäuse 41, das die fünftöchste Priorität aufweist, und ist in dem Träger_c untergebracht. Das Halbleitergehäuse F ist ein Halbleitergehäuse 41, das die sechshöchste Priorität aufweist, und ist in dem Träger_c untergebracht.

[0264] Hier wird davon ausgegangen, dass die Host-Einheit 21 die Priorität des Trägers_a bestimmt, in dem eine durchschnittliche Priorität der vorbestimmten Anzahl von untergebrachten Halbleitergehäusen 41 die höchste ist, um die Priorität 1 zu sein, die Priorität des Trägers_b bestimmt, in dem die durchschnittliche Priorität der vorbestimmten Anzahl von untergebrachten Halbleitergehäusen 41 die

zweithöchste ist, um die Priorität 2 zu sein, und die Priorität des Trägers_c bestimmt, in dem die durchschnittliche Priorität der vorbestimmten Anzahl von untergebrachten Halbleitergehäusen 41 die dritthöchste ist, um die Priorität 3 zu sein.

[0265] Die Host-Einheit 21 weist die Gehäusetransporteinrichtung 3 an, den Träger_a mit der höchsten Priorität zu dem Laufwerk 22 zu transportieren und die in dem Träger_a untergebrachten Halbleitergehäuse A und B auf den zwei Sockeln 222 des Laufwerks 22, d. h. der Sockelgruppe Nr. 1, zu montieren. Die Gehäusetransporteinrichtung 3 transportiert den Träger_a zu dem Laufwerk 22 und montiert die in dem Träger_a untergebrachten Halbleitergehäuse A und B gemeinsam auf der Sockelgruppe Nr. 1 des Laufwerks 22. Die Host-Einheit 21 speichert in der Träger-Managementtabelle 7 die Informationen, die angeben, dass der Träger_a, der die Halbleitergehäuse A und B aufnimmt, in der Sockelgruppe Nr. 1 vorhanden ist.

[0266] Wenn, wie oben beschrieben, die Gesamtzahl der in dem Laufwerk 22 bereitgestellten Sockeln 222 gleich wie die Anzahl der in dem Träger 46 untergebrachten Halbleitergehäuse 41 ist, werden die in dem Träger_a untergebrachten Halbleitergehäuse A und B, die die Priorität 1 aufweisen, jeweils auf den zwei Sockeln 222 der Sockelgruppe Nr. 1 des Laufwerks 22 montiert. In diesem Fall entspricht die Priorität 1 der Priorität des ersten Niveaus.

[0267] Zusätzlich werden die zwei Träger 46 (Träger_b, Träger_c), die die Prioritäten 2 bis 3 aufweisen, in dem Gehäusemagazin 4 gelagert. Das Gehäusemagazin 4 kann mindestens zwei Arten von Lagerpositionen einschließen: eine erste Lagerposition und eine zweite Lagerposition. Der Abstand zwischen der ersten Lagerposition und der Gehäusetransporteinrichtung 3 ist kürzer als der Abstand zwischen der zweiten Lagerposition und der Gehäusetransporteinrichtung 3. Die erste Lagerposition schließt zum Beispiel eine Lagerposition Nr. 1 ein. Die zweite Lagerposition schließt zum Beispiel eine Lagerposition Nr. 2 ein. Die Lagerposition Nr. 1 ist eine Lagerposition, an der die Entnahme eines Trägers 46 durch die Gehäusetransporteinrichtung 3 im Vergleich zu der Lagerposition Nr. 2 einfach ist.

[0268] Von den zwei in dem Gehäusemagazin 4 gelagerten Trägern 46 wird der Träger_b, der die Priorität 2 aufweist, an der Lagerposition Nr. 1 gelagert, die in der ersten Lagerposition eingeschlossen ist. Die Priorität 2 entspricht der Priorität des zweiten Niveaus, die niedriger ist als die Priorität des ersten Niveaus.

[0269] Ferner wird von den zwei in dem Gehäusemagazin 4 gelagerten Trägern 46 der Träger_c, der die Priorität 3 aufweist, an der Lagerposition Nr. 2

gelagert, die in der zweiten Lagerposition eingeschlossen ist. Die Priorität 3 entspricht der Priorität des dritten Niveaus, die niedriger ist als die Priorität des zweiten Niveaus.

[0270] Hier ist ein Vorgang der Host-Einheit 21 beschrieben, wenn die Priorität des in dem Gehäusemagazin 4 gelagerten Trägers_b höher ist als die die Priorität des Trägers_a. **Abb. 34** ist ein weiteres Diagramm, das einen Vorgang zum Ändern einer Position eines Trägers 46 zwischen dem Gehäusemagazin 4 und den Sockeln 222 des Laufwerks 22 basierend auf einer Änderung der Priorität des Trägers 46 veranschaulicht, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0271] Es wird beispielsweise angenommen, dass die Priorität des Halbleitergehäuses A von 1 auf 3 sinkt, die Priorität des Halbleitergehäuses B von 2 auf 4 sinkt, die Priorität des Halbleitergehäuses C von 3 auf 1 steigt und die Priorität des Halbleitergehäuses D von 4 auf 2 steigt. Die Host-Einheit 21 aktualisiert die Priorität von jedem der Vielzahl von Halbleitergehäusen 41 unter Verwendung eines vorbestimmten Algorithmus basierend auf der Häufigkeit der Zugriffsanforderungen und dergleichen.

[0272] Die Host-Einheit 21 aktualisiert die Priorität von jedem der Vielzahl von Trägern 46 als Reaktion auf die Aktualisierung der Priorität von jedem der Vielzahl von Halbleitergehäusen 41. Da in diesem Fall alle Prioritäten der in dem Träger_b untergebrachten Halbleitergehäuse C und D höher sind als die Prioritäten der in dem Träger_a untergebrachten Halbleitergehäuse A und B, aktualisiert die Host-Einheit 21 die Priorität von Träger_a und Träger_b, sodass die Priorität von Träger_b höher wird als die Priorität von Träger_a. Folglich weist der Träger_b die höchste Priorität (Priorität = 1) auf und der Träger_a weist die zweithöchste Priorität (Priorität = 2) auf.

[0273] Dann weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die in dem Träger_a untergebrachten Halbleitergehäuse A und B von den zwei Sockeln 222 der Sockelgruppe Nr. 1 abzunehmen, den Träger_b zu dem Laufwerk 22 zu transportieren, die in dem Träger_b untergebrachten Halbleitergehäuse C und D auf den zwei Sockeln 222 der Sockelgruppe Nr. 1 zu montieren und den abgenommenen Träger_a z.B. zu der Lagerposition Nr. 1 des Gehäusemagazins 4 zu transportieren. Die Gehäusetransporteinrichtung 3 nimmt die in dem Träger_a untergebrachten Halbleitergehäuse A und B kollektiv von den zwei Sockeln 222 der Sockelgruppe Nr. 1 ab, indem sie den Träger_a aus der Sockelgruppe Nr. 1 abnimmt. Dann transportiert die Gehäusetransporteinrichtung 3 den Träger_b zu dem Laufwerk 22, montiert die in dem Träger_b

untergebrachten Halbleitergehäuse C und D gemeinsam auf den zwei Sockeln 222 der Sockelgruppe Nr. 1, aus denen die in dem Träger_a untergebrachten Halbleitergehäuse A und B abgenommen worden sind. Dann transportiert die Gehäusetransporteinrichtung 3 den abgenommenen Träger_a zu der Lagerposition Nr. 1 des Gehäusemagazins 4.

[0274] Dann aktualisiert die Host-Einheit 21 die Träger-Managementtabelle 7. Konkret speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der Träger_a an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert ist, und Informationen, die angeben, dass der Träger_b in der Sockelgruppe Nr. 1 des Laufwerks 22 vorhanden ist.

[0275] Wie oben beschrieben, kann die Host-Einheit 21 im Unterschied zum Transportieren von jedem einzelnen Halbleitergehäuse 41 die Gehäusetransporteinrichtung 3 anweisen, jeden Träger 46 zu transportieren, der eine Vielzahl von Halbleitergehäusen 41 unterbringt. Demzufolge, da die Vielzahl von Halbleitergehäusen 41 gemeinsam auf der Vielzahl von Sockeln 222 montiert werden kann, ist es möglich, die Häufigkeit der Übermittlung einer Anweisung von der Host-Einheit 21 an die Gehäusetransporteinrichtung 3 und die Häufigkeit der Ausführung der Transport- und Montage-/Abnahmenvorgänge durch die Gehäusetransporteinrichtung 3 zu reduzieren.

[0276] Als Nächstes ist ein Vorgang beschrieben, bei dem eine Lagerposition in dem Gehäusemagazin 4 geändert wird, an der ein Träger 46 gelagert ist. **Abb. 35** ist ein Diagramm zur Veranschaulichung eines Vorgangs zum Ändern der Position eines Trägers 46 in dem Gehäusemagazin 4 basierend auf einer Änderung der Priorität des Trägers 46, die in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0277] Dabei wird davon ausgegangen, dass z. B. in dem in **Abb. 33** veranschaulichten Zustand die Priorität des Trägers_c von 3 auf 2 steigt und die Priorität des Trägers_b von 2 auf 3 sinkt. Die neue Priorität (2.) des Trägers_c gehört zu der Priorität des zweiten Niveaus, und die neue Priorität (3.) des Trägers b gehört zu der Priorität des dritten Niveaus. Daher weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die Lagerposition des Trägers c und die Lagerposition des Trägers_b miteinander zu tauschen. Zunächst entnimmt die Gehäusetransporteinrichtung 3 den Träger_b von der Lagerposition Nr. 1 des Gehäusemagazins 4. Dann entnimmt die Gehäusetransporteinrichtung 3 den Träger_c von der Lagerposition 2 des Gehäusemagazins 4. Danach lagert die Gehäusetransporteinrichtung 3 den Träger_b an der Lagerposition Nr. 2 des Gehäusemagazins 4. Dann lagert die Gehäusetransportein-

richtung 3 den Träger_c an der Lagerposition Nr. 1 des Gehäusemagazins 4.

[0278] Dann aktualisiert die Host-Einheit 21 die Träger-Managementtabelle 7. Insbesondere speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der Träger_b an der Lagerposition Nr. 2 des Gehäusemagazins 4 gelagert ist, und Informationen, die angeben, dass der Träger_c an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert ist.

[0279] Durch den obigen Vorgang kann die Host-Einheit 21 steuern, dass ein Träger 46, der eine höhere Priorität unter den in dem Gehäusemagazin 4 gelagerten Trägern 46 aufweist, an einer Lagerposition (hier Lagerposition Nr. 1) gelagert wird, wo die Gehäusetransporteinrichtung 3 diesen Träger 46 leichter entnehmen kann. Wenn also die Priorität dieses an der Lagerposition 1 des Gehäusemagazins 4 gelagerten Trägers 46 höher ist als das zweite Prioritätsniveau, kann die für den Transport dieses Trägers 46 von dem Gehäusemagazin 4 zu dem Laufwerk 22 erforderliche Zeit verkürzt werden.

[0280] Als Nächstes werden die Vorgänge des Transportierens und Montierens/Abnehmens eines Trägers 46 beschrieben, die von der Host-Einheit 21 gesteuert werden, wenn ein Puffer der Gehäusetransporteinrichtung 3 verfügbar ist. **Abb. 36** ist ein Diagramm zur Veranschaulichung eines Vorgangs zum Ändern einer Position eines Trägers 46 zwischen dem Gehäusemagazin 4, der Gehäusetransporteinrichtung 3 und dem Sockel 222 des Laufwerks 22, basierend auf einer Änderung der Priorität des Trägers 46, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0281] Die Host-Einheit 21 managt sechs Halbleitergehäuse 41, einschließlich eines Halbleitergehäuses A, eines Halbleitergehäuses B, ... und eines Halbleitergehäuses F. Zusätzlich managt die Host-Einheit 21 drei Träger 46, nämlich einen Träger_a, einen Träger_b und einen Träger_c. Hier ist das Halbleitergehäuse A ein Halbleitergehäuse 41, das die höchste Priorität aufweist, und ist in dem Träger_a untergebracht. Das Halbleitergehäuse B ist ein Halbleitergehäuse 41, das die zweithöchste Priorität aufweist, und ist in dem Träger_a untergebracht. Das Halbleitergehäuse C ist ein Halbleitergehäuse 41, das die dritthöchste Priorität aufweist, und ist in dem Träger_b untergebracht. Das Halbleitergehäuse D ist ein Halbleitergehäuse 41, das die vierthöchste Priorität aufweist, und ist in dem Träger_b untergebracht. Das Halbleitergehäuse E ist ein Halbleitergehäuse 41, das die fünftöchste Priorität aufweist, und ist in dem Träger_c untergebracht. Das Halbleitergehäuse F ist ein Halbleitergehäuse 41, das die sechshöchste

Priorität aufweist, und ist in dem Träger_c untergebracht.

[0282] Hier wird davon ausgegangen, dass die Host-Einheit 21 die Priorität des Trägers_a bestimmt, in dem die durchschnittliche Priorität der vorbestimmten Anzahl von untergebrachten Halbleitergehäusen 41 die höchste ist, um 1 zu sein, die Priorität des Trägers b bestimmt, in dem die durchschnittliche Priorität der vorbestimmten Anzahl von untergebrachten Halbleitergehäusen 41 die zweithöchste ist, um 2 zu sein, und die Priorität des Trägers_c festlegt, in dem die durchschnittliche Priorität der vorbestimmten Anzahl von untergebrachten Halbleitergehäusen 41 die dritthöchste ist, um 3 zu sein.

[0283] Die Host-Einheit 21 weist die Gehäusetransporteinrichtung 3 an, den Träger_a mit der höchsten Priorität zu dem Laufwerk 22 zu transportieren und die in dem Träger_a untergebrachten Halbleitergehäuse A und B auf zwei Sockeln 222 des Laufwerks 22, d. h. der Sockelgruppe Nr. 1, zu montieren. Die Gehäusetransporteinrichtung 3 transportiert den Träger_a zu dem Laufwerk 22 und montiert die in dem Träger_a untergebrachten Halbleitergehäuse A und B gemeinsam auf der Sockelgruppe Nr. 1 des Laufwerks 22. Die Host-Einheit 21 speichert in der Träger-Managementtabelle 7 die Informationen, die angeben, dass der Träger_a, der die Halbleitergehäuse A und B aufnimmt, in der Sockelgruppe Nr. 1 vorhanden ist.

[0284] Wie oben beschrieben, werden, wenn die Gesamtzahl der in dem Laufwerk 22 bereitgestellten Sockeln 222 gleich wie die Anzahl der in einem Träger 46 untergebrachten Halbleitergehäuse 41 ist, die in dem Träger_a untergebrachten Halbleitergehäuse A und B, die die Priorität 1 aufweisen, jeweils auf den zwei Sockeln 222 der Sockelgruppe Nr. 1 des Laufwerks 22 montiert. In diesem Fall entspricht die Priorität 1 der Priorität des ersten Niveaus.

[0285] Zusätzlich weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, den Träger_b, der die Priorität 2 aufweist, zu halten. Die Priorität 2 entspricht der Priorität des zweiten Niveaus, die niedriger ist als die Priorität des ersten Niveaus.

[0286] Die Gehäusetransporteinrichtung 3 (z. B. eine Transporteinheit 1), die die Anweisung erhalten hat, hält den Träger_b. Somit wird der Träger 46, der die Priorität 2 aufweist, in der Gehäusetransporteinrichtung 3 gehalten. Das heißt, die Transporteinheit Nr. 1, die den Träger_b hält, wird als Puffer (Puffer Nr. 1) der Gehäusetransporteinrichtung 3 verwendet.

[0287] Die Host-Einheit 21 speichert Informationen, die angeben, dass der Träger_b in der Transporteinheit Nr. 1 (Puffer Nr. 1) gehalten wird, in der Träger-Managementtabelle 7.

[0288] Zusätzlich wird der Träger_c, der die dritte Priorität aufweist, in dem Gehäusemagazin 4 gelagert. Die Host-Einheit 21 veranlasst die Gehäusetransporteinrichtung 3, den Träger_c an der in der ersten Lagerposition eingeschlossenen Lagerposition Nr. 1 zu speichern. Die Host-Einheit 21 speichert in der Träger-Managementtabelle 7 Informationen, die angeben, dass der Träger_c an der Lagerposition Nr. 1 gelagert ist.

[0289] Hier ist ein Vorgang der Host-Einheit 21 beschrieben, wenn die Priorität des Trägers_b, der in dem Puffer Nr. 1 der Gehäusetransporteinrichtung 3 gehalten wird, höher ist als die Priorität des Trägers_a. **Abb. 37** ist ein Diagramm zur Veranschaulichung eines Vorgangs zum Ändern einer Position eines Trägers 46 zwischen der Gehäusetransporteinrichtung 3 und dem Sockel 222 des Laufwerks 22, basierend auf einer Änderung der Priorität des Trägers 46, der in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0290] Es wird beispielsweise angenommen, dass die Priorität des Halbleitergehäuses A von 1 auf 3 sinkt, die Priorität des Halbleitergehäuses B von 2 auf 4 sinkt, die Priorität des Halbleitergehäuses C von 3 auf 1 steigt und die Priorität des Halbleitergehäuses D von 4 auf 2 steigt. Die Host-Einheit 21 aktualisiert die Priorität von jedem der Vielzahl von Halbleitergehäusen 41 unter Verwendung eines vorbestimmten Algorithmus basierend auf der Häufigkeit der Zugriffsanforderungen und dergleichen.

[0291] Die Host-Einheit 21 aktualisiert die Priorität von jedem der Vielzahl von Trägern 46 als Reaktion auf die Aktualisierung der Priorität von jedem der Vielzahl von Halbleitergehäusen 41. Da in diesem Fall alle Prioritäten der in dem Träger_b untergebrachten Halbleitergehäuse C und D höher sind als die Prioritäten der in dem Träger_a untergebrachten Halbleitergehäuse A und B, aktualisiert die Host-Einheit 21 die Priorität von Träger_a und Träger_b, sodass die Priorität von Träger_b höher ist als die Priorität von Träger_a. Folglich weist der Träger_b die höchste Priorität (Priorität = 1) auf und der Träger_a weist die zweithöchste Priorität (Priorität = 2) auf.

[0292] Dann weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die in dem Träger_a untergebrachten Halbleitergehäuse A und B von den zwei Sockeln 222 der Sockelgruppe Nr. 1 abzunehmen, den Träger_b zu dem Laufwerk 22 zu transportieren, die in dem Träger_b untergebrachten Halbleitergehäuse C und D auf den zwei Sockeln 222 der Sockelgruppe Nr. 1 zu montieren und den abgenommenen Träger_a in der Gehäusetransporteinrichtung 3 zu halten. Die Gehäusetransporteinrichtung 3 nimmt die in dem Träger_a untergebrachten Halbleitergehäuse A und B kollektiv von den zwei

Sockeln 222 der Sockelgruppe Nr. 1 in dem Laufwerk 22 ab, indem sie den Träger_a aus der Sockelgruppe Nr. 1 abnimmt. Anschließend transportiert die Gehäusetransporteinrichtung 3 den in der Transporteinheit Nr. 1 gehaltenen Träger_b zu dem Laufwerk 22 und montiert die in dem Träger_b untergebrachten Halbleitergehäuse C und D gemeinsam auf den zwei Sockeln 222 der Sockelgruppe Nr. 1, aus denen die in dem Träger_a untergebrachten Halbleitergehäuse A und B abgenommen worden sind. Der abgenommene Träger_a wird in einem Zustand gehalten, indem er in der Gehäusetransporteinrichtung 3 (z. B. der Transporteinheit Nr. 1) gehalten wird.

[0293] Als Reaktion auf den obigen Vorgang aktualisiert die Host-Einheit 21 die Träger-Managementtabelle 7. Konkret speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der Träger_a in der Transporteinheit Nr. 1 (Puffer Nr. 1) der Gehäusetransporteinrichtung 3 gehalten wird, und Informationen, die angeben, dass der Träger_b in der Sockelgruppe Nr. 1 vorhanden ist.

[0294] Als nächstes ist ein Austauschvorgang beschrieben, wenn die Priorität eines Trägers 46, der in dem Gehäusemagazin 4 gelagert ist, höher ist als die Priorität eines Trägers 46, der in einem Puffer der Gehäusetransporteinrichtung 3 gehalten wird. **Abb. 38** ist ein Diagramm zur Veranschaulichung eines Vorgangs zum Ändern einer Position eines Trägers 46 zwischen dem Gehäusemagazin 4 und der Gehäusetransporteinrichtung 3 basierend auf einer Änderung der Priorität des Trägers 46, die in dem Speichersystem 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0295] Dabei wird davon ausgegangen, dass z. B. in dem in **Abb. 36** veranschaulichten Zustand die Priorität des Trägers_c von 3 auf 2 steigt und die Priorität des Trägers b von 2 auf 3 sinkt. Die neue Priorität (2.) des Trägers_c gehört zu der Priorität des zweiten Niveaus, und die neue Priorität (3.) des Trägers_b gehört zu der Priorität des dritten Niveaus. Deshalb weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, die Position des Trägers_b und die Position des Trägers_c miteinander zu tauschen. Konkret weist die Host-Einheit 21 zunächst die Gehäusetransporteinrichtung 3 an, den Träger_b zu der Lagerposition Nr. 1 des Gehäusemagazins 4 zu transportieren, und weist die Gehäusetransporteinrichtung 3 ferner an, den Träger_c in der Transporteinheit Nr. 1 zu halten. Die Gehäusetransporteinrichtung 3, die die Anweisung erhalten hat, transportiert den Träger_b, der in der Transporteinheit Nr. 1 gehalten wird, zu der Lagerposition Nr. 1 des Gehäusemagazins 4. Anschließend tauscht die Transporteinheit Nr. 1 den an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagerten Träger_c gegen den darin

gehaltenen Träger_b aus. Die Transporteinheit Nr. 1 (Puffer Nr. 1) hält dann den Träger_c.

[0296] Als Reaktion auf den obigen Vorgang aktualisiert die Host-Einheit 21 die Träger-Managementtabelle 7. Konkret speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der Träger_b an der Lagerposition Nr. 1 des Gehäusemagazins 4 gelagert ist, und Informationen, die angeben, dass der Träger_c in der Transporteinheit Nr. 1 (Puffer Nr. 1) der Gehäusetransporteinrichtung 3 gehalten wird.

[0297] Durch den oben beschriebenen Vorgang kann die Host-Einheit 21 die Gehäusetransporteinrichtung 3 veranlassen, die Halbleitergehäuse 41, die in einem Träger 46 untergebracht sind, das eine höhere Priorität unter den in dem Gehäusemagazin 4 gelagerten Trägern 46 aufweist, im Voraus zu halten. Wenn die Priorität des Trägers 46, der in der Gehäusetransporteinrichtung 3 gehalten wird, höher ist als die Priorität eines Trägers 46, der in der Sockelgruppe 1 des Laufwerks 22 vorhanden ist, kann somit die Zeit, die die Gehäusetransporteinrichtung 3 zur Entnahme des Trägers 46 aus dem Gehäusemagazin 4 benötigt, eliminiert werden.

[0298] Als Nächstes ist ein Prozess des Lesens oder Schreibens von Daten aus einem oder in einen nichtflüchtigen Speicherchip 411 eines Halbleitergehäuses 41 beschrieben, das in einem Träger 46 untergebracht ist. **Abb. 39** ist ein Flussdiagramm, das ein Ablauf des Prozesses des Lesens oder Schreibens von Daten aus einem oder in einen nichtflüchtigen Speicherchip 411 veranschaulicht, der in einem beliebigen aus einer vorbestimmten Anzahl von Halbleitergehäusen 41 bereitgestellt ist, die in einem Träger 46 untergebracht sind, wobei der Prozess von der Host-Einheit 21 des Speichersystems 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0299] Zunächst bestimmt die Host-Einheit 21 ein Halbleitergehäuse 41, das einen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist (Schritt S41). Hier wird basierend auf einer Lese- oder Schreibanforderung, die von dem Anwendungsprogramm 211 empfangen wird, der nichtflüchtige Speicherchip 411 bestimmt, auf den zuzugreifen ist. Dann wird in Schritt S41 das Halbleitergehäuse 41 bestimmt, das den nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist.

[0300] Dann, in Schritt S42, identifiziert die Host-Einheit 21 einen Träger 46, der das in Schritt S41 bestimmte Halbleitergehäuse 41 unterbringt. In Schritt S42 erwirbt die Host-Einheit 21 den Träger-Identifizierungsnamen des Trägers 46, der das bestimmte Halbleitergehäuse 41 unterbringt, indem sie sich auf die Halbleitergehäuse-Managementta-

belle 6 bezieht. Dadurch kann die Host-Einheit 21 den Träger 46 identifizieren, der das bestimmte Halbleitergehäuse 41 unterbringt.

[0301] Die Host-Einheit 21 bestimmt, ob der in Schritt S42 identifizierte Träger 46 auf einer Sockelgruppe des Laufwerks 22 montiert ist, d. h. ob die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind (Schritt S43). In Schritt S43 erwirbt die Host-Einheit 21 Informationen, die den Zustand des identifizierten Trägers 46 angeben, indem sie sich auf die Träger-Managementtabelle 7 bezieht. Dadurch kann die Host-Einheit 21 bestimmen, ob der identifizierte Träger 46 auf der Sockelgruppe des Laufwerks 22 montiert ist.

[0302] Wenn der identifizierte Träger 46 auf der Sockelgruppe des Laufwerks 22 montiert ist (Ja in Schritt S43), führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S45).

[0303] Wenn der identifizierte Träger 46 nicht auf der Sockelgruppe des Laufwerks 22 montiert ist (Nein in Schritt S43), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 von dem Gehäusemagazin 4 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu montieren (Schritt S44).

[0304] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, von der Gehäusetransporteinrichtung 3 auf der vorbestimmten Anzahl von Sockeln 222 montiert wird, liest die Host-Einheit 21 die Trägerkennung (den Träger-Identifizierungsnamen) aus dem Strichcode des Trägers 46 unter Verwendung eines Strichcodelesers in dem Laufwerk 22. Dann bestimmt die Host-Einheit 21, ob der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt.

[0305] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, kann die Host-Einheit 21 ferner die Gehäusekennung, die in dem bestimmten Halbleitergehäuse 41 gespeichert ist, das in dem Träger 46 untergebracht ist, über die Steuerung 223 lesen und bestimmen, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 überein-

stimmt. Wenn dann die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den Halbleiterspeicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S45).

[0306] Abb. 40 ist ein Flussdiagramm, das Einzelheiten eines Ablaufs des Prozesses des Lesens oder Schreibens von Daten aus einem oder in einen nichtflüchtigen Speicherchip 411 veranschaulicht, der in einem beliebigen aus einer vorbestimmten Anzahl von Halbleitergehäusen 41 eingeschlossen ist, die in einem Träger 46 untergebracht sind, wobei der Prozess von der Host-Einheit 21 des Speichersystems 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0307] Zunächst bestimmt die Host-Einheit 21 ein Halbleitergehäuse 41, das den nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist (Schritt S51).

[0308] In Schritt S52 identifiziert die Host-Einheit 21 einen Träger 46, der das in Schritt S51 bestimmte Halbleitergehäuse 41 unterbringt. In Schritt S52 erwirbt die Host-Einheit 21 den Träger-Identifizierungsnamen des Trägers 46, der das bestimmte Halbleitergehäuse 41 unterbringt, indem sie sich auf die Halbleitergehäuse-Managementtabelle 6 bezieht. Dadurch kann die Host-Einheit 21 den Träger 46 identifizieren, der das bestimmte Halbleitergehäuse 41 unterbringt.

[0309] Die Host-Einheit 21 bestimmt, ob der in Schritt S52 identifizierte Träger 46 auf einer Sockelgruppe des Laufwerks 22 montiert ist, d. h. ob die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind (Schritt S53). In Schritt S53 erwirbt die Host-Einheit 21 Informationen, die den Zustand des in Schritt S52 identifizierten Trägers 46 angeben, indem sie sich auf die Träger-Managementtabelle 7 bezieht. Dadurch kann die Host-Einheit 21 bestimmen, ob der identifizierte Träger 46 auf einer Sockelgruppe des Laufwerks 22 montiert ist.

[0310] Wenn der identifizierte Träger 46 auf einer Sockelgruppe des Laufwerks 22 montiert ist (Ja in Schritt S53), führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in

dem identifizierten Träger 46 untergebracht ist (Schritt S54).

[0311] Wenn der identifizierte Träger 46 nicht auf einer Sockelgruppe des Laufwerks 22 montiert ist (Nein in Schritt S53), prüft die Host-Einheit 21, ob eine leere Sockelgruppe in dem Laufwerk 22 vorhanden ist (Schritt S55). Die leere Sockelgruppe ist die vorbestimmte Anzahl von Sockeln 222, auf denen keine Halbleitergehäuse 41 montiert sind.

[0312] Wenn eine leere Sockelgruppe in dem Laufwerk 22 vorhanden ist (Ja in Schritt S55), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 von dem Gehäusemagazin 4 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 der leeren Sockelgruppe zu montieren (Schritt S56). In diesem Fall weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, den identifizierten Träger 46 aus dem Gehäusemagazin 4 zu entnehmen, den identifizierten Träger 46 zu dem Laufwerk 22 zu transportieren und den transportierten Träger 46 auf der leeren Sockelgruppe zu montieren.

[0313] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, von der Gehäusetransporteinrichtung 3 auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert wird, liest die Host-Einheit 21 die Trägerkennung (den Träger-Identifizierungsnamen) aus dem Strichcode des Trägers 46 unter Verwendung des Strichcodelesers in dem Laufwerk 22. Dann bestimmt die Host-Einheit 21, ob der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt.

[0314] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der identifizierte Träger 46 in der Sockelgruppe des Laufwerks 22 montiert ist.

[0315] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, kann die Host-Einheit 21 ferner die Gehäusekennung, die in dem bestimmten Halbleitergehäuse 41 gespeichert ist, das in diesem Träger 46 untergebracht ist, über die Steuerung 223 lesen und bestimmen, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt. Wenn dann die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten

Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den Halbleiterspeicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S54).

[0316] Wenn es keine leere Sockelgruppe in dem Laufwerk 22 gibt (Nein in Schritt S55), bestimmt die Host-Einheit 21, ob es unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46 einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 (Schritt S57).

[0317] Wenn es unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46 keinen Träger 46 gibt, der eine niedrigere Priorität als die Priorität des identifizierten Trägers 46 aufweist (Nein in Schritt S57), führt die Host-Einheit 21 erneut den Prozess von Schritt S55 aus. Die Host-Einheit 21 wartet, bis die Priorität von jedem der Träger 46 geändert wird und es somit einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46.

[0318] Wenn es einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46 (Ja in Schritt S57), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, einen Träger 46, der die niedrigste Priorität unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46 aufweist, von der Sockelgruppe abzunehmen und den abgenommenen Träger 46 zu dem Gehäusemagazin 4 zu transportieren (Schritt S58). Dadurch wird die Sockelgruppe, von der der Träger 46 abgenommen wurde, zu einer leeren Sockelgruppe, die die vorbestimmte Anzahl von Sockeln einschließt.

[0319] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 von dem Gehäusemagazin 4 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der leeren Sockelgruppe zu montieren (Schritt 56). In diesem Fall weist die Host-Einheit 21 die Gehäusetransporteinrichtung 3 an, den identifizierten Träger 46 aus dem Gehäusemagazin 4 zu entnehmen, und den identifizierten Träger 46 zu dem Laufwerk 22 zu transportieren und den transportierten Träger 46 auf der Sockelgruppe zu montieren.

[0320] Wenn der Träger 46 von der Gehäusetransporteinrichtung 3 auf der Sockelgruppe montiert

ist, liest die Host-Einheit 21 die Trägerkennung (den Träger-Identifizierungsnamen) aus dem Strichcode dieses Trägers 46 unter Verwendung des Strichcodelesers in dem Laufwerk 22. Dann bestimmt die Host-Einheit 21, ob der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt.

[0321] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der identifizierte Träger 46 in der Sockelgruppe des Laufwerks 22 montiert ist.

[0322] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des spezifizierten Trägers 46 übereinstimmt, kann die Host-Einheit 21 ferner die Gehäusekennung, die in dem bestimmten Halbleitergehäuse 41 gespeichert ist, das in diesem Träger 46 untergebracht ist, über die Steuerung 223 lesen und bestimmen, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt. Wenn dann die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den Halbleiterspeicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S54).

[0323] Demzufolge kann die Host-Einheit 21 auch dann, wenn es keine leere Sockelgruppe in dem Laufwerk 22 gibt, die vorbestimmte Anzahl von Halbleitergehäusen 41, die in der identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montieren, indem der Träger 46, der die eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46, von der Sockelgruppe abgenommen wird.

[0324] Als Nächstes ist ein Prozess des Lesens oder Schreibens von Daten aus einem oder in einen nichtflüchtigen Speicherchip 411 beschrieben, der in dem bestimmten Halbleitergehäuse 41 bereitgestellt ist, das in einem Träger 46 untergebracht ist, wenn ein Puffer der Gehäusetransporteinrichtung 3 verfügbar ist. **Abb. 41A** und **41B** sind Flussdiagramme, die einen anderen Ablauf des Prozesses des Lesens oder Schreibens von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 veranschaulichen, das von der Host-Einheit 21 des Speichersystems 1 gemäß der vorliegenden Ausführungsform ausgeführt wird.

[0325] Zunächst bestimmt die Host-Einheit 21 ein Halbleitergehäuse 41, das den nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist (Schritt S601).

[0326] In Schritt S602 identifiziert die Host-Einheit 21 einen Träger 46, der das in Schritt S601 bestimmte Halbleitergehäuse 41 unterbringt. In Schritt S602 erwirbt die Host-Einheit 21 den Träger-Identifizierungsnamen des Trägers 46, der das bestimmte Halbleitergehäuse 41 unterbringt, indem sie sich auf die Halbleitergehäuse-Managementtabelle 6 bezieht. Dadurch kann die Host-Einheit 21 den Träger 46 identifizieren, der das bestimmte Halbleitergehäuse 41 unterbringt.

[0327] Die Host-Einheit 21 bestimmt, ob der in Schritt S602 identifizierte Träger 46 auf einer Sockelgruppe des Laufwerks 22 montiert ist, d. h. ob die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind (Schritt S603). In Schritt S603 erwirbt die Host-Einheit 21 Informationen, die den Zustand des in Schritt S602 identifizierten Trägers 46 angeben, indem sie sich auf die Träger-Managementtabelle 7 bezieht. Dadurch kann die Host-Einheit 21 bestimmen, ob der identifizierte Träger 46 auf der Sockelgruppe des Laufwerks 22 montiert ist.

[0328] Wenn der identifizierte Träger 46 auf einer Sockelgruppe des Laufwerks 22 montiert ist (Ja in Schritt S603), führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den nichtflüchtigen Speicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S604).

[0329] Wenn der identifizierte Träger 46 nicht auf einer Sockelgruppe des Laufwerks 22 montiert ist (Nein in Schritt S603), prüft die Host-Einheit 21, ob eine leere Sockelgruppe in dem Laufwerk 22 vorhanden ist (Schritt S605).

[0330] Wenn es eine leere Sockelgruppe in dem Laufwerk 22 gibt (Ja in Schritt S605), führt die Host-Einheit 21 den Prozess von Schritt S606 in **Abb. 41B** aus.

[0331] Wenn es keine leere Sockelgruppe in dem Laufwerk 22 gibt (Nein in Schritt S605), bestimmt die Host-Einheit 21, ob es unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46 einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 (Schritt S608).

[0332] Wenn es unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46 keinen Träger 46 gibt, der eine niedrigere Priorität als die Priorität des identifizierten Trägers 46 aufweist (Nein in Schritt S608), führt die Host-Einheit 21 erneut den Prozess von Schritt S605 aus. Die Host-Einheit 21 wartet, bis die Priorität von jedem der Träger 46 geändert wird und es somit einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den auf den Sockelgruppen des Laufwerks 22 montierten Trägern 46.

[0333] Wenn es einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den Trägern 46, die auf den Sockelgruppen des Laufwerks 22 montiert sind (Ja in Schritt S608), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den Träger 46, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46, von der Sockelgruppe abzunehmen und den abgenommenen Träger 46 zu einem Puffer der Gehäusetransporteinrichtung 3 zu transportieren (Schritt S609). Dadurch wird der von der Sockelgruppe abgenommene Träger 46 nicht in dem Gehäusemagazin 4 gelagert, sondern in der Gehäusetransporteinrichtung 3 gehalten. Ferner wird die Sockelgruppe, von der der Träger 46 abgenommen wurde, zu einer leeren Sockelgruppe. Dann führt die Host-Einheit 21 den Prozess von Schritt S606 in **Abb. 41B** aus.

[0334] Die Host-Einheit 21 bestimmt, ob der identifizierte Träger 46 in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden ist, d. h. ob der identifizierte Träger 46 in der Gehäusetransporteinrichtung 3 gehalten wird (Schritt S606).

[0335] Wenn der identifizierte Träger 46 in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden ist, d. h. wenn der identifizierte Träger 46 in einer beliebigen Transporteinheit 31 der Gehäusetransporteinrichtung 3 gehalten wird (Ja in Schritt S606), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 aus dem Puffer der Gehäusetransporteinrichtung 3 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 der leeren Sockelgruppe zu montieren (Schritt S607). In diesem Fall weist die Host-Einheit 21 die Transporteinheit 31, die den identifizierten Träger 46 gehalten hat, an, den identifizierten Träger 46 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41 auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu montieren.

[0336] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41 in dem Träger 46 von der Transporteinheit 31 auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert wird, liest die Host-Einheit 21 die Trägerkennung (den Träger-Identifizierungsnamen) aus dem Strichcode dieses Trägers 46 unter Verwendung des Strichcodelesers in dem Laufwerk 22. Dann bestimmt die Host-Einheit 21, ob der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt.

[0337] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des spezifizierten Trägers 46 übereinstimmt, speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der identifizierte Träger 46 in der Sockelgruppe des Laufwerks 22 montiert ist.

[0338] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, kann die Host-Einheit 21 ferner die Gehäusekennung, die in dem bestimmten Halbleitergehäuse 41 gespeichert ist, das in diesem Träger 46 untergebracht ist, über die Steuerung 223 lesen und bestimmen, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt. Wenn dann die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den Halbleiterspeicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S604 in **Abb. 41A**).

[0339] Wenn der identifizierte Träger 46 in keinem Puffer der Gehäusetransporteinrichtung 3 vorhanden ist, d. h. wenn der angegebene Träger 46 in keiner Transporteinheit 31 der Gehäusetransporteinrichtung 3 gehalten wird (Nein in Schritt S606), prüft die Host-Einheit 21, ob es einen leeren Puffer in der Gehäusetransporteinrichtung 3 gibt (Schritt S610). Der leere Puffer der Gehäusetransporteinrichtung 3 ist eine Transporteinheit 31, die keinen Träger 46 hält.

[0340] Wenn es einen leeren Puffer in der Gehäusetransporteinrichtung 3 gibt, d. h. wenn es eine Transporteinheit 31 gibt, die keinen Träger 46 hält (Ja in Schritt S610), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 von dem Gehäusemagazin 4 zu dem leeren Puffer in der Gehäusetransporteinrichtung 3 zu transportieren, d. h. zu einer Transporteinheit 31, die den Träger 46 nicht hält (Schritt S611). In diesem Fall kann die Host-Einheit 21 die Transporteinheit 31,

die keinen Träger 46 hält, anweisen, den identifizierten Träger 46 aus dem Gehäusemagazin 4 zu entnehmen. Da der identifizierte Träger 46 von der Transporteinheit 31 gehalten wird, ist der identifizierte Träger 46 in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden.

[0341] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 aus dem Puffer der Gehäusetransporteinrichtung 3 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in der identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu montieren (Schritt S607).

[0342] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, von der Transporteinheit 31 auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert wird, liest die Host-Einheit 21 die Trägererkennung (den Träger-Identifizierungsnamen) aus dem Strichcode dieses Trägers 46 unter Verwendung des Strichcodelesers in dem Laufwerk 22. Dann bestimmt die Host-Einheit 21, ob der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt.

[0343] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der identifizierte Träger 46 in der Sockelgruppe des Laufwerks 22 montiert ist.

[0344] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, kann die Host-Einheit 21 ferner die Gehäuseerkennung, die in dem bestimmten Halbleitergehäuse 41 gespeichert ist, das in diesem Träger 46 untergebracht ist, über die Steuerung 223 lesen und bestimmen, ob die gelesene Gehäuseerkennung mit der Gehäuseerkennung des bestimmten Halbleitergehäuses 41 übereinstimmt. Wenn dann die gelesene Gehäuseerkennung mit der Gehäuseerkennung des bestimmten Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den Halbleiterspeicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S604 in **Abb. 41A**).

[0345] Wenn es in der Gehäusetransporteinrichtung 3 keinen leeren Puffer gibt (Nein in Schritt S610), bestimmt die Host-Einheit 21, ob es unter den in den Puffern der Gehäusetransporteinrichtung 3

gehaltenen Trägern 46 einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 (Schritt S612).

[0346] Wenn es keinen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Trägern 46 (Nein in Schritt S612), führt die Host-Einheit 21 den Prozess von Schritt S610 erneut aus. Die Host-Einheit 21 wartet, bis die Priorität von jedem der Träger 46 geändert wird und es somit einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den Trägern 46, die in dem Puffer der Gehäusetransporteinrichtung 3 gehalten wird.

[0347] Wenn es einen Träger 46 gibt, der eine niedrigere Priorität aufweist als die Priorität des identifizierten Trägers 46 unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Trägern 46 (Ja in Schritt S612), veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, einen Träger 46, der die niedrigste Priorität unter den in den Puffern der Gehäusetransporteinrichtung 3 gehaltenen Trägern 46 aufweist, zu dem Gehäusemagazin 4 zu transportieren (Schritt S613). In Schritt S613 kann die Host-Einheit 21 die Transporteinheit 31, die den Träger 46, der die niedrigste Priorität aufweist, gehalten hat, anweisen, diesen Träger 46 zu dem Gehäusemagazin 4 zu transportieren. Dadurch wird diese Transporteinheit 31 zu einem leeren Puffer, der keinen Träger 46 einschließt.

[0348] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 aus dem Gehäusemagazin 4 in den leeren Puffer der Gehäusetransporteinrichtung 3 zu transportieren. In diesem Fall kann die Host-Einheit 21 die Transporteinheit 31, die zu dem leeren Puffer geworden ist, anweisen, den identifizierten Träger 46 aus dem Gehäusemagazin 4 zu entnehmen. Da der identifizierte Träger 46 von der Transporteinheit 31 gehalten wird, ist der identifizierte Träger 46 in einem Puffer der Gehäusetransporteinrichtung 3 vorhanden.

[0349] Dann veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den identifizierten Träger 46 aus dem Puffer der Gehäusetransporteinrichtung 3 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in der identifizierten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu montieren (Schritt S607).

[0350] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, von der Transporteinheit 31 auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks

22 montiert wird, liest die Host-Einheit 21 die Trägerkennung (den Träger-Identifizierungsnamen) aus dem Strichcode dieses Trägers 46 unter Verwendung des Strichcodelesers in dem Laufwerk 22. Dann bestimmt die Host-Einheit 21, ob der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt.

[0351] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, speichert die Host-Einheit 21 in der Träger-Managementtabelle 7 Informationen, die angeben, dass der identifizierte Träger 46 in der Sockelgruppe des Laufwerks 22 montiert ist.

[0352] Wenn der gelesene Träger-Identifizierungsname mit dem Träger-Identifizierungsnamen des identifizierten Trägers 46 übereinstimmt, kann die Host-Einheit 21 ferner die Gehäusekennung, die in dem bestimmten Halbleitergehäuse 41 gespeichert ist, das in diesem Träger 46 untergebracht ist, über die Steuerung 223 lesen und bestimmen, ob die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt. Wenn dann die gelesene Gehäusekennung mit der Gehäusekennung des bestimmten Halbleitergehäuses 41 übereinstimmt, führt die Host-Einheit 21 über die Steuerung 223 das Lesen oder Schreiben von Daten aus dem oder in den Halbleiterspeicherchip 411 aus, auf den zuzugreifen ist und der in dem bestimmten Halbleitergehäuse 41 eingeschlossen ist, das in dem identifizierten Träger 46 untergebracht ist (Schritt S604 in **Abb.** 41A).

[0353] Wie oben beschrieben, kann das Speichersystem 1 gemäß der zweiten Ausführungsform eine vorbestimmte Anzahl von Halbleitergehäusen 41 gemeinsam lagern, transportieren und montieren/abnehmen, indem ein Träger 46 verwendet wird, der die vorbestimmte Anzahl von Halbleitergehäusen 41 aufnimmt. Die Host-Einheit 21 bestimmt unter den in dem Speichersystem 1 gemanagten Trägern 46 einen Träger 46, der ein Halbleitergehäuse 41 unterbringt, das einen nichtflüchtigen Speicherchip 411 einschließt, auf den zuzugreifen ist.

[0354] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem bestimmten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind, liest oder schreibt die Host-Einheit 21 Daten aus dem oder in den nichtflüchtigen Speicherchip 411, auf den zuzugreifen ist.

[0355] Wenn die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, nicht auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 montiert sind und

der bestimmte Träger 46 in dem Gehäusemagazin 4 gelagert ist, veranlasst die Host-Einheit 21 die Gehäusetransporteinrichtung 3, den bestimmten Träger 46 zu dem Laufwerk 22 zu transportieren und die vorbestimmte Anzahl von Halbleitergehäusen 41, die in dem bestimmten Träger 46 untergebracht sind, auf der vorbestimmten Anzahl von Sockeln 222 des Laufwerks 22 zu montieren.

[0356] Wie oben beschrieben, kann die Host-Einheit 21 in dem Speichersystem 1 der vorliegenden Ausführungsform Halbleitergehäuse 41, die mit Sockeln 222 des Laufwerks 22 verbunden sind, mit anderen Halbleitergehäusen 41 in Einheiten der Anzahl von Halbleitergehäusen 41 austauschen, die in einem Träger 46 untergebracht sind.

[0357] Demzufolge kann eine Vielzahl von Halbleitergehäusen 41 in Einheiten der Anzahl von Halbleitergehäusen 41, die in dem Träger 46 untergebracht sind, gemanagt, transportiert und montiert/abgenommen werden, und somit ist es möglich, die Vielzahl von Halbleitergehäusen 41 effizienter zu managen und zu transportieren.

[0358] Bestimmte Ausführungsformen wurden zwar beschrieben, aber nur exemplarisch dargestellt und sollen den Umfang der Erfindungen nicht beschränken. In der Tat können die hierin beschriebenen neuen Ausführungsformen in einer Vielzahl anderer Formen verkörpert sein; darüber hinaus können verschiedene Weglassungen, Ersetzungen und Änderungen in der Form der hierin beschriebenen Ausführungsformen vorgenommen werden, ohne vom Geist der Erfindungen abzuweichen. Die begleitenden Ansprüche und ihre Entsprechungen sollen solche Formen oder Modifikationen abdecken, die in den Geltungsbereich und den Geist der Erfindungen fallen würden.

LISTE DER BEZUGSZEICHEN:

1	Speichersystem
2	Vorrichtung zum Lesen/Schreiben in Speicher
3	Gehäusetransporteinrichtung
4	Gehäusemagazin
5	Managementserver
6	Halbleitergehäuse-Managementtabelle
7	Träger-Managementtabelle
21	Host-Einheit (Host-Vorrichtung)
22	Laufwerk
31	Transporteinheit
41	Halbleitergehäuse

46	Träger
222	Sockel
223	Steuerung
411	Nichtflüchtiger Speicherchip

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 2019/0387291 A [0005]
- US 10467163 [0005]
- JP 2016081332 A [0005]
- JP 2005517236 A [0005]

Patentansprüche

1. Speichersystem, umfassend:

ein Gehäusemagazin das konfiguriert ist, um eine Vielzahl von Halbleitergehäusen zu lagern, wobei jedes der Vielzahl von Halbleitergehäusen einen oder mehrere nichtflüchtige Speicherchips einschließt;

ein Laufwerk, das mindestens einen Sockel, auf dem das Halbleitergehäuse funktionsfähig ist, um abnehmbar montiert zu werden, und eine Steuerung, die konfiguriert ist, um den einen oder die mehreren nichtflüchtigen Speicherchips des auf dem Sockel montierten Halbleitergehäuses zu steuern;

eine Host-Vorrichtung, die kommunikativ mit dem Laufwerk verbunden und konfiguriert ist, um über die Steuerung ein Lesen und Schreiben von Daten von und zu dem einen oder den mehreren nichtflüchtigen Speicherchips des Halbleitergehäuses auszuführen; und

eine Gehäusetransporteinrichtung, die konfiguriert ist, um das Halbleitergehäuse zwischen dem Gehäusemagazin und dem Laufwerk zu transportieren, wobei die Host-Vorrichtung zu Folgendem konfiguriert ist:

Bestimmen eines ersten Halbleitergehäuses, das einen ersten nichtflüchtigen Speicherchip einschließt, auf den zuzugreifen ist, aus der Vielzahl von Halbleitergehäusen;

wenn das erste Halbleitergehäuse auf dem Sockel des Laufwerks montiert ist, Ausführen eines Lesens oder Schreibens von Daten aus dem oder in den ersten nichtflüchtigen Speicherchip über die Steuerung; und

wenn das erste Halbleitergehäuse nicht auf dem Sockel des Laufwerks montiert ist, Veranlassen der Gehäusetransporteinrichtung, das erste Halbleitergehäuse zu dem Sockel des Laufwerks zu transportieren und das erste Halbleitergehäuse auf dem Sockel des Laufwerks zu montieren.

2. Speichersystem nach Anspruch 1, wobei die Host-Vorrichtung zu Folgendem konfiguriert ist:

wenn das erste Halbleitergehäuse nicht auf dem Sockel des Laufwerks montiert ist und das Laufwerk einen leeren Sockel einschließt, Veranlassen der Gehäusetransporteinrichtung, das erste Halbleitergehäuse zu dem leeren Sockel des Laufwerks zu transportieren und das erste Halbleitergehäuse auf dem leeren Sockel des Laufwerks zu montieren; und wenn das erste Halbleitergehäuse nicht auf dem Sockel des Laufwerks montiert ist und das Laufwerk keinen leeren Sockel einschließt, Veranlassen der Gehäusetransporteinrichtung, ein auf dem Sockel montiertes Halbleitergehäuse von dem Sockel abzunehmen, und Veranlassen der Gehäusetransporteinrichtung, das erste Halbleitergehäuse zu dem Sockel des Laufwerks zu transportieren, von dem das Halbleitergehäuse abgenommen wurde, und

das erste Halbleitergehäuse auf dem Sockel des Laufwerks zu montieren, von dem das Halbleitergehäuse abgenommen wurde.

3. Speichersystem nach Anspruch 1, wobei die Host-Vorrichtung zu Folgendem konfiguriert ist:

Managen einer Priorität für jedes der Vielzahl von Halbleitergehäusen; und

Steuern einer Position, an der jedes der Vielzahl von Halbleitergehäusen vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Halbleitergehäusen, sodass:

ein Halbleitergehäuse, das eine Priorität eines ersten Niveaus aufweist, auf dem Sockel des Laufwerks montiert wird;

ein Halbleitergehäuse, das eine Priorität eines zweiten Niveaus aufweist, die niedriger ist als die Priorität des ersten Niveaus, in der Gehäusetransporteinrichtung gehalten wird; und

ein Halbleitergehäuse, das eine Priorität eines dritten Niveaus aufweist, die niedriger ist als die Priorität des zweiten Niveaus, in dem Gehäusemagazin gelagert wird.

4. Speichersystem nach Anspruch 3, wobei das Gehäusemagazin eine erste Lagerposition und eine zweite Lagerposition einschließt, und

die Host-Vorrichtung konfiguriert ist, um die Position, an der jedes der Vielzahl von Halbleitergehäusen vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Halbleitergehäusen zu steuern, sodass:

das Halbleitergehäuse, das die Priorität des dritten Niveaus aufweist, an der ersten Lagerposition des Gehäusemagazins gelagert wird; und

ein Halbleitergehäuse, das eine Priorität eines vierten Niveaus aufweist, die niedriger ist als die Priorität des dritten Niveaus, an der zweiten Lagerposition des Gehäusemagazins gelagert wird.

5. Speichersystem nach Anspruch 4, wobei ein Abstand zwischen der ersten Lagerposition und der Gehäusetransporteinrichtung kürzer ist als ein Abstand zwischen der zweiten Lagerposition und der Gehäusetransporteinrichtung.

6. Speichersystem nach Anspruch 1, wobei das Gehäusemagazin konfiguriert ist, um eine Vielzahl von Trägern zu lagern, wobei jede der Vielzahl von Trägern eine erste Anzahl von Halbleitergehäusen unterbringt, wobei die erste Anzahl zwei oder mehr ist,

das Laufwerk die erste Anzahl von Sockeln einschließt, auf denen die erste Anzahl von Halbleitergehäusen, die in dem Träger untergebracht sind, funktionsfähig sind, um gemeinsam und abnehmbar montiert zu werden, und

die Host-Vorrichtung zu Folgendem konfiguriert ist: Identifizieren eines ersten Trägers, der das erste Halbleitergehäuse unterbringt, aus der Vielzahl von

Trägern;

wenn die erste Anzahl von Halbleitergehäusen, die in dem ersten Träger untergebracht sind, auf der ersten Anzahl von Sockeln des Laufwerks montiert sind, Ausführen eines Lesens oder Schreibens von Daten aus dem oder in den ersten nichtflüchtigen Speicherchip über die Steuerung; und

wenn die erste Anzahl von Halbleitergehäusen, die in dem ersten Träger untergebracht sind, nicht mit der ersten Anzahl von Sockeln des Laufwerks verbunden sind, Veranlassen der Gehäusetransporteinrichtung, den ersten Träger zu dem Laufwerk zu transportieren und die erste Anzahl von Halbleitergehäusen, die in dem ersten Träger untergebracht sind, auf der ersten Anzahl von Sockeln zu montieren.

7. Speichersystem nach Anspruch 6, wobei die Host-Vorrichtung zu Folgendem konfiguriert ist: Managen einer Priorität von jedem der Vielzahl von Trägern, wobei die Priorität von jedem der Vielzahl von Trägern basierend auf einer Priorität von jedem der Vielzahl von Halbleitergehäusen bestimmt wird; und

Steuern einer Position, an der jedes der Vielzahl von Trägern vorhanden ist, basierend auf der Priorität von jedem der Vielzahl von Trägern, sodass:

die erste Anzahl von Halbleitergehäusen, die in einem Träger untergebracht sind, der eine Priorität eines ersten Niveaus aufweist, auf der ersten Anzahl von Sockeln des Laufwerks montiert werden; ein Träger, der eine Priorität eines zweiten Niveaus aufweist, die niedriger ist als die Priorität des ersten Niveaus, in der Gehäusetransporteinrichtung gehalten wird;

ein Träger, der eine Priorität eines dritten Niveaus aufweist, die niedriger ist als die Priorität des zweiten Niveaus, an einer ersten Lagerposition des Gehäusemagazins gelagert wird; und

ein Träger, der eine Priorität eines vierten Niveaus aufweist, die niedriger ist als die Priorität des dritten Niveaus, an einer zweiten Lagerposition des Gehäusemagazins gelagert wird.

8. Speichersystem nach Anspruch 7, wobei ein Abstand zwischen der ersten Lagerposition und der Gehäusetransporteinrichtung kürzer ist als ein Abstand zwischen der zweiten Lagerposition und der Gehäusetransporteinrichtung.

9. Speichersystem nach Anspruch 6, wobei das Gehäusemagazin einen Trägerbe- und -entladeschlitz einschließt, der zu folgender Verwendung konfiguriert ist:

Hinzufügen des Trägers von einer Außenseite des Gehäusemagazins in das Gehäusemagazin; und Ausstoßen des Trägers aus dem Gehäusemagazin zur Außenseite des Gehäusemagazins.

10. Speichersystem nach Anspruch 9, wobei das Gehäusemagazin mindestens ein Schienenpaar einschließt, die sich parallel zueinander erstrecken und auf denen der Träger funktionsfähig ist, um darauf platziert zu werden, und der auf dem Schienenpaar platzierte Träger entlang des Schienenpaars beweglich ist.

11. Speichersystem nach Anspruch 10, wobei die Gehäusetransporteinrichtung gegenüber dem Trägerbe- und -entladeschlitz liegt, und sich das Schienenpaar des Gehäusemagazins in einer Richtung von dem Trägerbe- und -entladeschlitz zu der Gehäusetransporteinrichtung erstreckt.

12. Speichersystem nach Anspruch 6, wobei das Halbleitergehäuse eine erste Oberfläche, eine zweite Oberfläche gegenüber der ersten Oberfläche und eine Vielzahl von kugelförmigen Metallanschlüssen, die auf der zweiten Oberfläche angeordnet sind, einschließt, und der Träger eine Oberfläche aufweist, in der eine Öffnung gebildet ist, durch die die Vielzahl von kugelförmigen Metallanschlüssen des Halbleitergehäuses freiliegen.

13. Speichersystem nach Anspruch 6, wobei das Halbleitergehäuse eine erste Oberfläche, eine zweite Oberfläche gegenüber der ersten Oberfläche und eine Vielzahl von kugelförmigen Metallanschlüssen, die auf der zweiten Oberfläche angeordnet sind, einschließt,

das Laufwerk ferner eine Platine einschließt, auf der mindestens die erste Anzahl von Sockeln angeordnet ist,

die Platine einen oder mehrere erste ausgesparte Abschnitte einschließt, und

der Träger eine untere Oberfläche aufweist, in der eine Öffnung gebildet ist, durch die die Vielzahl von kugelförmigen Metallanschlüssen des Halbleitergehäuses freiliegen, und die untere Oberfläche des Trägers einen oder mehrere erste Vorsprünge einschließt, die konfiguriert sind, um in den einen oder die mehreren ersten ausgesparten Abschnitte der Platine des Laufwerks zu passen.

14. Speichersystem nach Anspruch 13, ferner umfassend:

ein Deckelement, das einen oder mehrere zweite ausgesparte Abschnitte einschließt, wobei der Träger eine obere Oberfläche gegenüber der unteren Oberfläche aufweist, wobei die obere Oberfläche einen oder mehrere zweite Vorsprünge einschließt, und

der auf der Platine platzierte Träger mit dem Deckelement abgedeckt wird, sodass der eine oder die mehreren zweiten ausgesparten Abschnitte des Deckelements mit dem einen oder den mehreren zweiten Vorsprüngen der oberen Oberfläche des Trägers zusammenpassen.

15. Speichersystem nach Anspruch 1, wobei das Halbleitergehäuse eine Vielzahl von nichtflüchtigen Speicherchips einschließt.

16. Speichersystem nach Anspruch 15, wobei das Halbleitergehäuse eine erste Oberfläche, eine zweite Oberfläche gegenüber der ersten Oberfläche und eine Vielzahl von kugelförmigen Metallanschlüssen die auf der zweiten Oberfläche angeordnet sind, einschließt, und die Vielzahl von kugelförmigen Metallanschlüssen mit Kanalanschlüssen der Vielzahl von nichtflüchtigen Speicherchips verbunden ist.

17. Speichersystem nach Anspruch 1, wobei die Host-Vorrichtung einen Prozessor einschließt, der konfiguriert ist, um ein erstes Programm zum Managen einer Datenmenge auszuführen, die in dem Halbleitergehäuse gespeichert ist, das in dem Gehäusemagazin gelagert wird.

Es folgen 43 Seiten Zeichnungen

Anhängende Zeichnungen

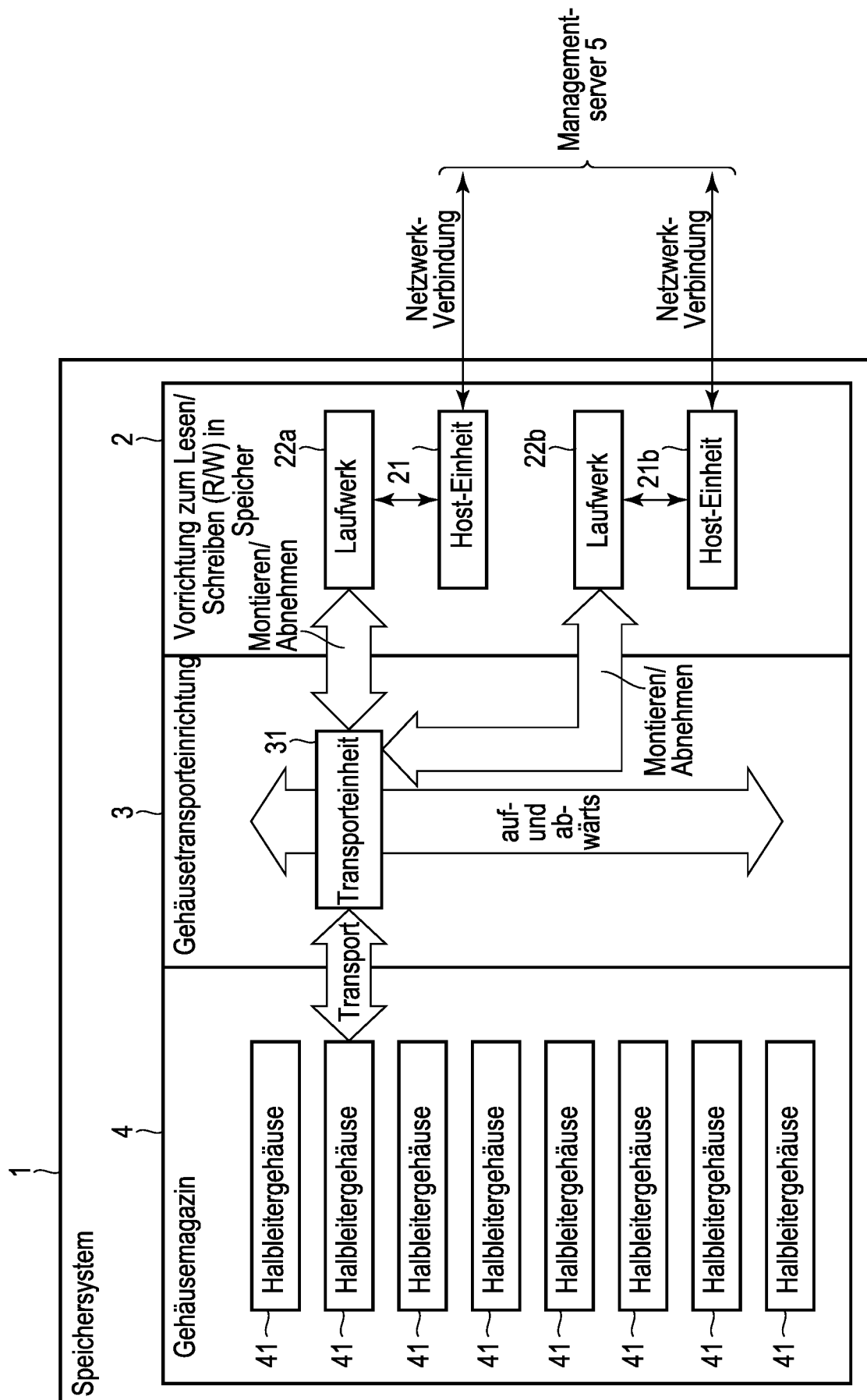


ABB. 1

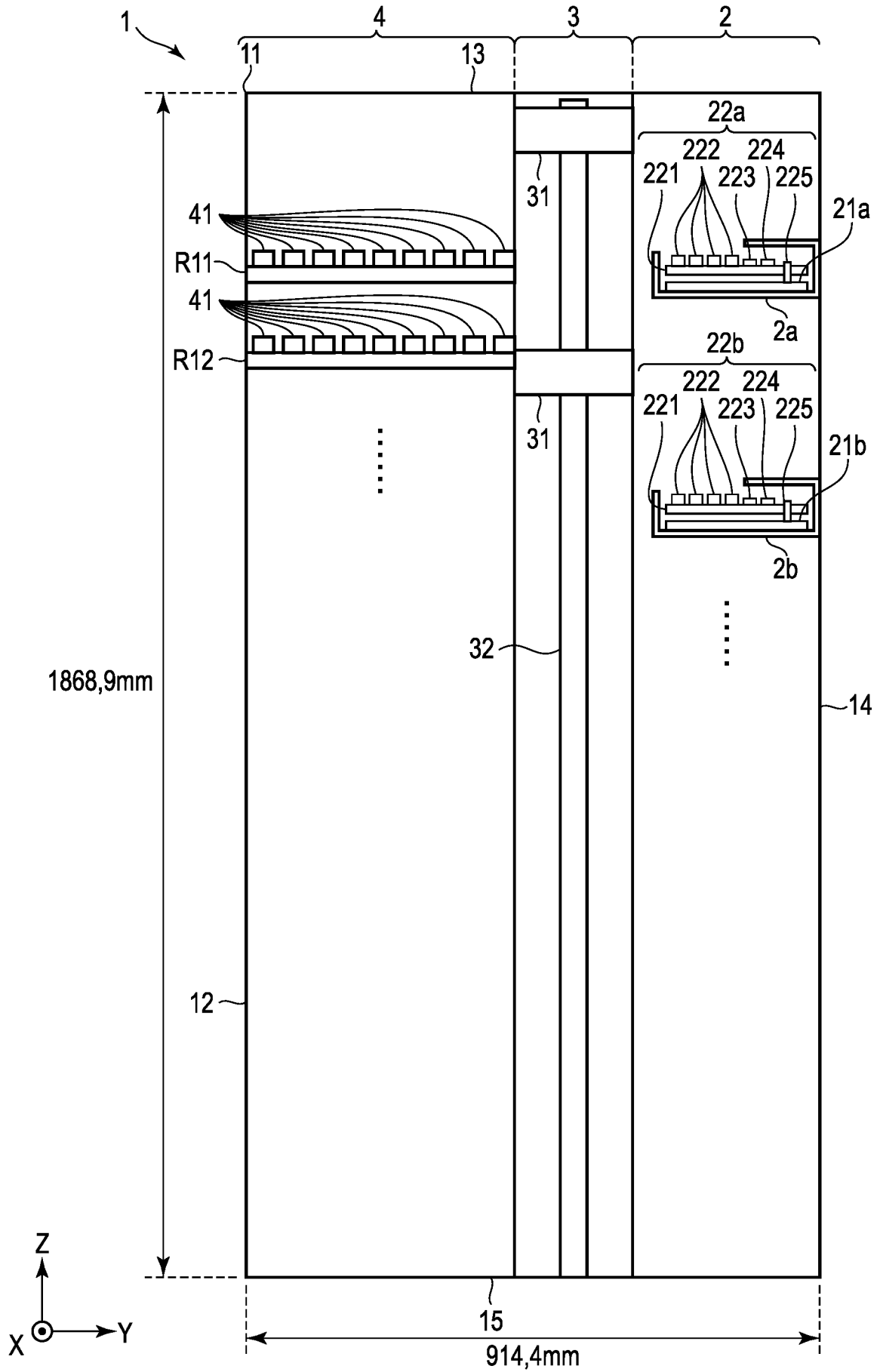


ABB. 2

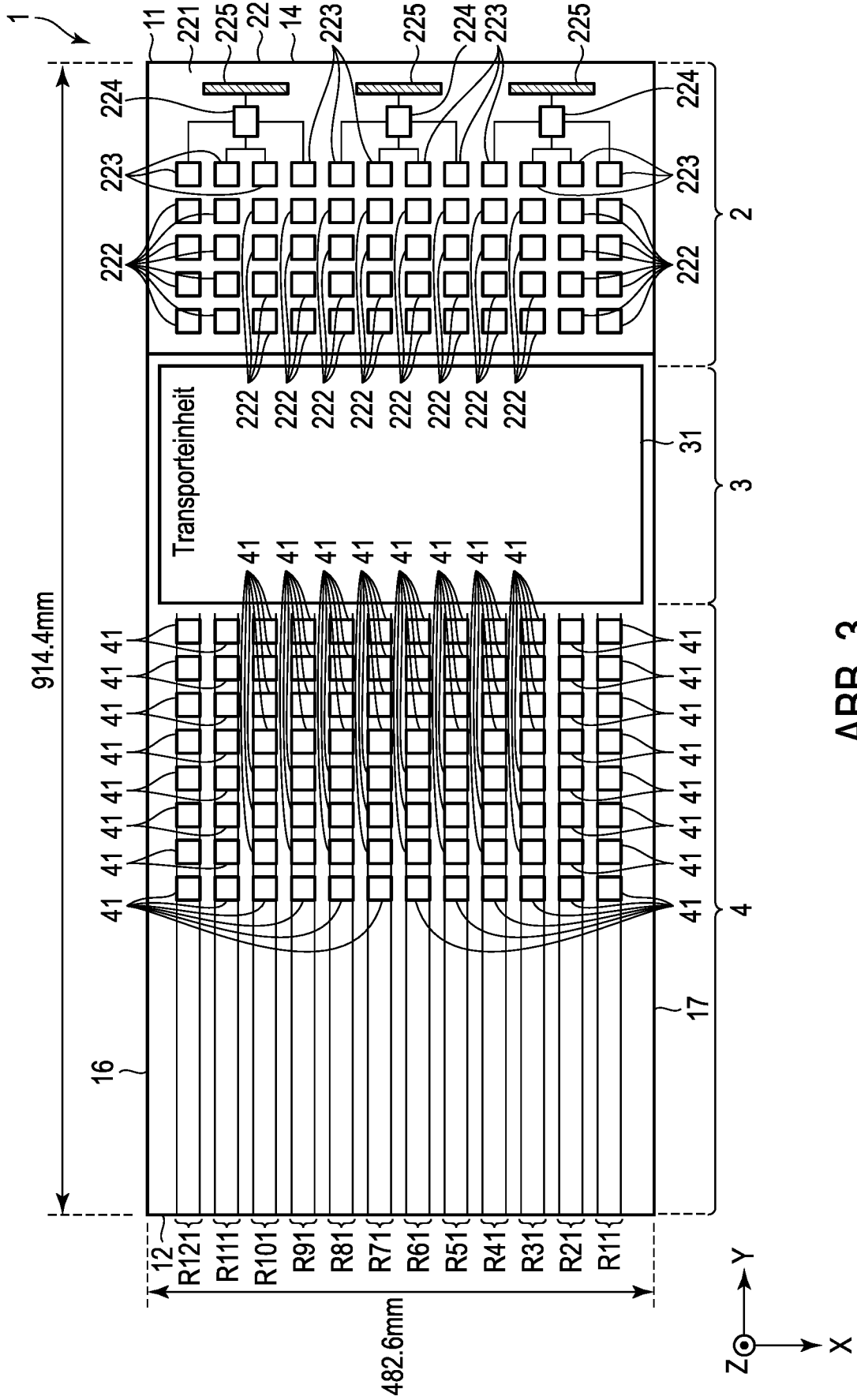


ABB. 3

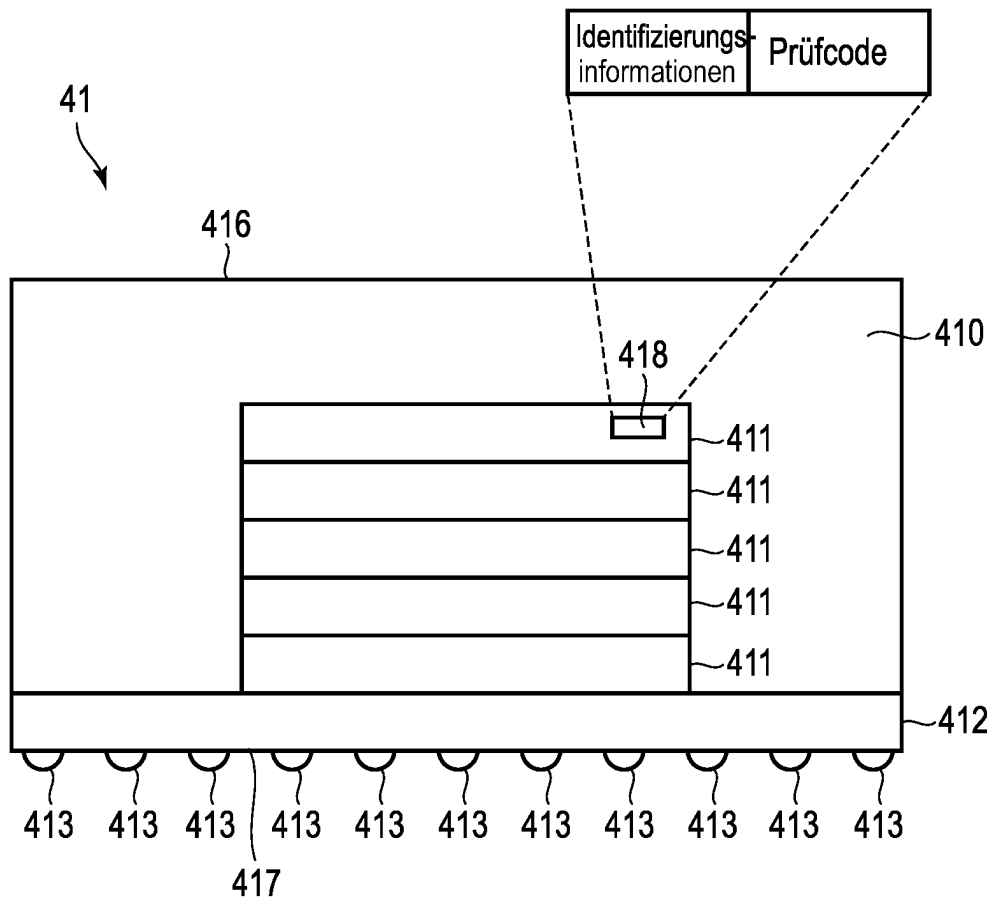


ABB. 4

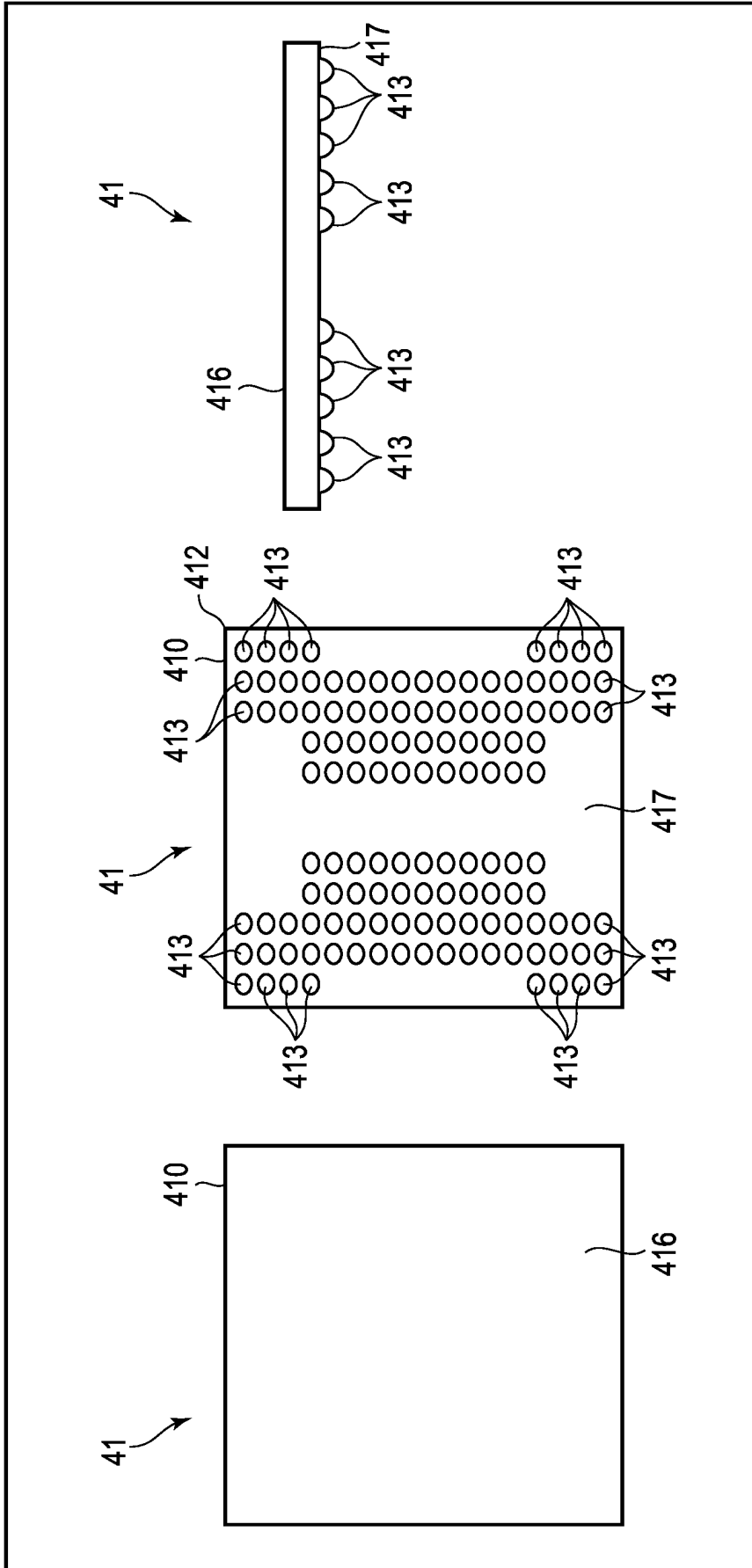


ABB. 5

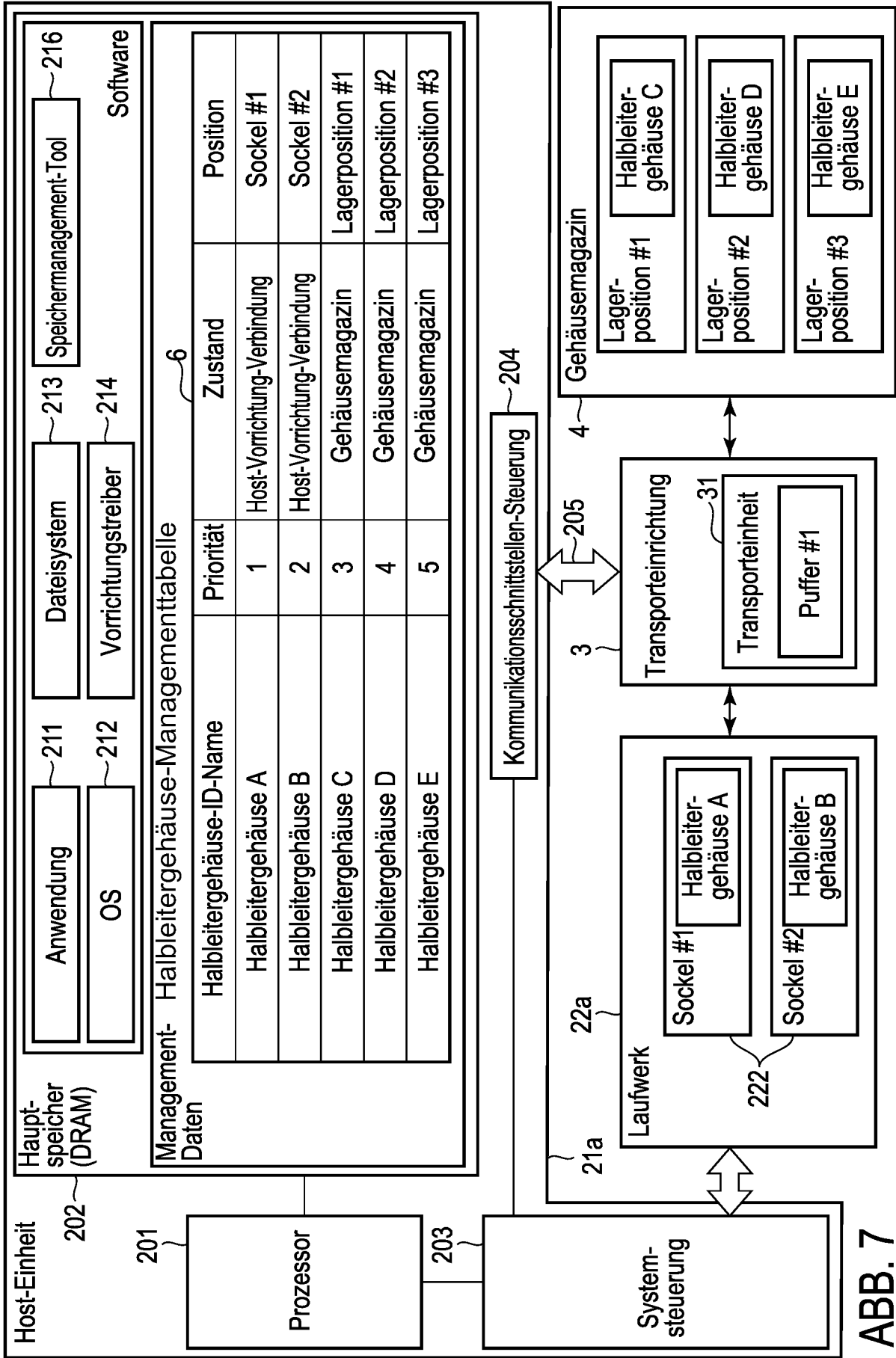


ABB. 7

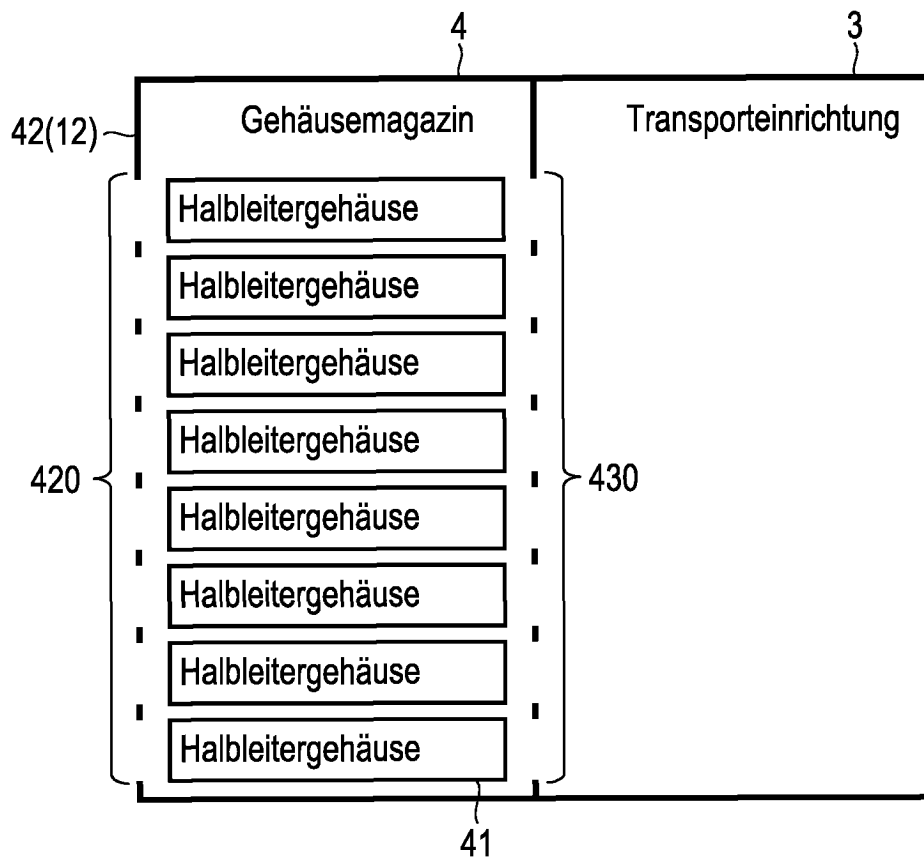


ABB. 8

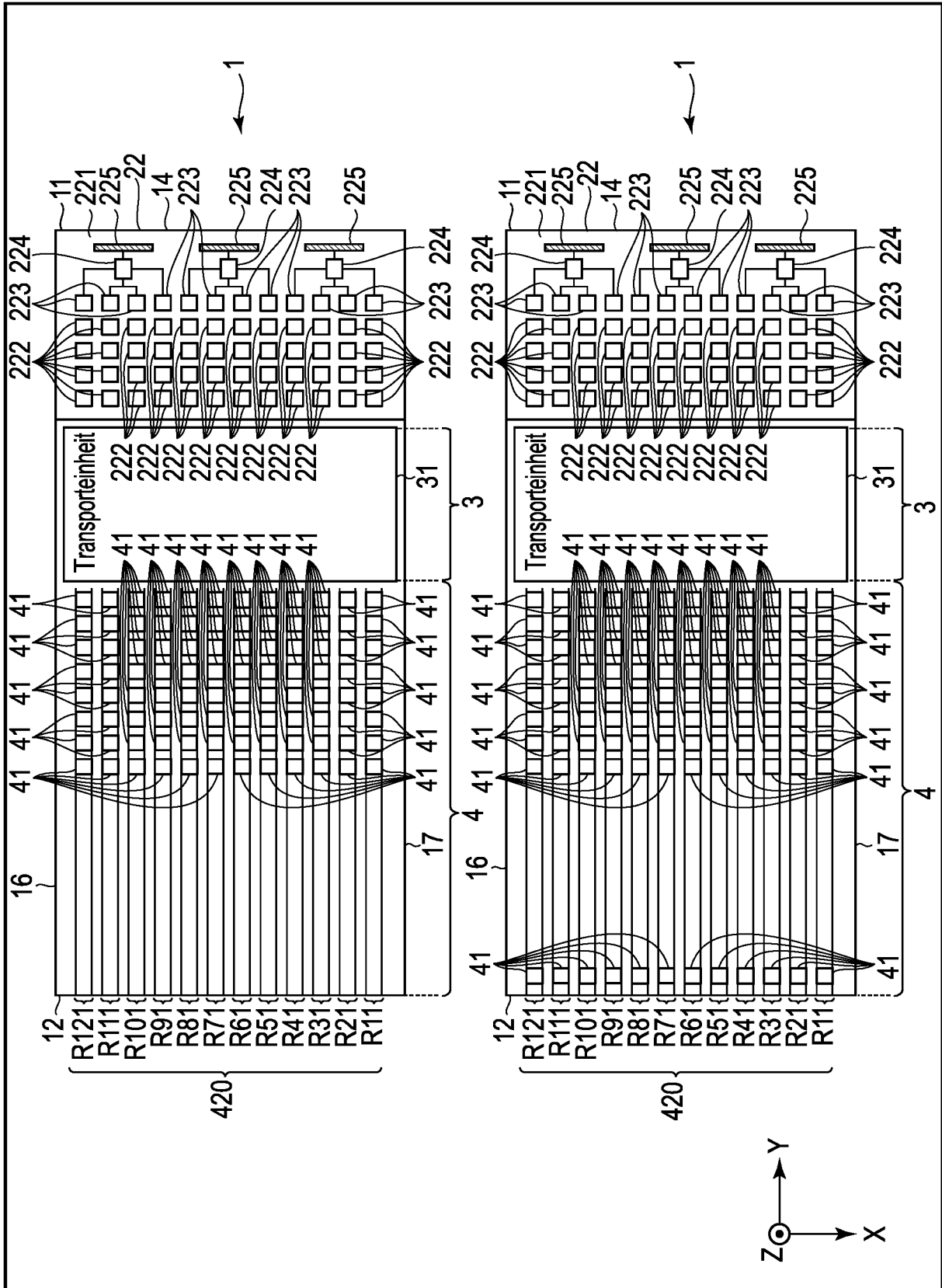


ABB. 9

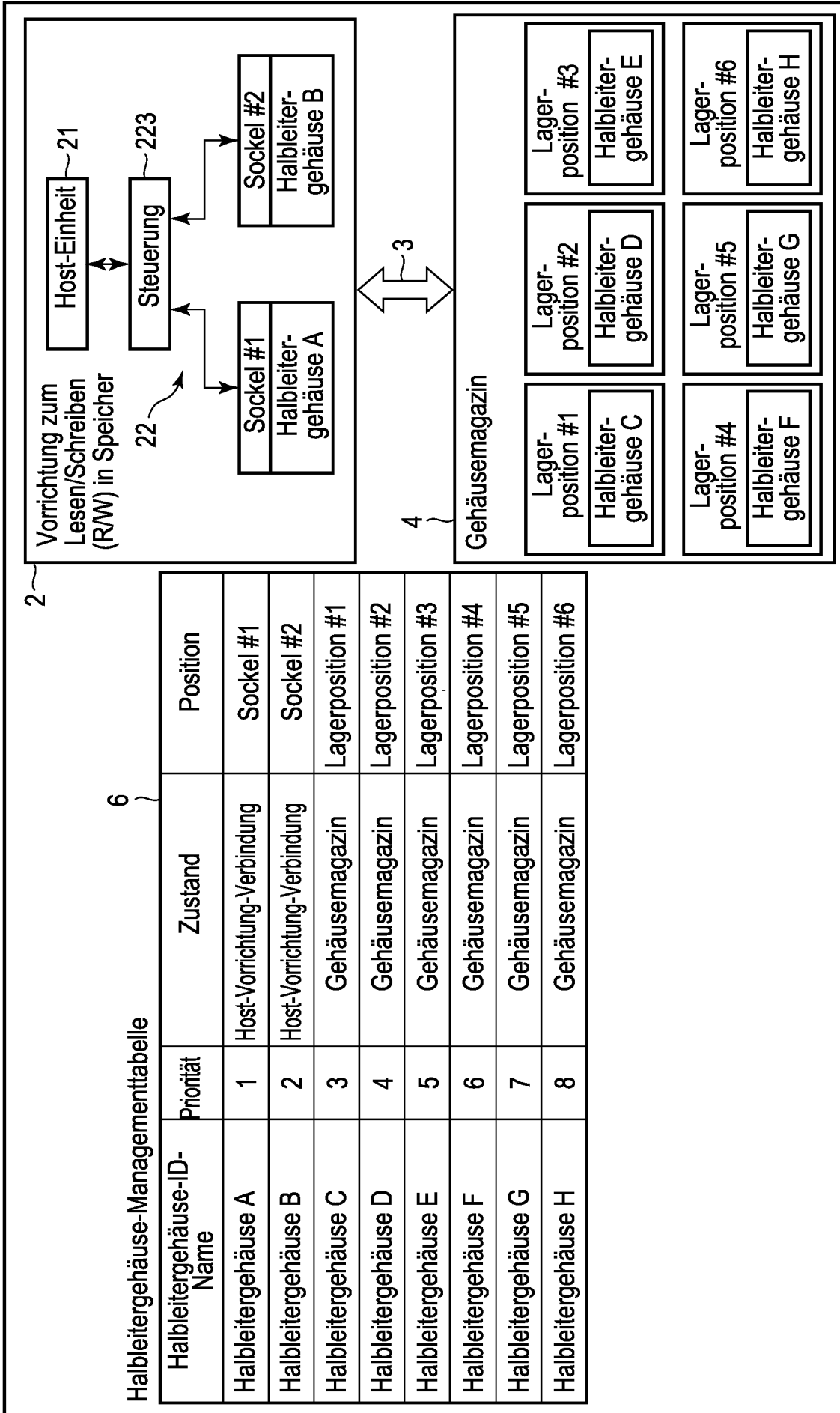


ABB. 10

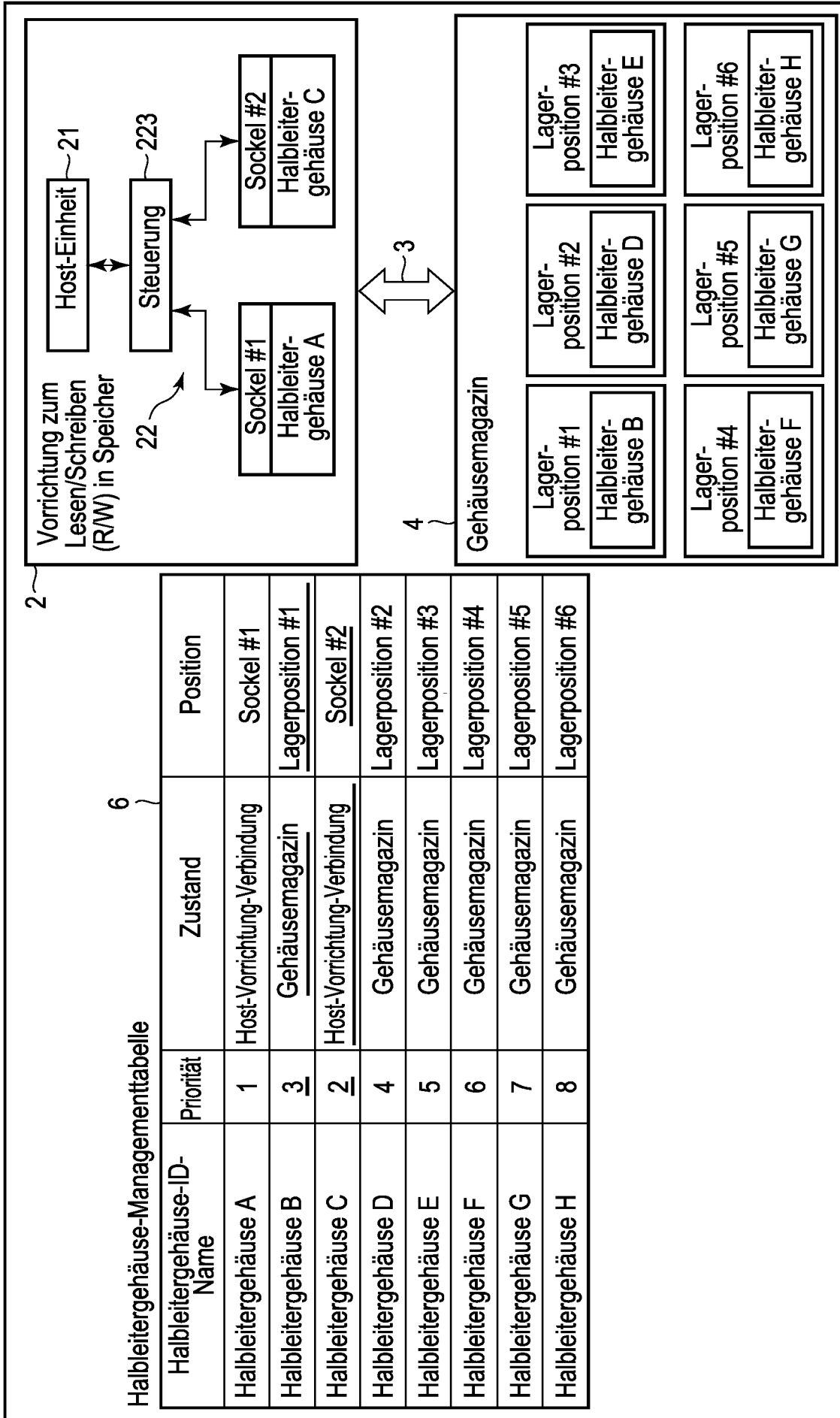
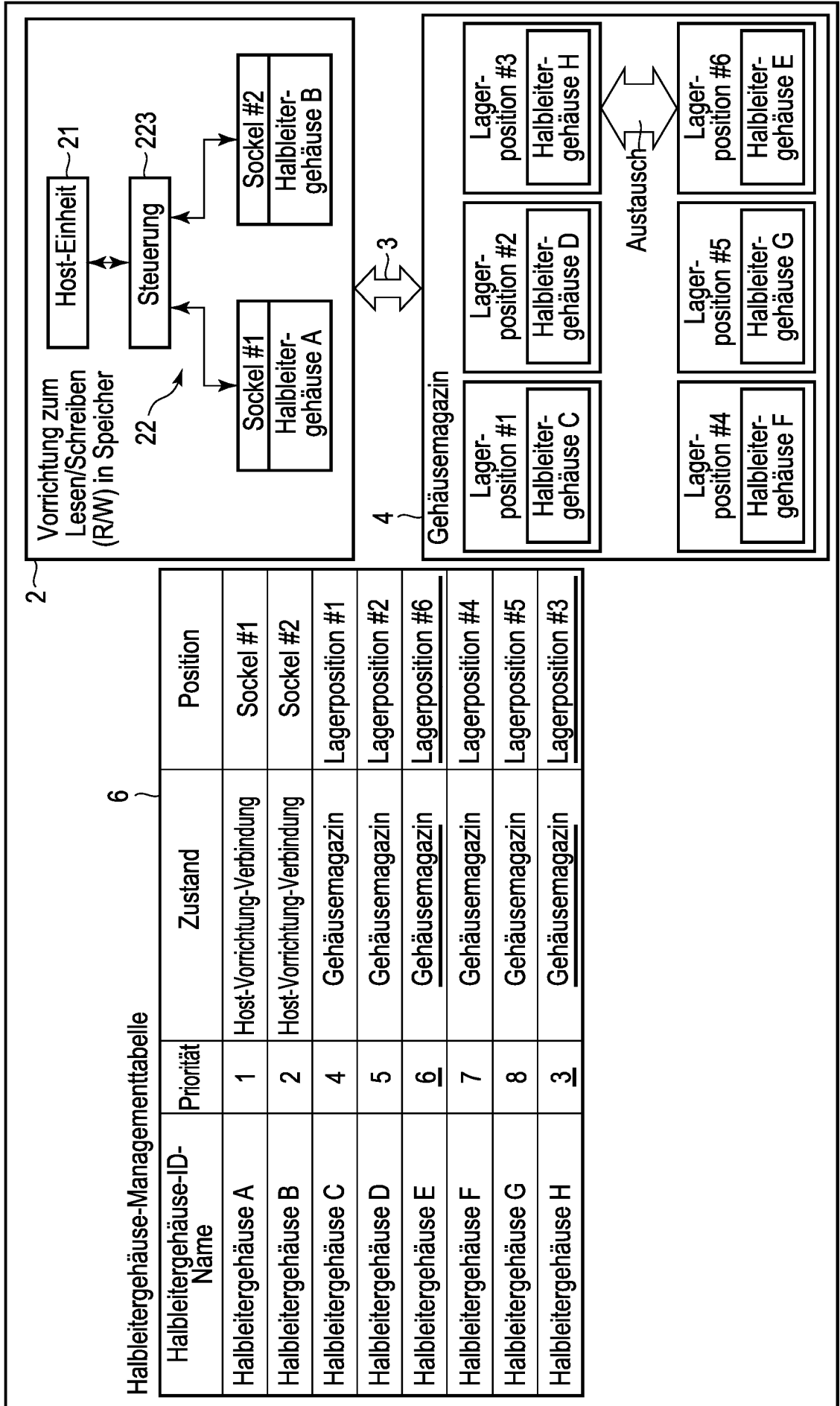


ABB. 11



Halbleitergehäuse-Managementtabelle

Halbleitergehäuse-ID-Name	Priorität	Zustand	Position
Halbleitergehäuse A	1	Host-Vorrichtung-Verbindung	Socket #1
Halbleitergehäuse B	2	Host-Vorrichtung-Verbindung	Socket #2
Halbleitergehäuse C	4	Gehäusemagazin	Lagerposition #1
Halbleitergehäuse D	5	Gehäusemagazin	Lagerposition #2
Halbleitergehäuse E	<u>6</u>	<u>Gehäusemagazin</u>	<u>Lagerposition #6</u>
Halbleitergehäuse F	7	Gehäusemagazin	Lagerposition #4
Halbleitergehäuse G	8	Gehäusemagazin	Lagerposition #5
Halbleitergehäuse H	<u>3</u>	<u>Gehäusemagazin</u>	<u>Lagerposition #3</u>

ABB. 12

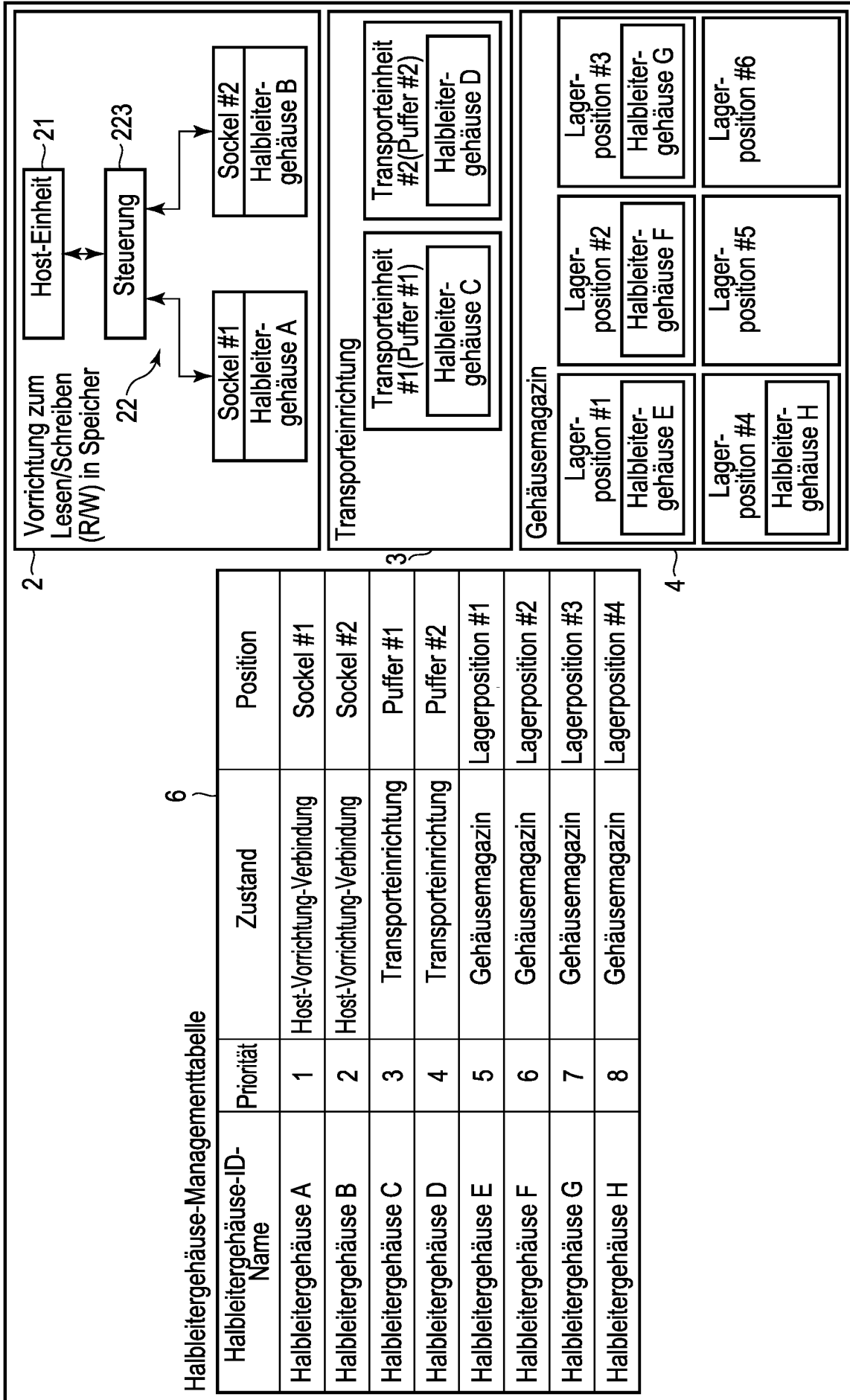


ABB. 13

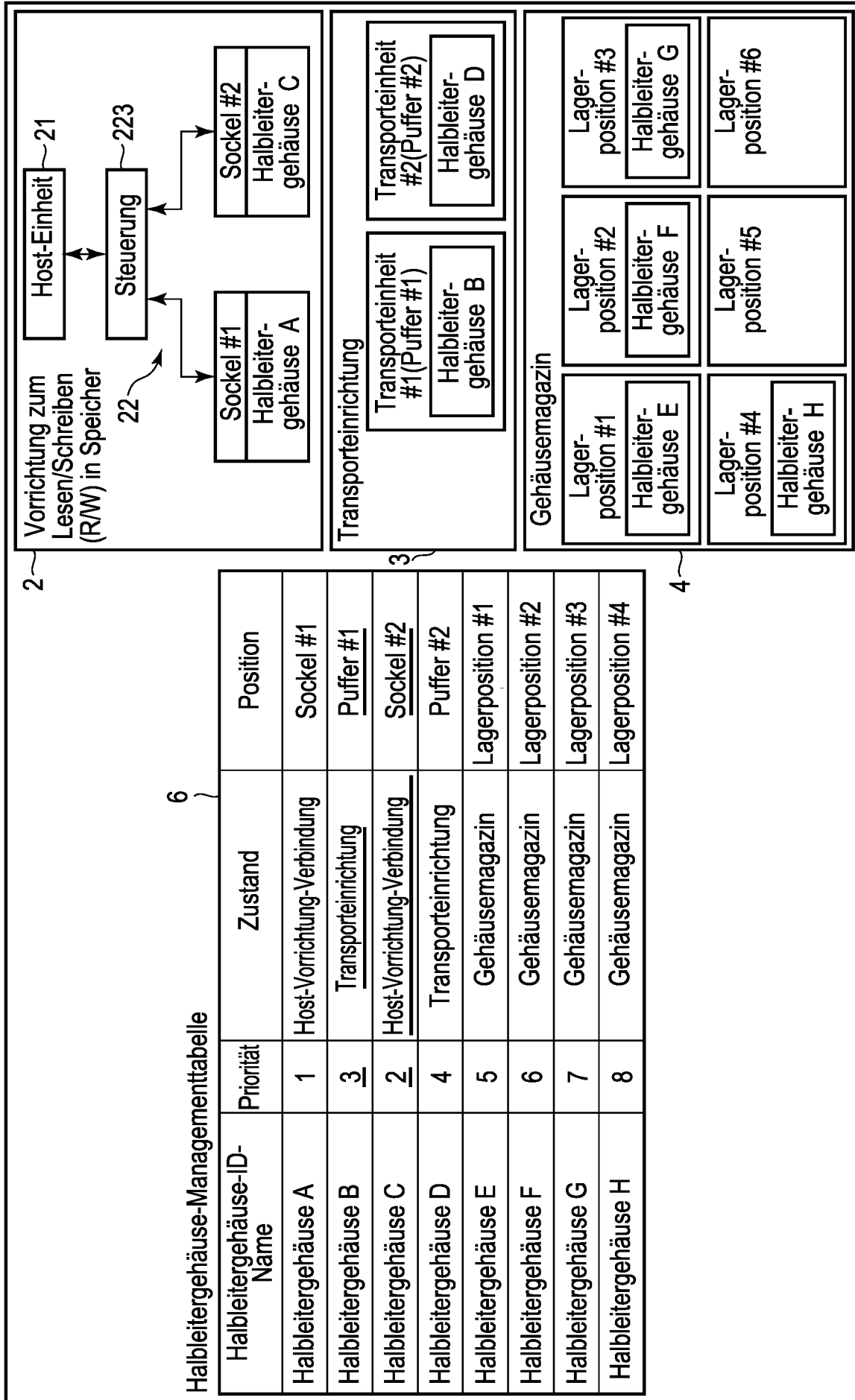


ABB. 14

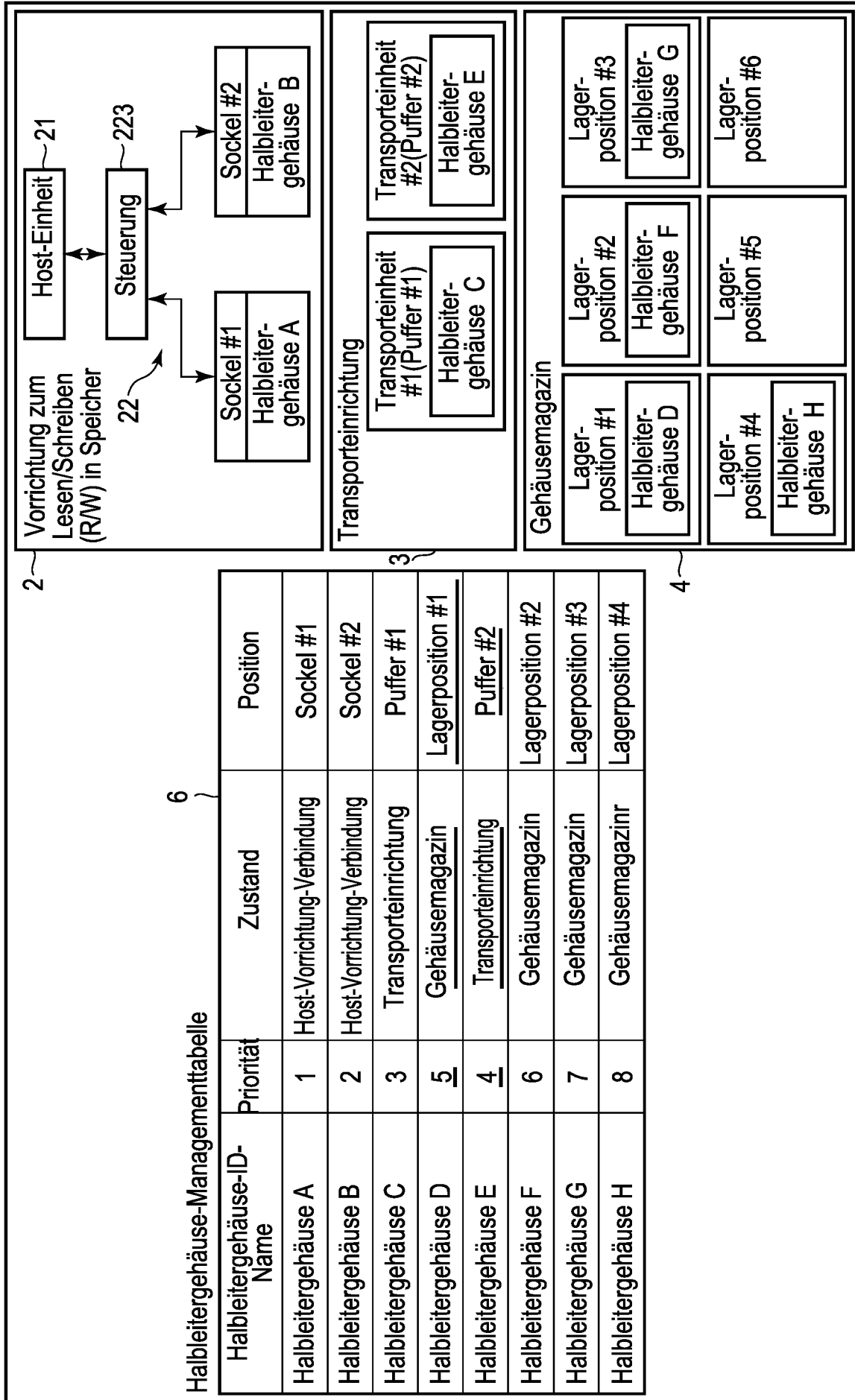


ABB. 15

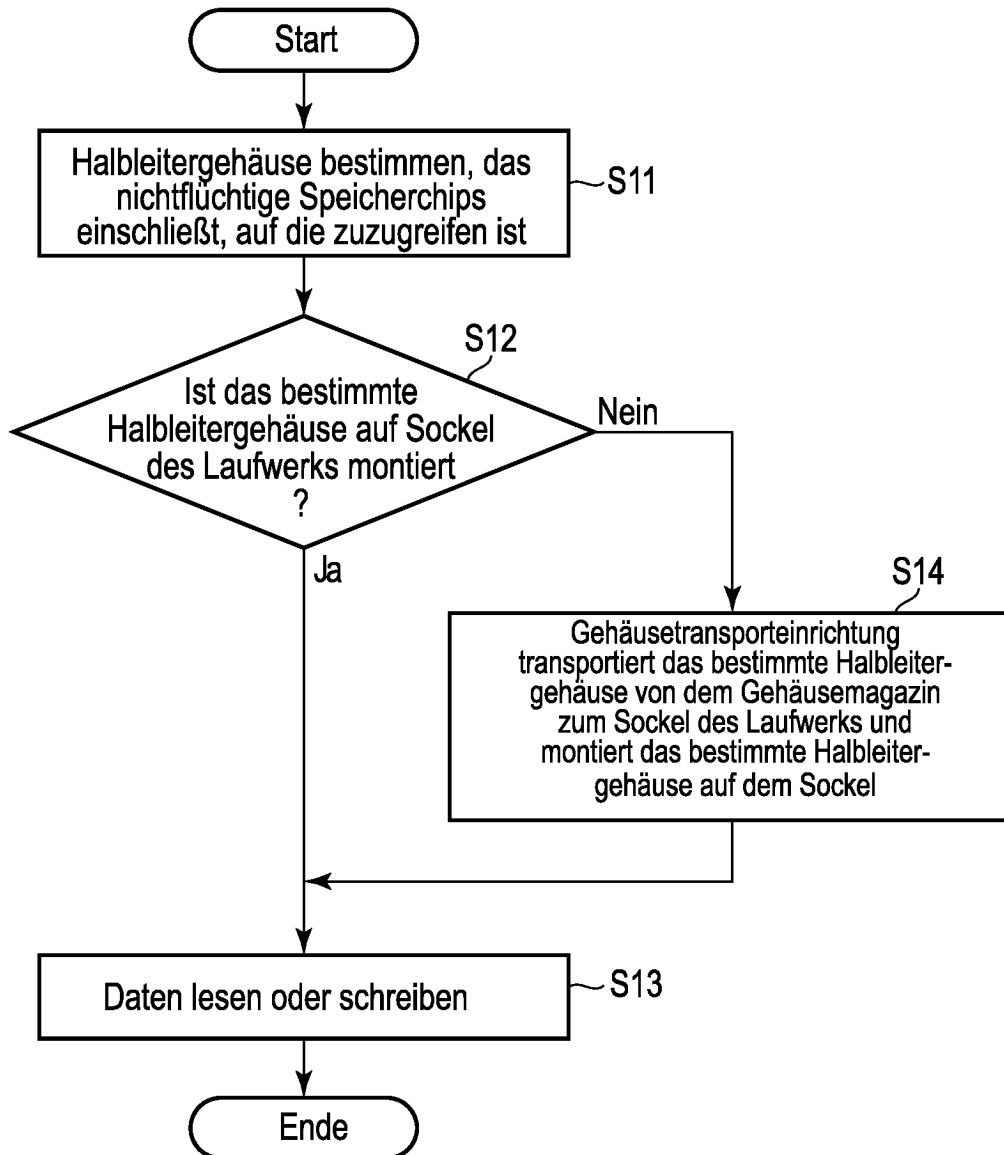


ABB. 16

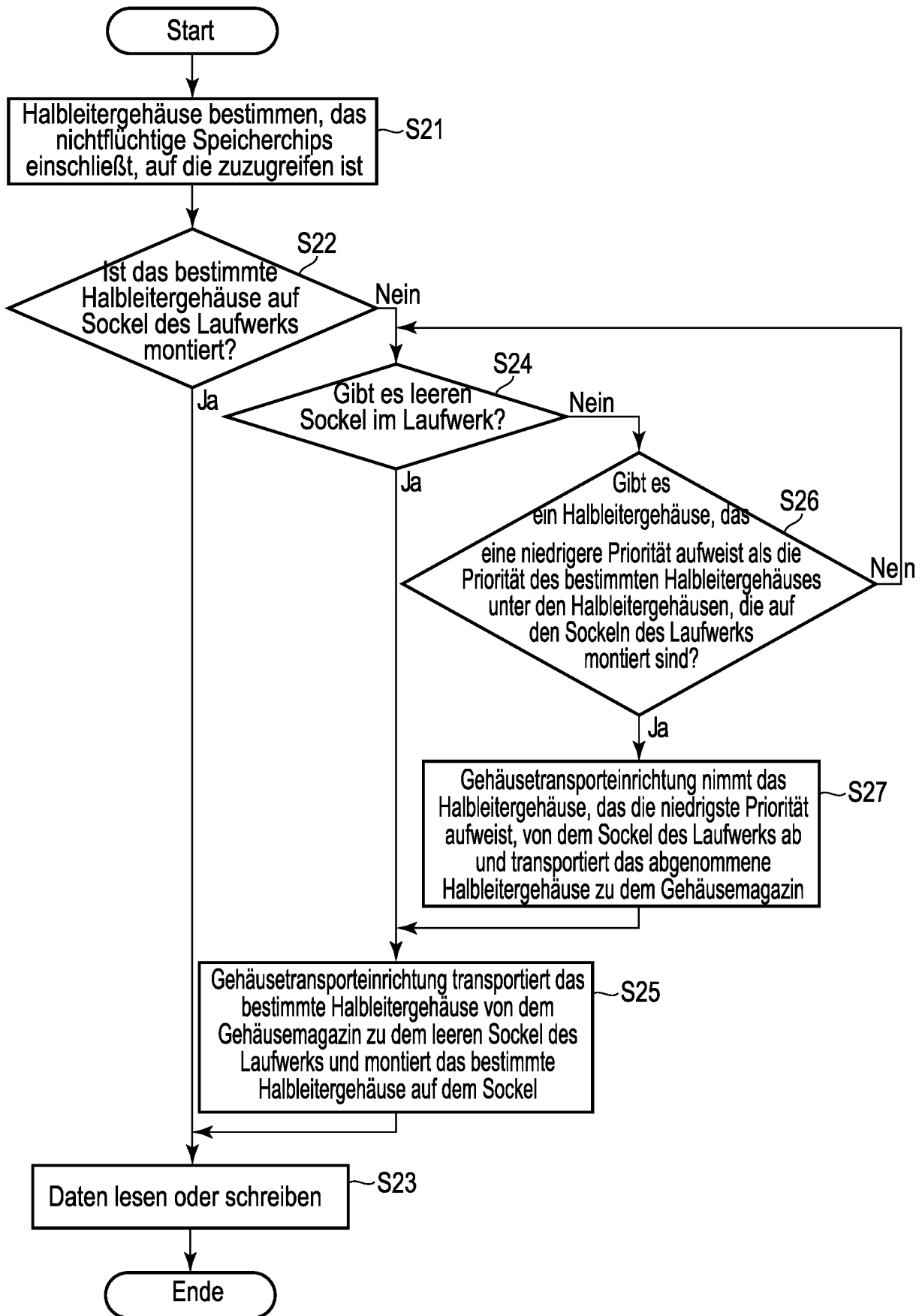


ABB. 17

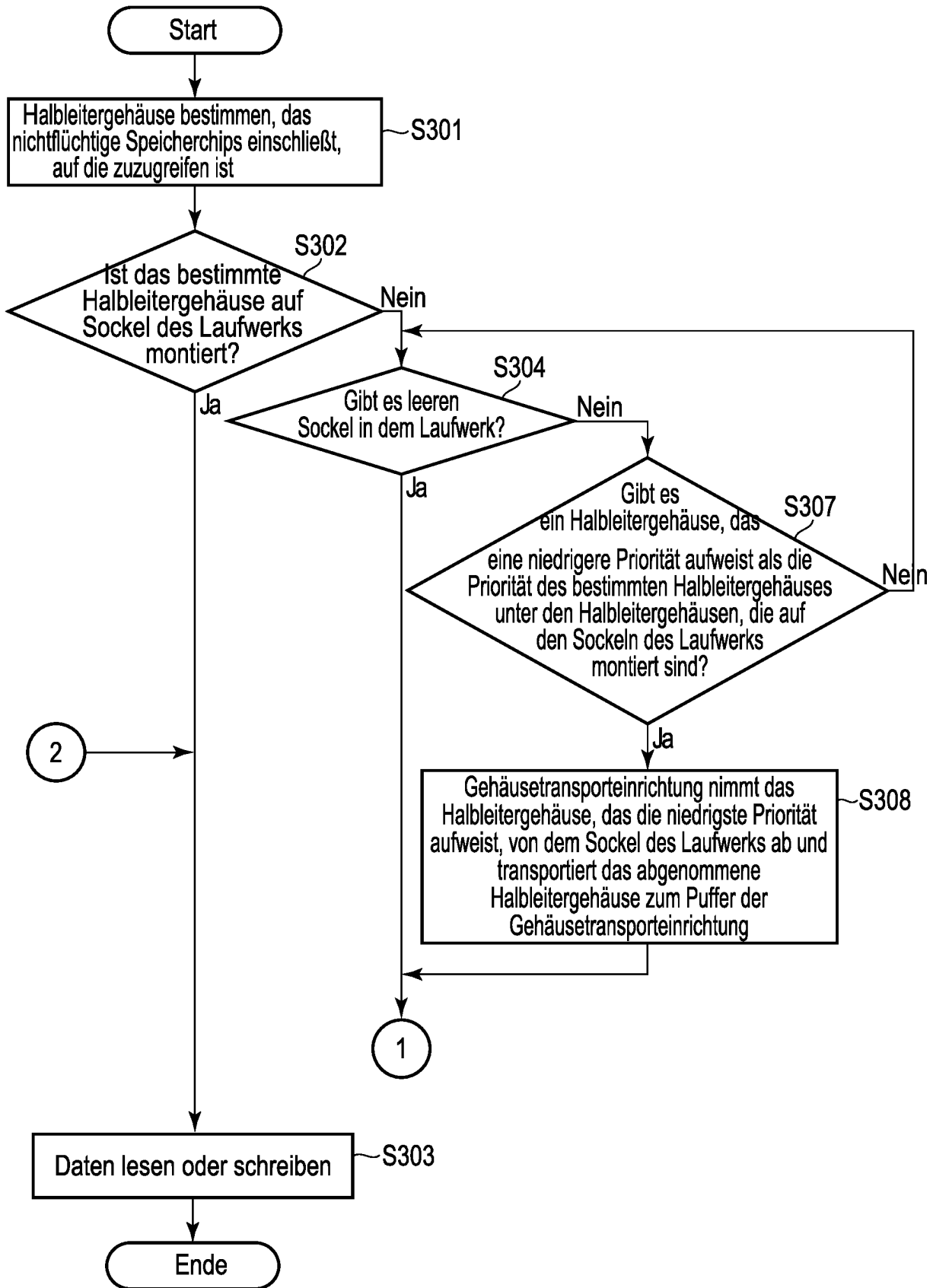


ABB. 18A

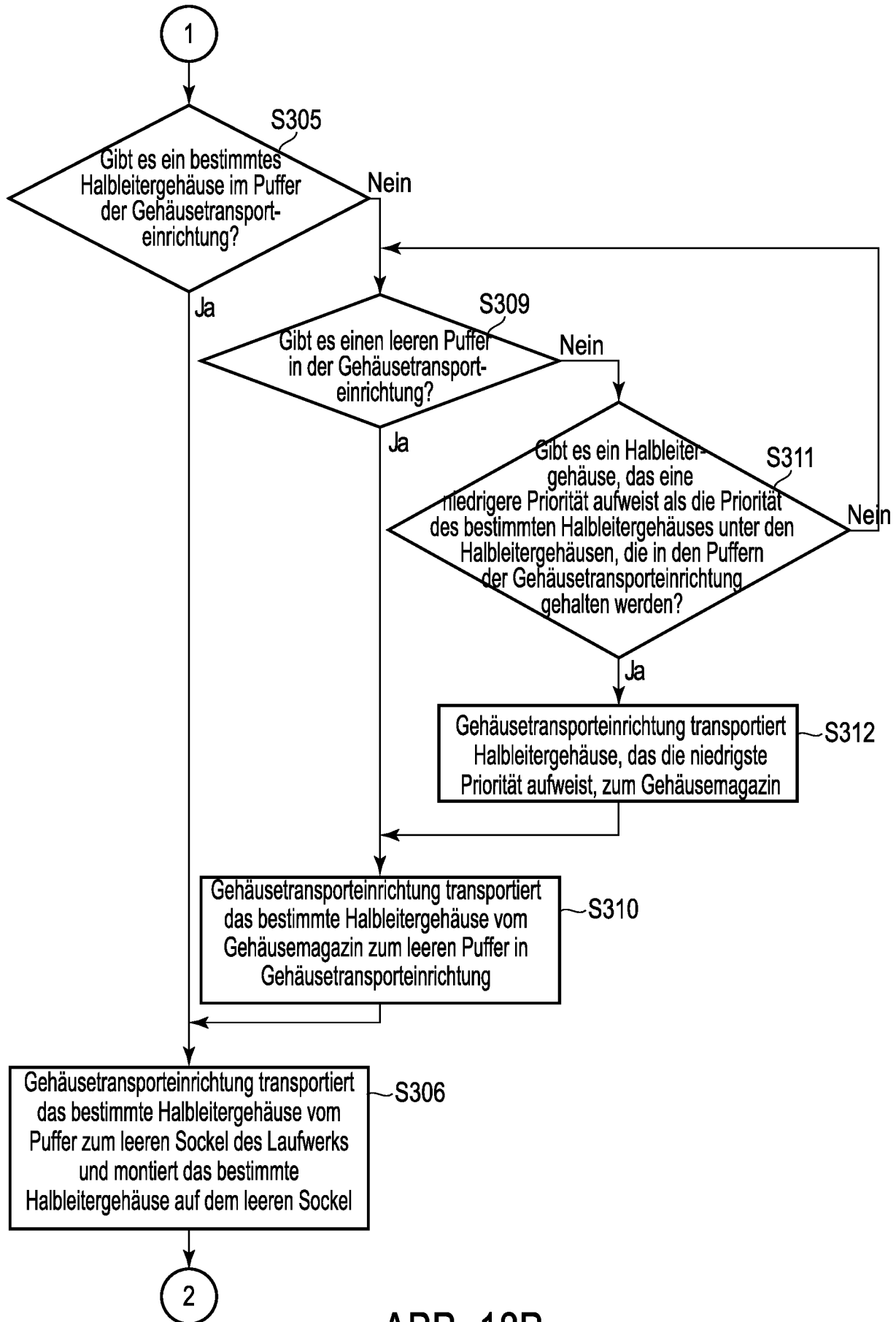


ABB. 18B

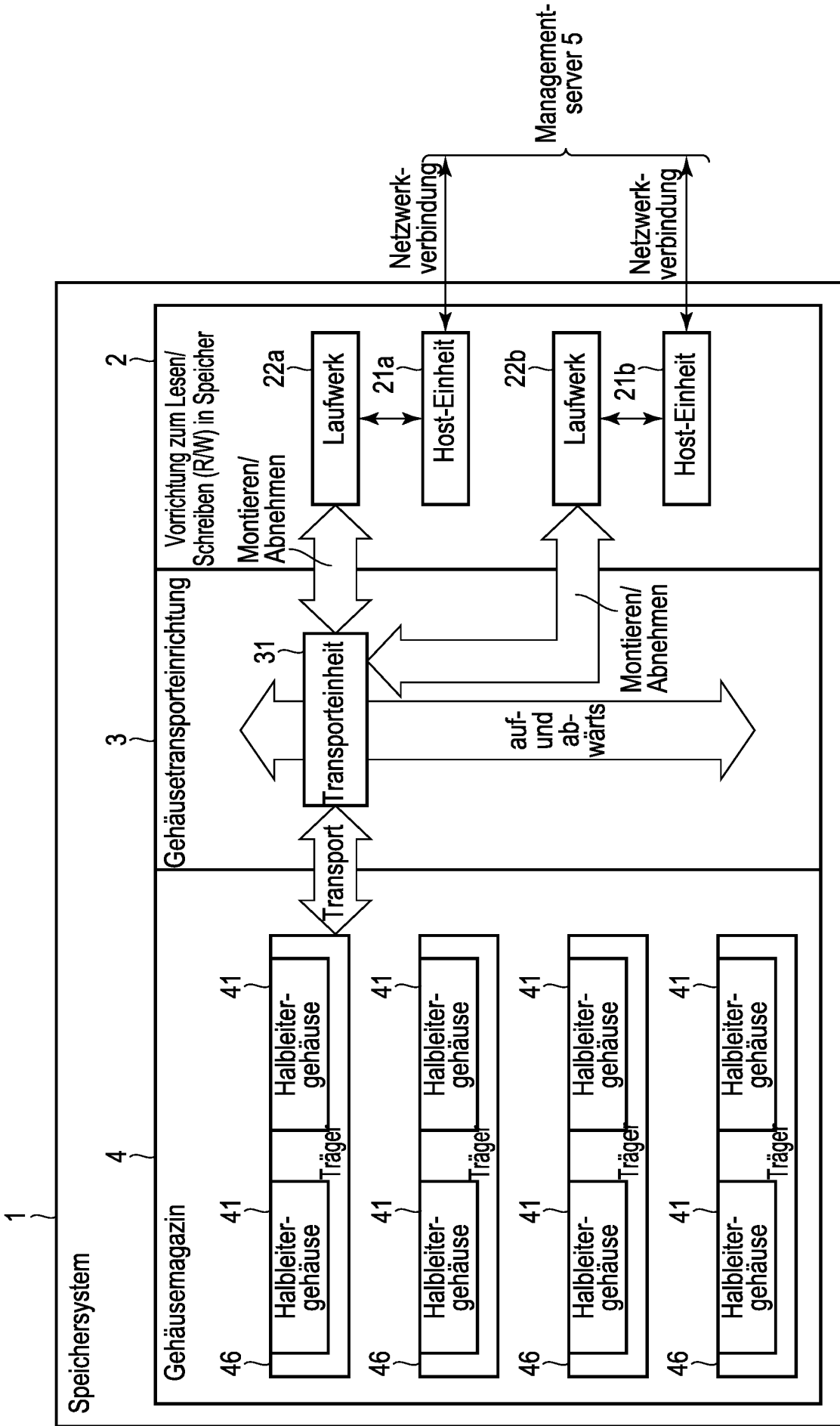


ABB. 19

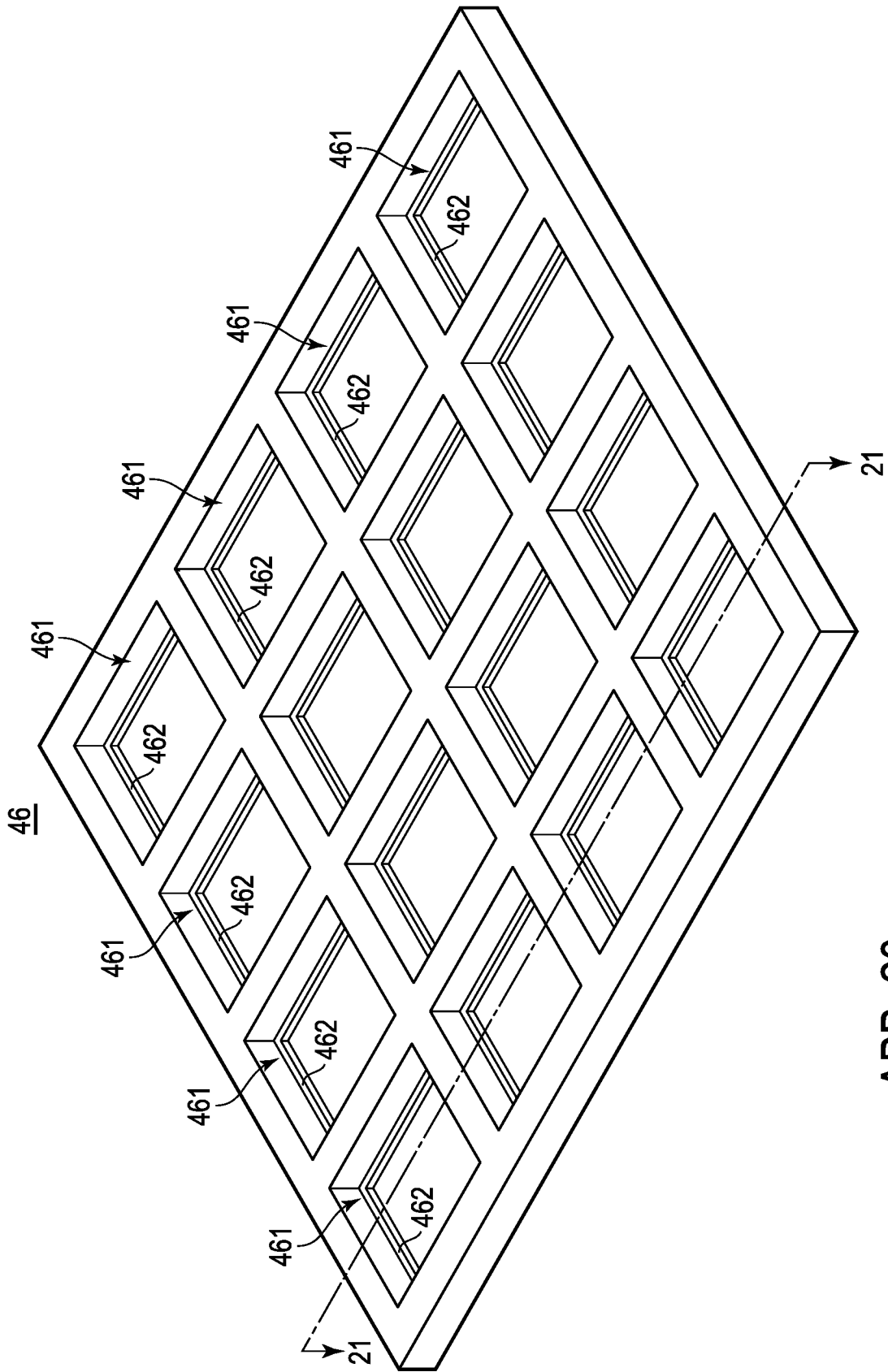


ABB. 20

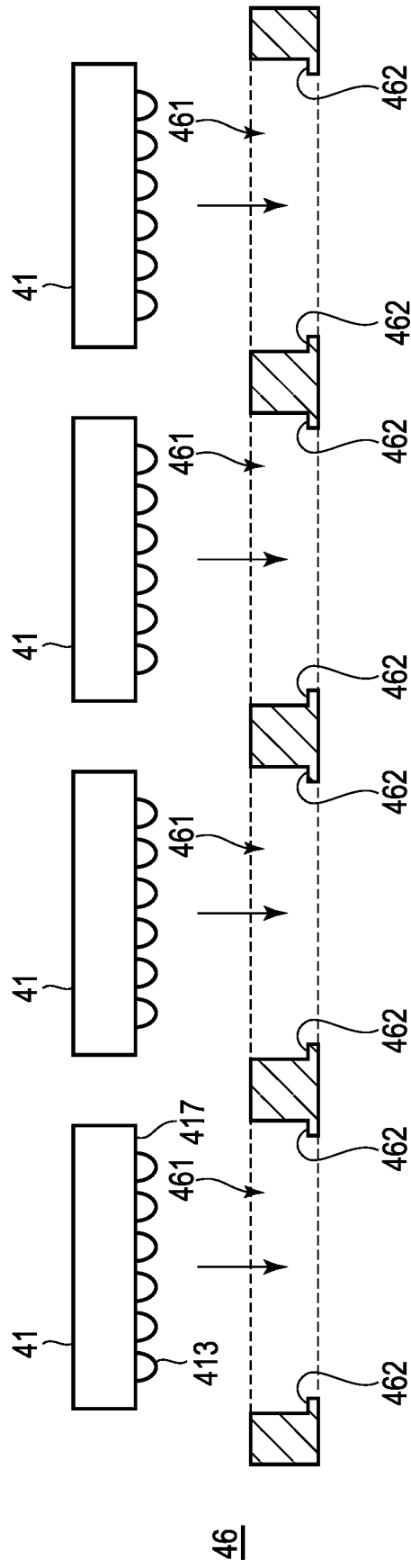


ABB. 21

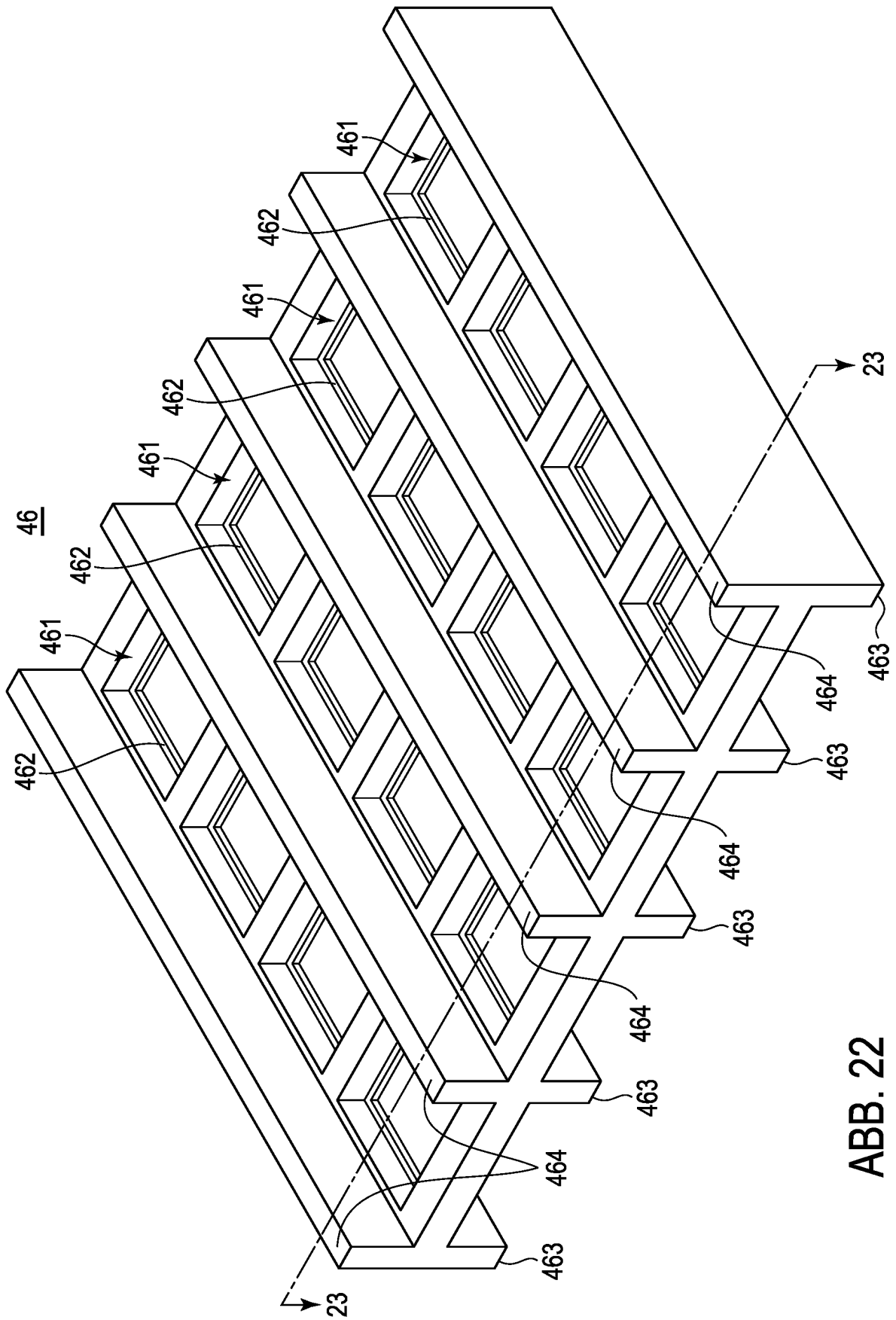


ABB. 22

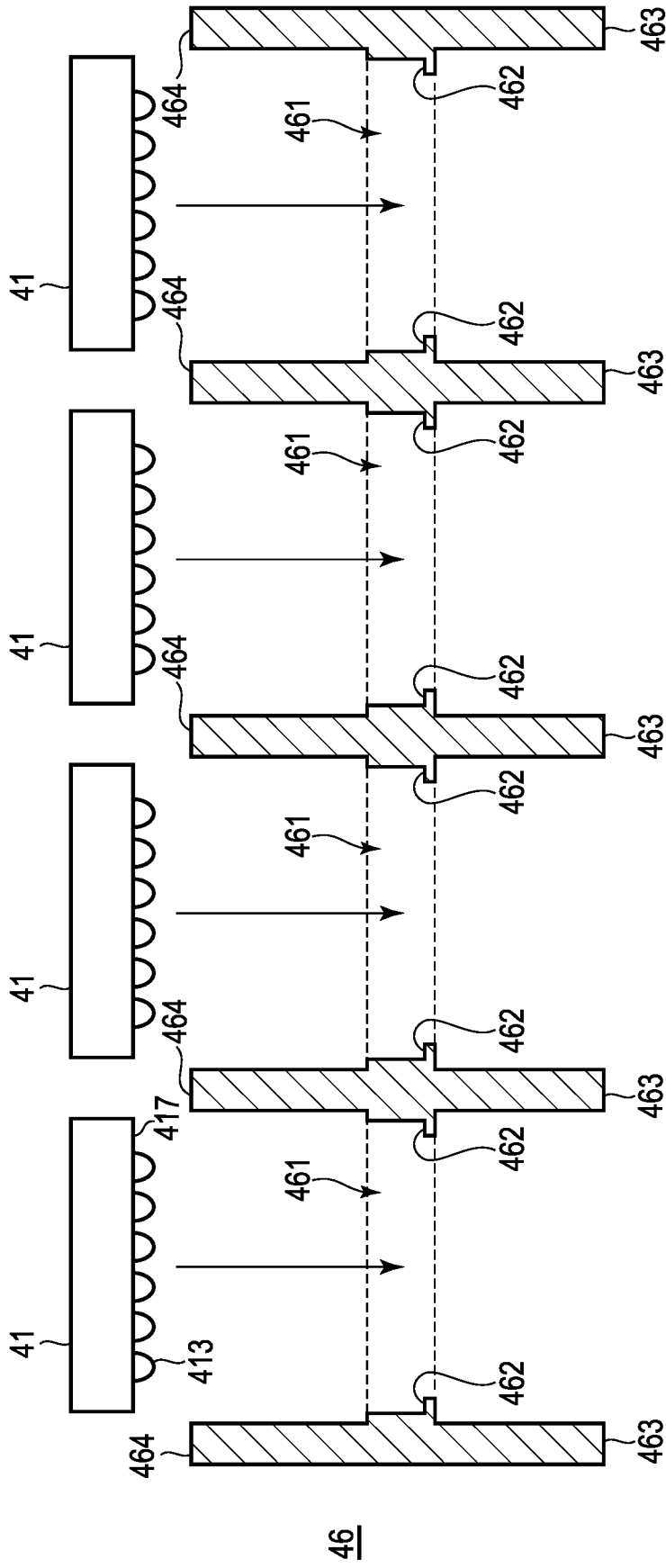


ABB. 23

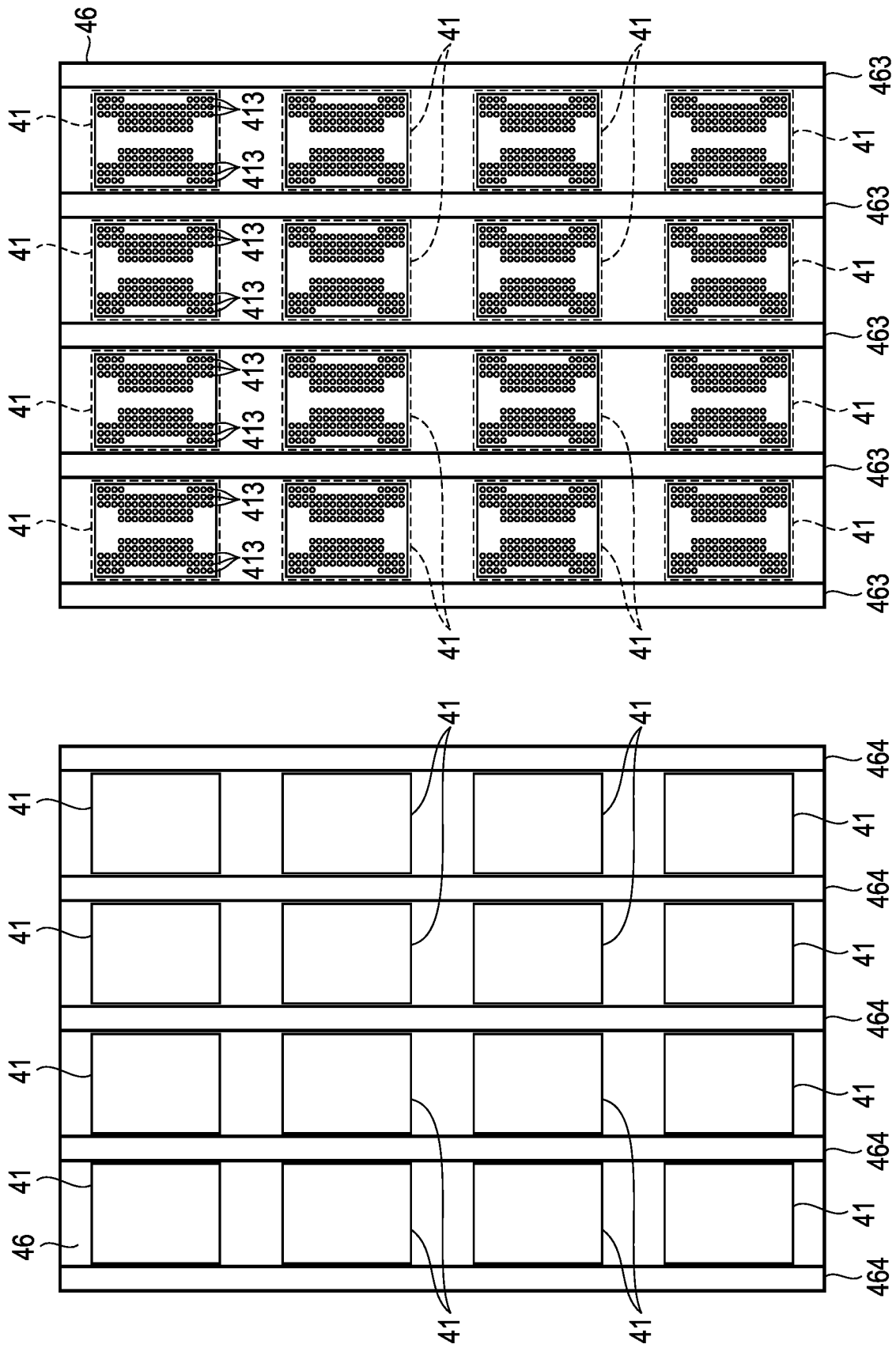


ABB. 24

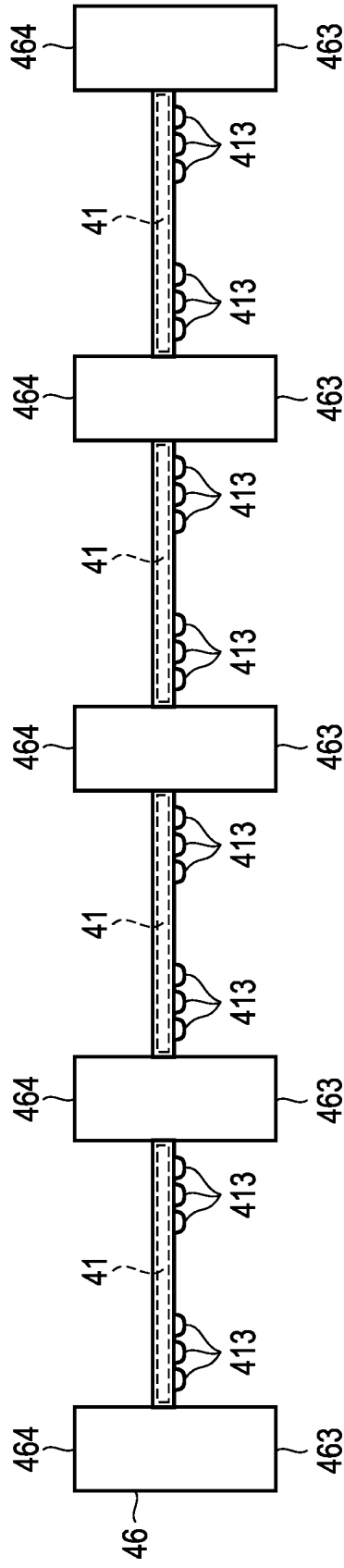


ABB. 25

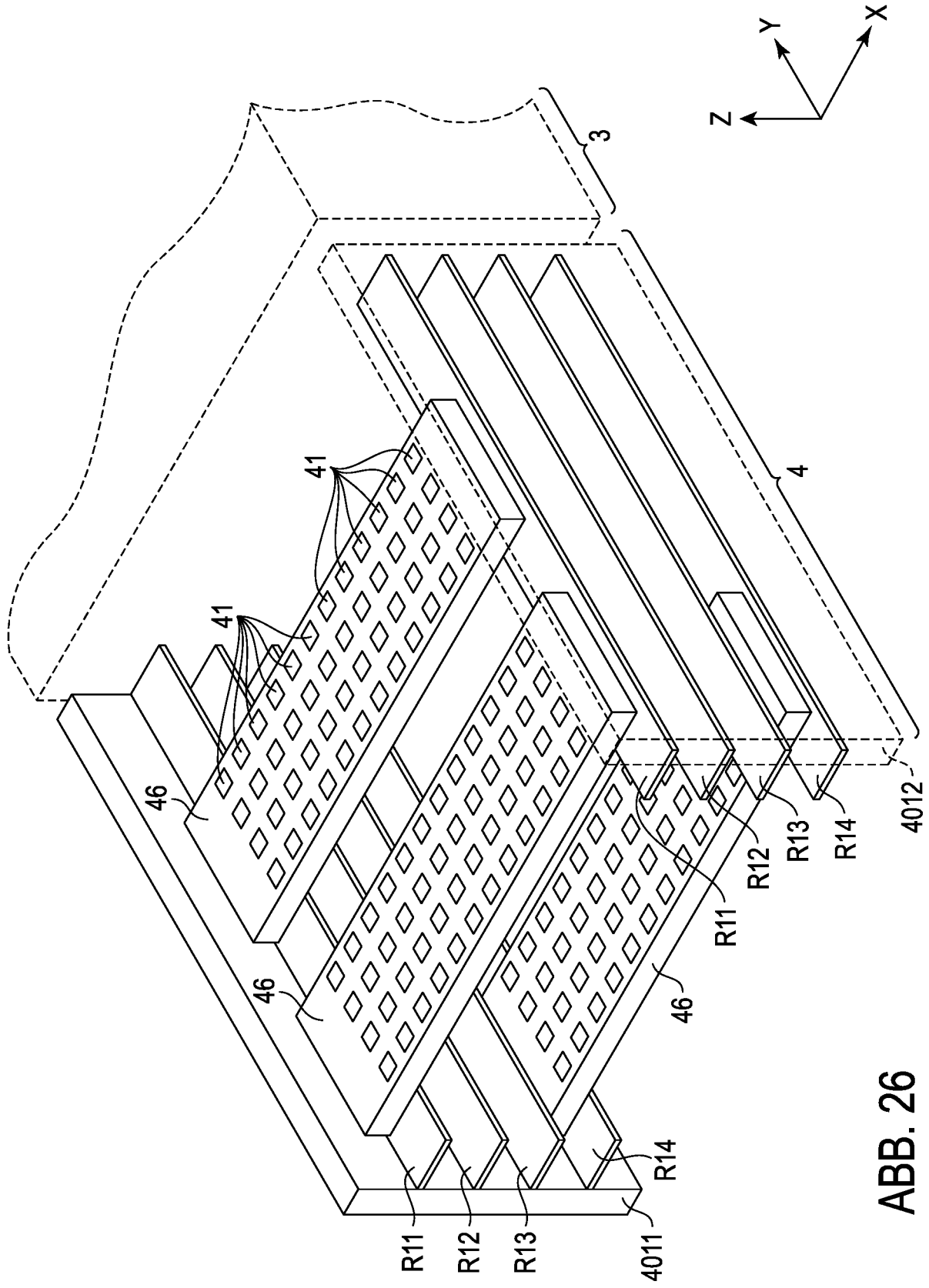


ABB. 26

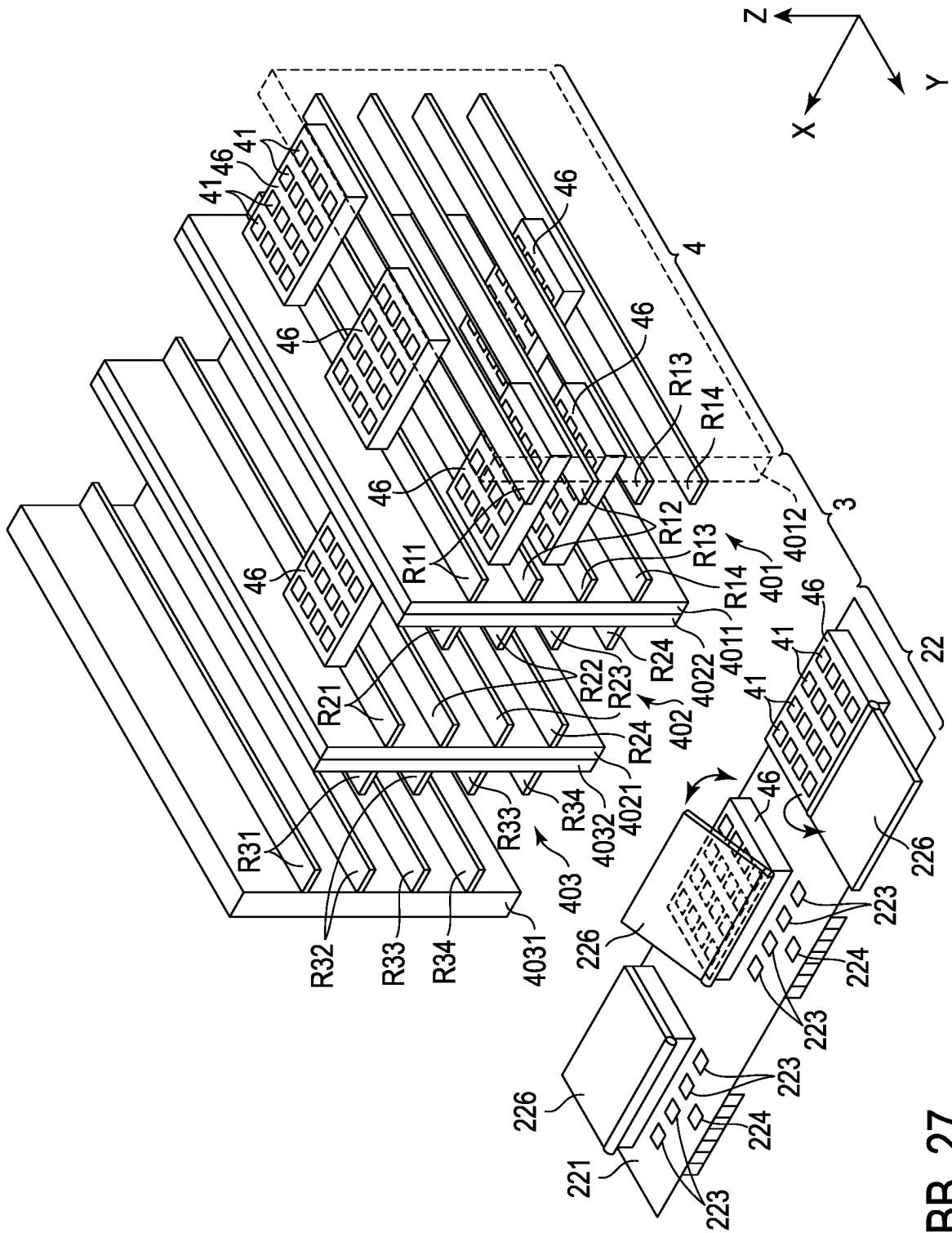


ABB. 27

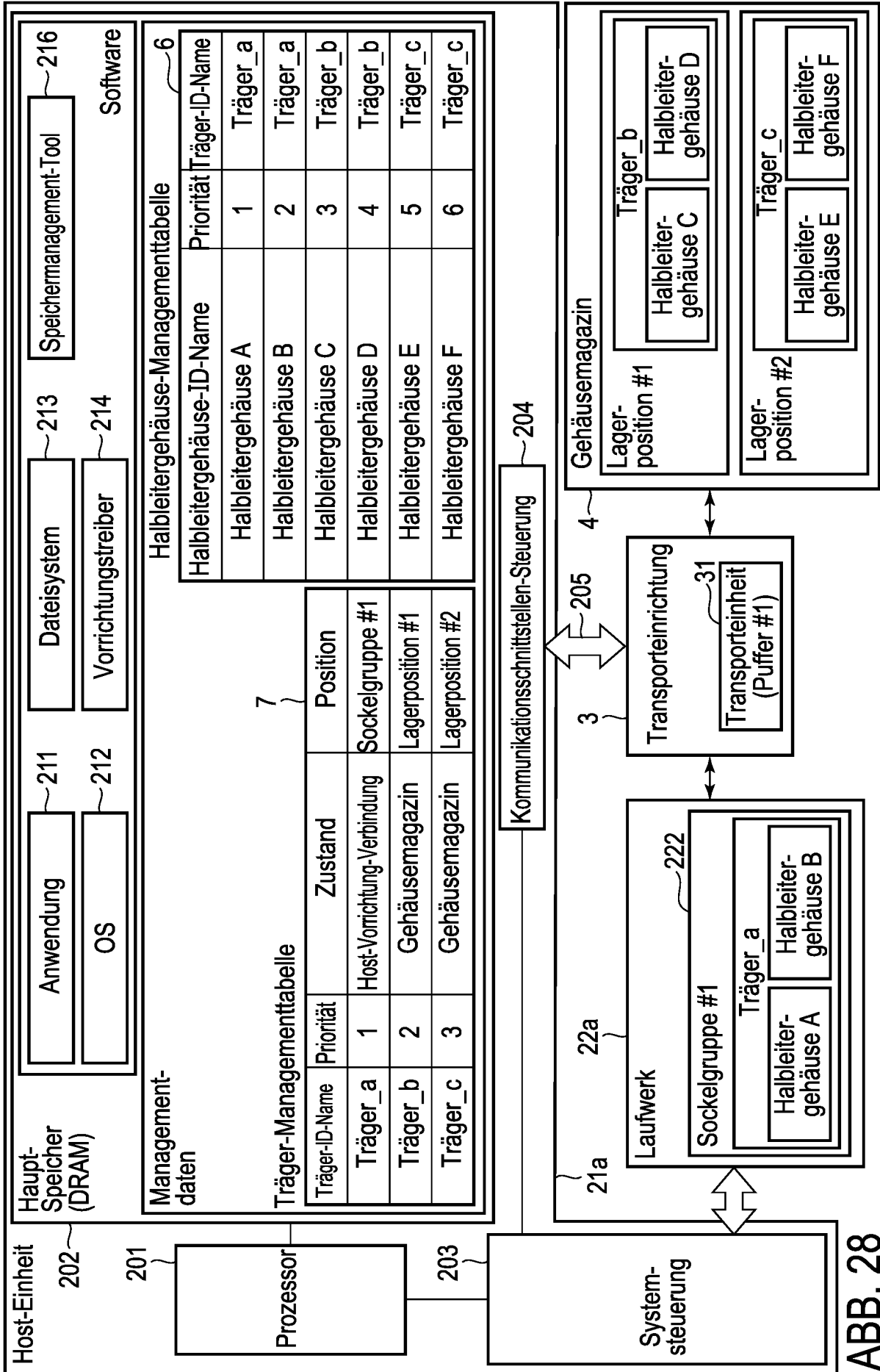


ABB. 28

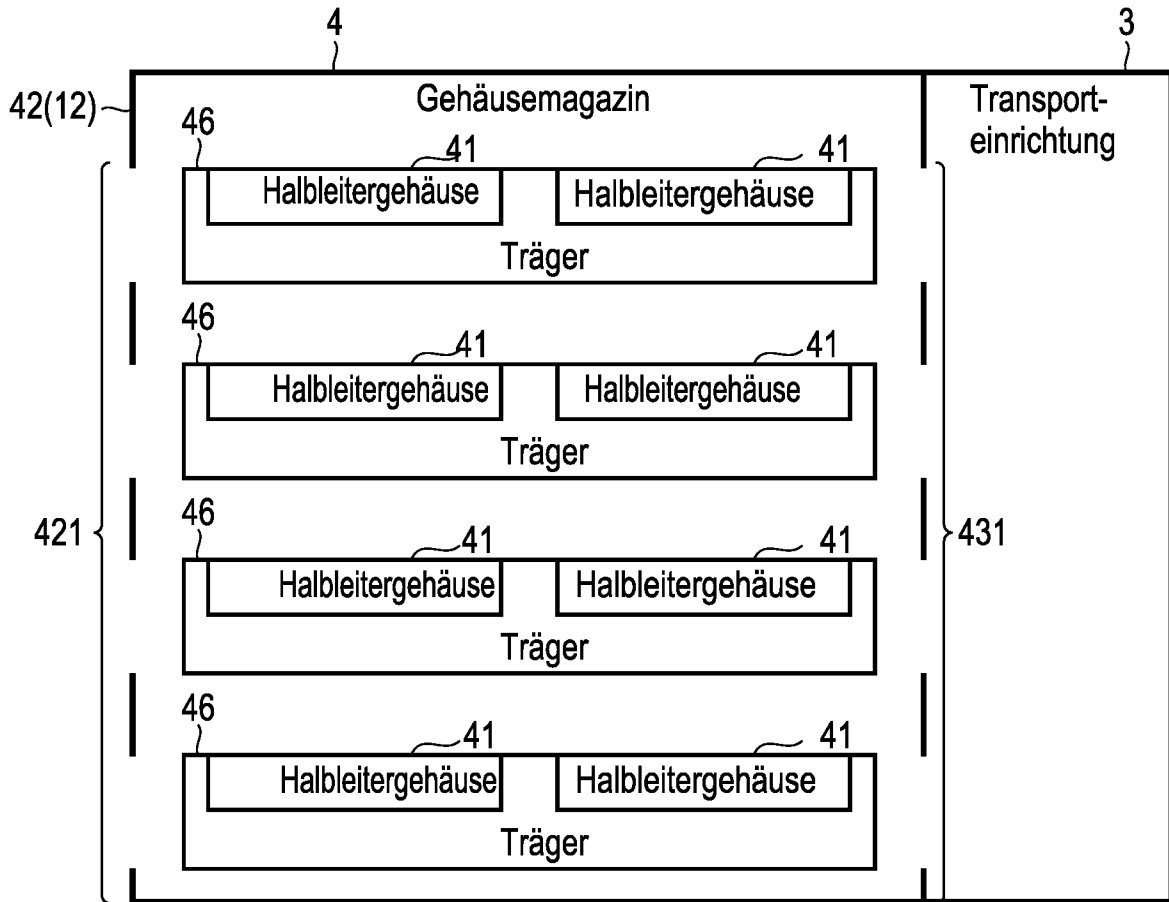


ABB. 29

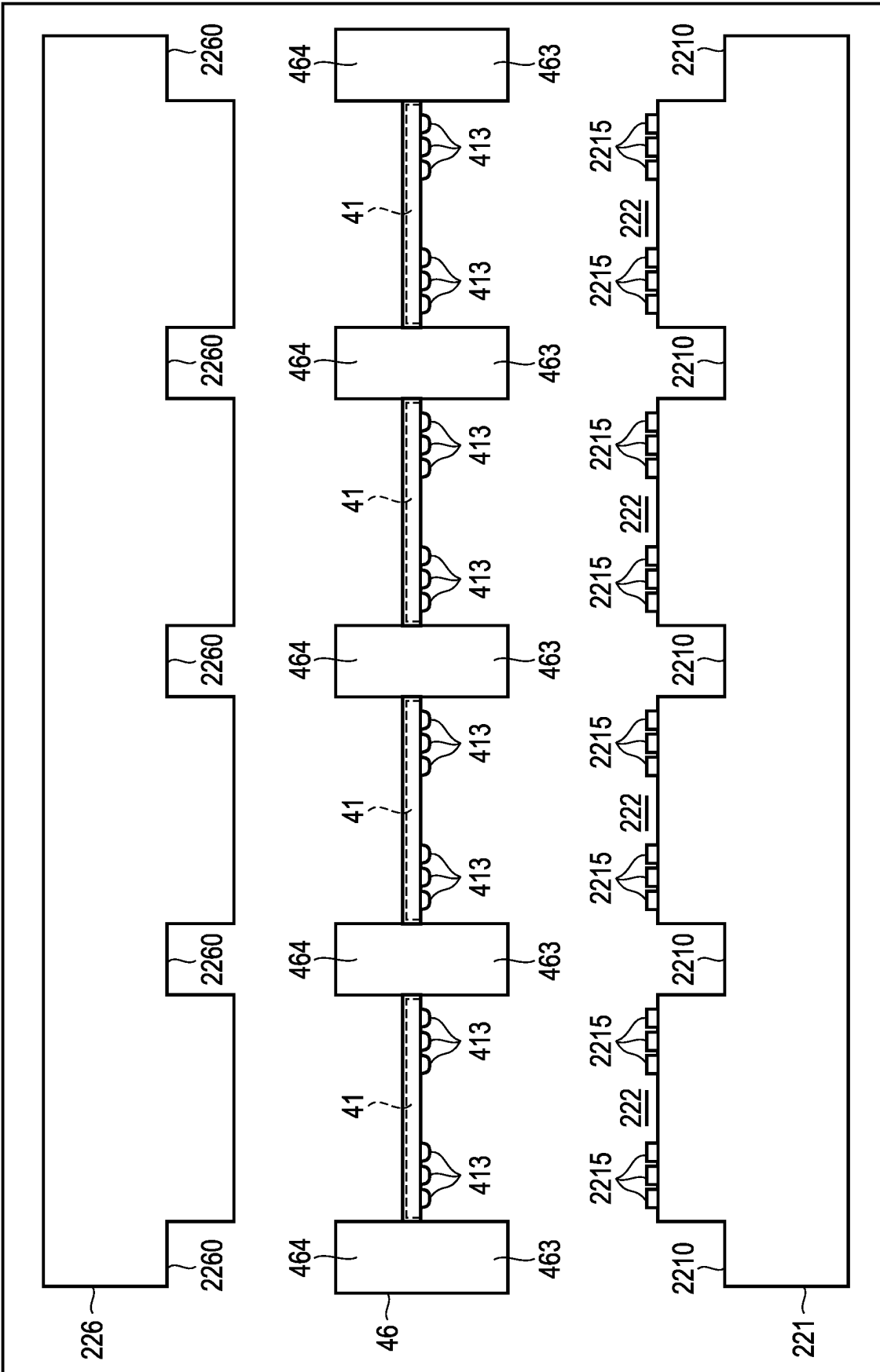


ABB. 31

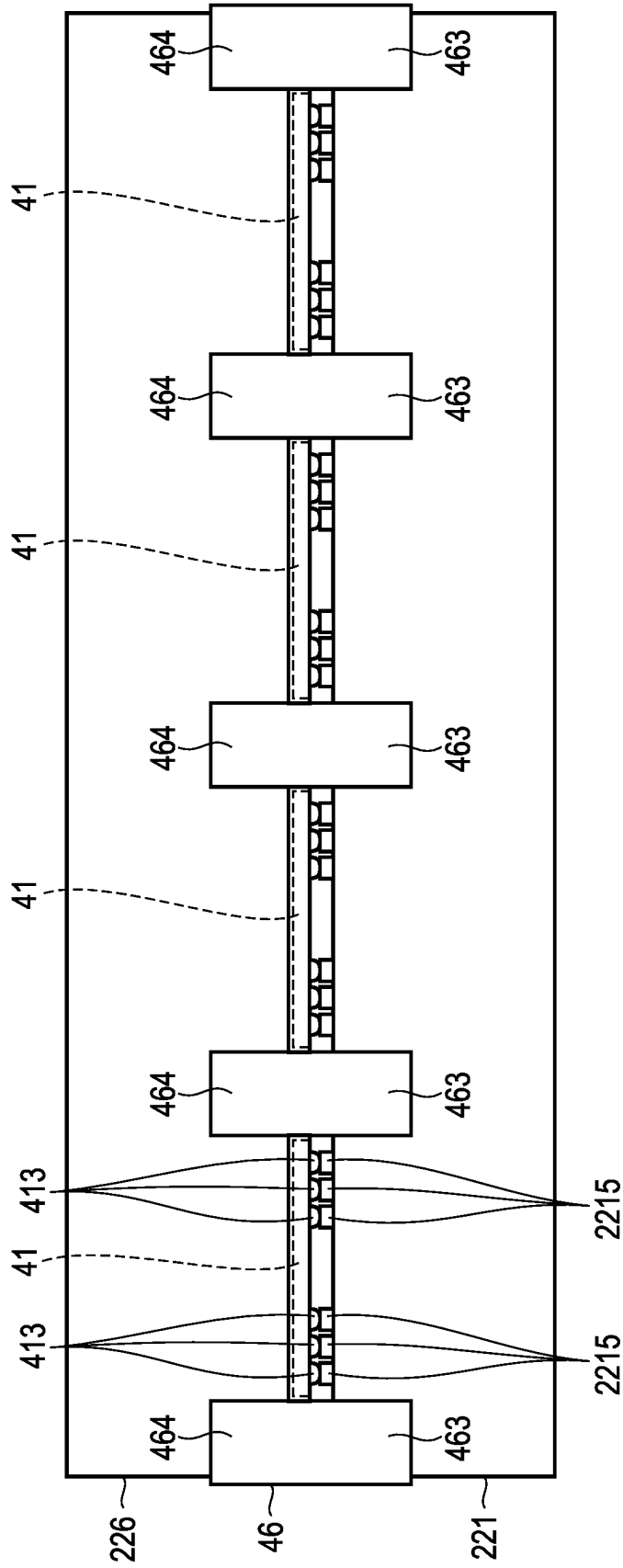


ABB. 32

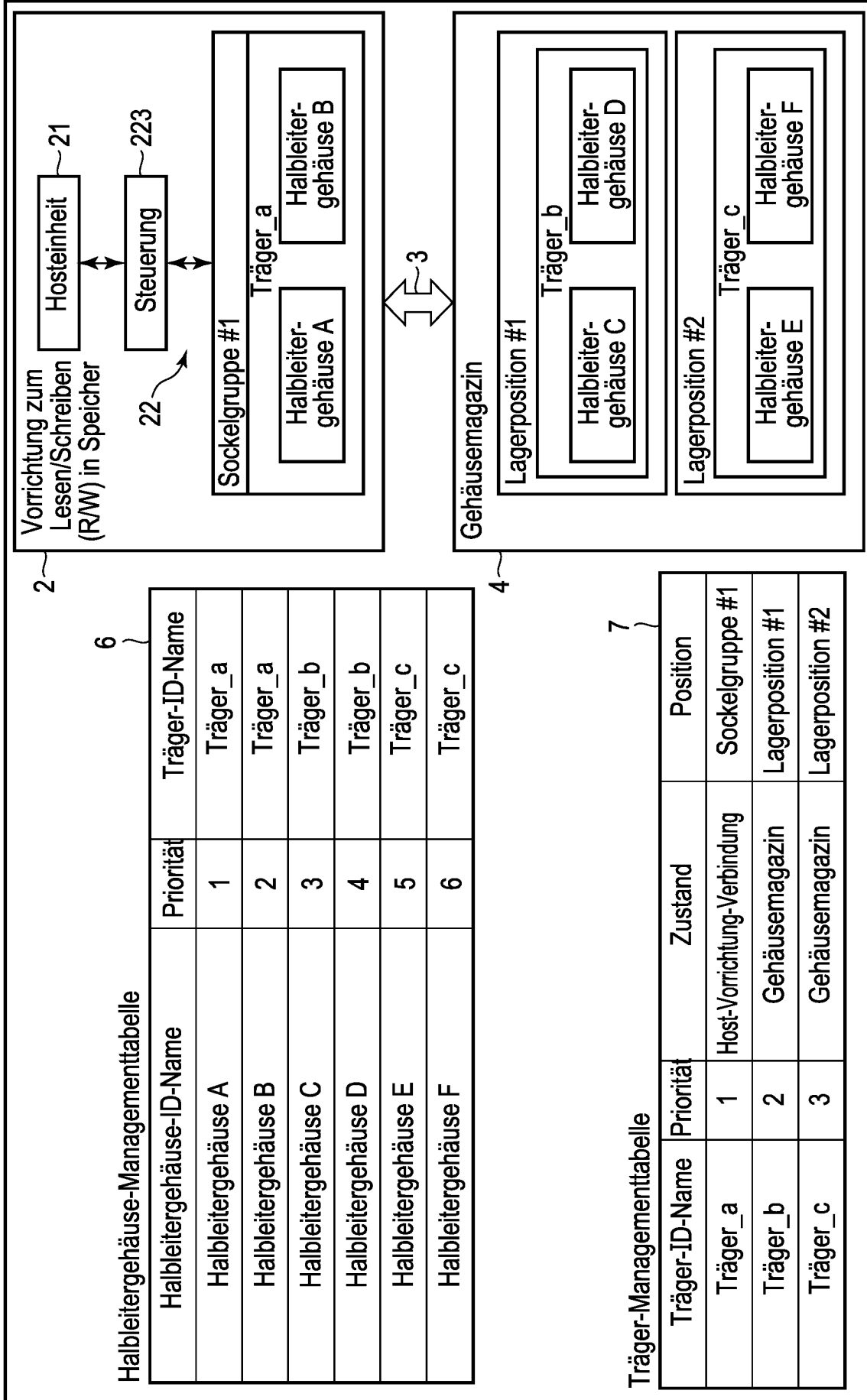


ABB. 33

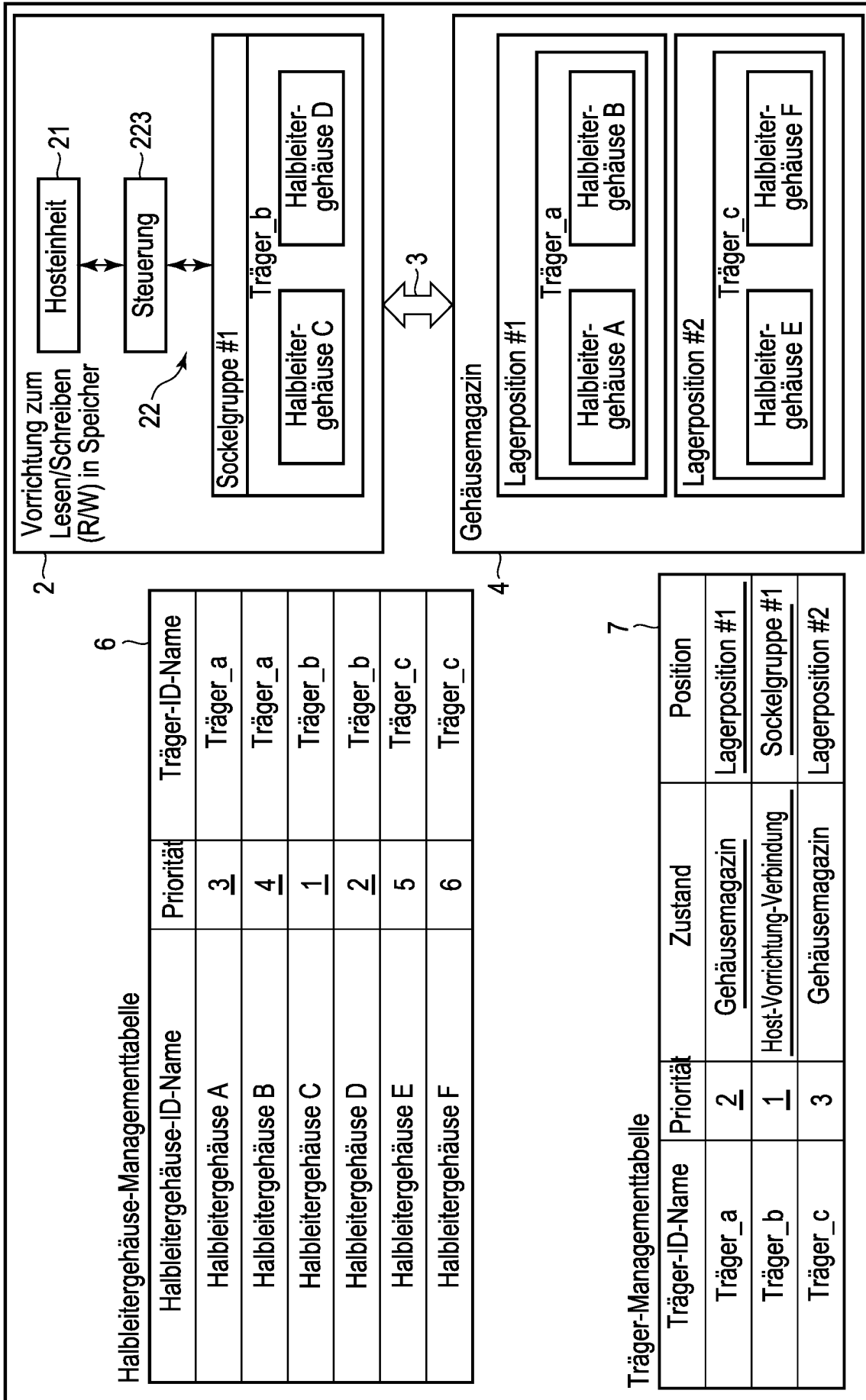


ABB. 34

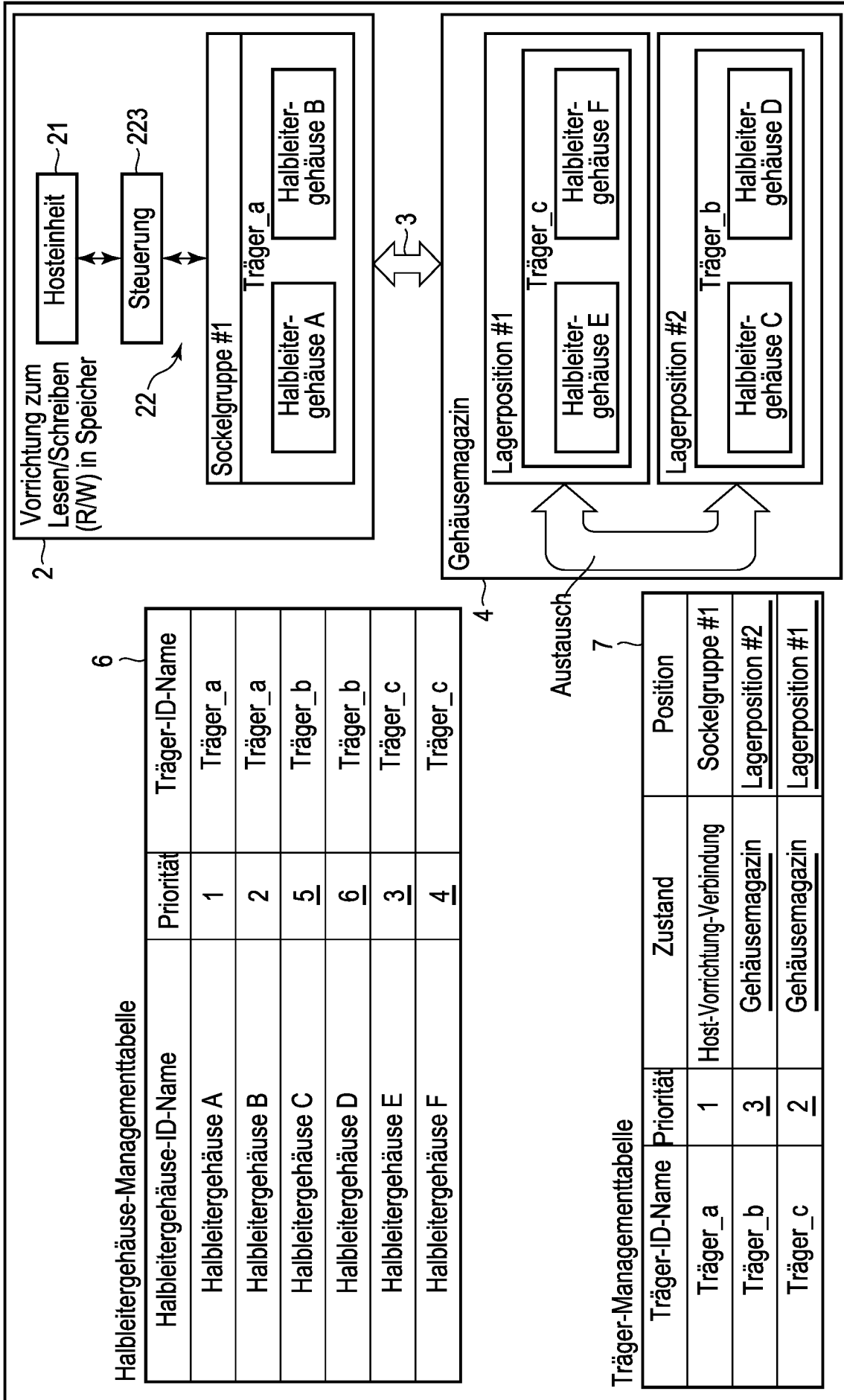


ABB. 35

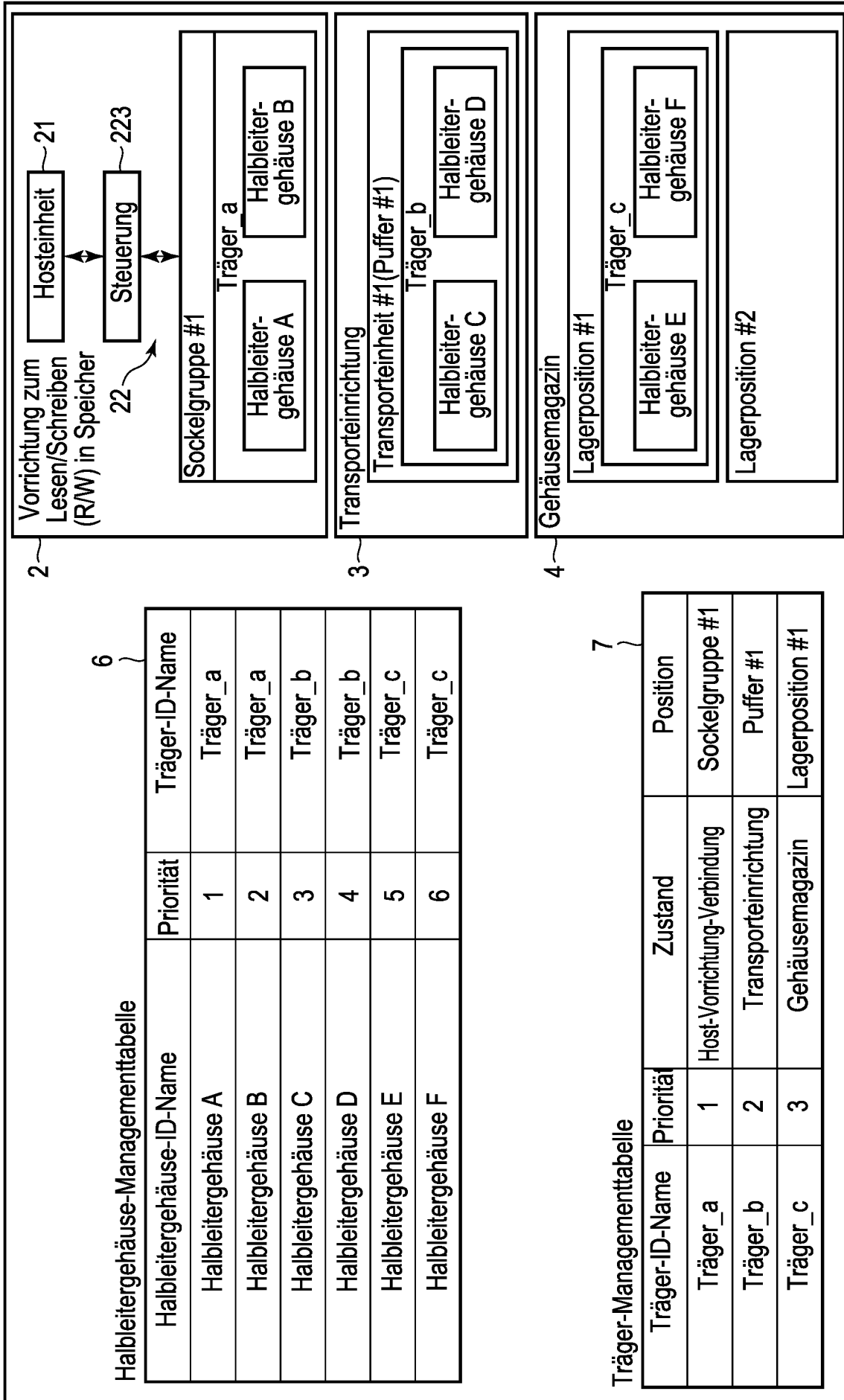


ABB. 36

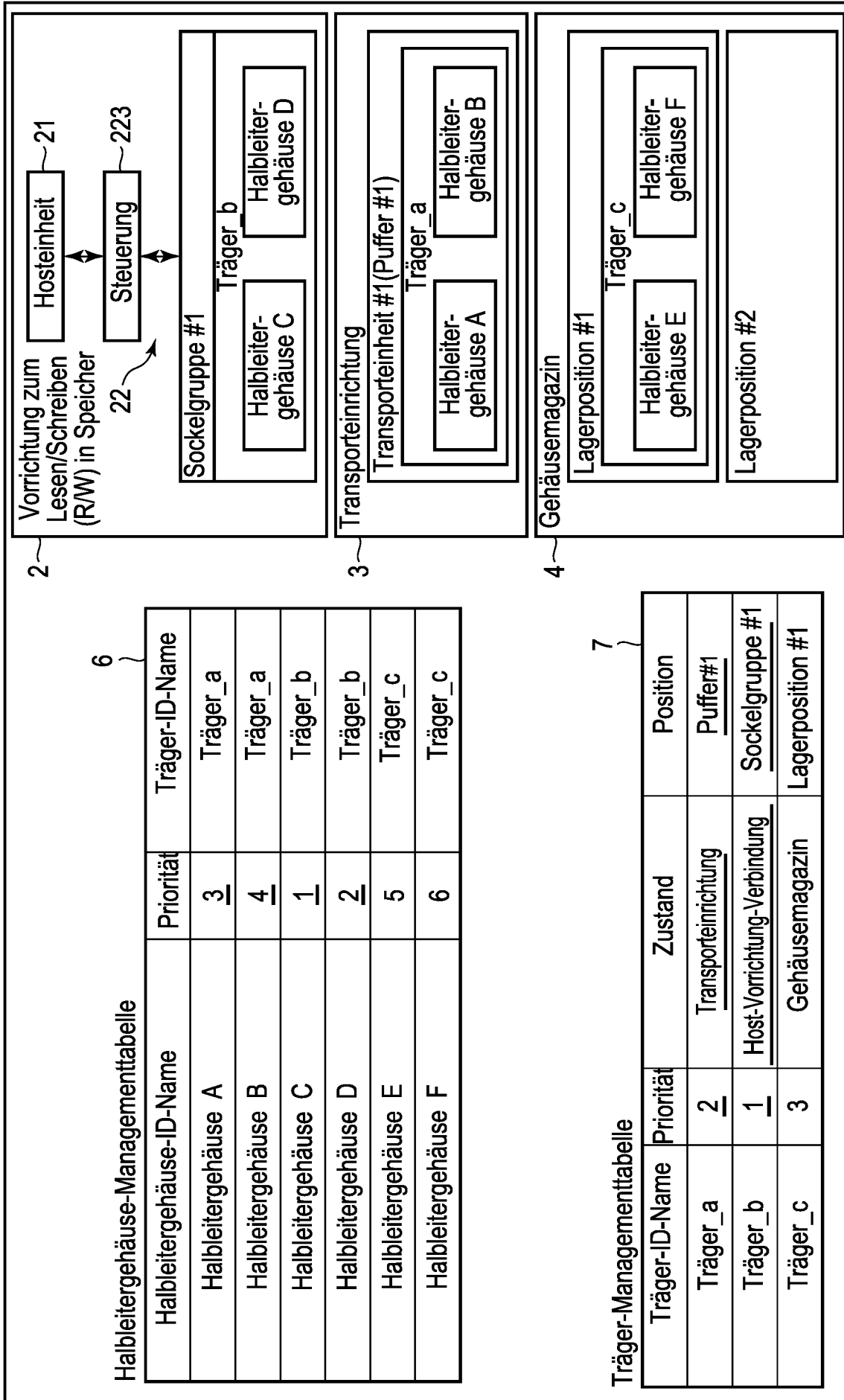


ABB. 37

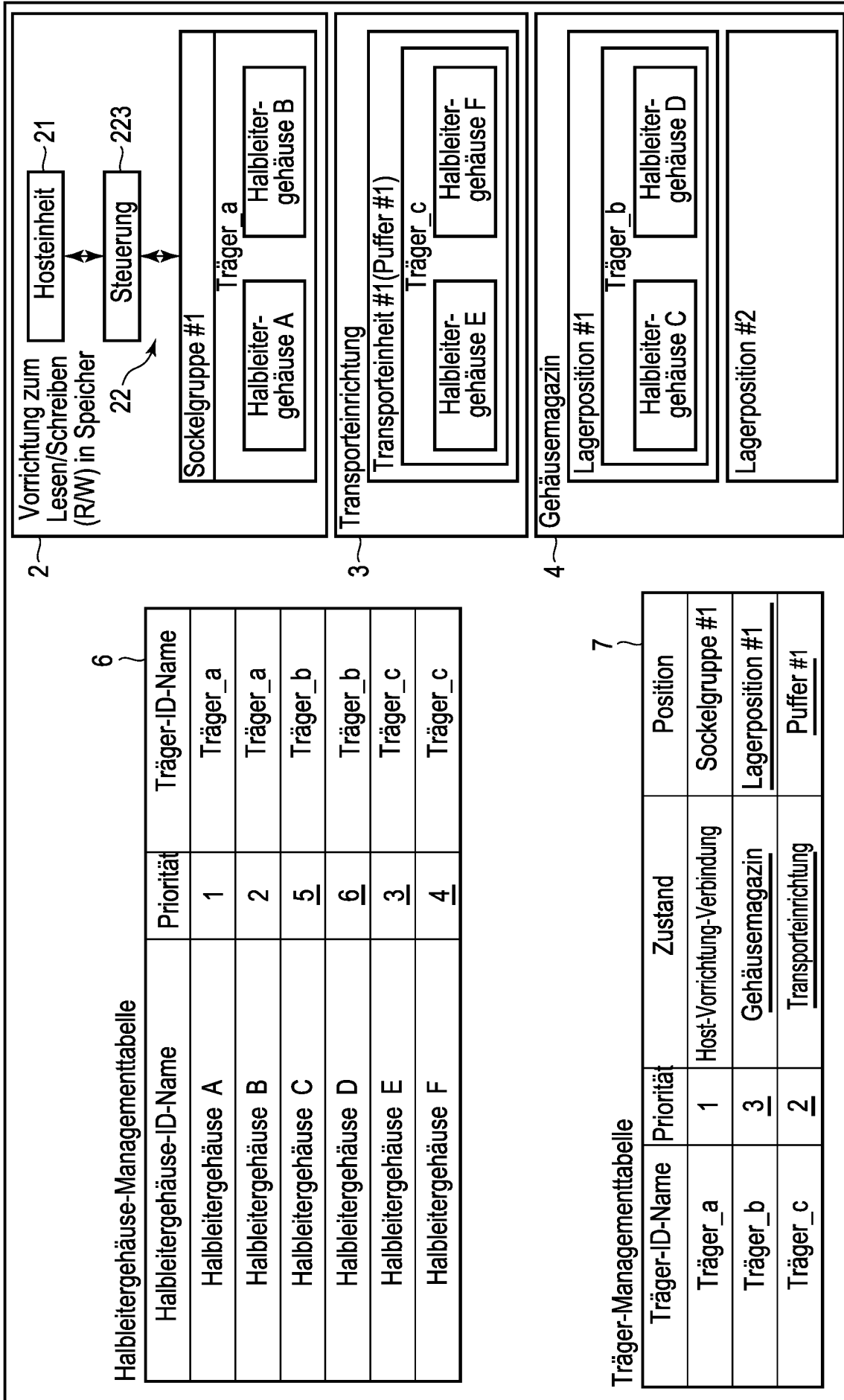


ABB. 38

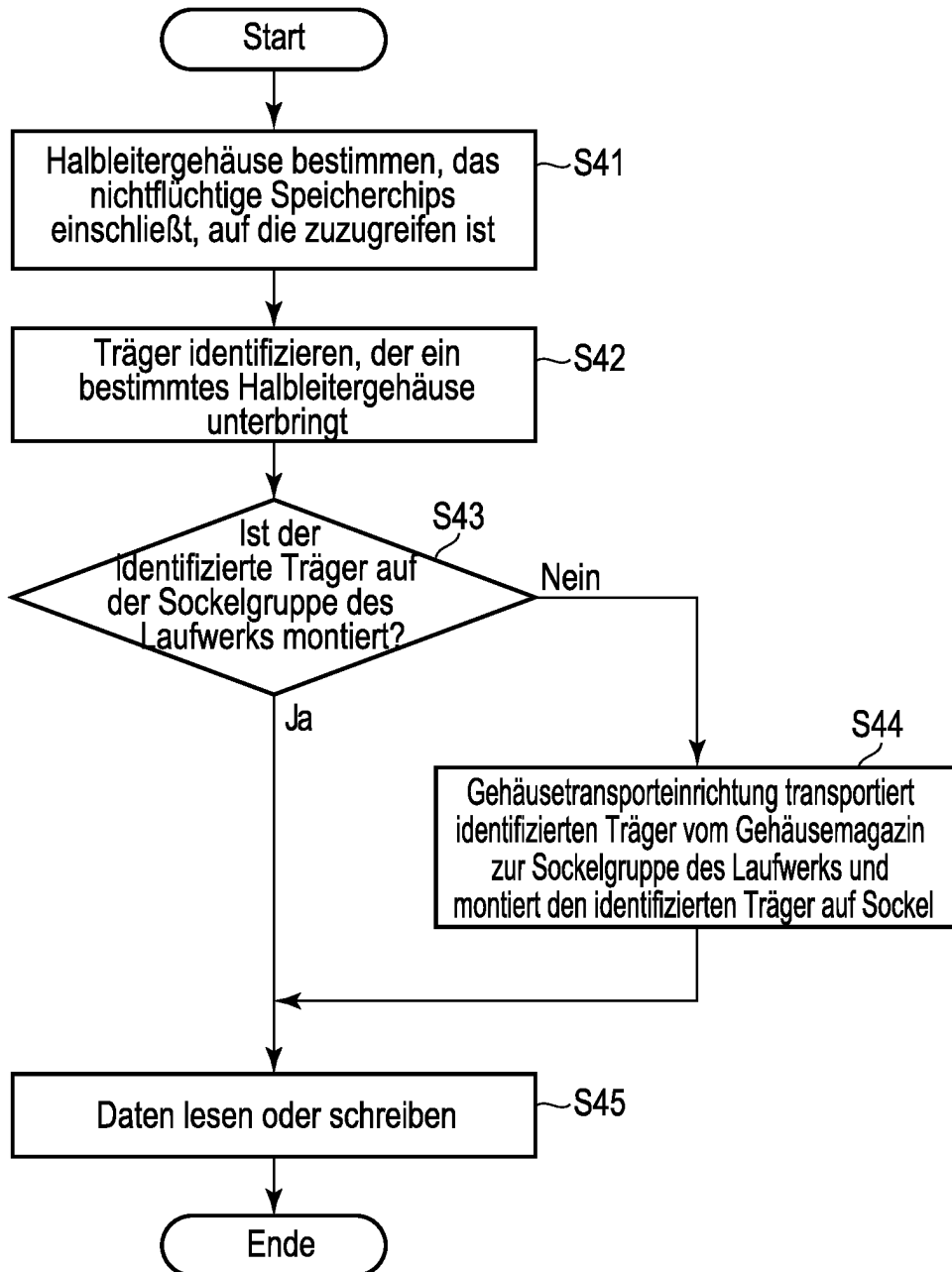


ABB. 39

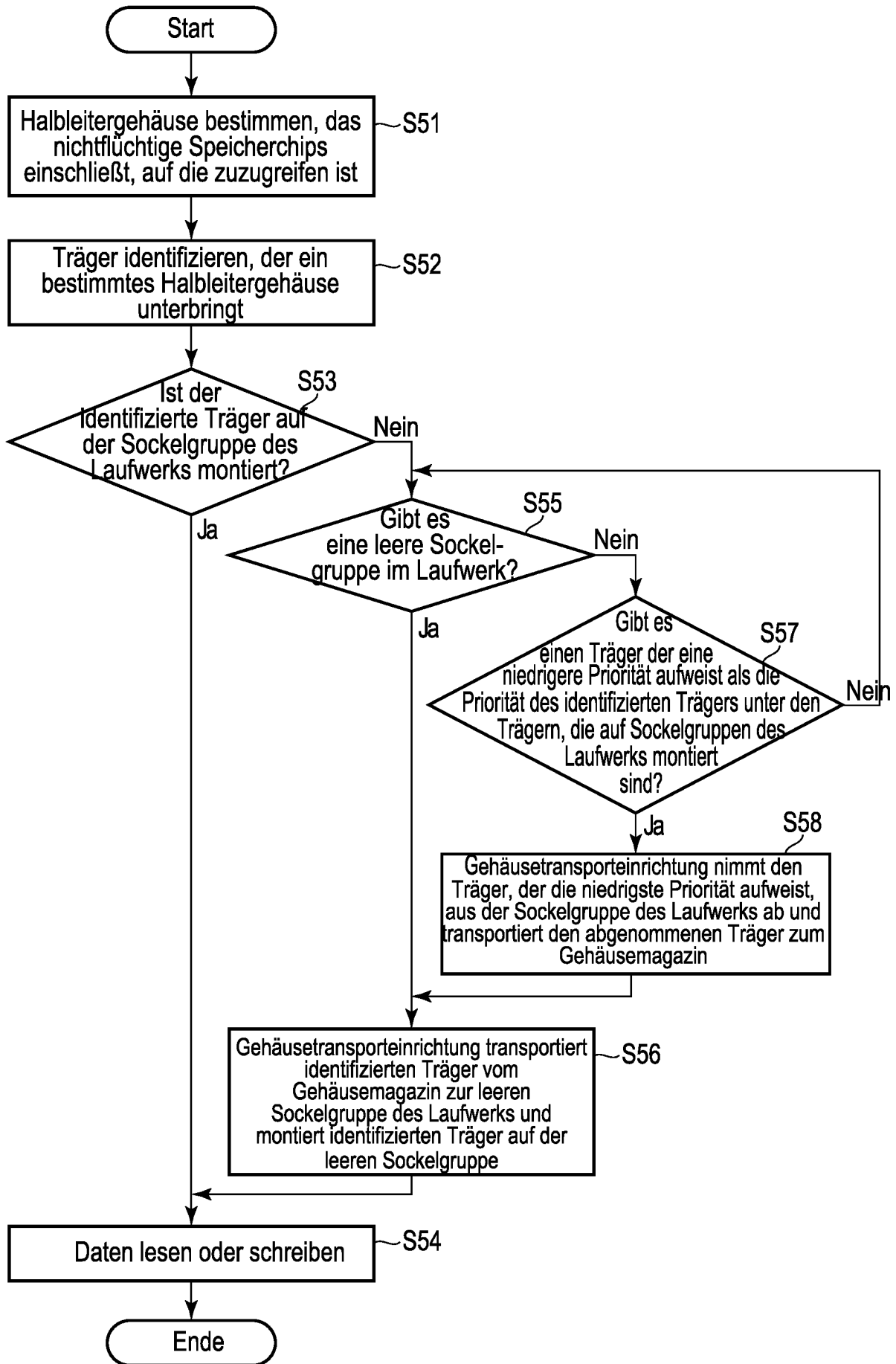


ABB. 40

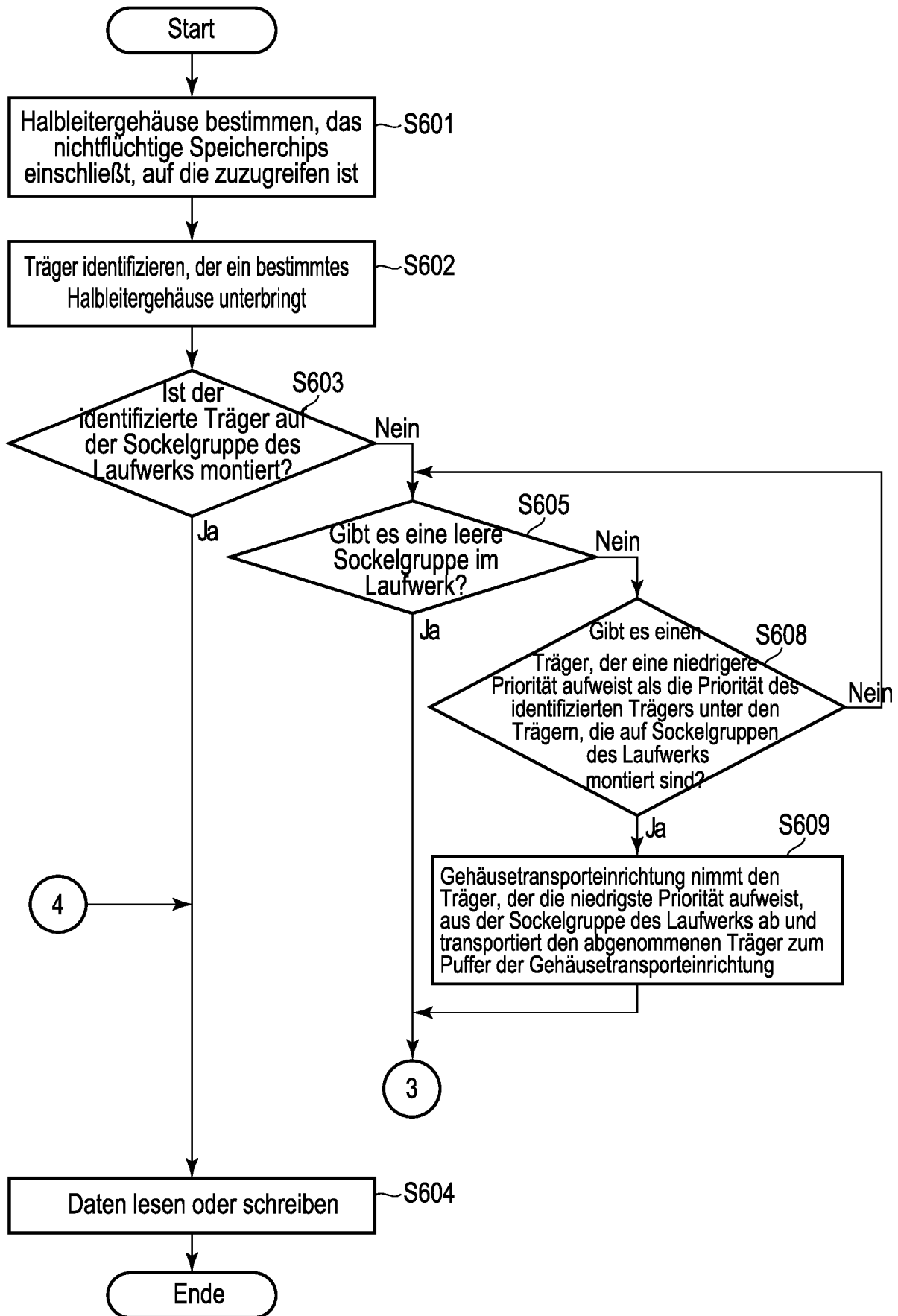


ABB. 41A

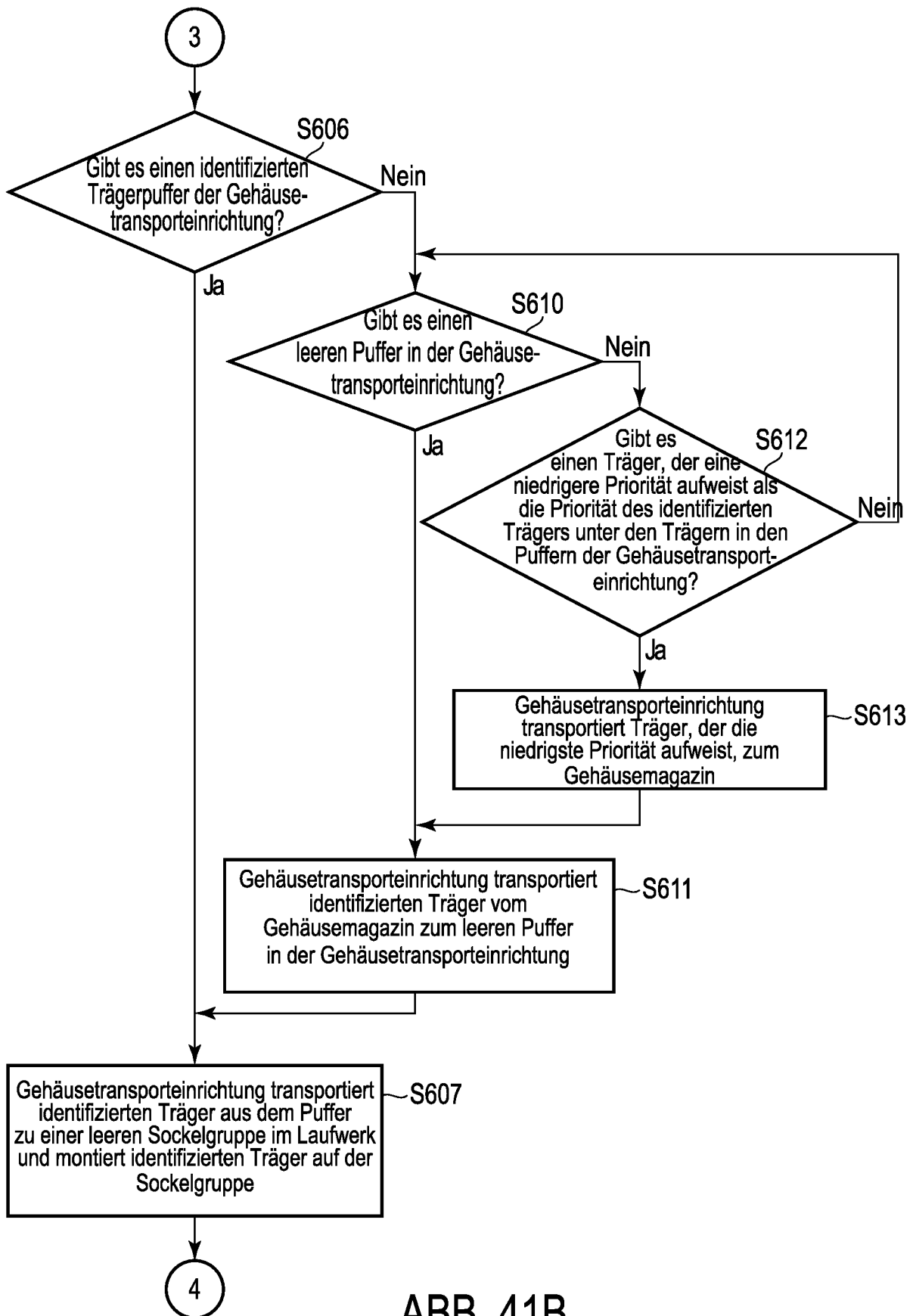


ABB. 41B