

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6734047号
(P6734047)

(45) 発行日 令和2年8月5日 (2020. 8. 5)

(24) 登録日 令和2年7月13日 (2020. 7. 13)

(51) Int. Cl.

H03H 7/38 (2006.01)

F I

H03H 7/38

B

請求項の数 11 外国語出願 (全 15 頁)

(21) 出願番号	特願2015-246295 (P2015-246295)	(73) 特許権者	514156563
(22) 出願日	平成27年12月17日 (2015. 12. 17)		アイメック・ヴェーゼットウェー
(65) 公開番号	特開2016-119671 (P2016-119671A)		I MEC V ZW
(43) 公開日	平成28年6月30日 (2016. 6. 30)		ベルギー、ペー 3001ルーヴァン、カ
審査請求日	平成30年2月16日 (2018. 2. 16)		ペルドリーフ75番
(31) 優先権主張番号	14199406.1	(74) 代理人	100101454
(32) 優先日	平成26年12月19日 (2014. 12. 19)		弁理士 山田 卓二
(33) 優先権主張国・地域又は機関	欧州特許庁 (EP)	(74) 代理人	100081422
			弁理士 田中 光雄
		(72) 発明者	ベンヤミン・ポリス・ヘルシュベルフ
			ベルギー3001ルーヴァン、カペルドリ
			ーフ75番 アイメック・ヴェーゼットウ
			ェー内

最終頁に続く

(54) 【発明の名称】 集積化された調整可能なインピーダンス回路網

(57) 【特許請求の範囲】

【請求項 1】

R F 信号ラインにインピーダンス整合のための R F 周波数範囲で動作するように構成される調整可能なインピーダンス回路網 (20, 30, 40, 50) であって、

上記調整可能なインピーダンス回路網 (20, 30, 40, 50) は、

同一の公称インピーダンス値を有する複数のデジタル制御単位セル (23, 33) を備える少なくとも1つの可変インピーダンスバンク (24, 34) を備え、上記各単位セルは少なくとも第1の端部からルーティング配線 (21, 31) に並列構成で接続され、スイッチのオン時に離散値によって可変インピーダンスバンク (24, 34) のインピーダンスを調整するように設けられ、

上記調整可能なインピーダンス回路網 (20, 30, 40, 50) は、

所望のインピーダンスに対応する複数の所定デジタル制御信号を発生するように構成された手段と、

上記所望のインピーダンスに基づいて上記単位セル (23, 33) の対応する組み合わせのスイッチをオンするために上記可変インピーダンスバンク (24, 34) に供給される対応するデジタル制御信号を選択するように設けられた選択手段 (40) と、

上記可変インピーダンスバンク (24, 34) の単位セル (23, 33) の各対間において設けられたルーティング配線部 (22, 32) とを備え、

上記ルーティング配線部 (22, 32) は、上記可変インピーダンスバンク (24, 34) によって生成された実際のインピーダンスに寄与するルーティングインピーダンスを

有する、調整可能なインピーダンス回路網（20，30，40，50）において、

上記各所定デジタル制御信号は、スイッチがオンされた単位セルの各対の間に設けられたルーティング配線部（22，32）によって寄与されるルーティングインピーダンスが、可変インピーダンスバンク（24，34）によって生成された実際のインピーダンスを微調整するために用いるように、単位セル（23，33）の組み合わせに対してスイッチをオンするために設けられる調整可能なインピーダンス回路網（20，30，40，50）。

【請求項2】

各所定制御信号は重み付け符号化方式を有する請求項1記載の調整可能なインピーダンス回路網（20，30，40，50）。

10

【請求項3】

上記重み付け符号化方式はサーモメータコードである請求項2記載の調整可能なインピーダンス回路網（20，30，40，50）。

【請求項4】

各所定制御信号は、上記可変インピーダンスバンク（24，34）の分解能を増加させるために、上記ルーティング配線部（22，32）のインピーダンスを利用するために設けられる請求項1～3のうちのいずれか1つに記載の調整可能なインピーダンス回路網（20，30，40，50）。

【請求項5】

上記複数の制御信号は、好ましくはサーモメータコードである重み付け符号化方式の形式である請求項1～4のうちのいずれか1つに記載の調整可能なインピーダンス回路網（20，30，40，50）。

20

【請求項6】

上記インピーダンス回路網は、生成された実際のインピーダンスに基づいて上記複数の制御信号を繰り返し導出するための手段を備える請求項1～5のうちのいずれか1つに記載の調整可能なインピーダンス回路網（20，30，40，50）。

【請求項7】

上記複数の単位セル（23，33）は、少なくとも1つのデジタル制御キャパシタを備える請求項1～6のうちのいずれか1つに記載の調整可能なインピーダンス回路網（20，30，40，50）。

30

【請求項8】

上記可変インピーダンスバンク（24，34）の各単位セル（23，33）は、同一の公称インピーダンス値を有する請求項1～7のうちのいずれか1つに記載の調整可能なインピーダンス回路網（20，30，40，50）。

【請求項9】

上記調整可能なインピーダンス回路網は単一ポートの調整可能なインピーダンス回路網である請求項1～8のうちのいずれか1つに記載の調整可能なインピーダンス回路網（20，30，40，50）。

【請求項10】

RF周波数範囲で動作するために構成されたインピーダンス回路網（20，30，40，50）のインピーダンスを調整することにより、RF信号ラインにおけるインピーダンス整合を行うための方法であって、

40

上記方法は、

同一の公称インピーダンス値を有する複数のデジタル制御単位セル（23，33）を備える少なくとも1つの可変インピーダンスバンク（24，34）を提供するステップを含み、上記各デジタル制御単位セルは

少なくとも第1の端部からルーティング配線（21，31）に並列構成で接続され、スイッチのオン時に離散値によって可変インピーダンスバンク（24，34）のインピーダンスを調整するように設けられ、

上記方法は、

50

上記可変インピーダンスバンク（２４，３４）によって生成された実際のインピーダンスに寄与するルーティングインピーダンスを有するルーティング配線部（２２，３２）を、バンク（２４，３４）の単位セル（２３，３３）の各対の間に設けるステップと、

それぞれ所望のインピーダンスに対応する複数の所定デジタル制御信号を発生するステップと、

選択手段（４０）によって、上記インピーダンス回路網のインピーダンスを調整可能なように上記複数の単位セル（２３，３３）の対応する組み合わせについてスイッチをオンするように、上記所望のインピーダンスに基づいて、上記バンク（２４，３４）に供給されるべき対応するデジタル制御信号を選択するステップとを備える方法において、

上記各所定制御信号は、スイッチがオンされた単位セルの各対の間に設けられた複数のルーティング配線部（２１，３１）によって寄与されたルーティングインピーダンスが、上記可変インピーダンスバンク（２４，３４）によって生成された実際のインピーダンスを微調整するために用いるように、単位セル（２３，３３）の組み合わせに対してスイッチをオンするために設けられる方法。

【請求項１１】

上記実際のインピーダンスに基づいて上記複数の制御信号を繰り返し導出するステップをさらに備える請求項１０記載の方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本開示は、調整可能なインピーダンス回路網に関し、回路網のインピーダンスを調整するための方法に関する。

【背景技術】

【０００２】

電子機器の設計において、電気的負荷の入力インピーダンスと、当該電気的負荷が最終的に信号源に接続される信号源の固定出力インピーダンスとの間のインピーダンス整合は、上記電子機器の正確な機能性を保証するために極めて重要である。電源と負荷との間での電力の効率的な伝送が、負荷から電源に戻る電力反射によって妨害されることが、当該技術分野で知られている。言い換えると、もし電源と負荷との間のインピーダンスが正確に一致しない場合、電力の一部のみは負荷に最終的に伝送される一方、残りの電力は電源に戻って反射される。このことは、高周波電子機器の設計における重要な問題であり、ここで、当該システムの全体の性能に対して負の影響を与えるかもしれない余分な電力損失及び信号歪みを最小限にするように、高周波電力は効率良く負荷に伝送されることが望まれる。

【発明の概要】

【発明が解決しようとする課題】

【０００３】

負荷が十分な電力を受け取ることを保証する１つの方法は、電源から負荷に伝送される電力を増大させることで、強制手段により負荷が十分な電力を受け取るようにする。しかし、この方法は、より大きな反射電力を供給し、電源に対する損傷を悪化させる。

【０００４】

別の解決法は、電源と負荷において、電源のインピーダンスを負荷のインピーダンスに整合されるように設計されるインピーダンス整合回路網を提供することである。この方法では、電源と負荷との間の電力の効率的な伝送を行うことができる一方、電力反射を最小限に抑えることができる。多くのアプリケーションでは、電源又は負荷のインピーダンスが経時的に変化してもよく、これによって、電源と負荷の間の電力の効率的な伝送を確保するように、調整可能であるインピーダンス整合回路網を必要とする。このことは、図１に示すように、１つ又は複数の調整可能なインピーダンスサブ回路網を含む調整可能なインピーダンス回路網を提供することによって達成することができる。図１の調整可能なインピーダンス回路網１０は、メタル配線１１と、配線１１を上下に連続的に移動させるこ

10

20

30

40

50

とができるスライド可能なインピーダンス素子 13 とから構成される。矢印で示す配線 11 の長さ方向で、上下にインピーダンス素子 $Z_{TUNE\ 13}$ をスライド（摺動）させることで、調整可能なインピーダンス回路網 10 の 2 つのポートで見られるインピーダンスパラメータを調整することができる。そのような調整可能なインピーダンス回路網はもちろん、実装のために必要な大面積のオーバーヘッドと、摺動可能なインピーダンス素子 13 の手動制御の必要性のために、集積回路の解決法に適していない。同一の機能は、スイッチドキャパシタアレイで切り替え可能な複数のインピーダンス素子の離散セットで近似することができる。複数の素子の 1 つを切り替えることにより、キャパシタは、それがあたかも配線に沿って上下に移動させることができる。配線に沿って上下にインピーダンスを移動するこの解決法は、技術的に可能であるが、それは非常に非効率である。このことは、物理的なレイアウトに存在する様々な不可避の非線形容量のために、大規模なレイアウトと高調波歪みの一定量を生成するすべての単位素子の数を必要とする（スイッチがオフ場合でも）。さらに、比較的長い長さの集積化された配線のためでさえ、配線のインダクタンスは周波数に依存してナノヘンリーよりも小さくなるために、調整範囲はかなり限定される。

10

【0005】

例えばサーモメータコードで符号化された従来の DAC として、そのような切り替え可能なキャパシタアレイを使用することは、はるかに大きな調整範囲を提供することができる。このとき配線に接続することができる最大容量は $n \times C_{UNIT}$ である。しかし、配線に接続された容量は、配線のインダクタンスをルーティングすることによって影響され、当該配線のインダクタンスは、プロセスばらつきとともに、スイッチトキャパシタンスの精度に影響を与え、このことは、調整可能なインピーダンス回路網が複数の電氣的平衡デュプレクサにおけるインピーダンスバランス化のために使用される場合に極めて重要である。デュプレクサのこの周波数フレキシブルタイプでは、基本的な概念は、いわゆるバランス回路網インピーダンスを作成することであり、そのバランス回路網インピーダンスの複素インピーダンス値は、ハイブリッドトランスの受信出力において破壊的な信号干渉を可能にする。このアプリケーションに対して特有なことは、デュプレクサの出力において非常に正確な信号の相殺を行うことができ、より大きな自由度及び独立に調整可能なインピーダンスとともに、インピーダンスにおけるきわめて高い正確性が必要である。

20

【0006】

このように、可変インピーダンスバンクの付加的な微調整に対する必要性がある。

30

【0007】

本開示の目的は、追加の微調整と統合インピーダンス調整可能な回路網を提供することにある。

【課題を解決するための手段】

【0008】

この目的は、第 1 の独立請求項の技術的特徴を示す調整可能なインピーダンス回路網を示す開示に従って達成される。

【0009】

特に、本開示の実施形態によれば、調整可能なインピーダンス回路網が提供される。調整可能なインピーダンス回路網は、複数のデジタル制御単位セルを備える少なくとも 1 つの可変インピーダンスバンクを備えて構成され、各単位セルは、少なくとも第 1 の端部からルーティング配線に並列構成で接続されており、スイッチのオン時に離散値によって可変インピーダンスバンクのインピーダンスを調整するように構成される。例えば、複数の単位セルは、デジタル制御キャパシタを含んでもよく、デジタル制御キャパシタはそれが活性化されると、その公称値により可変インピーダンスバンクのインピーダンスを調整する。調整可能なインピーダンスは、複数の所定デジタル制御信号を備える選択手段を有して設けられ、各所定デジタル制御信号は、所望のインピーダンスに対応する。選択手段は、所望のインピーダンスに基づいて、上記複数の単位セルの対応する組み合わせについてスイッチをオンするようにバンクに供給されるべき対応するデジタル制御信

40

50

号を選択するように設けられる。調整可能なインピーダンス回路網は、バンクの単位セルの各対間において、ルーティング配線部は、ルーティングインピーダンスを有して設けられるように設計され、ルーティングインピーダンスは可変インピーダンスバンクにより生成される実際のインピーダンスに寄与する。上記複数の所定制御信号のそれぞれは、ルーティング配線部のルーティングインピーダンスは可変インピーダンスバンクにより生成される実際のインピーダンスを微調整するために利用する方法で、複数の単位セルの組み合わせについてスイッチをオンするために設けられる。

【0010】

スイッチがオンされる複数の単位セルの各対間において設けられるルーティング配線部により寄与されるルーティングインピーダンスを利用することで、設計の複雑さを増加させるか、インピーダンス回路網の面積オーバーヘッドを増加させるための必要なしにデジタル領域で微調整することができる。このことは、各配線部のルーティングインピーダンスの利点を用いて、可変インピーダンスバンクによって生成された実際のインピーダンスを、この目的のために、追加の構成要素を提供する必要性なしに微調整することができる。例えばより高い分解能の単位セルは、小さい離散値によって可変インピーダンスバンクのインピーダンスを調整することができ、このことは調整可能なインピーダンス回路網の面積のオーバーヘッド及び設計の複雑さをかなり増加させるかもしれない。また、可変インピーダンスバンクにおけるより小さい単位セルの使用は、複数の単位セルのレイアウトにおいて導入される寄生素子により発生される実際のインピーダンスの調整可能な範囲に対して負の影響を与えるかもしれない。そのため、複数の配線部のルーティングインピーダンスの利点を用いて、生成される実際のインピーダンスは、より高い分解能を有する複数の単位セルを提供する必要性なしに可変インピーダンスバンクにおける複数の単位セルの分解能により、厳密に定義された1つの精度よりも高い精度で微調整することができる。

【0011】

本開示の実施形態によれば、各所定制御信号は、可変インピーダンスバンクによって生成される実際のインピーダンスの精度を向上させるために、ルーティング配線部のインピーダンスを利用するために提供される。

【0012】

ルーティング配線部で寄与されるインピーダンスを利用することにより、可変インピーダンスバンクに高分解能の単位セルを追加することを必要とせず、生成された実際のインピーダンスの精度は、デジタル領域で増大させることができ、このことは、増加した設計の複雑さと大きなオーバーヘッドをもたらすかもしれない。このことは、各所望のインピーダンスのために制御信号を提供することで、単位セルの組み合わせについてスイッチをオンすることで達成することができるかもしれないが、ここで、単位セルの組み合わせは複数のルーティング部により互いに接続され、各ルーティング部は所定ルーティングインピーダンスを有し、スイッチがオンされた単位セルにより影響を受けたインピーダンス調整値と組み合わせられたときに、所望のインピーダンスに対してより近接一致した実際のインピーダンスを発生する。従って、所定のスイッチがオンされた単位セルを接続するルーティング部のルーティングインピーダンスの利点を用いることで、調整可能なインピーダンス回路網のインピーダンスは、より高い分解能を有する複数の単位セルを提供する必要性なしに可変インピーダンスバンクにおいて複数の単位セルの分解能により厳密に定義された精度よりもより高い精度で調整することができる。さらに、本開示による実施形態では、生成されるインピーダンスの精度のレベルは、複数の単位セルの各対の間に設けられるルーティング配線部の少なくともいくつかに対して所定のルーティングインピーダンス与えることでさらに高めることができるこれは、ルーティング配線部の少なくともいくつかの所定の長さを用いて達成することができる。このことは、ルーティング配線部の少なくともいくつかの所定長の手段を用いて、もしくは、ルーティング部の少なくともいくつかに対するループなどの誘導性構成要素を付加することで達成できる。

【0013】

本開示の実施形態によれば、各所定制御信号は、可変インピーダンスバンクによって生成される実際のインピーダンスの精度を向上させるように各単位セルのプロセスばらつきを利用するために提供される。また、以下のことが発見されている。複数の単位セルのプロセスばらつき性を利用することによって、補償のためのより高い分解能の単位セルを提供するというよりはむしろ、ディジタル領域で調整することができ、上記補償のためのより高い分解能をインピーダンス回路網の設計の複雑さ及び面積のオーバーヘッドを増大させるかもしれない。

【0014】

本開示の実施形態によれば、複数の制御信号は、サーモメータコードのような重み付け符号化方式の形式を有する。この方法では、可変インピーダンスバンクは、重み付け符号化されたディジタル／アナログ変換器（DAC）として動作させることができる。結果として、可変インピーダンスバンクの調整範囲を著しく増大させることができる一方、同時に微調整する機能は、上述の方法によりルーティングインピーダンス及び／又はプロセスばらつきを利用することによって達成することができる。

【発明の効果】

【0015】

本開示の実施形態によれば、各所定制御信号は、可変インピーダンスバンクの分解能を高めるために、ルーティング配線部のインピーダンスを利用するために提供されてもよい。このことは、複数のルーティング配線部の全体のインピーダンスに対する寄与が、複数の単位セルの精度よりも低い精度で生成されたインピーダンスについて段階的な変化を与えるような方法で、例えば、複数のルーティング配線部を設計することで達成することができる。

【0016】

本開示の実施形態によれば、調整可能なインピーダンス回路網は、例えば、RF信号ラインのインピーダンス整合のために、RF周波数範囲で動作するように構成される。

【0017】

本開示はさらに、以下の説明及び添付図面により明らかにされる。

【図面の簡単な説明】

【0018】

【図1】従来技術の調整可能なインピーダンス回路網を示す。

【図2】本開示の実施形態に係る可変インピーダンスバンクの一例を示す図である。

【図3】本発明の実施形態に係る、サーモメータ符号化DACとして図2の可変インピーダンスバンクを動作させることの例を示す。

【図4】本発明の実施形態に係る、サーモメータ符号化DACとして図2の可変インピーダンスバンクを動作させることの例を示す。

【図5】本開示の実施形態に係る調整可能なインピーダンス回路網の一例を示す図である。

【図6】可変インピーダンスバンクを有する単一ポート可変インピーダンス回路網の一例を示す図であり、本開示の実施形態による電気回路網のインピーダンスのバランスのために使用される。

【図7】図6のシングルポート調整可能なインピーダンス回路網の簡略化した表現を示す。

【発明を実施するための形態】

【0019】

本開示は、特定の実施形態に関して図面を参照して説明する。しかし、本開示はこれに限定されず、特許請求の範囲によってのみ限定される。記載した図面は、概略的に過ぎず、非限定的である。図面において、幾つかの要素のサイズは誇張されてもよく、例示の目的のため縮尺通りに描かれていない。寸法及び相対寸法は、必ずしも本開示の実施の実際の縮小には対応していない。

【0020】

また、発明の詳細な説明及び特許請求の範囲における「第1」、「第2」、「第3」という用語は同様の素子間で区別するために用いられ、連続的又は時間的順序を記述するために必ずしも使用されない。用語は、適切な状況下で交換可能であり、本開示の実施形態は、本明細書に記載又は図示以外の他の順序で動作することができる。

【0021】

さらに、発明の詳細な説明及び特許請求の範囲における「上部又は上面」、「下部又は下面」、「の上において」、「の下において」などの用語は説明の目的のために使用され、必ずしも相対的な位置を記述するためのものではない。そのように使用される用語は適切な状況下で交換可能であり、本明細書に記載の開示の実施形態は、本明細書に記載又は図示した以外の他の向きで動作することができる。

10

【0022】

さらに、「好ましい実施形態」として参照されるが、種々の実施形態は例示的な方法として解釈されるべきであり、ここでの開示は、本開示の範囲を限定するものとしてではなく、実施されてもよい。

【0023】

特許請求の範囲で使用される「備える」という用語は、その後に列挙される要素又はステップに限定されると解釈されるべきではない。そのことは、他の要素又はステップを排除するものではない。参照される記載の特徴、整数、ステップ又はコンポーネント（構成要素）の存在を特定するものとして解釈される必要があるが、一つ又はそれ以上の他の特徴、整数、ステップ又はコンポーネント、又はそれらのグループの存在又は追加を排除するものではない。このように、「コンポーネントAとコンポーネントBを備える装置」という表現の範囲は、本開示に関するというよりはむしろ、コンポーネントA及びコンポーネントBからのみなる装置に限定されるべきではなく、装置の唯一の列挙されたコンポーネントがA及びBであり、さらに特許請求の範囲はこれらのコンポーネントの等価物を含むものとして解釈されるべきである。

20

【0024】

本開示について、シングルポートのインピーダンス可変回路網における本開示の使用を参照して、図1～図7の実施形態を用いて以下説明する。本開示は、差動ポートインピーダンス回路網を適用可能であることに留意すべきである。

【0025】

本開示の実施形態によれば、図1の調整可能なインピーダンス回路網10は、可変インピーダンスバンクを提供することにより、集積回路内に実現することができる。この一例が図2に示される。可変インピーダンスバンク24は、複数のデジタル制御単位セル23のアレイを備えていてもよい。各デジタル制御単位セル23は、メタルルーティング配線11の少なくとも第1の一端に接続され、制御信号によって制御される。可変インピーダンスバンク23における単位セル23の各対の間において、ルーティング配線部22は、 L_{wire} として図2に示されるルーティングインピーダンスを有して提供され、このルーティングインピーダンスは可変インピーダンスバンク24によって生成された実際のインピーダンスに寄与する。複数の単位セル23のそれぞれは、例えばキャパシタのようなインピーダンス素子を備えてもよく、当該キャパシタは、そのスイッチがオンされたときに、可変インピーダンスバンク24のインピーダンスを調整する。インピーダンス素子は、例えばトランジスタなどのようなスイッチに対するデジタル制御信号の手段によって、オン状態とオフ状態との間で動作可能であってもよい。ここで、当該スイッチはインピーダンス素子と直列に設けられる。そのため、異なる複数のデジタル制御信号を提供することにより、活性化された単位キャパシタンスはメタル配線21上で上下に移動させることができ、すなわち、異なる組み合わせを選択することができる。これにより、可変インピーダンスバンク24によって生成された実際のインピーダンスに寄与するルーティング配線部22の数を調整する。従って、この原理は、インピーダンス回路網20のインピーダンスを微調整するために使用することができる。

30

40

【0026】

50

この原理について、まず、さらに、1つの単位セルが活性化される場合について説明する。例えば、ビット [0] が1であり、他のすべてが0であるとき、活性化された単位セルは、左端の1つのセルである。ビット [n] が選択され、他のすべてが0である場合、活性化された単位セルは、右端の1つのセルである。しかし、すべての中間配線部22は、全体のインピーダンスに寄与する。

【0027】

本開示の実施形態によれば、サーモメータコードの形式、又は他の符号化／重み付け方法で供給される制御信号によって動作するように設けられた複数の単位セルを備えるデジタル／アナログ変換器(DAC)と同様の方法で、可変インピーダンスバンクを動作させてもよい。このように変数バンクによって発生する最大インピーダンスは、配線に接続された単位セルの数に依存する。可変インピーダンスバンクの単位セルのそれぞれは同一の公称値を有するように設計されてもよい。例えば、単位セルが少なくとも1つのデジタル制御キャパシタを含む場合には、各単位セルは同一の公称静電容量値を有することができる。可変インピーダンスバンクはまた、もし所望されるならば、異なる公称値を有する単位セルのセットがあるように設計することができる。

10

【0028】

図3は、図2の可変インピーダンスバンク24がどのようにサーモメータ符号化された連続時間のDACとして動作させることができるかの一例を示す。ここで、例えば3ビットの可変インピーダンスバンク34は7個のサーモメータ符号化された単位セル33を備える。複数のセルは、所望のインピーダンス値に対応するサーモメータ符号化された制御信号を印加することによって動作させることができる。例えば、図3に示すように、サーモメータ符号化された制御信号は、複数の単位セル33の対応する組み合わせに対してスイッチをオンする一方、スイッチをオフした可変インピーダンスバンク34において他の残りの単位セル33を保持するように、ビット[0]～ビット[2]をアサートするようにデジタル制御される単位セル33に印加される。

20

【0029】

上述したように、複数の単位セルの各対間に設けられたルーティング部のインピーダンスは可変インピーダンスバンクによって生成された実際のインピーダンスに寄与する。そのため、複数の単位セルの異なる組み合わせについてスイッチがオンされる毎に、生成された実際のインピーダンスは、スイッチがオンされた単位セルを接続する配線部の異なるルーティングインピーダンスのために異なる場合がある。結果として、調整可能なインピーダンス回路網のレイアウトにおける寄生素子と、その既知の電気的特性を利用することによって、より高い分解能の単位セルを提供する必要なく、可変インピーダンスバンクによって生成された実際のインピーダンスを微調整することが可能である。このことは、可変インピーダンスバンクに対して複数の単位セルについてスイッチをオンする制御コードを供給することで達成することができ、ここで、制御コードはルーティングインピーダンスとの組み合わせにより所望のインピーダンスに近接して一致させる実際のインピーダンスを発生させる。

30

【0030】

本開示の実施形態によれば、図2～図4において L_{wire} として図示されている、複数の単位セルの各対を接続するルーティング配線部により寄与されるルーティングインピーダンスは、例えばDACとして動作するときに、可変インピーダンスバンクにより発生される実際のインピーダンスを微調整するように利用してもよい。例えば、このことは、各所望のインピーダンスに対して所定制御信号を提供することで達成してもよく、当該所定制御信号はルーティング部により寄与されるルーティングインピーダンスとの組み合わせにおいて実際のインピーダンスを発生するように複数の単位セルの対応する組み合わせについてスイッチをオンする毎に提供される。ここで、実際のインピーダンスは、例えば、可変インピーダンスバンク(下記参照)の複数の単位セルの公称値により提供されるようにより正確に又はより高い分解能であるように微調整される。複数の単位セルの各対を接続する配線部のインピーダンスを利用することで、可変インピーダンスバンクによって

40

50

生成された実際のインピーダンスは、より高い分解能の単位セルを設ける必要なしにデジタル領域で微調整することができ、このことは、インピーダンス回路網の設計の複雑さと面積オーバーヘッドを増加させるかもしれない。

【0031】

図4は、図3の3ビット可変インピーダンスバンク34がどのようにして、調整可能なインピーダンス回路網30のインピーダンスを微調整するために単位セルの各対を接続するルーティング配線部の配線インピーダンスを利用するように動作することができる方法の例を示す。図3と同様に、可変インピーダンスバンク34は、サーモメータコードの形式、又は他の符号化／重み付け方式で制御信号を受信するように設けられた7個のデジタル制御単位セルを備えるDACとして同様の機能で動作する。図3において、バイナリ形式で3の制御コードは、ビット0-2がアサートされたときに、従来技術の論理方法で符号化される。これに対して、図4において、3の同一の制御コードが生成されるが、アサートされた複数のデジタル制御信号は異なり、代わりにビット2, 4, 5をアサートする。ここで、 L_{wire} としてここに簡略化された物理的レイアウトのルーティング配線部32の有限であるが小さい分散インピーダンスのために、図3及び図4において図示された発生されたインピーダンス Z_{IN} は少し異なるであろう。この原理は、全体のインピーダンスを微調整する本開示に従って利用される。

【0032】

この方法では、各所望のインピーダンスのために、所定制御信号は、より近接して所望のインピーダンスに一致する実際のインピーダンスを生成する単位セル33の対応する組み合わせを活性化するように選択することができ、これにより、可変インピーダンスバンク34によって生成された実際のインピーダンスの精度を向上させることができる。同様な方法で、複数の単位セルのマッチングにおいて、物理的プロセスの広がり及び欠陥に起因する自然なプロセスばらつきは、可変インピーダンスバンク34によって生成された実際のインピーダンスを微調整するために利用することができる。後者の場合において、校正手順は、最も適切な制御信号を決定するために適用される。

【0033】

本開示の実施形態によれば、可変インピーダンスバンクによって生成される実際のインピーダンスの微調整のレベルは、複数の単位セルの各対の間に設けられたルーティング配線部のインピーダンスにより制御することができる。所定のインピーダンスは、例えばセルの対間のルーティング配線部の少なくとも一部に対して所定の長さを選択することで選択することができる。例えば、互いに多かれ少なかれ互いにコンパクトな間隔で物理的レイアウトの単位セルを配置することにより、微調整のレベルは L_{wire} の値を調整することにより調整することができる。コンパクトな物理的なレイアウトは L_{wire} のためにより小さい値を生成することができる一方、分散された物理レイアウトは L_{wire} に対してより大きな値を生成するかもしれない。この方法では、 L_{wire} の長さは、複数の配線部の配線インピーダンスを利用することによって得ることができる最小のステップの精度を設定するために使用することができる。長さを変化させる代わりに、誘導性素子（構成要素）は、例えば複数のループのような複数のルーティング配線部に適用されてもよい。

【0034】

可変インピーダンスバンクによって生成された実際のインピーダンスの精度が度合いに対して調整可能である度合いは、所望のインピーダンスを生成するための単位セルに設けられるサーモメータコードに依存する。例えば、図4の3ビットの例では、もし制御コードが0に等しい場合、すなわち、すべての単位セルのスイッチがオフされ、もしくは例えば7個のすべての単位セルについてのスイッチがオンされるとき、調整にはあまり自由度がないかもしれない。もし制御コードが1に等しい場合、すなわち、1つの単位セルについてのスイッチがオンされ、もしくは例えば6個の単位セルがオンされたとき、所望のインピーダンス値を実現するための複数の単位セルの可能な複数の組み合わせの数は8になる。もし制御コードが2に等しい場合、すなわち、2つの単位セルについてスイッチがオ

10

20

30

40

50

ンされ、もしくは例えば5個の単位セルについてスイッチがオンされるとき、所望のインピーダンス値を実現するための複数の単位セルの可能な組み合わせ数は28に等しくなる。この自由度は、制御コードが3となり、すなわち3個の単位セルについてスイッチがオンされ、もしくは4個の単位セルについてのスイッチがオンされる中間コードまで増大し、その結果、所望のインピーダンス値を実現するための単位セルの56個又は70個の可能な組み合わせを得ることができる。従って、中間コードの近くの複数の制御コードは、精度向上のための最高の可能性があるであろう。（しばしば発生するケースのように）1個を超える可変インピーダンスバンクを備えるインピーダンスネットワークに対して、問題点は小さくなる。このような場合には、デジタル制御方式は、全体の調整可能な回路網の観点から編成することができる。多くのアプリケーションにおいて、調整可能な素子のいくつかは、最小又は最大コード値に設定されることは非常に可能性がある。しかし、すべての調整可能な素子（構成要素）が設定される可能性は非常に低いである。この方法では、いくつかの素子が低コードの置き換えの柔軟性を持つ値に設定する必要がある場合でさえ、全体的な回路網は、コードベースの最適化のための十分な柔軟性を維持する。

10

【0035】

本開示の実施形態によれば、所望のインピーダンスに対応する所定制御信号（単位セルの組み合わせ）のそれぞれは、予め選択されてもよい。所定デジタル制御信号の選択は、インピーダンス回路網の動作前又は動作中に行うシミュレーション又は校正プロセスによって行ってもよい。インピーダンス回路網はさらに、例えば、各所望のインピーダンスに対応する所定のデジタル制御信号を複数備えるセレクトアである選択手段を含んでもよく、セレクトアを選択するように構成することができる。当該セレクトアは、より厳密に可変インピーダンスバンクによって生成されたインピーダンスを所望のインピーダンスに一致するようにするように、所望のインピーダンスに基づいて、対応するデジタル制御信号がスイッチがオンされる単位セルの対応する組み合わせのバンクに供給される。とって代わって、セレクトアは、所望のインピーダンス値に達するまで定論的な方法で、インピーダンスバンクの所望の実際のインピーダンスを調整するまで、システムのインピーダンス回路網の支配方程式の知識を使用しかつ、インピーダンスバンクの所望の実際のインピーダンスに繰り返し調整することを利用してよい。例えば、当該セレクトアは、所望値に達成されるまで、左から右への各キャパシタを1つずつスライドするように、完全な制御コードの範囲で、もしくは、上記制御コードの範囲の一部を通して繰り返し進むことができる。

20

30

【0036】

図5は、セレクトア42を備えるインピーダンス回路網40の一例を示す図であり、セレクトア42は、可変インピーダンスバンク34に対して、セレクトア41の入力で受信された所望のインピーダンスに基づいて、所定制御信号を提供するために設けられる。セレクトア42は、例えばルックアップテーブル（LUT）などのメモリに所定制御信号を記憶するように構成することができ、対応する制御信号を選択するための入力で所望のインピーダンス値41を受信するように設けられる。ここで、対応する制御信号は、それが可変インピーダンスバンク34の単位セルに印加された場合に、可能な限り近接して、セレクトア42の入力で受信し、所望のインピーダンスと一致するインピーダンスを生成する。とって代わって、セレクトア42は、閉ループ制御システムの一部であってもよい。当該閉ループ制御システムは、所望のインピーダンス値に達するまで、インピーダンス回路網の支配方程式の知識を使用し、かつ決定論的な方法でインピーダンスバンクの実際のインピーダンスを繰り返し調整する。制御フィードバックを用いた制御の手順は、系統的に所望の制御コードに到達するように従うことができる。セレクトア42は、このように、可変インピーダンスバンクへの制御コードの数を提供するために設けられる。ここで、各制御コードは、複数の単位セルの異なった組み合わせについてスイッチをオンするように設けられ、バンクによって生成された実際のインピーダンスに基づいて、近接して所望のインピーダンスに一致する実際のインピーダンスを発生させる単位セルの組み合わせを選択する。本開示の実施形態によれば、単位セルの各対を接続する配線部の配線インピーダンスは、可変

40

50

インピーダンスバンクの分解能を高めるために利用することができる。このことは、ある分解能を有するDACとして動作可変インピーダンスバンクを提供することによって達成することができ、すなわち、ルーティング配線部のインピーダンスによって提供される微調整ステップと同一のレベルで、調整可能なインピーダンス回路網に対して可変インピーダンスバンクによってもたらされたインピーダンスの最小化調整を提供することで達成される。例えば、図3及び図4の場合には、制御コードの技術的解決法がわずか3ビットであるが、適切なデジタル制御信号がスイッチオン33を所望のインピーダンスに対応する単位セルの組み合わせに提供されることによって、3ビットよりも高い分解能で Z_{IN} を調整することができる。

【0037】

10

分解能を増加させるこの原理は、図6及び図7に示される本開示の実施形態に係る、可変インピーダンスバンクを有する単一ポート可変インピーダンス回路網の助けをかりて例示される。なお、本開示は、差動のポートインピーダンス回路網にも適用可能である。

【0038】

上述したように、インピーダンス回路網を用いて生成されたインピーダンスは、ルーティング配線51に沿って活性化された単位セル53を「シフト」することによって調整することができる。この方法では、スイッチがオンされた単位セルで生成された静電容量の和である C_{TOT} はルーティング配線51に沿ってシフトさせることができ、これにより、単位セル53の各対を接続するルーティング配線部52のルーティングインダクタンスである L_P の任意の整数倍の生成を可能にする。可変インピーダンスバンク50の動作を例示するために、以下のシンプルケースを仮定する。可変インピーダンスバンクにおいて、すべてのデジタル制御されたキャパシタ53についてスイッチがオンされる場合であって、実効容量 C_{TOT} の結果を得る連続ブロックで選択される。ここで、実効容量 C_{TOT} は、可変インピーダンスバンクのその部分におけるルーティング配線部52から、とりわけ寄与するすべての不要な寄生素子を含む。デジタル制御されたキャパシタ53の連続したサブセットについてスイッチをオンすることで、図7に示すように、回路は、2つの素子にまで簡略化することができる。 C_{TOT} は実効バンク容量を表し、 L_P はRF信号ラインから可変インピーダンスバンクに導出されるルーティングの寄生素子を表す。 L_P は、分散されたR、L及びCからなるが、この例では、支配的なLは解析を簡単化するために仮定される。従って、この例では、周波数の関数である Z_{IN} は次式で定義することができる。

20

30

【0039】

【数1】

$$Z_{IN}(s) = sNL_P + \frac{1}{sC_{TOT}}$$

【0040】

より高い分解能は、 L_P が C_{TOT} をシフトさせて $C_{TOT} + C_{TOT}/M$ になるように用いることができる概念に基づいている。ここで、Mは所望の精度を決定する。例えば、もし C_{TOT} は、4ビットのDACと5ビットの精度が必要とされる場合において動作される可変インピーダンスバンクによって生成された場合、 $M=2^5$ は、可変インピーダンスバンクの単位セル53の数を増加させるか、もしくは各単位セル53の分解能を増加させるために必要としないときに必要な余分な精度を提供するであろう。8ビットの精度のためには、 $M=2^8$ 等となる。所望と実際の入力インピーダンスは、 $N=1$ の場合、互いに等しくなるように設定することができる。

40

【0041】

【数 2】

$$\frac{1}{s(C_{TOT} + \frac{C_{TOT}}{M})} = sL_p + \frac{1}{sC_{TOT}}$$

【0 0 4 2】

上の式からこの式を取り出し、 L_p について解くと、その結果、次式を得る。

【0 0 4 3】

【数 3】

$$L_p = \frac{-1}{s^2 C_{TOT} (M-1)}$$

10

【0 0 4 4】

より実用的な例を提供するために、上記の式を用いて、 $C_{TOT} = 5 \text{ pF}$ 、 $s = j * 2 \pi * 1 \text{ GHz}$ と仮定し、 C_{TOT} は8ビット精度に制御できると仮定する。しかし、10ビットの精度が要求される。この場合、 $M = 2^{10} = 2048$ となる。上記の式を使用しての L_p について解くと次式を得る。

【0 0 4 5】

【数 4】

$$L_p = 4.94 \text{ pH}$$

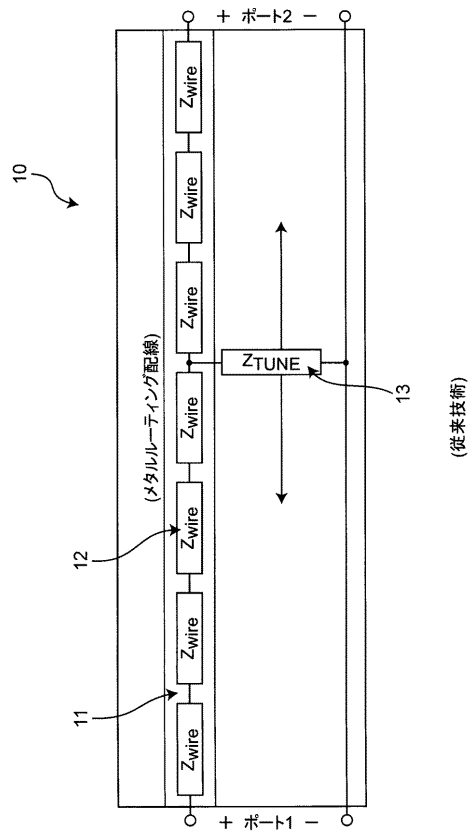
20

【0 0 4 6】

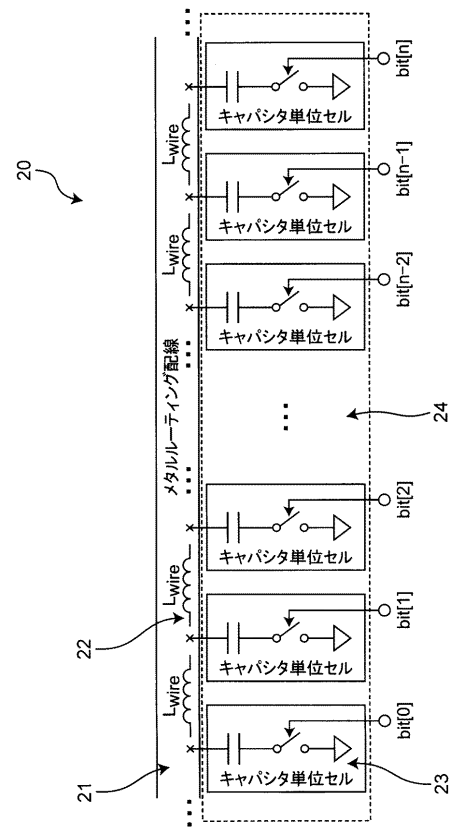
そのため、本開示に記載の技術を用いることで、可変インピーダンスバンク50によって生成された実際のインピーダンスの精度は、単位セル53又はそれぞれの分解能の数を増やす必要なしに、8ビットから10ビットに改善することができる。結果として、このように、単位セルの各対の間に設けられた配線部の別の望ましくないルーティングインピーダンスを使用することによって、可変インピーダンスバンクの精度を向上することができる。単位セル間のルーティング配線部で寄与されるルーティング寄生成分 L_p は、例えば50マイクロメートルなどの所定の長さを有するメタル配線を用いた集積回路で実施してもよい。

30

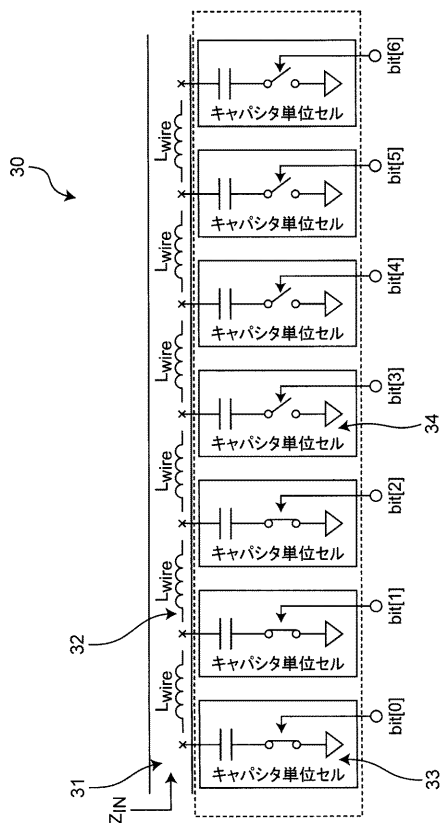
【図 1】



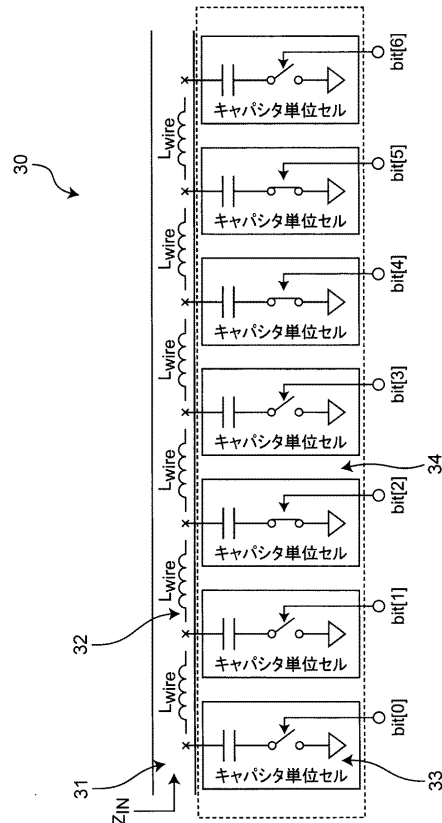
【図 2】



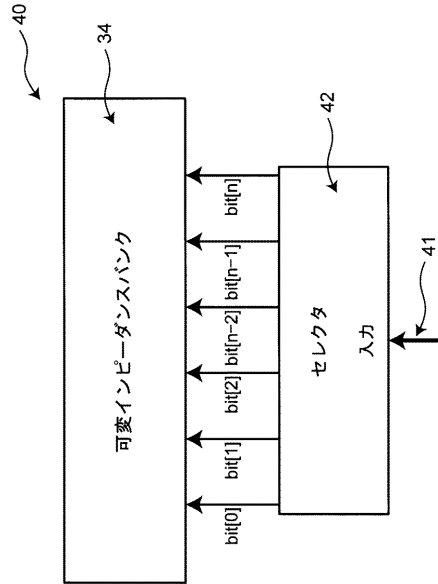
【図 3】



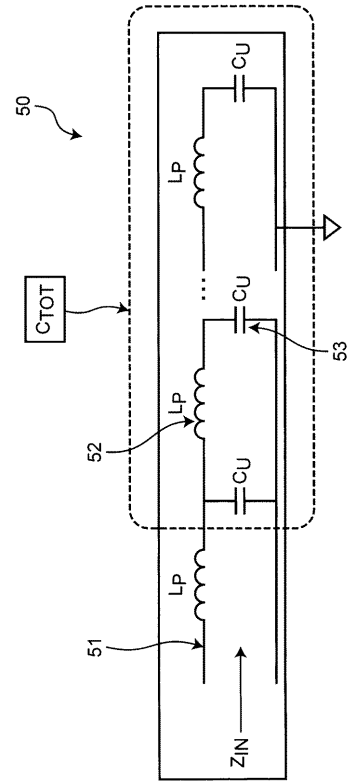
【図 4】



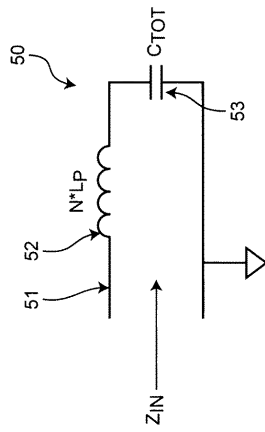
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 バレント・ファン・リーンプト
ベルギー３００１ルーヴァン、カペルドリーフ７５番 アイメック・ヴェーゼットウェー内

審査官 竹内 亨

(56)参考文献 特開２０１４－１３２７４９（ＪＰ，Ａ）
特開２００８－１９３６９４（ＪＰ，Ａ）
特開２００８－２２７６４３（ＪＰ，Ａ）
特表２０１３－５０２８４６（ＪＰ，Ａ）
特表２００５－５２１２７５（ＪＰ，Ａ）
米国特許出願公開第２００９／０１２８３８６（ＵＳ，Ａ１）
特開２０１５－２２２９５８（ＪＰ，Ａ）

(58)調査した分野(Int.Cl., DB名)
H03H 7/00-7/54