

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 7 月 30 日 (30.07.2020)



(10) 国际公布号
WO 2020/151056 A1

(51) 国际专利分类号:
H01L 27/12 (2006.01) H01L 21/77 (2017.01)

(21) 国际申请号: PCT/CN2019/077346

(22) 国际申请日: 2019 年 3 月 7 日 (07.03.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201910056789.5 2019 年 1 月 22 日 (22.01.2019) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 朱峰 (ZHU, Feng); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,

(54) Title: ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 阵列基板及其制作方法

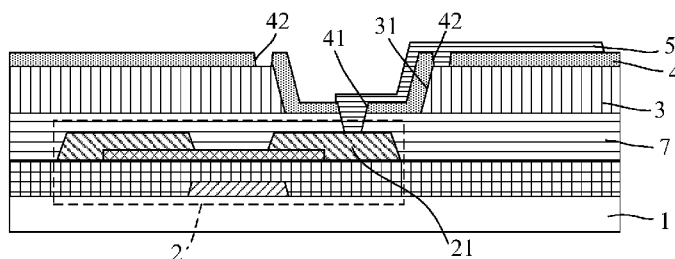


图 4

(57) Abstract: An array substrate and a manufacturing method therefor, the array substrate comprising a substrate, a thin-film transistor device, a color resistance layer, a passivation layer and a pixel electrode layer. The thin film transistor device is provided on the substrate. The color resistance layer covers the thin film transistor device, and the color resistance layer is provided with a groove. The passivation layer covers the color filter layer along the surface of the groove. The pixel electrode layer is provided on the passivation layer. The passivation layer is provided with a first via hole and a second via hole, the pixel electrode layer is electrically connected to the thin-film transistor device by means of the first via hole, and the second via hole exposes the color resistance layer, the at least one second via hole being located on the groove.

(57) 摘要: 一种阵列基板及其制作方法, 其中阵列基板包括基板、薄膜晶体管器件、色阻层、钝化层及像素电极层。薄膜晶体管器件设置在所述基板上。色阻层覆盖在所述薄膜晶体管器件上, 所述色阻层设有凹槽。钝化层覆盖在所述色阻层上, 并沿着所述凹槽的表面覆盖。像素电极层设置在所述钝化层上。所述钝化层开设有第一过孔和第二过孔, 所述像素电极层通过所述第一过孔与所述薄膜晶体管器件电性连接, 所述第二过孔暴露所述色阻层, 其中所述至少一第二过孔位于所述凹槽上。

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

阵列基板及其制作方法

技术领域

[0001] 本发明涉及显示技术领域，尤指一种阵列基板及其制作方法。

背景技术

[0002] 随着社会进步与人们需求的提升，显示器也向着大尺寸、高分辨率(High Definition)的方向发展。为满足高分辨率和大尺寸的需求，在薄膜晶体管(Thin-Film Transistor, TFT)阵列基板涂布色阻(COA, color filter on array)的工艺技术已被广泛应用。COA工艺一方面可以实现面板开口率(aperture ratio)的提升。另一方面，色阻材料由于其吸水特性，尤其是采用金属氧化物有源层，如氧化铟镓锌(IGZO, Indium Gallium Zinc Oxide)等，能够阻隔外界水汽对TFT器件性能有显着的提升效果。

[0003] 然而，在COA工艺研发中，由于Q-time(等待时间)以及色阻制程后清洗等制程引入的水分会导致色阻材料中水汽达到饱和状态，从而使导致器件电性劣化。虽然色阻中水汽可以通过后续烘烤制程加以去除，但是由于COA工艺在色阻上还会制备钝化层，以防止后续干刻工艺对色阻表面的损害。因此钝化层阻碍了色阻中的水汽排出，导致TFT器件性能严重劣化。

发明概述

技术问题

[0004] 在COA工艺研发中，由于Q-time(等待时间)以及色阻制程后清洗等制程引入的水分会导致色阻材料中水汽达到饱和状态，从而使导致器件电性劣化。虽然色阻中水汽可以通过后续烘烤制程加以去除，但是由于COA工艺在色阻上还会制备钝化层，以防止后续干刻工艺对色阻表面的损害。因此钝化层阻碍了色阻中的水汽排出，导致TFT器件性能严重劣化。

问题的解决方案

技术解决方案

[0005] 本发明的目的，在于提供一种阵列基板及其制作方法，通过控制光阻厚度或蚀

刻工艺参数调整实现钝化层上的过孔，保证色阻层中的水汽可在后续烘烤制程中从过孔排出，有效减少显示器件性能劣化的问题。

[0006] 为达成本发明的前述目的，本发明提供一种阵列基板，包括基底、薄膜晶体管器件、色阻层、钝化层及像素电极层。薄膜晶体管器件设置在所述基底上。色阻层覆盖在所述薄膜晶体管器件上，所述色阻层设有凹槽。钝化层覆盖在所述色阻层上，并沿着所述凹槽的表面覆盖。像素电极层设置在所述钝化层上，其中，所述钝化层开设有第一过孔和至少一第二过孔，所述像素电极层通过所述第一过孔与所述薄膜晶体管器件的金属电极电性连接，所述至少一第二过孔暴露所述色阻层，其中所述至少一第二过孔位于所述凹槽上，所述凹槽包括第一孔径和第二孔径，所述第一孔径小于所述第二孔径。

[0007] 在本发明的一实施例中，所述第二过孔数量为1个或多个。

[0008] 在本发明的一实施例中，还包括设置在所述薄膜晶体管器件和所述色阻层之间的平坦层。

[0009] 本发明提供还提供一种阵列基板，包括基底、薄膜晶体管器件、色阻层、钝化层及像素电极层。薄膜晶体管器件设置在所述基底上。色阻层覆盖在所述薄膜晶体管器件上，所述色阻层设有凹槽。钝化层覆盖在所述色阻层上，并沿着所述凹槽的表面覆盖。像素电极层设置在所述钝化层上，其中，所述钝化层开设有第一过孔和至少一第二过孔，所述像素电极层通过所述第一过孔与所述薄膜晶体管器件的金属电极电性连接，所述至少一第二过孔暴露所述色阻层，其中所述至少一第二过孔位于所述凹槽上。

[0010] 在本发明的一实施例中，所述凹槽包括第一孔径和第二孔径，所述第一孔径小于所述第二孔径。

[0011] 在本发明的一实施例中，所述第二过孔数量为1个或多个。

[0012] 在本发明的一实施例中，还包括设置在所述薄膜晶体管器件和所述色阻层之间的平坦层。

[0013] 再者，本发明另提供一种阵列基板的制作方法，包括以下步骤：

[0014] S10、提供基底；

[0015] S20、在所述基底上制备薄膜晶体管器件；

- [0016] S30、在所述薄膜晶体管器件上涂布色阻层，所述色阻层邻近所述薄膜晶体管器件形成凹槽；及
- [0017] S40、在所述色阻层上沉积钝化层，并沿着所述凹槽的表面沉积，在所述钝化层上涂布光阻并经曝光显影后刻蚀，以在所述钝化层形成第一过孔和至少一第二过孔；及
- [0018] S50、在所述钝化层上沉积并图形化像素电极层；
- [0019] 其中所述像素电极层通过所述第一过孔与所述薄膜晶体管器件的金属电极电性连接，所述至少一第二过孔暴露所述色阻层。
- [0020] 在本发明的一实施例中，在步骤S40中，在所述钝化层上涂布光阻并经曝光显影后刻蚀，其中所述蚀刻工艺是以干法蚀刻(Dry Etching)工艺形成所述第一过孔和所述第二过孔。
- [0021] 在本发明的一实施例中，当涂布所述光阻在所述钝化层的表面时，所述凹槽内的光阻通过曝光显影形成开孔，然后通过所述干法蚀刻在所述钝化层上形成所述第一过孔。
- [0022] 在本发明的一实施例中，当涂布所述光阻在所述钝化层时，部分的所述光阻会沿所述凹槽二侧壁流下变薄，再通过所述干法蚀刻，从而在所述钝化层上形成所述至少一第二过孔。
- [0023] 在本发明的一实施例中，在步骤S40中，控制所述光阻涂布厚度介于1.5至2微米(um)，所述色阻层的厚度介于0.5-3.5微米(um)。
- [0024] 在本发明的一实施例中，在步骤S30中，形成所述凹槽为梯形，所述凹槽包括第一孔径和第二孔径，所述第一孔径小于所述第二孔径，所述第二孔径相对所述第一孔径远离所述薄膜晶体管器件。

发明的有益效果

有益效果

- [0025] 与现有技术相比较，本发明能够在不增加制程设备成本和其他额外制程基础上，简单的实现了在钝化层上的过孔。通过本发明制程工艺的改进，例如光阻厚度控制、刻蚀工艺参数调整等，实现在钝化层上的过孔，从而保证色阻层内的水汽可在后续烘烤制程中排出，有效减少阵列基板／显示器件性能劣化，达到

提升显示器件的性能与品质。

对附图的简要说明

附图说明

[0026] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0027] 图1是本发明阵列基板在基底上设置薄膜晶体管器件的横截面图；

[0028] 图2是本发明阵列基板在薄膜晶体管器件上设置色阻层、钝化层及涂布光阻的横截面图；

[0029] 图3是本发明阵列基板将光阻蚀刻以在钝化层上形成过孔的横截面图；

[0030] 图4是本发明阵列基板在钝化层上设置像素电极层的横截面图；

[0031] 图5是本发明在钝化层上实现过孔的实施例图；及

[0032] 图6是本发明阵列基板的制作方法的流程图。

实施该发明的最佳实施例

本发明的最佳实施方式

[0033] 在具体实施方式中提及“实施例”意指结合实施例描述的特定特征、结构或特性可以包含在本发明的至少一个实施例中。在说明书中的不同位置出现的相同用语并非必然被限制为相同的实施方式，而应当理解为与其它实施例互为独立的或备选的实施方式。在本发明提供的实施例所公开的技术方案启示下，本领域的普通技术人员应理解本发明所描述的实施例可具有其他符合本发明构思的技术方案结合或变化。

[0034] 请参照图1至图4所示，本发明提供一种阵列基板，包括基底1、薄膜晶体管器件2、色阻层3、钝化层4及像素电极层5。如图1至图4所示的薄膜晶体管器件2优选为背沟道刻蚀型（Back Channel Etching, BCE）的TFT结构。在其它不同的实施例中，薄膜晶体管器件2也可以是刻蚀阻挡层型(Etch Stop Layer, ESL)、顶栅共面型（Top Gate type）等TFT结构，并不限定。由于上述TFT结构为现有技术，在此不多加赘述。

[0035] 薄膜晶体管器件2设置在所述基底1上。色阻层3覆盖在所述薄膜晶体管器件2上，所述色阻层3邻近所述薄膜晶体管器件2设有凹槽31。钝化层4覆盖在所述色阻层3上，并沿着所述凹槽31的表面覆盖。像素电极层5设置在所述钝化层4上。所述钝化层4开设有第一过孔41和至少一第二过孔42。所述像素电极层5通过所述第一过孔41与所述薄膜晶体管器件2的金属电极21电性连接，所述至少一第二过孔42曝露所述色阻层42，其中所述至少一第二过孔42位于所述凹槽31。借此，实现钝化层4上开设过孔，保证色阻层3中的水汽可从过孔42排出，有效减少显示器件性能劣化，进而提升显示器件的性能与品质，如图5所示。

[0036] 如图2所示，所述凹槽31包括第一孔径311和第二孔径312。所述第一孔径311小于所述第二孔径312，且所述第二孔径312相对所述第一孔径311远离所述薄膜晶体管器件2。如图所示的凹槽31为梯形、杯形或环形。请一并参照图3及图4所示，所述第二过孔42数量优选为1或多个，每一所述第二过孔42对称且邻近所述第二孔径312设置。然而在其他次选的实施例中，所述第二过孔42数量可为1或多个，且形成于所述凹槽31的侧壁上。

[0037] 如图1至图4所示的实施例中，还包括设置在所述薄膜晶体管器件2和所述色阻层3之间的平坦层7。所述平坦层7材料例如为多晶硅材料。

[0038] 请同样参照图6所示，本发明另提供阵列基板的制作方法，包括以下步骤：S10、提供基底1；S20、在所述基底1上制备薄膜晶体管器件2；S30、在所述薄膜晶体管器件2上涂布色阻层3，所述色阻层3邻近所述薄膜晶体管器件2形成凹槽31；及S40、在所述色阻层3上沉积钝化层4，并沿着所述凹槽31的表面沉积，在所述钝化层4上涂布光阻6并经曝光显影后刻蚀，以在所述钝化层4形成第一过孔41和至少一第二过孔42；及S50、在所述钝化层4上沉积并图形化像素电极层5；其中所述像素电极层5通过所述第一过孔41与所述薄膜晶体管器件2的金属电极21电性连接，所述至少一第二过孔42曝露所述色阻层3。

[0039] 在步骤S30中，形成所述凹槽31为梯形。所述凹槽31包括第一孔径311和第二孔径312，所述第一孔径311小于所述第二孔径312，所述第二孔径312相对所述第一孔径311远离所述薄膜晶体管器件2。

[0040] 在步骤S40中，在所述钝化层4上涂布光阻6并经曝光显影后刻蚀，其中所述蚀

刻工艺是以干法蚀刻(Dry Etching)工艺形成所述第一过孔41和所述第二过孔42。控制所述光阻6涂布厚度可介于1.5至2微米(um)，优选为1.8微米(um)。所述色阻层3的厚度则介于0.5-3.5微米(um)。优选的蚀刻工艺参数调整，例如采用CF₄+O₂的制程气体、使用反应性离子蚀刻(Reactive Ion Etching; RIE)，进行干法刻蚀150秒等，因此使得凹槽31上方光阻6的厚度(较薄)而失去保护钝化层4的作用，导致所述钝化层4也被蚀刻掉而形成第二过孔42，如图5所示。

[0041] 在如图2及图3所示的实施例中，当涂布所述光阻6在所述钝化层4的表面时，所述凹槽31内的光阻6通过曝光显影完成图形化，并在所述凹槽31区域内形成光阻6开孔，然后通过所述干法蚀刻在所述钝化层4上形成所述第一过孔41。具体而言，由于所述光阻6具有一定的粘度和流动性，通过在凹槽31二侧的钝化层4上涂布光阻6，并在光阻6尚未完全流平到凹槽31中间即进行蚀刻，从而在钝化层4上形成所述第一过孔41。此外，当涂布所述光阻6在所述钝化层4时，部分的所述光阻6会沿所述凹槽31的二侧壁流下变薄，造成在凹槽31二侧上方的光阻6厚度差异，再通过所述干法蚀刻，从而在所述钝化层4上形成所述至少一第二过孔42。

[0042] 在此所述的色阻层3厚度需大于0.5微米，优选为3微米，以实现凹槽的台阶结构。所述钝化层4优选为SiO_x或SiN_x的叠层结构，其厚度为300或100微米。所述钝化层4优选为以电浆辅助化学气相沉积镀膜(Plasma Enhanced CVD, PECVD)方法成膜，再通过干法蚀刻工艺进行蚀刻制程。然而在其他可选的实施例中，所述钝化层4为SiO_x、SiN_x、HfO₂、Al₂O₃等绝缘材料，或上述材料所构成的叠层结构。所述钝化层4的厚度可为1000A-10000A，并通过化学气相沉积法(Chemical Vapor Deposition, CVD)方法成膜。

[0043] 需说明的是，薄膜晶体管器件中的栅极绝缘层优选为SiN_x或SiO_x叠层结构，厚度为100/300nm，并由PECVD方法成膜。然而在其他不同实施例中，栅极绝缘层也可可为SiO_x、SiN_x、HfO₂、Al₂O₃等绝缘介电材料中任选的叠层结构。栅极绝缘层的厚度可为100A-10000A，并可通过CVD方法成膜，并不限定。薄膜晶体管器件2中的有源层优选为(Indium Gallium Zinc Oxide, IGZO)氧化铟镓锌。然而在可选的实施例中，有源层也可可为各种半导体材料，包括Si基半导体、AZO、IZO

、IGTO、ZTO等金属氧化物半导体材料。

[0044] 因此，本发明能够在不增加制程设备成本和其他额外制程基础上，简单的实现了在钝化层上的过孔。通过本发明制程工艺的改进，例如光阻厚度控制、刻蚀工艺参数调整等，即能够实现在钝化层上的过孔，保证色阻层内的水汽可在后续烘烤制程中排出，有效减少阵列基板／显示器件性能的劣化，进而提升显示器件的性能与品质。

[0045] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种阵列基板，包括：
- 基底；
- 薄膜晶体管器件，设置在所述基底上；
- 色阻层，覆盖在所述薄膜晶体管器件上，所述色阻层设有凹槽；
- 钝化层，覆盖在所述色阻层上，并沿着所述凹槽的表面覆盖；及
- 像素电极层，设置在所述钝化层上；
- 其中，所述钝化层开设有第一过孔和至少一第二过孔，所述像素电极层通过所述第一过孔与所述薄膜晶体管器件的金属电极电性连接，所述至少一第二过孔曝露所述色阻层，其中所述至少一第二过孔位于所述凹槽上，所述凹槽包括第一孔径和第二孔径，所述第一孔径小于所述第二孔径。
- [权利要求 2] 如权利要求1所述的阵列基板，其中所述第二过孔数量为1个或多个。
- [权利要求 3] 如权利要求1所述的阵列基板，其中还包括设置在所述薄膜晶体管器件和所述色阻层之间的平坦层。
- [权利要求 4] 一种阵列基板，包括：
- 基底；
- 薄膜晶体管器件，设置在所述基底上；
- 色阻层，覆盖在所述薄膜晶体管器件上，所述色阻层设有凹槽；
- 钝化层，覆盖在所述色阻层上，并沿着所述凹槽的表面覆盖；及
- 像素电极层，设置在所述钝化层上；
- 其中，所述钝化层开设有第一过孔和至少一第二过孔，所述像素电极层通过所述第一过孔与所述薄膜晶体管器件的金属电极电性连接，所述至少一第二过孔曝露所述色阻层，其中所述至少一第二过孔位于所述凹槽上。
- [权利要求 5] 如权利要求4所述的阵列基板，其中所述凹槽包括第一孔径和第二孔径，所述第一孔径小于所述第二孔径。
- [权利要求 6] 如权利要求4所述的阵列基板，其中所述第二过孔数量为1个或多个。

- [权利要求 7] 如权利要求4所述的阵列基板，其中还包括设置在所述薄膜晶体管器件和所述色阻层之间的平坦层。
- [权利要求 8] 一种阵列基板的制作方法，包括以下步骤：
S10、提供基底；
S20、在所述基底上制备薄膜晶体管器件；
S30、在所述薄膜晶体管器件上涂布色阻层，所述色阻层邻近所述薄膜晶体管器件形成凹槽；及
S40、在所述色阻层上沉积钝化层，并沿着所述凹槽的表面沉积，在所述钝化层上涂布光阻并经曝光显影后刻蚀，以在所述钝化层形成第一过孔和至少一第二过孔；及
S50、在所述钝化层上沉积并图形化像素电极层；
其中所述像素电极层通过所述第一过孔与所述薄膜晶体管器件的金属电极电性连接，所述至少一第二过孔曝露所述色阻层。
- [权利要求 9] 如权利要求8所述的阵列基板的制作方法，其中在步骤S40中，在所述钝化层上涂布光阻并经曝光显影后刻蚀，其中所述蚀刻工艺是以干法蚀刻(Dry Etching)工艺形成所述第一过孔和所述第二过孔。
- [权利要求 10] 如权利要求9所述的阵列基板的制作方法，其中当涂布所述光阻在所述钝化层的表面时，所述凹槽内的光阻通过曝光显影形成开孔，然后通过所述干法蚀刻在所述钝化层上形成所述第一过孔。
- [权利要求 11] 如权利要求9所述的阵列基板的制作方法，其中当涂布所述光阻在所述钝化层时，部分的所述光阻会沿所述凹槽的二侧壁流下变薄，再通过所述干法蚀刻，从而在所述钝化层上形成所述至少一第二过孔。
- [权利要求 12] 如权利要求8所述的阵列基板的制作方法，其中在步骤S40中，控制所述光阻涂布厚度介于1.5至2微米（um）为1.8微米（um），所述色阻层的厚度介于0.5-3.5微米（um）。
- [权利要求 13] 如权利要求8所述的阵列基板的制作方法，其中在步骤S30中，形成所述凹槽为梯形，所述凹槽包括第一孔径和第二孔径，所述第一孔径小于所述第二孔径，所述第二孔径相对所述第一孔径远离所述薄膜晶体

管器件。

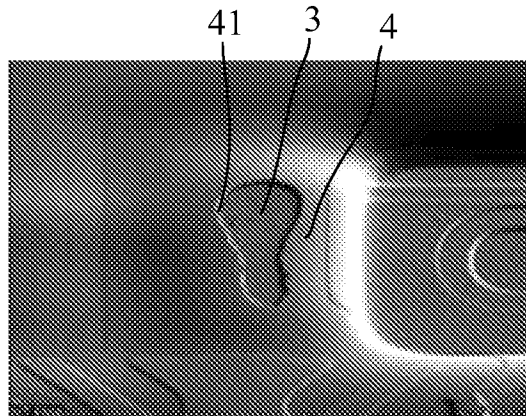


图 5

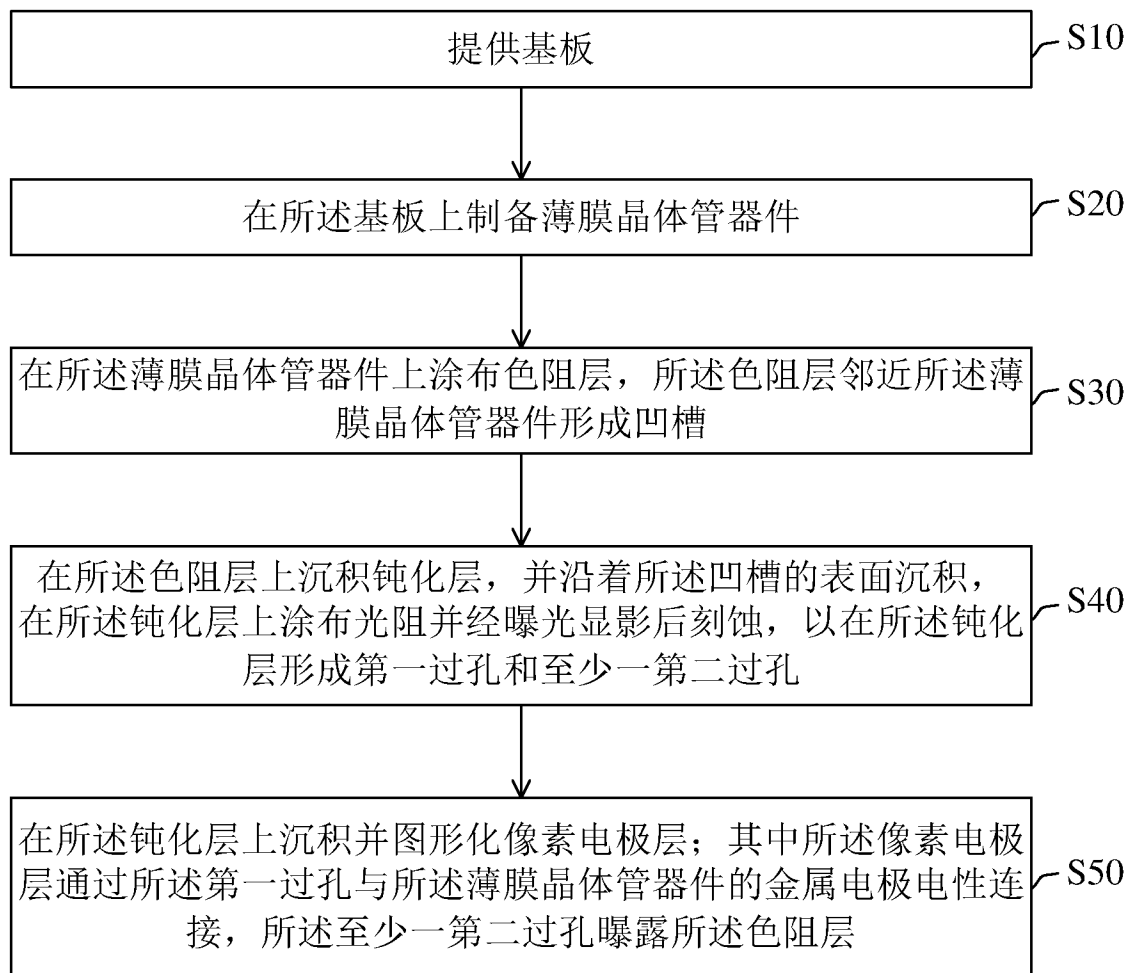


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/077346

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; DWPI; SIPOABS; CNTXT; USTXT; WOTXT; EPTXT; CNKI: 华星光电, 阵列基板, 薄膜晶体管, 色阻, 滤色, 光阻, 孔, 排气, 排汽, 水汽, 流动, TFT, thin film transistor, colo?r, resist+, via?, hole?, water, gas, bubble

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107463042 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 12 December 2017 (2017-12-12) description, paragraphs [0025]-[0048], and figures 1 and 2	1-13
X	CN 106842744 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 13 June 2017 (2017-06-13) description, paragraphs [0033]-[0060], and figures 1-4	1-13
X	US 2015228664 A1 (SAMSUNG DISPLAY CO., LTD.) 13 August 2015 (2015-08-13) description, paragraphs [0051]-[0283], and figures 1-27	1-13
A	CN 104035231 A (INNOLUX CORPORATION) 10 September 2014 (2014-09-10) entire document	1-13
A	CN 105097673 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 25 November 2015 (2015-11-25) entire document	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

16 September 2019

Date of mailing of the international search report

27 September 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/077346

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107463042	A	12 December 2017	None			
CN	106842744	A	13 June 2017	WO	2018148997	A1	23 August 2018
US	2015228664	A1	13 August 2015	US	9570481	B2	14 February 2017
				KR	20150094815	A	20 August 2015
CN	104035231	A	10 September 2014	CN	104035231	B	12 April 2017
CN	105097673	A	25 November 2015	CN	105097673	B	30 January 2018

国际检索报告

国际申请号

PCT/CN2019/077346

A. 主题的分类 H01L 27/12(2006.01)i; H01L 21/77(2017.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;DWPI;SIPOABS;CNTXT;USTXT;WOTXT;EPTXT;CNKI: 华星光电, 阵列基板, 薄膜晶体管, 色阻, 滤色, 光阻, 孔, 排气, 排汽, 水汽, 流动, TFT, thin film transistor, color, resist, via, hole, water, gas, bubble																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 107463042 A (深圳市华星光电技术有限公司) 2017年 12月 12日 (2017 - 12 - 12) 说明书第[0025]-[0048]段, 附图1、2</td> <td>1-13</td> </tr> <tr> <td>X</td> <td>CN 106842744 A (深圳市华星光电技术有限公司) 2017年 6月 13日 (2017 - 06 - 13) 说明书第[0033]-[0060]段, 附图1-4</td> <td>1-13</td> </tr> <tr> <td>X</td> <td>US 2015228664 A1 (SAMSUNG DISPLAY CO LTD) 2015年 8月 13日 (2015 - 08 - 13) 说明书第[0051]-[0283]段, 附图1-27</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 104035231 A (群创光电股份有限公司) 2014年 9月 10日 (2014 - 09 - 10) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 105097673 A (武汉华星光电技术有限公司) 2015年 11月 25日 (2015 - 11 - 25) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 107463042 A (深圳市华星光电技术有限公司) 2017年 12月 12日 (2017 - 12 - 12) 说明书第[0025]-[0048]段, 附图1、2	1-13	X	CN 106842744 A (深圳市华星光电技术有限公司) 2017年 6月 13日 (2017 - 06 - 13) 说明书第[0033]-[0060]段, 附图1-4	1-13	X	US 2015228664 A1 (SAMSUNG DISPLAY CO LTD) 2015年 8月 13日 (2015 - 08 - 13) 说明书第[0051]-[0283]段, 附图1-27	1-13	A	CN 104035231 A (群创光电股份有限公司) 2014年 9月 10日 (2014 - 09 - 10) 全文	1-13	A	CN 105097673 A (武汉华星光电技术有限公司) 2015年 11月 25日 (2015 - 11 - 25) 全文	1-13
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 107463042 A (深圳市华星光电技术有限公司) 2017年 12月 12日 (2017 - 12 - 12) 说明书第[0025]-[0048]段, 附图1、2	1-13																		
X	CN 106842744 A (深圳市华星光电技术有限公司) 2017年 6月 13日 (2017 - 06 - 13) 说明书第[0033]-[0060]段, 附图1-4	1-13																		
X	US 2015228664 A1 (SAMSUNG DISPLAY CO LTD) 2015年 8月 13日 (2015 - 08 - 13) 说明书第[0051]-[0283]段, 附图1-27	1-13																		
A	CN 104035231 A (群创光电股份有限公司) 2014年 9月 10日 (2014 - 09 - 10) 全文	1-13																		
A	CN 105097673 A (武汉华星光电技术有限公司) 2015年 11月 25日 (2015 - 11 - 25) 全文	1-13																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2019年 9月 16日		国际检索报告邮寄日期 2019年 9月 27日																		
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 赵辉 电话号码 (86-512) 88995673																		

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2019/077346

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107463042	A	2017年 12月 12日	无			
CN	106842744	A	2017年 6月 13日	WO	2018148997	A1	2018年 8月 23日
US	2015228664	A1	2015年 8月 13日	US	9570481	B2	2017年 2月 14日
				KR	20150094815	A	2015年 8月 20日
CN	104035231	A	2014年 9月 10日	CN	104035231	B	2017年 4月 12日
CN	105097673	A	2015年 11月 25日	CN	105097673	B	2018年 1月 30日

表 PCT/ISA/210 (同族专利附件) (2015年1月)