



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201248684 A1

(43)公開日：中華民國 101 (2012) 年 12 月 01 日

(21)申請案號：100118079

(22)申請日：中華民國 100 (2011) 年 05 月 24 日

(51)Int. Cl. : **H01L21/027 (2006.01)**

H01L21/306 (2006.01)

(71)申請人：聯華電子股份有限公司 (中華民國) UNITED MICROELECTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 3 號

(72)發明人：陳俊隆 CHEN, CHUN LUNG (TW)

(74)代理人：吳豐任；戴俊彥

申請實體審查：無 申請專利範圍項數：17 項 圖式數：6 共 17 頁

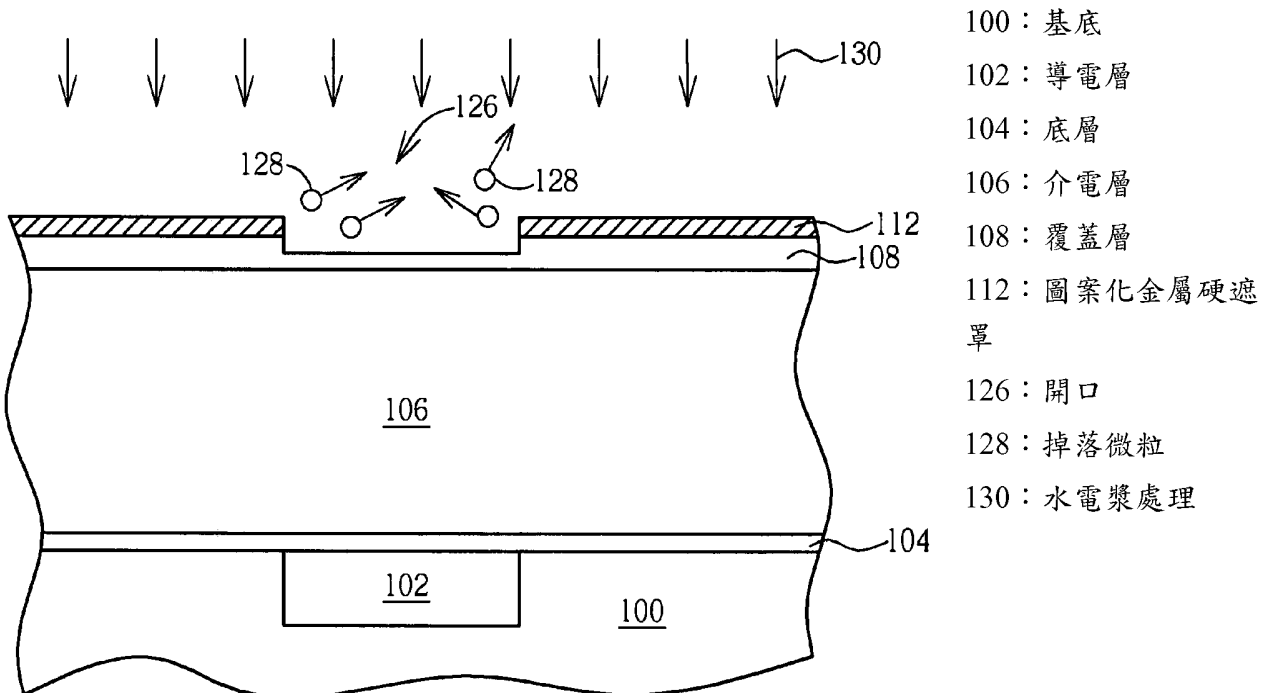
(54)名稱

一種半導體積體電路之製作方法

METHOD FOR MANUFACTURING SEMICONDUCTOR INTEGRATED CIRCUIT

(57)摘要

一種半導體積體電路之製作方法，首先提供一基底，且該基底上形成有至少一金屬硬遮罩。接下來對該金屬硬遮罩進行一圖案化步驟，圖案化該金屬硬遮罩以形成一圖案化金屬硬遮罩，隨後對該圖案化金屬硬遮罩進行一水電漿處理。



六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種半導體積體電路之製作方法，特別有關於一種採用金屬硬遮罩(metal hard mask)的半導體積體電路之製作方法。

【先前技術】

在目前半導體工業中，鑲嵌技術已經是半導體積體電路中多重金屬內連線(multi-level interconnects)的主要技術。鑲嵌技術係可簡述為首先在介電材料層中蝕刻出電路圖案，然後將導電材料如銅填入該電路圖案中，並加以平坦化，進而完成金屬內連線之製作。依在介電材料層中蝕刻圖案之方式來區分，鑲嵌技術可再細分為溝渠優先(trench-first)製程、介層洞優先(via-first)、部分介層洞優先(partial-via-first)製程、以及自行對準(self-aligned)製程等。

習知鑲嵌技術係於一包含導電層的基底上依序形成一介電層結構與一金屬硬遮罩，隨後圖案化金屬硬遮罩形成一開口，再進行一蝕刻製程，藉由開口向下蝕刻介電層結構而形成鑲嵌導線的溝渠圖案或介層洞圖案。值得注意的是，在形成開口或者是在蝕刻製程中常有掉落微粒等污染物產生。且掉落微粒因為受到本身以及金屬硬遮罩之間產生的凡得瓦力(Van der Waals force)吸引，而附著於金屬硬遮罩上，或被吸引在金屬硬遮罩周圍。被吸引的掉落微粒即使利用清洗製程也無法輕易地將掉落微粒移除，且掉落微粒的存在阻礙

了後續蝕刻製程的進行，甚至造成蝕刻後的溝渠開口圖案縮小、甚或不完整等問題。更導致後續形成於溝渠開口內的金屬發生斷線等缺陷，降低了金屬內連線的可靠度。

【發明內容】

因此，本發明係於此提供一種半導體積體電路之製作方法，用以解決微粒附著於金屬硬遮罩進而導致蝕刻不完全等問題。

根據本發明所提供之申請專利範圍，係提供一種半導體積體電路之製作方法。該製作方法首先提供一基底，且該基底上形成有至少一金屬硬遮罩。接下來對該金屬硬遮罩進行一圖案化步驟，圖案化該金屬硬遮罩以形成一圖案化金屬硬遮罩。隨後對該圖案化金屬硬遮罩進行一水電漿(H₂O plasma)處理。

根據本發明所提供之半導體積體電路之製作方法，係於形成第一開口之後，藉由一水電漿處理移除該圖案化金屬硬遮罩在圖案化步驟中獲得的正電荷。因此在圖案化步驟中產生的掉落微粒較不易受到凡得瓦力的吸引而附著於圖案化金屬硬遮罩上，而易於由清洗製程被移除。因此，後續進行的蝕刻製程中，係不再因為掉落微粒的存在影響到蝕刻結果，並降低後續填入的金屬層發生斷線的可能。簡單地說，本發明所提供之半導體積體電路之製作方法，係可有效地提高半導體積體電路的可靠度。

【實施方式】

請參閱第 1 圖至第 6 圖，第 1 圖至第 6 圖係為本發明所提供之半導體積體電路之製作方法之一較佳實施例之示意圖。如第 1 圖所示，本較佳實施例首先提供一基底 100，如一矽基底、含矽基底、或矽覆絕緣(silicon-on-insulator, SOI)基底等，且基底 100 內包含有一導電層 102 與一覆蓋導電層 102 的底層 104。在本較佳實施例中，導電層 102 係包含金屬材料，而底層 104 則包含氮摻雜碳化矽(nitrogen-doped silicon carbide)。另外，基底 100 更包含一介電層 106，且如第 1 圖所示，介電層 106 係覆蓋底層 104。介電層 106 可包含低介電常數(dielectric constant, k)材料(介電常數值小於 3.9)、超低介電常數(ultra low-k, 以下簡稱為 ULK)材料、或多孔性超低介電常數(porous ULK)材料，由於低介電常數材料、ULK 材料與多孔性 ULK 材料皆為較不緻密且結構強度較低的材料，因此本較佳實施例係選擇性地在介電層 106 表面再形成一緻密的覆蓋層 108。覆蓋層 108 可如第 1 圖所示為一包含氧化矽(silicon oxide, SiO₂)、氮氧化矽(silicon oxynitride, SiON)或四乙基氧矽烷(tetraethylorthosilicate, TEOS)的單層結構，但亦不限為一複合膜層結構。

請繼續參閱第 1 圖。接下來，係於基底 100 上，尤其是覆蓋層 108 上形成一金屬硬遮罩 110。金屬硬遮罩 110 可為一單層結構或一複合膜層結構，且係選自鈦(titanium, Ti)、氮化鈦(titanium nitride, TiN)、鉭(tantalum, Ta)、與氮化鉭(tantalum nitride, TaN)所組成之群組。舉例來說，本較佳實施例所提供金屬硬遮罩 110 係可包含一

Ti/TiN 或 Ta/TaN 的複合膜層，但不限於此。另外值得注意的是，由於金屬硬遮罩 110 具有相對於介電層 106 的應力，因此本較佳實施例中，覆蓋層 108 更可作為金屬硬遮罩 110 與介電層 106 之間的緩衝，避免介電層 106 直接受到金屬硬遮罩 110 的應力的影響。如第 1 圖所示，本較佳實施例更於金屬硬遮罩 110 上形成一抗反射層 (anti-reflective coating, ARC) 120，抗反射層 120 可包含介電材料如 SiON 或 TEOS，但不限於此。

此外，在本較佳實施例之一變化型中，導電層 102 係可包含其他導電材料如金屬氮化物、金屬矽化物或摻雜矽，覆蓋層 108 則可包含氮化矽 (silicon nitride, SiN)、SiO 或 SiON，而金屬硬遮罩 110 則是直接形成於覆蓋層 108 上。

請繼續參閱第 1 圖。接下來，係於抗反射層 120 上形成一圖案化光阻 122，圖案化光阻 122 係包含一至少開口 124，用以定義一鑲嵌導線的溝渠圖案。

請參閱第 2 圖。在形成圖案化光阻 122 之後，係對金屬硬遮罩 110 進行一圖案化步驟，透過圖案化光阻 122 的開口 124 蝕刻抗反射層 120、金屬硬遮罩 110 與部分覆蓋層 108，以圖案化金屬硬遮罩 110 形成一包含至少一開口 126 之圖案化金屬硬遮罩 112。值得注意的是，在圖案化步驟之後，圖案化金屬硬遮罩 112 係帶有電荷，且通常為正電荷。因此，在圖案化步驟中產生的掉落微粒 128 係受到

凡得瓦力的吸引而容易附著於圖案化金屬硬遮罩 112 的開口 126 周圍。

請參閱第 3 圖。在形成圖案化金屬硬遮罩 112 之後，係進行一水電漿(H_2O plasma)處理 130，用以同位地移除圖案化光阻 122、抗反射層 120、與圖案化金屬硬遮罩 112 之該等正電荷。在本較佳實施例中，首先係通入一水蒸氣(H_2O vapor)以進行水電漿處理 130，且該水蒸氣之氣體流量係為 2000~3000 每分鐘標準毫升(standard cubic centimeter per minute, sccm)。接下來轉化(transform)水蒸氣成為具有反應性的水電漿，用以移除圖案化光阻 122、抗反射層 120 與正電荷。在本較佳實施例中，水電漿處理 130 之一製程時間係介於 15 秒與 60 秒之間、其製程壓力係介於 3000 毫托耳(mTorr)與 9000 毫托耳、而其製程溫度係介於 $25^{\circ}C$ ~ $350^{\circ}C$ 。由於水電漿處理 130 係移除了圖案化金屬硬遮罩 112 的正電荷，因此掉落微粒 128 不再受到凡得瓦力的吸引而附著於圖案化金屬硬遮罩 112 的開口 126 附近，而容易由後續進行的清洗製程移除。此外值得注意的是，在水電漿處理 130 以及後續的清洗步驟中，介電層 106 仍然由較為緻密的覆蓋層 108 所保護。

另外，在本較佳實施例中，亦不限於在水電漿處理 130 之前，先進行一氧電漿(O_2 plasma)處理，以確保圖案化光阻 122 與抗反射層 120 可完全移除。另外，為了有效地移除圖案化金屬硬遮罩 112 的正電荷，本較佳實施例所提供之水電漿處理 130 亦可包含負電荷。

另外，若圖案化金屬硬遮罩 112 在蝕刻製程後帶有負電荷，本較佳實施例所提供之水電漿處理 130 亦可包含正電荷。

請參閱第 4 圖。在水電漿處理 130 之後，係進行前述的清洗製程（圖未示），以將掉落微粒 128 等移除，隨後於圖案化金屬硬遮罩 112 上再形成一抗反射層 140 與一圖案化光阻 142。如第 4 圖所示，抗反射層 140 係填滿開口 126，而圖案化光阻 142 則具有一對應於開口 126 位置的開口 144，設置於開口 126 範圍內，用以定義一鑲嵌導線的介層洞圖案。

請參閱第 5 圖。接下來利用圖案化光阻 142 作為蝕刻遮罩，透過圖案化光阻 142 的開口 144 向下蝕刻抗反射層 140、覆蓋層 108 與部分介電層 106，而於介電層 106 的上半部形成另一開口 146，開口 146 係對應於開口 126，用以作為一部份介層洞。待形成開口 146 之後，係可利用氧電漿等方式去除圖案化光阻 142 與抗反射層 140。

請參閱第 6 圖。接下來，再次進行一蝕刻製程，向下蝕刻未被圖案化金屬硬遮罩 112 覆蓋的覆蓋層 108 以及介電層 106，以將開口 126 與開口 146 轉移至介電層 106 中，而於介電層 106 內形成鑲嵌導線的一溝渠開口 150 與一介層洞開口 152。且如第 6 圖所示，底層 104 係暴露介層洞開口 152 的底部。

在完成溝渠開口 150 與介層洞開口 152 之製作後，可藉由適合之

蝕刻製程移除介層洞開口 152 底部的底層 104，而暴露出導電層 102。隨後，係於溝渠開口 150 與介層洞開口 152 內形成阻障層（圖未示）與填滿溝渠開口 150 及介層洞開口 152 的導電層（圖未示），最後藉由一平坦化步驟移除多餘的導電層與圖案化金屬層 112，完成鑲嵌導線的製作。由於上述步驟係為熟習該項技藝之人士所熟知者，因此在本較佳實施例中不再贅述。值得注意的是，由於掉落微粒 128 不再受到凡得瓦力的吸引而於清洗製程中完全移除，因此蝕刻製程係可順利且完整地將開口 126 與開口 146 轉移至介電層 106 內，而形成溝渠開口 150 與介層洞開口 152。且後續於溝渠開口 150 與介層洞開口 152 填入導電層時，導電材料係可完整地填入溝渠開口 150 與介層洞開口 152 中，因此習知技術中因填入不完整而造成的斷線問題係可有效避免。

綜上所述，本發明所提供之半導體積體電路之製作方法，係於形成用以定義溝渠位置的開口之後，藉由一水電漿處理移除該圖案化金屬硬遮罩在圖案化步驟中獲得的正電荷。因此在圖案化步驟中產生的掉落微粒較不易受到凡得瓦力的吸引而附著於圖案化金屬硬遮罩上，而易於由清洗製程被移除。因此，後續進行的蝕刻製程中，係不再因為掉落微粒的存在影響到蝕刻結果，並降低後續填入的金屬層發生斷線的可能。簡單地說，本發明所提供之半導體積體電路之製作方法，係可有效地提高半導體積體電路的可靠度。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍

所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第1圖至第6圖係為本發明所提供之半導體積體電路之製作方法之一較佳實施例之示意圖。

【主要元件符號說明】

| | | | |
|-----|----------|-----|-------|
| 100 | 基底 | 102 | 導電層 |
| 104 | 底層 | 106 | 介電層 |
| 108 | 覆蓋層 | 110 | 金屬硬遮罩 |
| 112 | 圖案化金屬硬遮罩 | 120 | 抗反射層 |
| 122 | 圖案化光阻 | 124 | 開口 |
| 126 | 開口 | 128 | 掉落微粒 |
| 130 | 水電漿處理 | 140 | 抗反射層 |
| 142 | 圖案化光阻 | 144 | 開口 |
| 146 | 開口 | 150 | 溝渠開口 |
| 152 | 介層洞開口 | | |

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：(00 118019)

※ 申請日：

※IPC 分類：

H01L 21/027 (2006.01)

一、發明名稱：(中文/英文)

H01L 21/306 (2006.01)

一種半導體積體電路之製作方法/METHOD FOR MANUFACTURING SEMICONDUCTOR INTEGRATED CIRCUIT

二、中文發明摘要：

○ 一種半導體積體電路之製作方法，首先提供一基底，且該基底上形成有至少一金屬硬遮罩。接下來對該金屬硬遮罩進行一圖案化步驟，圖案化該金屬硬遮罩以形成一圖案化金屬硬遮罩，隨後對該圖案化金屬硬遮罩進行一水電漿處理。

三、英文發明摘要：

○ A method for manufacturing a semiconductor integrated circuit includes providing a substrate having at least a metal hard mask formed thereon. Subsequently, a patterning step is performed to the metal hard mask to form a patterned metal hard mask, and followed by performing a H₂O plasma treatment to the patterned metal hard mask.

七、申請專利範圍：

1. 一種半導體積體電路之製作方法，包含：

提供一基底，該基底上形成有至少一金屬硬遮罩；

進行一圖案化步驟，圖案化該金屬硬遮罩以形成一圖案化金屬硬遮罩；以及

進行一水電漿(H₂O plasma)處理。

2. 如申請專利範圍第 1 項所述之製作方法，其中該金屬硬遮罩係選自鈦(titanium, Ti)、氮化鈦(titanium nitride, TiN)、鉭(tantalum, Ta)、與氮化鉭(tantalum nitride, TaN)所組成之群組。

3. 如申請專利範圍第 1 項所述之製作方法，其中該圖案化金屬硬遮罩係包含電荷，且該水電漿處理係用以移除該圖案化金屬硬遮罩之該等電荷。

4. 如申請專利範圍第 3 項所述之製作方法，其中該圖案化金屬硬遮罩係包含正電荷。

5. 如申請專利範圍第 4 項所述之製作方法，其中該水電漿處理更包含負電荷。

6. 如申請專利第 3 項所述之製作方法，更包含於該金屬硬遮罩上形成一第一圖案化光阻，用以圖案化該金屬硬遮罩。

7. 如申請專利範圍第 6 項所述之製作方法，其中該水電漿處理係同位(*in-situ*)地移除該等電荷與該第一圖案化光阻。
8. 如申請專利範圍第 6 項所述之製作方法，更包含於該第一圖案化光阻與該金屬硬遮罩之間形成一第一抗反射層。
9. 如申請專利範圍第 1 項所述之製作方法，更包含一氧電漿處理，進行於該水電漿處理之前。
10. 如申請專利範圍第 1 項所述之製作方法，其中該水電漿處理之一製程時間係介於 15 秒與 60 秒之間。
11. 如申請專利範圍第 1 項所述之製作方法，其中該水電漿處理更包含通入一水蒸氣進行該水電漿處理，且該水蒸氣之氣體流量係為 2000~3000 每分鐘標準毫升(standard cubic centimeter per minute, sccm)。
12. 如申請專利範圍第 1 項所述之製作方法，其中該水電漿處理之一製程壓力係介於 3000 毫托耳(mTorr)與 9000 毫托耳。
13. 如申請專利範圍第 1 項所述之製作方法，其中該水電漿處理之一製程溫度係介於 25°C~350°C。

14. 如申請專利範圍第 1 項所述之製作方法，其中該基底內更包含一導電層與一底層，且該底層係覆蓋該導電層。

15. 如申請專利範圍第 14 項所述之製作方法，其中該基底上依序更包含一介電層與一覆蓋層，且該介電層係覆蓋該底層。

16. 如申請專利範圍第 15 項所述之製作方法，其中該圖案化金屬硬遮罩更包含至少一第一開口，且該覆蓋層係暴露於該第一開口之底部。

17. 如申請專利範圍第 16 項所述之製作方法，更包含以下步驟，進行於該水電漿處理之後：

於該圖案化金屬硬遮罩上依序形成一第二抗反射層與一第二圖案化光阻；以及

透過該第二圖案化光阻蝕刻該第二抗反射層、該覆蓋層與該介電層，而形成至少一第二開口，且該第二開口係對應於該第一開口。

八、圖式：

14. 如申請專利範圍第 1 項所述之製作方法，其中該基底內更包含一導電層與一底層，且該底層係覆蓋該導電層。

15. 如申請專利範圍第 14 項所述之製作方法，其中該基底上依序更包含一介電層與一覆蓋層，且該介電層係覆蓋該底層。

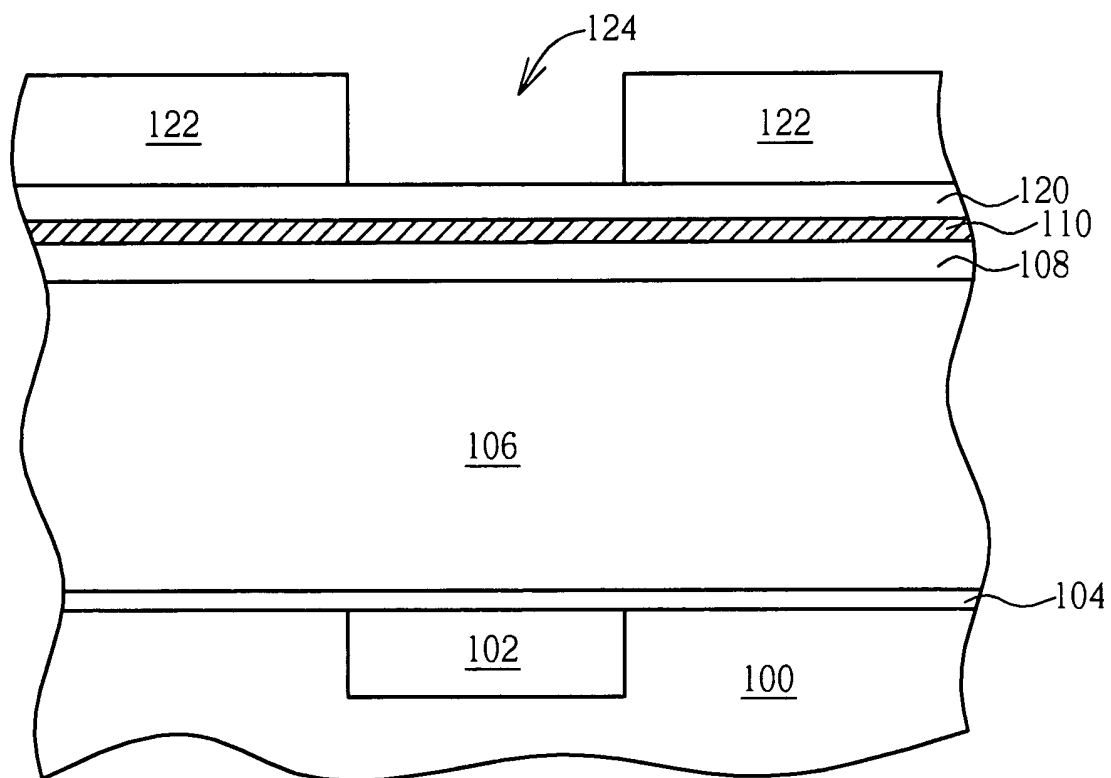
16. 如申請專利範圍第 15 項所述之製作方法，其中該圖案化金屬硬遮罩更包含至少一第一開口，且該覆蓋層係暴露於該第一開口之底部。

17. 如申請專利範圍第 16 項所述之製作方法，更包含以下步驟，進行於該水電漿處理之後：

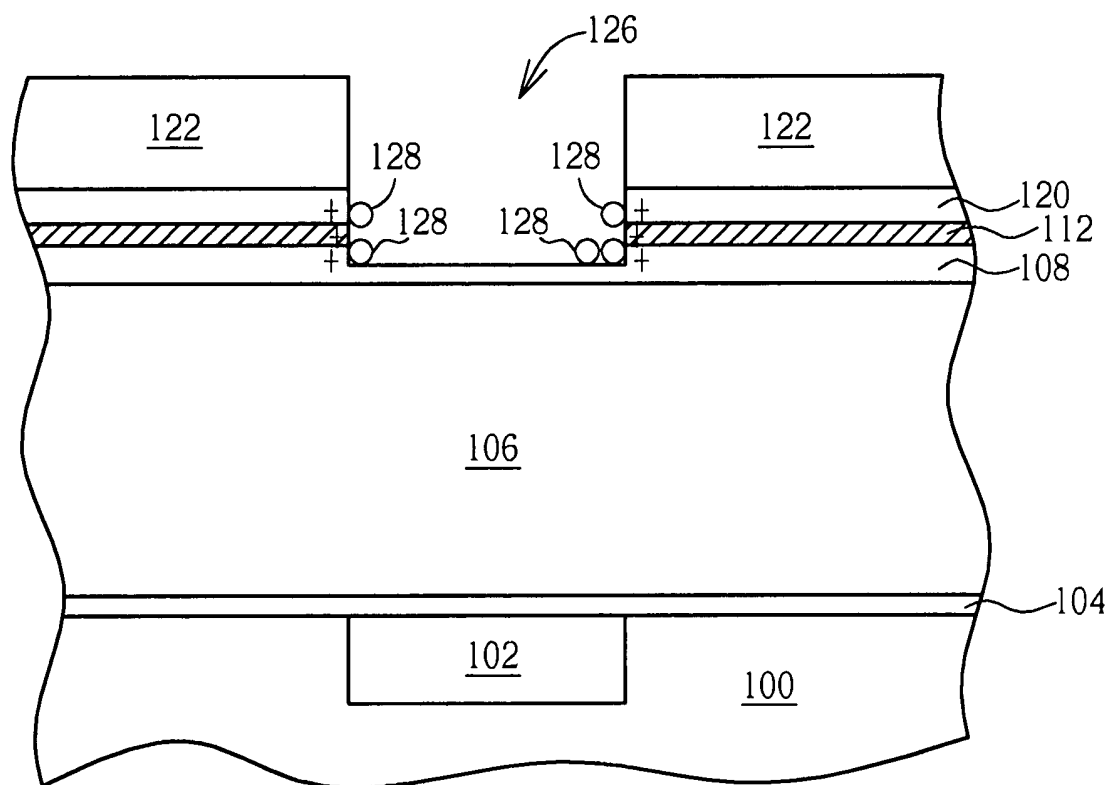
於該圖案化金屬硬遮罩上依序形成一第二抗反射層與一第二圖案化光阻；以及

透過該第二圖案化光阻蝕刻該第二抗反射層、該覆蓋層與該介電層，而形成至少一第二開口，且該第二開口係對應於該第一開口。

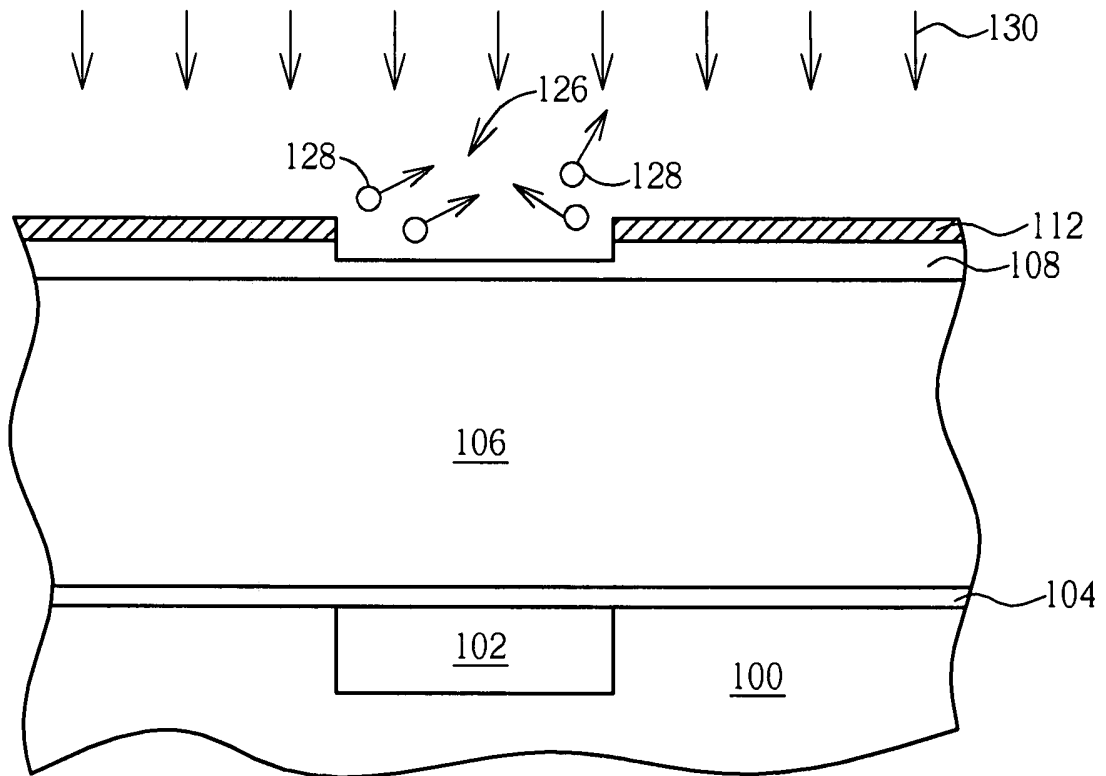
八、圖式：



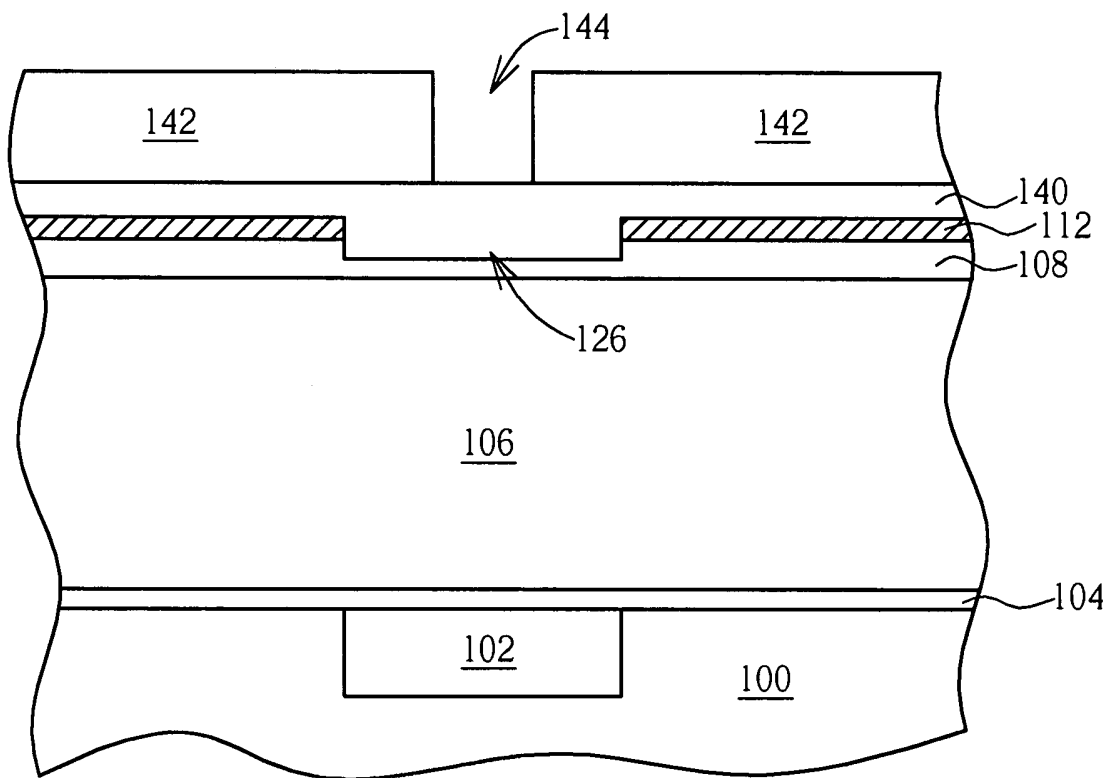
第1圖



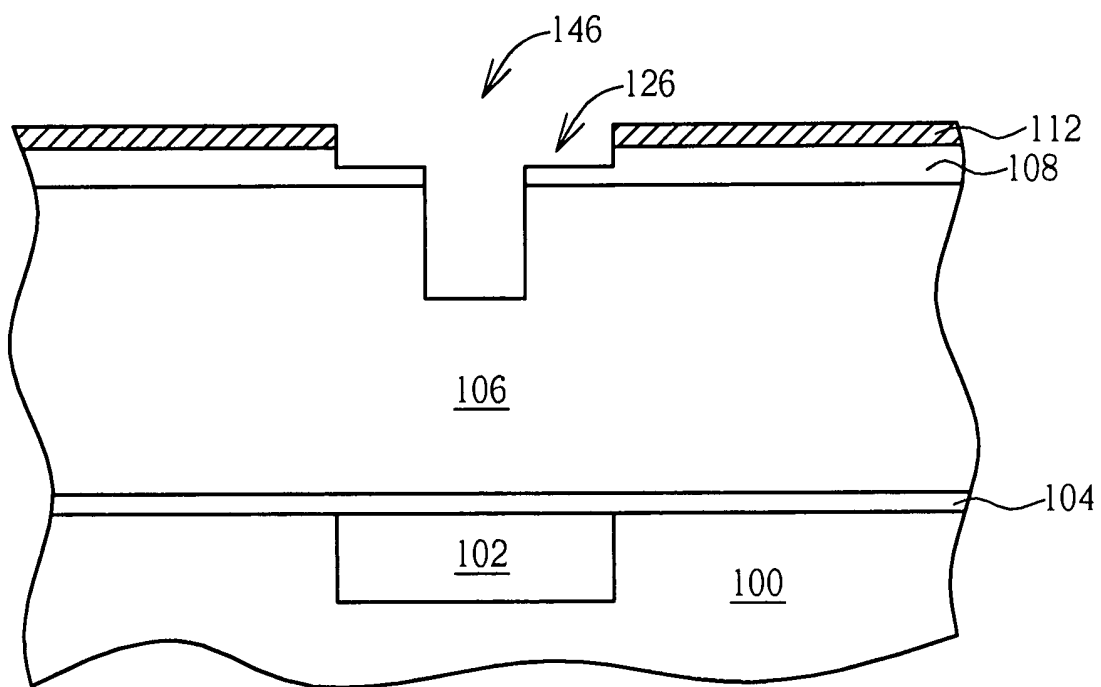
第2圖



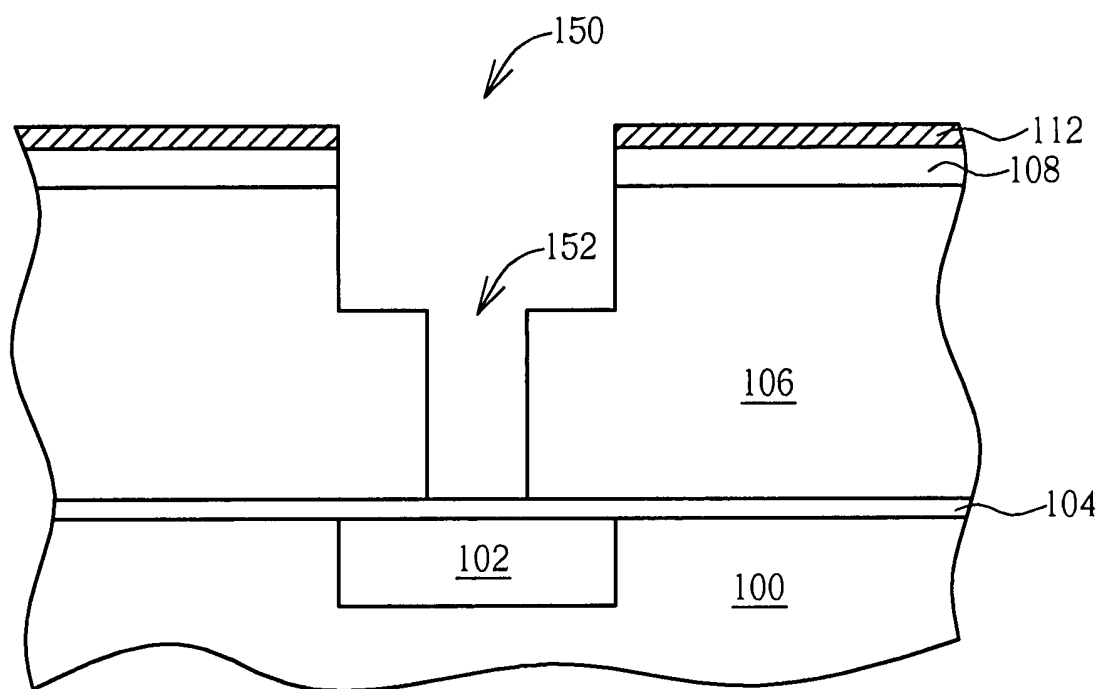
第3圖



第4圖



第5圖



第6圖

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

| | | | |
|-----|-------|-----|----------|
| 100 | 基底 | 102 | 導電層 |
| 104 | 底層 | 106 | 介電層 |
| 108 | 覆蓋層 | 112 | 圖案化金屬硬遮罩 |
| 126 | 開口 | 128 | 掉落微粒 |
| 130 | 水電漿處理 | | |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無