

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2010-25967
(P2010-25967A)

(43) 公開日 平成22年2月4日(2010.2.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 670K	5C094
H05B 33/14 (2006.01)	G09G 3/20 611H	5F110
H01L 29/786 (2006.01)	G09G 3/20 623C	
審査請求 未請求 請求項の数 6 O L (全 26 頁) 最終頁に続く		

(21) 出願番号 特願2008-183443 (P2008-183443)	(71) 出願人 306037311 富士フイルム株式会社 東京都港区西麻布2丁目26番30号
(22) 出願日 平成20年7月15日 (2008.7.15)	(74) 代理人 100073184 弁理士 柳田 征史
	(74) 代理人 100090468 弁理士 佐久間 剛
	(74) 復代理人 100128451 弁理士 安田 隆一
	(72) 発明者 瀬戸 康宏 神奈川県足柄上郡開成町宮台798番地 富士フイルム株式会社内
	Fターム(参考) 3K107 AA01 AA05 BB01 CC21 CC33 EE03 HH00 HH04 HH05
	最終頁に続く

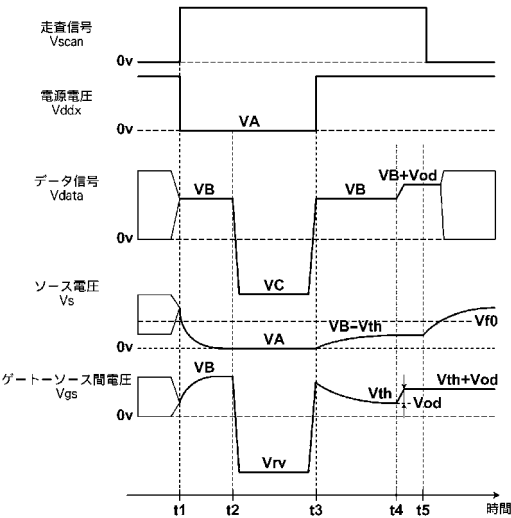
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 駆動用トランジスタの閾値電圧のシフトを抑制し、駆動用トランジスタの閾値電圧のバラツキの補正を長期間にわたって安定して行なう。

【解決手段】 発光素子、駆動用トランジスタ、駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備え、容量素子に駆動用トランジスタの閾値電圧を保持させて駆動用トランジスタの閾値電圧の補正を行なう表示装置において、予め設定された駆動用トランジスタの初期閾値電圧と発光素子の発光量に応じた駆動用トランジスタの駆動電圧とに対応する大きさの逆バイアス電圧 V_{rv} を駆動用トランジスタのゲート端子に供給する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

発光素子、該発光素子のアノード端子にソース端子が接続され、前記発光素子に駆動電流を流す駆動用トランジスタ、該駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および前記駆動用トランジスタのゲート端子と所定のデータ信号が流されるデータ線との間に接続された選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備え、前記駆動用トランジスタのゲート端子に対する所定の電圧の供給によって前記駆動用トランジスタに流れた電流により前記駆動用トランジスタのソース端子に接続された容量性負荷を充電することによって、前記容量素子に前記駆動用トランジスタの閾値電圧を保持させて前記駆動用トランジスタの閾値電圧の補正を行なう表示装置において、

10

予め設定された前記駆動用トランジスタの初期閾値電圧と前記発光素子の発光量に応じた前記駆動用トランジスタの駆動電圧とに対応する大きさの逆バイアス電圧を前記駆動用トランジスタのゲート端子に供給するデータ駆動回路を備えたことを特徴とする表示装置。

【請求項 2】

発光素子、該発光素子のアノード端子にソース端子が接続され、前記発光素子に駆動電流を流す駆動用トランジスタ、該駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および前記駆動用トランジスタのゲート端子と所定のデータ信号が流されるデータ線との間に接続された選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備え、前記駆動用トランジスタのゲート端子に対する所定の電圧の供給によって前記駆動用トランジスタに流れた電流により前記駆動用トランジスタのソース端子に接続された容量性負荷を充電することによって、前記容量素子に前記駆動用トランジスタの閾値電圧を保持させて前記駆動用トランジスタの閾値電圧の補正を行なう表示装置において、

20

前記駆動用トランジスタが、閾値電圧 V_{th} が略 0 V である N 型薄膜トランジスタから構成されるものであり、

前記発光素子の発光量に応じた前記駆動用トランジスタの駆動電圧に対応する大きさの逆バイアス電圧を前記駆動用トランジスタのゲート端子に供給するデータ駆動回路を備えたことを特徴とする表示装置。

30

【請求項 3】

発光素子、該発光素子のアノード端子にソース端子が接続され、前記発光素子に駆動電流を流す駆動用トランジスタ、該駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および前記駆動用トランジスタのゲート端子と所定のデータ信号が流されるデータ線との間に接続された選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備えた表示装置において、

前記駆動用トランジスタが、閾値電圧 V_{th} が略 0 V である N 型薄膜トランジスタから構成されるものであり、

前記発光素子の発光量に応じた前記駆動用トランジスタの駆動電圧に対応する大きさの逆バイアス電圧を前記駆動用トランジスタのゲート端子に供給するデータ駆動回路を備えたことを特徴とする表示装置。

40

【請求項 4】

前記データ駆動回路が、前記逆バイアス電圧の限界値を設定するものであり、

前記駆動用トランジスタのゲート端子に供給される逆バイアス電圧と前記限界値と比較し、

前記駆動用トランジスタのゲート端子に供給される逆バイアス電圧が前記限界値よりも大きい場合には、前記駆動用トランジスタのゲート端子に供給される逆バイアス電圧から前記限界値を減算した差分電圧を算出し、

前記差分電圧を次の前記駆動用トランジスタのゲート端子に供給される逆バイアス電圧に順次繰越加算するものであることを特徴とする請求項 1 から 3 いずれか 1 項記載の表示

50

装置。

【請求項 5】

前記限界値が、前記発光素子が最大輝度時の前記駆動用トランジスタの駆動電圧の 15 %～50 %の大きさであることを特徴とする請求項 4 記載の表示装置。

【請求項 6】

前記駆動用トランジスタが、IGZO (InGaZnO) からなる N 型薄膜トランジスタであることを特徴とする請求項 1 から 5 いずれか 1 項記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス方式で駆動される発光素子を備えた表示装置に関するものである。

【背景技術】

【0002】

従来、有機 EL 発光素子などの発光素子を用いた表示装置が提案されており、テレビや携帯電話のディスプレイなど種々の分野での利用が提案されている。

【0003】

一般に、有機 EL 発光素子は電流駆動型発光素子であるため、液晶ディスプレイとは異なり、その駆動回路として画素回路を選択する選択用トランジスタと表示画像に応じた電荷を保持する保持容量と有機 EL 発光素子を駆動する駆動用トランジスタが最低限必要である（たとえば、特許文献 1 参照）。

【0004】

そして、従来、アクティブマトリクス方式の有機 EL 表示装置の画素回路には、低温ポリシリコンまたはアモルファスシリコンからなる薄膜トランジスタが用いられていた。

【0005】

しかしながら、低温ポリシリコンの薄膜トランジスタは高移動度と閾値電圧安定性を得ることができるが、移動度の均一性に問題がある。また、アモルファスシリコンの薄膜トランジスタは移動度均一性を得ることができるが、移動度の低さと閾値電圧の経時変動の問題がある。

【0006】

上記のような移動度の不均一性および閾値電圧の不安定性は表示画像のムラとなって現れる。そこで、たとえば特許文献 2 においては、画素回路内にダイオード接続方式の補償回路を設けた表示装置が提案されている。

【0007】

しかしながら、特許文献 2 に記載の補償回路を設けるようにしたのでは、画素回路が複雑化し、歩留まり低下によるコストアップ、開口率の低下を招くことになる。

【0008】

そこで、たとえば、特許文献 3 においては、有機 EL 発光素子が有する寄生容量への充電動作を行なうことによって駆動用トランジスタの閾値電圧を補正し、画素回路において使用するトランジスタ数を削減する方法が提案されている。

【0009】

ここで、特許文献 3 に記載の画素回路では、駆動用トランジスタとして N 型薄膜トランジスタを用いる必要があり、その N 型の薄膜トランジスタとしてはアモルファスシリコンの薄膜トランジスタが想定される。

【0010】

しかしながら、アモルファスシリコンの薄膜トランジスタは、ゲート電圧印加による電圧ストレスによってその閾値電圧がシフトしてしまうという問題がある。

【0011】

そして、特許文献 3 に記載の画素回路は、有機 EL 発光素子のアノード端子に駆動用トランジスタのソース端子が接続され、駆動用トランジスタのゲートソース間に閾値電圧

10

20

30

40

50

検出用の容量素子が設けられた構成であり、駆動用トランジスタのゲート端子に所定の固定電圧を印加して駆動用トランジスタに検出電流を流し、その検出電流によって有機EL発光素子の寄生容量を充電することによって駆動用トランジスタの閾値電圧を容量素子に保持させるものである。

【0012】

したがって、有機EL発光素子を発光させずにその寄生容量に充電を行なうためには、図20に示すように、駆動用トランジスタのソース端子の電圧 V_s （有機EL発光素子のアノード端子の電圧）を有機EL発光素子の発光閾値電圧 V_{f0} 以下にする必要がある。そして、駆動用トランジスタのソース端子の電圧 V_s は、図20に示すように、駆動用トランジスタの閾値電圧の大きさ（駆動用トランジスタの閾値電圧の最小値 V_{thmin} ～10 最大値 V_{thmax} ）によって決まってくるため、上述したように電圧ストレスによって閾値電圧がシフトしたのでは、正確な閾値電圧を検出することができず、正常な補正動作を行なうことができなくなって表示画像の品質の劣化を招くことになる。なお、図20における V_B は駆動用トランジスタのゲート端子に印加される固定電圧を示し、 ΔV_{th} は駆動用トランジスタの閾値電圧のバラツキの大きさを示している。

【0013】

そこで、特許文献4においては、画素回路に保持されたデータをリセットするリセット期間直前に、駆動用トランジスタのソース電圧 V_s よりも低い電圧 V_g をゲート端子に印加して駆動用トランジスタに逆バイアスを印加することによって駆動用トランジスタの閾20 値電圧のシフトを抑制する方法が提案されている。

【特許文献1】特開平8-234683号公報

【特許文献2】特開2003-255856号公報

【特許文献3】特開2003-271095号公報

【特許文献4】特開2006-227237号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

しかしながら、表示動作時に駆動用トランジスタのゲート端子に印加されるゲート電圧 V_g の大きさは表示画像に依存するものであり、このゲート電圧 V_g の大きさによって駆動用トランジスタの閾値電圧のシフト量も変化する。これに対し、特許文献4において行30 なわれる逆バイアスの期間および逆バイアス電圧の大きさは全画素共通であるため、個々の駆動用トランジスタの閾値電圧の偏差や表示画像による閾値電圧のシフト量の変化に対応することができない。そして、逆バイアス不足によって駆動用トランジスタの閾値電圧のシフトが始まると加速度的に閾値電圧がシフトしてしまう。すなわち、特許文献4に記載の方法では、長期間にわたって表示画像を更新する場合において駆動用トランジスタの閾値電圧のシフトを抑制することは困難である。

【0015】

本発明は、上記の事情に鑑み、駆動用トランジスタの閾値電圧のシフトを抑制することができ、駆動用トランジスタの閾値電圧のバラツキの補正を長期間にわたって安定して行40 なうことができる表示装置を提供することを目的とする。

【課題を解決するための手段】

【0016】

本発明の第1の表示装置は、発光素子、発光素子のアノード端子にソース端子が接続され、発光素子に駆動電流を流す駆動用トランジスタ、駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および駆動用トランジスタのゲート端子と所定のデータ信号が流されるデータ線との間に接続された選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備え、駆動用トランジスタのゲート端子50 に対する所定の電圧の供給によって駆動用トランジスタに流れた電流により駆動用トランジスタのソース端子に接続された容量性負荷を充電することによって、容量素子に駆動用トランジスタの閾値電圧を保持させて駆動用トランジスタの閾値電圧の補正を行なう表示

装置において、予め設定された駆動用トランジスタの初期閾値電圧と発光素子の発光量に応じた駆動用トランジスタの駆動電圧とに対応する大きさの逆バイアス電圧を駆動用トランジスタのゲート端子に供給するデータ駆動回路を備えたことを特徴とする。

【0017】

本発明の第2の表示装置は、発光素子、発光素子のアノード端子にソース端子が接続され、発光素子に駆動電流を流す駆動用トランジスタ、駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および駆動用トランジスタのゲート端子と所定のデータ信号が流されるデータ線との間に接続された選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備え、駆動用トランジスタのゲート端子に対する所定の電圧の供給によって駆動用トランジスタに流れた電流により駆動用トランジスタのソース端子に接続された容量性負荷を充電することによって、容量素子に駆動用トランジスタの閾値電圧を保持させて駆動用トランジスタの閾値電圧の補正を行なう表示装置において、駆動用トランジスタが、閾値電圧 V_{th} が略0VであるN型薄膜トランジスタから構成されるものであり、発光素子の発光量に応じた駆動用トランジスタの駆動電圧に対応する大きさの逆バイアス電圧を駆動用トランジスタのゲート端子に供給するデータ駆動回路を備えたことを特徴とする。

10

【0018】

本発明の第3の表示装置は、発光素子、発光素子のアノード端子にソース端子が接続され、発光素子に駆動電流を流す駆動用トランジスタ、駆動用トランジスタのゲート端子とソース端子との間に接続された容量素子、および駆動用トランジスタのゲート端子と所定のデータ信号が流されるデータ線との間に接続された選択用トランジスタを有する画素回路が多数配列されたアクティブマトリクス基板を備えた表示装置において、駆動用トランジスタが、閾値電圧 V_{th} が略0VであるN型薄膜トランジスタから構成されるものであり、発光素子の発光量に応じた駆動用トランジスタの駆動電圧に対応する大きさの逆バイアス電圧を駆動用トランジスタのゲート端子に供給するデータ駆動回路を備えたことを特徴とする。

20

【0019】

また、上記本発明の第1から第3の表示装置においては、データ駆動回路を、逆バイアス電圧の限界値を設定し、駆動用トランジスタのゲート端子に供給される逆バイアス電圧と限界値と比較し、駆動用トランジスタのゲート端子に供給される逆バイアス電圧が限界値よりも大きい場合には、駆動用トランジスタのゲート端子に供給される逆バイアス電圧から限界値を減算した差分電圧を算出し、差分電圧を次の駆動用トランジスタのゲート端子に供給される逆バイアス電圧に順次繰越加算するものとすることができる。

30

【0020】

また、上記限界値を、発光素子が最大輝度時の駆動用トランジスタの駆動電圧の15%～50%の大きさとすることができる。

【0021】

また、駆動用トランジスタを、IGZO(InGaZnO)からなるN型薄膜トランジスタから構成することができる。

【発明の効果】

40

【0022】

本発明の第1の表示装置によれば、予め設定された駆動用トランジスタの初期閾値電圧と発光素子の発光量に応じた駆動用トランジスタの駆動電圧とに対応する大きさの逆バイアス電圧を駆動用トランジスタのゲート端子に供給するようにしたので、駆動用トランジスタのゲート電圧 V_g の大きさに応じた逆バイアス電圧を印加することができ、駆動用トランジスタの閾値電圧をシフトを適切に抑制することができる。

【0023】

本発明の第2の表示装置によれば、駆動用トランジスタを、閾値電圧 V_{th} が略0VであるN型薄膜トランジスタから構成し、発光素子の発光量に応じた駆動用トランジスタの駆動電圧に対応する大きさの逆バイアス電圧を駆動用トランジスタのゲート端子に供給す

50

るようにしたので、上記本発明の第1の表示装置の効果に加え、さらに逆バイアス電圧を設定するために用いられる初期閾値電圧を計測する必要がなく、また、予め設定される初期閾値電圧を保持する構成を必要としないのでコストの削減を図ることができる。

【0024】

本発明の第3の表示装置によれば、駆動用トランジスタを、閾値電圧 V_{th} が略0VであるN型薄膜トランジスタから構成し、発光素子の発光量に応じた駆動用トランジスタの駆動電圧に対応する大きさの逆バイアス電圧を駆動用トランジスタのゲート端子に供給するようにしたので、駆動用トランジスタの閾値電圧の初期値に偏差がないので、駆動用トランジスタの閾値電圧のばらつきの補正動作を行なう必要がない。また、上記本発明の第1および第2の表示装置と同様に、駆動用トランジスタのゲート電圧 V_g の大きさに応じた逆バイアス電圧を印加することができ、駆動用トランジスタの閾値電圧をシフトを適切に抑制することができる。さらに、駆動用トランジスタの閾値電圧の補正に要した時間を逆バイアス電圧印加時間に用いることで、逆バイアス電源電圧の低減化を図ることができ、消費電力の削減を図ることができる。

【0025】

また、上記本発明の第1から第3の表示装置において、逆バイアス電圧の限界値を設定し、駆動用トランジスタのゲート端子に供給される逆バイアス電圧と限界値と比較し、駆動用トランジスタのゲート端子に供給される逆バイアス電圧が限界値よりも大きい場合には、駆動用トランジスタのゲート端子に供給される逆バイアス電圧から限界値を減算した差分電圧を算出し、差分電圧を次の駆動用トランジスタのゲート端子に供給される逆バイアス電圧に順次繰越加算するようにした場合には、逆バイアス電源電圧を低電圧化でき、消費電力の削減を図ることができる。

【0026】

また、駆動用トランジスタを、IGZO(InGaZnO)からなるN型薄膜トランジスタから構成するようにした場合には、IGZOからなるN型薄膜トランジスタの可逆性閾値電圧シフト特性を利用することができる。すなわち、IGZOからなるN型薄膜トランジスタもゲート電圧印加による電圧ストレスによってその閾値電圧がシフトするが、アモルファスシリコンの薄膜トランジスタと異なりゼロバイアスを与えることで初期値に復帰する。この特性を利用することにより、たとえば、真っ黒の画面を表示している期間や電源オフ時などの非表示期間に閾値電圧を初期値に戻すことができるので、閾値電圧のシフトを抑制することができる。

【発明を実施するための最良の形態】

【0027】

以下、図面を参照して本発明の表示装置の第1の実施形態を適用した有機EL表示装置について説明する。図1は、本発明の第1の実施形態を適用した有機EL表示装置の概略構成図である。

【0028】

本発明の第1の実施形態の有機EL表示装置は、図1に示すように、データ駆動回路12から出力されたデータ信号に応じた電荷を保持するとともに、その保持した電荷量に応じた駆動電流を有機EL発光素子に流す画素回路11が2次元状に多数配列されたアクティブマトリクス基板10と、アクティブマトリクス基板10の各画素回路11にデータ信号を出力するデータ駆動回路12と、アクティブマトリクス基板10の各画素回路11に走査信号を出力する走査駆動回路13とを備えている。

【0029】

そして、アクティブマトリクス基板10は、データ駆動回路12から出力されたデータ信号を各画素回路列に供給する多数のデータ線14と、走査駆動回路13から出力された走査信号を各画素回路行に供給する多数の走査線15とを備えている。データ線14と走査線15とは直交して格子状に設けられている。そして、データ線14と走査線15との交差点近傍に画素回路11が設けられている。

【0030】

各画素回路 11 は、図 2 に示すように、有機 EL 発光素子 11a と、有機 EL 発光素子 11a のアノード端子にソース端子 S が接続され、有機 EL 発光素子 11a に後述する駆動電流および検出電流を流す駆動用トランジスタ 11b と、駆動用トランジスタ 11b のゲート端子 G とソース端子 S との間に接続された容量素子 11c と、容量素子 11c の一端および駆動用トランジスタ 11b のゲート端子 G とデータ線 14 との間に接続された選択用トランジスタ 11d とを備えている。

【0031】

有機 EL 発光素子 11a は、駆動用トランジスタ 11b により流された駆動電流により発光する発光部 50 と、発光部 50 の寄生容量 51 とを有している。そして、有機 EL 発光素子 11a のカソード端子は接地電位に接続されている。

10

【0032】

駆動用トランジスタ 11b と選択用トランジスタ 11d は、N 型の薄膜トランジスタから構成されている。そして、駆動用トランジスタ 11b の薄膜トランジスタの種類としては、アモルファスシリコンの薄膜トランジスタや無機酸化膜の薄膜トランジスタを用いることができる。無機酸化膜薄膜トランジスタとしては、たとえば、IGZO (InGaZnO) を材料とする無機酸化膜からなる薄膜トランジスタを利用することができるが、IGZO に限らず、その他 IZO (InZnO) などを用いることができる。

【0033】

また、図 2 に示すように、駆動用トランジスタ 11b のドレイン端子 D には電源ライン 16 が接続されている。電源ライン 16 は、駆動用トランジスタ 11b に所定の電源電圧 Vddx を供給するものである。

20

【0034】

走査駆動回路 13 は、画素回路 11 の選択用トランジスタ 11d を ON するためのオン走査信号 Vscan (on) と OFF するためのオフ走査信号 Vscan (off) とを各走査線 15 に順次出力するものである。

【0035】

データ駆動回路 12 は、各データ線 14 にデータ信号を出力するものであるが、そのデータ信号としては、データバス信号 VB、逆バイアス信号 VC および表示画像に応じたプログラムデータ信号 Vprg がある。なお、これらのデータ信号の出力タイミング、作用および大きさの条件などについては後で詳述する。

30

【0036】

次に、本実施形態の有機 EL 表示装置の動作について、図 3 に示すタイミングチャートおよび図 4 から図 8 を参照しながら説明する。なお、図 3 には、走査信号 Vscan、電源電圧 Vddx、データ信号 Vdata、ソース電圧 Vs およびゲートーソース間電圧 Vgs の電圧波形が示されている。

【0037】

本実施形態の有機 EL 表示装置においては、アクティブマトリクス基板 10 の各走査線 15 に接続された画素回路行が順次選択され、1 行単位でその選択期間内に所定の動作が行なわれる。ここでは、選択された所定の画素回路行において選択期間内に行なわれる動作について説明する。

40

【0038】

まず、走査駆動回路 13 により所定の画素回路行が選択され、その画素回路行が接続された走査線 15 に、図 3 に示すようなオン走査信号が出力される (図 3 における時刻 t1)。

【0039】

そして、図 4 に示すように、走査駆動回路 13 から出力されたオン走査信号に応じて選択用トランジスタ 11d が ON し、駆動用トランジスタ 11b のゲート端子 G とデータ線 14 とが短絡される。

【0040】

そして、まずリセット動作が行なわれる (図 3 の t1 ~ t2、図 4 参照)。具体的には

50

、データ駆動回路 12 から各データ線 14 にデータバス信号 VB が出力される。データ駆動回路 12 から出力されたデータバス信号 VB は、選択された画素回路行の各画素回路 11 に入力される。

【0041】

ここで、このリセット動作の直前は画素回路行の各画素回路 11 は発光期間であるため、有機 EL 発光素子 11a の寄生容量 51 には何らかの電荷が残っている。そして、ここで電源ライン 16 の電源電圧 Vddx が Vdd から VA に変化すると、駆動用トランジスタ 11b は、有機 EL 発光素子 11a 側の端子がドレイン端子 D、電源ライン 16 側の端子がソース端子 S となり、有機 EL 発光素子 11a の寄生容量 51 に残っている電荷が駆動用トランジスタ 11b のソースドレイン間を経由して電源ライン 16 に放電され、最終的には有機 EL 発光素子 11a のアノード端子の電位は VA となる。

10

【0042】

上記のような作用により、駆動用トランジスタ 11b のゲート電圧 $V_g = VB$ 、ソース電圧 $V_s = \text{ドレイン電圧 } V_d = VA$ 、ゲートソース間電圧 $V_{gs} = VB - VA$ にリセットされる。

【0043】

ここで、VA、VB の各電圧は、有機 EL 発光素子 11a の発光閾値電圧を V_{f0} 、駆動用トランジスタの閾値電圧のばらつきを ΔV_{th} 、駆動用トランジスタ 11b の最大閾値電圧を V_{thmax} 、最小閾値電圧を V_{thmin} とすると下式が条件となる。

【0044】

$$VA < V_{f0} - \Delta V_{th}$$

$$VA + V_{thmax} < VB < V_{f0} + V_{thmin}$$

すなわち、データバス信号 VB の供給により駆動用トランジスタ 11b がオン動作するが、データバス信号 VB は $V_{f0} + V_{thmin}$ より小さいので有機 EL 発光素子 11a が発光することはない。

20

【0045】

VA の値としては、0V を利用することができるが、 ΔV_{th} が小さい場合は高い電圧を設定した方が有機 EL 発光素子 11a の発光遷移時間を短縮することができ、逆に ΔV_{th} が大きい場合には低い電圧（負電圧を含む）を設定する必要がある。

【0046】

そして、次に逆バイアス動作が行なわれる（図 3 の $t_2 \sim t_3$ 、図 5 参照）。上述したリセット動作の後、データ駆動回路 12 から各データ線 14 に、図 3 に示すような負電圧のリセット信号 VC が出力される。

30

【0047】

データ駆動回路 12 から出力されたりセット信号 VC は、選択された画素回路行の各画素回路 11 に入力され、各画素回路 11 の駆動用トランジスタ 11b のゲートソース間に逆バイアス電圧 Vrv が印加される。

【0048】

ここで、後述するプログラム動作で更新設定される V_{gs} は、 $V_{gs} = V_{th} + V_{od}$ であり、表示動作（発光動作）による駆動用トランジスタ 11b の電圧ストレスは $V_{gs} \times T_{dsp}$ である。したがって、駆動用トランジスタ 11b の初期閾値電圧を V_{th0} 、更新するオーバードライブ電圧 V_{od} を V_{odx} 、表示期間（発光期間、図 3 における t_5 以降）を T_{dsp} とすると駆動用トランジスタ 11b の電圧ストレスは $(V_{th0} + V_{odx}) \times T_{dsp}$ に近似できる。

40

【0049】

よって、逆バイアス期間を T_{rv} （図 3 における $t_2 \sim t_3$ ）とすると、逆バイアス電圧 Vrv は下式を満たすような大きさに設定される。

【0050】

$$V_{rv} = V_{gs} \times T_{dsp} / T_{rv} = (V_{th0} + V_{odx}) \times T_{dsp} / T_{rv}$$

上式を満たすような逆バイアス電圧を印加することで、1 フレーム平均の電圧ストレス

50

は正負で均等されてほぼゼロとなる。

【0051】

ここで、 V_{th0} は、予め設定された駆動用トランジスタ11bの初期閾値電圧であり、たとえば、全画素回路11の駆動用トランジスタ11bについて共通の設計値を初期閾値電圧としてもよいし、全画素回路11の駆動用トランジスタ11bのうち代表する駆動用トランジスタ11bについて閾値電圧を予め実測し、その実測値を全駆動用トランジスタ11bの初期閾値電圧としてもよいし、全駆動用トランジスタ11bについて予め閾値電圧を測定し、その実測値を初期閾値電圧としてもよい。また、 V_{odx} は、各画素回路11の有機EL発光素子11aの発光量に応じた駆動用トランジスタ11bのオーバードライブ電圧である。

10

【0052】

なお、リセット信号は下式を満たすような大きさに設定される。

【0053】

$$V_C = V_A - V_{rv}$$

$V_A = 0V$ の場合には、 V_C は負電圧となるので、データ駆動回路12はそのような負電圧のリセット信号 V_C を出力可能に構成されている。

【0054】

また、逆バイアス電圧 V_{rv} が駆動用トランジスタ11bのゲートソース間に印加されている間は、駆動用トランジスタ11bは逆バイアス状態にあるため駆動電流 $I_d = 0$ であり、図3に示すように駆動用トランジスタ11bのソース電圧 V_s は V_A から変化しない。

20

【0055】

そして、次に閾値電圧検出動作が行なわれる（図3の $t_3 \sim t_4$ 、図6参照）。具体的には、まず、電源ライン16の電源電圧 V_{ddx} が V_{dd} に戻り、これにより駆動用トランジスタ11bは、電源ライン16側の端子がドレイン端子Dとなり、有機EL発光素子11a側の端子がソース端子Sとなる。

【0056】

そして、このとき駆動用トランジスタ11bのゲート端子Gにはデータバス信号Bが供給されているので $V_{gs} > V_{th}$ となっており、駆動用トランジスタ11bには V_{gs} に応じた検出電流 I_{dd} が流れる。そして、この検出電流 I_{dd} により有機EL発光素子11aの寄生容量51が充電され、駆動用トランジスタ11bのソース端子Sのソース電圧 V_s が上昇する。

30

【0057】

駆動用トランジスタ11bのゲート端子Gに供給されるデータバス信号VBは固定電圧であるため、ソース電圧 V_s の上昇により V_{gs} は低下して検出電流 I_{dd} は減少する。

【0058】

そして、最終的にはソース電圧 $V_s = V_B - V_{th}$ となった時点で駆動用トランジスタ11bの検出電流は停止する（図4における時刻 t_3 ）。

【0059】

このとき、容量素子11cの端子間電圧 V_{cs} は、

$$V_{cs} = V_g - V_s = V_B - (V_B - V_{th}) = V_{th}$$

となり、駆動用トランジスタ11bの閾値電圧 V_{th} が保持される。

40

【0060】

なお、このときソース電圧 V_s が有機EL発光素子11aの発光閾値電圧未満であるためには、上述したようにデータバス信号VBは下式を満たす大きさである必要がある。

【0061】

$$V_B = V_{f0} + V_{thmin}$$

そして、次にプログラム動作が行なわれる（図3の $t_4 \sim t_5$ 、図7参照）。具体的には、データ駆動回路12から各データ線14にプログラムデータ信号 V_{prg} が出力される。そして、データ駆動回路12から出力されたプログラムデータ信号 V_{prg} は、選択

50

された画素回路行の各画素回路 11 に入力される。

【0062】

ここで、プログラムデータ信号 V_{prg} は、

$$V_{prg} = V_B + V_{od}$$

である。 V_{od} は駆動用トランジスタ 11b のオーバードライブ電圧であり、

$$V_{od} = V_{gs} - V_{th}$$

である。なお、 V_{od} は、表示画像に応じた大きさの電圧値の信号である。つまり、有機 EL 発光素子 11a の所望の発光量に応じた大きさの電圧値の信号である。

【0063】

上式を満たすプログラムデータ信号 V_{prg} が入力されると、駆動用トランジスタ 11b のソース電圧 V_s は容量素子 11c の容量 C_s と有機 EL 発光素子 11a の寄生容量 51 の容量 C_d の分圧となるため、

$$V_s = (V_B - V_{th}) + V_{od} \times \{C_s / (C_d + C_s)\}$$

となるが、 $C_s \ll C_d$ であれば $V_{od} \times \{C_s / (C_d + C_s)\} \approx 0$ であるため、

$$V_s \approx V_B - V_{th}$$

となり、容量素子 11c には、ほぼ閾値電圧検出動作で検出した閾値電圧 V_{th} に V_{od} を加算した電圧が設定される。

【0064】

そして、次に発光動作が行なわれる（図 3 の t_5 以降、図 8 参照）。具体的には、走査駆動回路 13 から各走査線 15 にオフ走査信号が出力される（図 4 における時刻 t_5 ）。そして、図 8 に示すように、走査駆動回路 13 から出力されたオフ走査信号に応じて選択用トランジスタ 11d が OFF し、駆動用トランジスタ 11b のゲート端子 G とデータ線 14 とが切り離される。

【0065】

そして、駆動用トランジスタ 11b のゲートーソース間電圧 V_{gs} が $V_{od} + V_{th}$ となり、駆動用トランジスタ 11b のドレインーソース間には、下式の TFT 電流式に従った駆動電流 I_{dv} が流れる。

【0066】

$$I_{dv} = \mu \times C_{ox} \times (W/L) \times (V_{gs} - V_{th})^2$$

$$= \mu \times C_{ox} \times (W/L) \times V_{od}^2$$

ただし、 μ は電子移動度、 C_{ox} は単位面積あたりのゲート酸化膜容量、 W はゲート幅、 L はゲート長である。

【0067】

この駆動電流 I_{dv} により有機 EL 発光素子 11a の寄生容量 51 が充電され、駆動用トランジスタ 11b のソース電圧 V_s が上昇するが、ゲートーソース間電圧 V_{gs} は、容量素子 11c の保持電圧 $V_{od} + V_{th}$ により保持されたままなので、やがてソース電圧 V_s は有機 EL 発光素子 11a の発光閾値電圧 V_{f0} を超え、有機 EL 発光素子 11a の発光部 50 において定電流での発光動作が行なわれる。

【0068】

なお、 V_{od} の印加完了後、駆動用トランジスタ 11b のドレインーソース間に流れた駆動電流 I_{dv} によって、有機 EL 発光素子 11a の寄生容量 51 の端子間電圧が上昇してソース電圧 V_s が上昇する前に、走査駆動回路 13 から各走査線 15 にオフ走査信号を出力し、選択用トランジスタ 11d を OFF する必要がある。

【0069】

そして、走査駆動回路 13 により順次所定の画素回路行が選択され、各画素回路行について上記リセット動作から発光動作までの動作が実施され、所望の表示画像が表示される。

【0070】

なお、画素回路の構成としては、上記第 1 の実施形態の有機 EL 表示装置における画素回路 11 の構成に限らず、有機 EL 発光素子 11a の寄生容量に充電することによって閾

10

20

30

40

50

値電圧を検出する構成の画素回路であればその他の構成の画素回路の構成を用いるようにしてもよい。

【0071】

次に、上記第1の実施形態の有機EL表示装置の画素回路とは異なる構成の画素回路を備えた本発明の表示装置の第2の実施形態を適用した有機EL表示装置について説明する。図9に本発明の表示装置の第2の実施形態を適用した有機EL表示装置の概略構成図を、図10に第2の実施形態の画素回路21の構成を示す。

【0072】

第2の実施形態の有機EL表示装置は、図9に示すように、さらに、走査駆動回路13から出力されたりセット信号Vresを各画素回路行に供給する多数のリセット走査線17を備えている。

10

【0073】

第2の実施形態の画素回路21は、図10に示すように、有機EL発光素子21aと、有機EL発光素子21aのアノード端子にソース端子Sが接続され、有機EL発光素子21aに駆動電流を流す駆動用トランジスタ21bと、駆動用トランジスタ21bのゲート端子Gとソース端子Sとの間に接続された容量素子21cと、駆動用トランジスタ21bのゲート端子Gとデータ線14との間に接続された選択用トランジスタ21dと、駆動用トランジスタ21bのソース端子に接続されたりセット用トランジスタ21eとを備えている。

【0074】

20

有機EL発光素子21aは、駆動用トランジスタ21bにより流された駆動電流により発光する発光部52と、発光部52の寄生容量53とを有している。そして、有機EL発光素子21aのカソード端子は接地電位に接続されている。

【0075】

駆動用トランジスタ21b、選択用トランジスタ21dおよびリセット用トランジスタ21eは、N型の薄膜トランジスタから構成されている。そして、駆動用トランジスタ21bの薄膜トランジスタの種類としては、上記第1の実施形態と同様に、アモルファスシリコンや無機酸化膜の薄膜トランジスタを用いることができる。

【0076】

また、図10に示すように、駆動用トランジスタ21bのドレイン端子Dには、固定電圧Vddが印加されるように構成されるとともに、駆動用トランジスタ21bのソース端子Sにはリセット用トランジスタ21eを介して固定電圧VAが印加されるように構成されている。

30

【0077】

走査駆動回路13は、上記第1の実施形態と同様に、オン走査信号Vscan(on)とオフ走査信号Vscan(off)とを各走査線15に順次出力するものであるが、さらに、各画素回路21のリセット用トランジスタ21eをONするためのオンリセット信号Vres(on)とリセット用トランジスタ21eをオフするためのオフリセット信号Vres(off)を順次出力するものである。

【0078】

40

データ駆動回路12は、上記第1の実施形態と同様である。

【0079】

次に、本実施形態の有機EL表示装置の動作について、図11に示すタイミングチャートおよび図12から図15を参照しながら説明する。なお、図11には、走査信号Vscan、リセット信号Vres、データ信号Vdata、ソース電圧Vsおよびゲートソース間電圧Vgsの電圧波形が示されている。

【0080】

第2の実施形態の有機EL表示装置においても、第1の実施形態の有機EL表示装置と同様に、アクティブマトリクス基板10の各走査線15に接続された画素回路行が順次選択され、1行単位でその選択期間内に所定の動作が行なわれる。ここでは、選択された所

50

定の画素回路行において選択期間内に行なわれる動作について説明する。

【0081】

まず、走査駆動回路13により所定の画素回路行が選択され、その画素回路行が接続された走査線15に、図11に示すようなオン走査信号が出力されるとともに、その画素回路行が接続されたリセット走査線17に、図11に示すようなオンリセット信号が出力される。

【0082】

そして、図12に示すように、走査駆動回路13から出力されたオン走査信号に応じて選択用トランジスタ21dがONし、駆動用トランジスタ21bのゲート端子Gとデータ線14とが短絡されるとともに、走査駆動回路13から出力されたオンリセット信号に応じてリセット用トランジスタ21eがONし、駆動用トランジスタ21bのソース端子Sと固定電圧源とが短絡され、駆動用トランジスタ21bのソース端子Sに固定電圧VAが供給される。

10

【0083】

そして、まずリセット動作が行なわれる（図11の $t_1 \sim t_2$ 、図12参照）。具体的には、データ駆動回路12から各データ線14にデータバス信号VBが出力される。これにより、駆動用トランジスタ21bのゲート電圧 $V_g = V_B$ 、ソース電圧 $V_s = V_A$ となるので、ゲート-ソース間電圧 $V_{gs} = V_B - V_A$ に設定される。

【0084】

ここで、データバス信号VBは下式が条件である。すなわち、駆動用トランジスタ21bには何らかの駆動電流Idが固定電圧VAを供給する電圧源側に流れる状態となる。

20

【0085】

$$V_B > V_A + V_{thmax}$$

なお、 V_{thmax} は駆動用トランジスタ21bの最大閾値電圧である。

【0086】

また、固定電圧VAは、 $V_A < V_{f0} - \Delta V_{th}$ （ただし、 V_{f0} は有機EL発光素子21aの発光閾値電圧、 ΔV_{th} は駆動用トランジスタの閾値電圧のバラツキの大きさである）が条件であるため、一般的には $V_A = 0V$ で問題はないが、 ΔV_{th} が小さい場合は高い電圧を設定した方が有機EL発光素子の発光遷移時間を短縮でき、逆に ΔV_{th} が大きい場合は低い電圧（負電圧を含む）を設定する必要がある。

30

【0087】

そして、上記のように駆動用トランジスタ21bのゲート-ソース間電圧 $V_{gs} = V_B - V_A$ に設定することにより、有機EL発光素子21aの寄生容量53に残っている電荷がリセット用トランジスタ21eを経由して固定電圧源に放電され、最終的には有機EL発光素子21aのアノード端子の電位は0Vとなる。

【0088】

そして、次に逆バイアス動作が行なわれる（図3の $t_2 \sim t_3$ 、図5参照）。上述したリセット動作の後、データ駆動回路12から各データ線14に、図11に示すような負電圧のリセット信号VCが出力される。

【0089】

データ駆動回路12から出力されたリセット信号VCは、選択された画素回路行の各画素回路21に入力され、各画素回路21の駆動用トランジスタ21bのゲート-ソース間に逆バイアス電圧Vrvが印加される。なお、リセット信号VCおよび逆バイアス電圧Vrvの設定方法については、上記第1の実施形態と同様である。

40

【0090】

各駆動用トランジスタ11bに逆バイアス電圧Vrvを印加することで、1フレーム平均の電圧ストレスは正負で均等されてほぼゼロとなる。

【0091】

そして、次に閾値電圧検出動作が行なわれる（図11の $t_3 \sim t_4$ 、図14参照）。具体的には、まず、走査駆動回路13からリセット走査線17に、図11に示すようなオフ

50

リセット信号が出力される。

【0092】

そして、図13に示すように、走査駆動回路13から出力されたオフリセット信号に応じてリセット用トランジスタ21eがOFFし、駆動用トランジスタ21bのソース端子Sと固定電圧源とが切り離される。

【0093】

これにより駆動用トランジスタ21bのゲートーソース間電圧 $V_{gs} = V_B > V_{th}$ となり、駆動用トランジスタ21bには V_{gs} に応じた検出電流 I_{dd} が流れる。そして、この検出電流 I_{dd} により有機EL発光素子21aの寄生容量53が充電され、駆動用トランジスタ21bのソース端子Sのソース電圧 V_s が上昇する。

10

【0094】

駆動用トランジスタ21bのゲート端子Gに供給されるデータバス信号 V_B は固定電圧であるため、ソース電圧 V_s の上昇により V_{gs} は低下して検出電流 I_{dd} は減少する。

【0095】

そして、最終的にはソース電圧 $V_s = V_B - V_{th}$ となった時点で駆動用トランジスタ21bの検出電流は停止する（図11における時刻 t_4 ）。

【0096】

このとき、容量素子21cの端子間電圧 V_{cs} は、
 $V_{cs} = V_g - V_s = V_B - (V_B - V_{th}) = V_{th}$
 となり、駆動用トランジスタ21bの閾値電圧 V_{th} が保持される。

20

【0097】

なお、このときソース電圧 V_s が有機EL発光素子21aの発光閾値電圧以下であるためには、データバス信号 V_B は下式を満たす必要がある。なお、 V_{thmin} は駆動用トランジスタ21bの最小閾値電圧である。

【0098】

$$V_B < V_{f0} + V_{thmin}$$

そして、次にプログラム動作が行なわれる（図11の $t_4 \sim t_5$ 、図15参照）。具体的には、データ駆動回路12から各データ線14にプログラムデータ信号 V_{prg} が出力される。そして、データ駆動回路12から出力されたプログラムデータ信号 V_{prg} は、選択された画素回路行の各画素回路21に入力される。

30

【0099】

ここで、プログラムデータ信号 V_{prg} は、
 $V_{prg} = V_B + V_{od}$
 である。 V_{od} は駆動用トランジスタ21bのオーバードライブ電圧であり、
 $V_{od} = V_{gs} - V_{th}$
 である。なお、 V_{od} は、表示画像に応じた大きさの電圧値の信号である。つまり、有機EL発光素子21aの所望の発光量に応じた大きさの電圧値の信号である。

【0100】

上式を満たすプログラムデータ信号 V_{prg} が入力されると、駆動用トランジスタ21bのソース電圧 V_s は容量素子21cの容量 C_s と有機EL発光素子21aの寄生容量53の容量 C_d の分圧となるため、

40

$$V_s = (V_B - V_{th}) + V_{od} \times \{C_s / (C_d + C_s)\}$$

となるが、 $C_s \ll C_d$ であれば $V_{od} \times \{C_s / (C_d + C_s)\} \approx 0$ であるため、

$$V_s \approx V_B - V_{th}$$

となり、容量素子21cには、ほぼ閾値電圧検出動作で検出した閾値電圧 V_{th} に V_{od} を加算した電圧が設定される。

【0101】

そして、次に発光動作が行なわれる（図11の t_5 以降、図16参照）。具体的には、走査駆動回路13から各走査線15にオフ走査信号が出力される（図11における時刻 t_5 ）。

50

【0102】

そして、図16に示すように、走査駆動回路13から出力されたオフ走査信号に応じて選択用トランジスタ21dがOFFし、駆動用トランジスタ21bのゲート端子Gとデータ線14とが切り離される。

【0103】

そして、駆動用トランジスタ21bのゲートーソース間電圧 V_{gs} が $V_{od} + V_{th}$ となり、駆動用トランジスタ21bのドレインーソース間には、下式のTFTE電流式に従った駆動電流 I_{dv} が流れる。

【0104】

$$I_{dv} = \mu \times C_{ox} \times (W/L) \times (V_{gs} - V_{th})^2 \quad 10$$

$$= \mu \times C_{ox} \times (W/L) \times V_{od}^2$$

ただし、 μ は電子移動度、 C_{ox} は単位面積あたりのゲート酸化膜容量、 W はゲート幅、 L はゲート長である。

【0105】

この駆動電流 I_{dv} により有機EL発光素子21aの寄生容量51が充電され、駆動用トランジスタ21bのソース電圧 V_s が上昇するが、ゲートーソース間電圧 V_{gs} は、容量素子21cの保持電圧 $V_{od} + V_{th}$ により保持されたままなので、やがてソース電圧 V_s は有機EL発光素子21aの発光閾値電圧 V_{f0} を超え、有機EL発光素子21aの発光部52において定電流での発光動作が行なわれる。

【0106】

なお、 V_{od} の印加完了後、駆動用トランジスタ11bのドレインーソース間に流れた駆動電流 I_{dv} によって、有機EL発光素子11aの寄生容量51の端子間電圧が上昇してソース電圧 V_s が上昇する前に、走査駆動回路13から各走査線15にオフ走査信号を出力し、選択用トランジスタ11dをOFFする必要がある。

【0107】

そして、走査駆動回路13により順次所定の画素回路行が選択され、各画素回路行について上記リセット動作から発光動作までの動作が実施され、所望の表示画像が表示される。

【0108】

なお、上記第1および第2の実施形態の有機EL表示装置においては、駆動用トランジスタの初期閾値電圧とオーバードライブ電圧とに応じた逆バイアス電圧を駆動用トランジスタに印加するため、初期閾値電圧として閾値電圧の実測値を利用する場合には駆動用トランジスタの初期閾値電圧の計測が必要であり、また、閾値電圧の実測値を利用しない場合においても、予め設定される初期閾値電圧を記憶する構成が必要となり、そのためコストアップとなる。

【0109】

そこで、駆動用トランジスタとして、閾値電圧 V_{th} が略0VであるN型薄膜トランジスタを利用することが望ましい。閾値電圧 V_{th} が略0VであるN型薄膜トランジスタを利用することによって初期閾値電圧を記憶する必要がなくなり、コストの削減を図ることができる。

【0110】

図17に、閾値電圧 V_{th} が略0VであるN型薄膜トランジスタを用いた駆動用トランジスタの電流特性の一例を示す。

【0111】

ここで、たとえば、上述した特許文献2に記載のダイオード接続による閾値電圧検出方式では、閾値電圧 V_{th} が略0Vの薄膜トランジスタを利用することができないが、本実施形態のように、有機EL発光素子の寄生容量への自己充電方式による閾値電圧検出方式であれば、閾値電圧 V_{th} が略0Vの薄膜トランジスタを利用することができ、本実施形態の閾値電圧補正方法として最適である。

【0112】

10

20

30

40

50

駆動用トランジスタの閾値電圧 V_{th} が略 0 であるので、上述したプログラム動作で設定されるゲートソース間電圧 V_{gs} はほぼオーバードライブ電圧 V_{odx} と等価になる。

【0113】

そして、表示動作（発光動作）による駆動用トランジスタの電圧ストレスは $V_{od} \times T_{dsp}$ であり、逆バイアス期間を T_{rv} とすると逆バイアス電圧 V_{rv} は、

$$V_{rv} = V_{odx} \times T_{dsp} / T_{rv}$$
 となる。

【0114】

上式を満たすような逆バイアス電圧を印加することで、1 フレーム平均の電圧ストレスは正負で均等されてほぼゼロとなる。

【0115】

なお、駆動用トランジスタとして、閾値電圧 V_{th} が略 0 V である N 型薄膜トランジスタを利用した場合のその他の構成および作用は、上述した第 1 および第 2 の実施形態の有機 EL 表示装置と同様である。

【0116】

また、駆動用トランジスタの閾値電圧 V_{th} が略 0 V とは、 V_{odx} に比べて十分小さい、つまり $V_{th} \ll V_{odx}$ であることを意味し、たとえば、 $|V_{th}| < V_{od} / 10$ であることを意味する。

【0117】

ここで、上記第 1 および第 2 の実施形態の有機 EL 表示装置における逆バイアス電圧について検討する。逆バイアス電圧が印加される逆バイアス期間 T_{rv} は、プログラム期間 T_{prg} の一部であり、当然ながら表示期間 T_{dsp} よりも遥かに短くなる。たとえば、 160×120 画素の QQVGA 表示器の場合、プログラム期間 T_{prg} と表示時間 T_{dsp} との比は、

$$T_{prg} : T_{dsp} = 1 : 120$$

となる。したがって、たとえ、 $T_{rv} = T_{prg} / 2$ としても逆バイアス電圧は上式より、

$$V_{rv} = 240 \times V_{odx}$$
 となる。

【0118】

したがって、有機 EL 発光素子の最大駆動電流時の V_{od} を 1 V と仮定しても逆バイアス電圧は 240 V と高電圧になる。

【0119】

そこで、上記第 1 および第 2 の実施形態の有機 EL 表示装置において、逆バイアス電圧の限界値を設定し、その限界値を超える電圧分を次のフレーム以降に順次繰り越すように逆バイアス電圧を制御するようにしてもよい。これにより逆バイアス電源電圧を低電圧化でき、表示装置の消費電力を削減することができる。

【0120】

ここで、一般的に自然画の平均輝度は約 20 % グレーとなることは広く知られている。

【0121】

このため長期間の平均で見た場合には、逆バイアス電圧 V_{rv} は、

$$V_{rv} = 240 \times V_{odx} \times 0.2 = 48 \text{ V}$$
 となり実現可能な電圧となる。

【0122】

そこで、たとえば、逆バイアス電圧の限界値を 48 V と設定すると、有機 EL 発光素子の最大駆動電流に応じたオーバードライブ電圧 V_{od} をプログラムする画素回路では、 $240 \text{ V} - 48 \text{ V} = 192 \text{ V}$ の逆バイアス不足が発生することになる。

【0123】

したがって、この不足分の逆バイアス電圧を次のフレームの逆バイアス電圧に繰越加算

する。この繰越加算の作用を模式的に表わした図を図 18 に示す。図 18 における T1 ~ T5 が各フレームを示している。また、逆バイアス電圧の限界値は V_{rvlim} に設定されているものとする。

【0124】

図 18 に示すように、まず、第 1 フレーム T1 において必要な逆バイアス電圧が V_{rv1} の場合、 V_{rv1} は限界値 V_{rvlim} を超えているので、その差分 V_{rv1}' が算出され、第 1 フレーム T1 においては、逆バイアス電圧として限界値 V_{rvlim} と同じ大きさ電圧が印加される。

【0125】

そして、上記のようにして算出された差分 V_{rv1}' は次の第 2 フレーム T2 に繰越加算される。すなわち、第 2 フレーム T2 において必要な逆バイアス電圧 V_{rv2} に対し V_{rv1}' が加算される。そして、その加算値と限界値 V_{rvlim} とが比較され、加算値の方が V_{rvlim} よりも大きい場合には、その差分 V_{rv2}' が算出され、第 2 フレーム T2 においては、逆バイアス電圧として限界値 V_{rvlim} と同じ大きさ電圧が印加される。そして、上記のようにして算出された差分 V_{rv2}' は次の第 3 フレーム T3 に繰越加算される。なお、 V_{rv2} と V_{rv1}' の加算値が V_{rvlim} よりも小さい場合には、その加算値が逆バイアス電圧として印加される。

【0126】

そして、次に、第 3 フレーム T3 において必要な逆バイアス電圧 V_{rv3} に対し V_{rv2}' が加算される。そして、その加算値と限界値 V_{rvlim} とが比較され、加算値の方が V_{rvlim} よりも大きい場合には、その差分 V_{rv3}' が算出され、第 3 フレーム T3 においては、逆バイアス電圧として限界値 V_{rvlim} と同じ大きさ電圧が印加される。そして、上記のようにして算出された差分 V_{rv3}' は次の第 4 フレーム T4 に繰越加算される。なお、 V_{rv3} と V_{rv2}' の加算値が V_{rvlim} よりも小さい場合には、その加算値が逆バイアス電圧として印加される。

【0127】

上記のようにして逆バイアス電圧の繰越加算が順次行われる。

【0128】

逆バイアス電圧の限界値を、たとえば、上述した平均的な 48 V に設定するようにすれば、フレーム数を重ねればやがて繰越電圧はなくなることになり、逆バイアス電圧の適正化が図られ、駆動用トランジスタの閾値電圧のシフトを適切に抑制することができる。

【0129】

逆バイアス電圧の限界値としては、有機 EL 発光素子が最大輝度時の駆動用トランジスタのオーバードライブ電圧の 15% ~ 50%、または 20% 程度である。

【0130】

なお、逆バイアス電圧の限界値を、有機 EL 発光素子が最大輝度時の駆動用トランジスタのオーバードライブ電圧の 15 ~ 50% 程度、または 20% とする理由は、以下のとおりである。

【0131】

最近の表示器では、表示画像に応じて自動輝度調整する場合があり、たとえば、J E I T A, F P D の人間工学シンポジウム 2008, フラットパネルディスプレイへの人間工学的要求の資料 P12 では、表示画像の平均データに応じた表示輝度制御が有効であることが示されている。そして、画像 1 (平均データ = 4.35) ~ 画像 3 (平均データ = 11.53) 等の平均データが低い画像は全体輝度を上げ、画像 9 (平均データ 92.46) 等の平均データが高い画像は全体輝度を下げる制御になる。

【0132】

そして、結果として、平均輝度は強制的に画像 4 (平均データ = 12.19) ~ 画像 8 (平均データ = 43.26) と同じレベルになると推測される。

【0133】

したがって、表示装置が、自動輝度調整機能を有する場合には、逆バイアス電圧の限界

10

20

30

40

50

値は、有機EL発光素子が最大輝度時の駆動用トランジスタのオーバードライブ電圧の15～50%程度とするのが望ましい。

【0134】

また、表示装置が、自動輝度調整機能を有しない場合には、一般自然画の平均輝度は20%程度であるので（たとえば、総合資源エネルギー調査会、省エネルギー基準部会・第5回小委員会資料参照）、逆バイアス電圧の限界値は、有機EL発光素子が最大輝度時の駆動用トランジスタのオーバードライブ電圧の20%程度とすることが望ましい。

【0135】

また、上記実施形態の有機EL表示装置においては、上述したようにアモルファスシリコンや無機酸化膜からなるN型の薄膜トランジスタを駆動用トランジスタとして用いることができるが、特に、IGZOからなるN型の薄膜トランジスタを駆動用トランジスタとして用いることが望ましい。

【0136】

第1および第2の実施形態の有機EL表示装置において、上述したように逆バイアス電圧の限界値を設定して、不足分を次フレーム以降に繰越し加算するようにした場合には、たとえば、表示画像が自然画とは異なり、PC画面やCG画のような濃淡のバランスが特異な画像を長時間表示すると、平均逆バイアス電圧が予め設定した逆バイアス電圧の限界値と異なることになり、順次繰越される差分の電圧が上昇し、適切な逆バイアス制御ができなくなり、駆動用トランジスタの閾値電圧のシフトを発生してしまう懸念がある。

【0137】

そこで、IGZOからなる薄膜トランジスタの可逆性閾値電圧シフト特性を利用すれば、たとえば、真っ黒の画面を表示している期間や電源オフ時などの非表示期間に閾値電圧を初期値に戻すことができるので、閾値電圧のシフトを抑制することができる。

【0138】

また、上記第1および第2の実施形態の有機EL表示装置における画素回路の駆動用トランジスタとして、IGZOで構成される閾値電圧 V_{th} が略0Vの薄膜トランジスタを用いることができる。第1および第2の実施形態の有機EL表示装置において、駆動用トランジスタとして上記のような薄膜トランジスタを用いるようにすれば、駆動用トランジスタの閾値電圧の初期値に偏差がないので、上述した閾値検出動作を実施する必要がなくなる。したがって、駆動用トランジスタの閾値電圧の補正に要した時間を逆バイアス電圧印加時間に用いることで、逆バイアス電源電圧の低減化を図ることができ、消費電力の削減を図ることができる。

【0139】

第1の実施形態の有機EL表示装置において、駆動用トランジスタとして上記のような薄膜トランジスタを用いた場合の動作のタイミングチャートを図19に示す。閾値電圧検出動作を行なわないこと以外は、第1の実施形態の有機EL表示装置の作用とほぼ同様であるので、以下、図19にタイミングチャートについて簡単に説明する。

【0140】

そして、まずリセット動作が行なわれる（図19の $t_1 \sim t_2$ ）。具体的には、データ駆動回路12から各データ線14にデータバス信号VBが出力される。

【0141】

そして、ここで電源ライン16の電源電圧 V_{ddx} が V_{dd} からVAに変化すると、駆動用トランジスタ11bは、有機EL発光素子11a側の端子がドレイン端子D、電源ライン16側の端子がソース端子Sとなり、有機EL発光素子11aの寄生容量51に残っている電荷が駆動用トランジスタ11bのソースドレイン間を経由して電源ライン16に放電され、最終的には有機EL発光素子11aのアノード端子の電位はVAとなる。

【0142】

上記のような作用により、駆動用トランジスタ11bのゲート電圧 $V_g = V_B$ 、ソース電圧 $V_s =$ ドレイン電圧 $V_d = V_A$ 、ゲートーソース間電圧 $V_{gs} = V_B - V_A$ にリセットされる。

10

20

30

40

50

【0143】

そして、次に逆バイアス動作が行なわれる（図19のt2～t3）。上述したリセット動作の後、データ駆動回路12から各データ線14に、図19に示すような負電圧のリセット信号VCが出力される。

【0144】

データ駆動回路12から出力されたりセット信号VCは、選択された画素回路行の各画素回路11に入力され、各画素回路11の駆動用トランジスタ11bのゲートソース間に逆バイアス電圧Vrvが印加される。そして、逆バイアス電圧を印加することで、1フレーム平均の電圧ストレスは正負で均等されてほぼゼロとなる。

【0145】

そして、次にプログラム動作が行なわれる（図19のt3～t4）。具体的には、データ駆動回路12から各データ線14にプログラムデータ信号Vprgが出力される。そして、データ駆動回路12から出力されたプログラムデータ信号Vprgは、選択された画素回路行の各画素回路11に入力される。

【0146】

ここで、プログラムデータ信号Vprgは、
 $V_{prg} = V_{od}$
 である。

【0147】

プログラムデータ信号Vprgが入力されると駆動用トランジスタ11bのゲート電圧がVodとなり、容量素子11cにVodが設定される。

【0148】

そして、次に発光動作が行なわれる（図19のt4以降）。

【0149】

具体的には、走査駆動回路13から各走査線15にオフ走査信号が出力される（図19における時刻t4）。

【0150】

そして、走査駆動回路13から出力されたオフ走査信号に応じて選択用トランジスタ11dがOFFし、駆動用トランジスタ11bのゲート端子Gとデータ線14とが切り離される。

【0151】

そして、駆動用トランジスタ11bのゲートソース間電圧VgsがVodとなり、駆動用トランジスタ11bのドレインソース間には、下式のTFTE電流式に従った駆動電流Idvが流れる。

【0152】

$$I_{dv} = \mu \times C_{ox} \times (W/L) \times V_{od}^2$$

この駆動電流Idvにより有機EL発光素子11aの寄生容量51が充電され、駆動用トランジスタ11bのソース電圧Vsが上昇するが、ゲートソース間電圧Vgsは、容量素子11cの保持電圧Vodにより保持されたままなので、やがてソース電圧Vsは有機EL発光素子11aの発光閾値電圧Vf0を超え、有機EL発光素子11aの発光部50において定電流での発光動作が行なわれる

なお、駆動用トランジスタとして、IGZOで構成される閾値電圧Vthが略0Vの薄膜トランジスタを用いた場合においても、上述したように逆バイアス電圧の限界値を設定して、不足分を次フレーム以降に繰越し加算するようにしてもよい。

【0153】

また、上記本発明の実施形態は、有機EL発光素子の寄生容量を充電することによって駆動用トランジスタの閾値電圧を検出するようにしたが、これに限らず、たとえば、特開2008-51990号公報に記載のように有機EL発光素子に並列に接続された補助容量素子に充電することによって閾値電圧を検出する構成や、特開2004-252110号公報に記載のように共通電源線の布線容量に充電することによって閾値電圧を検出する

10

20

30

40

50

構成としてもよい。

【0154】

また、上記本発明の実施形態は、本発明の表示装置を有機EL表示装置に適用したものであるが、発光素子としては、有機EL発光素子に限らず、たとえば、無機EL素子などを用いるようにしてもよい。

【0155】

また、本発明の表示装置は、様々な用途がある。たとえば、携帯情報端末（電子手帳、モバイルコンピュータ、携帯電話など）、ビデオカメラ、デジタルカメラ、パーソナルコンピュータ、テレビなどが挙げられる。

【図面の簡単な説明】

10

【0156】

【図1】本発明の表示装置の第1の実施形態を適用した有機EL表示装置の概略構成図

【図2】本発明の表示装置の第1の実施形態を適用した有機EL表示装置の画素回路の構成を示す図

【図3】本発明の表示装置の第1の実施形態を適用した有機EL表示装置の作用を説明するためのタイミングチャート

【図4】本発明の第1の実施形態の有機EL表示装置のリセット動作の作用を説明するための図

【図5】本発明の第1の実施形態の有機EL表示装置の逆バイアス動作の作用を説明するための図

20

【図6】本発明の第1の実施形態の有機EL表示装置の閾値電圧検出動作の作用を説明するための図

【図7】本発明の第1の実施形態の有機EL表示装置のプログラム動作の作用を説明するための図

【図8】本発明の第1の実施形態の有機EL表示装置の発光動作を説明するための図

【図9】本発明の表示装置の第2の実施形態を適用した有機EL表示装置の概略構成図

【図10】本発明の表示装置の第2の実施形態を適用した有機EL表示装置の画素回路の構成を示す図

【図11】本発明の表示装置の第2の実施形態を適用した有機EL表示装置の作用を説明するためのタイミングチャート

30

【図12】本発明の第2の実施形態の有機EL表示装置のリセット動作の作用を説明するための図

【図13】本発明の第2の実施形態の有機EL表示装置の逆バイアス動作の作用を説明するための図

【図14】本発明の第2の実施形態の有機EL表示装置の閾値電圧検出動作の作用を説明するための図

【図15】本発明の第2の実施形態の有機EL表示装置のプログラム動作の作用を説明するための図

【図16】本発明の第2の実施形態の有機EL表示装置の発光動作を説明するための図

【図17】閾値電圧 V_{th} が略0の駆動用トランジスタの電流特性の一例を示す図

40

【図18】逆バイアス電圧の繰越加算の作用を説明するための模式図

【図19】IGZOで構成される閾値電圧 V_{th} が略0Vの薄膜トランジスタを駆動用トランジスタとして用いた有機EL表示装置の作用を説明するためのタイミングチャート

【図20】閾値電圧検出動作の際の駆動用トランジスタのソース電圧 V_s と有機EL発光素子の発光閾値電圧との関係を示す図

【符号の説明】

【0157】

10 アクティブマトリクス基板

11 画素回路

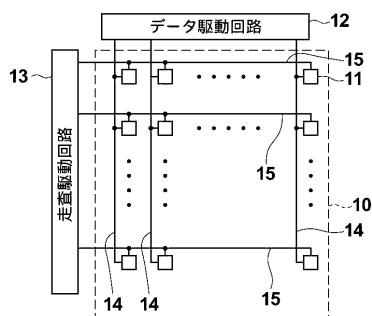
11a 発光素子

50

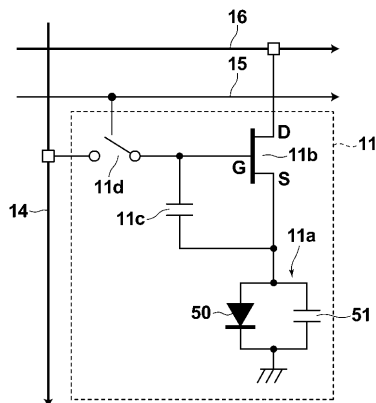
- 1 1 b 駆動用トランジスタ
- 1 1 c 容量素子
- 1 1 d 選択用トランジスタ
- 1 2 データ駆動回路
- 1 3 走査駆動回路
- 1 4 データ線
- 1 5 走査線
- 1 6 電源ライン
- 1 7 リセット走査線
- 2 1 画素回路
- 2 1 a 発光素子
- 2 1 b 駆動用トランジスタ
- 2 1 c 容量素子
- 2 1 d 選択用トランジスタ
- 2 1 e リセット用トランジスタ
- 5 0 発光部
- 5 1 寄生容量
- 5 2 発光部
- 5 3 寄生容量

10

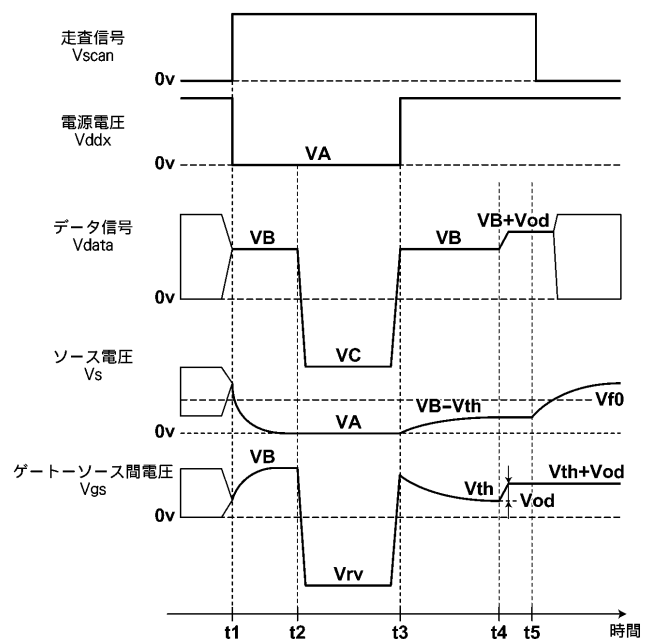
【図 1】



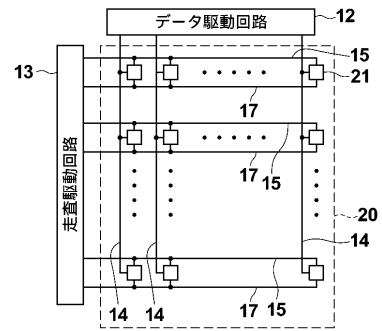
【図 2】



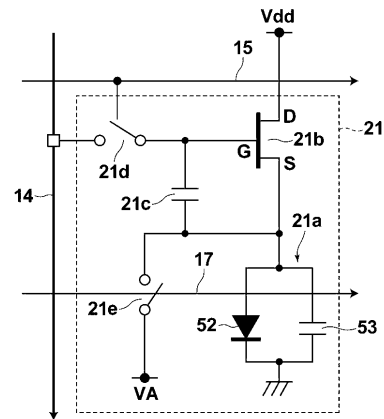
【図 3】



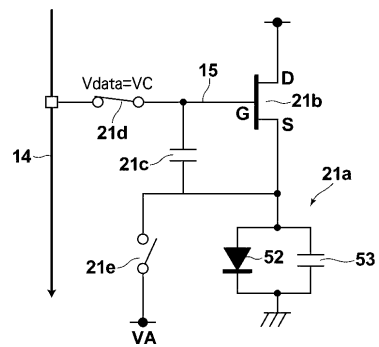
【图 9】



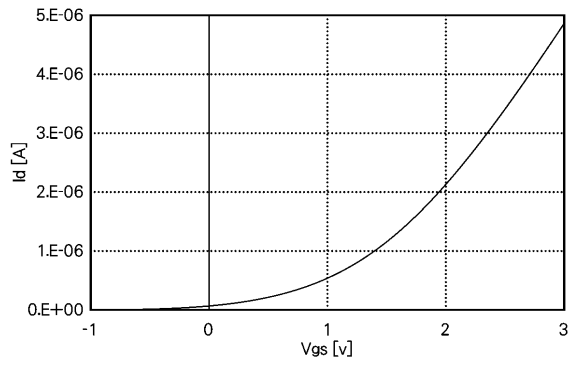
【图 7】



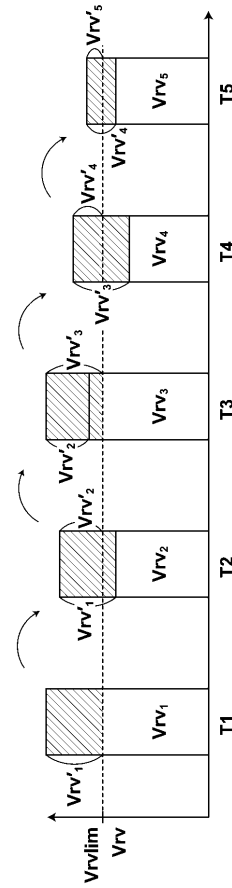
【图 1 3】



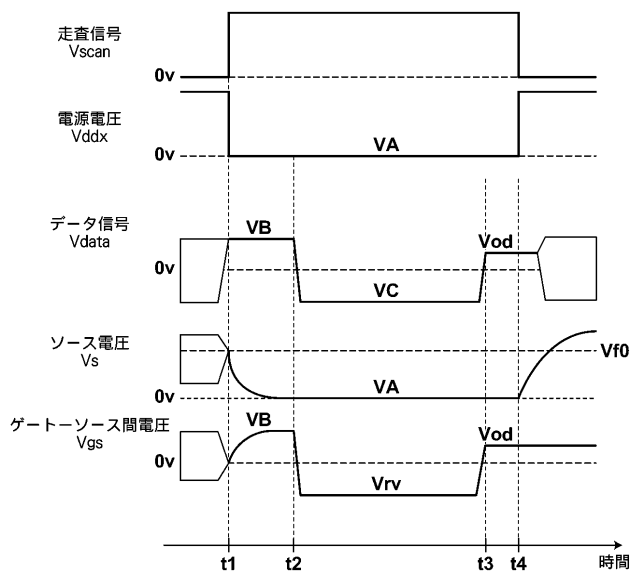
【図 17】



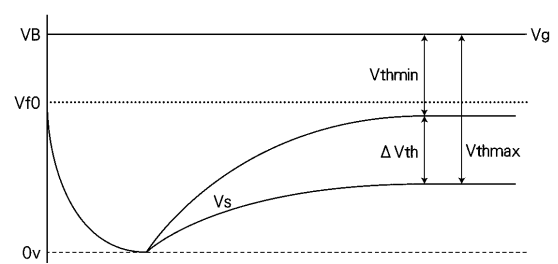
【図 18】



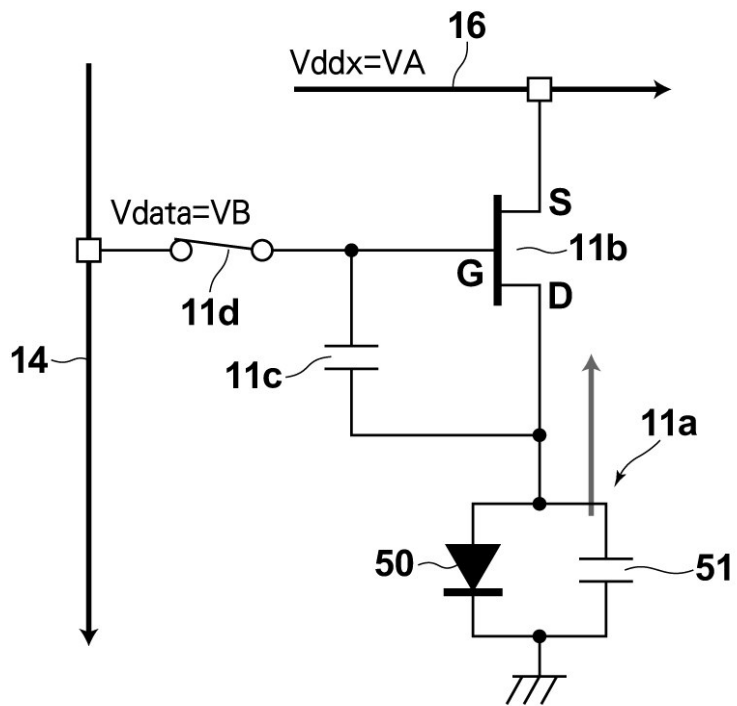
【図 19】



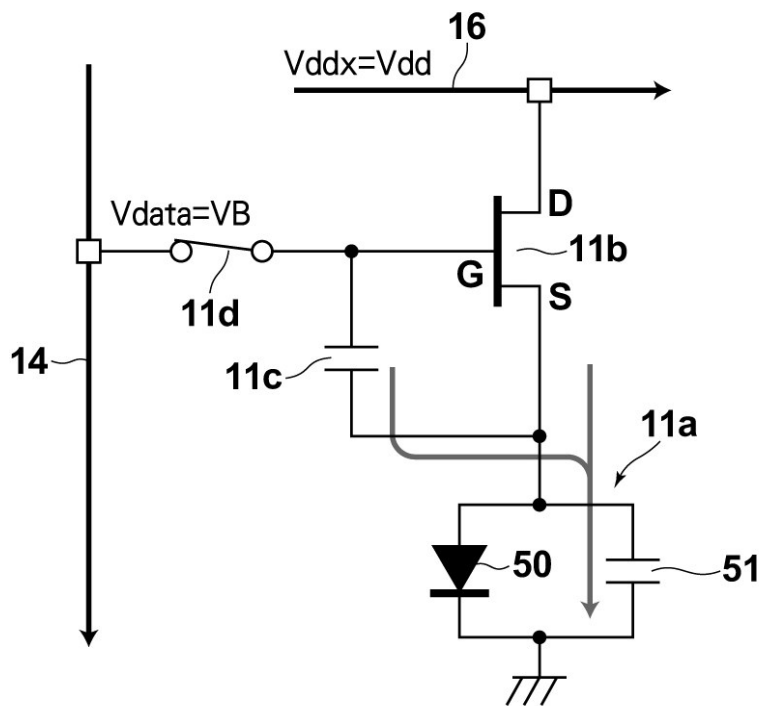
【図 20】



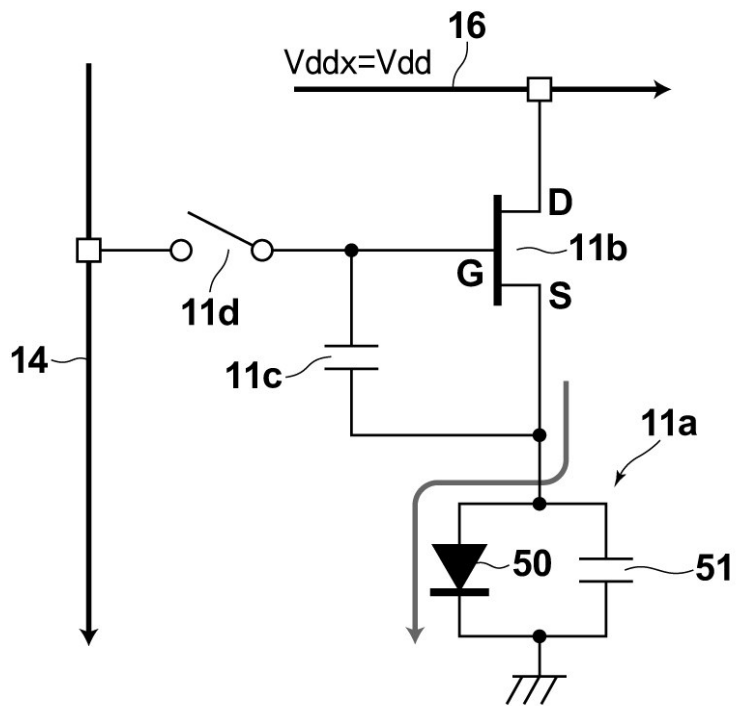
【図 4】



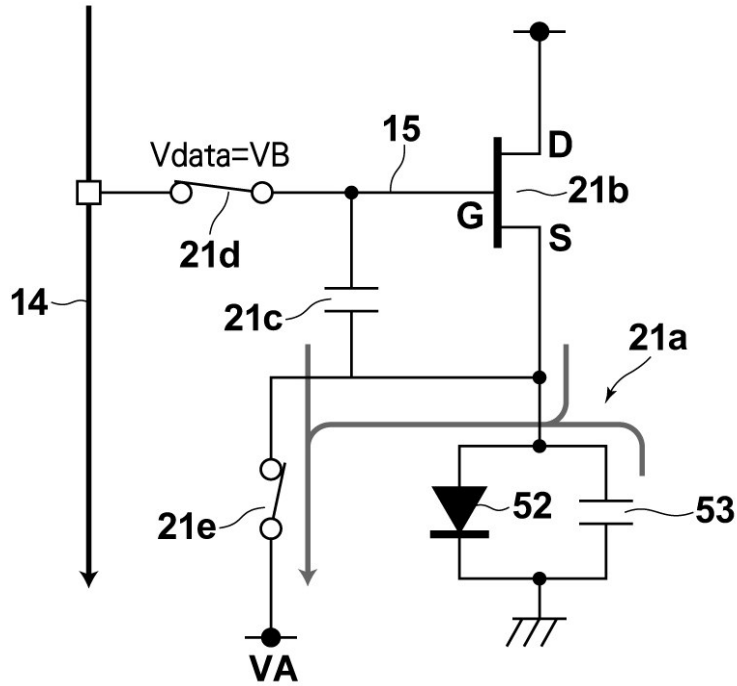
【図 6】



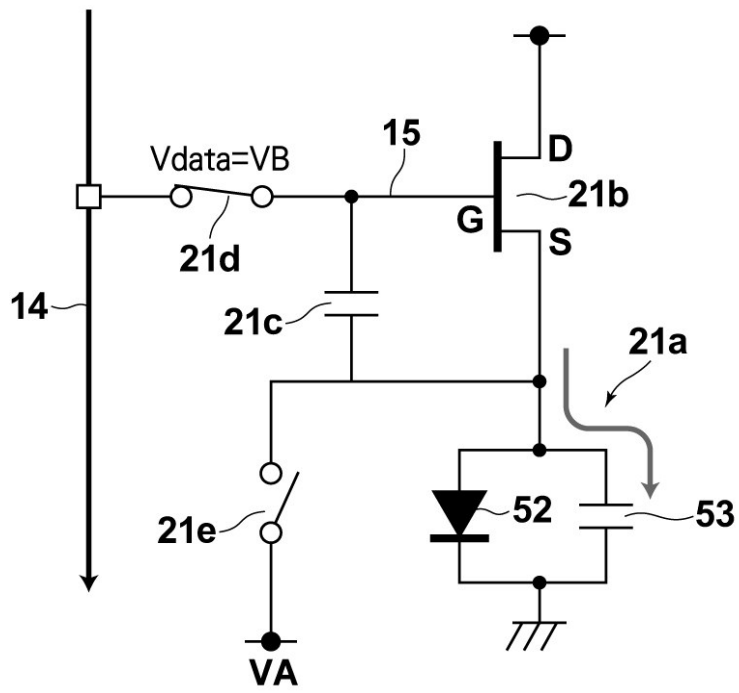
【図 8】



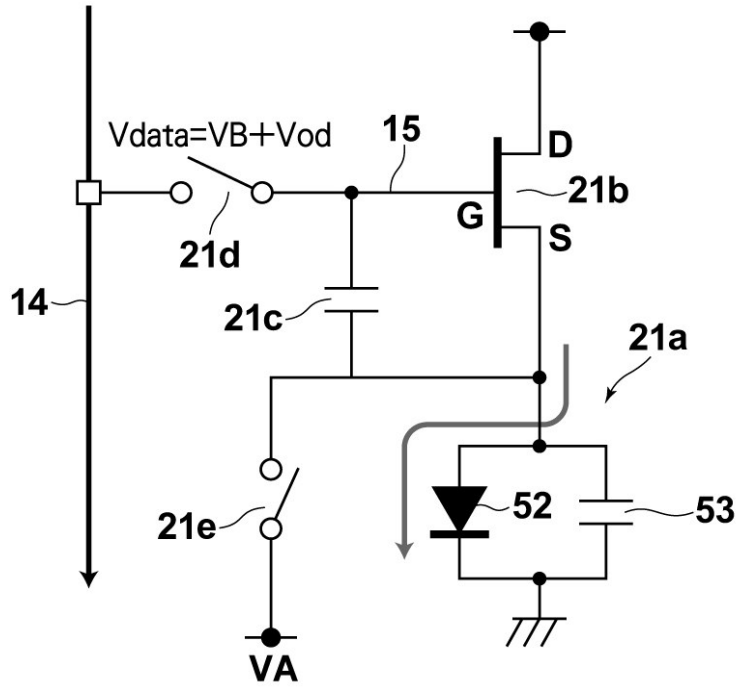
【図 12】



【図 1 4】



【図 1 6】



フロントページの続き

(51)Int.Cl.	F I			テーマコード (参考)
H 0 1 L 21/336 (2006.01)	H 0 5 B	33/14	A	
G 0 9 F 9/30 (2006.01)	H 0 5 B	33/14	Z	
H 0 1 L 27/32 (2006.01)	H 0 1 L	29/78	6 1 8 B	
	H 0 1 L	29/78	6 1 2 Z	
	H 0 1 L	29/78	6 1 4	
	G 0 9 G	3/30	K	
	G 0 9 F	9/30	3 3 8	
	G 0 9 F	9/30	3 6 5 Z	

Fターム(参考) 5C080 AA06 BB05 DD04 DD05 DD29 EE28 EE29 FF07 FF11 HH09
 JJ02 JJ03 JJ04
 5C094 AA25 AA37 AA41 AA53 AA54 AA55 BA03 BA27 CA19 DB01
 DB04 FB12 FB14 FB19 GA10 HA08 HA10 JA03
 5F110 AA08 AA14 BB01 GG01 GG15 NN71 NN73