



(12) 发明专利申请

(10) 申请公布号 CN 102569349 A

(43) 申请公布日 2012. 07. 11

(21) 申请号 201210040611. X

(51) Int. Cl.

(22) 申请日 2003. 09. 30

H01L 27/32 (2006. 01)

(30) 优先权数据

G09F 9/35 (2006. 01)

60/414, 323 2002. 09. 30 US

H01L 29/06 (2006. 01)

60/414, 359 2002. 09. 30 US

G02F 1/1368 (2006. 01)

60/468, 276 2003. 05. 07 US

G02F 1/133 (2006. 01)

60/488, 801 2003. 07. 22 US

(62) 分案原申请数据

03825281. 3 2003. 09. 30

(71) 申请人 纳米系统公司

地址 美国加利福尼亚州

(72) 发明人 戴维·斯顿博 斯蒂芬·恩培多克勒

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 申发振

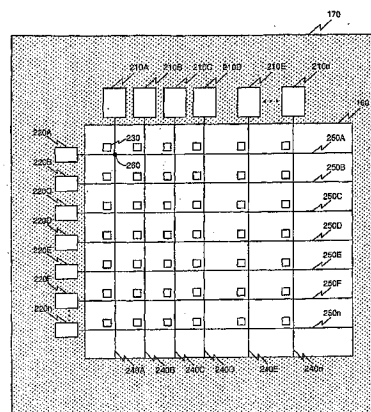
权利要求书 3 页 说明书 9 页 附图 7 页

(54) 发明名称

使用纳米线晶体管的集成显示器

(57) 摘要

本发明涉及一种使用纳米线晶体管的显示器。具体地,描述了一种使用纳米线像素晶体管、纳米线行晶体管、纳米线列晶体管以及纳米线边缘电子设备的液晶显示器。纳米线像素晶体管用于控制向包含液晶的像素所施加的电压。纳米线行晶体管用于导通和截止纳米线像素晶体管,其位置沿着连接到纳米线行晶体管的行连线。纳米线列晶体管用于向纳米线像素晶体管施加电压,其位置沿着连接到纳米线列晶体管的列连线。此外还提供了显示器,包括使用纳米线晶体管的有机发光二极管(OLED)显示器、纳米管场效应显示器、等离子体显示器、微反射镜显示器、微机电(MEMs)显示器、电致变色显示器以及电泳显示器。



1. 一种在显示器中使用的有源矩阵底板,包括:

多个像素;

多个列晶体管,其中所述多个列晶体管之内的列晶体管向多个像素晶体管的子集两端施加电压;和

多个行晶体管,其中所述多个行晶体管之内的至少两个行晶体管导通或截止对应的像素晶体管;

多个像素晶体管,其中在所述多个像素晶体管之内的像素晶体管控制在所述多个像素之内的相应像素,其中所述多个像素晶体管之内的每一个像素晶体管、所述多个列晶体管之内的每一个列晶体管以及所述多个行晶体管之内的每一个行晶体管是纳米线晶体管,所述纳米线晶体管包括在晶体管的源极和漏极之间延伸的多个纳米线,并且每一个纳米线晶体管包括足够至少以希望速度对像素进行充电和放电的平均数目的纳米线;以及

边缘电子设备,其控制所述列晶体管、所述行晶体管和所述像素晶体管中的一个或更多个,其中所述边缘电子设备包括多个纳米线晶体管,每个纳米线晶体管包括在该晶体管的第一源极和第一漏极之间延伸的多个纳米线。

2. 根据权利要求1所述的有源矩阵底板,其特征在于每一个列纳米线晶体管包括至少在源极和漏极之间延伸的至少100个纳米线。

3. 根据权利要求1所述的有源矩阵底板,其特征在于每一个行纳米线晶体管包括至少在源极和漏极之间延伸的至少100个纳米线。

4. 根据权利要求1所述的有源矩阵底板,其特征在于纳米线边缘电子设备包括纳米线缓冲器。

5. 根据权利要求1所述的有源矩阵底板,其特征在于纳米线边缘电子设备包括纳米线移位寄存器。

6. 根据权利要求1所述的有源矩阵底板,其特征在于纳米线边缘电子设备包括纳米线电平移位器。

7. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是液晶显示器。

8. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是有机发光显示器 OLED。

9. 根据权利要求8所述的有源矩阵底板,其特征在于所述 OLED 包括纳米晶体。

10. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是电泳显示器。

11. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是等离子体显示器。

12. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是电致变色显示器。

13. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是微机电 MEMs 显示器。

14. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是微反射镜显示器。

15. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是场发射显示器。

16. 根据权利要求15所述的有源矩阵底板,其特征在于显示器是纳米管场发射显示器。

17. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是刚性的。

18. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是柔性的。

19. 根据权利要求1所述的有源矩阵底板,其特征在于显示器是非平面的。

20. 根据权利要求1所述的有源矩阵底板,其特征在于所述纳米线具有核壳设计,其中

二氧化硅生长在纳米线核周围并且栅极涂敷在氧化物周围。

21. 根据权利要求 20 所述的有源矩阵底板,其特征在于所述纳米线还包括围绕所述纳米线的栅极触点。

22. 一种具有下基板的液晶显示器,包括:

(a) 多个像素;

(b) 多个像素晶体管,其中所述多个像素晶体管之内的像素晶体管控制所述多个像素之内的相应像素;

(c) 多个列晶体管,其中所述多个列晶体管之内的列晶体管向所述多个像素晶体管的子集两端施加电压;以及

(d) 多个行晶体管,其中所述多个行晶体管之内的至少两个行晶体管导通和截止相应的像素晶体管,其中 i) 所述多个像素晶体管、ii) 所述多个列晶体管以及 iii) 所述多个行晶体管中的至少之一是纳米线晶体管,所述纳米线晶体管包括在所述纳米线晶体管的源极和漏极之间延伸的多个纳米线,并且每一个纳米线晶体管包括足够至少以希望速度对像素进行充电和放电的平均数目的纳米线;以及

(e) 边缘电子设备,其控制所述列晶体管、所述行晶体管和所述像素晶体管中的一个或更多个,其中所述边缘电子设备包括多个纳米线晶体管,每个纳米线晶体管包括在该晶体管的第一源极和第一漏极之间延伸的多个纳米线。

23. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线边缘电子设备包括纳米线缓冲器。

24. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线边缘电子设备包括纳米线移位寄存器。

25. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线边缘电子设备包括纳米线电平移位器。

26. 根据权利要求 22 所述的液晶显示器,其特征在于所述多个像素晶体管之内的像素晶体管、所述多个列晶体管之内的列晶体管和所述多个行晶体管之内的行晶体管是纳米线晶体管。

27. 根据权利要求 22 所述的液晶显示器,其特征在于 i) 所述多个像素晶体管、ii) 所述多个列晶体管以及 iii) 所述多个行晶体管中的至少之一是 a-Si 薄膜晶体管。

28. 根据权利要求 22 所述的液晶显示器,其特征在于 i) 所述多个像素晶体管、ii) 所述多个列晶体管以及 iii) 所述多个行晶体管中的至少之一是体 Si 薄膜晶体管。

29. 根据权利要求 22 所述的液晶显示器,其特征在于 i) 所述多个像素晶体管、ii) 所述多个列晶体管以及 iii) 所述多个行晶体管中的至少之一是有机半导体。

30. 根据权利要求 22 所述的液晶显示器,其特征在于 i) 所述多个像素晶体管、ii) 所述多个列晶体管以及 iii) 所述多个行晶体管中的至少之一是多晶硅薄膜晶体管。

31. 根据权利要求 22 的液晶显示器,其特征在于用于形成晶体管的纳米线是对准的平行线。

32. 根据权利要求 22 的液晶显示器,其特征在于随机并且各向同性地对齐纳米线。

33. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线列晶体管位于列连线之间。

34. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线列晶体管位于与列连线共线处。

35. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线行晶体管位于行连线之间。

36. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线行晶体管位于与行连线共线处。

37. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线晶体管包括连接纳米线晶体管的源极和漏极的至少 10 个纳米线。

38. 根据权利要求 22 所述的液晶显示器,其特征在于纳米线晶体管包括连接纳米线晶体管的源极和漏极的至少 100 个纳米线。

39. 根据权利要求 22 所述的液晶显示器,其特征在于下基板是柔性材料。

40. 根据权利要求 22 所述的液晶显示器,其特征在于下基板是具有熔化温度低于 500 华氏度的低温材料。

41. 根据权利要求 22 所述的液晶显示器,其特征在于下基板是塑料。

42. 根据权利要求 22 所述的液晶显示器,其特征在于下基板是半透明的材料。

43. 根据权利要求 22 所述的液晶显示器,其特征在于所述纳米线包括核壳设计,其中二氧化硅生长在纳米线核周围并且栅极涂敷在氧化物周围。

44. 一种在显示器内所使用的有源矩阵底板,包括:

多个像素;

多个非晶硅像素晶体管,其中所述多个像素晶体管之内的像素晶体管控制在所述多个像素之内的相应像素;

多个行晶体管,被配置成使电流能够流向所述像素晶体管;以及

多个列晶体管,其中所述多个列晶体管之内的列晶体管向所述多个像素晶体管的子集两端施加电压,并且其中所述多个像素晶体管之内的每一个列晶体管是纳米线晶体管,所述纳米线晶体管包括在晶体管的源极和漏极之间延伸的多个纳米线,每一个纳米线晶体管包括足够至少以希望速度对像素进行充电和放电的平均数目的纳米线;以及

边缘电子设备,其控制所述列晶体管、所述行晶体管和所述像素晶体管中的一个或更多个,其中所述边缘电子设备包括多个纳米线晶体管,每个纳米线晶体管包括在该晶体管的第一源极和第一漏极之间延伸的多个纳米线。

45. 根据权利要求 44 所述的有源矩阵底板,其特征在于每一个纳米线晶体管包括至少在源极和漏极之间延伸的至少 100 个纳米线。

使用纳米线晶体管的集成显示器

[0001] 本申请是申请日为 2003 年 9 月 30 日、申请号为 03825281.3、发明名称为“使用纳米线晶体管的集成显示器”的中国发明专利申请的分案申请。

技术领域

[0002] 本发明涉及显示器,并且更具体地,涉及使用纳米线(nanowire)晶体管的集成显示器。

背景技术

[0003] 存在多种显示器技术。这些显示器技术包括液晶显示器、有机发光二极管显示器(OLED)、纳米管场效应显示器、等离子体显示器、微反射镜显示器、微机电(MEMs)显示器、电致变色(electrochromic)显示器以及电泳显示器。这些显示器类型中的每一个均具有独特的特性,其使得显示器类型或多或少地适用于具体的显示功能(例如计算机显示器、监视(watch)显示器)。尽管如此,每一种显示类型具有与可以包括像素、电子的底板相关的共同特性,以便当出现像素和例如玻璃的下基板(base substrate)时进行变化。在此对于液晶显示器这一较为普通的显示器类型之一进行详细描述,从而强调显示器的特性。

[0004] 液晶显示器(LCD)是由当施加电场时其光的反射系数或透射系数进行改变的材料所构成的显示器。液晶显示器用于从手表显示器到膝上计算机到电视屏幕的大量应用中。如其名称所示,LCD的基本部件是液晶。液晶具有一些使其成为LCD的独特性质。液晶的一个特性是其受电场的影响。用于LCD中的液晶的最普通的形式称作扭转向列液晶。正如本领域的技术人员所公知的,这些晶体可预测地响应电场的施加,从而控制通过晶体的光量。设置液晶以形成显示器中的像素。像素是LCD上的图像的最小离散元素。典型地,每个单元区域(例如,平方英寸)的像素数越多,分辨率越高。

[0005] 类似其它显示技术,LCD的另一关键要素是用于对在显示器技术(例如,显微镜、等离子体、纳米管等)中所使用的液晶或具体部件进行控制和驱动的电子设备(electronics)。通过应用和LCD类型极大改变了电子设备的复杂度。例如,LCD的两种普通类型是无源和有源矩阵LCD。在无源矩阵LCD中,简单传导栅格(grid)用于向形成像素的液晶提供电流。栅格由通常为氧化铟锡的透明传导材料的列和行形成。为了点亮像素,向列施加电压,并向在指定像素处相交的行施加负电压,以传送在像素处反扭转(untwist)液晶的场,从而允许透射或反射光线。驱动无源矩阵LCD的电子设备相对简单。针对相对简单的电子设备的折衷是无源矩阵LCD的每一个像素具有当像素数增加时变得越来越小的占空比。这导致较慢的响应时间和较差的对比度。结果是,可以降低LCD刷新图像的能力并且图像不鲜明。

[0006] 有源矩阵LCD具有更复杂的电子设备,从而引起每一个像素在百分之一的时间内具有所施加的电场。这使得对于使用液晶仅需极短的响应时间、较高对比度以及直接像素寻址,从而使得有源矩阵LCD非常适用于视频和快速图形应用。有源矩阵LCD依赖于薄膜晶体管(TFT)。具体地,独立的TFT与每一个像素相关联。同样地,对于其它技术,其越复杂

则越依赖于 TFT。

[0007] 图 1 示出了使用 TFT 的典型有源矩阵 LCD, 有源矩阵 LCD100。有源矩阵 LCD100 包括偏振器膜 110、上玻璃基板 120、滤色器 130、透明电极 140、液晶 150、像素晶体管及连线 (trace) 160、边缘电子设备 (edge electronics) 170、下玻璃基板 180 以及偏振器膜 190。总体来说, 像素晶体管 (及连线) 170 和下玻璃基板 180 可以称作底板, 或者在这种情况下称作有源矩阵底板 (即, 透明 (前) 电极与液晶不是底板的一部分)。术语有源矩阵底板也可以用于指不包括边缘电子设备 170 的以上部件。这些层中的每一个彼此层叠, 以便产生可以用于例如膝上计算机显示器的液晶显示器。在这种情况下, 将可以添加框架从而支持 LCD 并且将显示器固定到膝上底座上。将使用电路从而允许从膝上计算机到 LCD 的通信, 以便显示所希望的图形或视频。

[0008] 当要通过有源矩阵显示器 100 进行图像显示时, 使用 TFT 和边缘电子设备发送电信号, 以便配置位于适当像素处的液晶从而使得没有光或者一部分光从像素透射。边缘电子设备可以包括: 移位寄存器、将输出侧信号与显示器上的信号进行匹配的电平移位器 (level shifter) 以及输出缓冲器。图 2 示出了 TFT 和边缘电子设备的布局。图 2 包括: 一组薄膜列晶体管 210A 至 210n, 一组薄膜行晶体管 220A 至 220n, 一组传导列连线 240A 至 240n, 一组传导行连线 250A 至 250n, 一组例如薄膜像素晶体管 230 的薄膜像素晶体管, 以及一组例如像素 260 的像素。例如薄膜像素晶体管 230 的薄膜像素晶体管与每一行和列连线的交叉点相关联。像素与行和列连线的交叉点相关联。像素 260 提供像素的一个示例。因此, 例如, 当寻址到像素 230 时, 适当的信号发送给薄膜列晶体管 210A、薄膜行晶体管 220A 以及薄膜像素晶体管 260。

[0009] 目前, 可以使用非晶硅薄膜晶体管 (a-Si TFTs) 或者多晶硅 TFT (p-Si 或者 poly-Si TFTs) 或者块硅 (bulk-silicon) 晶体管作为 LCD 显示器和其它类型的大多数显示器中的行、列以及像素晶体管。这些类型的晶体管的使用给显示器施加了一些设计限制。首先, 与由 a-Si 或者 poly-Si 制造的晶体管相关联的性能极大地小于使用块硅的性能。块硅的使用通常不适用于像素晶体管, 因为许多商用可变 LCD 或者其它显示器类型的尺寸大于用于制造传统的块硅晶体管的硅片的尺寸, 并且对于用作像素底板而言, 块硅的价格过高。另外, 因为 LCD 基板必须清洁 (clean), 故用于制作块硅晶体管的硅片仅可以用作反射显示器的基板。第二, a-Si 和 poly-Si 晶体管不具有用于行和列晶体管的足够性能, 因此现有的 LCD 或其它显示器类型在板的边缘附近具有大量的互连, 以便在集成电路中将行和列连线连接到使用晶体硅 (例如, 块硅) 晶体管的外部电路。这些互连增加了电路和组装复杂性以及互连故障, 并降低了制造产量。第三, a-Si 和 poly-Si 电路的相对较大的尺寸和互连增加了显示器的重量。第四, 因为需要相对较高的温度用于制造 a-Si 和 poly-Si 设备, 透明基板的选择主要局限于使用玻璃、高温玻璃或者石英。

[0010] 与使用块硅设备的电路相比较, 需要改进了性能特性的电路, 而且可以低成本应用于比典型硅片更大的区域以及与大量透明基板相兼容的温度。

[0011] 此外, 还需要可以集成到 LCD 板和其它显示器以便减小系统复杂度和重量的电路。

[0012] 此外, 还需要可以应用于例如塑料的柔性基板的电路。

发明内容

[0013] 本发明涉及使用纳米线晶体管的显示器。具体地,描述了使用纳米线像素晶体管、纳米线行晶体管、纳米线列晶体管以及纳米线边缘电子设备的液晶显示器。纳米线像素晶体管用于控制施加于包含液晶的像素的电压。纳米线行晶体管对用于导通和截止位于沿与纳米线行对相连的行连线处的像素晶体管。纳米线列晶体管用于向位于沿连接到纳米线列晶体管的连线处的纳米线像素晶体管提供电压。纳米线边缘电子设备用于控制行和列晶体管。在可选的实施例中,提出了一种使用纳米线晶体管与用于像素、行和列晶体管以及边缘电子设备的其它形式晶体管相结合的液晶显示器。例如,使用非晶硅像素晶体管的液晶显示器配备了纳米线晶体管,用于行和列晶体管。在本发明的可选实施例中,也提供了包括以下的显示器技术:有机发光二极管显示器 (OLED)、纳米管场效应显示器、等离子体显示器、微反射镜显示器、微机电 (MEMs) 显示器、电致变色显示器以及使用纳米线晶体管的电泳显示器。

[0014] 在显示器中使用纳米线晶体管具有很多优点。首先,纳米线晶体管可以定位于包括玻璃和塑料的多种基板上。结果是,可以在柔性基板上开发显示器,其使用柔软和 / 或可弯曲的显示器开展大量应用。其次,当与 a-Si 和 poly-Si TFT 相比较时,纳米线晶体管具有较好的性能,因此允许将与行和列晶体管相关联的边缘电子设备集成到行和列连线之间。这使得可以制造具有增长的平面尺寸与框架尺寸比的显示器,尤其是 LCD,用于保持屏幕并降低外部控制电路的复杂度。此外,因为纳米线晶体管较小,其可以减少与通常较差的传统的 a-Si 或 polySi TFT 相关联的模糊,因为较大的 a-Si 或 poly Si TFT 趋向于对通过例如 LCD 的显示器反射或者透射的光的重要部分进行阻挡。对于类似 OLED 的发射显示器,较小的晶体管使得底板区域的大部分可以由直接在底板上构建的 OLED 所占据,而不是在像素晶体管的顶部建立 OLED 的更困难的工艺。

[0015] 其它的实施例、特点以及本发明的优点,与本发明的各实施例的结果和操作一起,都在以下参考附图进行详细描述。

附图说明

[0016] 参考附图对本发明进行描述。在附图中,相同的参考数字表示相同或者功能类似的部件。在附图中首次出现的部件由相应的参考数字最左边的数位表示。

[0017] 图 1 是有源矩阵 LCD 的图示。

[0018] 图 2 是 TFT 和用于寻址 LCD 内的像素的边缘电子设备的图示。

[0019] 图 3A 是使用根据本发明实施例的纳米线晶体管的 LCD 的图示。

[0020] 图 3B 是根据本发明实施例的使用纳米线晶体管 LCD 的详细部分的图示。

[0021] 图 4 是据本发明实施例的在 LCD 内的 4 个纳米线像素晶体管的图示。

[0022] 图 5 是据本发明实施例的在 LCD 内的一对纳米线行晶体管的图示。

[0023] 图 6 是据本发明实施例的在 LCD 之内的两个纳米线列晶体管的图示。

具体实施方式

[0024] 应该理解这里所描述的具体实现是本发明的示例,并且不表示局限于本发明的任何其它局限范围。实际上,为了简短,传统的电子设备、制造、半导体设备,纳米管、纳米棒、

纳米线与纳米带技术,以及系统(以及系统的独立工作部件的部件)的其它功能方面可以不在此详细描述。此外,尽管为所讨论的具体实现设置了纳米线的数量和这些纳米线的间距,并不表示实现要局限于此,还可以使用大范围的纳米线数量和间距。另外,可以变化纳米线的尺寸和构成。所描述的实现不表示要进行局限,并且可以使用大范围的尺寸和部件。

[0025] 如此处所使用,术语“纳米线”通常指延长的任何导体或半导体材料,其包括至少一个小于 500nm 的横截面尺寸,并且优选小于 100nm,并且具有大于 10 的长宽比(长度:宽度),优选大于 50,并且更优选大于 100。这种纳米线的示例包括类似以下所描述的半导体纳米线:公开的国际专利申请 No. WO 02/17362、WO 02/48701 和 W001/03208、碳纳米管以及类似尺寸的其它延长的导体或半导体结构。

[0026] 尽管这里所描述的 LCD 模型主要基于与硅相关联的性质,可以使用纳米线的其它类型,包括半导体纳米线,其包括选自以下的半导体材料,例如, Si, Ge, Sn, Se, Te, B, C(包括金刚石), P, B-C, B-P(BP6), B-Si, Si-C, Si-Ge, Si-Sn 以及 Ge-Sn, SiC, BN/BP/BAs, AlN/AlP/AlAs/AlSb, GaN/GaP/GaAs/GaSb, InN/InP/InAs/InSb, BN/BP/BAs, AlN/AlP/AlAs/AlSb, GaN/GaP/GaAs/GaSb, InN/InP/InAs/InSb, ZnO/ZnS/ZnSe/ZnTe, CdS/CdSe/CdTe, HgS/HgSe/HgTe, BeS/BeSe/BeTe/MgS/MgSe, GeS, GeSe, GeTe, SnS, SnSe, SnTe, PbO, PbS, PbSe, PbTe, CuF, CuCl, CuBr, CuI, AgF, AgCl, AgBr, AgI, BeSiN₂, CaCN₂, ZnGeP₂, CdSnAs₂, ZnSnSb₂, CuGeP₃, CuSi₂P₃, (Cu, Ag)(Al, Ga, In, Tl, Fe)(S, Se, Te)₂, Si₃N₄, Ge₃N₄, Al₂O₃, (Al, Ga, In)₂(S, Se, Te)₃, Al₂CO, 以及两个或者多个这种半导体的适当组合。

[0027] 在特定方面,半导体可以包括掺杂剂,其来自包括以下内容的群:来自元素周期表的组 III 的 p 型掺杂剂;来自元素周期表的组 V 的 n 型掺杂剂;选自包括 P、Al 和 In 的组的 p 型掺杂剂;选自包括 P、As 和 Sb 的组的 n 型掺杂剂;来自元素周期表的组 II 的 p 型掺杂剂;选自包括 Mg、Zn、Cd 和 Hg 的组的 p 型掺杂剂;来自元素周期表的组 IV 的 p 型掺杂剂;选自包括 C 和 Si 的组的 p 型掺杂剂;或者选自包括 Si、Ge、Sn、S、Se 和 Te 的组的 n 型掺杂剂。本领域的普通技术人员很容易理解可以使用其它公知的半导体掺杂剂。

[0028] 此外,纳米线可以包括碳纳米管,或者导体或半导体有机聚合材料(例如,并五苯以及过渡金属氧化物)。

[0029] 因此,尽管出于演示目的,贯穿这里的说明称作术语“纳米线”,其表示此处的描述还包括纳米管的使用。纳米管可以形成于这里所描述的单独用于纳米管或与纳米管相结合的结合/薄膜中,从而提供这里所描述的特点和优点。此外,纳米管不需要包括纯碳,但可以包含例如硼等其它材料,正如通过本发明的技术之一所认识到的。

[0030] 此外,注意本发明的纳米线的薄膜可以是“异类的(heterogeneous)”膜,其包括:半导体纳米线和/或纳米管,和/或不同的纳米线组合,和/或不同部件的任何组合和/或结构特性。例如,“异类膜”可以包括具有不同直径和长度的纳米线/纳米管,并且纳米管和/或“异类结构”纳米管具有不同的特性。

[0031] 通过实质上“对准的”或“定向的”意味着在一组或一群纳米线中的大多数纳米线的纵轴被定向在单个方向的 30 度之内。尽管可以认为超过 50% 的大量纳米线即大多数,在不同的实施例中,可以认为 60%、75%、80%、90% 或者纳米线的其它百分比是如此定向的大多数。在特定的优选方面,纳米线的大多数被定向于所希望方向的 10 度以内。在附加的实施例中,纳米线的大多数可以定向在所希望方向的其它范围数以内,包括随机或各向同

性地定向。

[0032] 应该理解这里所进行的空间描述（例如，“以上”、“以下”、“上方”、“下方”、“顶部”、“底部”等）仅用于描述的目的，并且本发明的设备可以以任何方向或方式进行空间排列。

[0033] 最后，在集中讨论 LCD 的示例显示类型的同时，本发明应用于具有使用电子设备驱动像素改变的底板的显示器技术的任何类型，包括但不限于有机发光二极管（OLED）显示器、掺杂纳米晶体的 OLED、纳米管场效应显示器、等离子体显示器、微反射镜显示器、微机电（MEMs）显示器、电致变色显示器等等。

[0034] 图 3A 提供了根据本发明的实施例的使用纳米线晶体管的 LCD300。LCD 300 包括一组纳米线列晶体管 310A 至 310n、一组纳米线行晶体管对 320A 至 320n、一组纳米线像素晶体管 330A 至 330z、一组传导列连线 340A 至 340z、一组行连线 350A 到 350n 和一组像素 360A 到 360z。每一个纳米线列晶体管与沿自纳米线列晶体管延伸的列连线的一组纳米线像素晶体管相连接。例如，纳米线列晶体管 310A 与沿列连线 340A 的纳米线像素晶体管 330A、330M 和 330S 相连接。每一个纳米线行晶体管对与沿自纳米线行晶体管延伸的行连线的一组纳米线像素晶体管相连接。例如，纳米线行晶体管 320A 与沿行连线 350A 的一组纳米线像素晶体管相连接。纳米线像素晶体管与相应的像素相关联。例如，纳米线像素晶体管 330A 与像素 360A 相关联。

[0035] 此外，纳米线边缘电子设备（在图 3A 中未示出）可以用于控制纳米线列、行以及像素晶体管。纳米线边缘电子设备还可以用于驱动目前使用纳米线制造的列、行以及像素晶体管。纳米线边缘电子设备可以包括纳米线移位寄存器、纳米线电平移位器以及纳米线缓冲器。纳米线移位寄存器指使用纳米线晶体管实现的移位寄存器。纳米线电平移位器指使用纳米线晶体管实现的电平移位器。纳米线缓冲器指使用纳米线移位器实现的缓冲器。可以使用纳米晶体管实现边缘电子设备的其它类型。

[0036] 在操作中，当要改变像素的亮度时，向用于像素所在列的纳米线列晶体管施加电压。导通用于像素所在行的纳米线行晶体管，从而允许电流流向纳米线像素晶体管。当纳米像素晶体管导通时，电流流过纳米线像素晶体管，从而使得在该像素两端存在电压，其大约等于施加于列上以产生透射像素的希望光强的电压。

[0037] 尽管图 3A 示出了其中列、行以及像素晶体管都是纳米线晶体管的实施例。在可选的实施例中，纳米线晶体管与 a-Si 或 poly-Si 晶体管的任意组合可以用于列、行以及像素晶体管。例如，在一个实施例中，像素晶体管可以是 a-Si TFT 或 poly-Si TFT，并且行和列晶体管可以是纳米线晶体管。这是有益的代替，因为对于像素晶管的性能要求相对较低，并且可以通过 a-Si TFT 容易地实现。在另一示例中，列晶体管可以是 a-Si TFT 或 poly-Si TFT，并且行和像素晶体管可以是纳米线晶体管。在另一示例中，行晶体管可以是 a-Si TFT 或 poly-Si TFT，并且列和像素晶体管可以是纳米线晶体管。在另一示例中，像素晶体管和行晶体管可以是 a-Si TFT 或 poly-Si TFT，并且列晶体管可以是纳米线晶体管。在另一示例中，像素晶体管和列晶体管可以是 a-Si TFT 或 poly-Si TFT，并且行晶体管可以是纳米线晶体管。

[0038] 图 3B 提供了根据本发明实施例的 LCD300 的部分 390 的更详细的视图。图 3B 强调了使用纳米线晶体管的 LCD 的许多方面，即，一对纳米线行晶体管连接到每一个行连线，并且每一个像素具有与其相关联的电阻和电容，其影响对于晶体管的设计考虑。应该注意，

行和列连线还具有与其相关联的、影响设计准则的电阻和电容。纳米线行晶体管 322 和 324 形成纳米线行晶体管对 320A, 并通过行连线 350A 与纳米线像素晶体管 330A 和 330B 相连接。正如根据以下图 5 的更详细的描述, 纳米线行晶体管 322 和 324 用于导通和截止纳米线像素晶体管, 例如纳米线像素晶体管 330A 和 330B。

[0039] 此外, 图 3B 描述了每一个像素具有与该像素相关联的电容和电阻。例如, 像素 360A 包括电容 C_{lcd} 、电容 C_s 和电阻 R_{lcd} 。电容 C_{lcd} 表示与像素 360A 内的液晶相关联的电容。电阻 R_{lcd} 表示与像素 360A 内的液晶相关联的电阻。电容 C_s 是存储电容, 添加其以便提高性能。

[0040] 根据这里的示教, 相关领域的技术人员可以将纳米线晶体管加入 LCD 中, 而不需大量实验。此外, 尽管设计工具示出了对于纳米线晶体管的具体类型的使用, 但示例并不意欲进行限制。相当的相关领域的技术人员将可以应用这里的示教和以下所讨论的设计工具中所使用的概念, 从而利用大范围的具有变化特性的纳米线半导体来开发集成的 LCD 或者其它显示器类型, 这些变化特性例如纳米晶体材料的类型、掺杂剂、线的数量以及定向。

[0041] 发明人开发了纳米线 LCD 设计工具, 以便说明针对驱动 LCD 的像素内的液晶的电子设备使用纳米线晶体管的可行性。工具包括用户界面、LCD 设计输入部件、纳米线特性输入部件、晶体管需求引擎以及纳米线设计引擎。用户界面使得用户可以输入设计准则和显示结果。LCD 设计输入部件采集关于 LCD 类型的信息 (例如 LCD 尺寸、像素密度等)。纳米线特性输入部件采集关于纳米线特性的信息, 包括尺寸、纳米线晶体材料、掺杂剂以及相关的性能特性。晶体管需求引擎产生行、列以及像素晶体管所需的性能需求。纳米线设计引擎接收晶体管需求引擎的输出作为输入, 并确定具体应用所需的纳米线晶体管的类型。

[0042] 纳米线 LCD 设计工具用于说明纳米线晶体管可以用于驱动 LCD 之内的像素。工具的使用也有利于识别与在 LCD 中使用纳米线晶体管相关联的独一无二的益处。

[0043] 在分析中, 对于纳米线性能使用了保守的估计。具体地, 利用了块硅的大约一半典型值的表面迁移率 (surface mobility) (μs), 其中相对于用于与掺杂剂相关的迁移的减少的掺杂剂量, 使用了适当的的标准 (μs)。在其中栅极控制晶体管的导电率的沟道中, 假设掺杂剂是 $N_a = 10^{17}/\text{cm}^3$, 并且在没有栅极控制的源极和漏极中, $N_d = 10^{19}/\text{cm}^3$ 。沟道、源极和漏极的长度每一个都假设为 $10 \mu m$ 。这些假设是保守的, 以便确保可以使用最低成本的平版印刷。

[0044] 此外, 假设使用环形的栅极, 其意味着栅极触点围绕纳米线。此外, 假设纳米线具有核壳 (core shell) 设计, 二氧化硅围绕在纳米线核周围并且栅极涂敷在氧化物周围。使用这种方法, 假设直径为 60nm 的硅核纳米线具有 40nm 厚的 SiO_2 壳, 使得纳米线具有 140nm 的总直径。最后, 假设保守的阈值和驱动电压, 使得阈值电压 (V_t) 假设为 2 伏且驱动电压 (V_d) 假设为 5 伏。用于 a-Si 和 poly-Si 晶体管的驱动电压通常较高。所使用的电压假设与典型集成电路内所使用的电压更一致。2002 年 9 月 30 日提交的美国临时申请 No. 60/414, 323 以及 2003 年 5 月 7 日提交的 No. 60/468, 276 描述了纳米线半导体并提供了支持这些假设的性能数据, 通过在此参考将其整体包含。注意可以制造类似的底板电子设备, 而不需要保角 (conformal) 栅极和 / 或保角栅极氧化物。

[0045] LCD 板的假设基于现有 LCD 板的典型特征。具体地, 假设 LCD 板具有 21 英寸对角线显示器, 其分辨率为 1024×768 RGB 像素, 刷新频率 60Hz。对于每一个 RGB 像素, 存在三种

像素（红、绿和蓝）。因此，列间距可以约为 $110\ \mu\text{m}$ 并且行间距可以约为 $330\ \mu\text{m}$ 。假设一个 pF 的电容与每一个像素相关联。假设行连线是 $10\ \mu\text{m}$ 宽且 $1\ \mu\text{m}$ 厚的铝 (Al)。假设使用超过 $0.5\ \mu\text{m}$ 厚的 SiO_2 制造行绝缘层。假设列连线也是 $10\ \mu\text{m}$ 宽且 $2\ \mu\text{m}$ 厚的铝 (Al)。假设使用超过 $2\ \mu\text{m}$ 厚的 SiO_2 制造列绝缘层。对于行和列连线的参数的选择确定了连线的电阻和电容。反之，沿像素的连线的电阻和电容以及晶体管电容和电阻确定了可以切换的线有多快，以及在行、列和像素晶体管需要什么性能等级。

[0046] 根据这些 LCD 准则，所制造的工具的输出用于为列、行和像素晶体管定义需求。相关领域的技术人员将可以理解规定 TFT 晶体管尺寸的方法。见，例如 Satoru Tomita 等人 1997 年 4 月 5 日发表于 Journal of the Society of Information Display 第 339-404 页的文章 Transistor Sizing for AMLCD Integrated TFT Drive Circuits。具体地，对于像素晶体管，将需要所确定的导通电阻小于 1.6M 欧姆的模型，并且将需要大于 835G 欧姆的截止电阻用于像素晶体管。导通和介质电阻基于多种因素。具体地，需要高截止阻抗从而避免在像素中的不希望的不希望的闪变效应。为了避免闪变，像素两端的电容电压必须在刷新（假设 60Hz 的刷新频率）之间的 16.6ms 下降 (coast) 而没有明显泄漏。泄漏率是纳米线像素晶体管的截止电阻的函数。LCD 电阻或晶体管中的泄漏将引起像素上的电压在刷新之间改变，其可以包括像素中不希望的不希望的闪变。为了分析的目的，假设像素上的电压在刷新之间不能进行超过 10% 的改变。另一方面，要求导通电阻足够低，以便允许像素在可用的时间内充电。考虑到这些准则得到了上述导通和截止电阻。

[0047] 一旦这些电阻已知，即可确定所需的晶体管的纳米线的数量。针对假设对其进行确定的工具使用了具有可以满足设计限制的少到 1 个纳米线的纳米线像素晶体管。超过一个纳米线也可以接受。

[0048] 图 4 提供了根据本发明的实施例的 LCD 中 4 个纳米线像素晶体管的图示。正如分析结果所建议的，图示描述了单线纳米线像素晶体管的使用。所示的 LCD 的部分包括 4 个单线纳米线像素晶体管 410A、410B、410C 以及 410D；多个像素的部分包括绿像素 420；行连线 430 以及列连线 440。纳米线像素晶体管 410C 具有连接到透明导体的一端，例如与绿像素 420 相关联的氧化铟锡。氧化铟锡导体用于向液晶单元的一侧施加电压。纳米线像素晶体管的另一端连接到列连线 440 上。在这些连接点之间的一点上，纳米线像素晶体管 410C 连接到行连线 430。该连接点用作纳米线像素晶体管 410C 的栅极。基板概念在于施加到行连线 430 的电压将导通和截止纳米线像素晶体管 410C。在可选的实施例中，可以在纳米线像素晶体管中使用多于一个的纳米线。

[0049] 此外，分析还产生了针对纳米线行晶体管的设计结果，其说明了使用纳米线晶体管作为行晶体管的可行性。工具的使用确定了对于行晶体管的当前的设计需求可以用包含至少 150 个纳米线的纳米线晶体管来满足。所考虑的另一问题是检查一对纳米线行晶体管是否适合于两个行连线之间。模型计算说明纳米线行晶体管对的尺寸明显小于行连线之间的距离（大约小于 $4\text{--}10\%$ ），因此纳米线晶体管可以容易地放置于行连线之间。

[0050] 在可选的实施例中，可以使用较高迁移率的纳米线，因此每个晶体管需要更少的纳米线。此外，这些数字将根据所希望的像素尺寸而增减。

[0051] 图 5 提供了在 LCD 内的一对纳米线行晶体管的图示。图示包括纳米线行晶体管 510、纳米线行晶体管 520、像素 530、纳米线像素晶体管 540、列连线 550、行连线 560、上连

线 570、栅极连线 572、下连线 574 以及栅极连线 576。纳米线行晶体管 510 包括纳米线组 515。类似地,纳米线行晶体管 520 包括纳米线组 525。纳米线行晶体管 510 和 520 用于导通和截止纳米线像素晶体管 540。

[0052] 纳米线行晶体管 510 具有与行连线 560 相连的纳米线组 515 的一侧,以及与上连线 570 相连的另一侧。上连线 570 连接到导通电压上。在集中充当晶体管栅极的纳米线组 515 上的这些连接之间的每一个纳米线上的点与栅极连线 572 相连接。

[0053] 纳米线行晶体管 520 具有与行连线 560 相连的纳米线组 525 的一侧,以及与下连线 574 相连的另一侧。下连线 574 接地。在集中充当晶体管栅极的纳米线组 525 上的这些连接之间的每一个纳米线上的点连接到栅极连线 576。

[0054] 当要导通纳米像素晶体管 560 时,向栅极连线 572 施加栅极电压从而导通纳米线行晶体管 510。同时将栅极连线 576 接地从而截止纳米线行晶体管 520。结果是,栅极电压连接到纳米像素晶体管栅极 545,从而导通纳米像素晶体管 540。当要截止纳米像素晶体管 510 时,进行相反的过程。从栅极连线 572 去除栅极电压,从而截止纳米线行晶体管 510。并且,同时向栅极连线 576 施加栅极电压,从而导通纳米线行晶体管 520。结果是,纳米线像素晶体管栅极 545 的栅极电压变为接地电压从而截止纳米线像素晶体管 540。

[0055] 此外,分析还产生了针对纳米线列晶体管的设计结果,其说明了使用纳米线晶体管作为列晶体管的可行性。工具的使用确定了当前的设计需求可以用包含至少 3000 个纳米线的纳米线晶体管来满足。列晶体管比晶体管的其它类型需要更多的纳米线,因为由于其具有较短的充电时间从而要求列晶体管具有较低的导通电阻,并且列线具有大量的电容。正如在纳米线行晶体管的情况下,工具说明了纳米线晶体管将适合于列连线之间。在每一种情况下,要求满足性能准则的纳米线的具体数量将受如以上所讨论的纳米晶体材料类型、掺杂剂量级以及其它因素的影响。

[0056] 图 6 提供了根据本发明的实施例的 LCD 内的两个纳米线列晶体管的图示。图示包括纳米线列晶体管 610、纳米线列晶体管 620、列连线 630、视频连线 640 以及栅极连线 650。纳米线列晶体管 610 包括纳米线组 615。纳米线列晶体管 610 可以用于向连接到列连线 630 的纳米线像素晶体管施加电压。

[0057] 纳米线列晶体管 610 具有与列连线 630 相连接的纳米线组 615 的一侧,以及与视频连线 640 相连接的另一侧。视频连线 640 连接到用于驱动与列连线 630 相连接的纳米线像素晶体管的高压上。该视频电压设置像素电压并因此设置像素的亮度。在共同作为晶体管栅极的纳米线组 615 上的这些连接之间的每一个纳米线上的点连接到栅极连线 650。栅极连线 650 连接到用于导通和截止像素列的控制电路。

[0058] 正如可以从图 3A、3B、4、5 和 6 中所观察到的,可以按一个方向放置纳米线。即,在这种情况下,所有纳米线都是水平的,使得在基板上的纳米线的放置比纳米线为多种方向时更容易。在 2002 年 9 月 30 日提交的美国临时申请 No. 60/414,323 中描述了实现该类型定位的方法。另外,纳米线可以根据具体设计准则放置于其它方向。此外,用于形成像素、行和列晶体管的纳米线数量是设计准则的函数,可以包括但不限于超过 2 个纳米线、超过 10 个纳米线、超过 100 个纳米线以及超过 1000 个纳米线。

[0059] 此外,使用纳米线晶体管的显示器可以形成于具有大范围特性的下基板上,例如下玻璃基板 180。具体地,用于下基板材料可以包括但不限于玻璃、塑料、聚合物、晶体、

金属或者纸。此外,用于下基板的材料特性可以包括但不局限于是透明材料、半透明材料、不透明材料、彩色材料、对入射光线偏振的材料以及不对入射光线偏振的材料。最后,用于下基板的材料可以是“低温”材料,其具有可以包括但不局限于低于 500 华氏度、低于 300 华氏度、低于 200 华氏度以及低于 100 华氏度的熔化温度。

[0060] 结论

[0061] 已经给出了本发明的典型实施例。本发明不局限于这些示例。这里提出这些示例的是为了描述而不是限制。根据这里所包含的示教,可选方案(包括这里所描述内容的等价物、扩展、变体、偏离等)对于那些相关领域的技术人员很容易理解。这种可选方案在本发明的范围和实质之内。

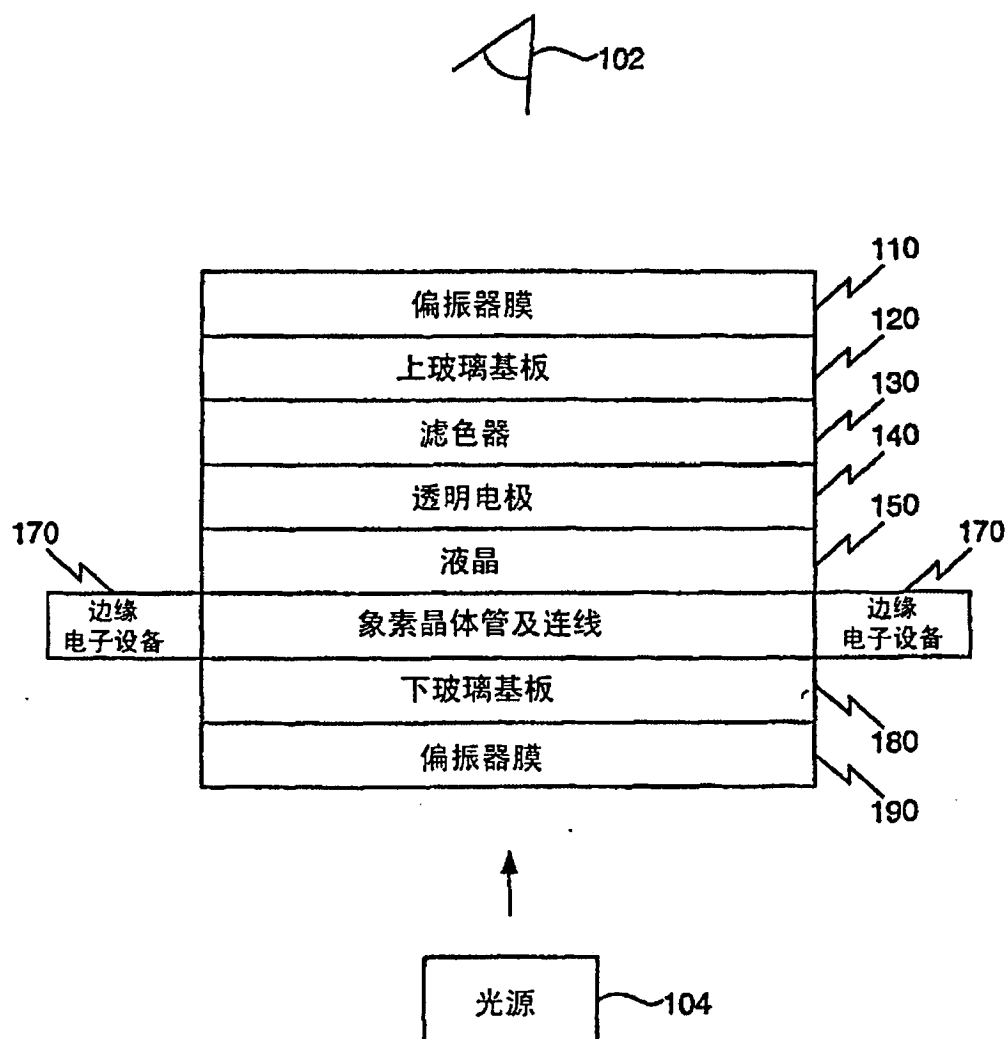


图 1

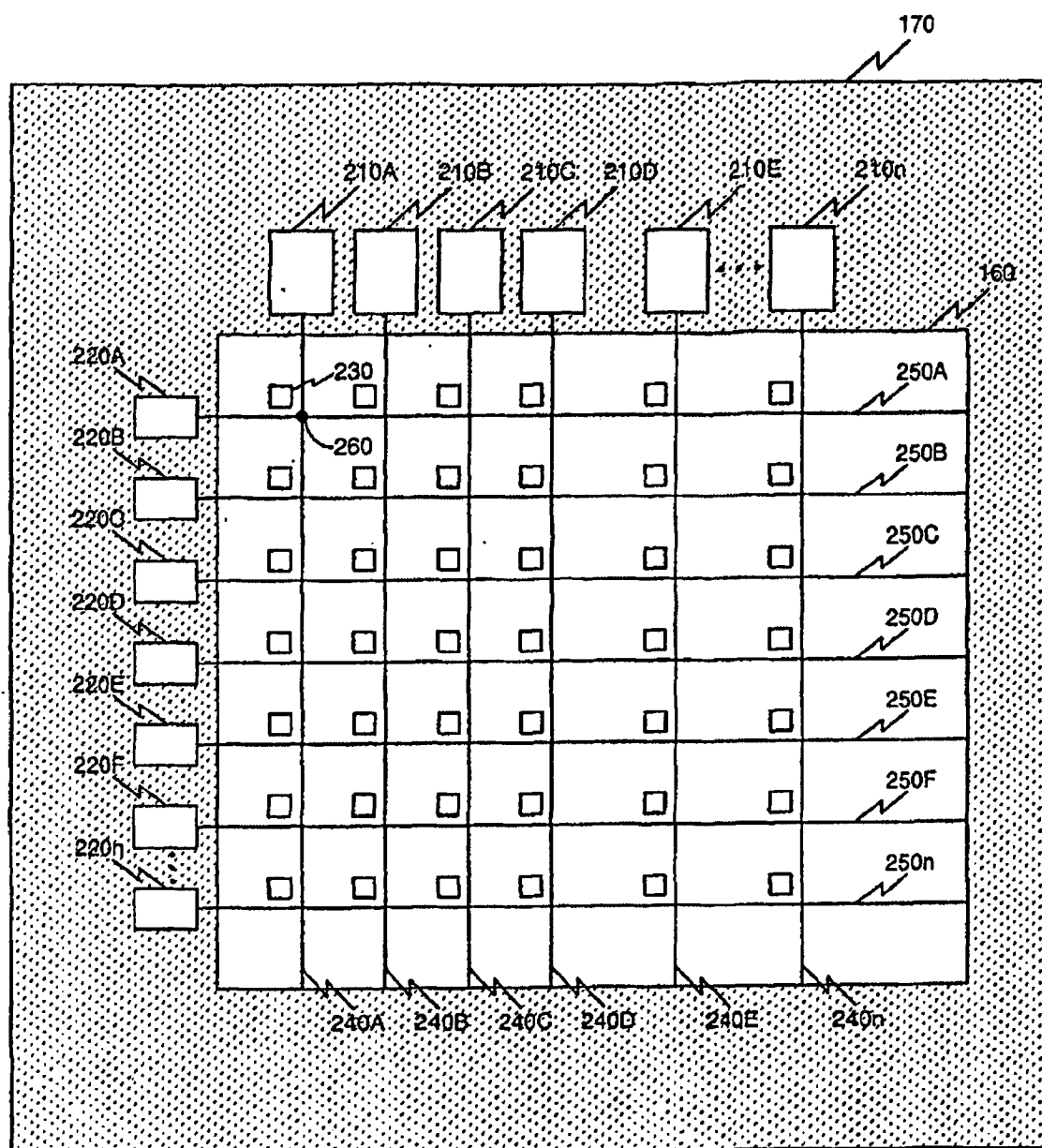


图 2

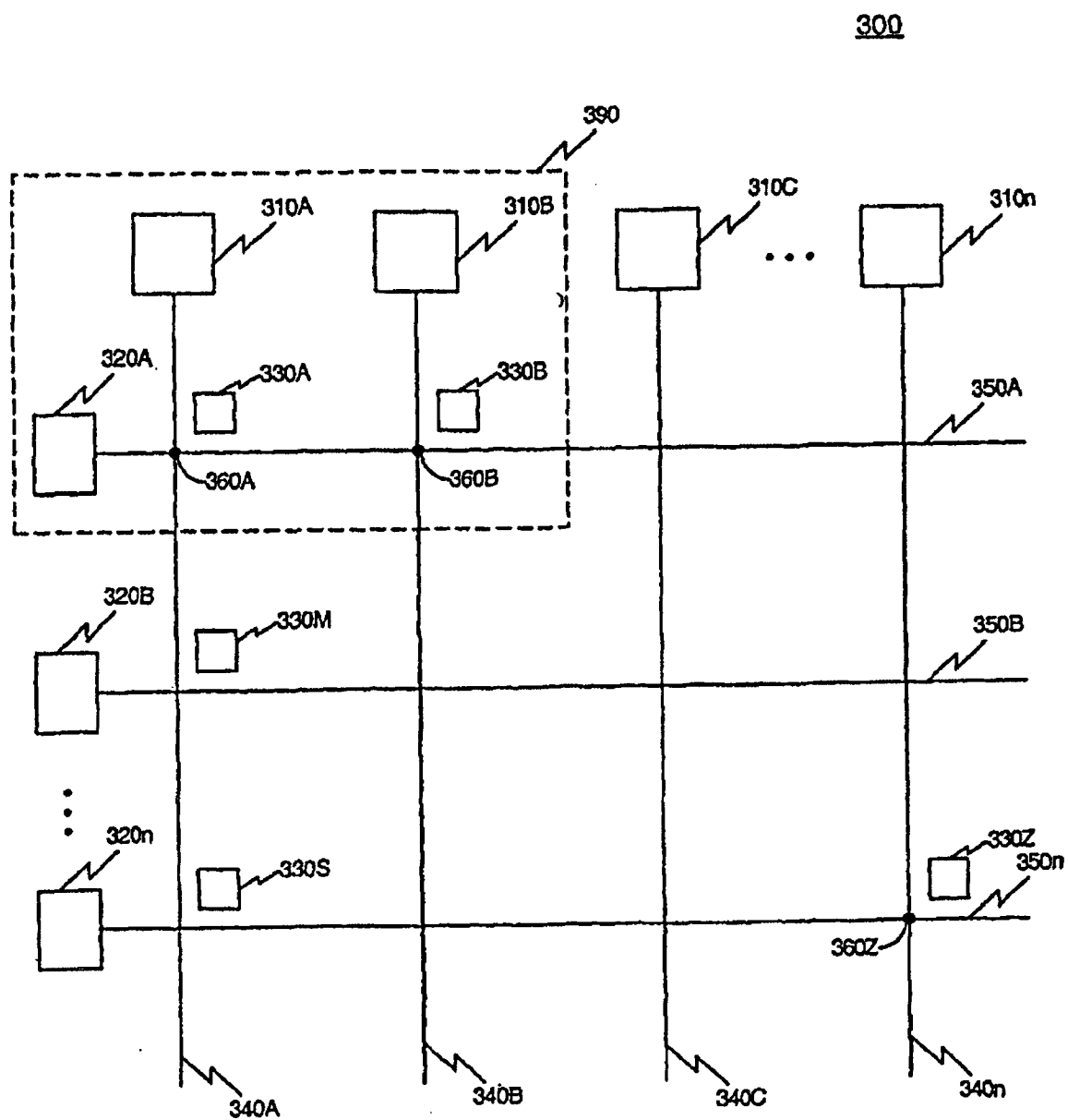


图 3A

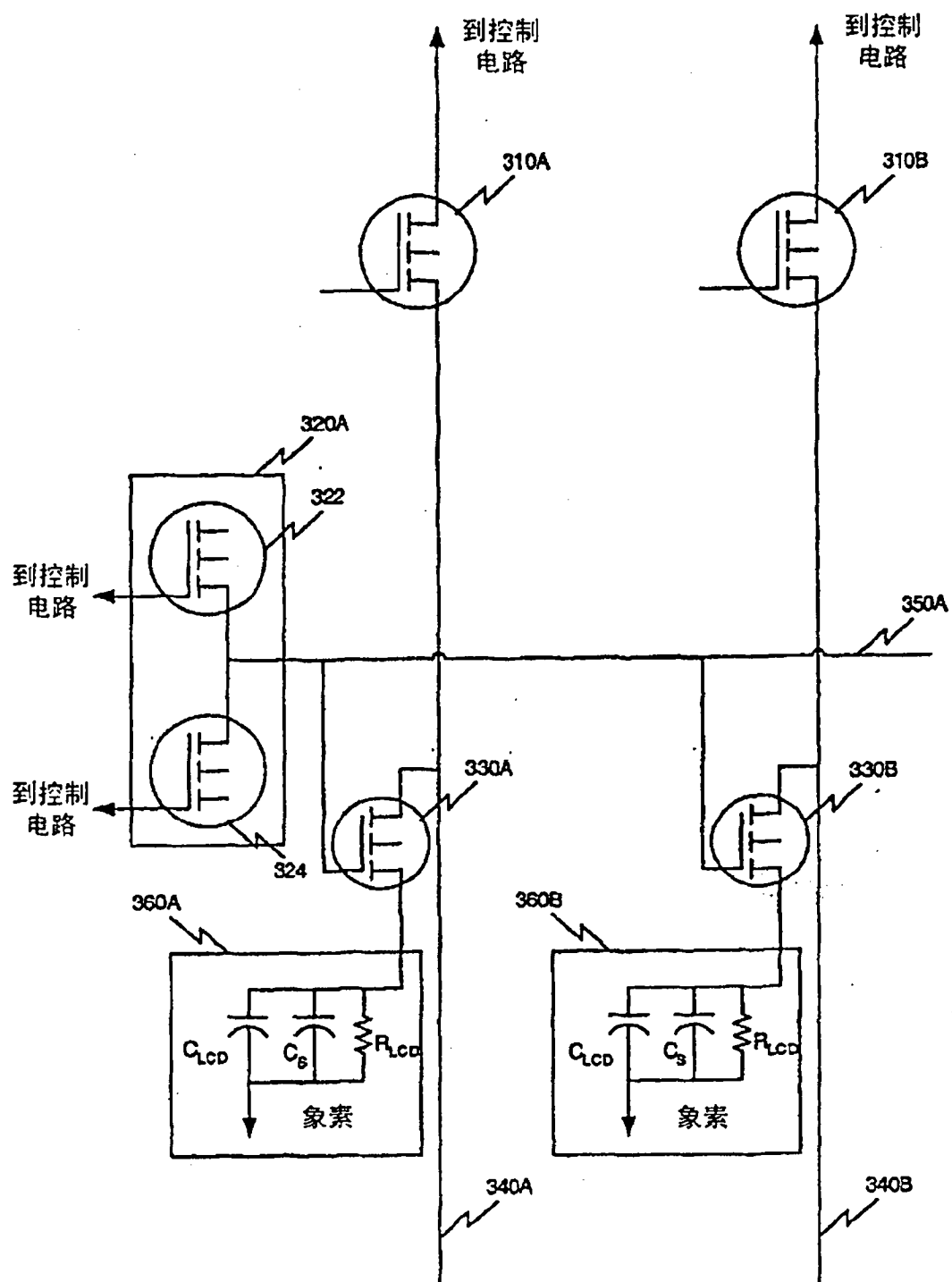


图 3B

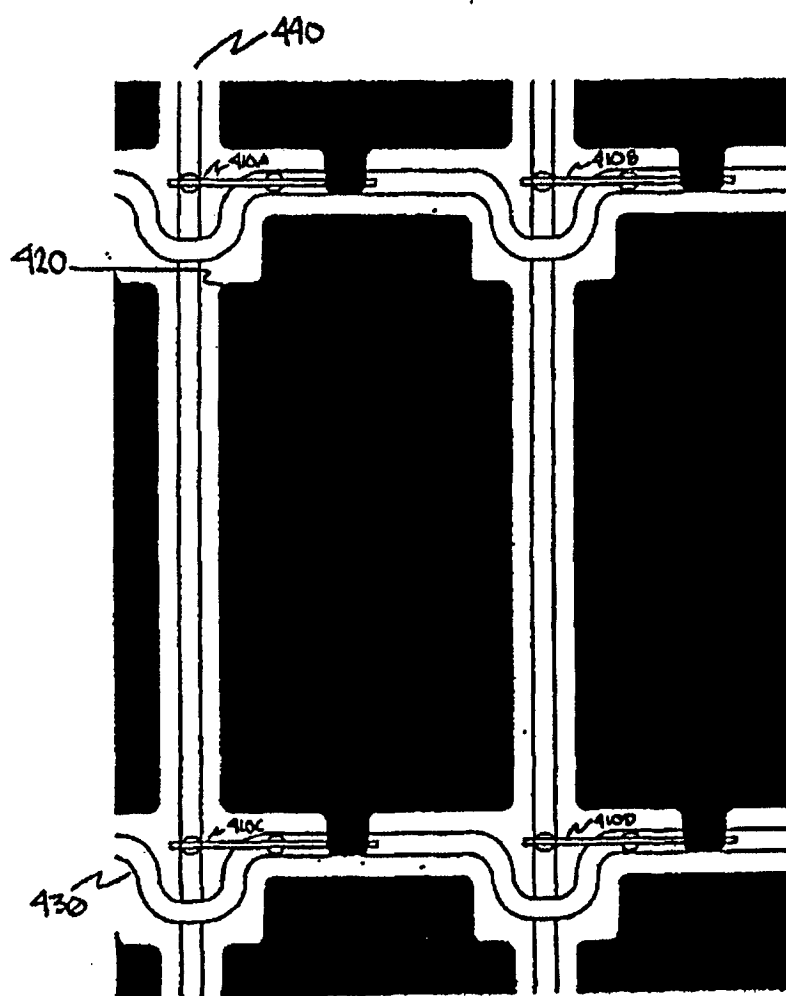


图 4

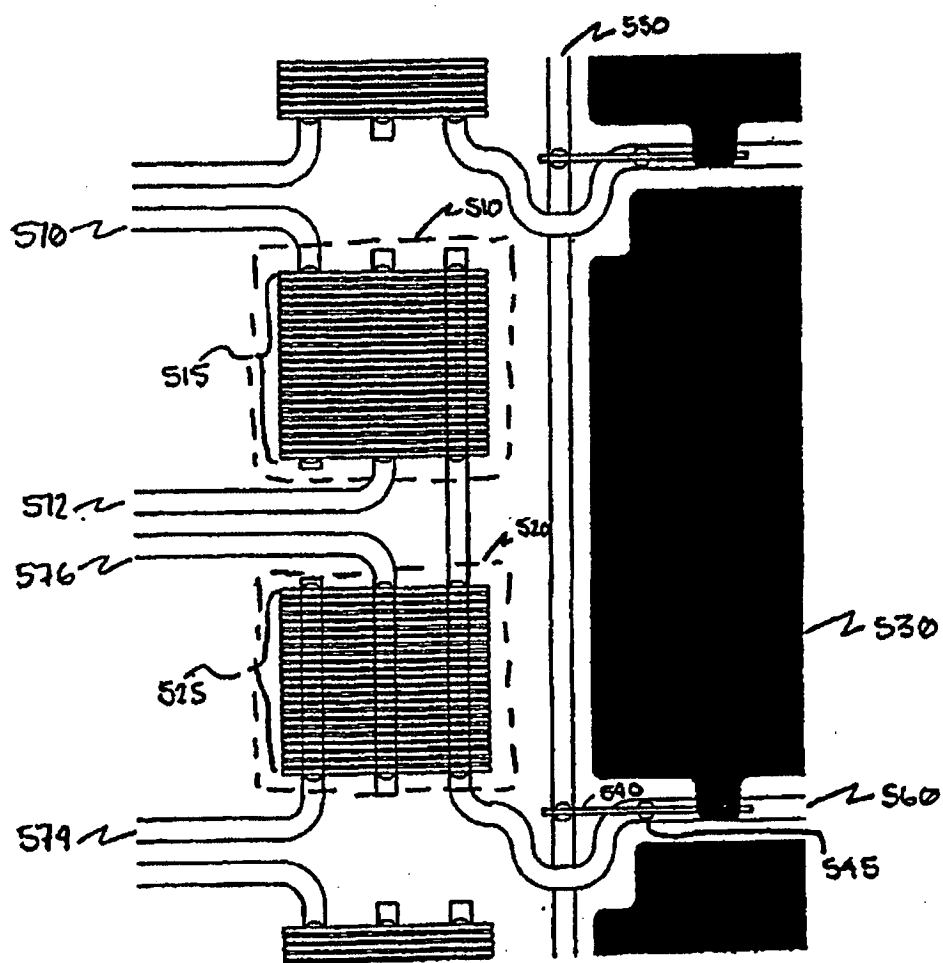


图 5

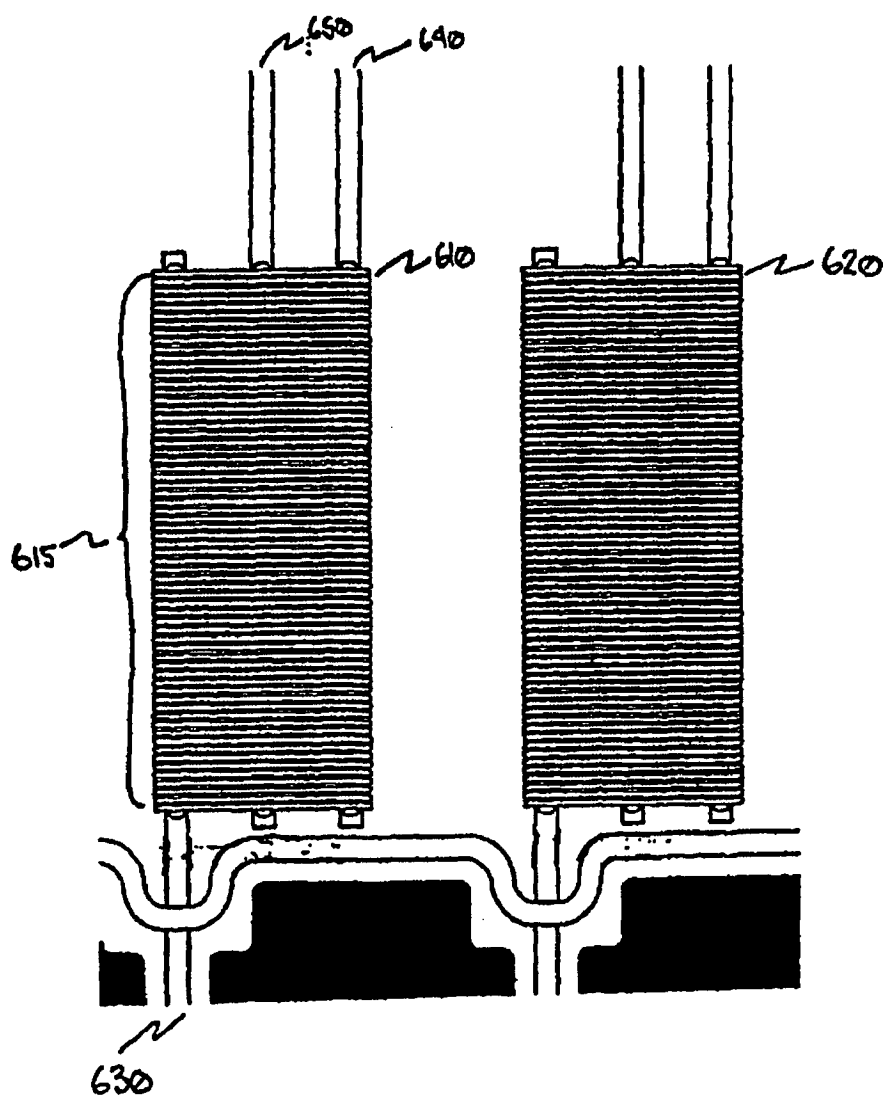


图 6