

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7575383号
(P7575383)

(45)発行日 令和6年10月29日(2024.10.29)

(24)登録日 令和6年10月21日(2024.10.21)

(51)国際特許分類		F I		
H 0 1 L	21/336(2006.01)	H 0 1 L	29/78	6 1 6 A
H 0 1 L	29/786(2006.01)	H 0 1 L	29/78	6 1 6 L
H 0 5 B	33/02 (2006.01)	H 0 1 L	29/78	6 1 6 V
H 0 5 B	33/10 (2006.01)	H 0 1 L	29/78	6 1 7 S
H 1 0 K	50/10 (2023.01)	H 0 1 L	29/78	6 1 8 B
請求項の数 12 (全92頁) 最終頁に続く				
(21)出願番号 特願2021-539687(P2021-539687)		(73)特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地	
(86)(22)出願日 令和2年7月27日(2020.7.27)		(72)発明者	後藤 尚人 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内	
(86)国際出願番号 PCT/IB2020/057052		(72)発明者	池澤 直樹 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内	
(87)国際公開番号 WO2021/028750		(72)発明者	中田 昌孝 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内	
(87)国際公開日 令和3年2月18日(2021.2.18)		(72)発明者	佐藤 亜美 神奈川県厚木市長谷398番地 株式会 社半導体エネルギー研究所内	
審査請求日 令和5年7月12日(2023.7.12)				
(31)優先権主張番号 特願2019-147798(P2019-147798)				
(32)優先日 令和1年8月9日(2019.8.9)				
(33)優先権主張国・地域又は機関 日本国(JP)				

(54)【発明の名称】 半導体装置、および半導体装置の作製方法

(57)【特許請求の範囲】

【請求項1】

半導体層と、前記半導体層上の第1の絶縁層と、前記第1の絶縁層上の導電層と、を有し、

前記半導体層は、第1の領域と、一对の第2の領域と、一对の第3の領域と、一对の第4の領域と、を有し、

前記第2の領域は、前記第1の領域を挟み、

前記第3の領域は、前記第1の領域及び前記第2の領域を挟み、

前記第4の領域は、前記第1の領域、前記第2の領域及び前記第3の領域を挟み、

前記第1の領域は、前記第1の絶縁層及び前記導電層と重なる領域を有し、

前記第2の領域及び前記第3の領域はそれぞれ、前記第1の絶縁層と重なる領域を有し、かつ前記導電層と重ならず、

前記第4の領域は、前記第1の絶縁層及び前記導電層のいずれとも重ならず、

前記第2の領域と重なる領域の前記第1の絶縁層の膜厚は、前記第1の領域と重なる領域の前記第1の絶縁層の膜厚と概略等しく、

前記第3の領域と重なる領域の前記第1の絶縁層の膜厚は、前記第2の領域と重なる領域の前記第1の絶縁層の膜厚より薄く、

前記第3の領域及び前記第4の領域はそれぞれ、第1の元素を有し、

前記第3の領域の前記第1の元素の濃度は、前記第2の領域の前記第1の元素の濃度より高く、

前記第4の領域の前記第1の元素の濃度は、前記第3の領域の前記第1の元素の濃度より高く、

前記第1の元素は、水素、ホウ素、窒素、リンのいずれか一以上である、半導体装置。

【請求項2】

半導体層と、前記半導体層上の第1の絶縁層と、前記第1の絶縁層上の導電層と、を有し、

前記半導体層は、第1の領域と、一对の第2の領域と、一对の第3の領域と、一对の第4の領域と、を有し、

前記第2の領域は、前記第1の領域を挟み、

前記第3の領域は、前記第1の領域及び前記第2の領域を挟み、

前記第4の領域は、前記第1の領域、前記第2の領域及び前記第3の領域を挟み、

前記第1の領域は、前記第1の絶縁層及び前記導電層と重なる領域を有し、

前記第2の領域及び前記第3の領域はそれぞれ、前記第1の絶縁層と重なる領域を有し、かつ前記導電層と重ならず、

前記第4の領域は、前記第1の絶縁層及び前記導電層のいずれとも重ならず、

前記第2の領域と重なる領域の前記第1の絶縁層の膜厚は、前記第1の領域と重なる領域の前記第1の絶縁層の膜厚と概略等しく、

前記第3の領域と重なる領域の前記第1の絶縁層の膜厚は、前記第2の領域と重なる領域の前記第1の絶縁層の膜厚より薄く、

前記第2の領域の抵抗は、前記第1の領域の抵抗より低く、

前記第3の領域の抵抗は、前記第2の領域の抵抗より低く、

前記第4の領域の抵抗は、前記第3の領域の抵抗より低い、半導体装置。

【請求項3】

請求項1または請求項2において、

さらに第2の絶縁層を有し、

前記第2の絶縁層は、前記第1の絶縁層の上面及び側面、並びに前記第4の領域の上面と接する、半導体装置。

【請求項4】

請求項3において、

前記第1の絶縁層は、酸化物または酸化窒化物を有し、

前記第2の絶縁層は、酸化物または酸化窒化物を有する、半導体装置。

【請求項5】

請求項3において、

前記第1の絶縁層は、酸化物または酸化窒化物を有し、

前記第2の絶縁層は、窒化物または窒化酸化物を有する、半導体装置。

【請求項6】

請求項1乃至請求項5のいずれか一において、

前記第3の領域の抵抗は、前記第2の領域の抵抗の2倍以上 1×10^3 倍以下である、半導体装置。

【請求項7】

請求項1乃至請求項6のいずれか一において、

前記第3の領域と重なる部分の前記第1の絶縁層の膜厚は、前記第2の領域と重なる部分の前記第1の絶縁層の膜厚の0.2倍以上0.9倍以下である、半導体装置。

【請求項8】

請求項1乃至請求項7のいずれか一において、

前記第2の領域の幅及び前記第3の領域の幅はそれぞれ、50nm以上1μm以下である、半導体装置。

【請求項9】

請求項1乃至請求項8のいずれか一において、

前記半導体層は、インジウムと、元素Mと、亜鉛と、を有し、

前記元素Mは、アルミニウム、ガリウム、イットリウム、及びスズの一以上である、半導体装置。

【請求項10】

島状の半導体層を形成する工程と、
前記半導体層上に、絶縁膜を形成する工程と、
前記絶縁膜上に、導電膜を形成する工程と、
前記導電膜上に、端部が前記半導体層の端部より内側に位置する第1のレジストマスクを形成する工程と、

前記第1のレジストマスクを用いて、前記導電膜をエッチングし、端部が前記第1のレジストマスクの端部より内側に位置する導電層を形成する工程と、

前記第1のレジストマスクを用いて、前記絶縁膜をエッチングし、第1の絶縁層を形成する工程と、

前記第1のレジストマスクを縮小させ、端部が前記導電層の端部より外側に位置する第2のレジストマスクを形成する工程と、

前記第2のレジストマスクを用いて、前記第1の絶縁層の上部の一部をエッチングし、第2の絶縁層を形成する工程と、

前記第2のレジストマスクを除去する工程と、

前記導電層、前記第2の絶縁層、及び前記半導体層上に、第3の絶縁層を形成する工程と、

前記第2の絶縁層及び前記第3の絶縁層を介して、前記半導体層に第1の元素を供給する工程と、を有し、

前記第1の元素は、水素、ホウ素、窒素、リンの一以上である、半導体装置の作製方法。

【請求項11】

請求項10において、

前記第1の元素を供給する工程は、前記第3の絶縁層を形成する工程の後に大気暴露することなく連続して行われる、半導体装置の作製方法。

【請求項12】

請求項10または請求項11において、

前記導電層を形成する工程は、ウェットエッチング法を用い、

前記第1の絶縁層を形成する工程及び前記第2の絶縁層を形成する工程はそれぞれ、ドライエッチング法を用いる、半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、半導体装置に関する。本発明の一態様は、表示装置に関する。本発明の一態様は、半導体装置、または表示装置の作製方法に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する本発明の一態様の技術分野として、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置、入出力装置、それらの駆動方法、又はそれらの製造方法、を一例として挙げることができる。半導体装置は、半導体特性を利用することで機能しうる装置全般を指す。

【背景技術】

【0003】

トランジスタに適用可能な半導体材料として、金属酸化物を用いた酸化物半導体が注目されている。例えば、特許文献1では、複数の酸化物半導体層を積層し、当該複数の酸化物半導体層の中で、チャネルとなる酸化物半導体層がインジウム及びガリウムを含み、且つインジウムの割合をガリウムの割合よりも大きくすることで、電界効果移動度（単に移動度、または $\mu F E$ という場合がある）を高めた半導体装置が開示されている。

【0004】

半導体層に用いることができる金属酸化物は、スパッタリング法などを用いて形成できるため、大型の表示装置を構成するトランジスタの半導体層に用いることができる。また、多結晶シリコンや非晶質シリコンを用いたトランジスタの生産設備の一部を改良して利用することが可能なため、設備投資を抑えられる。また、金属酸化物を用いたトランジスタは、非晶質シリコンを用いた場合に比べて高い電界効果移動度を有するため、駆動回路を設けた高性能の表示装置を実現できる。

【0005】

表示装置においては、画面サイズが大型化する傾向にあり、対角60インチ以上さらには、対角120インチ以上の画面サイズも視野に入れた開発が行われている。加えて、画面の解像度もフルハイビジョン（画素数1920×1080、または「2K」などとも言われる。）、ウルトラハイビジョン（画素数3840×2160、または「4K」などとも言われる。）、スーパーハイビジョン（画素数7680×4320、または「8K」などとも言われる。）と高精細化の傾向にある。

10

【0006】

画面サイズの大型化や高精細化は、表示部内の配線抵抗を増大させる傾向にある。特許文献2では、非晶質シリコントランジスタを用いた液晶表示装置において、配線抵抗の増大を抑えるために、銅（Cu）を使用して低抵抗の配線層を形成する技術が開示されている。

【先行技術文献】

【特許文献】

20

【0007】

【文献】特開2014-7399号公報

【文献】特開2004-163901号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明の一態様は、電気特性の良好な半導体装置を提供することを課題の一とする。または、本発明の一態様は、信頼性の高い半導体装置を提供することを課題の一とする。または、本発明の一態様は、新規な半導体装置を提供することを課題の一とする。または、本発明の一態様は、電気特性の良好な半導体装置の作製方法を提供することを課題の一とする。または、本発明の一態様は、信頼性の高い半導体装置の作製方法を提供することを課題の一とする。または、本発明の一態様は、新規な半導体装置の作製方法を提供することを課題の一とする。

30

【0009】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

【課題を解決するための手段】

【0010】

本発明の一態様は、半導体層と、半導体層上の第1の絶縁層と、第1の絶縁層上の導電層と、を有する半導体装置である。半導体層は、第1の領域と、一对の第2の領域と、一对の第3の領域と、一对の第4の領域と、を有する。第2の領域は、第1の領域を挟み、第3の領域は、第1の領域及び第2の領域を挟み、第4の領域は、第1の領域、第2の領域及び第3の領域を挟む。第1の領域は、第1の絶縁層及び導電層と重なる領域を有し、第2の領域及び第3の領域はそれぞれ、第1の絶縁層と重なる領域を有し、かつ導電層と重ならず、第4の領域は、第1の絶縁層及び導電層のいずれとも重ならない。第2の領域と重なる領域の第1の絶縁層の膜厚は、第1の領域と重なる領域の第1の絶縁層の膜厚と概略等しい。第3の領域と重なる領域の第1の絶縁層の膜厚は、第2の領域と重なる領域の第1の絶縁層の膜厚より薄い。

40

【0011】

50

前述の半導体装置において、さらに第2の絶縁層を有し、第2の絶縁層は、第1の絶縁層の上面及び側面、並びに第4の領域の上面と接することが好ましい。

【0012】

前述の半導体装置において、第1の絶縁層は、酸化物または酸化窒化物を有し、第2の絶縁層は、酸化物または酸化窒化物を有することが好ましい。

【0013】

前述の半導体装置において、第1の絶縁層は、酸化物または酸化窒化物を有し、第2の絶縁層は、窒化物または窒化酸化物を有することが好ましい。

【0014】

前述の半導体装置において、第3の領域及び第4の領域はそれぞれ、第1の元素を有することが好ましい。第3の領域の第1の元素の濃度は、第2の領域の第1の元素の濃度より高く、第4の領域の第1の元素の濃度は、第3の領域の第1の元素の濃度より高いことが好ましい。また、第1の元素は、水素、ホウ素、窒素、リンのいずれか一以上であることが好ましい。

10

【0015】

前述の半導体装置において、第2の領域の抵抗は、第1の領域の抵抗より低く、第3の領域の抵抗は、第2の領域の抵抗より低く、第4の領域の抵抗は、第3の領域の抵抗より低いことが好ましい。

【0016】

前述の半導体装置において、第3の領域の抵抗は、第2の領域の抵抗の2倍以上 1×10^3 倍以下であることが好ましい。

20

【0017】

前述の半導体装置において、第3の領域と重なる部分の第1の絶縁層の膜厚は、第2の領域と重なる部分の第1の絶縁層の膜厚の0.2倍以上0.9倍以下であることが好ましい。

【0018】

前述の半導体装置において、第2の領域の幅及び第3の領域の幅はそれぞれ、50 nm以上1 μ m以下であることが好ましい。

【0019】

前述の半導体装置において、半導体層は、インジウムと、元素Mと、亜鉛と、を有し、元素Mは、アルミニウム、ガリウム、イットリウム、及びスズの一以上であることが好ましい。

30

【0020】

本発明の一態様は、島状の半導体層を形成する工程と、半導体層上に、絶縁膜を形成する工程と、絶縁膜上に、導電膜を形成する工程と、導電膜上に、端部が半導体層の端部より内側に位置する第1のレジストマスクを形成する工程と、第1のレジストマスクを用いて、導電膜をエッチングし、端部が第1のレジストマスクの端部より内側に位置する導電層を形成する工程と、第1のレジストマスクを用いて、絶縁膜をエッチングし、第1の絶縁層を形成する工程と、第1のレジストマスクを縮小させ、端部が導電層の端部より外側に位置する第2のレジストマスクを形成する工程と、第2のレジストマスクを用いて、第1の絶縁層の上部の一部をエッチングし、第2の絶縁層を形成する工程と、第2のレジストマスクを除去する工程と、導電層、第2の絶縁層、及び半導体層上に、第3の絶縁層を形成する工程と、第2の絶縁層及び第3の絶縁層を介して、半導体層に第1の元素を供給する工程と、を有する半導体装置の作製方法である。ここで、第1の元素は、水素、ホウ素、窒素、リンの一以上である。

40

【0021】

前述の半導体装置の作製方法において、第1の元素を供給する工程は、第3の絶縁層を形成する工程の後に大気暴露することなく連続して行われることが好ましい。

【0022】

前述の半導体装置の作製方法において、導電層を形成する工程は、ウェットエッチング

50

法を用い、第１の絶縁層を形成する工程及び第２の絶縁層を形成する工程はそれぞれ、ドライエッチング法を用いることが好ましい。

【発明の効果】

【００２３】

本発明の一態様によれば、電気特性の良好な半導体装置を提供できる。または、信頼性の高い半導体装置を提供できる。または、新規な半導体装置を提供できる。または、電気特性の良好な半導体装置の作製方法を提供できる。または、信頼性の高い半導体装置の作製方法を提供できる。または、新規な半導体装置の作製方法を提供できる。

【００２４】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から抽出することが可能である。

【図面の簡単な説明】

【００２５】

図１Ａ、図１Ｂ、図１Ｃは半導体装置の構成例を示す図である。

図２Ａ、図２Ｂ、図２Ｃは半導体装置の構成例を示す図である。

図３Ａ、図３Ｂは半導体装置の構成例を示す図である。

図４Ａ、図４Ｂは半導体装置の構成例を示す図である。

図５Ａは半導体装置の上面図である。図５Ｂ、図５Ｃは半導体装置の断面図である。

図６Ａ、図６Ｂは半導体装置の断面図である。

図７Ａは半導体装置の上面図である。図７Ｂ、図７Ｃは半導体装置の断面図である。

図８Ａ、図８Ｂ、図８Ｃは半導体装置の断面図である。

図９Ａは半導体装置の上面図である。図９Ｂ、図９Ｃは半導体装置の断面図である。

図１０Ａ、図１０Ｂは半導体装置の断面図である。

図１１Ａ、図１１Ｂ、図１１Ｃは半導体装置の断面図である。

図１２は半導体装置の断面図である。

図１３Ａは半導体装置の上面図である。図１３Ｂ、図１３Ｃは半導体装置の断面図である。

図１４は半導体装置の断面図である。

図１５Ａ、図１５Ｂ、図１５Ｃ、図１５Ｄは半導体装置の作製方法を説明する断面図である。

図１６Ａ、図１６Ｂ、図１６Ｃは半導体装置の作製方法を説明する断面図である。

図１７Ａ、図１７Ｂ、図１７Ｃは半導体装置の作製方法を説明する断面図である。

図１８Ａ、図１８Ｂ、図１８Ｃは半導体装置の作製方法を説明する断面図である。

図１９Ａ、図１９Ｂ、図１９Ｃ、図１９Ｄは半導体装置の作製方法を説明する断面図である。

図２０Ａ、図２０Ｂ、図２０Ｃは半導体装置の作製方法を説明する断面図である。

図２１は半導体装置の作製方法を説明する断面図である。

図２２Ａ、図２２Ｂ、図２２Ｃは表示装置の上面図である。

図２３は表示装置の断面図である。

図２４は表示装置の断面図である。

図２５は表示装置の断面図である。

図２６は表示装置の断面図である。

図２７Ａは表示装置のブロック図である。図２７Ｂ、図２７Ｃは表示装置の回路図である。

図２８Ａ、図２８Ｃ、図２８Ｄは表示装置の回路図である。図２８Ｂは表示装置のタイミングチャートである。

図２９Ａは表示モジュールの構成例を示す図である。図２９Ｂは表示モジュールの断面概略図である。

図３０Ａは電子機器の構成例を示す図である。図３０Ｂは電子機器の断面概略図である。

図３１Ａ、図３１Ｂ、図３１Ｃ、図３１Ｄ、図３１Ｅは電子機器の構成例を示す図である。

図３２Ａ、図３２Ｂ、図３２Ｃ、図３２Ｄ、図３２Ｅ、図３２Ｆ、図３２Ｇは電子機器の

10

20

30

40

50

構成例を示す図である。

図 3 3 A、図 3 3 B、図 3 3 C、図 3 3 D は電子機器の構成例を示す図である。

図 3 4 A、図 3 4 B は断面 S T E M 像である。

図 3 5 A、図 3 5 B は断面 S T E M 像である。

図 3 6 A、図 3 6 B は断面 S T E M 像である。

図 3 7 A、図 3 7 B は金属酸化物膜の抵抗を示す図である。

図 3 8 A、図 3 8 B は金属酸化物膜の抵抗を示す図である。

図 3 9 A、図 3 9 B は金属酸化物膜の抵抗を示す図である。

【発明を実施するための形態】

【0026】

以下、実施の形態について図面を参照しながら説明する。ただし、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

【0027】

本明細書で説明する各図において、各構成要素の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。

【0028】

本明細書等で用いる「第 1」、「第 2」、「第 3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。

【0029】

本明細書等において、「上に」、「下に」などの配置を示す語句は、構成要素同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成要素同士的位置関係は、各構成要素を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

【0030】

本明細書等において、トランジスタが有するソースとドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合には入れ替わることがある。このため、ソースやドレインの用語は、入れ替えて用いることができるものとする。

【0031】

本明細書等において、トランジスタのチャネル長方向とは、ソース領域とドレイン領域間を最短距離で結ぶ直線に平行な方向のうちの 1 つをいう。すなわち、チャネル長方向は、トランジスタがオン状態のときに半導体層を流れる電流の方向のうちの 1 つに相当する。また、チャネル幅方向とは、当該チャネル長方向に直交する方向をいう。なお、トランジスタの構造や形状によっては、チャネル長方向及びチャネル幅方向は 1 つに定まらない場合がある。

【0032】

本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

【0033】

本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」や「絶縁層」という用語は、「導電膜」や「絶縁膜」という用語に相互に交換することが可能な場合がある。

【0034】

本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも

10

20

30

40

50

輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層の端部が下層の端部より内側に位置することや、上層の端部が下層の端部より外側に位置することもあり、この場合も「上面形状が概略一致」という。

【0035】

本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、 n チャネル型トランジスタでは、ゲートとソースの間の電圧 V_{gs} がしきい値電圧 V_{th} よりも低い（ p チャネル型トランジスタでは、 V_{th} よりも高い）状態をいう。

【0036】

本明細書等において、表示装置の一態様である表示パネルは表示面に画像等を表示（出力）する機能を有するものである。したがって表示パネルは出力装置の一態様である。

【0037】

本明細書等では、表示パネルの基板に、例えば FPC （Flexible Printed Circuit）もしくは TCP （Tape Carrier Package）などのコネクタが取り付けられたもの、または基板に COG （Chip On Glass）方式等により IC が実装されたものを、表示パネルモジュール、表示モジュール、または単に表示パネルなどと呼ぶ場合がある。

【0038】

なお、本明細書等において、表示装置の一態様であるタッチパネルは表示面に画像等を表示する機能と、表示面に指やスタイラスなどの被検知体が触れる、押圧する、または近づくことなどを検出するタッチセンサとしての機能と、を有する。したがってタッチパネルは入出力装置の一態様である。

【0039】

タッチパネルは、例えばタッチセンサ付き表示パネル（または表示装置）、タッチセンサ機能付き表示パネル（または表示装置）とも呼ぶことができる。タッチパネルは、表示パネルとタッチセンサパネルとを有する構成とすることもできる。または、表示パネルの内部または表面にタッチセンサとしての機能を有する構成とすることもできる。

【0040】

本明細書等では、タッチパネルの基板に、コネクタや IC が実装されたものを、タッチパネルモジュール、表示モジュール、または単にタッチパネルなどと呼ぶ場合がある。

【0041】

（実施の形態1）

本実施の形態では、本発明の一態様の半導体装置、及びその作製方法について説明する。以下では半導体装置の一例として、チャネル形成領域に酸化物半導体を用いたトランジスタの構成例及びその作製方法例について説明する。

【0042】

<構成例1>

〔構成例1-1〕

トランジスタ10のチャネル長方向の断面概略図を、図1Aに示す。

【0043】

トランジスタ10は、半導体層108と、絶縁層110と、導電層112を有する。絶縁層110は、ゲート絶縁層として機能する。導電層112は、ゲート電極として機能する。トランジスタ10は、半導体層108上にゲート電極が設けられる、いわゆるトップゲート型のトランジスタである。

【0044】

半導体層108は、領域108Cと、一对の領域108L1と、一对の領域108L2と、一对の領域108Nと、を有する。領域108Cは、導電層112及び絶縁層110と重なる領域を有し、チャネル形成領域として機能する。一对の領域108L1は、領域

10

20

30

40

50

108Cを挟んで設けられる。一对の領域108L2は、領域108C及び一对の領域108L1を挟んで設けられる。また、領域108L1及び領域108L2は、導電層112と重ならず、かつ絶縁層110と重なる領域を有する。一对の領域108Nは、領域108C、一对の領域108L1及び一对の領域108L2を挟んで設けられる。領域108Nは、導電層112及び絶縁層110のいずれとも重ならない。

【0045】

領域108Nは、領域108Cよりも抵抗が低く、ソース領域及びドレイン領域として機能する。領域108L1及び領域108L2はそれぞれ、領域108Cよりも抵抗が低く、かつ領域108Nよりも抵抗が高いことが好ましい。領域108L1及び領域108L2は、ドレイン電界を緩和するためのバッファ領域としての機能を有する。領域108L1及び領域108L2は、所謂、LDD (Lightly Doped Drain) 領域として機能する。

10

【0046】

チャネル形成領域として機能する領域108Cと、ソース領域またはドレイン領域として機能する領域108Nの間に、LDD領域として機能する領域108L1及び領域108L2を設けることにより、ドレイン領域の電界を緩和することができるため、ドレイン領域の電界に起因したトランジスタのしきい値電圧の変動を低減することができる。

【0047】

領域108Nの電気抵抗は低いほど好ましく、例えば領域108Nのシート抵抗の値は、 $1\Omega/\square$ 以上 $1\times 10^3\Omega/\square$ 未満が好ましく、さらには $1\Omega/\square$ 以上 $8\times 10^2\Omega/\square$ 以下が好ましい。

20

【0048】

チャネルが形成されていない状態における領域108Cの電気抵抗は高いほど好ましい。例えば領域108Cのシート抵抗の値は、 $1\times 10^7\Omega/\square$ 以上が好ましく、さらには $1\times 10^8\Omega/\square$ 以上が好ましく、さらには $1\times 10^9\Omega/\square$ 以上が好ましい。

【0049】

領域108L1及び領域108L2のシート抵抗の値はそれぞれ、例えば、 $1\times 10^3\Omega/\square$ 以上 $1\times 10^9\Omega/\square$ 以下が好ましく、さらには $1\times 10^3\Omega/\square$ 以上 $1\times 10^8\Omega/\square$ 以下が好ましく、さらには $1\times 10^3\Omega/\square$ 以上 $1\times 10^7\Omega/\square$ 以下が好ましく、さらには $1\times 10^3\Omega/\square$ 以上 $1\times 10^6\Omega/\square$ 以下が好ましく、さらには $1\times 10^3\Omega/\square$ 以上 $1\times 10^5\Omega/\square$ 以下が好ましい。前述の範囲の抵抗とすることで、電気特性が良好でかつ信頼性の高いトランジスタとすることができる。なお、シート抵抗は、抵抗の値から算出できる。前述の範囲の抵抗を有する領域108L1及び領域108L2を、領域108Nと領域108Cの間に設けることで、トランジスタ100のソースドレイン耐圧を高めることができる。

30

【0050】

チャネルが形成されていない状態における領域108Cの電気抵抗は、領域108Nの電気抵抗の 1×10^6 倍以上 1×10^{12} 倍以下が好ましく、さらには 1×10^6 倍以上 1×10^{11} 倍以下が好ましく、さらには 1×10^6 倍以上 1×10^{10} 倍以下が好ましい。

【0051】

チャネルが形成されていない状態における領域108Cの電気抵抗は、領域108L1及び領域108L2それぞれの電気抵抗の 1×10^0 倍以上 1×10^9 倍以下が好ましく、さらには 1×10^1 倍以上 1×10^8 倍以下が好ましく、さらには 1×10^2 倍以上 1×10^7 倍以下が好ましい。

40

【0052】

領域108L1及び領域108L2の電気抵抗はそれぞれ、領域108Nの電気抵抗の 1×10^0 倍以上 1×10^9 倍以下が好ましく、さらには 1×10^1 倍以上 1×10^8 倍以下が好ましく、さらには 1×10^1 倍以上 1×10^7 倍以下が好ましい。

【0053】

半導体層108におけるキャリア濃度は、領域108Cが最も低く、領域108Nが最

50

も高いことが好ましい。領域108Cと領域108Nの間に、領域108L1及び領域108L2を設けることで、例えば作製工程中に領域108Nから水素などの不純物が拡散する場合であっても、領域108Cのキャリア濃度を極めて低く保つことができる。

【0054】

チャネル形成領域として機能する領域108Cにおけるキャリア濃度は低いほど好ましく、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、 $1 \times 10^{17} \text{ cm}^{-3}$ 以下であることがより好ましく、 $1 \times 10^{16} \text{ cm}^{-3}$ 以下であることがさらに好ましく、 $1 \times 10^{13} \text{ cm}^{-3}$ 以下であることがさらに好ましく、 $1 \times 10^{12} \text{ cm}^{-3}$ 以下であることがさらに好ましい。なお、領域108Cのキャリア濃度の下限値については、特に限定は無いが、例えば、 $1 \times 10^{-9} \text{ cm}^{-3}$ とすることができる。

10

【0055】

一方、領域108Nにおけるキャリア濃度は、例えば $5 \times 10^{18} \text{ cm}^{-3}$ 以上、好ましくは $1 \times 10^{19} \text{ cm}^{-3}$ 以上、より好ましくは $5 \times 10^{19} \text{ cm}^{-3}$ 以上とすることができる。領域108Nにおけるキャリア濃度の上限値については、特に限定は無いが、例えば $5 \times 10^{21} \text{ cm}^{-3}$ 、または $1 \times 10^{22} \text{ cm}^{-3}$ 等とすることができる。

【0056】

領域108L1及び領域108L2におけるキャリア濃度はそれぞれ、領域108Cと領域108Nの間の値とすることができる。例えば、 $1 \times 10^{14} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 未満の範囲の値とすればよい。

【0057】

なお、領域108L1及び領域108L2中のキャリア濃度はそれぞれ均一でなくてもよく、領域108N側から領域108C側にかけてキャリア濃度が低くなるような勾配を有する場合がある。また、領域108L1及び領域108L2中の水素濃度が、領域108N側から領域108C側にかけて低くなるような勾配を有していてもよい。

20

【0058】

領域108L2は、領域108L1より抵抗が低いことがさらに好ましい。つまり、半導体層108の抵抗は、領域108C側から領域108N側に向かって段階的に低くなることが好ましい。領域108C、領域108L1、領域108L2、領域108Nの順に抵抗が低くなることにより、ドレイン領域の電界を効果的に緩和することができ、トランジスタのしきい値電圧の変動をより低減することができる。

30

【0059】

領域108L1は領域108L2より抵抗が高いことに加えて、領域108L1のシート抵抗の値は、例えば、 $1 \times 10^4 \Omega/\square$ 以上 $1 \times 10^9 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^4 \Omega/\square$ 以上 $1 \times 10^8 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^4 \Omega/\square$ 以上 $1 \times 10^7 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^4 \Omega/\square$ 以上 $1 \times 10^6 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^4 \Omega/\square$ 以上 $1 \times 10^5 \Omega/\square$ 以下が好ましい。また、領域108L2のシート抵抗の値は、例えば、 $1 \times 10^3 \Omega/\square$ 以上 $1 \times 10^8 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^3 \Omega/\square$ 以上 $1 \times 10^7 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^3 \Omega/\square$ 以上 $1 \times 10^6 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^3 \Omega/\square$ 以上 $1 \times 10^5 \Omega/\square$ 以下が好ましく、さらには $1 \times 10^3 \Omega/\square$ 以上 $1 \times 10^4 \Omega/\square$ 以下が好ましい。

40

【0060】

領域108L2の抵抗に対する領域108L1の抵抗は、2倍以上 1×10^3 倍以下が好ましく、さらには3倍以上 1×10^2 倍以下が好ましく、さらには4倍以上10倍以下が好ましい。前述の範囲の抵抗を有する領域108L1及び領域108L2を、領域108Nと領域108Cの間に設けることで、トランジスタ100のソースドレイン耐圧を高めることができる。

【0061】

領域108L1、領域108L2、及び領域108Nはそれぞれ、第1の元素を含む領域である。第1の元素として、例えば水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、

50

ヒ素、アルミニウム、マグネシウム、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノンの一以上を用いることができる。第1の元素として、特に水素、ホウ素、窒素、リンの一以上を好適に用いることができる。なお、領域108L1、領域108L2、及び領域108Nはそれぞれ、第1の元素を複数有してもよい。

【0062】

半導体層108中の第1の元素の濃度は、領域108C、領域108L1、領域108L2、領域108Nの順に高いことが好ましい。半導体層108中の第1の元素の濃度は、例えば、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）や、X線光電子分光法（XPS：X-ray Photoelectron Spectroscopy）等の分析法により分析できる。XPS分析を用いる場合には、表面側または裏面側からのイオンスパッタリングとXPS分析を組み合わせることで、深さ方向の濃度分布を知ることができる。なお、第1の元素の濃度が低い場合は、分析で第1の元素が検出されない、または検出下限以下となる場合がある。特に、領域108Cは第1の元素の濃度が低いことから、分析で第1の元素が検出されない、または検出下限以下となる場合がある。同様に、領域108L1においても、分析で第1の元素が検出されない、または検出下限以下となる場合がある。

10

【0063】

領域108L1と重なる領域の絶縁層110の膜厚は、領域108Cと重なる領域の絶縁層110の膜厚と概略等しいことが好ましい。また、領域108L2と重なる領域の絶縁層110の膜厚は、領域108L1と重なる領域の絶縁層110の膜厚より薄いことが好ましい。つまり、絶縁層110の膜厚は、領域108C側から領域108N側に向かって段階的に薄くなる、段差を有する形状（以下、階段状とも記す）であることが好ましい。

20

【0064】

絶縁層110が階段状の形状を有することで、領域108C、領域108L1、領域108L2、領域108Nに添加する第1の元素の量を制御でき、半導体層108の抵抗を領域108C、領域108L1、領域108L2、領域108Nの順に低くすることができる。また、絶縁層110が階段状の形状を有することで、絶縁層110上に形成される層（例えば、絶縁層118）の被覆性が向上し、該層に段切れや鬆といった不具合が発生することを抑制できる。

【0065】

なお、本明細書等において、Aの膜厚がBの膜厚と概略等しいとは、Aの膜厚に対するBの膜厚の比が、0.8以上1.2以下を指す。

30

【0066】

図1Aに示すように、絶縁層110の端部は、半導体層108の端部よりも内側に位置する。また、絶縁層110は、第1の側面110S1と、第2の側面110S2とを有する。チャンネル長方向の断面視において、第1の側面110S1及び第2の側面110S2はそれぞれ、半導体層108上に位置する。また、チャンネル長方向の断面視において、第1の側面110S1は導電層112の端部より外側に位置し、第2の側面110S2は第1の側面110S1より外側に位置する。

【0067】

半導体層108と接する絶縁層110は、酸化物または酸化窒化物を有することが好ましい。また、絶縁層110は、化学量論的組成よりも過剰に酸素を含有する領域を有することがより好ましい。別言すると、絶縁層110は、酸素を放出することが可能な絶縁膜を有する。例えば、酸素雰囲気下にて絶縁層110を形成すること、絶縁層110の成膜後に酸素雰囲気下での熱処理を行うこと、絶縁層110の成膜後に酸素雰囲気下でプラズマ処理等を行うこと、または、絶縁層110上に酸素雰囲気下で酸化物膜または酸化窒化物膜を成膜することなどにより、絶縁層110中に酸素を供給することもできる。なお、上記酸素を供給する各処理において、酸素に代えて、または酸素に加えて、酸化性ガス（例えば一酸化二窒素や、オゾンなど）を用いてもよい。

40

【0068】

50

絶縁層110は、例えば、スパッタリング法、化学気相堆積（CVD：Chemical Vapor Deposition）法、真空蒸着法、パルスレーザー堆積（PLD：Pulsed Laser Deposition）法、原子層堆積（ALD：Atomic Layer Deposition）法を用いて形成することができる。また、CVD法は、プラズマ化学気相堆積（PECVD：Plasma Enhanced CVD）法や、熱CVD法などがある。

【0069】

特に、絶縁層110は、PECVD（プラズマCVD）法により形成することが好ましい。

【0070】

半導体層108は、半導体特性を示す金属酸化物（以下、酸化物半導体ともいう）を含む。半導体層108は、少なくともインジウムと酸素とを含むことが好ましい。半導体層108がインジウムの酸化物を含むことで、キャリア移動度を高めることができる。例えばアモルファスシリコンを用いた場合よりも大きな電流を流すことのできるトランジスタを実現できる。

【0071】

半導体層108に用いる半導体材料の結晶性については特に限定されず、非晶質半導体、単結晶半導体、または単結晶以外の結晶性を有する半導体（微結晶半導体、多結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。単結晶半導体または結晶性を有する半導体を用いると、トランジスタ特性の劣化を抑制できるため好ましい。

【0072】

半導体層108は、金属酸化物を有することが好ましい。または、半導体層108は、シリコンを有していてもよい。シリコンとして、アモルファスシリコン、結晶性のシリコン（低温ポリシリコン、単結晶シリコンなど）などが挙げられる。

【0073】

半導体層108として、金属酸化物を用いる場合、例えば、インジウムと、元素M（Mは、ガリウム、アルミニウム、シリコン、ホウ素、イットリウム、スズ、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、及びマグネシウムの一以上）と、亜鉛と、を有することが好ましい。特に、元素Mは、アルミニウム、ガリウム、イットリウム、及びスズの一以上であることが好ましい。また、元素Mは、ガリウム及びスズのいずれか一方または双方を有することがさらに好ましい。

【0074】

半導体層108として、例えば、インジウム（In）、ガリウム（Ga）、及び亜鉛（Zn）を含む酸化物（以下、IGZOとも記す）を好適に用いることができる。半導体層108として、例えば、金属元素の原子数比がIn：Ga：Zn＝1：1：1またはその近傍の酸化物を好適に用いることができる。

【0075】

半導体層108として、インジウム、ガリウム、及び亜鉛に加えて、アルミニウム、シリコン、ホウ素、イットリウム、スズ、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムのうち、一つ以上を含む酸化物を用いることもできる。特に、半導体層として、インジウム、ガリウム、及び亜鉛に加えて、スズ、アルミニウム、またはシリコンを含む酸化物を用いると、高い電界効果移動度が実現されたトランジスタとすることができるため好ましい。

【0076】

半導体層108がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットは、元素Mに対するInの原子数比が1以上であることが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In：M：Zn＝1：1：1、In：M：Zn＝1：1：1.2、In：M：Zn＝2：1：

10

20

30

40

50

3、 $\text{In}:\text{M}:\text{Zn}=3:1:2$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:3$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:4$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:3$ 、 $\text{In}:\text{M}:\text{Zn}=10:1:3$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:6$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:7$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:8$ 、 $\text{In}:\text{M}:\text{Zn}=6:1:6$ 、 $\text{In}:\text{M}:\text{Zn}=5:2:5$ 等が挙げられる。なお、上記において、元素Mとして2種類以上の元素を含む場合、上記原子数比における元素Mの割合は、当該2以上の金属元素の原子数の和に対応するものとする。

【0077】

スパッタリングターゲットは、多結晶の酸化物を含むターゲットを用いると、結晶性を有する半導体層を形成しやすくなるため好ましい。なお、成膜される半導体層の原子数比は、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、半導体層に用いるスパッタリングターゲットの組成が $\text{In}:\text{M}:\text{Zn}=4:2:4$ 、1[原子数比]の場合、成膜される半導体層の組成は、 $\text{In}:\text{M}:\text{Zn}=4:2:3$ [原子数比]の近傍となる場合がある。

【0078】

なお、原子数比が $\text{In}:\text{M}:\text{Zn}=4:2:3$ またはその近傍と記載する場合、Inを4としたとき、元素Mが1以上3以下であり、Znが2以上4以下である場合を含む。また、原子数比が $\text{In}:\text{M}:\text{Zn}=5:1:6$ またはその近傍であると記載する場合、Inを5としたときに、Mが0.1より大きく2以下であり、Znが5以上7以下である場合を含む。また、原子数比が $\text{In}:\text{M}:\text{Zn}=1:1:1$ またはその近傍であると記載する場合、Inを1としたときに、元素Mが0.1より大きく2以下であり、Znが0.1より大きく2以下である場合を含む。

【0079】

ここで、半導体層108の組成について説明する。半導体層108は、少なくともインジウムと酸素を含む金属酸化物を含むことが好ましい。また、半導体層108は、これらに加えて亜鉛を含んでいてもよい。また、半導体層108は、ガリウムを含んでいてもよい。

【0080】

半導体層108の組成は、トランジスタ10の電気的特性や、信頼性に大きく影響する。例えば、半導体層108中のインジウムの含有量を多くすることで、キャリア移動度が向上し、電界効果移動度の高いトランジスタを実現することができる。

【0081】

ここで、トランジスタの信頼性を評価する指標の1つとして、ゲートに電界を印加した状態で保持する、ゲートバイアスストレス試験（GBT: Gate Bias Stress Test）がある。その中でも、ソース電位及びドレイン電位に対して、ゲートに正の電位を与えた状態で、高温下で保持する試験をPBTs（Positive Bias Temperature Stress）試験、ゲートに負の電位を与えた状態で、高温下で保持する試験をNBTs（Negative Bias Temperature Stress）試験と呼ぶ。また、白色LED光などの光を照射した状態で行うPBTs試験及びNBTs試験を、それぞれPBTIS（Positive Bias Temperature Illumination Stress）試験、NBTIS（Negative Bias Temperature Illumination Stress）試験と呼ぶ。

【0082】

特に、酸化物半導体を用いたn型のトランジスタにおいては、トランジスタをオン状態（電流を流す状態）とする際にゲートに正の電位が与えられるため、PBTs試験でのしきい値電圧の変動量が、トランジスタの信頼性の指標として着目すべき重要な項目の1つとなる。

【0083】

ここで、半導体層108の組成として、ガリウムを含まない、またはガリウムの含有率の低い金属酸化物膜を用いることで、PBTs試験でのしきい値電圧の変動量を小さくす

10

20

30

40

50

ることができる。また、ガリウムを含む場合には、半導体層 108 の組成として、インジウムの含有量よりも、ガリウムの含有量を小さくすることが好ましい。これにより、信頼性の高いトランジスタを実現することができる。

【0084】

PBT S 試験でのしきい値電圧の変動の 1 つの要因として、半導体層とゲート絶縁層の界面、または界面近傍における欠陥準位が挙げられる。欠陥準位密度が大きいほど、PBT S 試験での劣化が顕著になる。半導体層の、ゲート絶縁層と接する部分におけるガリウムの含有量を小さくすることで、当該欠陥準位の生成を抑制することができる。

【0085】

ガリウムを含まない、またはガリウムの含有量を小さくすることで PBT S 劣化を抑制できる理由として、例えば以下のようなことが考えられる。半導体層 108 に含まれるガリウムは、他の金属元素（例えばインジウムや亜鉛）と比較して、酸素を誘引しやすい性質を有する。そのため、ガリウムを多く含む金属酸化物膜と、酸化物を含む絶縁層 110 との界面において、ガリウムが絶縁層 110 中の余剰酸素と結合することで、キャリア（ここでは電子）トラップサイトを生じさせやすくなることが推察される。そのため、ゲートに正の電位を与えた際に、半導体層とゲート絶縁層との界面にキャリアがトラップされることで、しきい値電圧が変動することが考えられる。

【0086】

より具体的には、半導体層 108 に In-Ga-Zn 酸化物を用いた場合、In の原子数比が、Ga の原子数比よりも高い金属酸化物膜を、半導体層 108 に適用することができる。また、Zn の原子数比が、Ga の原子数比よりも高い金属酸化物膜を用いることが、より好ましい。言い換えると、金属元素の原子数比が、 $In > Ga$ 、且つ $Zn > Ga$ を満たす金属酸化物膜を、半導体層 108 に適用することが好ましい。

【0087】

例えば、半導体層 108 として、金属元素の原子数比が、 $In : Ga : Zn = 2 : 1 : 3$ 、 $In : Ga : Zn = 3 : 1 : 2$ 、 $In : Ga : Zn = 4 : 2 : 3$ 、 $In : Ga : Zn = 4 : 2 : 4$ 、 $In : Ga : Zn = 5 : 1 : 3$ 、 $In : Ga : Zn = 10 : 1 : 3$ 、 $In : Ga : Zn = 5 : 1 : 6$ 、 $In : Ga : Zn = 5 : 1 : 7$ 、 $In : Ga : Zn = 5 : 1 : 8$ 、 $In : Ga : Zn = 6 : 1 : 6$ 、 $In : Ga : Zn = 5 : 2 : 5$ 、またはこれらの近傍である、金属酸化物膜を用いることができる。

【0088】

半導体層 108 として、インジウム及びガリウムを含む金属酸化物膜を用いた場合、金属酸化物に含まれる金属元素の原子数に対する、ガリウムの原子数の割合（原子数比）を、0 より大きく 50 % 未満、好ましくは 0.05 % 以上 30 % 以下、より好ましくは 0.1 % 以上 15 % 以下、より好ましくは 0.1 % 以上 5 % 以下とすることができる。なお、半導体層 108 にガリウムを含有させることで、酸素欠損（以下、 V_o とも記す）が生じにくくなるといった効果を奏する。

【0089】

半導体層 108 に、ガリウムを含まない金属酸化物膜を適用してもよい。例えば、In-Zn 酸化物を半導体層 108 に適用することができる。このとき、金属酸化物膜に含まれる金属元素の原子数に対する In の原子数比を高くすることで、トランジスタの電界効果移動度を高めることができる。一方、金属酸化物に含まれる金属元素の原子数に対する Zn の原子数比を高くすることで、結晶性の高い金属酸化物膜となるため、トランジスタの電気特性の変動が抑制され、信頼性を高めることができる。また、半導体層 108 には、酸化インジウムなどの、ガリウム及び亜鉛を含まない金属酸化物膜を適用してもよい。ガリウムを全く含まない金属酸化物膜を用いることで、特に PBT S 試験におけるしきい値電圧の変動を極めて小さなものとすることができる。

【0090】

例えば、半導体層 108 に、インジウムと亜鉛を含む酸化物を用いることができる。このとき、金属元素の原子数比が、例えば $In : Zn = 2 : 3$ 、 $In : Zn = 4 : 1$ 、また

10

20

30

40

50

はこれらの近傍の金属酸化物膜を用いることができる。

【0091】

特に、半導体層108には、Inの原子数比が元素Mの原子数比よりも高い金属酸化物膜を適用することが好ましい。また、Znの原子数比が元素Mの原子数比よりも高い金属酸化物膜を適用することが好ましい。

【0092】

半導体層108には、結晶性を有する金属酸化物膜を用いることが好ましい。例えば、後述するCAAC(c-axis aligned crystal)構造、nc(nanocrystal)構造、多結晶構造、微結晶構造等を有する金属酸化物膜を用いることができる。結晶性を有する金属酸化物膜を半導体層108に用いることにより、半導体層108中の欠陥準位密度を低減でき、信頼性の高い半導体装置を実現できる。

【0093】

半導体層108として、結晶性が高いほど、膜中の欠陥準位密度を低減できる。一方、結晶性の低い金属酸化物膜を用いることで、大きな電流を流すことのできるトランジスタを実現することができる。

【0094】

半導体層108は、組成の異なる層、または結晶性の異なる層、または不純物濃度の異なる層を積層した積層構造としてもよい。

【0095】

金属酸化物膜をスパッタリング法により成膜する場合、成膜時の基板温度(ステージ温度)が高いほど、結晶性の高い金属酸化物膜を成膜することができる。また、成膜時に用いる成膜ガス全体に対する酸素ガスの流量の割合(酸素流量比ともいう)が高いほど、結晶性の高い金属酸化物膜を成膜することができる。このように、成膜される金属酸化物膜の結晶性は、基板温度と成膜ガスにおける酸素流量比によって制御することができる。

【0096】

導電層112は、低抵抗な材料を用いることが好ましい。導電層112に低抵抗な材料を用いることにより寄生抵抗を低減し、高いオン電流を有するトランジスタとすることができ、オン電流が高い半導体装置とすることができ。例えば、導電層112として、金属または合金を含む導電膜を用いると、電気抵抗が抑制できるため好ましい。なお、導電層112に酸化物を含む導電膜を用いてもよい。また、大型の表示装置、高精細の表示装置において配線抵抗を低減することにより信号遅延を抑制し、高速駆動が可能となる。導電層112として、銅、銀、金、またはアルミニウム等を用いることができる。特に、銅は低抵抗であることに加え、量産性に優れるため好ましい。

【0097】

導電層112は積層構造としてもよい。導電層112を積層構造とする場合には、低抵抗な第1導電層の上部または下部、またはその両方に、第2の導電層を設ける。第2の導電層として、第1の導電層よりも酸化されにくい(耐酸化性を有する)導電性材料を用いることが好ましい。また、第2の導電層として、第1の導電層の成分の拡散を抑制する材料を用いることが好ましい。第2の導電層として、例えば、酸化インジウム、インジウム亜鉛酸化物、インジウムスズ酸化物(ITO)、シリコンを含有したインジウムスズ酸化物(ITSO)、酸化亜鉛等の金属酸化物、または窒化チタン、窒化タンタル、窒化モリブデン、窒化タングステン等の金属窒化物を好適に用いることができる。

【0098】

トランジスタ10は、さらに絶縁層118を有することが好ましい。絶縁層118は、トランジスタ10を保護する保護層として機能する。絶縁層118は、例えば酸化物、酸化窒化物、窒化酸化物または窒化物などの無機絶縁材料を用いることができる。より具体的には、酸化シリコン、酸化窒化シリコン、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、ハフニウムアルミネートなどの無機絶縁材料を用いることができる。また、絶縁層118を2層以上の積層構造としてもよい。

【0099】

なお、本明細書中において、酸化窒化物とは、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化物とは、その組成として酸素よりも窒素の含有量が多い材料を指す。例えば、酸化窒化シリコンと記載した場合は、その組成として窒素よりも酸素の含有量が多い材料を指し、窒化酸化シリコンと記載した場合は、その組成として、酸素よりも窒素の含有量が多い材料を示す。

【0100】

また、本明細書中において、それぞれ同じ元素を含む酸化窒化物と窒化酸化物とが記載された場合に、酸化窒化物には、窒化酸化物よりも、酸素の含有量が多いこと、及び、窒素の含有量が少ないことのうち、いずれか一方または両方を満たす材料が含まれる。同様に、窒化酸化物には、酸化窒化物よりも酸素の含有量が少ないこと、及び、窒素の含有量が多いことのうち、いずれか一方または両方を満たす材料が含まれる。例えば、酸化窒化シリコンと窒化酸化シリコンとが記載された場合に、酸化窒化シリコンには、窒化酸化シリコンよりも酸素の含有量が多く、且つ、窒素の含有量が少ない材料が含まれる。同様に、窒化酸化シリコンには、酸化窒化シリコンよりも酸素の含有量が少なく、且つ、窒素の含有量が多い材料が含まれる。

【0101】

絶縁層118は、領域108L1、領域108L2、及び領域108Nに対する第1の元素の供給源として機能してもよい。例えば、絶縁層118は、領域108L1、領域108L2、及び領域108Nに対する水素の供給源として機能することができる。領域108L1、領域108L2、及び領域108Nはそれぞれ絶縁層118との距離が異なることにより、絶縁層118から供給される水素の量を異ならせることができる。具体的には、絶縁層118との距離は、領域108L1、領域108L2、領域108Nの順に短くなり、添加される水素の量をこの順に多くすることができる。つまり、領域108L1、領域108L2、領域108Nの順に、その抵抗を低くすることができる。また、絶縁層118は、半導体層108の領域108Nに接する。絶縁層118を領域108Nに接して設けることにより、特に領域108Nの抵抗を低くすることができる。なお、領域108Cは、絶縁層118との間に導電層112及び絶縁層110を有することから、水素が添加されずらく、領域108Cの抵抗が低くなることを抑制できる。

【0102】

第1の元素として水素を用いる場合、絶縁層118は水素を含むガスを有する混合ガスを用いて形成してもよい。これにより、絶縁層118の形成時に露出している領域108Nに水素を効果的に供給でき、領域108Nの抵抗をより低くすることができる。水素を含むガスとして、例えば、水素(H_2)、アンモニア(NH_3)、シラン(SiH_4)などを用いることができる。

【0103】

本発明の一態様であるトランジスタ10は、領域108Cと領域108Nの間に領域108L1及び領域108L2を有することで、高いドレイン耐圧と、高いオン電流とを兼ね備えるとともに、信頼性の高いトランジスタとすることができる。

【0104】

〔構成例1-2〕

前述のトランジスタ10と異なる構成例を、図1Bに示す。図1Bは、トランジスタ10Aのチャネル長方向の断面概略図である。トランジスタ10Aは、導電層106を有する点で、トランジスタ10と主に相違している。

【0105】

導電層106は、絶縁層103を介して半導体層108、絶縁層110及び導電層112と重畳する領域を有する。導電層106は、第1のゲート電極（バックゲート電極ともいう）として機能する。また絶縁層103は、第1のゲート絶縁層として機能する。このとき、導電層112が第2のゲート電極（トップゲート電極ともいう）、絶縁層110が第2のゲート絶縁層として機能する。

【0106】

例えば、トランジスタ10Aは、導電層112及び導電層106に同じ電位を与えることにより、オン状態のときに流すことのできる電流を大きくすることができる。また、トランジスタ10Aは、導電層112及び導電層106の一方に、しきい値電圧を制御するための電位を与え、他方にトランジスタ10Aのオン状態及びオフ状態を制御する電位を与えることもできる。また、導電層112及び導電層106の一方と、ソースとを電氣的に接続することにより、トランジスタ10Aの電気特性を安定させることもできる。

【0107】

第2のゲート絶縁層として機能する絶縁層103は、絶縁層103の被形成面側から半導体層108等に不純物が拡散することを抑制するバリア層として機能することが好ましい。当該不純物として、例えば、導電層106に含まれる金属成分がある。また、絶縁層103は、耐圧が高いこと、膜の応力が小さいこと、水素や水を放出しにくいこと、水素や水を拡散しにくいこと、欠陥が少ないこと、のうち、1つ以上を満たすことが好ましく、これら全てを満たすことがさらに好ましい。絶縁層103には、絶縁層110に用いることができる絶縁膜を用いることができる。

【0108】

導電層106には、導電層112に用いることができる導電膜を用いることができる。

【0109】

なお、図1(B)では、導電層106の端部が、導電層112の端部と概略一致する例を示しているが、本発明の一態様はこれに限られない。導電層106の端部が、導電層112の端部より外側に位置してもよい。また、導電層106の端部が、導電層112の端部より内側に位置してもよい。なお、本明細書等において、「端部が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層の端部が下層の端部より内側に位置することや、上層の端部が下層の端部より外側に位置することもあり、この場合も「端部が概略一致」という。

【0110】

〔構成例1-3〕

前述のトランジスタ10Aと異なる構成例を、図1Cに示す。図1Cは、トランジスタ10Bのチャンネル長方向の断面概略図である。トランジスタ10Bは、絶縁層103が積層構造を有する点で、トランジスタ10Aと主に相違している。

【0111】

図1Cでは、絶縁層103が、導電層106側から、絶縁層103a、絶縁層103b、及び絶縁層103cがこの順に積層された3層構造を有する構成例を示している。絶縁層103aは導電層106と接する。また、絶縁層103cは半導体層108と接する。

【0112】

絶縁層103が有する3つの絶縁膜のうち、絶縁層103の被形成面側に位置する絶縁層103aには、窒素を含む絶縁膜を用いることが好ましい。一方、半導体層108と接する絶縁層103cには、酸素を含む絶縁膜を用いることが好ましい。また、絶縁層103が有する3つの絶縁膜は、それぞれプラズマCVD装置を用いて、大気に触れることなく連続して成膜することが好ましい。

【0113】

絶縁層103aは、これよりも下側からの不純物の拡散を防止できる、緻密な膜であることが好ましい。絶縁層103aは、絶縁層103aの被形成面側の部材（例えば基板など）に含まれる金属元素、水素、水などを、ブロックできる膜であることが好ましい。そのため、絶縁層103aには、絶縁層103bよりも成膜速度の低い条件で成膜した絶縁膜を適用することができる。

【0114】

絶縁層103aには、例えば窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム

10

20

30

40

50

膜、窒化ハフニウム膜などの窒素を含む絶縁膜を用いることができる。特に、絶縁層 103a として、プラズマ CVD 装置を用いて成膜した、緻密な窒化シリコン膜を用いることが好ましい。このような窒素を含む絶縁膜を用いることで、厚さが薄い場合であっても、被形成面側から不純物が拡散することを好適に抑制することができる。

【0115】

半導体層 108 と接する絶縁層 103c は、酸化物または酸化窒化物を含む絶縁膜により形成されていることが好ましい。特に絶縁層 103c には、酸化物膜または酸化窒化物膜を用いることが好ましい。また、絶縁層 103c は、その表面に水などの不純物が吸着しにくい、緻密な絶縁膜を用いることが好ましい。また、可能な限り欠陥が少なく、水や水素などの不純物が低減された絶縁膜を用いることが好ましい。

10

【0116】

絶縁層 103c は、化学量論的組成よりも過剰に酸素を含有する領域を有することがより好ましい。別言すると、絶縁層 103c は、加熱により酸素を放出することが可能な絶縁膜とすることが好ましい。例えば、酸素雰囲気下にて絶縁層 103c を形成すること、成膜後の絶縁層 103c に対して酸素雰囲気下での熱処理を行うこと、絶縁層 103c の成膜後に酸素雰囲気下でプラズマ処理等を行うこと、または、絶縁層 103c 上に酸素雰囲気下で酸化物膜または酸化窒化物膜を成膜することなどにより、絶縁層 103c 中に酸素を供給することもできる。なお、上記酸素を供給する各処理において、酸素に代えて、または酸素に加えて、酸化性ガス（例えば一酸化二窒素や、オゾンなど）を用いてもよい。または、絶縁層 103c 上に加熱により酸素を放出することが可能な絶縁膜を成膜した後に加熱処理を行うことで、当該絶縁膜から絶縁層 103c 中に酸素を供給してもよい。

20

【0117】

また、半導体層 108 となる金属酸化物膜を、酸素を含む雰囲気下でスパッタリング法により形成する際に、絶縁層 103c 中に酸素を供給することができる。そして、半導体層となる金属酸化物膜を形成した後に、加熱処理を行うことで、絶縁層 103c 中の酸素を当該金属酸化物膜に供給し、金属酸化物膜中の酸素欠損 (V_O) を低減することができる。

【0118】

絶縁層 103c として、例えば、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を用いることができる。特に、絶縁層 103c として、酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。

30

【0119】

絶縁層 103a と、絶縁層 103c の間に位置する絶縁層 103b は、応力が小さく、成膜速度の高い条件で成膜された絶縁膜を用いることが好ましい。例えば、絶縁層 103b は、絶縁層 103a 及び絶縁層 103c よりも応力が小さい膜であることが好ましい。また、絶縁層 103b は、絶縁層 103a 及び絶縁層 103c よりも成膜速度の高い条件で成膜される膜であることが好ましい。

【0120】

絶縁層 103b は、水素や水をできるだけ放出しない絶縁膜を用いることが好ましい。このような絶縁膜を用いることで、加熱処理や工程中にかかる熱などにより、絶縁層 103b から絶縁層 103c を介して半導体層 108 に水素や水が拡散することを防ぎ、領域 108C におけるキャリア濃度を低くすることができる。

40

【0121】

さらに、絶縁層 103b は、酸素を吸引しにくい絶縁膜を用いることが好ましい。言い換えると、酸素が拡散しにくい絶縁膜を用いることが好ましい。これにより、絶縁層 103c から半導体層 108（または半導体層 108 となる金属酸化物膜）に酸素を供給するための熱処理を行う際に、絶縁層 103c から絶縁層 103b 側に酸素が拡散することで、半導体層 108 に供給される酸素の量が低減してしまうことを抑制することができる。

50

【0122】

絶縁層103bとして、例えば窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、窒化アルミニウム膜、窒化ハフニウム膜を一種以上含む絶縁層を用いることができる。特に、絶縁層103bとして、窒化酸化シリコン膜または窒化シリコン膜を用いることが好ましい。

【0123】

絶縁層103を構成する絶縁層103a、絶縁層103b、及び絶縁層103cのうち、絶縁層103bの厚さを最も厚くすることが好ましい。なお、絶縁層103の厚さ（総厚）は、絶縁層103に要求される比誘電率の値と、絶縁層103に要求される絶縁耐圧の性能などを考慮し、各絶縁膜の比誘電率の値と各絶縁膜の厚さに基づいて決定することができる。すなわち、各絶縁膜の厚さは、上記要求を満たす範囲で互いに調整することができる。

10

【0124】

特に、絶縁層103bは、絶縁層103aよりも厚いことが好ましい。絶縁層103bを絶縁層103aよりも厚くすることで、絶縁層103aとして加熱により水素を放出しやすい膜を用いた場合であっても、絶縁層103cに到達しうる水素の量を低減することができる。また、絶縁層103aを絶縁層103bよりも薄くすることで、絶縁層103aの体積を相対的に小さくできるため、絶縁層103aが放出しうる水素の量自体を低減することができる。

【0125】

また、絶縁層103bは、絶縁層103cよりも厚いことが好ましい。絶縁層103cが厚すぎる場合、絶縁層103c中に酸素を供給する処理を行った場合に、加熱により絶縁層103cから放出されずに残留する酸素の量が多くなるため、結果として半導体層108（または半導体層108となる金属酸化物膜）に供給しうる酸素の量が減ってしまう恐れがある。そのため、絶縁層103cを絶縁層103bよりも薄くする（体積を小さくする）ことで、加熱後に絶縁層103c中に残留する酸素の量を低減できる。その結果、絶縁層103cに供給された酸素のうち、半導体層108に供給される酸素の割合を大きくできるため、半導体層108に供給される酸素の量を効果的に増やすことができる。

20

【0126】

また、最も厚い絶縁層103bを成膜速度の高い条件で形成し、これよりも薄い絶縁層103a及び絶縁層103cを、成膜速度の低い条件で緻密な膜となるように形成することで、信頼性を損なうことなく、絶縁層103の成膜時間を短縮でき、生産性を高めることができる。

30

【0127】

ここで、絶縁層103aには、少なくともシリコンと、窒素と、を含む絶縁膜、代表的には窒化シリコン膜、または窒化酸化シリコン膜を用いることが好ましい。また、絶縁層103bには、少なくともシリコンと、窒素と、酸素と、を含む絶縁膜、代表的には窒化酸化シリコン膜または酸化窒化シリコン膜を用いることが好ましい。また、絶縁層103cには、少なくともシリコンと、酸素と、を含む絶縁膜、代表的には酸化シリコン膜、または酸化窒化シリコン膜を用いることが好ましい。このとき、絶縁層103bに含まれる酸素の量は、絶縁層103aよりも多く、且つ、絶縁層103cよりも少ないことが好ましい。さらに、絶縁層103bに含まれる窒素の量は、絶縁層103aよりも少なく、且つ、絶縁層103cよりも多いことが好ましい。

40

【0128】

絶縁層103a、絶縁層103b、及び絶縁層103cに含まれる酸素及び窒素の含有量は、二次イオン質量分析法（SIMS）や、X線光電子分光法（XPS）等の分析法により分析することができる。膜中の目的の元素の含有率が高い（例えば 0.5 atoms/cm^3 以上、または 1 atoms/cm^3 以上）場合には、XPSが適している。一方、膜中の目的の元素の含有率が低い（例えば 0.5 atoms/cm^3 以下、または 1 atoms/cm^3 以下）場合には、SIMSが適している。膜中の元素の含有量を比較す

50

る際には、SIMSとXPSの両方の分析手法を用いた複合解析を行うことがより好ましい。

【0129】

絶縁層103a、絶縁層103b、及び絶縁層103cの膜密度が異なる場合、絶縁層103の断面における透過型電子顕微鏡(TEM: Transmission Electron Microscopy)像などにおいて、コントラストの違いとして観察され、これらを区別できる場合がある。なお、組成や膜密度が近い場合などでは、これらの境界が不明瞭となる場合がある。

【0130】

絶縁層103は、2層または4層以上であってもよい。例えば、絶縁層103を絶縁層103aと絶縁層103cとの2層構造とすることができる。

【0131】

〔構成例1-4〕

前述のトランジスタ10と異なる構成例を、図2Aに示す。図2Aは、トランジスタ10Cのチャネル長方向の断面概略図である。トランジスタ10Cは、絶縁層110が積層構造を有する点で、トランジスタ10と主に相違している。

【0132】

図2Aは、絶縁層110が、半導体層108側から絶縁層110a、絶縁層110b、及び絶縁層110cがこの順に積層された3層構造を有する例を示している。

【0133】

絶縁層110aは、領域108C、領域108L1及び領域108L2と接する領域を有する。絶縁層110cは、導電層112と接する領域を有する。絶縁層110bは、絶縁層110aと絶縁層110cの間に位置する。

【0134】

絶縁層110a、絶縁層110b、及び絶縁層110cは、それぞれ酸化物または酸化窒化物を含む絶縁膜であることが好ましい。また、絶縁層110a、絶縁層110b及び絶縁層110cは、それぞれ同じ成膜装置を用いて、大気に触れることなく連続して成膜することが好ましい。連続して成膜することにより、絶縁層110a、絶縁層110b及び絶縁層110cそれぞれの界面に水などの不純物が付着することを抑制できる。

【0135】

絶縁層110a、絶縁層110b、及び絶縁層110cとして、例えば、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を用いることができる。

【0136】

絶縁層110a、絶縁層110b及び絶縁層110cは、例えば、スパッタリング法、CVD法、真空蒸着法、PLD法、ALD法等を用いて形成することができる。また、CVD法は、プラズマCVD法や、熱CVD法などがある。

【0137】

特に、絶縁層110a、絶縁層110b及び絶縁層110cは、プラズマCVD法により形成することが好ましい。

【0138】

絶縁層110aは、半導体層108上に成膜されるため、出来るだけ半導体層108にダメージを与えない条件で成膜された膜であることが好ましい。例えば、成膜速度(成膜レートともいう)が十分に低い条件で成膜することができる。半導体層108にダメージを与えない条件で絶縁層110aを形成することにより、半導体層108と絶縁層110の界面における欠陥準位密度が低減され、高い信頼性を有するトランジスタ10Cとすることができる。

【0139】

10

20

30

40

50

例えば、絶縁層 110a として、プラズマ CVD 法により酸化窒化シリコン膜を形成する場合、低電力の条件で形成することにより、半導体層 108 に与えるダメージを極めて小さくすることができる。

【0140】

酸化窒化シリコン膜の成膜に用いる成膜ガスには、例えばシラン、ジシランなどのシリコンを含む堆積性ガスと、酸素、オゾン、一酸化二窒素、二酸化窒素などの酸化性ガスと、を含む原料ガスを用いることができる。また原料ガスに加えて、アルゴン、ヘリウム、または窒素などの希釈ガスを含んでもよい。

【0141】

例えば、成膜ガスの全流量に対する堆積性ガスの流量の割合（以下、単に流量比ともいう）を小さくすることで、成膜速度を低くでき、緻密で欠陥の少ない膜を成膜することができる。

10

【0142】

絶縁層 110b は、絶縁層 110a よりも成膜速度の高い条件で成膜された膜であることが好ましい。これにより、生産性を向上させることができる。

【0143】

例えば絶縁層 110b は、絶縁層 110a よりも堆積性ガスの流量比を増やした条件とすることで、成膜速度を高めた条件で成膜することができる。

【0144】

絶縁層 110c は、その表面の欠陥が低減され、水などの大気中に含まれる不純物が吸着しにくい、極めて緻密な膜であることが好ましい。例えば、絶縁層 110a と同様に、成膜速度が十分に低い条件で成膜することができる。

20

【0145】

また、絶縁層 110c は絶縁層 110b 上に成膜するため、絶縁層 110a と比較して絶縁層 110c の成膜時に半導体層 108 へ与える影響は小さい。そのため、絶縁層 110c は、絶縁層 110a よりも高い電力の条件で成膜することができる。堆積性ガスの流量比を減らし、比較的高い電力で成膜することで、緻密で表面の欠陥が低減された膜とすることができる。

【0146】

すなわち、成膜速度が、絶縁層 110b が最も速く、絶縁層 110a、絶縁層 110c の順で遅くなるような条件で成膜された積層膜を、絶縁層 110 に用いることができる。また、絶縁層 110 は、ウェットエッチングまたはドライエッチングにおける同一条件下でのエッチング速度が、絶縁層 110b が最も速く、絶縁層 110a、絶縁層 110c の順で遅くなる。

30

【0147】

また、絶縁層 110b は、絶縁層 110a 及び絶縁層 110c よりも厚く形成することが好ましい。成膜速度が最も速い絶縁層 110b を厚く形成することで、絶縁層 110 の成膜工程に係る時間を短縮することができる。

【0148】

なお、絶縁層 110a、絶縁層 110b 及び絶縁層 110c は同種の材料の絶縁膜を用いることができるため、絶縁層 110a と絶縁層 110b の境界、及び絶縁層 110b と絶縁層 110c の境界を明確に確認できない場合がある。したがって、図 2A 等では、これらの境界を破線で明示している。なお、絶縁層 110a と絶縁層 110b は、膜密度が異なるため、絶縁層 110 の断面における透過型電子顕微鏡（TEM: Transmission Electron Microscopy）像などにおいて、これらの境界をコントラストの違いとして観察することができる場合がある。同様に、絶縁層 110b と絶縁層 110c の境界もコントラストの違いとして観察することができる場合がある。

40

【0149】

なお、図 2A では、領域 108C と接する領域の絶縁層 110、及び領域 108L1 と接する領域の絶縁層 110 がそれぞれ、絶縁層 110a、絶縁層 110b 及び絶縁層 11

50

0 c の積層構造を有し、領域 1 0 8 L 2 と重なる領域の絶縁層 1 1 0 が、絶縁層 1 1 0 a、及び絶縁層 1 1 0 b の積層構造を有する構成を示したが、本発明の一態様はこれに限られない。図 2 B に示すトランジスタ 1 0 D のように、領域 1 0 8 L 2 と重なる領域の絶縁層 1 1 0 が、絶縁層 1 1 0 a、絶縁層 1 1 0 b 及び絶縁層 1 1 0 c の積層構造を有してもよい。図 2 C に示すトランジスタ 1 0 E のように、領域 1 0 8 L 2 と重なる領域の絶縁層 1 1 0 が、絶縁層 1 1 0 a の単層構造を有してもよい。

【0150】

なお、絶縁層 1 1 0 は、絶縁層 1 1 0 a と、絶縁層 1 1 0 a 上の絶縁層 1 1 0 c との 2 層構造としてもよい。または、絶縁層 1 1 0 は単層構造としてもよい。絶縁層 1 1 0 として、目的に応じて前述の絶縁層 1 1 0 a、絶縁層 1 1 0 b 又は絶縁層 1 1 0 c のいずれかを適宜選択することができる。

10

【0151】

〔構成例 1－5〕

前述のトランジスタ 1 0 と異なる構成例を、図 3 A に示す。図 3 A は、トランジスタ 1 0 F のチャネル長方向の断面概略図である。トランジスタ 1 0 F は、絶縁層 1 1 0 と導電層 1 1 2 の間に金属酸化物層 1 1 4 を有する点で、トランジスタ 1 0 と主に相違している。

【0152】

金属酸化物層 1 1 4 は、絶縁層 1 1 0 中に酸素を供給する機能を有する。また、導電層 1 1 2 に酸化されやすい金属または合金を含む導電膜を用いた場合、金属酸化物層 1 1 4 は、絶縁層 1 1 0 中の酸素により導電層 1 1 2 が酸化されることを防ぐバリア層として機能する。

20

【0153】

金属酸化物層 1 1 4 は、導電層 1 1 2 に含まれる水素や水が絶縁層 1 1 0 側に拡散することを防ぐバリア膜としても機能する。金属酸化物層 1 1 4 は、例えば少なくとも絶縁層 1 1 0 よりも酸素及び水素を透過しにくい材料を用いることができる。

【0154】

金属酸化物層 1 1 4 により、導電層 1 1 2 にアルミニウムや銅などの酸素を吸引しやすい金属材料を用いた場合であっても、絶縁層 1 1 0 から導電層 1 1 2 へ酸素が拡散することを防ぐことができる。また、導電層 1 1 2 が水素を含む場合であっても、導電層 1 1 2 から絶縁層 1 1 0 を介して半導体層 1 0 8 へ水素が拡散することを防ぐことができる。その結果、領域 1 0 8 C におけるキャリア濃度を極めて低いものとすることができる。

30

【0155】

金属酸化物層 1 1 4 は、絶縁性材料または導電性材料を用いることができる。金属酸化物層 1 1 4 が絶縁性を有する場合には、金属酸化物層 1 1 4 はゲート絶縁層の一部として機能する。一方、金属酸化物層 1 1 4 が導電性を有する場合には、金属酸化物層 1 1 4 はゲート電極の一部として機能する。

【0156】

金属酸化物層 1 1 4 として、酸化シリコンよりも誘電率の高い絶縁性材料を用いることが好ましい。特に、酸化アルミニウム膜、酸化ハフニウム膜、またはハフニウムアルミネート膜等を用いると、駆動電圧を低減できるため好ましい。

40

【0157】

金属酸化物層 1 1 4 として、金属酸化物を用いることができる。例えば、酸化インジウム、インジウム亜鉛酸化物、インジウムスズ酸化物 (ITO)、シリコンを含有したインジウムスズ酸化物 (ITSO) 等のインジウムを有する酸化物を用いることができる。インジウムを含む導電性酸化物は、導電性が高いため好ましい。また、ITSO はシリコンを含有することにより結晶化しづらく、平坦性が高いことから、ITSO 上に形成される膜との密着性が高くなる。金属酸化物層 1 1 4 は、酸化亜鉛、ガリウムを含有した酸化亜鉛等の金属酸化物を用いることができる。また、金属酸化物層 1 1 4 として、これらを積層した構造を用いてもよい。

【0158】

50

金属酸化物層 114 は、半導体層 108 と同一の元素を一以上含む酸化物材料を用いることが好ましい。特に、上記半導体層 108 に適用可能な酸化物半導体材料を用いることが好ましい。このとき、金属酸化物層 114 として、半導体層 108 と同じスパッタリングターゲットを用いて形成した金属酸化物膜を適用することで、装置を共通化できるため好ましい。

【0159】

または、半導体層 108 と金属酸化物層 114 の両方に、インジウム及びガリウムを含む金属酸化物材料を用いる場合、半導体層 108 よりもガリウムの組成（含有割合）が高い材料を用いると、酸素に対するブロッキング性をより高めることができるため好ましい。このとき、半導体層 108 には、金属酸化物層 114 よりもインジウムの組成が高い材料を用いることで、トランジスタ 100 の電界効果移動度を高めることができる。

10

【0160】

金属酸化物層 114 は、スパッタリング装置を用いて形成することが好ましい。例えば、スパッタリング装置を用いて酸化物膜を形成する場合、酸素ガスを含む雰囲気中で形成することで、絶縁層 110 や半導体層 108 中に好適に酸素を添加できる。

【0161】

なお、金属酸化物層 114 を、絶縁層 110 に対して酸素を供給する目的で形成する場合、金属酸化物層 114 となる金属酸化物膜を成膜したのちに除去してもよい。また、金属酸化物層 114 は、不要であれば設けなくてもよい。

【0162】

20

〔構成例 1-6〕

前述のトランジスタ 10 と異なる構成例を、図 3B に示す。図 3B は、トランジスタ 10G のチャネル長方向の断面概略図である。トランジスタ 10G は、領域 108N と領域 108L2 の間に、領域 108L3 を有する点で、トランジスタ 10 と主に相違している。

【0163】

半導体層 108 は、領域 108C と、一对の領域 108L1 と、一对の領域 108L2 と、一对の領域 108L3 と、一对の領域 108N と、を有する。領域 108L3 は、領域 108C、一对の領域 108L1、及び一对の領域 108L2 を挟んで設けられる。また、領域 108L3 は、導電層 112 と重ならず、かつ絶縁層 110 と重なる領域を有する。領域 108C、領域 108L1、及び領域 108L2 については前述の記載を参照できるため、詳細な説明は省略する。

30

【0164】

領域 108L1、領域 108L2 及び領域 108L3 はそれぞれ、領域 108C よりも抵抗が低く、かつ領域 108N よりも抵抗が高いことが好ましい。領域 108L1、領域 108L2 及び領域 108L3 は、LDD 領域として機能する。

【0165】

領域 108L3 は、領域 108L2 より抵抗が低いことがさらに好ましい。領域 108C、領域 108L1、領域 108L2、領域 108L3、領域 108N の順に抵抗が低くなることにより、ドレイン領域の電界を効果的に緩和することができ、トランジスタのしきい値電圧の変動をより低減することができる。

40

【0166】

領域 108L3 と重なる領域の絶縁層 110 の膜厚は、領域 108L2 と重なる領域の絶縁層 110 の膜厚より薄いことが好ましい。つまり、絶縁層 110 は、その膜厚が領域 108C 側から領域 108N 側に向かって段階的に薄くなる、階段状の形状であることが好ましい。絶縁層 110 が階段状の形状を有することにより、半導体層 108 の抵抗を領域 108C、領域 108L1、領域 108L2、領域 108L3、領域 108N の順に低くすることができる。

【0167】

図 3B に示すように、絶縁層 110 は、第 1 の側面 110S1 と、第 2 の側面 110S2 と、第 3 の側面 110S3 とを有する。チャネル長方向の断面視において、第 1 の側面

50

１１０Ｓ１、第２の側面１１０Ｓ２及び第３の側面１１０Ｓ３はそれぞれ、半導体層１０８上に位置する。また、チャネル長方向の断面視において、第１の側面１１０Ｓ１は導電層１１２の端部より外側に位置し、第２の側面１１０Ｓ２は第１の側面１１０Ｓ１より外側に位置し、第３の側面１１０Ｓ３は第２の側面１１０Ｓ２より外側に位置する。

【０１６８】

〔構成例１－７〕

図１Ａ乃至図１Ｃ、図２Ａ乃至図２Ｃ、及び図３Ａでは領域１０８Ｃと領域１０８Ｎの間に２個のＬＤＤ領域（領域１０８Ｌ１及び領域１０８Ｌ２）を有する構成を、図３Ｂでは３個のＬＤＤ領域（領域１０８Ｌ１、領域１０８Ｌ２及び領域１０８Ｌ３）を有する構成を示したが、本発明の一態様はこれに限られない。領域１０８Ｃと領域１０８Ｎの間に、 p 個（ p は２以上）のＬＤＤ領域を有する構成とすることができる。

10

【０１６９】

図４Ａは、トランジスタ１０Ｈのチャネル長方向の断面概略図である。トランジスタ１０Ｈは、領域１０８Ｃと領域１０８Ｎの間に、領域１０８Ｌ１乃至領域１０８Ｌ p を有する構成を示している。

【０１７０】

図４Ａに示すように、絶縁層１１０は、第１の側面１１０Ｓ１乃至第 p の側面１１０Ｓ p を有する。チャネル長方向の断面視において、第１の側面１１０Ｓ１乃至第 p の側面１１０Ｓ p はそれぞれ、半導体層１０８上に位置する。また、チャネル長方向の断面視において、第１の側面１１０Ｓ１は導電層１１２の端部より外側に位置し、第２の側面１１０Ｓ２は第１の側面１１０Ｓ１より外側に位置し、第 p の側面１１０Ｓ p は第 $p-1$ の側面１１０Ｓ $p-1$ より外側に位置する。

20

【０１７１】

なお、絶縁層１１０が階段状の形状ではなく、絶縁層１１０の膜厚が、領域１０８Ｃ側から領域１０８Ｎ側に向かって連続的に薄くなってもよい。図４Ｂは、トランジスタ１０１のチャネル長方向の断面概略図である。図４Ｂに示すように、絶縁層１１０の側面１１０Ｓはスロープ状の形状を有してもよい。また、トランジスタ１０１は、絶縁層１１０の膜厚が、領域１０８Ｃ側から領域１０８Ｎ側に向かって連続的に薄くなるとともに、領域１０８Ｌ１から領域１０８Ｌ p に向かって連続的に抵抗が低くなる構成を示している。

【０１７２】

30

<構成例２>

以下では、より具体的なトランジスタの構成例について、説明する。

【０１７３】

〔構成例２－１〕

図５Ａは、トランジスタ１００の上面図であり、図５Ｂは、図５Ａに示す一点鎖線Ａ１－Ａ２における切断面の断面図に相当し、図５Ｃは、図５Ａに示す一点鎖線Ｂ１－Ｂ２における切断面の断面図に相当する。なお、図５Ａにおいて、トランジスタ１００の構成要素の一部（保護層等）を省略して図示している。また、一点鎖線Ａ１－Ａ２方向はチャネル長方向、一点鎖線Ｂ１－Ｂ２方向はチャネル幅方向に相当する。また、トランジスタの上面図については、以降の図面においても図５Ａと同様に、構成要素の一部を省略して図示するものとする。

40

【０１７４】

図５Ｂ中の一点鎖線で囲った領域Ｐの拡大図を、図６Ａに示す。図５Ｃ中の一点鎖線で囲った領域Ｒの拡大図を図６Ｂに示す。

【０１７５】

トランジスタ１００は、基板１０２上に設けられ、半導体層１０８、絶縁層１１０、導電層１１２、絶縁層１１８等を有する。島状の半導体層１０８は、基板１０２上に設けられる。絶縁層１１０は、基板１０２の上面の一部、半導体層１０８の側面、及び半導体層１０８の上面の一部を覆って設けられる。導電層１１２は、絶縁層１１０上に設けられ、半導体層１０８と重畳する部分を有する。

50

【0176】

導電層112の端部は、絶縁層110の端部よりも内側に位置する。言い換えると、絶縁層110は、少なくとも半導体層108上において、導電層112の端部よりも外側に突出した部分を有する。

【0177】

絶縁層110の端部の一部は、半導体層108上に位置する。絶縁層110は、導電層112と重畳し、ゲート絶縁層として機能する部分と、導電層112と重ならない部分（すなわち、領域108L1または領域108L2と重なる部分）とを有する。

【0178】

半導体層108は、領域108Cと、一对の領域108L1と、一对の領域108L2と、一对の領域108Nと、を有する。領域108Cは、導電層112及び絶縁層110と重なる領域を有し、チャンネル形成領域として機能する。領域108L1は、領域108Cを挟んで設けられる。領域108L2は、領域108C及び一对の領域108L1を挟んで設けられる。また、領域108L1及び領域108L2は、導電層112と重ならず、かつ絶縁層110と重なる領域を有する。領域108Nは、領域108C、一对の領域108L1及び一对の領域108L2を挟んで設けられる。領域108Nは、導電層112及び絶縁層110のいずれとも重ならない。

【0179】

領域108L1及び領域108L2は、半導体層108のうち、絶縁層110と重なり、且つ導電層112とは重ならない領域である。図6Aでは、トランジスタ100のチャンネル長方向における領域108Cの幅を幅L0、領域108L1の幅を幅L1、領域108L2の幅を幅L2で示している。また、領域108Cと重なる領域の絶縁層110の膜厚を膜厚TN0、領域108L1と重なる領域の絶縁層110の膜厚を膜厚TN1、領域108L2と重なる領域の絶縁層110の膜厚を膜厚TN2で示している。

【0180】

膜厚TN1は、膜厚TN0と概略等しいことが好ましい。膜厚TN1に対する、膜厚TN2は0.2倍以上0.9倍以下が好ましく、さらには0.3倍以上0.8倍以下が好ましく、さらには0.4倍以上0.7倍以下が好ましい。前述の範囲の膜厚とすることで、領域108L1及び領域108L2の抵抗を制御できる。

【0181】

後述するように、領域108L1及び領域108L2を自己整合的に形成することが可能となるため、領域108L1及び領域108L2を形成するためのフォトリソを必要とせず、作製コストを低減できる。また、自己整合的に領域108L1及び領域108L2を形成することにより、領域108L1、領域108L2及び導電層112の相対的な位置ずれが生じることがないため、半導体層108中の領域108L1及び領域108L2の幅を概略一致させることができる。

【0182】

チャンネル形成領域として機能する領域108Cと低抵抗な領域108Nの間に、ゲートの電界が掛からない（または領域108Cよりも掛かりにくい）オフセット領域として機能する領域108L1及び領域108L2をばらつきなく安定して形成できる。その結果、トランジスタのソースドレイン耐圧を向上させることができ、信頼性の高いトランジスタを実現できる。また、領域108Cと領域108Nの境界での電流密度を緩和でき、チャンネルとソース又はドレインの境界における発熱が抑制され、信頼性の高いトランジスタ、半導体装置とすることができる。

【0183】

領域108L1の幅L1及び領域108L2の幅L2はそれぞれ、50nm以上1μm以下が好ましく、さらには70nm以上700nm以下が好ましく、さらに100nm以上500nm以下が好ましい。領域108L1及び領域108L2を設けることにより、ドレイン付近に電界が集中することが緩和され、特にドレイン電圧が高い状態でのトランジスタの劣化を抑制できる。特に、幅L1と幅L2の合計の幅を、絶縁層110の厚さよ

10

20

30

40

50

りも大きくすることで、効果的にドレイン付近への電界集中を抑制することができる。一方、幅L1と幅L2の合計の幅が2 μ mよりも長いとソースドレイン抵抗が高まり、トランジスタの駆動速度が遅くなる場合がある。幅L1及び幅L2を前述の範囲とすることで、信頼性が高く、かつ駆動速度の速いトランジスタ、半導体装置とすることができる。なお、幅L1及び幅L2はそれぞれ、半導体層108の厚さ、絶縁層110の厚さ、トランジスタ100を駆動する際のソースドレイン間に印加する電圧の大きさに応じて決定することができる。

【0184】

絶縁層110が有する第1の側面110S1、及び第2の側面110S2はそれぞれ、テーパ形状を有することが好ましい。第1の側面110S1、及び第2の側面110S2がテーパ形状を有することにより、絶縁層110上に形成される層（例えば、絶縁層118）の被覆性が向上し、該層に段切れや鬆といった不具合が発生することを抑制できる。なお、図5Aに示す上面図において、絶縁層110の端部、第1の側面110S1、及び第2の側面110S2を破線で示している。

【0185】

図6A及び図6Bに示す角度 θ 1及び角度 θ 2について、説明する。角度 θ 1は、第1の側面110S1の下端が接する絶縁層110の上面を絶縁層110の内部に延伸した面と、第1の側面110S1がなす角度である。角度 θ 2は、絶縁層110の底面と、第2の側面110S2がなす角度である。角度 θ 1及び角度 θ 2はそれぞれ、30度以上90度未満が好ましく、さらには35度以上85度以下が好ましく、さらには40度以上80度以下が好ましくさらには45度以上80度以下が好ましく、さらには50度以上80度以下が好ましい。前述の範囲の角度とすることで、絶縁層110上に設けられる絶縁層118の被覆性を高めることができる。

【0186】

なお、本明細書等において、テーパ角とは、目的の層を、断面（例えば基板の表面と直交する面）に垂直な方向から観察した際に、当該層の側面と底面がなす傾斜角をいう。

【0187】

領域108Nにおける第1の元素の濃度は、絶縁層118に近いほど濃度が高くなるような濃度勾配を有することが好ましい。これにより、領域108N全体に亘って均一な濃度とした場合に比べて、領域108N内の第1の元素の総量を低くできるため、作製工程中の熱などの影響により領域108Cに拡散しうる第1の元素の量を低く保つことができる。また、領域108Nの上部ほど低抵抗となるため、導電層120a（または導電層120b）との接触抵抗をより効果的に低減できる。

【0188】

領域108L1、領域108L2、及び領域108Nに第1の元素を添加する処理は、導電層112及び絶縁層110をマスクとして行うことができる。これにより、領域108L1、領域108L2、及び領域108Nを自己整合的に形成できる。

【0189】

領域108Nは、第1の元素の濃度が、 $1 \times 10^{19} \text{ atoms/cm}^3$ 以上、 $1 \times 10^{23} \text{ atoms/cm}^3$ 以下、好ましくは $5 \times 10^{19} \text{ atoms/cm}^3$ 以上、 $5 \times 10^{22} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下である領域を含むことが好ましい。

【0190】

第1の元素としてホウ素、リン、マグネシウム、アルミニウム、シリコンなどの酸化されやすい元素を用いる場合、領域108L1、領域108L2、及び領域108Nそれぞれにおいて、第1の元素が酸化された状態で存在していることが好ましい。このような酸化されやすい元素は、半導体層108中の酸素と結合して酸化した状態で安定に存在するため、後の工程で高い温度（例えば400℃以上、600℃以上、または800℃以上）がかかった場合であっても、脱離することが抑制される。また、第1の元素が半導体層108中の酸素を奪うことで、領域108L1、領域108L2、及び領域108Nに酸

酸素欠損 (V_O) が生成される。この酸素欠損 (V_O) に膜中の水素が入った欠陥 (以下、 V_{OH} とも記す) はキャリア供給源となり、領域 108L1、領域 108L2、及び領域 108N の抵抗が低くなる。

【0191】

ここで、半導体層 108 について、及び半導体層 108 中に形成されうる酸素欠損について説明する。

【0192】

半導体層 108 のチャネル形成領域に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、半導体層 108 中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となりうる。チャネル形成領域中にキャリア供給源が生成されると、トランジスタ 100 の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、チャネル形成領域においては、酸素欠損が少ないほど好ましい。

10

【0193】

そこで、本発明の一態様においては、半導体層 108 のチャネル形成領域近傍の絶縁膜、具体的には、チャネル形成領域の上方に位置する絶縁層 110、及び下方に位置する絶縁層 103 が、酸化物膜または酸化窒化物膜を含む構成である。作製工程中の熱などにより絶縁層 103 及び絶縁層 110 からチャネル形成領域へ酸素を移動させることで、チャネル形成領域中の酸素欠損を低減することが可能となる。

【0194】

半導体層 108 は、元素 M に対する In の原子数比が 1 より大きい領域を有することが好ましい。In の含有率が高いほど、トランジスタの電界効果移動度を向上させることができる。

20

【0195】

ここで、In、Ga、Zn を含む金属酸化物の場合、In と酸素の結合力は、Ga と酸素の結合力よりも弱い。In の含有率が高い場合には、金属酸化物膜中に酸素欠損が形成されやすい。また、Ga に代えて、元素 M を用いた場合でも同様の傾向がある。金属酸化物膜中に酸素欠損が多く存在すると、トランジスタの電気特性の低下や、信頼性の低下が生じる。

【0196】

しかしながら本発明の一態様では、金属酸化物を含む半導体層 108 のチャネル形成領域中に極めて多くの酸素を供給できるため、In の含有率が高い金属酸化物材料を用いることが可能となる。これにより、極めて高い電界効果移動度と、安定した電気特性と、高い信頼性とを兼ね備えたトランジスタを実現できる。

30

【0197】

例えば、元素 M に対する In の原子数比が 1.5 以上、または 2 以上、または 3 以上、または 3.5 以上、または 4 以上である金属酸化物を、好適に用いることができる。

【0198】

特に、半導体層 108 の In、M、及び Zn の原子数の比を、 $In:M:Zn=4:2:3$ またはその近傍とすることが好ましい。または、In、M、及び Zn の原子数の比を、 $In:M:Zn=5:1:6$ またはその近傍とすることが好ましい。また、半導体層 108 の組成として、半導体層 108 の In、元素 M、及び Zn の原子数の比を概略等しくしてもよい。すなわち、In、元素 M、及び Zn の原子数の比が、 $In:M:Zn=1:1:1$ またはその近傍の材料を含んでいてもよい。

40

【0199】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバに用いることで、額縁幅の狭い (狭額縁ともいう) 表示装置を提供できる。また、上記の電界効果移動度が高いトランジスタを、ソースドライバ (特に、ソースドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ) に用いることで、表示装置に接続される配線数が少ない表示装置を提供できる。

【0200】

50

なお、半導体層 108 が、元素 M に対する In の原子数比が 1 より大きい領域を有していても、半導体層 108 の結晶性が高い場合、電界効果移動度が低くなる場合がある。半導体層 108 の結晶性は、例えば、X 線回折 (XRD: X-Ray Diffraction) を用いて分析する、あるいは、透過型電子顕微鏡 (TEM) を用いて分析することで解析できる。

【0201】

ここで、半導体層 108 のチャネル形成領域は、不純物濃度が低く、欠陥準位密度を低く (酸素欠損を少なく) することにより、膜中のキャリア濃度を低くすることができる。このような金属酸化物膜を半導体層のチャネル形成領域に用いたトランジスタは、しきい値電圧がマイナスとなる電気特性 (ノーマリーオンともいう。) になることが少ない。また、このような金属酸化物膜を用いたトランジスタは、オフ電流が著しく小さい特性を得ることができる。

【0202】

半導体層 108 に結晶性の高い金属酸化物膜を用いると、半導体層 108 の加工時や、絶縁層 110 の成膜時のダメージを抑制することができ、信頼性の高いトランジスタを実現できる。一方、半導体層 108 に結晶性の比較的低い金属酸化物膜を用いることで、電気伝導性が向上し、電界効果移動度の高いトランジスタを実現できる。

【0203】

半導体層 108 は、後述する CAAC (c-axis aligned crystal) 構造を有する金属酸化物膜、nc (nano crystal) 構造を有する金属酸化物膜、または CAAC 構造と nc 構造とが混在した金属酸化物膜を用いることが好ましい。

【0204】

半導体層 108 は、2 層以上の積層構造を有していてもよい。

【0205】

例えば、組成の異なる 2 以上の金属酸化物膜を積層した半導体層 108 を用いることができる。例えば、In-M-Zn 酸化物を用いた場合に、In、元素 M、及び Zn の原子数の比が、 $\text{In}:\text{M}:\text{Zn}=5:1:6$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:3$ 、 $\text{In}:\text{M}:\text{Zn}=1:1:1$ 、 $\text{In}:\text{M}:\text{Zn}=2:2:1$ 、 $\text{In}:\text{M}:\text{Zn}=1:3:4$ 、 $\text{In}:\text{M}:\text{Zn}=1:3:2$ 、またはそれらの近傍であるスパッタリングターゲットで形成する膜のうち、2 以上を積層して用いることが好ましい。

【0206】

結晶性の異なる 2 以上の金属酸化物膜を積層した半導体層 108 を用いることができる。その場合、同じ酸化物ターゲットを用い、成膜条件を異ならせることで、大気に触れることなく連続して形成されることが好ましい。

【0207】

このとき、半導体層 108 として、nc 構造を有する金属酸化物膜と、CAAC 構造を有する金属酸化物膜の積層構造とすることができる。または、nc 構造を有する金属酸化物膜と、nc 構造を有する金属酸化物膜の積層構造としてもよい。なお、当該金属酸化物膜に好適に用いることができる金属酸化物の機能、または材料の構成については、後述する CAC (Cloud-Aligned Composite) の記載を援用できる。

【0208】

例えば、先に形成する第 1 の金属酸化物膜の成膜時の酸素流量比を、後に形成する第 2 の金属酸化物膜の成膜時の酸素流量比よりも小さくする。または、第 1 の金属酸化物膜の成膜時に、酸素を流さない条件とする。これにより、第 2 の金属酸化物膜の成膜時に、酸素を効果的に供給できる。また、第 1 の金属酸化物膜は第 2 の金属酸化物膜よりも結晶性が低く、電気伝導性の高い膜とすることができる。一方、上部に設けられる第 2 の金属酸化物膜を第 1 の金属酸化物膜よりも結晶性の高い膜とすることで、半導体層 108 の加工時や、絶縁層 110 の成膜時のダメージを抑制できる。

【0209】

より具体的には、第 1 の金属酸化物膜の成膜時の酸素流量比を、0% 以上 50% 未満、

10

20

30

40

50

好ましくは0%以上30%以下、より好ましくは0%以上20%以下、代表的には10%とする。また第2の金属酸化物膜の成膜時の酸素流量比を、50%以上100%以下、好ましくは60%以上100%以下、より好ましくは80%以上100%以下、さらに好ましくは90%以上100%以下、代表的には100%とする。また、第1の金属酸化物膜と第2の金属酸化物膜とで、成膜時の圧力、温度、電力等の条件を異ならせてもよいが、酸素流量比以外の条件を同じとすることで、成膜工程にかかる時間を短縮できるため好ましい。

【0210】

このような構成とすることで、電気特性に優れ、且つ信頼性の高いトランジスタ100を実現できる。

【0211】

図5A及び図5Bに示すように、トランジスタ100は、絶縁層118上に導電層120a及び導電層120bを有していてもよい。導電層120a及び導電層120bはソース電極またはドレイン電極として機能する。導電層120a及び導電層120bは、それぞれ絶縁層118に設けられた開口部141aまたは開口部141bを介して、領域108Nに電氣的に接続される。

【0212】

以上が、構成例2-1についての説明である。

【0213】

以下では、上記構成例2-1と一部の構成が異なるトランジスタの構成例について説明する。なお、以下では、上記構成例2-1と重複する部分は説明を省略する場合がある。また、以下で示す図面において、上記構成例と同様の機能を有する部分についてはハッチングパターンを同じくし、符号を付さない場合もある。

【0214】

〔構成例2-2〕

図7Aは、トランジスタ100Aの上面図であり、図7Bはトランジスタ100Aのチャネル長方向の断面図であり、図7Cはトランジスタ100Aのチャネル幅方向の断面図である。図7B中の一点鎖線で囲った領域Pの拡大図を図8A、領域Qの拡大図を図8Bに示す。図7C中の一点鎖線で囲った領域Rの拡大図を図8Cに示す。

【0215】

トランジスタ100Aは、基板102と半導体層108の間に、絶縁層103及び導電層106を有する点で、トランジスタ100と主に相違している。導電層106は、領域108Cと重畳する領域を有する。

【0216】

トランジスタ100Aにおいて、導電層106は、第1のゲート電極（ボトムゲート電極ともいう）としての機能を有し、導電層112は、第2のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁層103の一部は第1のゲート絶縁層として機能し、絶縁層110の一部は、第2のゲート絶縁層として機能する。

【0217】

半導体層108の、導電層112及び導電層106の少なくとも一方と重畳する部分は、チャネル形成領域として機能する。なお以下では説明を容易にするため、半導体層108の導電層112と重畳する部分をチャネル形成領域と呼ぶ場合があるが、実際には導電層112と重畳せずに、導電層106と重畳する部分にもチャネルが形成しうる。

【0218】

図7A及び図7Cに示すように、導電層106は、絶縁層110、及び絶縁層103に設けられた開口部142を介して、導電層112と電氣的に接続されていてもよい。これにより、導電層106と、導電層112には、同じ電位を与えることができる。

【0219】

導電層106は、導電層112、導電層120a、または導電層120bに用いることができる材料を用いることができる。特に導電層106に銅を含む材料を用いると、配線

10

20

30

40

50

抵抗を低減できるため好ましい。また、導電層 106 にタングステンやモリブデンなどの高融点金属を含む材料を用いると、後の工程において高い温度で処理を行なうことができる。

【0220】

図 7 A 及び図 7 C に示すように、チャンネル幅方向において、導電層 112 及び導電層 106 が、半導体層 108 の端部よりも外側に突出していることが好ましい。このとき、図 7 C に示すように、半導体層 108 のチャンネル幅方向の全体が、絶縁層 110 と絶縁層 103 を介して、導電層 112 と、導電層 106 に覆われた構成となる。

【0221】

このような構成とすることで、半導体層 108 を一対のゲート電極によって生じる電界で、電氣的に取り囲むことができる。このとき特に、導電層 106 と導電層 112 に同じ電位を与えることが好ましい。これにより、半導体層 108 にチャンネルを誘起させるための電界を効果的に印加できるため、トランジスタ 100 A のオン電流を増大させることができる。そのため、トランジスタ 100 A を微細化することも可能となる。

【0222】

なお、導電層 112 と導電層 106 とを接続しない構成としてもよい。このとき、一対のゲート電極の一方に定電位を与え、他方にトランジスタ 100 A を駆動するための信号を与えてもよい。このとき、一方のゲート電極に与える電位により、トランジスタ 100 A を他方のゲート電極で駆動する際のしきい値電圧を制御することもできる。

【0223】

絶縁層 103 は積層構造とすることができる。図 7 B 及び図 7 C には、絶縁層 103 が、導電層 106 側から、絶縁層 103 a、絶縁層 103 b 及び絶縁層 103 c がこの順に積層された 3 層構造を有する例を示している。絶縁層 103 a は導電層 106 と接する。また、絶縁層 103 c は半導体層 108 と接する。絶縁層 103 については前述の記載を参照できるため、詳細な説明は省略する。

【0224】

なお、導電層 106 として、絶縁層 103 に拡散しにくい金属膜または合金膜を用いる場合などでは、絶縁層 103 a 及び絶縁層 103 b を設けずに、絶縁層 103 c の単層構成としてもよい。

【0225】

トランジスタ 100 A は、絶縁層 103 c と、絶縁層 118 が接する領域を有する。絶縁層 103 c と絶縁層 118 が接する領域を有することにより、絶縁層 118 が有する酸素が絶縁層 103 c を介して半導体層 108 に拡散し、半導体層 108 中の酸素欠陥を低減することができる。

【0226】

以上が、構成例 2-2 についての説明である。

【0227】

〔構成例 2-3〕

トランジスタ 100 A と異なる構成を、図 9 A 乃至図 9 C に示す。図 9 A は、トランジスタ 100 B の上面図であり、図 9 B はトランジスタ 100 B のチャンネル長方向の断面図であり、図 9 C はトランジスタ 100 B のチャンネル幅方向の断面図である。図 9 B 中の一点鎖線で囲った領域 Q の拡大図を図 10 A に示す。図 9 C 中の一点鎖線で囲った領域 R の拡大図を、図 10 B に示す。図 9 B 中の一点鎖線で囲った領域 P の拡大図は、図 8 A を参照できる。

【0228】

図 10 A 及び図 10 B に示すように、トランジスタ 100 B は、絶縁層 118 と絶縁層 103 b が接する領域を有する点で、トランジスタ 100 A と主に相違している。半導体層 108 と重ならない領域の絶縁層 118 は、絶縁層 103 c と接して設けられる。また、絶縁層 103 c の端部は、半導体層 108 の端部と概略一致する。例えば、絶縁層 110 を形成する際に、絶縁層 103 c となる絶縁膜の一部を除去し絶縁層 103 c を形成す

10

20

30

40

50

ることで、絶縁層 103c の端部と半導体層 108 の端部を概略一致させることができる。

【0229】

以上が、構成例 2-3 についての説明である。

【0230】

〔構成例 2-4〕

図 11A は、トランジスタ 100C の断面図である。図 11A では、一点鎖線よりも左側にチャンネル長方向の断面を、右側にチャンネル幅方向の断面を並べて明示している。

【0231】

トランジスタ 100C は、絶縁層 118 が積層構造を有する点で、トランジスタ 100B と主に相違している。絶縁層 118 は 2 層以上の積層構造とすることができる。絶縁層 118 を積層構造とする場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。

【0232】

図 11A は、絶縁層 118 が絶縁層 118a と、絶縁層 118a 上の絶縁層 118b の 2 層構造である例を示している。絶縁層 118a 及び絶縁層 118b として、絶縁層 118 に用いることができる材料を用いることができる。絶縁層 118a と絶縁層 118b は同じ材料を用いてもよいし、異なる材料を用いてもよい。なお、絶縁層 118a 及び絶縁層 118b は同種の材料の絶縁膜を用いることができるため、絶縁層 118a 及び絶縁層 118b それぞれの界面が明確に確認できない場合がある。したがって、図 11A では、絶縁層 118a と絶縁層 118b の界面を破線で示している。

【0233】

トランジスタ 100C と異なる構成を、図 11B 及び図 11C に示す。図 11B は、トランジスタ 100D の断面図である。図 11C は、トランジスタ 100E の断面図である。図 11B 及び図 11C ではそれぞれ、一点鎖線よりも左側にチャンネル長方向の断面を、右側にチャンネル幅方向の断面を並べて明示している。

【0234】

トランジスタ 100D 及びトランジスタ 100E は、絶縁層 118a と絶縁層 118b で異なる材料を用いる構成を示している。

【0235】

トランジスタ 100D は、絶縁層 118a の酸素に対するバリア性が、絶縁層 118b よりも高い構成を示している。例えば、絶縁層 118a に窒化物または窒化酸化物を用い、絶縁層 118b に酸化物または酸化窒化物を用いることができる。

【0236】

トランジスタ 100E は、絶縁層 118b の酸素に対するバリア性が、絶縁層 118a よりも高い構成を示している。例えば、絶縁層 118a に酸化物または酸化窒化物を用い、絶縁層 118b に窒化物または窒化酸化物を用いることができる。

【0237】

絶縁層 118 を形成した後に、高い温度がかかる処理を行なう際、トランジスタの外部や領域 108N の近傍の膜から多量の酸素が領域 108N に供給され、領域 108N の抵抗が上昇してしまう場合がある。そのため、高い温度のかかる処理を行なう際には、酸素に対するバリア性の高い絶縁層で半導体層 108 を覆った状態で処理することが好ましい。

【0238】

以上が、構成例 2-4 についての説明である。

【0239】

〔構成例 2-5〕

図 12 は、トランジスタ 100F の断面図である。図 12 では、一点鎖線よりも左側にチャンネル長方向の断面を、右側にチャンネル幅方向の断面を並べて明示している。

【0240】

トランジスタ 100F は、絶縁層 110 と導電層 112 の間に金属酸化物層 114 を有する点で、トランジスタ 100C と主に相違している。金属酸化物層 114 として用いる

10

20

30

40

50

ことができる材料については、前述の記載を参照できるため、詳細な説明は省略する。

【0241】

図12では、導電層112の端部と金属酸化物層114の端部が概略一致する例を示している。導電層112を形成する際に金属酸化物層114も形成することで、導電層112の端部と金属酸化物層114の端部を概略一致させることができる。なお、導電層112の端部と金属酸化物層114の端部が概略一致しなくてもよい。例えば、導電層112の端部が、金属酸化物層114の端部よりも内側に位置してもよい。

【0242】

以上が、構成例2-5についての説明である。

【0243】

〔構成例2-6〕

トランジスタ100Bと異なる構成を、図13A乃至図13Cに示す。図13Aは、トランジスタ100Gの上面図であり、図13Bはトランジスタ100Gのチャネル長方向の断面図であり、図13Cはトランジスタ100Gのチャネル幅方向の断面図である。図13B中の一点鎖線で囲った領域Pの拡大図を図14に示す。

【0244】

図13B、図13C及び図14に示すように、領域108Nと領域108L2の間に、領域108L3を有する点で、トランジスタ100Bと主に相違している。

【0245】

図14では、トランジスタ100Gのチャネル長方向における領域108Cの幅を幅L0、領域108L1の幅を幅L1、領域108L2の幅を幅L2、領域108L3の幅を幅L3で示している。また、領域108Cと重なる領域の絶縁層110の膜厚を膜厚TN0、領域108L1と重なる領域の絶縁層110の膜厚を膜厚TN1、領域108L2と重なる領域の絶縁層110の膜厚を膜厚TN2、領域108L3と重なる領域の絶縁層110の膜厚を膜厚TN3で示している。

【0246】

膜厚TN0は、膜厚TN1と概略等しいことが好ましい。また、膜厚TN1に対する、膜厚TN2は0.2倍以上0.9倍以下が好ましく、さらには0.3倍以上0.8倍以下が好ましく、さらには0.4倍以上0.7倍以下が好ましい。膜厚TN1に対する、膜厚TN3は0.1倍以上0.6倍以下が好ましく、さらには0.15倍以上0.5倍以下が好ましく、さらには0.2倍以上0.4倍以下が好ましい。前述の範囲の膜厚とすることで、領域108L1、領域108L2及び領域108L3の抵抗を制御できる。

【0247】

幅L1、幅L2及び幅L3はそれぞれ、50nm以上1 μ m以下が好ましく、さらには70nm以上700nm以下が好ましく、さらに100nm以上500nm以下が好ましい。特に、幅L1、幅L2及び幅L3の合計の幅を、絶縁層110の厚さよりも大きくすることで、効果的にドレイン付近への電界集中を抑制することができる。一方、幅L1、幅L2及び幅L3の合計の幅が2 μ mよりも長いとソースドレイン抵抗が高まり、トランジスタの駆動速度が遅くなる場合がある。幅L1、幅L2及び幅L3を前述の範囲とすることで、信頼性が高く、かつ駆動速度の速いトランジスタ、半導体装置とすることができる。なお、幅L1、幅L2及び幅L3はそれぞれ、半導体層108の厚さ、絶縁層110の厚さ、トランジスタ100を駆動する際のソースドレイン間に印加する電圧の大きさに応じて決定することができる。

【0248】

絶縁層110が有する第1の側面110S1、第2の側面110S2、及び第3の側面110S3はそれぞれ、テーパ形状を有することが好ましい。第1の側面110S1、第2の側面110S2、及び第3の側面110S3がテーパ形状を有することにより、絶縁層110上に形成される層（例えば、絶縁層118）の被覆性が向上し、該層に段切れや鬆といった不具合が発生することを抑制できる。

【0249】

図14に、第1の側面110S1の下端が接する面と、第1の側面110S1がなす角度 θ_1 、第2の側面110S2の下端が接する面と、第2の側面110S2がなす角度 θ_2 、及び第3の側面110S3の下端が接する面と、第3の側面110S3がなす角度 θ_3 を示す。角度 θ_1 、角度 θ_2 及び角度 θ_3 はそれぞれ、30度以上90度未満が好ましく、さらには35度以上85度以下が好ましく、さらには40度以上80度以下が好ましく、さらには45度以上75度以下が好ましい。前述の範囲の角度とすることで、絶縁層110上に設けられる絶縁層118の被覆性を高めることができる。

【0250】

図14に示す角度 θ_1 、角度 θ_2 及び角度 θ_3 について、説明する。角度 θ_1 は、第1の側面110S1の下端が接する絶縁層110の上面を絶縁層110の内部に延伸した面と、第1の側面110S1がなす角度である。角度 θ_2 は、第2の側面110S2の下端が接する絶縁層110の上面を絶縁層110の内部に延伸した面と、第2の側面110S2がなす角度である。角度 θ_3 は、絶縁層110の底面と、第3の側面110S3がなす角度である。角度 θ_1 、角度 θ_2 及び角度 θ_3 はそれぞれ、30度以上90度未満が好ましく、さらには35度以上85度以下が好ましく、さらには40度以上80度以下が好ましく、さらには45度以上75度以下が好ましい。前述の範囲の角度とすることで、絶縁層110上に設けられる絶縁層118の被覆性を高めることができる。

【0251】

以上が、構成例2-6についての説明である。

【0252】

<作製方法例1>

以下では、本発明の一態様の半導体装置の作製方法について、図面を参照して説明する。ここでは、上記構成例で例示したトランジスタ100Cを例に挙げて説明する。

【0253】

なお、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スパッタリング法、化学気相堆積（CVD）法、真空蒸着法、パルスレーザー堆積（PLD）法、原子層堆積（ALD）法等を用いて形成できる。CVD法は、プラズマ化学気相堆積（PECVD）法や、熱CVD法などがある。また、熱CVD法のひとつに、有機金属化学気相堆積（MOCVD: Metal Organic CVD）法がある。

【0254】

半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スピンコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成できる。

【0255】

半導体装置を構成する薄膜を加工する際には、フォトリソグラフィ法等を用いて加工できる。それ以外に、ナノインプリント法、サンドブラスト法、リフトオフ法などにより薄膜を加工してもよい。また、メタルマスクなどの遮蔽マスクを用いた成膜方法により、島状の薄膜を直接形成してもよい。

【0256】

フォトリソグラフィ法は、代表的には以下の2つの方法がある。一つは、加工したい薄膜上にレジストマスクを形成して、エッチング等により当該薄膜を加工し、レジストマスクを除去する方法である。もう一つは、感光性を有する薄膜を成膜した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法である。

【0257】

フォトリソグラフィ法において、露光に用いる光は、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、またはこれらを混合させた光を用いることができる。そのほか、紫外線やKrFレーザー光、またはArFレーザー光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外（EUV: Extreme Ultra-violet）光やX線を用い

10

20

30

40

50

てもよい。また、露光に用いる光に代えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

【0258】

薄膜のエッチングには、ドライエッチング法、ウェットエッチング法、サンドブラスト法などを用いることができる。

【0259】

図15A乃至図15D、図16A乃至図16C、図17A乃至図17C、図18A乃至図18Cの各図には、トランジスタ100Cの作製工程の各段階における断面を示している。各図において、中央の破線より左側にチャンネル長方向、右側にチャンネル幅方向の断面を並べて示している。

10

【0260】

〔導電層106の形成〕

基板102上に導電膜を成膜し、これをエッチングにより加工して、第1のゲート電極として機能する導電層106を形成する。このとき、導電層106の端部がテーパ形状となるように加工することが好ましい。これにより、次に形成する絶縁層103の段差被覆性を高めることができる。

【0261】

また、導電層106となる導電膜として、銅を含む導電膜を用いることで、配線抵抗を小さくすることができる。例えば、本発明の一態様である半導体装置を大型の表示装置に適用する場合や、解像度の高い表示装置とする場合には、銅を含む導電膜を用いることが好ましい。また、導電層106に銅を含む導電膜を用いた場合であっても、絶縁層103により銅が半導体層108側に拡散することが抑制されるため、信頼性の高いトランジスタを実現できる。

20

【0262】

〔絶縁層103の形成〕

続いて、基板102及び導電層106を覆って絶縁層103を形成する(図15A)。絶縁層103は、PECVD法、ALD法、スパッタリング法等を用いて形成できる。

【0263】

ここでは、絶縁層103として、絶縁層103a、絶縁層103b、及び絶縁層103c、を積層して形成する。特に、絶縁層103を構成する各絶縁層は、PECVD法により形成することが好ましい。絶縁層103の形成は、前述の構成例1の記載を参照できるため、詳細な説明は省略する。

30

【0264】

絶縁層103を形成した後に、絶縁層103に対して酸素を供給する処理を行ってもよい。例えば、酸素雰囲気下でのプラズマ処理または加熱処理などを行うことができる。または、プラズマイオンドーピング法やイオン注入法により、絶縁層103に酸素を供給してもよい。

【0265】

〔半導体層108の形成〕

続いて、絶縁層103上に、半導体層108となる金属酸化物膜108fを成膜する(図15B)。

40

【0266】

金属酸化物膜108fは、金属酸化物ターゲットを用いたスパッタリング法により形成することが好ましい。

【0267】

金属酸化物膜108fは、可能な限り欠陥の少ない緻密な膜とすることが好ましい。また、金属酸化物膜108fは、可能な限り水素や水などの不純物が低減され、高純度な膜であることが好ましい。特に、金属酸化物膜108fとして、結晶性を有する金属酸化物

50

膜を用いることが好ましい。

【0268】

金属酸化物膜108fを成膜する際に、酸素ガスと不活性ガス（例えば、ヘリウムガス、アルゴンガス、キセノンガスなど）を混合させてもよい。なお、金属酸化物膜を成膜する際の成膜ガス全体に占める酸素ガスの割合（以下、酸素流量比ともいう）が高いほど、金属酸化物膜の結晶性を高めることができ、信頼性の高いトランジスタを実現できる。一方、酸素流量比が低いほど、金属酸化物膜の結晶性が低くなり、オン電流が高められたトランジスタとすることができる。

【0269】

半導体層108を積層構造とする場合、同じスパッタリングターゲットを用いて同じ成膜室で連続して成膜することで、界面を良好なものとすることができるため好ましい。特に、各金属酸化物膜の成膜条件として、成膜時の圧力、温度、電力等の条件を異ならせてもよいが、酸素流量比以外の条件を同じとすることで、成膜工程にかかる時間を短縮できるため好ましい。また、異なる組成の金属酸化物膜を積層する場合には、大気に暴露することなく、連続して成膜することが好ましい。

【0270】

金属酸化物膜108fは、CAAC構造を有する金属酸化物膜、nc構造を有する金属酸化物膜、またはCAAC構造とnc構造とが混在した金属酸化物膜となるように、成膜条件を設定することが好ましい。なお、成膜される金属酸化物膜がCAAC構造となる成膜条件、及びnc構造となる成膜条件は、それぞれ使用するスパッタリングターゲットの組成によって異なるため、その組成に応じて、基板温度や酸素流量比の他、圧力や電力などを適宜設定すればよい。

【0271】

金属酸化物膜108fの成膜時の基板温度は、室温以上450℃以下が好ましく、さらには室温以上300℃以下が好ましく、さらには室温以上200℃以下が好ましく、さらには室温以上140℃以下が好ましい。例えば基板102に大型のガラス基板や、樹脂基板を用いた場合には、基板温度を室温以上140℃未満とすると、生産性が高くなり好ましい。また、基板温度を室温とする、または加熱しない状態で、金属酸化物膜を成膜することで、結晶性を低くすることができる。

【0272】

金属酸化物膜108fを成膜する前に、絶縁層103の表面に吸着した水や水素、有機物等を脱離させるための処理や、絶縁層103中に酸素を供給する処理を行うことが好ましい。例えば、減圧雰囲気下にて70℃以上200℃以下の温度で加熱処理を行うことができる。または、酸素を含む雰囲気でプラズマ処理を行ってもよい。酸素を含む雰囲気、例えば、一酸化二窒素ガスを含む雰囲気でプラズマ処理を行うことにより、絶縁層103に酸素を供給することができる。また、一酸化二窒素ガスを含む雰囲気でプラズマ処理を行うと、絶縁層103の表面の有機物を好適に除去できる。このような処理の後、絶縁層103の表面を大気に暴露することなく、連続して金属酸化物膜108fを成膜することが好ましい。

【0273】

続いて、金属酸化物膜108fを加工し、島状の半導体層108を形成する（図15C）。

【0274】

金属酸化物膜108fの加工には、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いればよい。このとき、半導体層108と重ならない絶縁層103cの一部をエッチングし、除去してもよい。絶縁層103cの一部を除去することにより、半導体層108と絶縁層103cは、上面形状が概略一致する。また、絶縁層103cの一部を除去することにより絶縁層103bの一部が露出し、後に形成される絶縁層118と絶縁層103bが接する構成とすることができる。

【0275】

金属酸化物膜 108f の成膜後、または金属酸化物膜 108f を半導体層 108 に加工した後、金属酸化物膜または半導体層 108 中の水素または水を除去するために加熱処理を行ってもよい。加熱処理により、金属酸化物膜 108f または半導体層 108 中に含まれる、または表面に吸着した水素または水を除去することができる。また、加熱処理により、金属酸化物膜 108f または半導体層 108 の膜質が向上する（例えば欠陥の低減、結晶性の向上など）場合がある。

【0276】

加熱処理により、絶縁層 103 から金属酸化物膜 108f、または半導体層 108 に酸素を供給することもできる。絶縁層 103 から酸素を供給する場合、半導体層 108 に加工する前に加熱処理を行うことがより好ましい。

10

【0277】

加熱処理の温度は、代表的には、150℃以上基板の歪み点未満、または250℃以上450℃以下、または300℃以上450℃以下とすることができる。なお、金属酸化物膜 108f の成膜後、または金属酸化物膜 108f を半導体層 108 に加工した後に、加熱処理を行わなくてもよい。また、加熱処理は金属酸化物膜の成膜後であればどの段階で行ってもよい。また、後の加熱処理または熱が加わる工程と兼ねてもよい。

【0278】

加熱処理は、希ガス、または窒素を含む雰囲気で行うことができる。または、当該雰囲気で加熱した後、酸素を含む雰囲気中で加熱してもよい。窒素を含む雰囲気、又は酸素を含む雰囲気として、超乾燥空気（CDA: Clean Dry Air）を用いてもよい。なお、上記加熱処理の雰囲気に水素、水などが含まれないことが好ましい。露点が−60℃以下、好ましくは−100℃以下にまで高純度化したガスを用いることで半導体層 108 に水素、水などが取り込まれることを可能な限り防ぐことができる。該加熱処理は、電気炉、急速加熱（RTA: Rapid Thermal Annealing）装置等を用いることができる。RTA装置を用いることで、加熱処理時間を短縮できる。

20

【0279】

なお、半導体層 108 の形成後は速やかに絶縁膜 110f を形成することが好ましい。半導体層 108 の表面が露出した状態では、半導体層 108 の表面に水が吸着する場合がある。半導体層 108 の表面に水が吸着すると、その後の加熱処理等により半導体層 108 中に水素が拡散し、VOHが形成される場合がある。VOHはキャリア発生源となりうることから、半導体層 108 の吸着水は少ないことが好ましい。

30

【0280】

〔絶縁膜 110f の形成〕

続いて、絶縁層 103 及び半導体層 108 を覆って、絶縁膜 110f を形成する（図 15D）。

【0281】

絶縁膜 110f は、後に絶縁層 110 となる膜である。絶縁膜 110f は、例えば酸化シリコン膜、酸化窒化シリコン膜などの酸化物膜または酸化窒化物膜を、プラズマ化学気相堆積装置（PECVD装置、またはプラズマCVD装置という）を用いて形成することが好ましい。また、マイクロ波を用いたPECVD法を用いて形成してもよい。

40

【0282】

絶縁膜 110f の形成後に、加熱処理を行ってもよい。加熱処理を行うことで、絶縁膜 110f 中の不純物及び絶縁膜 110f 表面の吸着水を除去できる。加熱処理は、窒素、酸素、希ガスのうち一以上を含む雰囲気下にて、200℃以上400℃以下の温度で行うことができる。なお、絶縁膜 110f の形成後に、加熱処理を行わなくてもよい。また、加熱処理は絶縁膜 110f の形成後であればどの段階で行ってもよい。また、後の加熱処理または熱が加わる工程と兼ねてもよい。

【0283】

絶縁膜 110f の成膜前に、半導体層 108 の表面に対してプラズマ処理を行なうことが好ましい。当該プラズマ処理により、半導体層 108 の表面に吸着する水などの不純物

50

を低減することができる。そのため、半導体層 108 と絶縁膜 110f との界面における不純物を低減できるため、信頼性の高いトランジスタを実現できる。特に、半導体層 108 の形成から、絶縁膜 110f の成膜までの間に半導体層 108 の表面が大気に曝される場合には好適である。プラズマ処理は、例えば酸素、オゾン、窒素、一酸化二窒素、アルゴンなどの雰囲気下で行うことができる。また、プラズマ処理と絶縁膜 110f の成膜とは、大気に曝すことなく連続して行われることが好ましい。

【0284】

ここで、絶縁膜 110f を成膜した後に、加熱処理を行うことが好ましい。加熱処理により、絶縁膜 110f 中に含まれる、または表面に吸着した水素または水を除去することができる。また、絶縁膜 110f 中の欠陥を低減することができる。

【0285】

加熱処理の条件は、上記を援用することができる。

【0286】

絶縁膜 110f を形成した後、または、上記水素または水を除去する加熱処理を行なった後に、絶縁膜 110f に対して酸素を供給する処理を行なってもよい。例えば、プラズマ処理または加熱処理などを、酸素を含む雰囲気下で行うことができる。または、プラズマイオンドーピング法やイオン注入法などにより、絶縁膜 110f に酸素を供給してもよい。プラズマ処理には、例えば、PECVD 装置を好適に用いることができる。PECVD 装置を用いて絶縁膜 110f を形成する場合、絶縁膜 110f の形成の後に、真空中で連続してプラズマ処理を行うことが好ましい。絶縁膜 110f の形成と、プラズマ処理を真空中で連続して行うことにより、生産性を高めることができる。

【0287】

絶縁膜 110f に酸素を供給する処理を行った後に加熱処理を行う場合は、絶縁膜 110f 上に膜（例えば、金属酸化物膜 114f）が形成された後に加熱処理を行うことが好ましい。絶縁膜 110f が露出した状態で加熱処理を行うと、絶縁膜 110f に供給された酸素が絶縁膜 110f より外へ脱離してしまう場合がある。絶縁膜 110f 上に膜（例えば、金属酸化物膜 114f）が形成した後に加熱処理を行うことで、絶縁膜 110f に供給された酸素が絶縁膜 110f より外へ脱離することを抑制できる。

【0288】

〔開口部 142 の形成〕

続いて、絶縁層 110、及び絶縁層 103 の一部を除去し、導電層 106 に達する開口部 142 を形成する（図 16A）。これにより開口部 142 を介して、導電層 106 と、後に形成する導電層 112 とを電氣的に接続することができる。

【0289】

〔導電膜 112f の形成〕

続いて、導電層 112 となる導電膜 112f を成膜する（図 16B）。導電膜 112f は、金属または合金のスputタリングターゲットを用いたスputタリング法により成膜することが好ましい。

【0290】

〔絶縁層 110、導電層 112 の形成〕

続いて、導電膜 112f 上にレジストマスク 115 を形成する（図 16B）。その後、レジストマスク 115 に覆われていない領域の導電膜 112f を除去し、導電層 112 を形成する（図 16C）。

【0291】

導電層 112 の形成には、ウェットエッチング法を好適に用いることができる。ウェットエッチング法には、例えば、過酸化水素を有するエッチャントを用いることができる。例えば、リン酸、酢酸、硝酸、塩酸又は硫酸の一年以上を有するエッチャントを用いることができる。特に、導電層 112 に銅を有する材料を用いる場合は、リン酸、酢酸及び硝酸を有するエッチャントを好適に用いることができる。

【0292】

図 1 6 C に示すように、導電層 1 1 2 の端部が、レジストマスク 1 1 5 の輪郭よりも内側に位置するように加工する。導電層 1 1 2 の形成には、ウェットエッチング法を用いると好適である。エッチング時間を調整することにより、領域 1 0 8 C の幅 L 0 を制御できる。

【 0 2 9 3 】

導電層 1 1 2 の形成には異なるエッチング条件または手法を用いて、少なくとも 2 回に分けてエッチングしてもよい。例えば、異方性のエッチング法を用いて導電膜 1 1 2 f をエッチングした後に、等方性のエッチング法を用いて導電膜 1 1 2 f の側面をエッチングして、端面を後退させてもよい（サイドエッチングともいう）。これにより、平面視において、絶縁層 1 1 0 よりも内側に位置する導電層 1 1 2 を形成できる。

10

【 0 2 9 4 】

続いて、レジストマスク 1 1 5 に覆われていない領域において、絶縁膜 1 1 0 f を除去し、絶縁層 1 1 0 A を形成する（図 1 7 A）。絶縁層 1 1 0 A の形成には、異方性エッチングを用いることが好ましい。特に、ドライエッチング法を好適に用いることができる。ドライエッチング法を用いることにより、レジストマスク 1 1 5 の端部と、絶縁層 1 1 0 A の端部を概略一致させることができる。

【 0 2 9 5 】

続いて、レジストマスク 1 1 5 を縮小させ、レジストマスク 1 1 5 a を形成する（図 1 7 B）。図 1 7 B では、縮小させた後のレジストマスク 1 1 5 a とともに、縮小させる前のレジストマスク 1 1 5 を破線で示している。レジストマスク 1 1 5 a の端部は、導電層 1 1 2 の端部より外側に位置することが好ましい。つまり、レジストマスク 1 1 5 a の端部は、導電層 1 1 2 の端部と絶縁層 1 1 0 A の端部の間に位置することが好ましい。

20

【 0 2 9 6 】

レジストマスク 1 1 5 a の形成には、アッシング法を好適に用いることができる。例えば、アッシング法として、酸素、オゾンなどのガスを高周波などでプラズマ化し、そのプラズマを利用してレジストマスクと反応させるプラズマアッシング法を用いてもよい。または、酸素、オゾンなどのガスに紫外線などの光を照射し、ガスとレジストマスクの反応を促進させる光励起アッシングを用いてもよい。なお、アッシング法を用いることにより平面視におけるレジストマスク 1 1 5 の面積が小さくなるとともに、レジストマスク 1 1 5 の膜厚が薄くなってもよい。

30

【 0 2 9 7 】

続いて、レジストマスク 1 1 5 a に覆われていない領域において、絶縁層 1 1 0 A の一部を除去し、絶縁層 1 1 0 を形成する（図 1 7 C）。絶縁層 1 1 0 の形成には、異方性エッチングを用いることが好ましい。特に、ドライエッチング法を好適に用いることができる。このとき、絶縁層 1 1 0 A の露出している領域を全て除去せず、当該領域の絶縁層 1 1 0 A の上部の一部を除去（以下、ハーフエッチングともいう）することで膜厚が薄くなるように加工することが好ましい。このように、絶縁層の加工に用いたレジストマスクを縮小させ、縮小させたレジストマスクを用いて当該絶縁層を再度加工することにより、階段状の形状を有する絶縁層 1 1 0 を形成できる。また、レジストマスクを縮小させる量を調整することにより、領域 1 0 8 L 2 の幅 L 2 を制御できる。

40

【 0 2 9 8 】

絶縁層 1 1 0 の形成にハーフエッチングを用いることから、予め絶縁層 1 1 0 A となる膜のエッチング速度を確認し、所望の膜厚 T N 2 になるまでのエッチング時間を算出しておくことが好ましい。算出したエッチング時間でハーフエッチングを行うことにより、絶縁層 1 1 0 を精度高く形成できる。また、絶縁層 1 1 0 の形成にドライエッチング法を用いることにより、膜厚 T N 2 を細かく調整できるため、電気特性が良好でかつ信頼性の高いトランジスタとすることができる。

【 0 2 9 9 】

絶縁層 1 1 0 の形成後、レジストマスク 1 1 5 を除去する。

【 0 3 0 0 】

50

ここで、不純物を除去するために洗浄を行ってもよい。洗浄を行うことにより絶縁層 110 及び半導体層 108 の露出した領域に付着した不純物を除去し、トランジスタの電気特性、信頼性が低下することを抑制できる。不純物は、例えば絶縁膜 110 f のエッチング時に付着する、エッチングガスまたはエッチャントの成分、もしくは導電膜 112 f の成分、金属酸化物膜 114 f の成分などがある。

【0301】

洗浄方法は、洗浄液など用いたウェット洗浄、またはプラズマ処理などを用いることができる。また、これらの洗浄を適宜組み合わせて行ってもよい。ウェット洗浄は、シュウ酸、リン酸、アンモニア水、またはフッ化水素酸などを含む洗浄液を用いることができる。

【0302】

〔絶縁層 118 の形成〕

続いて、絶縁層 103、半導体層 108、絶縁層 110 及び導電層 112 を覆って、絶縁層 118 を形成する。ここでは、絶縁層 118 が、絶縁層 118 a と、絶縁層 118 b との積層構造を有する構成について、説明する。

【0303】

絶縁層 103、半導体層 108、絶縁層 110 及び導電層 112 を覆って、絶縁層 118 a を形成する（図 18 A）。

【0304】

絶縁層 118 a は、水素を含む成膜ガスを用いたプラズマ CVD 法により形成することが好ましい。例えば、シランガスとアンモニアガスとを含む成膜ガスを用いて、窒化シリコン膜を成膜する。シランガスに加えてアンモニアガスを用いることで、膜中に多くの水素を含有させることができる。また、成膜時においても、半導体層 108 の露出した部分に水素を供給することが可能となる。水素を供給することで、半導体層 108 中に極めて低抵抗な領域 108 N を形成できる。

【0305】

続いて、導電層 112 をマスクとして、絶縁層 110 及び絶縁層 118 a を介して半導体層 108 に第 1 の元素 140 を供給（添加、または注入ともいう）する（図 18 B）。半導体層 108 に第 1 の元素 140 を供給することにより、導電層 112 に覆われない領域の半導体層 108 の抵抗が低下し、領域 108 L1、領域 108 L2 及び領域 108 N を形成できる。このとき、領域 108 L1、領域 108 L2、及び領域 108 N の上に設けられた絶縁層 118 a 及び絶縁層 110 の合計の膜厚は、領域 108 L1、領域 108 L2、領域 108 N の順に薄くなる。したがって、領域 108 L1、領域 108 L2、領域 108 N の順に、供給される第 1 の元素 140 の量が多くなり、この順に抵抗を低くすることができる。絶縁層 110 の膜厚、絶縁層 118 a の膜厚、及び第 1 の元素 140 を供給する条件を調整することにより、領域 108 L1、領域 108 L2、及び領域 108 N それぞれの抵抗を制御することができる。

【0306】

半導体層 108 の導電層 112 と重なる領域 108 C に、第 1 の元素 140 ができるだけ供給されないように、導電層 112 の材料や厚さを考慮し、第 1 の元素 140 を供給する条件を決定することが好ましい。これにより、半導体層 108 の導電層 112 と重なる領域に、不純物濃度が十分に低減された領域 108 C を形成することができる。

【0307】

第 1 の元素 140 として用いることができる元素については、前述の記載を参照できるため、詳細な説明は省略する。

【0308】

第 1 の元素 140 の供給は、プラズマ処理を好適に用いることができる。プラズマ処理を用いる場合、添加する第 1 の元素 140 を含むガス雰囲気にてプラズマを発生させて、プラズマ処理を行うことによって、第 1 の元素 140 を添加することができる。プラズマを発生させる装置として、ドライエッチング装置、アッシング装置、プラズマ CVD 装置、高密度プラズマ CVD 装置等を用いることができる。

10

20

30

40

50

【0309】

第1の元素140の供給は、絶縁層118aを形成した後に大気暴露することなく連続して行ってもよい。例えば、プラズマCVD装置を用いることで、絶縁層118aの形成後に大気暴露することなく連続して第1の元素140の供給を行うことができる。連続して行うことで、半導体装置の生産性を高めることができる。

【0310】

プラズマ処理を行う場合、第1の元素140を供給するガスとして、第1の元素を含むガスを用いることができる。特に水素を含むガスを用いることが好ましく、領域108L1、領域108L2、及び領域108Nに水素を添加することで、各々の抵抗を制御することができる。第1の元素140を含むガスとして、例えば、水素(H_2)、アンモニア(NH_3)、シラン(SiH_4)を好適に用いることができる。

10

【0311】

プラズマ処理時の基板温度は、室温以上450℃以下が好ましく、さらには150℃以上400℃以下が好ましく、さらには200℃以上350℃以下が好ましい。前述の範囲の基板温度とすることで、半導体層108を構成する材料と第1の元素140との反応が促進され、半導体層108の抵抗を低くすることができる。

【0312】

プラズマ処理時の処理室内の圧力は、50Pa以上1500Pa以下が好ましく、さらには100Pa以上1000Pa以下が好ましく、さらには120Pa以上500Pa以下が好ましく、さらには150Pa以上300Pa以下が好ましい。前述の範囲の圧力とすることで、プラズマを安定して発生させることができる。

20

【0313】

プラズマ処理の条件を適宜選択することにより、半導体層108に添加される第1の元素140の量を調整し、抵抗の値を制御することができる。また、第1の元素140は、絶縁層118a及び絶縁層110を介して半導体層108に添加されることから、所望の抵抗となるように絶縁層118aの厚さ、及び絶縁層110の厚さを調整することが好ましい。

【0314】

または、第1の元素140の供給は、第1の元素140を含むガスを用いた加熱による熱拡散を利用した処理を用いてもよい。

30

【0315】

または、第1の元素140の供給は、プラズマイオンドーピング法、またはイオン注入法を用いてもよい。これらの方法は、深さ方向の濃度プロファイルを、イオンの加速電圧とドーズ量等により、高い精度で制御することができる。プラズマイオンドーピング法を用いることで、生産性を高めることができる。また質量分離を用いたイオン注入法を用いることで、供給される第1の元素の純度を高めることができる。また、第1の元素140として、特にホウ素、リン、アルミニウム、マグネシウム、またはシリコンの一以上を好適に用いることができる。

【0316】

第1の元素140の供給処理において、半導体層108と絶縁層110との界面、または半導体層108中の当該界面に近い部分、または絶縁層110中の当該界面に近い部分が、最も高い濃度となるように、処理条件を制御することが好ましい。これにより、一度の処理で半導体層108と絶縁層110の両方に、最適な濃度の第1の元素140を供給することができる。

40

【0317】

プラズマイオンドーピング法、またはイオン注入法を用いる場合、第1の元素140を供給するガスとして、前述の第1の元素を含むガスを用いることができる。ホウ素を供給する場合、代表的には B_2H_6 ガスや BF_3 ガスなどを用いることができる。またリンを供給する場合には、代表的には PH_3 ガスを用いることができる。また、これらの原料ガスを希ガスで希釈した混合ガスを用いてもよい。その他、第1の元素140を供給するガス

50

として、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 AlCl_3 、 SiH_4 、 Si_2H_6 、 F_2 、 H_2 、 $(\text{C}_5\text{H}_5)_2\text{Mg}$ 、及び希ガス等を用いることができる。また、イオン源は気体に限られず、固体や液体を加熱して気化させたものを用いてもよい。

【0318】

第1の元素140の添加は、絶縁層110及び半導体層108の組成や密度、厚さなどを考慮して、加速電圧やドーズ量などの条件を設定することで制御することができる。

【0319】

例えば、イオン注入法またはプラズマイオンドーピング法でホウ素の添加を行う場合、加速電圧は例えば5kV以上100kV以下、好ましくは7kV以上70kV以下、より好ましくは10kV以上50kV以下の範囲とすることができる。またドーズ量は、例えば $1 \times 10^{13} \text{ ions/cm}^2$ 以上 $1 \times 10^{17} \text{ ions/cm}^2$ 以下、好ましくは $1 \times 10^{14} \text{ ions/cm}^2$ 以上 $5 \times 10^{16} \text{ ions/cm}^2$ 以下、より好ましくは $1 \times 10^{15} \text{ ions/cm}^2$ 以上、 $3 \times 10^{16} \text{ ions/cm}^2$ 以下の範囲とすることができる。

10

【0320】

また、イオン注入法またはプラズマイオンドーピング法でリンイオンの添加を行う場合、加速電圧は、例えば10kV以上100kV以下、好ましくは30kV以上90kV以下、より好ましくは40kV以上80kV以下の範囲とすることができる。またドーズ量は、例えば $1 \times 10^{13} \text{ ions/cm}^2$ 以上 $1 \times 10^{17} \text{ ions/cm}^2$ 以下、好ましくは $1 \times 10^{14} \text{ ions/cm}^2$ 以上 $5 \times 10^{16} \text{ ions/cm}^2$ 以下、より好ましくは $1 \times 10^{15} \text{ ions/cm}^2$ 以上 $3 \times 10^{16} \text{ ions/cm}^2$ 以下の範囲とすることができる。

20

【0321】

本発明の一態様では、絶縁層110及び絶縁層118aを介して第1の元素140を半導体層108に供給することができる。そのため、半導体層108が結晶性を有する場合であっても、第1の元素140の供給の際に半導体層108が受けるダメージが軽減され、結晶性が損なわれてしまうことを抑制できる。そのため、結晶性の低下により電気抵抗が増大してしまうような場合には好適である。

【0322】

ここでは、絶縁層118aを形成した後に第1の元素140を半導体層108に供給する作製方法を示したが、本発明の一態様はこれに限られない。絶縁層118aを形成する前に第1の元素140を半導体層108に供給してもよい。また、絶縁層118bを形成した後に第1の元素140を半導体層108に供給してもよい。

30

【0323】

続いて、絶縁層118aを覆って、絶縁層118bを形成する（図18C）。

【0324】

絶縁層118aの形成、第1の元素140の供給、及び絶縁層118bの形成にプラズマCVD装置を用いることにより、これらの処理を連続して処理することができる。プラズマCVD装置内で連続して処理することにより、絶縁層118aと絶縁層118bとの界面に不純物が付着することを抑制できる。また、半導体装置の生産性を高めることができる。

40

【0325】

絶縁層118をプラズマCVD法により形成する場合、成膜温度が高すぎると、領域108N等に含まれる不純物によっては、当該不純物が領域108Cを含む周辺部に拡散する恐れがある。その結果、領域108Cの抵抗が低下することや、領域108Nの抵抗が上昇してしまうなどの恐れがある。絶縁層118の成膜温度は、例えば150℃以上400℃以下が好ましく、さらには180℃以上360℃以下が好ましく、さらには200℃以上250℃以下とすることが好ましい。絶縁層118を低温で成膜することにより、チャネル長の短いトランジスタであっても、良好な電気特性を付与できる。

【0326】

50

絶縁層 118 の形成後に加熱処理を行なってもよい。

【0327】

〔開口部 141a、開口部 141b の形成〕

続いて、絶縁層 118 の一部を除去することで、領域 108N に達する開口部 141a 及び開口部 141b を形成する。

【0328】

〔導電層 120a、導電層 120b の形成〕

続いて、開口部 141a 及び開口部 141b を覆うように、絶縁層 118 上に導電膜を成膜し、当該導電膜を加工することで、導電層 120a 及び導電層 120b を形成する（図 11A）。

【0329】

以上の工程により、トランジスタ 100C を作製できる。

【0330】

<作製方法例 2>

以下では、トランジスタ 100F で例示した、導電層 112 と絶縁層 110 の間に金属酸化物層 114 を有する構成を例に挙げて説明する。

【0331】

絶縁膜 110f を形成するところまでは、前述の<作製方法例 1>と同様である（図 15A 乃至図 15D 参照）。

【0332】

〔金属酸化物膜 114f の形成〕

続いて、絶縁膜 110f を覆って、金属酸化物膜 114f を形成する（図 19A）。

【0333】

金属酸化物膜 114f は、後に金属酸化物層 114 となる膜である。金属酸化物膜 114f は、例えば酸素を含む雰囲気下でスパッタリング法により形成することが好ましい。これにより、金属酸化物膜 114f の成膜時に絶縁膜 110f に酸素を供給できる。

【0334】

金属酸化物膜 114f を、上記半導体層 108 の場合と同様の金属酸化物を含む酸化物ターゲットを用いたスパッタリング法により形成する場合には、上記を援用できる。

【0335】

金属酸化物膜 114f は、成膜ガスに酸素を用い、金属ターゲットを用いた反応性スパッタリング法により、金属酸化物膜を形成してもよい。金属ターゲットにアルミニウムを用いた場合には、酸化アルミニウム膜を成膜できる。

【0336】

金属酸化物膜 114f の成膜時に、成膜装置の成膜室内に導入する成膜ガスの全流量に対する酸素流量の割合（酸素流量比）、または成膜室内の酸素分圧が高いほど、絶縁層 110 中に供給される酸素を増やすことができ、好ましい。酸素流量比または酸素分圧は、例えば、0%より高く 100%以下、好ましくは 10%以上 100%以下、より好ましくは 20%以上 100%以下、さらに好ましくは 30%以上 100%以下、さらに好ましくは 40%以上 100%以下とする。特に、酸素流量比 100%とし、酸素分圧を 100%にできるだけ近づけることが好ましい。

【0337】

このように、酸素を含む雰囲気下でスパッタリング法により金属酸化物膜 114f を形成することにより、金属酸化物膜 114f の成膜時に、絶縁膜 110f へ酸素を供給するとともに、絶縁膜 110f から酸素が脱離することを防ぐことができる。その結果、絶縁膜 110f に極めて多くの酸素を閉じ込めることができる。そして、後の加熱処理によって、半導体層 108 のチャネル形成領域に多くの酸素が供給され、チャネル形成領域中の酸素欠損を低減でき、信頼性の高いトランジスタを実現できる。

【0338】

金属酸化物膜 114f の成膜時の基板温度は、室温以上 450℃以下が好ましく、さら

10

20

30

40

50

には室温以上300℃以下が好ましく、さらには室温以上200℃以下が好ましく、さらには室温以上140℃以下が好ましい。例えば基板102に大型のガラス基板や、樹脂基板を用いた場合には、基板温度を室温以上140℃未満とすると、生産性が高くなり好ましい。また、金属酸化物膜114fの成膜時の基板温度が高いと金属酸化物膜114fの結晶性が高くなり、エッチング速度が遅くなる場合がある。基板温度が低いと金属酸化物膜114fの結晶性が低くなり、エッチング速度が速くなる場合がある。金属酸化物膜114fを加工する際に用いるエッチャントに対して望ましいエッチング速度となるよう、金属酸化物膜114fの成膜温度を適宜選択してもよい。

【0339】

金属酸化物膜114fの形成後に、加熱処理を行うことで、絶縁膜110fから半導体層108に酸素を供給してもよい。加熱処理は、窒素、酸素、希ガスのうち一以上を含む雰囲気下にて、200℃以上400℃以下の温度で行うことができる。なお、金属酸化物膜114fの形成後に、加熱処理を行わなくてもよい。また、加熱処理は金属酸化物膜114fの成膜後であればどの段階で行ってもよい。また、後の加熱処理または熱が加わる工程と兼ねてもよい。

【0340】

〔開口部142の形成〕

続いて、金属酸化物膜114f、絶縁層110f、及び絶縁層103の一部を除去し、導電層106に達する開口部142を形成する。これにより開口部142を介して、導電層106と、後に形成する導電層112とを電気的に接続することができる。

【0341】

〔導電膜112fの形成〕

続いて、導電層112となる導電膜112fを成膜する（図19B）。導電膜112fについては前述の記載を参照できるため、詳細な説明は省略する。

【0342】

〔絶縁層110、金属酸化物層114、導電層112の形成〕

続いて、導電膜112f上にレジストマスク（図示せず）を形成し、当該レジストマスクに覆われていない領域の導電膜112f及び金属酸化物膜114fを除去し、導電層112及び金属酸化物層114を形成する（図19C）。

【0343】

導電層112及び金属酸化物層114の形成には、ウェットエッチング法を好適に用いることができる。ウェットエッチング法については前述の記載を参照できるため、詳細な説明は省略する。

【0344】

導電層112及び金属酸化物層114の形成には異なるエッチング条件または手法を用いて、少なくとも2回に分けてエッチングしてもよい。例えば、異方性のエッチング法を用いて導電膜112f及び金属酸化物膜114fをエッチングした後に、等方性のエッチング法を用いて導電膜112f及び金属酸化物膜114fの側面をエッチングして、端面を後退させてもよい（サイドエッチングともいう）。これにより、平面視において、絶縁層110よりも内側に位置する導電層112及び金属酸化物膜114を形成できる。

【0345】

続いて、レジストマスクに覆われていない領域において、絶縁膜110fを除去し、絶縁層110を形成する（図19D）。絶縁層110の形成については前述の記載を参照できるため、詳細な説明は省略する。

【0346】

絶縁層110の形成後、レジストマスクを除去する。

【0347】

ここで、不純物を除去するために洗浄を行ってもよい。洗浄については前述の記載を参照できるため、詳細な説明は省略する。

【0348】

10

20

30

40

50

以降、絶縁層 118 の形成より後の工程は、＜作製方法例 1＞の記載を参照できるため、詳細は省略する。

【0349】

以上の工程により、トランジスタ 100F を作製できる。

【0350】

＜作製方法例 3＞

以下では、トランジスタ 100G で例示した、領域 108N と領域 108C の間に、領域 108L1、領域 108L2、及び領域 108L3 を有する構成を例に挙げて説明する。

【0351】

絶縁層 110A を形成するところまでは、前述の＜作製方法例 1＞と同様である（図 15A 乃至図 15D、図 16A 乃至図 16C、図 17A 参照）。

【0352】

〔絶縁層 110 の形成〕

続いて、レジストマスク 115 を縮小させ、レジストマスク 115a を形成する（図 20A）。図 20A では、縮小させた後のレジストマスク 115a とともに、縮小させる前のレジストマスク 115 を破線で示している。レジストマスク 115a の端部は、導電層 112 の端部より外側に位置することが好ましい。つまり、レジストマスク 115a の端部は、導電層 112 の端部と絶縁層 110A の端部の間に位置することが好ましい。

【0353】

レジストマスク 115a の形成には、アッシング法を好適に用いることができる。アッシング法を用いることにより平面視におけるレジストマスク 115 の面積が小さくなるとともに、レジストマスク 115 の膜厚が薄くなってもよい。

【0354】

続いて、レジストマスク 115a に覆われていない領域において、絶縁層 110A の上部の一部を除去し、絶縁層 110B を形成する（図 20B）。絶縁層 110B の形成には、異方性エッチングを用いることが好ましい。特に、ドライエッチング法を好適に用いることができる。

【0355】

続いて、レジストマスク 115a を縮小させ、レジストマスク 115b を形成する（図 20C）。図 20C では、縮小させた後のレジストマスク 115b とともに、縮小させる前のレジストマスク 115a を破線で示している。レジストマスク 115b の端部は、導電層 112 の端部より外側に位置することが好ましい。つまり、レジストマスク 115b の端部は、導電層 112 の端部と絶縁層 110B の端部の間に位置することが好ましい。

【0356】

レジストマスク 115b の形成には、アッシング法を好適に用いることができる。アッシング法を用いることにより平面視におけるレジストマスク 115a の面積が小さくなるとともに、レジストマスク 115a の膜厚が薄くなってもよい。

【0357】

続いて、レジストマスク 115b に覆われていない領域において、絶縁層 110B の上部の一部を除去し、絶縁層 110 を形成する（図 21）。絶縁層 110 の形成には、異方性エッチングを用いることが好ましい。特に、ドライエッチング法を好適に用いることができる。

【0358】

レジストマスク 115 及びレジストマスク 115a を縮小させる量をそれぞれ調整することにより、領域 108L1 の幅 L1、及び領域 108L2 の幅 L2 及び領域 108L3 の幅 L3 を制御できる。

【0359】

絶縁層 110 の形成後、レジストマスク 115b を除去する。

【0360】

ここで、不純物を除去するために洗浄を行ってもよい。洗浄については前述の記載を参

10

20

30

40

50

照できるため、詳細な説明は省略する。

【0361】

以降、絶縁層118の形成より後の工程は、＜作製方法例1＞の記載を参照できるため、詳細は省略する。

【0362】

以上の工程により、トランジスタ100Gを作製できる。

【0363】

＜半導体装置の構成要素＞

次に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。

【0364】

〔基板〕

基板102の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板102として用いてもよい。また、これらの基板上に半導体素子が設けられたものを、基板102として用いてもよい。

【0365】

基板102として、可撓性基板を用い、可撓性基板上に直接、トランジスタ100等を形成してもよい。または、基板102とトランジスタ100等の間に剥離層を設けてもよい。剥離層は、その上に半導体装置を一部あるいは全部完成させた後、基板102より分離し、他の基板に転載するために用いることができる。その際、トランジスタ100等は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0366】

〔絶縁層103〕

絶縁層103は、スパッタリング法、CVD法、蒸着法、パルスレーザー堆積(PLD)法等を適宜用いて形成できる。また、絶縁層103は、例えば、酸化物絶縁膜、酸化窒化物絶縁膜、窒化酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成できる。なお、半導体層108との界面特性を向上させるため、絶縁層103において少なくとも半導体層108と接する領域は酸化物絶縁膜または酸化窒化物膜で形成することが好ましい。また、絶縁層103には、加熱により酸素を放出する膜を用いることが好ましい。

【0367】

絶縁層103として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn酸化物などを用いればよく、単層または積層で設けることができる。

【0368】

絶縁層103の半導体層108に接する側に窒化シリコン膜などの酸化物膜または酸化窒化物膜以外の膜を用いた場合、半導体層108と接する表面に対して酸素プラズマ処理などの前処理を行い、当該表面、または表面近傍を酸化することが好ましい。

【0369】

〔導電膜〕

導電層106、ソース電極またはドレイン電極の一方として機能する導電層120a、及びソース電極またはドレイン電極の他方として機能する導電層120bは、クロム、銅、アルミニウム、金、銀、亜鉛、モリブデン、タンタル、チタン、タングステン、マンガン、ニッケル、鉄、コバルトから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成できる。

【0370】

導電層106、導電層120a、及び導電層120bには、In-Sn酸化物、In-W酸化物、In-W-Zn酸化物、In-Ti酸化物、In-Ti-Sn酸化物、In-Zn酸化物、In-Sn-Si酸化物、In-Ga-Zn酸化物等の酸化物導電体または

10

20

30

40

50

金属酸化物膜を適用することもできる。

【0371】

ここで、酸化物導電体（OC：Oxide Conductor）について説明を行う。例えば、半導体特性を有する金属酸化物に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、金属酸化物は、導電性が高くなり導電体化する。導電体化された金属酸化物を、酸化物導電体とすることができる。

【0372】

導電層106等として、上記酸化物導電体（金属酸化物）を含む導電膜と、金属または合金を含む導電膜の積層構造としてもよい。金属または合金を含む導電膜を用いることで、配線抵抗を小さくすることができる。このとき、ゲート絶縁膜として機能する絶縁層と接する側には酸化物導電体を含む導電膜を適用することが好ましい。

10

【0373】

導電層106、導電層120a、導電層120bには、上述の金属元素の中でも、特にチタン、タングステン、タンタル、及びモリブデンの中から選ばれるいずれか一つまたは複数を有すると好適である。特に、窒化タンタル膜を用いると好適である。当該窒化タンタル膜は、導電性を有し、且つ、銅、酸素、または水素に対して、高いバリア性を有し、且つ自身からの水素の放出が少ないため、半導体層108と接する導電膜、または半導体層108の近傍の導電膜として、好適に用いることができる。

【0374】

〔絶縁層110〕

トランジスタ100等のゲート絶縁膜として機能する絶縁層110は、PECVD法、スパッタリング法等により形成できる。絶縁層110は、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を用いることができる。なお、絶縁層110を、2層の積層構造または3層以上の積層構造としてもよい。

20

【0375】

半導体層108と接する絶縁層110は、酸化物絶縁膜または酸化窒化物膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域を有することがより好ましい。別言すると、絶縁層110は、酸素を放出することが可能な絶縁膜である。例えば、酸素雰囲気下にて絶縁層110を形成すること、成膜後の絶縁層110に対して酸素雰囲気下での熱処理を行うこと、絶縁層110の成膜後に酸素雰囲気下で、プラズマ処理等を行うこと、または、絶縁層110上に酸素雰囲気下で酸化物膜または酸化窒化物膜を成膜することなどにより、絶縁層110中に酸素を供給することもできる。なお、上記酸素を供給する各処理において、酸素に代えて、または酸素に加えて、酸化性ガス（例えば一酸化二窒素や、オゾンなど）を用いてもよい。

30

【0376】

絶縁層110として、酸化シリコンや酸化窒化シリコンと比べて比誘電率の高い酸化ハフニウム等の材料を用いることもできる。これにより絶縁層110の膜厚を厚くしトンネル電流によるリーク電流を抑制できる。特に結晶性を有する酸化ハフニウムは、非晶質の酸化ハフニウムと比べて高い比誘電率を備えるため好ましい。

40

【0377】

〔半導体層〕

半導体層108がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットは、元素Mに対するInの原子数比が1以上であることが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In:M:Zn=1:1:1、In:M:Zn=1:1:1.2、In:M:Zn=2:1:3、In:M:Zn=3:1:2、In:M:Zn=4:2:3、In:M:Zn=4:2:4.1、In:M:Zn=5:1:6、In:M:Zn=5:1:7、In:M:Z

50

$n = 5 : 1 : 8$ 、 $In : M : Zn = 6 : 1 : 6$ 、 $In : M : Zn = 5 : 2 : 5$ 等が挙げられる。

【0378】

スパッタリングターゲットに多結晶の酸化物を含むターゲットを用いると、結晶性を有する半導体層108を形成しやすくなるため好ましい。なお、成膜される半導体層108の原子数比は、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、半導体層108に用いるスパッタリングターゲットの組成が $In : Ga : Zn = 4 : 2 : 4.1$ [原子数比]の場合、成膜される半導体層108の組成は、 $In : Ga : Zn = 4 : 2 : 3$ [原子数比]の近傍となる場合がある。

【0379】

なお、原子数比が $In : Ga : Zn = 4 : 2 : 3$ またはその近傍と記載する場合、 In を4としたとき、 Ga が1以上3以下であり、 Zn が2以上4以下である場合を含む。また、原子数比が $In : Ga : Zn = 5 : 1 : 6$ またはその近傍であると記載する場合、 In を5としたときに、 Ga が0.1より大きく2以下であり、 Zn が5以上7以下である場合を含む。また、原子数比が $In : Ga : Zn = 1 : 1 : 1$ またはその近傍であると記載する場合、 In を1としたときに、 Ga が0.1より大きく2以下であり、 Zn が0.1より大きく2以下である場合を含む。

【0380】

半導体層108は、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上である。このように、シリコンよりもエネルギーギャップの広い金属酸化物を用いることで、トランジスタのオフ電流を低減できる。

【0381】

半導体層108には、キャリア濃度の低い金属酸化物を用いることが好ましい。金属酸化物のキャリア濃度を低くする場合においては、金属酸化物中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性という。なお、金属酸化物中の不純物は、例えば、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

【0382】

特に、金属酸化物に含まれる水素は、金属原子と結合する酸素と反応して水になるため、金属酸化物中に酸素欠損を形成する場合がある。金属酸化物中のチャネル形成領域に酸素欠損が含まれていると、トランジスタはノーマリーオン特性となる場合がある。さらに、酸素欠損に水素が入った欠陥はドナーとして機能し、キャリアである電子が生成されることがある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成する場合がある。従って、水素が多く含まれている金属酸化物を用いたトランジスタは、ノーマリーオン特性となりやすい。

【0383】

酸素欠損に水素が入った欠陥は、金属酸化物のドナーとして機能しうる。しかしながら、当該欠陥を定量的に評価することは困難である。そこで、金属酸化物においては、ドナー濃度ではなく、キャリア濃度で評価される場合がある。よって、本明細書等では、金属酸化物のパラメータとして、ドナー濃度ではなく、電界が印加されない状態を想定したキャリア濃度を用いる場合がある。つまり、本明細書等に記載の「キャリア濃度」は、「ドナー濃度」と言い換えることができる場合がある。

【0384】

よって、金属酸化物中の水素はできる限り低減されていることが好ましい。具体的には、金属酸化物において、二次イオン質量分析法(SIMS)により得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とする。水素などの不純物が十分に低減された金属酸化物をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

【0385】

チャネル形成領域の金属酸化物のキャリア濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることが好ましく、 $1 \times 10^{17} \text{ cm}^{-3}$ 未満であることがより好ましく、 $1 \times 10^{16} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{13} \text{ cm}^{-3}$ 未満であることがさらに好ましく、 $1 \times 10^{12} \text{ cm}^{-3}$ 未満であることがさらに好ましい。なお、チャネル形成領域の金属酸化物のキャリア濃度の下限値については、特に限定は無いが、例えば、 $1 \times 10^{-9} \text{ cm}^{-3}$ とすることができる。

【0386】

半導体層108は、非単結晶構造であることが好ましい。非単結晶構造は、例えば、後述するCAAC構造、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、CAAC構造は最も欠陥準位密度が低い。

10

【0387】

以下では、CAAC (c-axis aligned crystal) について説明する。CAACは結晶構造の一例を表す。

【0388】

CAAC構造とは、複数のナノ結晶（最大径が10nm未満である結晶領域）を有する薄膜などの結晶構造の一つであり、各ナノ結晶はc軸が特定の方向に配向し、かつa軸及びb軸は配向性を有せずに、ナノ結晶同士が粒界を形成することなく連続的に連結しているといった特徴を有する結晶構造である。特にCAAC構造を有する薄膜は、各ナノ結晶のc軸が、薄膜の厚さ方向、被形成面の法線方向、または薄膜の表面の法線方向に配向しやすいといった特徴を有する。

20

【0389】

CAAC-OS (Oxide Semiconductor) は結晶性の高い酸化物半導体である。一方、CAAC-OSは、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、CAAC-OSを有する酸化物半導体は、物理的性質が安定する。そのため、CAAC-OSを有する酸化物半導体は熱に強く、信頼性が高い。

30

【0390】

ここで、結晶学において、単位格子を構成するa軸、b軸、及びc軸の3つの軸（結晶軸）について、特異的な軸をc軸とした単位格子を取ることが一般的である。特に層状構造を有する結晶では、層の面方向に平行な2つの軸をa軸及びb軸とし、層に交差する軸をc軸とすることが一般的である。このような層状構造を有する結晶の代表的な例として、六方晶系に分類されるグラファイトがあり、その単位格子のa軸及びb軸は劈開面に平行であり、c軸は劈開面に直交する。例えば層状構造である YbFe_2O_4 型の結晶構造をとる InGaZnO_4 の結晶は六方晶系に分類することができ、その単位格子のa軸及びb軸は層の面方向に平行となり、c軸は層（すなわちa軸及びb軸）に直交する。

【0391】

40

微結晶構造を有する酸化物半導体膜（微結晶酸化物半導体膜）は、TEMによる観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、1nm以上100nm以下、または1nm以上10nm以下の大きさであることが多い。特に、1nm以上10nm以下、または1nm以上3nm以下の微結晶であるナノ結晶 (nc: nanocrystal) を有する酸化物半導体膜を、nc-OS (nanocrystalline Oxide Semiconductor) 膜と呼ぶ。また、nc-OS膜は、例えば、TEMによる観察像では、結晶粒界を明確に確認できない場合がある。

【0392】

nc-OS膜は、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以

50

上3 nm以下の領域)において原子配列に周期性を有する。また、nc-O S膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、nc-O S膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-O S膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示すピークが検出されない。また、nc-O S膜に対し、結晶部よりも大きいプローブ径(例えば50 nm以上)の電子線を用いる電子線回折(制限視野電子線回折ともいう。)を行うと、ハローパターンのような回折パターンが観測される。一方、nc-O S膜に対し、結晶部の大きさと近い結晶部より小さいプローブ径(例えば1 nm以上30 nm以下)の電子線を用いる電子線回折(ナノビーム電子線回折ともいう。)を行うと、円を描くように(リング状に)輝度の高い領域が観測され、当該領域内に複数のスポットが観測される場合がある。

10

【0393】

nc-O S膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低い。ただし、nc-O S膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-O S膜は、CAAC-O S膜と比べて欠陥準位密度が高くなる。従って、nc-O S膜はCAAC-O S膜と比べて、キャリア濃度が高く、電子移動度が高くなる場合がある。従って、nc-O S膜を用いたトランジスタは、高い電界効果移動度を示す場合がある。

【0394】

nc-O S膜は、CAAC-O S膜と比較して、成膜時の酸素流量比を小さくすることで形成できる。また、nc-O S膜は、CAAC-O S膜と比較して、成膜時の基板温度を低くすることでも形成できる。例えば、nc-O S膜は、基板温度を比較的低温(例えば130℃以下の温度)とした状態、または基板を加熱しない状態でも成膜できるため、大型のガラス基板や、樹脂基板などを使う場合に適しており、生産性を高めることができる。

20

【0395】

金属酸化物の結晶構造の一例について説明する。なお、以下では、In-Ga-Zn酸化物ターゲット(In:Ga:Zn=4:2:4.1[原子数比])を用いて、スパッタリング法にて成膜された金属酸化物を一例として説明する。上記ターゲットを用いて、基板温度を100℃以上130℃以下として、スパッタリング法により形成した金属酸化物は、nc(nano crystal)構造及びCAAC構造のいずれか一方の結晶構造、またはこれらが混在した構造をとりやすい。一方、基板温度を室温(R.T.)として、スパッタリング法により形成した金属酸化物は、ncの結晶構造をとりやすい。なお、ここでいう室温(R.T.)とは、基板を加熱しない場合の温度を含む。

30

【0396】

<金属酸化物の構成>

以下では、本発明の一態様で開示されるトランジスタに用いることができるCAC(Cloud-Aligned Composite)-O Sの構成について説明する。

【0397】

なお、本明細書等において、CAAC(c-axis aligned crystal)、及びCAC(Cloud-Aligned Composite)と記載する場合がある。なお、CAACは結晶構造の一例を表し、CACは機能、または材料の構成の一例を表す。

40

【0398】

CAC-O SまたはCAC-metal oxideとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-O SまたはCAC-metal oxideを、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子(またはホール)を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能(On/O

50

f fさせる機能)をCAC-OSまたはCAC-metal oxideに付与できる。CAC-OSまたはCAC-metal oxideにおいて、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

【0399】

CAC-OSまたはCAC-metal oxideは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

10

【0400】

CAC-OSまたはCAC-metal oxideにおいて、導電性領域と、絶縁性領域とは、それぞれ0.5nm以上10nm以下、好ましくは0.5nm以上3nm以下のサイズで材料中に分散している場合がある。

【0401】

CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

20

【0402】

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

【0403】

以上が、構成要素についての説明である。

30

【0404】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施できる。

【0405】

(実施の形態2)

本実施の形態では、先の実施の形態で例示したトランジスタを有する表示装置の一例について説明する。

【0406】

<構成例>

40

図22Aに、表示装置700の上面図を示す。表示装置700は、シール材712により貼り合された第1の基板701と第2の基板705を有する。また第1の基板701、第2の基板705、及びシール材712で封止される領域において、第1の基板701上に画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706が設けられる。また画素部702には、複数の表示素子が設けられる。

【0407】

第1の基板701の第2の基板705と重ならない部分に、FPC716(FPC:Flexible printed circuit)が接続されるFPC端子部708が設けられている。FPC716によって、FPC端子部708及び信号線710を介して、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706のそれぞ

50

れに各種信号等が供給される。

【0408】

ゲートドライバ回路部706は、複数設けられていてもよい。また、ゲートドライバ回路部706及びソースドライバ回路部704は、それぞれ半導体基板等に別途形成され、パッケージされたICチップの形態であってもよい。当該ICチップは、第1の基板701上、またはFPC716に実装できる。

【0409】

画素部702、ソースドライバ回路部704及びゲートドライバ回路部706が有するトランジスタに、本発明の一態様の半導体装置であるトランジスタを適用できる。

【0410】

画素部702に設けられる表示素子として、液晶素子、発光素子などが挙げられる。液晶素子として、透過型の液晶素子、反射型の液晶素子、半透過型の液晶素子などを用いることができる。また、発光素子として、LED (Light Emitting Diode)、OLED (Organic LED)、QLED (Quantum-dot LED)、半導体レーザなどの、自発光性の発光素子が挙げられる。また、シャッター方式または光干渉方式のMEMS (Micro Electro Mechanical Systems) 素子や、マイクロカプセル方式、電気泳動方式、エレクトロウェット方式、または電子粉流体 (登録商標) 方式等を適用した表示素子などを用いることもできる。

【0411】

図22Bに示す表示装置700Aは、第1の基板701に代えて、可撓性を有する樹脂層743が適用され、フレキシブルディスプレイとして用いることができる表示装置の例である。

【0412】

表示装置700Aは、画素部702が矩形形状でなく、角部が円弧状の形状を有している。また、図22B中の領域P1に示すように、画素部702、及び樹脂層743の一部が切りかかれた切欠き部を有する。一対のゲートドライバ回路部706は、画素部702を挟んで両側に設けられる。またゲートドライバ回路部706は、画素部702の角部において、円弧状の輪郭に沿って設けられている。

【0413】

樹脂層743は、FPC端子部708が設けられる部分が突出した形状を有している。また樹脂層743のFPC端子部708を含む一部は、図22B中の領域P2で裏側に折り返すことができる。樹脂層743の一部を折り返すことで、FPC716を画素部702の裏側に重ねて配置した状態で、表示装置700Aを電子機器に実装することができ、電子機器の省スペース化を図ることができる。

【0414】

表示装置700Aに接続されるFPC716には、IC717が実装されている。IC717は、例えばソースドライバ回路としての機能を有する。このとき、表示装置700Aにおけるソースドライバ回路部704は、保護回路、バッファ回路、デマルチプレクサ回路等の少なくとも一を含む構成とすることができる。

【0415】

図22Cに示す表示装置700Bは、大型の画面を有する電子機器に好適に用いることができる表示装置である。表示装置700Bは、例えばテレビジョン装置、モニタ装置、パーソナルコンピュータ (ノート型またはデスクトップ型を含む)、タブレット端末、デジタルサイネージなどに好適に用いることができる。

【0416】

表示装置700Bは、複数のソースドライバIC721と、一対のゲートドライバ回路部722を有する。

【0417】

複数のソースドライバIC721は、それぞれFPC723に取り付けられている。また、複数のFPC723は、一方の端子が第1の基板701に、他方の端子がプリント基

10

20

30

40

50

板 7 2 4 にそれぞれ接続されている。F P C 7 2 3 を折り曲げることで、プリント基板 7 2 4 を画素部 7 0 2 の裏側に配置して、電子機器に実装することができ、電子機器の省スペース化を図ることができる。

【 0 4 1 8 】

一方、ゲートドライバ回路部 7 2 2 は、第 1 の基板 7 0 1 上に形成されている。これにより、狭額縁の電子機器を実現できる。

【 0 4 1 9 】

このような構成とすることで、大型で且つ高解像度の表示装置を実現できる。例えば画面サイズが対角 3 0 インチ以上、4 0 インチ以上、5 0 インチ以上、または 6 0 インチ以上の表示装置を実現できる。また、解像度が 4 K 2 K、または 8 K 4 K などといった極めて高解像度の表示装置を実現できる。

【 0 4 2 0 】

< 断面構成例 >

以下では、表示素子として液晶素子を用いる構成、及び E L 素子を用いる構成について、図 2 3 乃至図 2 6 を用いて説明する。なお、図 2 3 乃至図 2 5 は、それぞれ図 2 2 A に示す一点鎖線 Q - R における断面図である。また図 2 6 は、図 2 2 B に示した表示装置 7 0 0 A 中の一点鎖線 S - T における断面図である。図 2 3 及び図 2 4 は、表示素子として液晶素子を用いた構成であり、図 2 5 及び図 2 6 は、E L 素子を用いた構成である。

【 0 4 2 1 】

〔表示装置の共通部分に関する説明〕

図 2 3 乃至図 2 6 に示す表示装置は、引き回し配線部 7 1 1 と、画素部 7 0 2 と、ソースドライバ回路部 7 0 4 と、F P C 端子部 7 0 8 と、を有する。引き回し配線部 7 1 1 は、信号線 7 1 0 を有する。画素部 7 0 2 は、トランジスタ 7 5 0 及び容量素子 7 9 0 を有する。ソースドライバ回路部 7 0 4 は、トランジスタ 7 5 2 を有する。図 2 4 では、容量素子 7 9 0 が無い場合を示している。

【 0 4 2 2 】

トランジスタ 7 5 0 及びトランジスタ 7 5 2 は、実施の形態 1 で例示したトランジスタを適用できる。

【 0 4 2 3 】

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ電流を低くできる。よって、画像信号等の電気信号の保持時間を長くでき、画像信号等の書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくできるため、消費電力を低減する効果を奏する。

【 0 4 2 4 】

本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成できる。すなわち、シリコンウェハ等により形成された駆動回路を適用しない構成も可能であり、表示装置の部品点数を削減できる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供できる。

【 0 4 2 5 】

図 2 3、図 2 5、及び図 2 6 に示す容量素子 7 9 0 は、トランジスタ 7 5 0 が有する第 1 のゲート電極と同一の膜を加工して形成される下部電極と、半導体層と同一の金属酸化物を加工して形成される上部電極と、を有する。上部電極は、トランジスタ 7 5 0 のソース領域及びドレイン領域と同様に低抵抗化されている。また、下部電極と上部電極の間には、トランジスタ 7 5 0 の第 1 のゲート絶縁層として機能する絶縁膜の一部が設けられる。すなわち、容量素子 7 9 0 は、一対の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。また、上部電極には、トランジスタのソース電極及びドレイン電極と同一の膜を加工して得られる配線が接続されている。

【 0 4 2 6 】

トランジスタ 750、トランジスタ 752、及び容量素子 790 上には平坦化絶縁膜 770 が設けられている。

【0427】

画素部 702 が有するトランジスタ 750 と、ソースドライバ回路部 704 が有するトランジスタ 752 とは、異なる構造のトランジスタを用いてもよい。例えば、いずれか一方にトップゲート型のトランジスタを適用し、他方にボトムゲート型のトランジスタを適用した構成としてもよい。なお、上記ゲートドライバ回路部 706 についてもソースドライバ回路部 704 と同様である。

【0428】

信号線 710 は、トランジスタ 750、752 のソース電極及びドレイン電極等と同じ導電膜で形成されている。このとき、銅元素を含む材料等の低抵抗な材料を用いると、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となるため好ましい。

【0429】

FPC 端子部 708 は、一部が接続電極として機能する配線 760、異方性導電膜 780、及び FPC 716 を有する。配線 760 は、異方性導電膜 780 を介して FPC 716 が有する端子と電気的に接続される。ここでは、配線 760 は、トランジスタ 750、752 のソース電極及びドレイン電極等と同じ導電膜で形成されている。

【0430】

第 1 の基板 701 及び第 2 の基板 705 として、例えばガラス基板、またはプラスチック基板等の可撓性を有する基板を用いることができる。第 1 の基板 701 に可撓性を有する基板を用いる場合には、第 1 の基板 701 とトランジスタ 750 等の間に、水や水素に対するバリア性を有する絶縁層を設けることが好ましい。

【0431】

第 2 の基板 705 側には、遮光膜 738 と、着色膜 736 と、これらに接する絶縁膜 734 と、が設けられる。

【0432】

〔液晶素子を用いる表示装置の構成例〕

図 23 に示す表示装置 700 は、液晶素子 775 及びスペーサ 778 を有する。液晶素子 775 は、導電層 772、導電層 774、及びこれらの間に液晶層 776 を有する。導電層 774 は、第 2 の基板 705 側に設けられ、共通電極としての機能を有する。また、導電層 772 は、トランジスタ 750 が有するソース電極またはドレイン電極と電気的に接続される。導電層 772 は、平坦化絶縁膜 770 上に形成され、画素電極として機能する。

【0433】

導電層 772 には、可視光に対して透光性の材料、または反射性の材料を用いることができる。透光性の材料は、例えば、インジウム、亜鉛、スズ等を含む酸化物材料を用いるとよい。反射性の材料は、例えば、アルミニウム、銀等を含む材料を用いるとよい。

【0434】

導電層 772 に反射性の材料を用いると、表示装置 700 は反射型の液晶表示装置となる。一方、導電層 772 に透光性の材料を用いると、透過型の液晶表示装置となる。反射型の液晶表示装置の場合、視認側に偏光板を設ける。一方、透過型の液晶表示装置の場合、液晶素子を挟むように一対の偏光板を設ける。

【0435】

図 24 に示す表示装置 700 は、横電界方式（例えば、FFS モード）の液晶素子 775 を用いる例を示す。導電層 772 上に絶縁層 773 を介して、共通電極として機能する導電層 774 が設けられる。導電層 772 と導電層 774 の間に生じる電界によって、液晶層 776 の配向状態を制御できる。

【0436】

図 24 において、導電層 774、絶縁層 773、導電層 772 の積層構造により保持容量を構成できる。そのため、別途容量素子を設ける必要がなく、開口率を高めることがで

10

20

30

40

50

きる。

【0437】

図23及び図24には図示しないが、液晶層776と接する配向膜を設ける構成としてもよい。また、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）、及びバックライト、サイドライトなどの光源を適宜設けることができる。

【0438】

液晶層776には、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDLC：Polymer Dispersed Liquid Crystal）、高分子ネットワーク型液晶（PNLC：Polymer Network Liquid Crystal）、強誘電性液晶、反強誘電性液晶等を用いることができる。また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。

10

【0439】

液晶素子のモードは、TN（Twisted Nematic）モード、VA（Vertical Alignment）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field Switching）モード、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optically Compensated Birefringence）モード、ECB（Electrically Controlled Birefringence）モード、ゲストホストモードなどを用いることができる。

20

【0440】

液晶層776に高分子分散型液晶や、高分子ネットワーク型液晶などを用いた、散乱型の液晶を用いることもできる。このとき、着色膜736を設けずに白黒表示を行う構成としてもよいし、着色膜736を用いてカラー表示を行う構成としてもよい。

【0441】

液晶素子の駆動方法として、継時加法混色法に基づいてカラー表示を行う、時間分割表示方式（フィールドシーケンシャル駆動方式ともいう）を適用してもよい。その場合、着色膜736を設けない構成とすることができる。時間分割表示方式を用いた場合、例えばR（赤色）、G（緑色）、B（青色）のそれぞれの色を呈する副画素を設ける必要がないため、画素の開口率を向上させることや、精細度を高められるなどの利点がある。

【0442】

30

〔発光素子を用いる表示装置〕

図25に示す表示装置700は、発光素子782を有する。発光素子782は、導電層772、EL層786、及び導電膜788を有する。EL層786は、有機化合物、または量子ドットなどの無機化合物を有する。

【0443】

有機化合物に用いることができる材料として、蛍光性材料または燐光性材料などが挙げられる。また、量子ドットに用いることができる材料として、コロイド状量子ドット材料、合金型量子ドット材料、コア・シェル型量子ドット材料、コア型量子ドット材料、などが挙げられる。

【0444】

40

図25に示す表示装置700には、平坦化絶縁膜770上に導電層772の一部を覆う絶縁膜730が設けられる。ここで、発光素子782は透光性の導電膜788を有し、トップエミッション型の発光素子である。なお、発光素子782は、導電層772側に光を射出するボトムエミッション構造や、導電層772側及び導電膜788側の双方に光を射出するデュアルエミッション構造としてもよい。

【0445】

着色膜736は発光素子782と重なる位置に設けられ、遮光膜738は絶縁膜730と重なる位置、引き回し配線部711、及びソースドライバ回路部704に設けられている。また、着色膜736及び遮光膜738は、絶縁膜734で覆われている。また、発光素子782と絶縁膜734の間は封止膜732で充填されている。なお、EL層786を

50

画素毎に島状または画素列毎に縞状に形成する、すなわち塗り分けにより形成する場合においては、着色膜 736 を設けない構成としてもよい。

【0446】

図 26 には、フレキシブルディスプレイに好適に適用できる表示装置の構成を示している。図 26 は、図 22B に示した表示装置 700A 中の一点鎖線 S-T における断面図である。

【0447】

図 26 に示す表示装置 700A は、図 25 で示した第 1 の基板 701 に代えて、支持基板 745、接着層 742、樹脂層 743、及び絶縁層 744 が積層された構成を有する。トランジスタ 750 や容量素子 790 等は、樹脂層 743 上に設けられた絶縁層 744 上に設けられている。

10

【0448】

支持基板 745 は、有機樹脂やガラス等を含み、可撓性を有する程度に薄い基板である。樹脂層 743 は、ポリイミドやアクリルなどの有機樹脂を含む層である。絶縁層 744 は、酸化シリコン、酸化窒化シリコン、窒化シリコン等の無機絶縁膜を含む。樹脂層 743 と支持基板 745 とは、接着層 742 によって貼りあわされている。樹脂層 743 は、支持基板 745 よりも薄いことが好ましい。

【0449】

図 26 に示す表示装置 700 は、図 25 で示した第 2 の基板 705 に代えて保護層 740 を有する。保護層 740 は、封止膜 732 と貼りあわされている。保護層 740 は、ガラス基板や樹脂フィルムなどを用いることができる。また、保護層 740 として、偏光板、散乱板などの光学部材や、タッチセンサパネルなどの入力装置、またはこれらを 2 つ以上積層した構成を適用してもよい。

20

【0450】

発光素子 782 が有する EL 層 786 は、絶縁膜 730 及び導電層 772 上に島状に設けられている。EL 層 786 を、副画素毎に発光色が異なるように作り分けることで、着色膜 736 を用いずにカラー表示を実現できる。また、発光素子 782 を覆って、保護層 741 が設けられている。保護層 741 は発光素子 782 に水などの不純物が拡散することを防ぐ機能を有する。保護層 741 は、無機絶縁膜を用いることが好ましい。また、無機絶縁膜と有機絶縁膜をそれぞれ一以上含む積層構造とすることがより好ましい。

30

【0451】

図 26 では、折り曲げ可能な領域 P2 を示している。領域 P2 では、支持基板 745、接着層 742 のほか、絶縁層 744 等の無機絶縁膜が設けられていない部分を有する。また、領域 P2 において、配線 760 を覆って樹脂層 746 が設けられている。折り曲げ可能な領域 P2 に無機絶縁膜をできるだけ設けず、且つ、金属または合金を含む導電層と、有機材料を含む層のみを積層した構成とすることで、曲げた際にクラックが生じることを防ぐことができる。また、領域 P2 に支持基板 745 を設けないことで、極めて小さい曲率半径で、表示装置 700A の一部を曲げることができる。

【0452】

〔表示装置に入力装置を設ける構成例〕

40

図 23 乃至図 26 に示す表示装置に入力装置を設けてもよい。当該入力装置として、例えば、タッチセンサ等が挙げられる。

【0453】

例えばセンサの方式は、静電容量方式、抵抗膜方式、表面弾性波方式、赤外線方式、光学方式、感圧方式など様々な方式を用いることができる。または、これら 2 つ以上を組み合わせる用いてもよい。

【0454】

なお、タッチパネルの構成は、入力装置を一对の基板の間に形成する、所謂インセル型のタッチパネル、入力装置を表示装置上に形成する、所謂オンセル型のタッチパネル、または表示装置に貼り合わせて用いる、所謂アウトセル型のタッチパネルなどがある。

50

【0455】

本実施の形態で例示した構成例、及びそれらに対応する図面等は、少なくともその一部を他の構成例、または図面等と適宜組み合わせて実施できる。

【0456】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施できる。

【0457】

(実施の形態3)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図27を用いて説明を行う。

【0458】

図27Aに示す表示装置は、画素部502と、駆動回路部504と、保護回路506と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

【0459】

画素部502や駆動回路部504が有するトランジスタに、本発明の一態様のトランジスタを適用できる。また保護回路506にも、本発明の一態様のトランジスタを適用してもよい。

【0460】

画素部502は、X行Y列(X、Yはそれぞれ独立に2以上の自然数)に配置された複数の表示素子を駆動する複数の画素回路501を有する。

【0461】

駆動回路部504は、ゲート線GL__1乃至GL__Xに走査信号を出力するゲートドライバ504a、データ線DL__1乃至DL__Yにデータ信号を供給するソースドライバ504bなどの駆動回路を有する。ゲートドライバ504aは、少なくともシフトレジスタを有する構成とすればよい。またソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

【0462】

端子部507は、外部の回路から表示装置に電源、制御信号、及び画像信号等を入力するための端子が設けられた部分をいう。

【0463】

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。図27Aに示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線であるゲート線GL__1乃至GL__X、またはソースドライバ504bと画素回路501の間の配線であるデータ線DL__1乃至DL__Y等の各種配線に接続される。

【0464】

ゲートドライバ504aとソースドライバ504bは、それぞれ画素部502と同じ基板上に設けられていてもよいし、ゲートドライバ回路またはソースドライバ回路が別途形成された基板(例えば、単結晶半導体または多結晶半導体で形成された駆動回路基板)をCOGやTAB(Tape Automated Bonding)によって基板に実装する構成としてもよい。

【0465】

図27Aに示す複数の画素回路501は、例えば、図27B及び図27Cに示す構成とすることができる。

【0466】

図27Bに示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。また画素回路501には、データ線DL__n、ゲート線GL__m、電位供給線VL等が接続されている。

【0467】

液晶素子 570 の一対の電極の一方の電位は、画素回路 501 の仕様に依じて適宜設定される。液晶素子 570 は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路 501 のそれぞれが有する液晶素子 570 の一対の電極の一方に共通の電位（コモン電位）を与えてもよい。また、各行の画素回路 501 の液晶素子 570 の一対の電極の一方に異なる電位を与えてもよい。

【0468】

図 27C に示す画素回路 501 は、トランジスタ 552、トランジスタ 554 と、容量素子 562 と、発光素子 572 と、を有する。また画素回路 501 には、データ線 DL_n、ゲート線 GL_m、電位供給線 VL_a、電位供給線 VL_b 等が接続されている。

【0469】

なお、電位供給線 VL_a 及び電位供給線 VL_b の一方には、高電源電位（VDD）が与えられ、他方には、低電源電位（VSS）が与えられる。トランジスタ 554 のゲートに与えられる電位に応じて、発光素子 572 に流れる電流が制御されることにより、発光素子 572 からの発光輝度が制御される。

【0470】

本実施の形態で例示した構成例、及びそれらに対応する図面等は、少なくともその一部を他の構成例、または図面等と適宜組み合わせて実施できる。

【0471】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施できる。

【0472】

（実施の形態 4）

以下では、画素に表示される階調を補正するためのメモリを備える画素回路と、これを有する表示装置について説明する。実施の形態 1 で例示したトランジスタは、以下で例示する画素回路に用いられるトランジスタに適用できる。

【0473】

<回路構成>

図 28A に、画素回路 400 の回路図を示す。画素回路 400 は、トランジスタ M1、トランジスタ M2、容量 C1、及び回路 401 を有する。また画素回路 400 には、配線 S1、配線 S2、配線 G1、及び配線 G2 が接続される。

【0474】

トランジスタ M1 は、ゲートが配線 G1 と、ソース及びドレインの一方が配線 S1 と、ソース及びドレインの他方が容量 C1 の一方の電極と、それぞれ接続する。トランジスタ M2 は、ゲートが配線 G2 と、ソース及びドレインの一方が配線 S2 と、ソース及びドレインの他方が容量 C1 の他方の電極、及び回路 401 と、それぞれ接続する。

【0475】

回路 401 は、少なくとも一の表示素子を含む回路である。表示素子として様々な素子を用いることができるが、代表的には有機 EL 素子や LED 素子などの発光素子、液晶素子、または MEMS（Micro Electro Mechanical System）素子等を適用できる。

【0476】

トランジスタ M1 と容量 C1 とを接続するノードをノード N1、トランジスタ M2 と回路 401 とを接続するノードをノード N2 とする。

【0477】

画素回路 400 は、トランジスタ M1 をオフ状態とすることで、ノード N1 の電位を保持できる。また、トランジスタ M2 をオフ状態とすることで、ノード N2 の電位を保持できる。また、トランジスタ M2 をオフ状態とした状態で、トランジスタ M1 を介してノード N1 に所定の電位を書き込むことで、容量 C1 を介した容量結合により、ノード N1 の電位の変位に応じてノード N2 の電位を変化させることができる。

【0478】

10

20

30

40

50

ここで、トランジスタM1、トランジスタM2のうち的一方または両方に、実施の形態1で例示した、酸化物半導体が適用されたトランジスタを適用できる。そのため極めて低いオフ電流により、ノードN1及びノードN2の電位を長期間に亘って保持できる。なお、各ノードの電位を保持する期間が短い場合（具体的には、フレーム周波数が30Hz以上である場合等）には、シリコン等の半導体を適用したトランジスタを用いてもよい。

【0479】

<駆動方法例>

続いて、図28Bを用いて、画素回路400の動作方法の一例を説明する。図28Bは、画素回路400の動作に係るタイミングチャートである。なおここでは説明を容易にするため、配線抵抗などの各種抵抗や、トランジスタや配線などの寄生容量、及びトランジスタのしきい値電圧などの影響は考慮しない。

【0480】

図28Bに示す動作では、1フレーム期間を期間T1と期間T2とに分ける。期間T1はノードN2に電位を書き込む期間であり、期間T2はノードN1に電位を書き込む期間である。

【0481】

〔期間T1〕

期間T1では、配線G1と配線G2の両方に、トランジスタをオン状態にする電位を与える。また、配線S1には固定電位である電位 V_{ref} を供給し、配線S2には第1データ電位 V_w を供給する。

【0482】

ノードN1には、トランジスタM1を介して配線S1から電位 V_{ref} が与えられる。また、ノードN2には、トランジスタM2を介して配線S2から第1データ電位 V_w が与えられる。したがって、容量C1には電位差 $V_w - V_{ref}$ が保持された状態となる。

【0483】

〔期間T2〕

続いて期間T2では、配線G1にはトランジスタM1をオン状態とする電位を与え、配線G2にはトランジスタM2をオフ状態とする電位を与える。また、配線S1には第2データ電位 V_{data} を供給する。配線S2には所定の定電位を与える、またはフローティング状態としてもよい。

【0484】

ノードN1には、トランジスタM1を介して配線S1から第2データ電位 V_{data} が与えられる。このとき、容量C1による容量結合により、第2データ電位 V_{data} に応じてノードN2の電位が電位dVだけ変化する。すなわち、回路401には、第1データ電位 V_w と電位dVを足した電位が入力されることとなる。なお、図28Bでは電位dVが正の値であるように示しているが、負の値であってもよい。すなわち、第2データ電位 V_{data} が電位 V_{ref} より低くてもよい。

【0485】

ここで、電位dVは、容量C1の容量値と、回路401の容量値によって概ね決定される。容量C1の容量値が回路401の容量値よりも十分に大きい場合、電位dVは第2データ電位 V_{data} に近い電位となる。

【0486】

このように、画素回路400は、2種類のデータ信号を組み合わせる表示素子を含む回路401に供給する電位を生成できるため、画素回路400内で階調の補正を行うことが可能となる。

【0487】

画素回路400は、配線S1及び配線S2に供給可能な最大電位を超える電位を生成することも可能となる。例えば発光素子を用いた場合では、ハイダイナミックレンジ(HDR)表示等を行うことができる。また、液晶素子を用いた場合では、オーバードライブ駆動等を実現できる。

10

20

30

40

50

【0488】

<適用例>

〔液晶素子を用いた例〕

図28Cに示す画素回路400LCは、回路401LCを有する。回路401LCは、液晶素子LCと、容量C2とを有する。

【0489】

液晶素子LCは、一方の電極が容量C1の他方の電極、トランジスタM2のソース及びドレインの他方の電極、及び容量C2の一方の電極と接続され、他方の電極が電位 V_{com2} が与えられる配線と接続する。容量C2は、他方の電極が電位 V_{com1} が与えられる配線と接続する。

10

【0490】

容量C2は保持容量として機能する。なお、容量C2は不要であれば省略できる。

【0491】

画素回路400LCは、液晶素子LCに高い電圧を供給できるため、例えばオーバードライブ駆動により高速な表示を実現すること、駆動電圧の高い液晶材料を適用することなどができる。また、配線S1または配線S2に補正信号を供給することで、使用温度や液晶素子LCの劣化状態等に応じて階調を補正することもできる。

【0492】

〔発光素子を用いた例〕

図28Dに示す画素回路400ELは、回路401ELを有する。回路401ELは、発光素子EL、トランジスタM3、及び容量C2を有する。

20

【0493】

トランジスタM3は、ゲートが容量C2の一方の電極と、ソース及びドレインの一方が電位 V_H が与えられる配線と、他方が発光素子ELの一方の電極と、それぞれ接続される。容量C2は、他方の電極が電位 V_{com} が与えられる配線と接続する。発光素子ELは、他方の電極が電位 V_L が与えられる配線と接続する。

【0494】

トランジスタM3は、発光素子ELに供給する電流を制御する機能を有する。容量C2は保持容量として機能する。容量C2は不要であれば省略できる。

【0495】

なお、ここでは発光素子ELのアノード側がトランジスタM3と接続する構成を示しているが、カソード側にトランジスタM3を接続してもよい。そのとき、電位 V_H と電位 V_L の値を適宜変更できる。

30

【0496】

画素回路400ELは、トランジスタM3のゲートに高い電位を与えることで、発光素子ELに大きな電流を流すことができるため、例えばHDR表示などを実現できる。また、配線S1または配線S2に補正信号を供給することで、トランジスタM3や発光素子ELの電気特性のばらつきの補正を行うこともできる。

【0497】

なお、図28C及び図28Dで例示した回路に限られず、別途トランジスタや容量などを追加した構成としてもよい。

40

【0498】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施できる。

【0499】

(実施の形態5)

本実施の形態では、本発明の一態様を用いて作製できる表示モジュールについて説明する。

【0500】

図29Aに示す表示モジュール6000は、上部カバー6001と下部カバー6002

50

の間に、F P C 6 0 0 5 が接続された表示装置 6 0 0 6、フレーム 6 0 0 9、プリント基板 6 0 1 0、及びバッテリー 6 0 1 1 を有する。

【 0 5 0 1 】

例えば、本発明の一態様を用いて作製された表示装置を、表示装置 6 0 0 6 に用いることができる。表示装置 6 0 0 6 により、極めて消費電力の低い表示モジュールを実現できる。

【 0 5 0 2 】

上部カバー 6 0 0 1 及び下部カバー 6 0 0 2 は、表示装置 6 0 0 6 のサイズに合わせて、形状や寸法を適宜変更できる。

【 0 5 0 3 】

表示装置 6 0 0 6 はタッチパネルとしての機能を有していてもよい。

【 0 5 0 4 】

フレーム 6 0 0 9 は、表示装置 6 0 0 6 の保護機能、プリント基板 6 0 1 0 の動作により発生する電磁波を遮断する機能、放熱板としての機能等を有していてもよい。

【 0 5 0 5 】

プリント基板 6 0 1 0 は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路、バッテリー制御回路等を有する。

【 0 5 0 6 】

図 2 9 B は、光学式のタッチセンサを備える表示モジュール 6 0 0 0 の断面概略図である。

【 0 5 0 7 】

表示モジュール 6 0 0 0 は、プリント基板 6 0 1 0 に設けられた発光部 6 0 1 5 及び受光部 6 0 1 6 を有する。また、上部カバー 6 0 0 1 と下部カバー 6 0 0 2 により囲まれた領域に一对の導光部（導光部 6 0 1 7 a、導光部 6 0 1 7 b）を有する。

【 0 5 0 8 】

表示装置 6 0 0 6 は、フレーム 6 0 0 9 を間に介してプリント基板 6 0 1 0 やバッテリー 6 0 1 1 と重ねて設けられている。表示装置 6 0 0 6 とフレーム 6 0 0 9 は、導光部 6 0 1 7 a、導光部 6 0 1 7 b に固定されている。

【 0 5 0 9 】

発光部 6 0 1 5 から発せられた光 6 0 1 8 は、導光部 6 0 1 7 a により表示装置 6 0 0 6 の上部を経由し、導光部 6 0 1 7 b を通って受光部 6 0 1 6 に達する。例えば指やスタイラスなどの被検知体により、光 6 0 1 8 が遮られることにより、タッチ操作を検出できる。

【 0 5 1 0 】

発光部 6 0 1 5 は、例えば表示装置 6 0 0 6 の隣接する 2 辺に沿って複数設けられる。受光部 6 0 1 6 は、発光部 6 0 1 5 と対向する位置に複数設けられる。これにより、タッチ操作がなされた位置の情報を取得できる。

【 0 5 1 1 】

発光部 6 0 1 5 は、例えば L E D 素子などの光源を用いることができ、特に、赤外線を発する光源を用いることが好ましい。受光部 6 0 1 6 は、発光部 6 0 1 5 が発する光を受光し、電気信号に変換する光電素子を用いることができる。好適には、赤外線を受光可能なフォトダイオードを用いることができる。

【 0 5 1 2 】

光 6 0 1 8 を透過する導光部 6 0 1 7 a、導光部 6 0 1 7 b により、発光部 6 0 1 5 と受光部 6 0 1 6 とを表示装置 6 0 0 6 の下側に配置することができ、外光が受光部 6 0 1 6 に到達してタッチセンサが誤動作することを抑制できる。特に、可視光を吸収し、赤外線を透過する樹脂を用いると、タッチセンサの誤動作をより効果的に抑制できる。

【 0 5 1 3 】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせ実施できる。

10

20

30

40

50

【0514】

(実施の形態6)

本実施の形態では、本発明の一態様の表示装置を適用可能な、電子機器の例について説明する。

【0515】

図30Aに示す電子機器6500は、スマートフォンとして用いることができる携帯情報端末機である。

【0516】

電子機器6500は、筐体6501、表示部6502、電源ボタン6503、ボタン6504、スピーカ6505、マイク6506、カメラ6507、及び光源6508等を有する。表示部6502はタッチパネル機能を備える。

【0517】

表示部6502に、本発明の一態様の表示装置を適用できる。

【0518】

図30Bは、筐体6501のマイク6506側の端部を含む断面概略図である。

【0519】

筐体6501の表示面側には透光性を有する保護部材6510が設けられ、筐体6501と保護部材6510に囲まれた空間内に、表示パネル6511、光学部材6512、タッチセンサパネル6513、プリント基板6517、バッテリー6518等が配置されている。

【0520】

保護部材6510には、表示パネル6511、光学部材6512、及びタッチセンサパネル6513が図示しない接着層により固定されている。

【0521】

表示部6502よりも外側の領域において、表示パネル6511の一部が折り返されている。また、当該折り返された部分に、FPC6515が接続されている。FPC6515には、IC6516が実装されている。またFPC6515は、プリント基板6517に設けられた端子に接続されている。

【0522】

表示パネル6511には本発明の一態様のフレキシブルディスプレイパネルを適用できる。そのため、極めて軽量の電子機器を実現できる。また、表示パネル6511が極めて薄いため、電子機器の厚さを抑えつつ、大容量のバッテリー6518を搭載することもできる。また、表示パネル6511の一部を折り返して、画素部の裏側にFPC6515との接続部を配置することにより、狭額縁の電子機器を実現できる。

【0523】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施できる。

【0524】

(実施の形態7)

本実施の形態では、本発明の一態様を用いて作製された表示装置を備える電子機器について説明する。

【0525】

以下で例示する電子機器は、表示部に本発明の一態様の表示装置を備えるものである。したがって、高い解像度が実現された電子機器である。また高い解像度と、大きな画面が両立された電子機器とすることができる。

【0526】

本発明の一態様の電子機器の表示部には、例えばフルハイビジョン、4K2K、8K4K、16K8K、またはそれ以上の解像度を有する映像を表示させることができる。

【0527】

電子機器として、例えば、テレビジョン装置、ノート型のパーソナルコンピュータ、モ

10

20

30

40

50

ニタ装置、デジタルサイネージ、パチンコ機、ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。

【0528】

本発明の一態様が適用された電子機器は、家屋やビルの内壁または外壁、自動車等の内装または外装等が有する平面または曲面に沿って組み込むことができる。

【0529】

図31Aは、ファインダー8100を取り付けた状態のカメラ8000の外観を示す図である。

【0530】

カメラ8000は、筐体8001、表示部8002、操作ボタン8003、シャッターボタン8004等を有する。またカメラ8000には、着脱可能なレンズ8006が取り付けられている。

【0531】

なおカメラ8000は、レンズ8006と筐体とが一体となってもよい。

【0532】

カメラ8000は、シャッターボタン8004を押す、またはタッチパネルとして機能する表示部8002をタッチすることにより撮像できる。

【0533】

筐体8001は、電極を有するマウントを有し、ファインダー8100のほか、ストロボ装置等を接続できる。

【0534】

ファインダー8100は、筐体8101、表示部8102、ボタン8103等を有する。

【0535】

筐体8101は、カメラ8000のマウントと係合するマウントにより、カメラ8000に取り付けられている。ファインダー8100はカメラ8000から受信した映像等を表示部8102に表示させることができる。

【0536】

ボタン8103は、電源ボタン等としての機能を有する。

【0537】

カメラ8000の表示部8002、及びファインダー8100の表示部8102に、本発明の一態様の表示装置を適用できる。なお、ファインダーが内蔵されたカメラ8000であってもよい。

【0538】

図31Bは、ヘッドマウントディスプレイ8200の外観を示す図である。

【0539】

ヘッドマウントディスプレイ8200は、装着部8201、レンズ8202、本体8203、表示部8204、ケーブル8205等を有している。また装着部8201には、バッテリー8206が内蔵されている。

【0540】

ケーブル8205は、バッテリー8206から本体8203に電力を供給する。本体8203は無線受信機等を備え、受信した映像情報を表示部8204に表示させることができる。また、本体8203はカメラを備え、使用者の眼球やまぶたの動きの情報を入力手段として用いることができる。

【0541】

装着部8201には、使用者に触れる位置に、使用者の眼球の動きに伴って流れる電流を検知可能な複数の電極が設けられ、視線を認識する機能を有していてもよい。また、当該電極に流れる電流により、使用者の脈拍をモニタする機能を有していてもよい。また、装着部8201には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部8204に表示する機能や、使用者の頭部の動きに

10

20

30

40

50

合わせて表示部 8 2 0 4 に表示する映像を変化させる機能を有していてもよい。

【0 5 4 2】

表示部 8 2 0 4 に、本発明の一態様の表示装置を適用できる。

【0 5 4 3】

図 3 1 C、図 3 1 D 及び図 3 1 E は、ヘッドマウントディスプレイ 8 3 0 0 の外観を示す図である。ヘッドマウントディスプレイ 8 3 0 0 は、筐体 8 3 0 1 と、表示部 8 3 0 2 と、バンド状の固定具 8 3 0 4 と、一对のレンズ 8 3 0 5 と、を有する。

【0 5 4 4】

使用者は、レンズ 8 3 0 5 を通して、表示部 8 3 0 2 の表示を視認できる。なお、表示部 8 3 0 2 を湾曲して配置させると、使用者が高い臨場感を感じることができるため好ましい。また、表示部 8 3 0 2 の異なる領域に表示された別の画像を、レンズ 8 3 0 5 を通して視認することで、視差を用いた 3 次元表示等を行うこともできる。なお、表示部 8 3 0 2 を 1 つ設ける構成に限られず、表示部 8 3 0 2 を 2 つ設け、使用者の片方の目につき 1 つの表示部を配置してもよい。

【0 5 4 5】

なお、表示部 8 3 0 2 に、本発明の一態様の表示装置を適用できる。本発明の一態様の半導体装置を有する表示装置は、極めて精細度が高いため、図 3 1 E のようにレンズ 8 3 0 5 を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示できる。

【0 5 4 6】

図 3 2 A 乃至図 3 2 G に示す電子機器は、筐体 9 0 0 0、表示部 9 0 0 1、スピーカ 9 0 0 3、操作キー 9 0 0 5（電源スイッチ、又は操作スイッチを含む）、接続端子 9 0 0 6、センサ 9 0 0 7（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン 9 0 0 8、等を有する。

【0 5 4 7】

図 3 2 A 乃至図 3 2 G に示す電子機器は、様々な機能を有する。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出して処理する機能、等を有することができる。なお、電子機器の機能はこれらに限られず、様々な機能を有することができる。電子機器は、複数の表示部を有していてもよい。また、電子機器にカメラ等を設け、静止画や動画を撮影し、記録媒体（外部またはカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

【0 5 4 8】

図 3 2 A 乃至図 3 2 G に示す電子機器の詳細について、以下説明を行う。

【0 5 4 9】

図 3 2 A は、テレビジョン装置 9 1 0 0 を示す斜視図である。テレビジョン装置 9 1 0 0 は、大画面、例えば、50 インチ以上、または 100 インチ以上の表示部 9 0 0 1 を組み込むことが可能である。

【0 5 5 0】

図 3 2 B は、携帯情報端末 9 1 0 1 を示す斜視図である。携帯情報端末 9 1 0 1 は、例えばスマートフォンとして用いることができる。なお、携帯情報端末 9 1 0 1 は、スピーカ 9 0 0 3、接続端子 9 0 0 6、センサ 9 0 0 7 等を設けてもよい。また、携帯情報端末 9 1 0 1 は、文字や画像情報をその複数の面に表示できる。図 3 2 B では 3 つのアイコン 9 0 5 0 を表示した例を示している。また、破線の矩形で示す情報 9 0 5 1 を表示部 9 0 0 1 の他の面に表示することもできる。情報 9 0 5 1 の一例として、電子メール、SNS、電話などの着信の通知、電子メールや SNS などの題名、送信者名、日時、時刻、バッ

10

20

30

40

50

テリーの残量、アンテナ受信の強度などがある。または、情報 9 0 5 1 が表示されている位置にはアイコン 9 0 5 0 などを表示してもよい。

【0 5 5 1】

図 3 2 C は、携帯情報端末 9 1 0 2 を示す斜視図である。携帯情報端末 9 1 0 2 は、表示部 9 0 0 1 の 3 面以上に情報を表示する機能を有する。ここでは、情報 9 0 5 2、情報 9 0 5 3、情報 9 0 5 4 がそれぞれ異なる面に表示されている例を示す。例えば使用者は、洋服の胸ポケットに携帯情報端末 9 1 0 2 を収納した状態で、携帯情報端末 9 1 0 2 の上方から観察できる位置に表示された情報 9 0 5 3 を確認することもできる。使用者は、携帯情報端末 9 1 0 2 をポケットから取り出すことなく表示を確認し、例えば電話を受けるか否かを判断できる。

10

【0 5 5 2】

図 3 2 D は、腕時計型の携帯情報端末 9 2 0 0 を示す斜視図である。携帯情報端末 9 2 0 0 は、例えばスマートウォッチ（登録商標）として用いることができる。また、表示部 9 0 0 1 はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末 9 2 0 0 は、例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末 9 2 0 0 は、接続端子 9 0 0 6 により、他の情報端末と相互にデータ伝送を行うことや、充電を行うこともできる。なお、充電動作は無線給電により行ってもよい。

【0 5 5 3】

図 3 2 E、図 3 2 F 及び図 3 2 G は、折り畳み可能な携帯情報端末 9 2 0 1 を示す斜視図である。また、図 3 2 E は携帯情報端末 9 2 0 1 を展開した状態、図 3 2 G は折り畳んだ状態、図 3 2 F は図 3 2 E と図 3 2 G の一方から他方に変化する途中の状態の斜視図である。携帯情報端末 9 2 0 1 は、折り畳んだ状態では可搬性に優れ、展開した状態では継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末 9 2 0 1 が有する表示部 9 0 0 1 は、ヒンジ 9 0 5 5 によって連結された 3 つの筐体 9 0 0 0 に支持されている。例えば、表示部 9 0 0 1 は、曲率半径 1 mm 以上 1 5 0 mm 以下で曲げることができる。

20

【0 5 5 4】

図 3 3 A にテレビジョン装置の一例を示す。テレビジョン装置 7 1 0 0 は、筐体 7 1 0 1 に表示部 7 5 0 0 が組み込まれている。ここでは、スタンド 7 1 0 3 により筐体 7 1 0 1 を支持した構成を示している。

30

【0 5 5 5】

図 3 3 A に示すテレビジョン装置 7 1 0 0 の操作は、筐体 7 1 0 1 が備える操作スイッチや、別体のリモコン操作機 7 1 1 1 により行うことができる。または、表示部 7 5 0 0 にタッチパネルを適用し、これに触れることでテレビジョン装置 7 1 0 0 を操作してもよい。リモコン操作機 7 1 1 1 は、操作ボタンの他に表示部を有していてもよい。

【0 5 5 6】

なお、テレビジョン装置 7 1 0 0 は、テレビ放送の受信機や、ネットワーク接続のための通信装置を有していてもよい。

【0 5 5 7】

40

図 3 3 B に、ノート型パーソナルコンピュータ 7 2 0 0 を示す。ノート型パーソナルコンピュータ 7 2 0 0 は、筐体 7 2 1 1、キーボード 7 2 1 2、ポインティングデバイス 7 2 1 3、外部接続ポート 7 2 1 4 等を有する。筐体 7 2 1 1 に、表示部 7 5 0 0 が組み込まれている。

【0 5 5 8】

図 3 3 C 及び図 3 3 D に、デジタルサイネージ（Digital Signage：電子看板）の一例を示す。

【0 5 5 9】

図 3 3 C に示すデジタルサイネージ 7 3 0 0 は、筐体 7 3 0 1、表示部 7 5 0 0、及びスピーカ 7 3 0 3 等を有する。さらに、LED ランプ、操作キー（電源スイッチ、または

50

操作スイッチを含む)、接続端子、各種センサ、マイクロフォン等を有することができる。

【0560】

図33Dは円柱状の柱7401に取り付けられたデジタルサイネージ7400である。デジタルサイネージ7400は、柱7401の曲面に沿って設けられた表示部7500を有する。

【0561】

表示部7500が広いほど、一度に提供できる情報量を増やすことができ、また人の目につきやすいため、例えば広告の宣伝効果を高める効果を奏する。

【0562】

表示部7500にタッチパネルを適用し、使用者が操作できる構成とすることが好ましい。これにより、広告用途だけでなく、路線情報や交通情報、商用施設の案内情報など、使用者が求める情報を提供するための用途にも用いることができる。

【0563】

図33C及び図33Dに示すように、デジタルサイネージ7300またはデジタルサイネージ7400は、ユーザが所持するスマートフォン等の情報端末機7311と無線通信により連携可能であることが好ましい。例えば、表示部7500に表示される広告の情報を情報端末機7311の画面に表示させることや、情報端末機7311を操作することで、表示部7500の表示を切り替えることができる。

【0564】

デジタルサイネージ7300またはデジタルサイネージ7400に、情報端末機7311を操作手段(コントローラ)としたゲームを実行させることもできる。これにより、不特定多数のユーザが同時にゲームに参加し、楽しむことができる。

【0565】

図33A乃至図33Dにおける表示部7500に、本発明の一態様の表示装置を適用できる。

【0566】

本実施の形態の電子機器は表示部を有する構成としたが、表示部を有さない電子機器にも本発明の一態様を適用できる。

【0567】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせる実施できる。

【実施例1】

【0568】

本実施例では、図7に示すトランジスタ100Aの形状を模した試料(sample A)、及び図13に示すトランジスタ100Gの形状を模した試料(sample B)を作製し、断面形状を評価した。

【0569】

<試料の作製>

まず、ガラス基板上に厚さ30nmのチタン膜と、厚さ100nmの銅膜をこの順にスパッタリング法により形成し、これを加工して第1のゲート電極(ボトムゲート)を得た。

【0570】

次に、第1のゲート絶縁層として、厚さ300nmの窒化シリコン層と、厚さ100nmの第1の酸化窒化シリコン層をこの順に成膜した。第1のゲート絶縁層は、PECVD装置を用いて成膜した。

【0571】

続いて、第1の酸化窒化シリコン層上に、厚さ25nmの金属酸化物膜を成膜した。金属酸化物膜は、In-Ga-Zn酸化物ターゲット(In:Ga:Zn=1:1:1[原子数比])を用いたスパッタリング法により成膜した。成膜時の圧力を0.6Pa、電源電力を2.5kW、基板温度を室温とした。成膜ガスとして酸素ガス及びアルゴンガスの混合ガスを用い、成膜ガスの総流量に対する酸素ガスの流量の割合(酸素流量比)を30

10

20

30

40

50

%とした。

【0572】

続いて、金属酸化物膜を島状に加工し、金属酸化物層を形成した。

【0573】

続いて、窒素雰囲気下、370℃で1時間の加熱処理を行った後、窒素と酸素との混合ガス（窒素ガス流量：酸素ガス流量＝4：1）雰囲気下で、370℃で1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。

【0574】

続いて、第2のゲート絶縁層として厚さ130nmの第2の酸化窒化シリコン膜を成膜した。第2のゲート絶縁層は、PECVD装置を用いて成膜した。

【0575】

続いて、窒素雰囲気下、370℃で1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。

【0576】

続いて、第2の酸化窒化シリコン膜上に、厚さ100nmのモリブデン膜を成膜した。モリブデン膜は、スパッタリング法により成膜した。

【0577】

続いて、モリブデン膜上に第1のレジストマスクを形成し、モリブデン層を形成した。モリブデン層の形成にはウェットエッチング法を用いた。エッチャントは、混酸A1エッチング液を用いた。このとき、モリブデン層の端部は、第1のレジストマスクの端部より内側になるようにエッチング時間を調整した。

【0578】

続いて、第1のレジストマスクをマスクにして、第2の酸化窒化シリコン膜を加工した。

【0579】

続いて、第1のレジストマスクを縮小させて、第2のレジストマスクを形成した。第1のレジストマスクの縮小には、アッシング法を用いた。

【0580】

続いて、第2のレジストマスクをマスクにして、第2の酸化窒化シリコン膜を加工し、第2の酸化窒化シリコン層を得た。ここまでの工程で作製した試料をsample Aとした。

【0581】

続いて、sample Bは、第2のレジストマスクを縮小させて、第3のレジストマスクを形成した。第2のレジストマスクの縮小には、アッシング法を用いた。

【0582】

続いて、sample Bは、第3のレジストマスクをマスクにして、第2の酸化窒化シリコン膜を加工し、第2の酸化窒化シリコン層を得た。

【0583】

以上の工程により、sample A及びsample Bを得た。

【0584】

<断面観察>

次に、sample A及びsample Bを集束イオンビーム（FIB：Focused Ion Beam）により薄片化し、断面をSTEMで観察した。

【0585】

sample Aの断面のSTEM像を図34Aに、sample Bの断面のSTEM像を図34Bに示す。図34A及び図34Bはそれぞれ、倍率1800倍の透過電子（TE：Transmission Electron）像である。

【0586】

sample Aの第2の酸化窒化シリコン層の端部付近を拡大したSTEM像を、図35A及び図35Bに示す。sample Bの第2の酸化窒化シリコン層の端部付近を拡大したSTEM像を、図36A及び図36Bに示す。図35A、図35B、図36A及

10

20

30

40

50

び図36Bはそれぞれ、倍率10万倍の透過電子（TE）像である。

【0587】

なお、図35Bには図35Aと同じSTEM像を、図36Bには図36Aと同じSTEM像を示している。図35B及び図36Bにはそれぞれ、領域108L1の幅L1、領域108L2の幅L2、領域108L3の幅L3、領域108L1と重なる領域の第2の酸化窒化シリコン層の膜厚TN1、領域108L2と重なる領域の第2の酸化窒化シリコン層の膜厚TN2、及び領域108L3と重なる領域の第2の酸化窒化シリコン層の膜厚TN3の測定を行った箇所を示している。

【0588】

図34A、図34B、図35A、図35B、図36A及び図36Bにおいて、ガラス基板をGlass、銅層をCu、窒化シリコン層をSiN、第1の酸化窒化シリコン層をSiON-1、金属酸化物層をOS、第2の酸化窒化シリコン層をSiON-2、モリブデン層をMo、フォトレジストをPRと記している。

【0589】

図34A、図34B、図35A、図35B、図36A及び図36Bに示すように、第2の酸化窒化シリコン層の形状が階段状になっていることを確認できた。

【0590】

sample A、sample Bそれぞれの領域108L1の幅L1、領域108L2の幅L2、領域108L3の幅L3、領域108L1と重なる領域の第2の酸化窒化シリコン層の膜厚TN1、領域108L2と重なる領域の第2の酸化窒化シリコン層の膜厚TN2、及び領域108L3と重なる領域の第2の酸化窒化シリコン層の膜厚TN3を、表1に示す。なお、表1において、sample Aは領域108L3を設けていないため、幅L3及び膜厚TN3の値を示していない。

【0591】

【表1】

	sample A	sample B
L1	399nm	254nm
L2	181nm	181nm
L3	—	181nm
TN0	133nm	133nm
TN1	129nm	131nm
TN2	83.3nm	87.3nm
TN3	—	35.7nm

【0592】

図34A、図34B、図35A、図35B、図36A、図36B、及び表1に示すように、sample Aでは領域108L1及び領域108L2を有するトランジスタの形状を、sample Bでは領域108L1、領域108L2及び領域108L3を有するトランジスタの形状を確認することができた。また、sample Aにおいて、膜厚TN0に対する膜厚TN1の比が0.97であり、膜厚TN0と膜厚TN1が概略等しいことを確認できた。sample Bにおいても、膜厚TN0に対する膜厚TN1の比が0.99であり、膜厚TN0と膜厚TN1が概略等しいことを確認できた。

【実施例2】

【0593】

本実施例では、領域108C、領域108L1、領域108L2、領域108L3、領

域 108 N に相当する試料を作製し、これらの抵抗を評価した。

【0594】

<試料の作製>

まず、ガラス基板上に、厚さ 240 nm の第 1 の窒化シリコン膜と、厚さ 60 nm の第 2 の窒化シリコン膜と、厚さ 100 nm の第 1 の酸化窒化シリコン膜をこの順に成膜した。

【0595】

続いて、第 1 の酸化窒化シリコン膜上に、厚さ 25 nm の金属酸化物膜を成膜した。金属酸化物膜は、In-Ga-Zn 酸化物ターゲット (In:Ga:Zn=1:1:1 [原子数比]) を用いたスパッタリング法により成膜した。成膜時の圧力を 0.6 Pa、電源電力を 2.5 kW、基板温度を室温とした。成膜ガスとして酸素ガス及びアルゴンガスの混合ガスを用い、酸素流量比を 30% とした。

10

【0596】

続いて、CDA 雰囲気下で、340℃で1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。

【0597】

続いて、金属酸化物膜上に、第 2 の酸化窒化シリコン膜を成膜した。ここで、試料間で第 2 の酸化窒化シリコン膜の膜厚を異ならせた。第 2 の酸化窒化シリコンの膜厚は、20 nm、40 nm、60 nm、80 nm、100 nm、140 nm とした。また、第 2 の酸化窒化シリコン膜を形成しない試料も作製した。なお、第 2 の酸化窒化シリコン膜は、実施の形態 1 で示した第 1 の元素 140 を供給する際に半導体層 108 上に設けられている絶縁層に相当する。第 2 の酸化窒化シリコン膜は、例えば、図 18 B に示す絶縁層 110 及び絶縁層 118 a に相当する。

20

【0598】

続いて、CDA 雰囲気下で、340℃で1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。なお、第 2 の酸化窒化シリコン膜を形成しない試料は、当該加熱処理を行わなかった。

【0599】

続いて、アンモニアガスを用いてプラズマ処理を行った。ここで、試料間でプラズマ処理時の基板温度、及びプラズマ処理の処理時間を異ならせた。プラズマ処理時の基板温度は、240℃、350℃とした。プラズマ処理の処理時間は、15 sec、30 sec、60 sec、90 sec とした。また、プラズマ処理を行わない試料も作製した。

30

【0600】

続いて、窒素雰囲気下で、1時間の加熱処理を行った。加熱処理にはオープン装置を用いた。ここで、試料間で加熱処理の温度を異ならせた。加熱処理の温度は、250℃、300℃、350℃とした。また、加熱処理を行わない試料も作製した。

【0601】

続いて、第 2 の酸化窒化シリコン膜に、金属酸化物膜に達する開口を形成し、端子を設けた。

【0602】

<シート抵抗測定>

続いて、上記で作製した試料のシート抵抗を測定し、金属酸化物膜の抵抗を評価した。

40

【0603】

各試料の金属酸化物膜のシート抵抗の値を、図 37 A、図 37 B、図 38 A、図 38 B、図 39 A、及び図 39 B に示す。

【0604】

図 37 A、図 37 B、図 38 A、及び図 38 B において、横軸はプラズマ処理の処理時間を示し、縦軸は金属酸化物膜のシート抵抗 R_s を示す。なお、図 37 A は、プラズマ処理時の基板温度を 350℃、かつプラズマ処理後の加熱処理を行わなかった試料の結果を抜粋して示している。図 37 B は、プラズマ処理時の基板温度を 240℃、かつプラズマ処理後の加熱処理を行わなかった試料の結果を抜粋して示している。図 38 A は、プラズ

50

マ処理時の基板温度を350℃、かつプラズマ処理後の加熱処理の温度を250℃とした試料の結果を抜粋して示している。図38Bは、プラズマ処理時の基板温度を240℃、かつプラズマ処理後の加熱処理の温度を250℃とした試料の結果を抜粋して示している。

【0605】

図39A、及び図39Bにおいて、横軸は第2の酸化窒化シリコン膜の膜厚（SiON膜厚）を示し、縦軸は金属酸化物膜のシート抵抗Rsを示す。なお、図39Aは、プラズマ処理時の基板温度を350℃、かつプラズマ処理の処理時間を60secとした試料の結果を抜粋して示している。図39Bは、プラズマ処理時の基板温度を240℃、かつプラズマ処理の処理時間を60secとした試料の結果を抜粋して示している。

【0606】

図37A、図37B、図38A及び図38Bに示すように、プラズマ処理の処理時間が長くなるほど、金属酸化物膜の抵抗が低くなることを確認できた。また、プラズマ処理時の基板温度を240℃とした試料と比較して、350℃とした試料は金属酸化物膜の抵抗が低くなることが分かった。図39A及び図39Bに示すように、プラズマ処理後に加熱処理を行うことにより金属酸化物膜の抵抗が高くなり、加熱処理の温度が高いと金属酸化物膜の抵抗が高くなる傾向を確認できた。また、第2の酸化窒化シリコン膜の膜厚が薄くなるほど、金属酸化物膜の抵抗が低くなることを確認できた。なお、第2の酸化窒化シリコン膜を形成せずにプラズマ処理を行った試料では、金属酸化物膜の抵抗が高い傾向となった。第2の酸化窒化シリコン膜を形成しなかった試料は金属酸化物膜が露出した状態でプラズマ処理を行っており、金属酸化物膜にダメージが加わったことにより抵抗が高くなったと考えられる。

【0607】

以上の結果から、第2の酸化窒化シリコン膜の膜厚、プラズマ処理の処理条件を調整することにより、金属酸化物膜の抵抗を制御できることが分かった。なお、本実施例ではプラズマ処理の後に加熱処理を行ったが、加熱処理を熱が加わる処理に置き換えることができる。本実施例に示すようにプラズマ処理後の加熱処理の温度で金属酸化物膜の抵抗が異なるため、プラズマ処理後の熱が加わる処理の温度を考慮した上で、第2の酸化窒化シリコン膜の膜厚、プラズマ処理の処理条件を調整することで、金属酸化物膜の抵抗を制御できることが分かった。

【符号の説明】

【0608】

C1：容量、C2：容量、DL__Y：データ線、DL__1：データ線、G1：配線、G2：配線、GL__X：ゲート線、GL__1：ゲート線、M1：トランジスタ、M2：トランジスタ、M3：トランジスタ、N1：ノード、N2：ノード、P1：領域、P2：領域、S1：配線、S2：配線、T1：期間、T2：期間、TN0：膜厚、TN1：膜厚、TN2：膜厚、TN3：膜厚、10：トランジスタ、10A：トランジスタ、10B：トランジスタ、10C：トランジスタ、10D：トランジスタ、10E：トランジスタ、10F：トランジスタ、10G：トランジスタ、10H：トランジスタ、10I：トランジスタ、100：トランジスタ、100A：トランジスタ、100B：トランジスタ、100C：トランジスタ、100D：トランジスタ、100E：トランジスタ、100F：トランジスタ、100G：トランジスタ、102：基板、103：絶縁層、103a：絶縁層、103b：絶縁層、103c：絶縁層、106：導電層、108：半導体層、108C：領域、108f：金属酸化物膜、108L1：領域、108L2：領域、108L3：領域、108Lp：領域、108N：領域、110：絶縁層、110a：絶縁層、110A：絶縁層、110b：絶縁層、110B：絶縁層、110c：絶縁層、110f：絶縁膜、110S1：第1の側面、110S2：第2の側面、110S3：第3の側面、110Sp：第pの側面、112：導電層、112f：導電膜、114：金属酸化物層、114f：金属酸化物膜、115：レジストマスク、115a：レジストマスク、115b：レジストマスク、118：絶縁層、118a：絶縁層、118b：絶縁層、120a：導電層、120b：導電層、140：第1の元素、141a：開口部、141b：開口部、1

42：開口部、400：画素回路、400EL：画素回路、400LC：画素回路、401：回路、401EL：回路、401LC：回路、501：画素回路、502：画素部、504：駆動回路部、504a：ゲートドライバ、504b：ソースドライバ、506：保護回路、507：端子部、550：トランジスタ、552：トランジスタ、554：トランジスタ、560：容量素子、562：容量素子、570：液晶素子、572：発光素子、700：表示装置、700A：表示装置、700B：表示装置、701：基板、702：画素部、704：ソースドライバ回路部、705：基板、706：ゲートドライバ回路部、708：FPC端子部、710：信号線、711：配線部、712：シール材、716：FPC、717：IC、721：ソースドライバIC、722：ゲートドライバ回路部、723：FPC、724：プリント基板、730：絶縁膜、732：封止膜、734：絶縁膜、736：着色膜、738：遮光膜、740：保護層、741：保護層、742：接着層、743：樹脂層、744：絶縁層、745：支持基板、746：樹脂層、750：トランジスタ、752：トランジスタ、760：配線、770：平坦化絶縁膜、772：導電層、773：絶縁層、774：導電層、775：液晶素子、776：液晶層、778：スペーサ、780：異方性導電膜、782：発光素子、786：EL層、788：導電膜、790：容量素子、6000：表示モジュール、6001：上部カバー、6002：下部カバー、6005：FPC、6006：表示装置、6009：フレーム、6010：プリント基板、6011：バッテリー、6015：発光部、6016：受光部、6017a：導光部、6017b：導光部、6018：光、6500：電子機器、6501：筐体、6502：表示部、6503：電源ボタン、6504：ボタン、6505：スピーカ、6506：マイク、6507：カメラ、6508：光源、6510：保護部材、6511：表示パネル、6512：光学部材、6513：タッチセンサパネル、6515：FPC、6516：IC、6517：プリント基板、6518：バッテリー、7100：テレビジョン装置、7101：筐体、7103：スタンド、7111：リモコン操作機、7200：ノート型パーソナルコンピュータ、7211：筐体、7212：キーボード、7213：ポインティングデバイス、7214：外部接続ポート、7300：デジタルサイネージ、7301：筐体、7303：スピーカ、7311：情報端末機、7400：デジタルサイネージ、7401：柱、7500：表示部、8000：カメラ、8001：筐体、8002：表示部、8003：操作ボタン、8004：シャッターボタン、8006：レンズ、8100：ファインダー、8101：筐体、8102：表示部、8103：ボタン、8200：ヘッドマウントディスプレイ、8201：装着部、8202：レンズ、8203：本体、8204：表示部、8205：ケーブル、8206：バッテリー、8300：ヘッドマウントディスプレイ、8301：筐体、8302：表示部、8304：固定具、8305：レンズ、9000：筐体、9001：表示部、9003：スピーカ、9005：操作キー、9006：接続端子、9007：センサ、9008：マイクロフォン、9050：アイコン、9051：情報、9052：情報、9053：情報、9054：情報、9055：ヒンジ、9100：テレビジョン装置、9101：携帯情報端末、9102：携帯情報端末、9200：携帯情報端末、9201：携帯情報端末

10

20

30

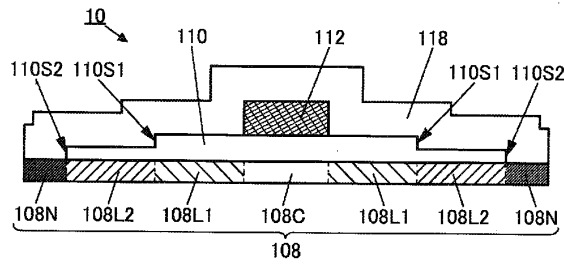
40

50

【図面】

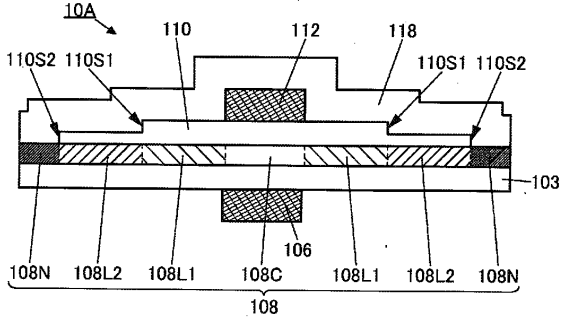
【図 1 A】

図1A



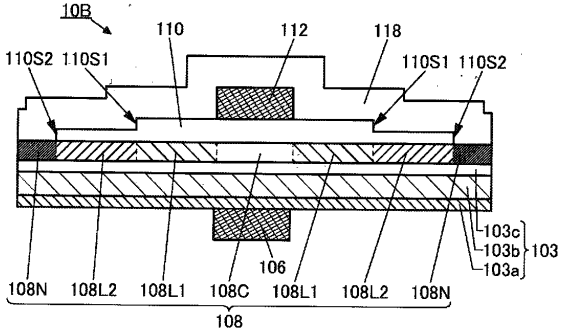
【図 1 B】

図1B



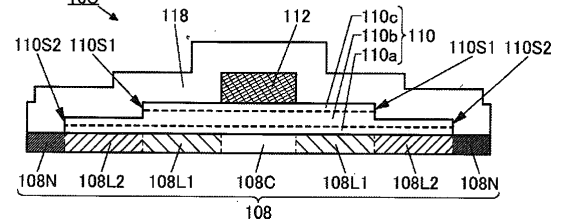
【図 1 C】

図1C



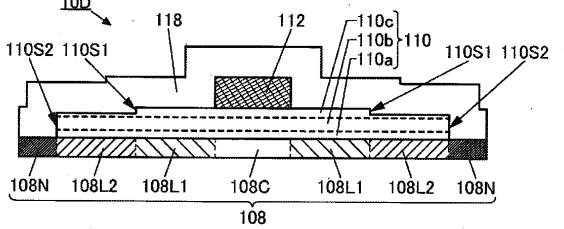
【図 2 A】

図2A



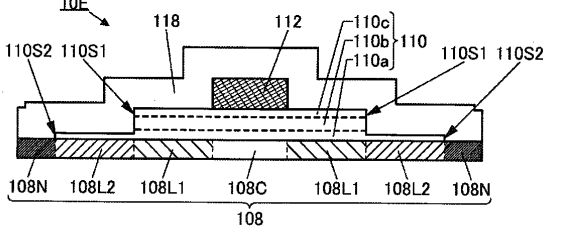
【図 2 B】

図2B



【図 2 C】

図2C



10

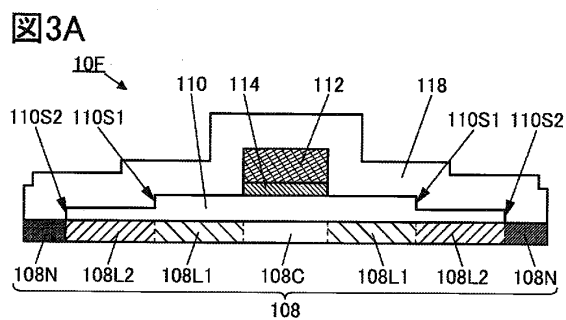
20

30

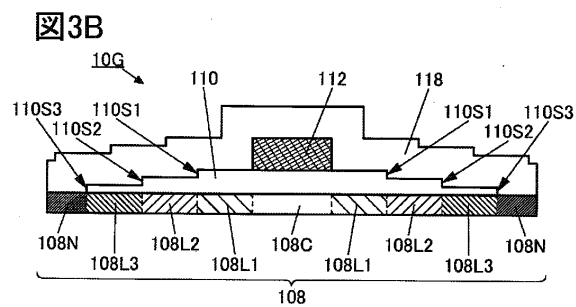
40

50

【図 3 A】

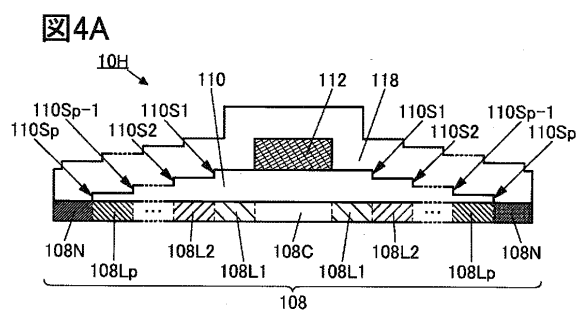


【図 3 B】

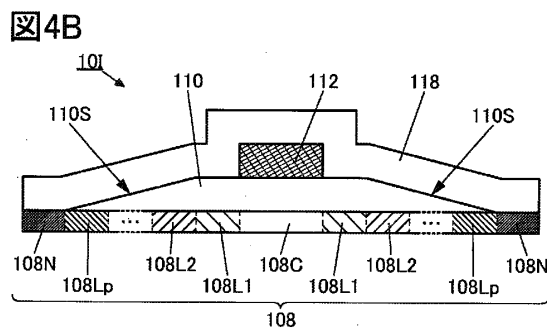


10

【図 4 A】

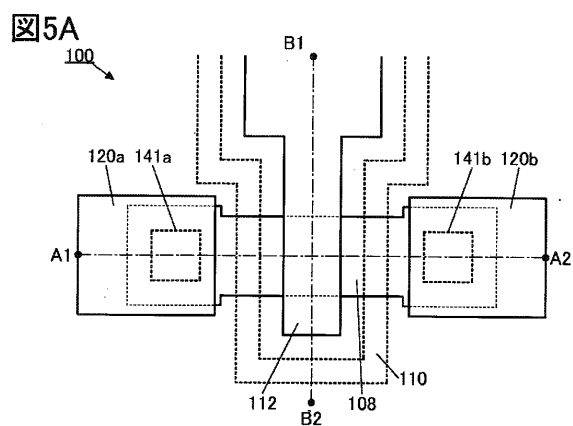


【図 4 B】

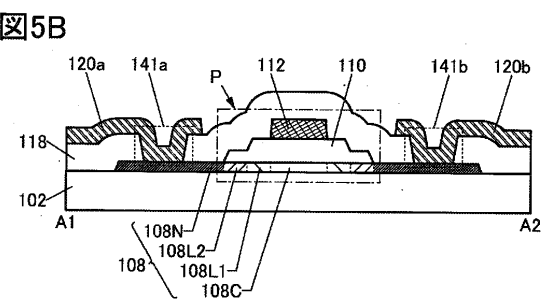


20

【図 5 A】



【図 5 B】



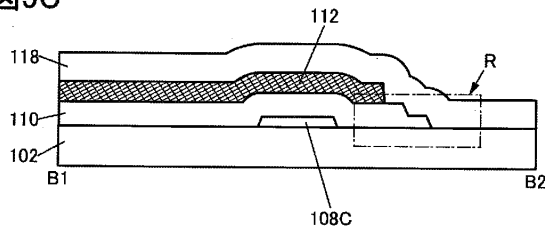
30

40

50

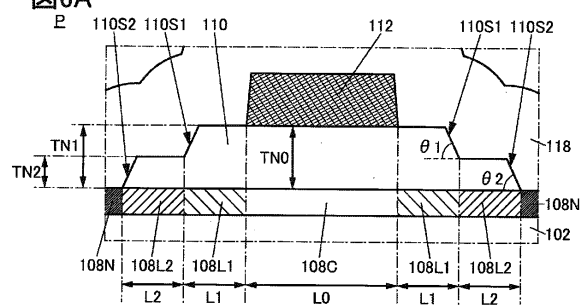
【図 5 C】

図5C



【図 6 A】

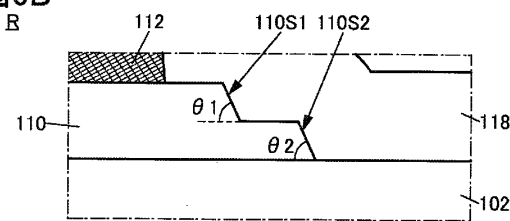
図6A



10

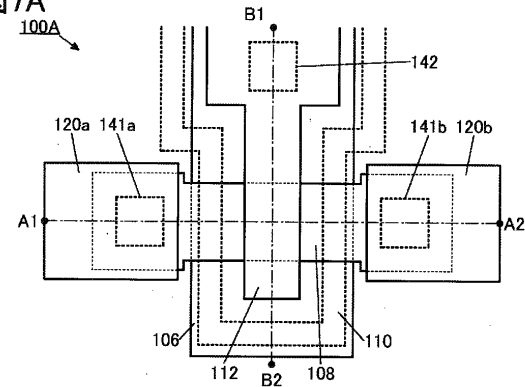
【図 6 B】

図6B



【図 7 A】

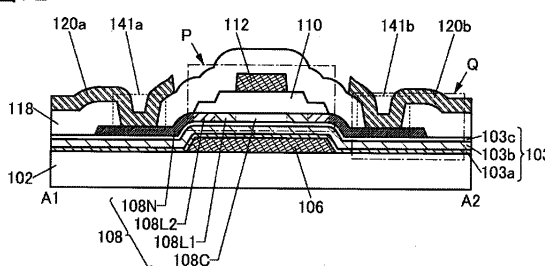
図7A



20

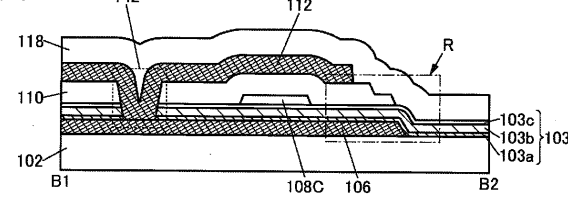
【図 7 B】

図7B



【図 7 C】

図7C

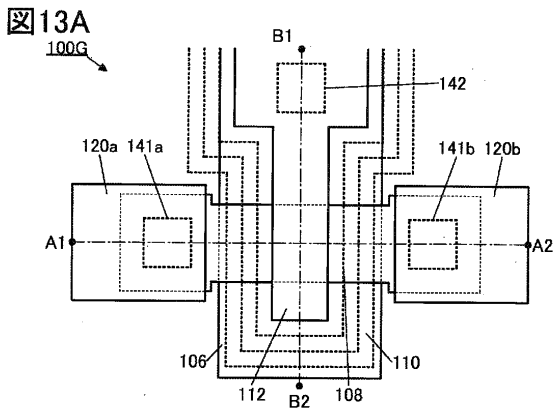


30

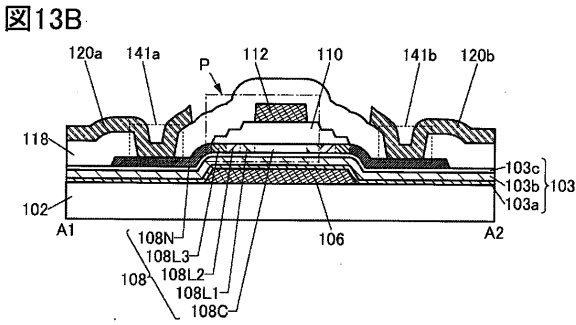
40

50

【図 13 A】

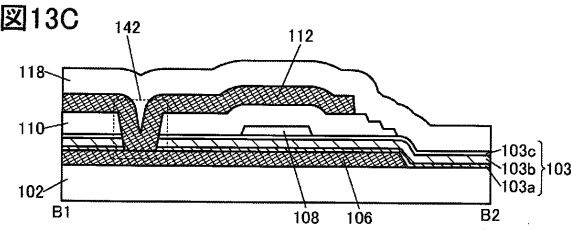


【図 13 B】

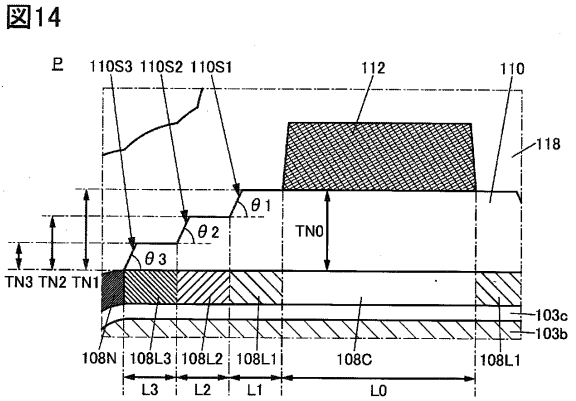


10

【図 13 C】

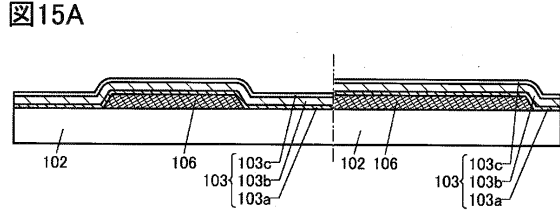


【図 14】

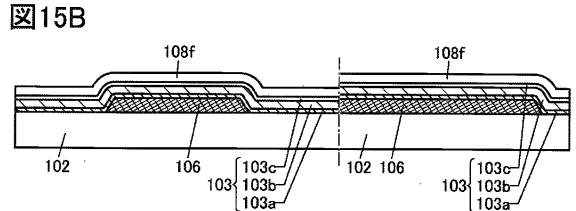


20

【図 15 A】



【図 15 B】



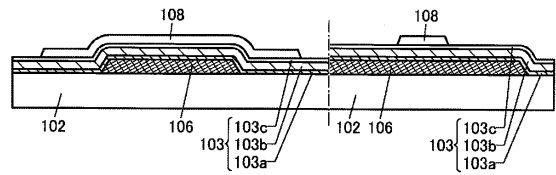
30

40

50

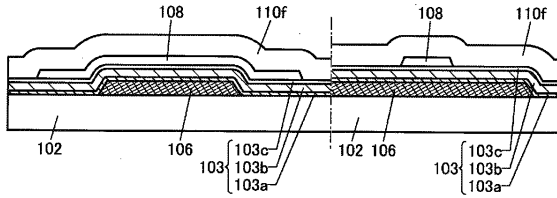
【図 15 C】

図15C



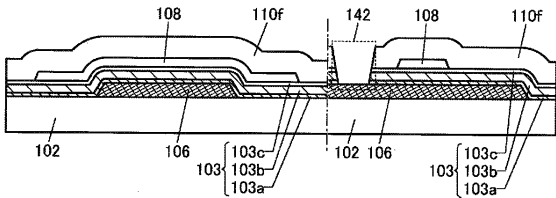
【図 15 D】

図15D



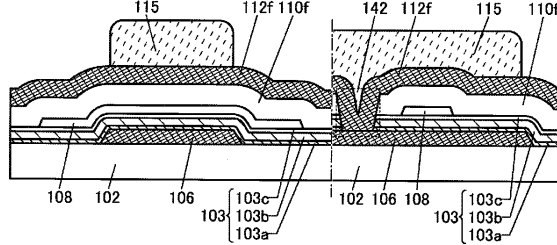
【図 16 A】

図16A



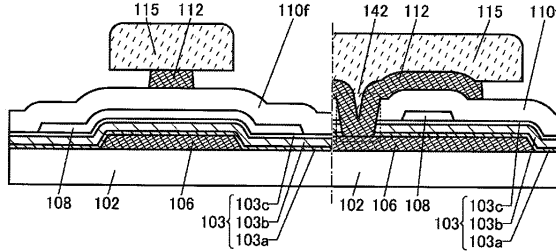
【図 16 B】

図16B



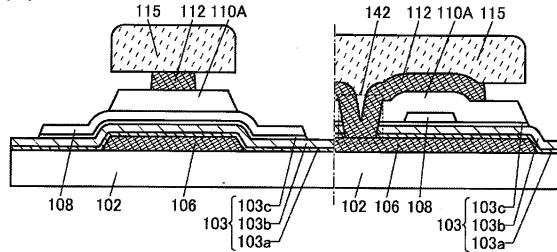
【図 16 C】

図16C



【図 17 A】

図17A



10

20

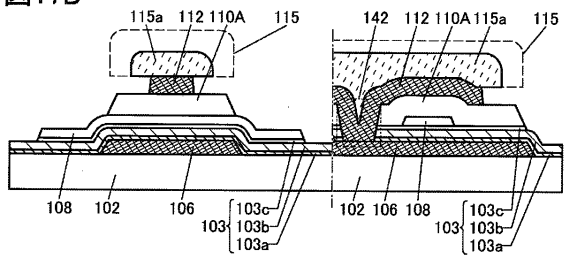
30

40

50

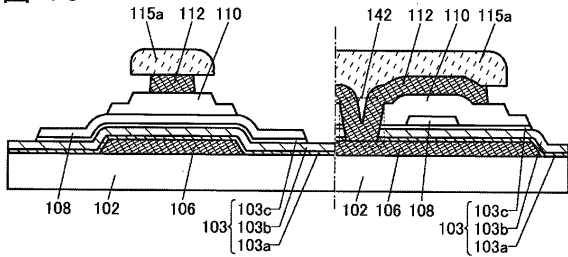
【図 17 B】

図17B



【図 17 C】

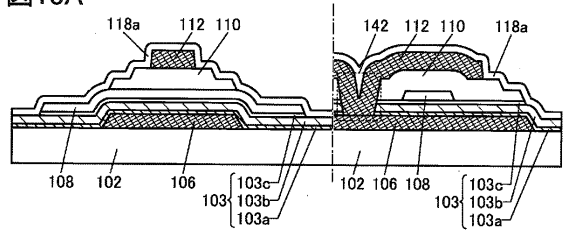
図17C



10

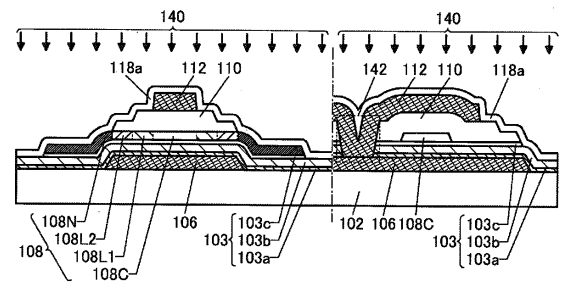
【図 18 A】

図18A



【図 18 B】

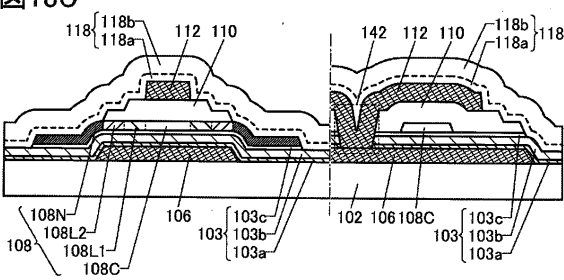
図18B



20

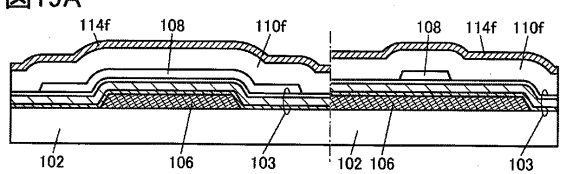
【図 18 C】

図18C



【図 19 A】

図19A



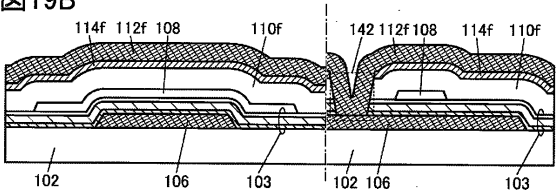
30

40

50

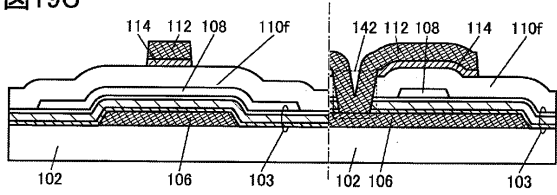
【図 19 B】

図19B



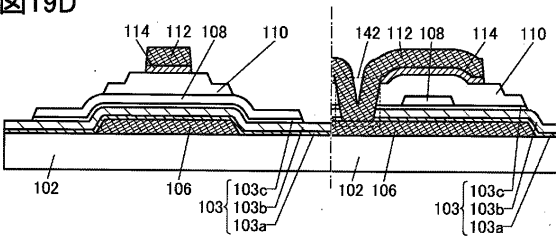
【図 19 C】

図19C



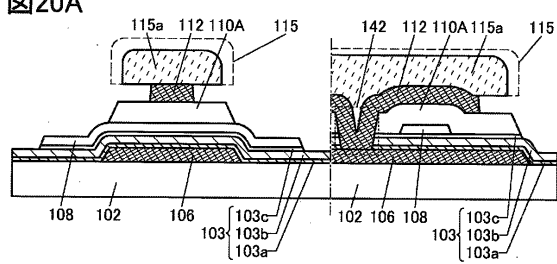
【図 19 D】

図19D



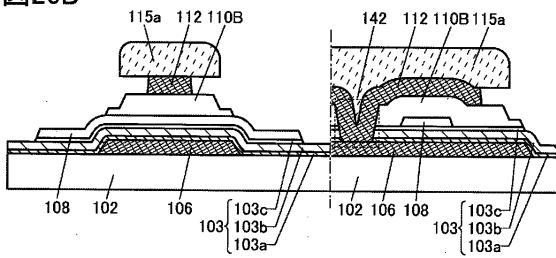
【図 20 A】

図20A



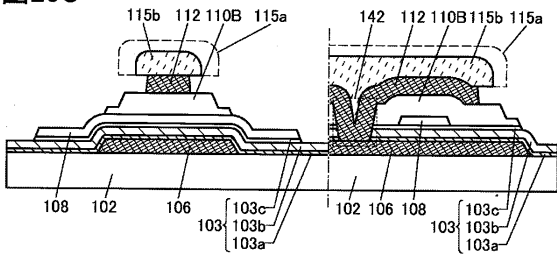
【図 20 B】

図20B



【図 20 C】

図20C



10

20

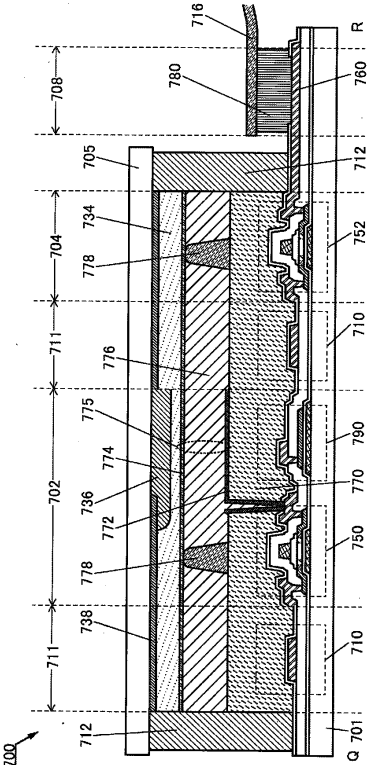
30

40

50

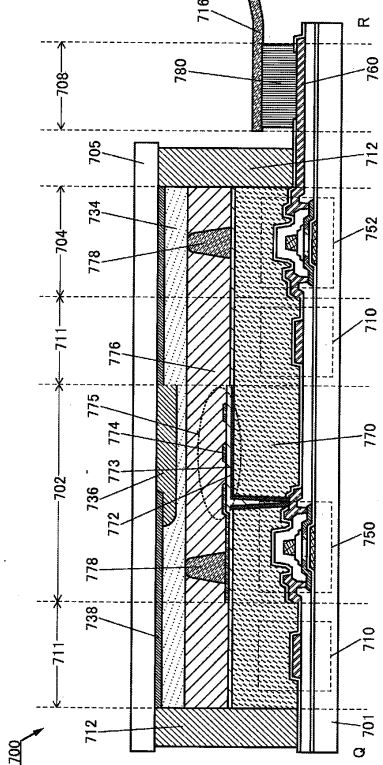
【図 23】

図23



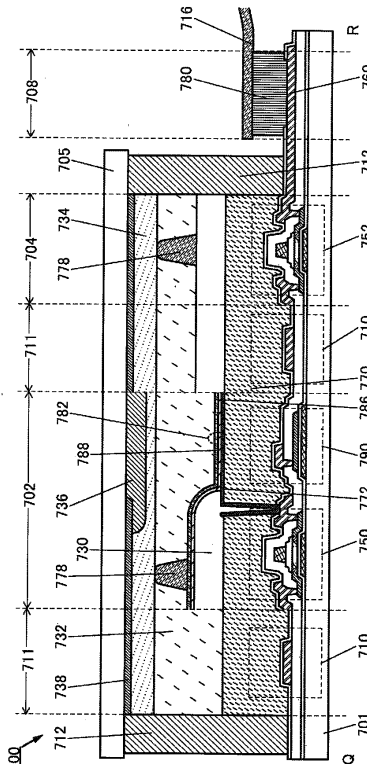
【図 24】

図24



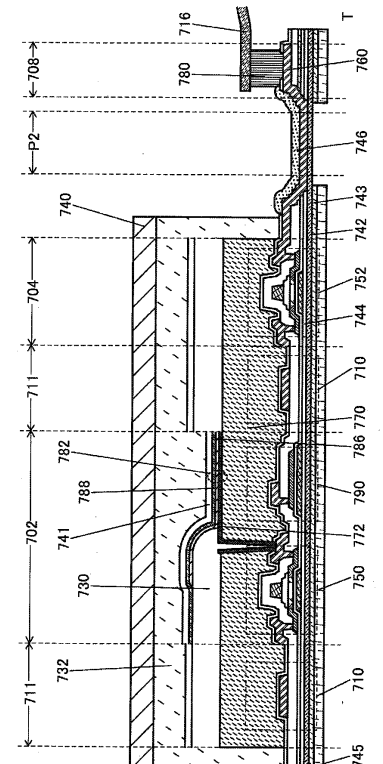
【図 25】

図25



【図 26】

図26



10

20

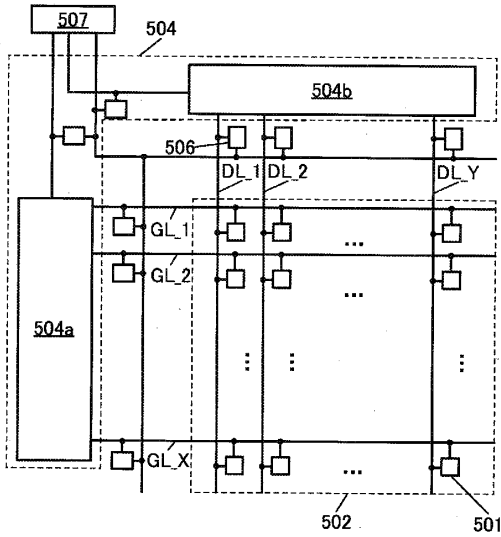
30

40

50

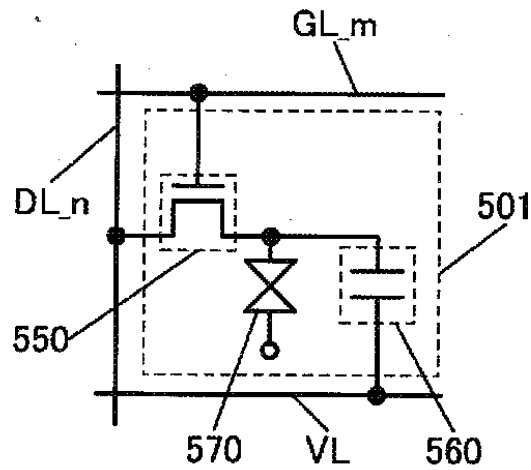
【図 2 7 A】

図27A



【図 2 7 B】

図27B

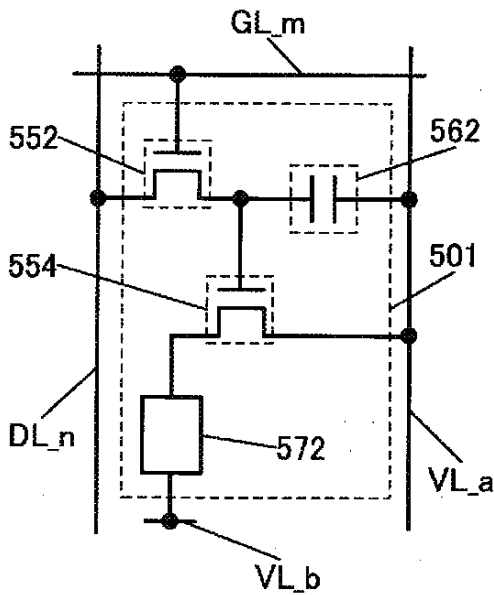


10

20

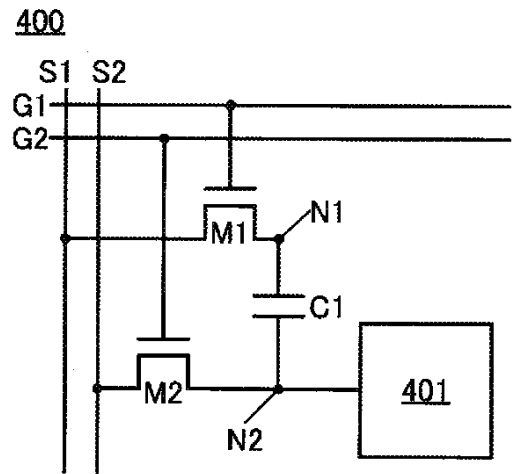
【図 2 7 C】

図27C



【図 2 8 A】

図28A



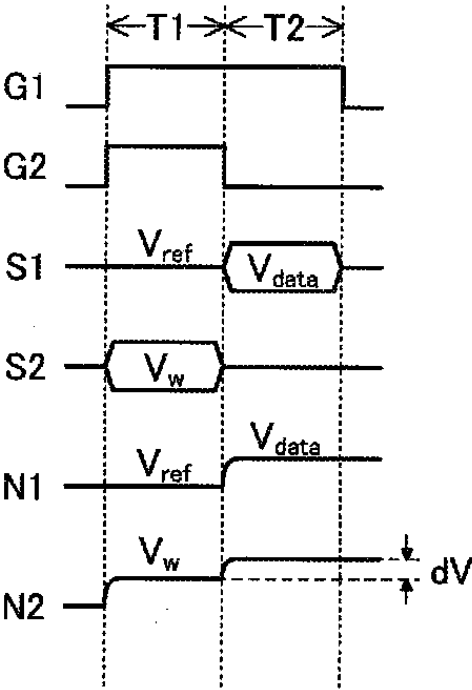
30

40

50

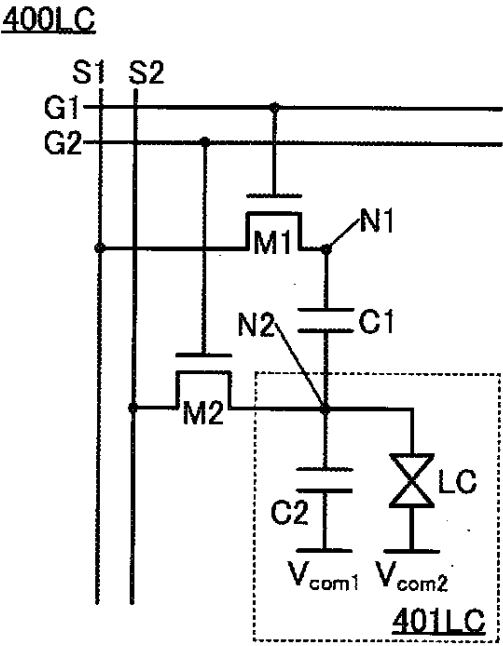
【図 28 B】

図28B



【図 28 C】

図28C



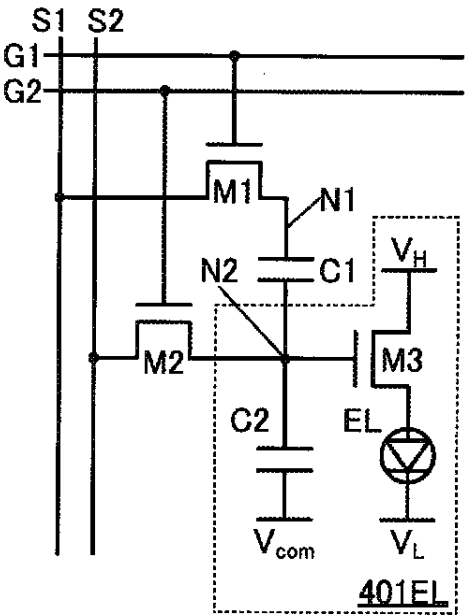
10

20

【図 28 D】

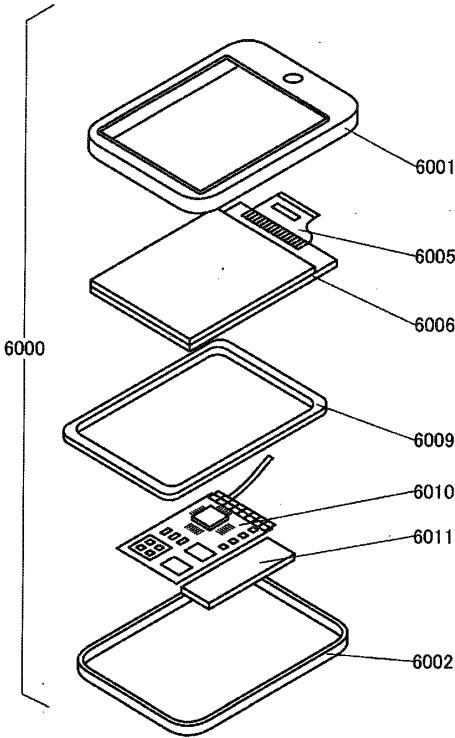
図28D

400EL



【図 29 A】

図29A



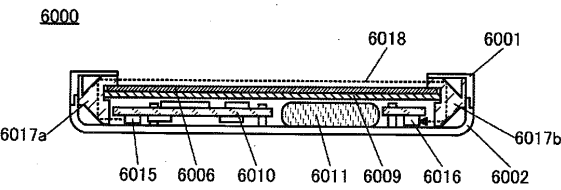
30

40

50

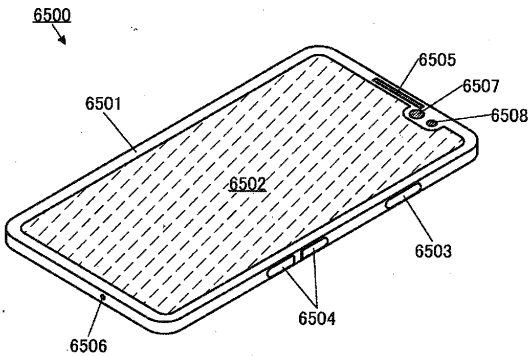
【図 2 9 B】

図29B



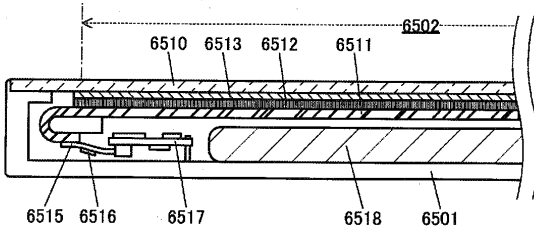
【図 3 0 A】

図30A



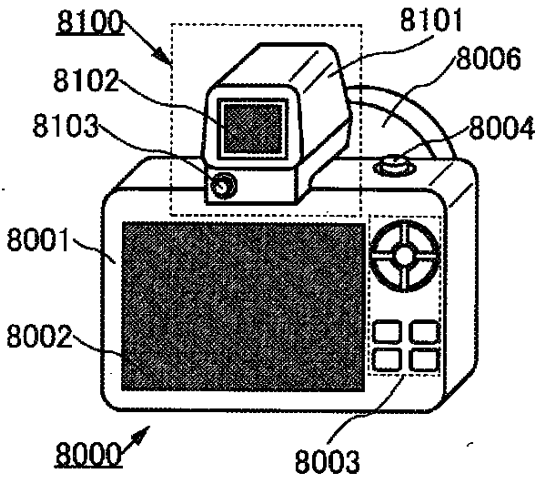
【図 3 0 B】

図30B



【図 3 1 A】

図31A



10

20

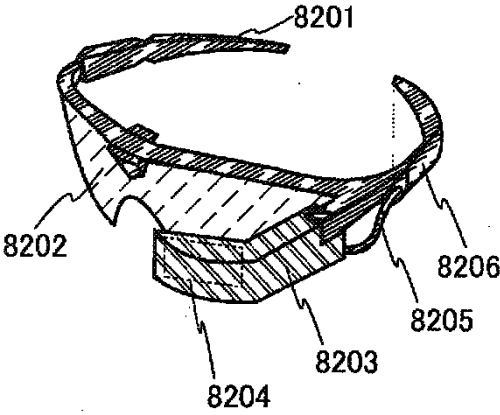
30

40

50

【図 3 1 B】

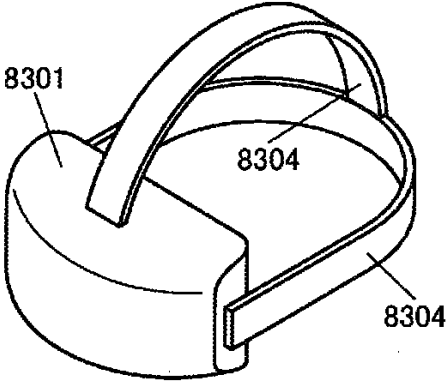
図31B
8200



【図 3 1 C】

図31C

8300

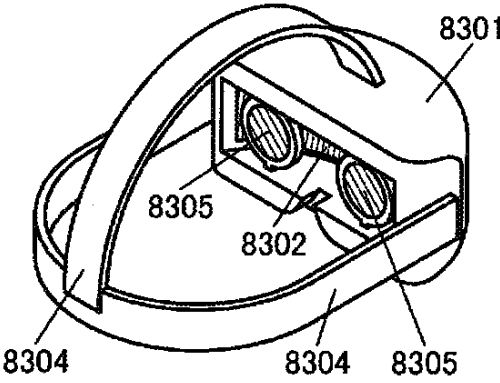


10

【図 3 1 D】

図31D

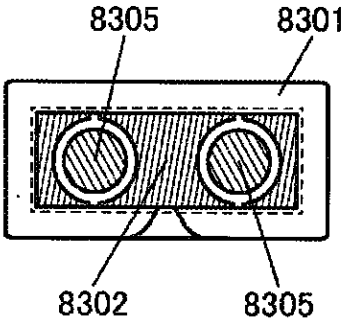
8300



【図 3 1 E】

図31E

8300



20

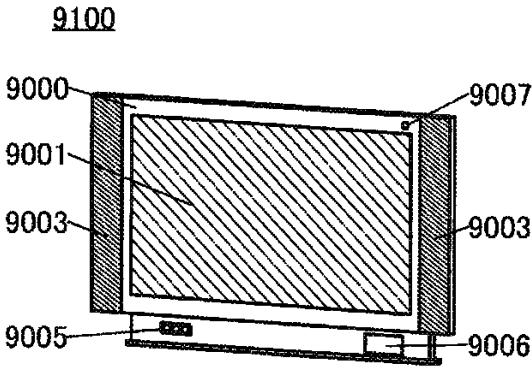
30

40

50

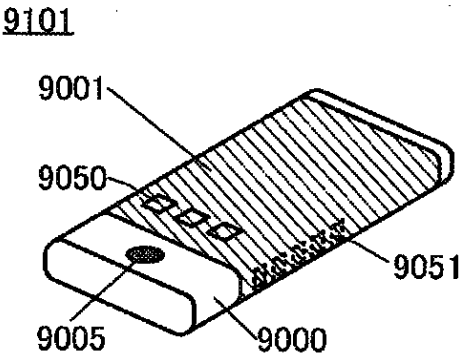
【図 3 2 A】

図32A



【図 3 2 B】

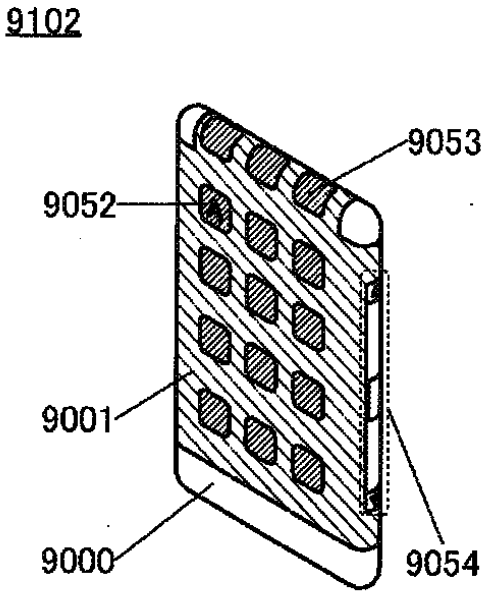
図32B



10

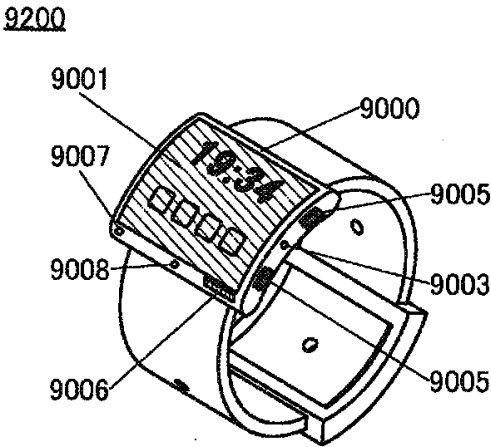
【図 3 2 C】

図32C



【図 3 2 D】

図32D



20

30

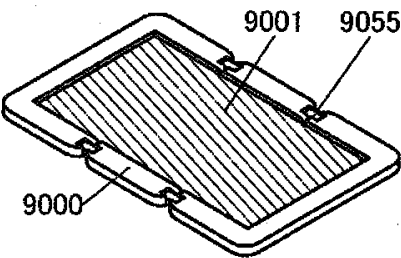
40

50

【図 3 2 E】

図32E

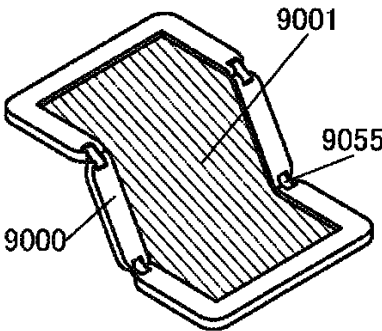
9201



【図 3 2 F】

図32F

9201

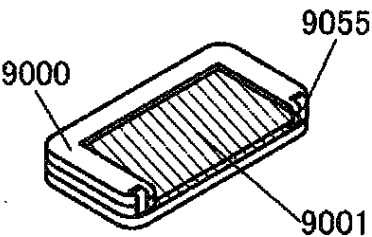


10

【図 3 2 G】

図32G

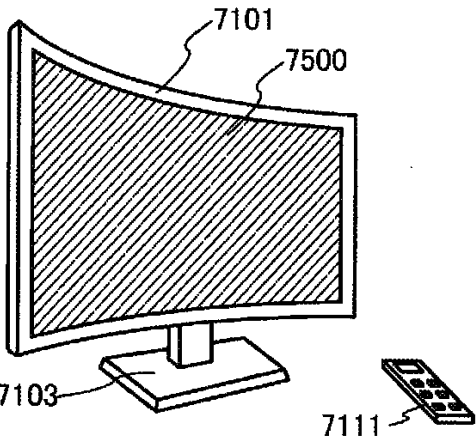
9201



【図 3 3 A】

図33A

7100



20

30

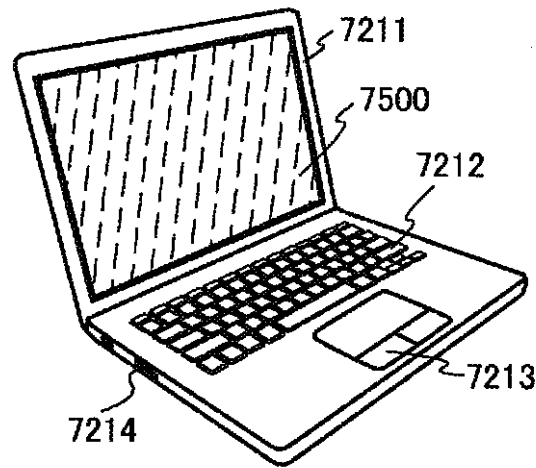
40

50

【図 3 3 B】

図33B

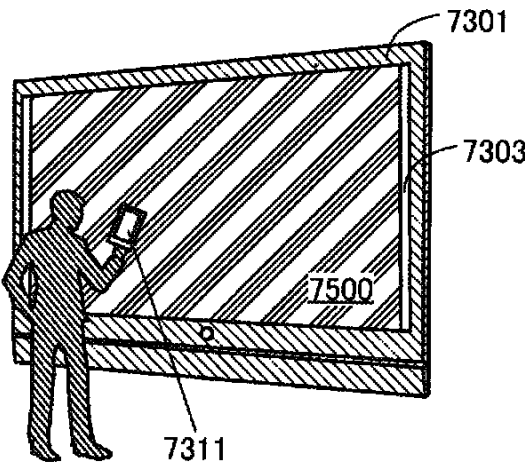
7200



【図 3 3 C】

図33C

7300



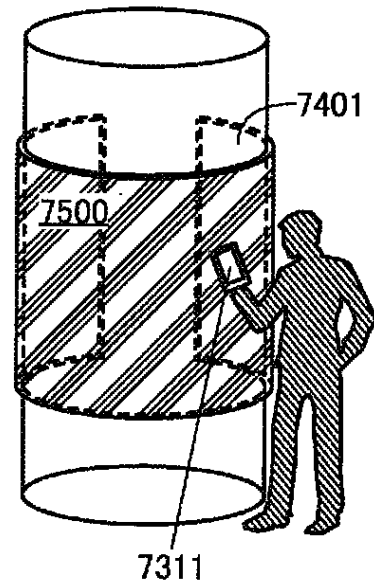
10

20

【図 3 3 D】

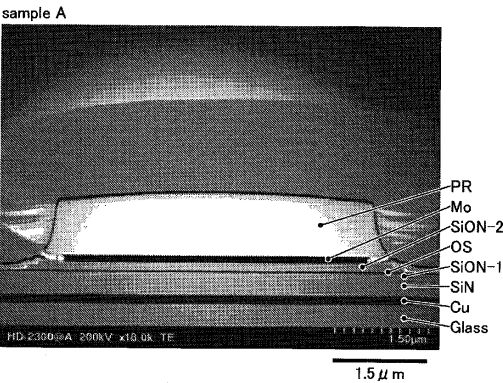
図33D

7400



【図 3 4 A】

図34A



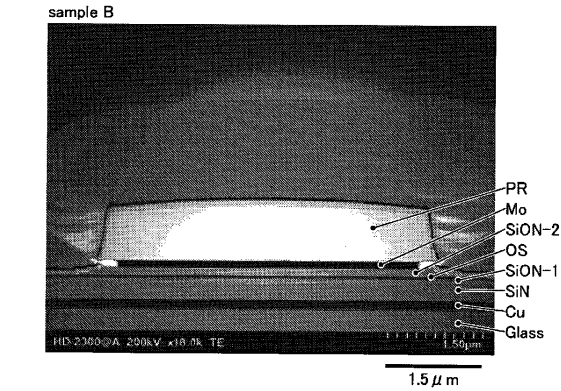
30

40

50

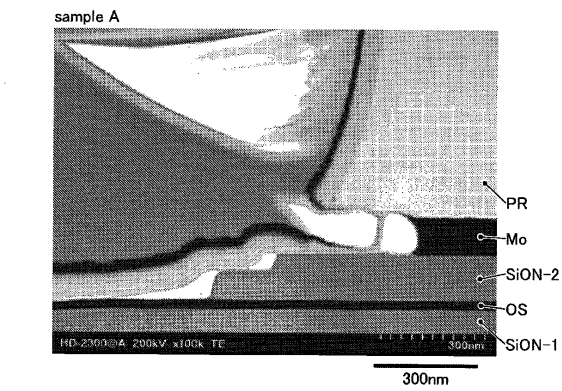
【図 3 4 B】

図34B



【図 3 5 A】

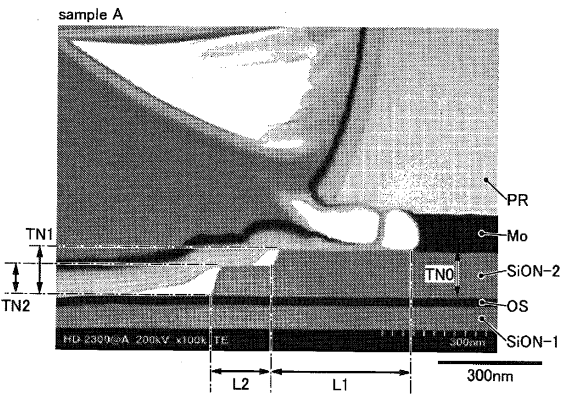
図35A



10

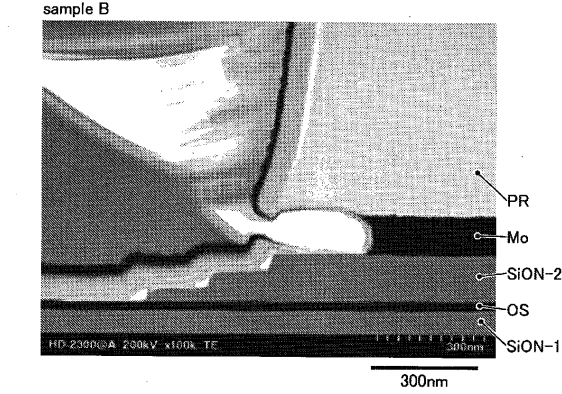
【図 3 5 B】

図35B



【図 3 6 A】

図36A



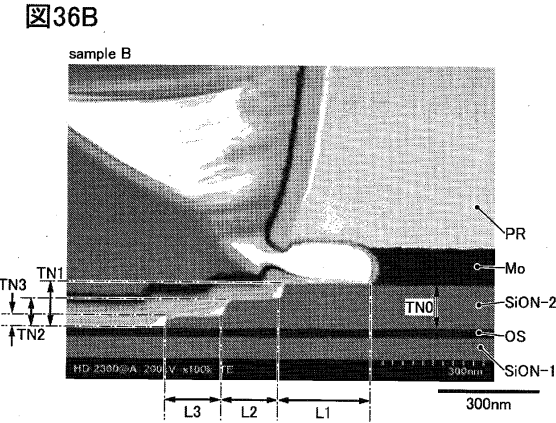
20

30

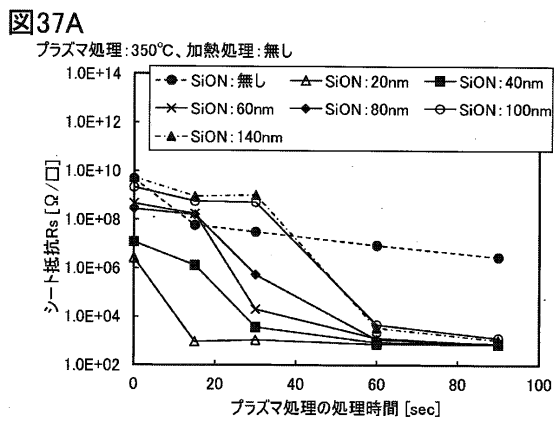
40

50

【図 3 6 B】

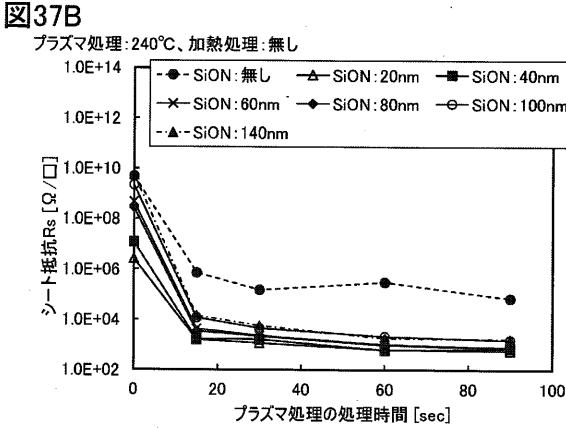


【図 3 7 A】

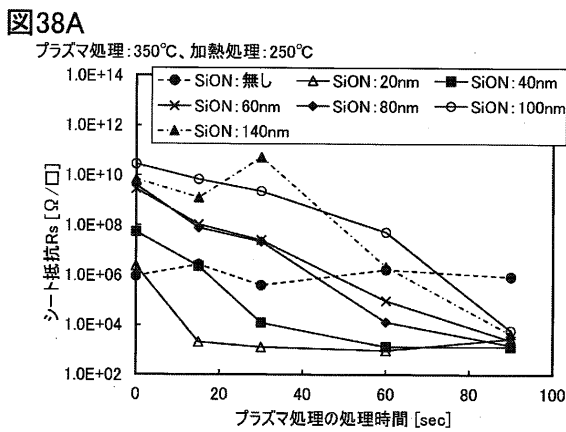


10

【図 3 7 B】



【図 3 8 A】



20

30

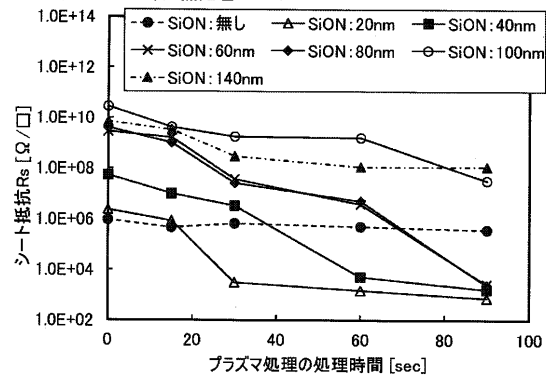
40

50

【図 3 8 B】

図38B

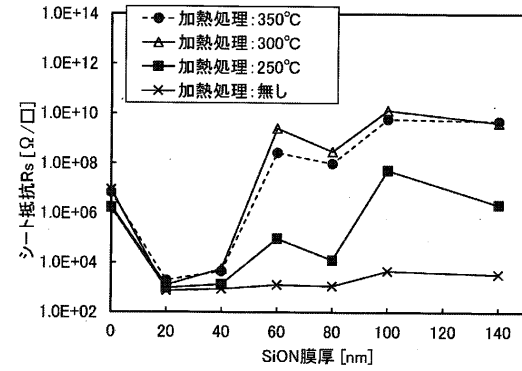
プラズマ処理: 240°C、加熱処理: 250°C



【図 3 9 A】

図39A

プラズマ処理: 350°C、60sec

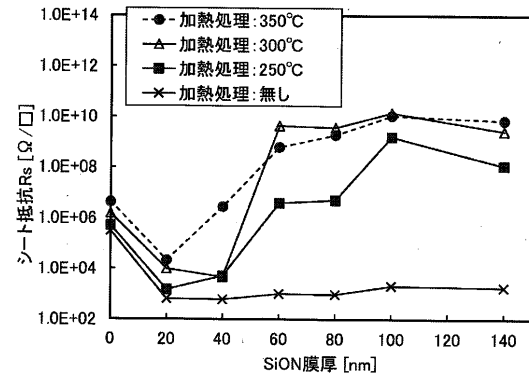


10

【図 3 9 B】

図39B

プラズマ処理: 240°C、60sec



20

30

40

50

フロントページの続き

- (51)国際特許分類

H 0 5 B

44/00 (2022.01)

H 0 5 B

45/60 (2022.01)

F I

H 0 1 L

29/78

6 1 9 A

H 0 1 L

29/78

6 2 7 C

H 0 5 B

33/02

H 0 5 B

33/10

H 0 5 B

33/14

A

H 0 5 B

44/00

H 0 5 B

45/60
- (72)発明者

三澤 千恵子

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 岩本 勉
- (56)参考文献

特開平 1 1 - 1 2 1 7 5 7 (J P , A)

特開平 1 0 - 1 0 4 6 6 3 (J P , A)

特開 2 0 1 5 - 1 7 9 8 2 2 (J P , A)

米国特許出願公開第 2 0 1 7 / 0 1 7 9 1 6 4 (U S , A 1)

特開 2 0 0 3 - 2 0 3 9 1 9 (J P , A)
- (58)調査した分野 (Int.Cl., D B名)

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 9 / 7 8 6

H 0 5 B 3 3 / 0 2

H 1 0 K 5 9 / 1 0

H 1 0 K 5 0 / 1 0

H 0 5 B 4 4 / 0 0

H 0 5 B 4 5 / 6 0

H 0 5 B 3 3 / 1 0