



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0117134
(43) 공개일자 2024년07월31일

(51) 국제특허분류(Int. Cl.)

A61N 2/00 (2006.01)

(52) CPC특허분류

A61N 2/00 (2013.01)

(21) 출원번호 10-2024-7022831

(22) 출원일자(국제) 2022년12월19일

심사청구일자 없음

(85) 번역문제출일자 2024년07월08일

(86) 국제출원번호 PCT/EP2022/086819

(87) 국제공개번호 WO 2023/118023

국제공개일자 2023년06월29일

(30) 우선권주장

17/555,805 2021년12월20일 미국(US)

(뒷면에 계속)

(71) 출원인

짐머 메디진시스템 게엠바하

독일 디-89231 누-올름 정커스트라세 9

(72) 발명자

그리스, 루카 리온

독일 89231 노이-올름 존-슈트라우스-스트라세 29

(74) 대리인

특허법인아이엠

전체 청구항 수 : 총 115 항

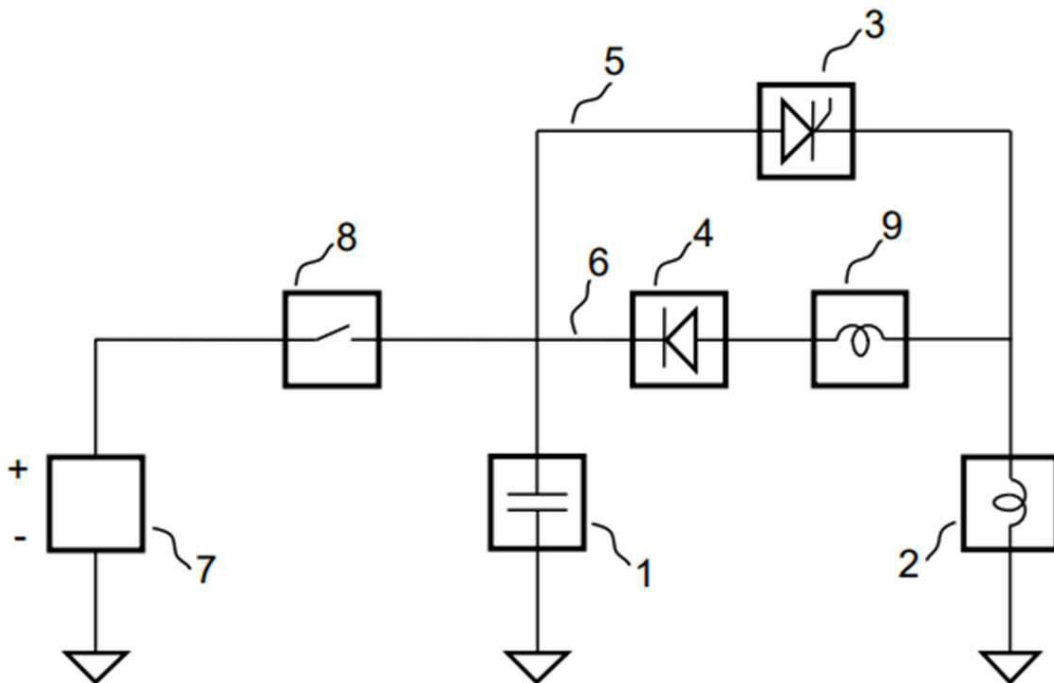
(54) 발명의 명칭 자기장 발생 장치 및 방법

(57) 요약

신체 조직에 인가하기 위한 자기장은 인덕터를 통해 생성된다. 적어도 제1 및 제2 브랜치들을 포함하는 연결 회로부가 커패시터와 인덕터 사이에 제공된다. 또한, 커패시터를 전기적으로 충전하기 위한 충전 회로가 제공된다. 제1 브랜치의 일부를 형성하는 스위치는 커패시터와 인덕터를 전기적으로 연결하여 제1 브랜치 및 인

(뒷면에 계속)

대표도 - 도2



덕터를 통해 전류가 흐르도록 하여 인덕터가 자기장을 생성하도록 한다. 제1 브랜치를 통해 흐르는 전류는 커패시터에 대한 제1 흐름 방향을 나타낸다. 제2 브랜치의 일부를 형성하는 전기 컴포넌트는 커패시터와 인덕터를 전기적으로 연결하여, 제2 브랜치를 통해 커패시터와 인덕터 사이에 전류가 흐를 수 있게 한다. 제2 브랜치를 통해 흐르는 전류는 커패시터에 대한 제2 흐름 방향을 나타낸다. 실시예들은 a) 신체 조직에 인가하기 위한 자기장을 생성하기 위한 (제1) 인덕터에 추가하여, 제1 또는 제2 브랜치 내의 추가 인덕터; b) 가변 인덕턴스를 갖거나 (제1) 인덕터와 직렬로, 추가 인덕터를 선택적으로 바이패스하거나 단락시키기 위한 바이패스 회로가 제공되는 추가 인덕터; c) 커패시터는 가변 커패시턴스를 갖고; d) 제1 브랜치 내의 스위치는 자유롭게 선택될 수 있는 시점들에서 전도성 상태와 비전도성 상태 사이에서 변경될 수 있고; e) 제1 브랜치는 제1 인덕터로 유도되고 제2 브랜치는 제2 인덕터로 유도되고; f) 충전 회로는 제1 극성 또는 제1 극성과 반대인 제2 극성으로 커패시터를 선택적으로 충전할 수 있고; g) 커패시터 대신에 DC 소스 및 H-브리지 중 하나 이상을 제공한다.

(30) 우선권주장

17/846,724	2022년06월22일	미국(US)
18/067,052	2022년12월16일	미국(US)
18/083,371	2022년12월16일	미국(US)
18/083,190	2022년12월16일	미국(US)
18/083,439	2022년12월16일	미국(US)

명세서

청구범위

청구항 1

신체 조직에 적용하기 위한 자기장을 생성하는 장치로서,

전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터;

전기 저장 디바이스와 제1 인덕터 사이의 연결 회로로서, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부;

스위칭 디바이스로서, 스위칭 디바이스가 제1 브랜치의 일부를 형성하고, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하여, 제1 인덕터가 자기장을 생성하게 하기 위해 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하도록 구성된, 스위칭 디바이스로서, 제1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내는, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는, 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리는, 주로 순방향으로 전류를 전도하거나 전도하도록 배열된 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리로서, 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에 전류가 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 순방향 전류 흐름은 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 제2 전류 방향은 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리; 및

제1 브랜치 또는 제2 브랜치의 일부를 형성하는 제2 인덕터를 포함하는, 신체 조직에 적용하기 위한 자기장을 생성하는 장치.

청구항 2

제1항에 있어서, 상기 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스를 선택적으로 변화시키기 위해 상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키는 회로를 더 포함하는, 장치.

청구항 3

제1항 또는 제2항에 있어서,

상기 제2 인덕터의 인덕턴스는

- 이산적으로 가변적; 및
- 실질적으로 연속적으로 가변적인 것 중 하나인, 장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2 인덕터가 일부를 구성하는 브랜치의 일부를 구성하는 하나 이상의 추가 인덕터를 더 포함하는 것을 특징으로 하는 장치.

청구항 5

제4항에 있어서,

상기 제2 인덕터가 일부를 형성하는 상기 브랜치의 인덕턴스를 선택적으로 변화시키기 위해 상기 제2 인덕터 및 /또는 상기 하나 이상의 추가 인덕터들 중 하나 이상을 선택적으로 바이패스 또는 단락시키는 회로를 더 포함하는, 장치.

청구항 6

제4항에 있어서,

상기 제2 인덕터 및/또는 상기 하나 이상의 추가 인덕터들 중 적어도 하나의 인덕턴스는

- 이산적으로 가변적; 및
- 실질적으로 연속적으로 가변적인 것 중 하나인, 장치.

청구항 7

제5항에 있어서,

상기 제2 인덕터 및/또는 상기 하나 이상의 추가 인덕터들 중 적어도 하나의 인덕턴스는

- 이산적으로 가변적; 및
- 실질적으로 연속적으로 가변적인 것 중 하나인, 장치.

청구항 8

제7항에 있어서,

상기 제2 인덕터 및 상기 하나 이상의 추가 인덕터의 인덕턴스는, 상기 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스가 최소값으로부터 최대값까지

- 이산적으로 가변하는 것; 및
- 실질적으로 연속적으로 가변하는 것 중 하나가 되도록 선택되고, 상기 최소값은,

상기 제2 인덕터 및 상기 추가 인덕터가 바이패스되거나 단락될 때 상기 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스에 대응하고,

상기 최대값은, 상기 제2 인덕터 및 상기 추가 인덕터가 바이패스되지 않고 단락되지 않을 때 상기 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스에 대응하고,

상기 제2 인덕터 및/또는 상기 하나 이상의 추가 인덕터 중 적어도 하나의 인덕턴스는 최대인, 장치.

청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 제1 인덕터는 적어도 한 세트의 턴, 바람직하게는 적어도 한 세트의 일반적으로 원형, 육각형 또는 직사각형 턴을 포함하고,

상기 적어도 한 세트의 턴의 턴은 바람직하게는 상기 전류가 상기 제1 인덕터를 통해 흐를 때 각각의 턴이 상기 자기장을 향해 기여를 생성하도록 배열되고,

각각의 턴에 의해 생성된 기여는 양의 방식으로 중첩되고,

상기 제1 인덕터는 상기 적어도 한 세트의 턴에 전력을 공급하기 위한 적어도 하나의 케이블을 통해 연장되는 도관에 연결된 케이싱 내에 배치되고,

상기 제2 인덕터는 상기 케이싱 내에 배치되지 않는, 장치.

청구항 10

제1항 내지 제9항 중 어느 한 항에 있어서,

상기 전기 저장 디바이스는 충전 회로에 의해 충전될 수 있는 펄스 커패시터를 포함하는 것을 특징으로 하는 장치.

청구항 11

제1항 내지 제9항 중 어느 한 항에 있어서,

상기 전기 저장 디바이스는 배터리를 포함하는, 장치.

청구항 12

신체 조직에 적용하기 위한 자기장을 생성하는 장치로서,

전기 에너지를 저장하기 위한 전기 저장 디바이스;

신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터; 전기 저장 디바이스와 제1 인덕터 사이의 연결 회로로서, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부;

스위칭 디바이스로서, 스위칭 디바이스가 제1 브랜치의 일부를 형성하고, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하여, 제1 인덕터가 자기장을 생성하게 하기 위해 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하도록 구성된, 스위칭 디바이스로서, 제1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내는, 스위칭 디바이스; 및

전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는, 전류를 주로 순방향으로 전도하거나 전도하도록 배열되는 전자 컴포넌트들의 전자 컴포넌트 또는 어셈블리로서, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 전류가 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 순방향으로의 전류 흐름은 제1 전류 방향과 반대이고, 제2 전류 방향은 총 인덕턴스인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하며;

브랜치는 적어도 1.5의 계수, 적어도 2의 계수, 적어도 5의 계수, 적어도 10의 계수, 적어도 50의 계수, 적어도 100의 계수, 적어도 500의 계수, 적어도 1000의 계수, 적어도 2000의 계수, 적어도 5000의 계수, 적어도 10000의 계수 중 하나에 의해 제2 브랜치의 총 인덕턴스와 상이한, 장치.

청구항 13

제1항 내지 제11항 중 어느 한 항에 따른 장치를 제공하는 단계;

전기 저장 디바이스에 전기 에너지를 저장하는 단계;

상기 전기 저장 디바이스를 상기 제1 인덕터에 전기적으로 연결하도록 상기 스위칭 디바이스를 스위칭하여, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 상기 제1 브랜치를 통해 그리고 상기 제1 인덕터를 통해 흐를 수 있게 하여, 상기 제1 인덕터가 상기 자기장을 생성하게 하는 단계; 및

상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 상기 제2 브랜치를 통해 상기 전기 저장 디바이스와 상기 제1 인덕터 사이에 전류가 흐를 수 있게 하는 단계를 포함하는, 자기장 생성 방법.

청구항 14

제13항에 있어서,

상기 장치는 펄스형 방식으로 동작되고,

상기 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고,

상기 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내고,

상기 제2 하프 펄스의 지속기간은 상기 제1 하프 펄스의 지속기간과 상이한, 방법.

청구항 15

제14항에 있어서,

상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키거나 상기 제2 인덕터의 인덕턴스를 변화시킴으로써,

상기 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스를 선택적으로 변화시키는 단계를 더 포함하는, 방법.

청구항 16

제15항에 있어서,

상기 제2 인덕터를 선택적으로 바이패싱 또는 단락시키거나 상기 제2 인덕터의 인덕턴스를 변경하는 단계는,

- 상기 제1 하프 펄스 동안,
- 상기 제2 하프 펄스 동안, 및
- 상기 제1 하프 펄스와 상기 제2 하프 펄스 사이 중 하나에서,

상기 제2 인덕터를 선택적으로 바이패싱 또는 단락시키거나 상기 제2 인덕터의 인덕턴스를 변경하는 단계를 포함하는, 방법.

청구항 17

제13항 내지 제16항 중 어느 한 항에 있어서,

상기 자기장이 상기 신체 조직에 존재하도록, 상기 제1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제1 인덕터에 근접하게 하는 단계를 추가로 포함하는, 방법.

청구항 18

제17항에 있어서,

상기 신체 조직 내에서 전압을 생성하거나 상기 신체 조직 내의 전하의 이동을 야기하도록 상기 신체 조직 내의 자기장을 변화시키는 단계를 더 포함하는, 방법.

청구항 19

제18항에 있어서,

상기 전압 또는 전하의 이동은 신경 반응 또는 세포 생리 반응, 특히 신체 조직 내의 근육 반응을 일으키기에 충분하고, 바람직하게는 상기 전압 또는 전하의 이동은 치료 효과를 일으키기에 충분한, 방법.

청구항 20

신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터와 함께 사용하기 위한 장치로서,

전기 에너지를 저장하기 위한 전기 저장 디바이스;

신체 조직에 적용하기 위한 자기장을 생성하기 위해 제 1 인덕터에 연결하기 위한 단자; 전기 저장 디바이스와 단자 사이의 연결 회로로서, 연결 회로부는 적어도 제 1 브랜치 및 제 2 브랜치를 포함하는, 연결 회로부;

스위칭 디바이스로서, 스위칭 디바이스는 제 1 브랜치의 일부를 형성하고, 스위칭 디바이스는 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 제 1 인덕터가 단자를 통해 장치에 연결될 때, 전류가 제 1 브랜치를 통해 그리고 제 1 인덕터를 통해 상기 단자를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 단자에 전기적으로 연결하도록 구성되어, 제 1 인덕터가 자기장을 생성하게 하고, 제 1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 단자 사이의 전류 흐름의 제 1 전류 방향을 나타내는, 스위칭 디바이스;

주로 순방향으로 전류를 전도하거나 전도하도록 배열되는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리로서, 제1 인덕터가 상기 단자를 통해 장치에 연결될 때 상기 단자를 통해 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에 전류가 흐를 수 있게 하기 위해 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제2 브랜치의 일부를 형성하고, 순방향으로의 전류 흐름은 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 제2 전류 방향은 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리; 및

제1 브랜치 또는 제2 브랜치 중 어느 하나의 일부를 형성하는 제2 인덕터를 포함하는, 장치.

청구항 21

신체 조직에 적용하기 위한 자기장을 생성하는 장치로서,

전기 에너지를 저장하기 위한 전기 저장 디바이스;

신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터;

전기 저장 디바이스와 제1 인덕터 사이에 연결 회로부를 포함하고, 연결 회로부는 적어도 제1 브랜치 및 제2 브

랜치를 포함하고;

스위칭 디바이스를 포함하고, 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 스위칭 디바이스는 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하여, 제1 인덕터가 자기장을 생성하게 하도록 구성되고, 제1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내고; 및

전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는, 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리는, 주로 순방향으로 전류를 전도하거나 전도하도록 배열되며, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 전류가 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에서 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 상기 순방향으로의 전류 흐름은 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 상기 제2 전류 방향은 상기 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하며;

상기 연결 회로부는 상기 제1 인덕터와 직렬로 연결된 제2 인덕터를 더 포함하고, 상기 제2 인덕터는 가변 인덕턴스를 갖거나; 또는

- 상기 연결 회로부는 상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로부를 더 포함하거나; 또는

- 상기 제2 인덕터는 가변 인덕턴스를 갖고 상기 연결 회로부는 상기 제2 인덕터를 바이패스 또는 단락시키기 위한 바이패스 회로부를 더 포함하고;

따라서, 상기 전류가 제1 브랜치 또는 제2 브랜치를 통해 흐르는지에 관계없이, 상기 제1 인덕터를 통해 그리고 상기 연결 회로부를 통해 흐르는 전류는 또한 상기 제2 인덕터 또는 상기 바이패스 회로부를 통해 흐르는, 장치.

청구항 22

제21항에 있어서,

상기 제2 인덕터의 인덕턴스는 이산적으로 가변적이고 실질적으로 연속적으로 가변적인, 장치.

청구항 23

제 21 항 또는 제 22 항에 있어서,

상기 제 2 인덕터와 직렬로 연결된 하나 이상의 추가의 인덕터들을 더 포함하는, 장치.

청구항 24

제23항에 있어서,

상기 하나 이상의 추가 인덕터들 중 하나 이상은 가변 인덕턴스를 갖는, 장치.

청구항 25

제23항 또는 제24항에 있어서,

상기 연결 회로는 상기 하나 이상의 추가 인덕터 중 하나 이상을 선택적으로 바이패스 또는 단락시키기 위한 추가 바이패스 회로를 더 포함하는, 장치.

청구항 26

제25항에 있어서,

상기 추가 바이패스 회로는 상기 하나 이상의 추가 인덕터 중 하나 이상을 개별적으로 선택적으로 바이패스 또는 단락시키기 위한 개별 회로 부분들을 포함하는, 장치.

청구항 27

제23항 내지 제26항 중 어느 한 항에 있어서,

상기 하나 이상의 추가 인덕터 중 하나 이상은 가변 인덕턴스를 갖고 그리고/또는 상기 하나 이상의 추가 인덕터 중 각각의 인덕터를 선택적으로 바이패스하거나 단락시키기 위한 추가 바이패스 회로가 제공되는, 장치.

청구항 28

제27항에 있어서,

상기 제2 인덕터 및 상기 하나 이상의 추가 인덕터의 인덕턴스는, 상기 연결 회로부의 총 인덕턴스가 최소값으로부터 최대값까지

- 이산적으로 가변적인 것; 및
- 실질적으로 연속적으로 가변적인 것 중 하나가 되도록 선택되고,

상기 최소값은, 추가 바이패스 회로부가 제공된 상기 제2 인덕터 및 상기 추가 인덕터의 인덕턴스들 모두가 바이패스되거나 단락되고 인덕턴스가 가변적인 상기 제2 인덕터 및 상기 추가 인덕터의 인덕턴스들 모두의 인덕턴스가 최소로 조정될 때 상기 연결 회로부의 총 인덕턴스에 대응하고,

상기 최대값은, 추가 바이패스 회로부가 제공된 상기 제2 인덕터 및 상기 추가 인덕터의 인덕턴스들 모두가 바이패스되지 않고 단락되지 않고 인덕턴스가 가변적인 상기 제2 인덕터 및 상기 추가 인덕터의 인덕턴스들 모두의 인덕턴스가 최대값으로 조정될 때 상기 연결 회로부의 총 인덕턴스에 대응하는, 장치.

청구항 29

제27항 또는 제28항에 있어서,

- 상기 제2 인덕터는 L2의 최대 인덕턴스를 갖는 가변 인덕턴스를 갖고;
- 상기 하나 이상의 추가 인덕터들은 값 L_m 의 인덕턴스를 갖고,

여기서 $m = 3, 4, 5, \dots, n+2$ 이고 n 은 추가 커패시터들의 수이고;

- L_m 은 $L2 * 2^{(m-3)}$ 와 실질적으로 동일한, 장치.

청구항 30

제21항 내지 제29항 중 어느 한 항에 있어서,

상기 제1 인덕터는 적어도 한 세트의 대체로 원형인 턴들을 포함하고,

상기 일 세트의 대체로 원형인 턴들에 전력을 공급하기 위해 적어도 하나의 케이블을 통해 연장되는 도관에 연결된 케이싱 내에 배치되고,

상기 제2 인덕터는 상기 케이싱 내에 배치되지 않는, 장치.

청구항 31

제21항 내지 제30항 중 어느 한 항에 있어서,

상기 전기 저장 디바이스는 충전 회로에 의해 충전될 수 있는 펄스 커패시터를 포함하는, 장치.

청구항 32

제21항 내지 제31항 중 어느 한 항에 따른 장치를 제공하는 단계;

상기 전기 저장 디바이스에 전기 에너지를 저장하는 단계;

상기 전기 저장 디바이스를 상기 제1 인덕터에 전기적으로 연결하도록 상기 스위칭 디바이스를 스위칭하여, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기된 전류가

- 상기 제1 브랜치 및
- 상기 제1 인덕터 및

- 상기 제2 인덕터 또는 바이패스 회로를 통해 흐르도록 하여,

상기 제1 인덕터가 상기 자기장을 생성하도록 하는 단계; 및

- 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리 및

- 상기 제2 인덕터 또는 바이패스 회로를 통해 전류가 상기 전기 저장 디바이스와 상기 제1 인덕터 사이에서 흐르도록 하는 단계를 포함하는, 자기장을 생성하는 방법.

청구항 33

제32항에 있어서,

상기 장치는 펄스형 방식으로 동작되고,

상기 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고, 상기 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내고,

상기 제1 하프 펄스와 상기 제2 하프 펄스는 함께 펄스를 형성하는, 방법.

청구항 34

제33항에 있어서,

상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키거나 상기 제2 인덕터의 인덕턴스를 변화시킴으로써, 상기 연결 회로부의 인덕턴스를 선택적으로 변화시키는 단계를 더 포함하는, 방법.

청구항 35

제34항에 있어서,

상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키거나 또는 상기 제2 인덕터의 인덕턴스를 변경하는 단계는,

- 상기 제1 하프 펄스 동안,

- 상기 제2 하프 펄스 동안,

- 상기 제1 하프 펄스와 상기 제2 하프 펄스 사이, 및

- 상기 펄스 이후 중 하나에서, 상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키거나 또는 상기 제2 인덕터의 인덕턴스를 변경하는 단계를 포함하는, 방법.

청구항 36

제32항 내지 제35항 중 어느 한 항에 있어서,

자기장이 상기 신체 조직에 존재하도록, 상기 제1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제1 인덕터에 근접하게 하는 단계를 추가로 포함하는, 방법.

청구항 37

제36항에 있어서,

상기 신체 조직 내에서 전압을 생성하거나 상기 신체 조직 내에서 전하의 이동을 야기하도록 상기 신체 조직 내에서 상기 자기장을 변화시키는 단계를 더 포함하는, 방법.

청구항 38

제37항에 있어서,

상기 생성된 전압 또는 상기 신체 조직 내 전하의 이동은 신경 반응 또는 세포 생리 반응, 특히 상기 신체 조직 내 근육 반응을 일으키기에 충분하고, 바람직하게 상기 전압 또는 전하의 이동은 치료 효과를 일으키기에 충분한, 방법.

청구항 39

신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터와 함께 사용하기 위한 장치로서,

전기 에너지를 저장하기 위한 전기 저장 디바이스;

신체 조직에 적용하기 위한 자기장을 생성하기 위해 상기 제 1 인덕터에 연결하기 위한 단자;

상기 전기 저장 디바이스와 상기 단자 사이의 연결 회로로서, 적어도 제 1 브랜치 및 제 2 브랜치를 포함하는, 상기 연결 회로부; 및 상기 제 1 브랜치의 일부를 형성하는 스위칭 디바이스로서, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 상기 단자를 통해 상기 제 1 인덕터가 상기 장치에 연결될 때, 전류가 상기 제 1 브랜치를 통해 그리고 상기 단자를 통해 상기 제 1 인덕터를 통해 흐를 수 있게 하기 위해 상기 전기 저장 디바이스를 상기 단자에 전기적으로 연결하도록 구성된 상기 스위칭 디바이스를 포함하고, 그에 의해 상기 제 1 인덕터가 자기장을 생성하게 하고, 상기 제 1 브랜치를 통해 흐르는 전류는 상기 전기 저장 디바이스와 상기 단자 사이의 전류 흐름의 제 1 전류 방향을 나타내는 스위칭 디바이스; 및

전류를 주로 순방향으로 전도하거나 전도하도록 배열되는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리로서, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제1 인덕터가 상기 단자를 통해 장치에 연결될 때 상기 단자를 통해 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에서 전류가 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 상기 순방향으로의 전류 흐름은 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 상기 제2 전류 방향은 상기 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하고;

상기 연결 회로부는 제1 인덕터가 상기 단자를 통해 장치에 연결될 때 상기 제1 인덕터와 직렬로 연결된 제2 인덕터를 추가로 포함하고,

- 상기 제2 인덕터는 가변 인덕턴스를 갖거나;

- 상기 연결 회로부는 상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로부를 추가로 포함하거나;

- 상기 제2 인덕터는 가변 인덕턴스를 갖고, 상기 연결 회로부는 상기 제2 인덕터를 바이패스 또는 단락시키기 위한 바이패스 회로부를 추가로 포함하고;

상기 전류가 상기 제1 브랜치 또는 상기 제2 브랜치를 통해 흐르는지 여부에 관계없이, 상기 제1 인덕터를 통해 그리고 상기 연결 회로부를 통해 흐르는 전류는 또한 상기 제2 인덕터 또는 상기 바이패스 회로부를 통해 흐르는 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제 1 인덕터와 함께 사용하기 위한, 장치.

청구항 40

신체 조직에 인가하기 위한 자기장을 생성하기 위한 장치로서,

전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열체;

신체 조직에 인가하기 위한 자기장을 생성하기 위한 인덕터;

상기 커패시터 배열체와 상기 인덕터 사이의 연결 회로체로서, 상기 연결 회로체는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 상기 연결 회로부;

제1 스위칭 디바이스로서, 상기 제1 스위칭 디바이스는 상기 제1 브랜치의 일부를 형성하고, 상기 제1 스위칭 디바이스는, 상기 커패시터 배열체에 의해 저장된 상기 전기 에너지에 의해 야기되는, 전류가 상기 제1 브랜치를 통해 그리고 상기 인덕터를 통해 흐를 수 있게 하기 위해 상기 커패시터 배열체를 상기 인덕터에 전기적으로 연결하도록 구성되어, 상기 인덕터가 상기 자기장을 생성하게 하고, 상기 제1 브랜치를 통해 흐르는 전류는 상기 커패시터 배열체와 상기 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내는, 상기 제1 스위칭 디바이스; 및

전기 컴포넌트들의 전기 컴포넌트 또는 어셈블리, 바람직하게는, 전류를 주로 순방향으로 전도하거나 전도하도록 배열되는 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리를 포함하고, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 상기 제2 브랜치를 통해 상기 커패시터 배열체와 상기 인덕터 사이에 전류가 흐를 수 있게 하기 위해 상기 제2 브랜치의 일부를 형성하고, 상기 순방향으로 흐르는 전류는 상기 커패시터 배열체와 상기 인

덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 상기 제2 전류 방향은 상기 제1 전류 방향과 반대이고;
상기 커패시터는 가변 커패시턴스를 갖는, 장치.

청구항 41

제40항에 있어서,

상기 커패시터 배열체는 상기 커패시터에 병렬로 연결된 하나 이상의 추가 커패시터들을 포함하는, 장치.

청구항 42

제41항에 있어서,

상기 하나 이상의 추가 커패시터들 중 적어도 하나는

- 가변적;
- 이산적으로 가변적; 및
- 실질적으로 연속적으로 가변적인 것 중 하나인 커패시턴스를 갖는, 장치.

청구항 43

제42항에 있어서,

상기 제1 커패시터의 커패시턴스 및 상기 하나 이상의 추가 커패시터들의 커패시턴스들은, 상기 커패시터 배열체의 총 커패시턴스가 최소값으로부터 최대값까지

- 이산적으로 가변적; 및
- 실질적으로 연속적으로 가변하는 것 중 하나가 되도록 선택되고,

상기 최소값은 상기 제1 커패시터의 커패시턴스 및 상기 하나 이상의 추가 커패시터들의 커패시턴스들이 최소값으로 조정될 때 상기 커패시터 배열체의 총 커패시턴스에 대응하고,

상기 최대값은 상기 제1 커패시터의 커패시턴스 및 상기 하나 이상의 추가 커패시터들의 커패시턴스들이 최대값으로 조정될 때 상기 커패시터 배열체의 총 커패시턴스에 대응하는, 장치.

청구항 44

제41항에 있어서,

상기 하나 이상의 추가 커패시터들 각각에 대해 하나씩, 하나 이상의 추가 스위칭 디바이스들을 더 포함하고,

상기 하나 이상의 추가 스위칭 디바이스들은 상기 하나 이상의 추가 커패시터들 중 각각의 하나와 상기 연결 회로부 사이의 전기적 연결을 선택적으로 차단하도록 구성되는, 장치.

청구항 45

제44항에 있어서,

상기 제1 커패시터의 커패시턴스 및 상기 하나 이상의 추가 커패시터의 커패시턴스는,

상기 커패시터 배열의 총 커패시턴스가 최소값으로부터 최대값까지

- 이산적으로 가변적; 및
- 실질적으로 연속적으로 가변적인 것 중 하나이며,

상기 최소값은, 상기 하나 이상의 추가 커패시터와 상기 연결 회로 사이의 전기적 연결이 상기 추가 스위칭 디바이스에 의해 중단될 때, 상기 커패시터 배열의 총 커패시턴스에 대응하고;

- 상기 제1 커패시터의 커패시턴스는 최소로 조정; 및

상기 최대값은,

- 상기 하나 이상의 추가 커패시터와 상기 연결 회로 사이의 전기적 연결이 중단되지 않을 때, 상기 커패시터 배열의 총 커패시턴스에 대응하고;
- 상기 제1 커패시터의 커패시턴스는 최대로 조정되도록 선택되는, 장치.

청구항 46

제41항 내지 제45항에 있어서,

- 제1 커패시터는 값 C_1 의 최대 커패시턴스,
 - n 개의 추가 커패시터가 값 C_m 의 커패시턴스를 가지며,
- 여기서 n 은 추가 커패시터의 수이고 $m = 2, 3, 4, \dots, n+1$ 이고,
- C_m 은 $C_1 * 2^{(m-2)}$ 와 실질적으로 동일한 장치.

청구항 47

제40항 내지 제46항 중 어느 한 항에 있어서,

상기 적어도 하나의 커패시터를 충전하기 위한 충전 회로를 더 포함하는, 장치.

청구항 48

자기장을 생성하는 방법으로서,

제40항 내지 제47항 중 어느 한 항에 따른 장치를 제공하는 단계;

상기 커패시터 배열체에 전기 에너지를 저장하는 단계;

상기 커패시터 배열체를 상기 인덕터에 전기적으로 접속하도록 상기 제1 스위칭 디바이스를 스위칭하여, 상기 커패시터 배열체에 의해 저장된 상기 전기 에너지에 의해 야기되는 전류가 상기 제1 브랜치를 통해 그리고 상기 인덕터를 통해 흐를 수 있게 하여, 상기 인덕터가 상기 자기장을 생성하게 하는 단계; 및

상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 상기 제2 브랜치를 통해 상기 커패시터 배열체와 상기 제1 인덕터 사이에 전류가 흐를 수 있게 하는 단계를 포함하는, 방법.

청구항 49

제48항에 있어서,

상기 장치는 펄스형 방식으로 동작되고,

상기 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고,

상기 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내는, 방법.

청구항 50

제49항에 있어서,

- 상기 제1 하프 펄스 동안,
- 상기 제2 하프 펄스 동안,
- 상기 제1 하프 펄스와 상기 제2 하프 펄스 사이, 및
- 상기 제2 하프 펄스와 후속 펄스 사이 중 하나인 시점에서 상기 커패시터 배열체의 총 커패시턴스를 변화시키는 단계를 더 포함하는, 방법.

청구항 51

제49항 또는 제50항에 있어서,

상기 커패시터 장치의 총 커패시턴스는 상기 제2 하프 펄스의 지속기간이 상기 제1 하프 펄스의 지속기간보다

길도록 변화되는, 방법.

청구항 52

제48항 내지 제51항 중 어느 한 항에 있어서,

자기장이 상기 신체 조직에 존재하도록, 상기 제1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제1 인덕터에 근접하게 하는 단계를 추가로 포함하는, 방법.

청구항 53

제52항에 있어서,

상기 신체 조직 내에서 전압을 발생시키거나 상기 신체 조직 내에서 전하의 이동을 야기하도록 상기 신체 조직 내에서 상기 자기장을 변화시키는 단계를 더 포함하는, 방법.

청구항 54

제53항에 있어서,

상기 생성된 전압 또는 상기 신체 조직 내 전하의 이동은 신경 반응 또는 세포 생리 반응, 특히 상기 신체 조직 내 근육 반응을 일으키기에 충분하고, 바람직하게 상기 전압 또는 전하의 이동은 치료 효과를 일으키기에 충분한, 방법.

청구항 55

신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치로서,

전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열체;

신체 조직에 적용하기 위한 자기장을 생성하기 위해 인덕터에 연결하기 위한 단자;

커패시터 배열체와 단자 사이의 연결 회로체로서, 연결 회로체는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부;

스위칭 디바이스로서, 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기되는, 인덕터가 단자를 통해 장치에 연결될 때 전류가 제1 브랜치를 통해 그리고 단자를 통해 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열체를 단자에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하는, 스위칭 디바이스; 및

주로 순방향으로 전류를 전도하거나 전도하도록 배열되는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리로서, 인덕터가 상기 단자를 통해 장치에 접속될 때, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 상기 단자를 통해 제 2 브랜치를 통해 커패시터 배열체와 인덕터 사이에서 전류가 흐를 수 있도록 제 2 브랜치의 일부를 형성하고, 순방향으로의 전류 흐름은 커패시터 배열체와 인덕터 사이에서 전류 흐름의 제 2 전류 방향을 나타내고, 제 2 전류 방향은 제 1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하며;

커패시터는 가변 커패시턴스를 갖는, 장치.

청구항 56

신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치로서,

전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열;

신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터;

상기 커패시터 배열과 상기 인덕터 사이에 연결 회로로서, 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 상기 연결 회로부; 및

상기 제1 브랜치의 일부를 형성하는 스위칭 디바이스로서, 상기 커패시터 배열에 의해 저장된 상기 전기 에너지에 의해 야기되는 전류가 상기 제1 브랜치를 통해 그리고 상기 인덕터를 통해 흐를 수 있게 하기 위해 상기 스위칭 디바이스는 상기 커패시터 배열과 상기 인덕터 사이에 제1 전기 연결을 형성하기 위해 제1 시점에서 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되어, 상기 인덕터가 상기 자기장을 생성하게 하고,

상기 스위칭 디바이스는 상기 커패시터 배열과 상기 인덕터 사이의 상기 제1 전기 연결을 중단시키기 위해 제2 시점에서 상기 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되도록 구성되는, 상기 스위칭 디바이스; 및 상기 제2 브랜치의 일부를 형성하는 적어도 하나의 전기 회로 요소로서, 상기 전기 회로 요소는 상기 제2 브랜치를 통해 그리고 상기 인덕터를 통해 전류가 흐를 수 있게 하기 위해 상기 커패시터 배열과 상기 인덕터 사이에 제2 전기 연결을 형성하기 위해 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되는, 상기 적어도 하나의 전기 회로 요소를 포함하고;

상기 제1 및 제2 시점들은 자유롭게 선택될 수 있는, 장치.

청구항 57

제56항에 있어서,

상기 스위칭 디바이스가 상기 제1 시점에서 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 변경되게 하고 그리고/또는 상기 스위칭 디바이스가 상기 제2 시점에서 상기 전도성 상태에서부터 상기 실질적으로 비전도성 상태로 변경되게 하기 위한 제1 컨트롤러를 더 포함하는, 장치.

청구항 58

제56항 또는 제57항에 있어서,

상기 적어도 하나의 전기 회로 요소는 상기 전기 저장 디바이스와 상기 인덕터 사이의 상기 제2 전기 접속을 차단하기 위해 상기 전도성 상태에서부터 상기 실질적으로 비전도성 상태로 변경되도록 구성되는, 장치.

청구항 59

제58항에 있어서,

상기 적어도 하나의 전기 회로 요소가 제3 시점에서 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 변경되게 하고 그리고/또는 상기 적어도 하나의 전기 회로 요소가 제4 시점에서 상기 전도성 상태에서부터 상기 실질적으로 비전도성 상태로 변경되게 하기 위한 제2 컨트롤러를 더 포함하는, 장치.

청구항 60

제56항 내지 제59항 중 어느 한 항에 있어서,

상기 스위칭 디바이스는 절연 게이트 바이폴라 트랜지스터(IGBT), 전계 효과 트랜지스터(FET), 금속 산화물 반도체 전계 효과 트랜지스터(MOSFET) 또는 게이트 턴 오프 사이리스터(GTO-사이리스터)를 포함하는, 장치.

청구항 61

제 56항 내지 제 60항 중 어느 한 항에 있어서,

상기 적어도 하나의 전기 회로 요소는 수동 전기 회로 요소,

특히:

- 스파크 갭(spark gap)
- 과도 전압 억제 다이오드
- 제너 다이오드
- 쇼클리 다이오드

또는

- 교류용 트라이오드 (TRIAC)
- 사이리스터, 특히 사이리스터를 트리거하기 위해 제2 브랜치에 연결되거나 그 일부를 형성하는 트리거 회로와 결합된 사이리스터를 포함하는, 장치.

청구항 62

제56항 내지 제60항 중 어느 한 항에 있어서,

상기 적어도 하나의 전기 회로 요소는 능동 전기 회로 요소 또는 능동 전기 회로 요소들의 배열, 특히 아날로그 회로 또는 마이크로컨트롤러에 의해 제어되는 스위칭 요소를 포함하는, 장치.

청구항 63

제56항 내지 제62항 중 어느 한 항에 있어서,

상기 적어도 하나의 전기 회로 요소는 제3 시점에서 상기 실질적으로 비전도성인 상태에서부터 상기 전도 상태로 변화되도록 구성되고,

상기 제3 시점은 상기 제2 시점과 일치하거나 상기 제2 시점 이후, 특히 상기 제2 시점 이후 미리 정해지거나 미리 결정가능한 시간 간격인, 장치.

청구항 64

자기장을 발생시키는 방법에 있어서,

제 56 항 내지 제 63 항 중 어느 한 항에 따른 장치를 제공하는 단계;

상기 캐패시터 배열체에 전기 에너지를 저장하는 단계;

상기 캐패시터 배열체와 상기 인덕터 사이에 상기 제 1 전기적 연결을 형성하기 위해, 상기 제 1 시점에서 상기 스위칭 디바이스를 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 스위칭하고, 이에 의해 상기 캐패시터 배열체에 의해 저장된 상기 전기 에너지에 의해 야기된 전류가 상기 제 1 브랜치를 통해 그리고 상기 인덕터를 통해 흐를 수 있게 하여, 상기 인덕터가 상기 자기장을 발생시키는 단계;

상기 제 2 시점에서 상기 스위칭 디바이스를 상기 전도성 상태에서부터 상기 실질적으로 비전도성 상태로 스위칭하고, 이에 의해 상기 캐패시터 배열체와 상기 인덕터 사이의 상기 제 1 전기적 연결을 차단하는 단계; 및

상기 적어도 하나의 전기 회로 요소를 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 변화시키고, 이에 의해 전류가 상기 적어도 하나의 전기 회로 요소를 통해 상기 제 2 브랜치를 통해 상기 캐패시터 배열체와 상기 인덕터 사이에 흐를 수 있게 하는 단계를 포함하는 방법.

청구항 65

제64항에 있어서,

상기 제1 시점에서 상기 스위칭 디바이스를 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 스위칭하는 단계는 상기 캐패시터 배열체와 상기 인덕터 사이의 전류 흐름의 발진을 트리거하고,

상기 제2 시점은 상기 발진의 제1 하프 웨이브와 제2 하프 웨이브 사이의 전이와 일치하지 않도록 선택되는, 방법.

청구항 66

제65항에 있어서,

상기 제2 시점은 상기 발진의 제1 하프 웨이브 동안, 바람직하게는 상기 발진의 제1 사분파 동안 선택되도록 구성되는, 방법.

청구항 67

제64항 내지 제66항 중 어느 한 항에 있어서,

자기장이 상기 신체 조직에 존재하도록, 상기 제1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제1 인덕터에 근접하게 하는 단계를 추가로 포함하는, 방법.

청구항 68

제67항에 있어서,

상기 신체 조직 내에서 전압을 발생시키거나 상기 신체 조직 내에서 전하의 이동을 야기하도록 상기 신체 조직 내에서 상기 자기장을 변화시키는 단계를 더 포함하는, 방법.

청구항 69

제68항에 있어서,

상기 생성된 전압 또는 상기 신체 조직 내 전하의 이동은 신경 반응 또는 세포 생리 반응, 특히 상기 신체 조직 내 근육 반응을 일으키기에 충분하고, 바람직하게 상기 전압 또는 전하의 이동은 치료 효과를 일으키기에 충분한, 방법.

청구항 70

제66항에 있어서,

상기 신체 조직에서 자기장을 생성하기 위해 상기 인덕터를 상기 신체 조직에 근접하게 하는 단계를 더 포함하고, 상기 제1 시점과 상기 제2 시점 사이의 지속기간은 시간 간격을 정의하고, 상기 방법은, 하나 이상의 횡수로, 상기 시간 간격을 변화시키는 단계;

상기 스위칭 디바이스를 상기 실질적으로 비전도성인 상태에서부터 상기 전도성 상태로 스위칭하는 단계; 및

상기 변화된 시간 간격 후에, 상기 스위칭 디바이스를 상기 전도성 상태에서부터 상기 실질적으로 비전도성인 상태로 스위칭하는 단계를 수행하는 단계를 더 포함하는, 방법.

청구항 71

제70항에 있어서,

검출 결과를 제공하기 위해, 상기 신체 조직에서의 근육 반응이 야기되었는지 여부를 검출하는 단계; 및

상기 검출 결과에 기초하여, 상기 신체 조직에서의 근육 반응이 야기된 상기 시간 간격 또는 상기 변화된 시간 간격에 대응하는 최소 지속기간을 결정하는 단계를 추가로 포함하는, 방법.

청구항 72

신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치로서,

전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 장치; 신체 조직에 적용하기 위한 자기장을 생성하기 위해 인덕터에 연결하기 위한 단자;

커패시터 장치와 상기 단자 사이에 연결 회로로서, 적어도 제1 브랜치 및 제2 브랜치를 포함하는 연결 회로부;

스위칭 디바이스로서, 상기 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 상기 커패시터 장치에 의해 저장된 전기 에너지에 의해 야기되는, 상기 인덕터가 상기 단자를 통해 상기 장치에 연결될 때 전류가 상기 제1 브랜치를 통해 그리고 상기 단자를 통해 상기 인덕터를 통해 흐를 수 있게 하기 위해 상기 스위칭 디바이스는 상기 커패시터 장치와 상기 단자 사이에 제1 전기 연결을 형성하기 위해 제1 시점에서 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되어, 상기 인덕터가 상기 자기장을 생성하게 하고, 상기 스위칭 디바이스는 상기 커패시터 장치와 상기 단자 사이의 상기 제1 전기 연결을 중단시키기 위해 제2 시점에서 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되도록 구성된, 상기 스위칭 디바이스;

제2 브랜치의 일부를 형성하고, 전기 회로 요소는, 인덕터가 상기 단자를 통해 장치에 연결될 때 전류가 제2 브랜치를 통해 그리고 상기 단자를 통해 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열체와 상기 단자 사이에 제2 전기 접속을 형성하기 위해 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되는 전기 회로 요소;를 포함하고,

제1 및 제2 시점은 자유롭게 선택될 수 있는, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치.

청구항 73

신체 조직에 적용하기 위한 자기장을 생성하는 장치로서,

전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 인가하기 위한 제 1 자기장을 생성하기 위한 제 1 인덕터;

제 2 자기장을 생성하기 위한 제 2 인덕터;

상기 전기 저장 디바이스와 상기 제 1 및 제 2 인덕터들 사이의 연결 회로로서, 상기 연결 회로부는 상기 전기 저장 디바이스와 상기 제 1 인덕터 사이의 제 1 브랜치 및 상기 전기 저장 디바이스와 상기 제 2 인덕터 사이의 제 2 브랜치를 포함하는, 상기 연결 회로부;

상기 제 1 브랜치의 일부를 형성하는 제 1 스위칭 디바이스로서, 상기 전기 저장 디바이스에 의해 저장된 상기 전기 에너지에 의해 전류가 상기 제 1 브랜치를 통해 그리고 상기 제 1 인덕터를 통해 흐를 수 있게 하기 위해 상기 전기 저장 디바이스를 상기 제 1 인덕터에 전기적으로 연결하도록 구성되어, 상기 제 1 인덕터가 상기 제 1 자기장을 생성하게 하는, 상기 제 1 스위칭 디바이스;

제2 브랜치의 일부를 형성하고, 제2 스위칭 디바이스는 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제2 브랜치를 통해 그리고 제2 인덕터를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 제2 인덕터에 전기적으로 연결하도록 구성되어, 제2 인덕터가 제2 자기장을 생성하게 하고, 제2 브랜치를 통해 흐르는 전류는 전기 저장 디바이스에 대한 전류 흐름의 제2 전류 방향을 나타내고, 전류 흐름의 제2 전류 방향은 전류 흐름의 제1 전류 방향과 반대인 제2 스위칭 디바이스를 포함하는, 신체 조직에 적용하기 위한 자기장을 생성하는 장치.

청구항 74

제73항에 있어서,

상기 제1 및 제2 인덕터들은 직렬로 연결되지 않는, 장치.

청구항 75

제73항 또는 제74항에 있어서,

상기 제1 스위칭 디바이스는 상기 전기 저장 디바이스에 대해 상기 제1 전류 방향으로만 전류 흐름을 가능하게 하도록 구성되고, 상기 제2 스위칭 디바이스는 상기 전기 저장 디바이스에 대해 상기 제2 전류 방향으로만 전류 흐름을 가능하게 하도록 구성되는, 장치.

청구항 76

제 73 항 내지 제 75 항 중 어느 한 항에 있어서,

상기 제 2 인덕터는 상기 제 2 자기장이 또한 신체 조직에 적용하기 위한 것임을 특징으로 하는 장치.

청구항 77

제73항 내지 제76항 중 어느 한 항에 있어서,

상기 제1 인덕터는 적어도 제1 세트의 턴, 바람직하게는 적어도 제1 세트의 대체로 원형, 육각형 또는 직사각형 턴을 포함하고, 상기 제1 세트의 턴은 바람직하게는 상기 제1 인덕터를 통해 전류가 흐를 때 각각의 턴이 상기 제1 자기장을 향해 기여를 생성하도록 배열되고, 각각의 턴에 의해 생성된 상기 기여는 양의 방식으로 중첩되고, 상기 제1 인덕터는 상기 제1 세트의 턴에 전력을 공급하기 위한 적어도 제1 케이블을 통해 연장되는 제1 도관에 연결된 제1 케이싱 내에 배치되고, 상기 제2 인덕터는 상기 제1 케이싱 내에 배치되지 않는, 장치.

청구항 78

제77항에 있어서,

상기 제2 인덕터는 적어도 제2 세트의 턴, 바람직하게는 적어도 제2 세트의 대체로 원형, 육각형 또는 직사각형 턴을 포함하고,

상기 제2 세트의 턴의 턴은 바람직하게는 상기 전류가 상기 제2 인덕터를 통해 흐를 때 각각의 턴이 상기 제2 자기장을 향해 기여를 생성하도록 배열되고, 각각의 턴에 의해 생성된 기여는 양의 방식으로 중첩되고,

상기 제2 인덕터는 상기 제2 세트의 턴에 전력을 공급하기 위한 적어도 제2 케이블을 통해 연장되는 제2 도관에 연결된 제2 케이싱 내에 배치되고,

상기 제1 인덕터는 상기 제2 케이싱 내에 배치되지 않는, 장치.

청구항 79

제73항 내지 제78항 중 어느 한 항에 있어서,

상기 제1 인덕터는 제1 코어에 감기고, 상기 제2 인덕터는 상기 제1 코어와 상이한 제2 코어에 감기는, 장치.

청구항 80

제 73 항 내지 제 79 항 중 어느 한 항에 있어서,

상기 제 1 인덕터 및 상기 제 2 인덕터는 서로 독립적으로 이동가능한, 장치.

청구항 81

제 73 항 내지 제 80 항 중 어느 한 항에 있어서,

상기 제 1 인덕터의 제 1 인덕턴스 및/또는 상기 제 2 인덕터의 제 2 인덕턴스는 이산적으로 가변적이고 실질적으로 연속적으로 가변적인, 장치.

청구항 82

제73항 내지 제81항 중 어느 한 항에 있어서,

상기 전기 저장 디바이스는 충전 회로에 의해 충전될 수 있는 펄스 커패시터를 포함하는, 장치.

청구항 83

제 73 항 내지 제 82 항 중 어느 한 항에 따른 장치를 제공하는 단계;

전기 저장 디바이스에 전기 에너지를 저장하는 단계; 상기 전기 저장 디바이스를 상기 제 1 인덕터에 전기적으로 연결하도록 상기 제 1 스위칭 디바이스를 스위칭하여, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 상기 전기 저장 디바이스에 대한 전류의 제 1 전류 방향으로 상기 제 1 브랜치 및 상기 제 1 인덕터를 통해 전류가 흐르게 하여, 상기 제 1 인덕터가 상기 제 1 자기장을 발생시키는 단계; 및

상기 전기 저장 디바이스를 상기 제 2 인덕터에 전기적으로 연결하도록 상기 제 2 스위칭 디바이스를 스위칭하여, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 상기 전기 저장 디바이스에 대한 전류의 제 2 전류 방향으로 상기 제 2 브랜치 및 상기 제 2 인덕터를 통해 전류가 흐르게 하여, 상기 제 2 인덕터가 상기 제 2 자기장을 발생시키는 단계를 포함하는, 자기장 발생 방법.

청구항 84

제83항에 있어서,

상기 장치는 펄스 방식으로 동작되고,

상기 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고,

상기 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내고,

상기 제1 하프 펄스와 상기 제2 하프 펄스는 함께 펄스를 형성하는, 방법.

청구항 85

제84항에 있어서,

상기 제2 스위칭 디바이스를 스위칭하는 단계는 상기 제1 하프 펄스의 종료 후 지연 후에 상기 제2 스위칭 디바이스를 스위칭하는 단계를 포함하는, 방법.

청구항 86

제85항에 있어서,
상기 제1 하프 펄스는 제1 지속기간을 갖고,
상기 지연은 상기 제1 지속기간보다 긴, 방법.

청구항 87

제83항 내지 제86항 중 어느 한 항에 있어서,
상기 제1 자기장이 상기 신체 조직에 존재하도록, 상기 제1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제1 인덕터에 근접하게 하는 단계를 추가로 포함하는, 방법.

청구항 88

제87항에 있어서,
상기 신체 조직에서 전압을 생성하거나 상기 신체 조직에서 전하의 이동을 야기하도록 상기 신체 조직에서 상기 제1 자기장을 변화시키는 단계를 추가로 포함하는, 방법.

청구항 89

제88항에 있어서,
상기 생성된 전압 또는 상기 신체 조직 내 전하의 이동은 상기 신체 조직 내 신경 반응 또는 세포 생리 반응, 특히 근육 반응을 일으키기에 충분하고, 바람직하게 상기 전압 또는 전하의 이동은 치료 효과를 일으키기에 충분한, 방법.

청구항 90

제87항 내지 제89항 중 어느 한 항에 있어서,
상기 제2 자기장이 상기 신체 조직에 존재하도록, 상기 제2 인덕터를 상기 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제2 인덕터에 근접하게 하는 단계를 추가로 포함하는, 방법.

청구항 91

제1 인덕터 및 제2 인덕터와 함께 사용하기 위한 장치로서,
상기 제1 인덕터는 신체 조직에 적용하기 위한 자기장을 생성하는 장치는, 전기 에너지를 저장하는 전기 저장 디바이스;
신체 조직에 적용하기 위한 제 1 자기장을 생성하는 제 1 인덕터에 연결하기 위한 제 1 단자;
제 2 자기장을 생성하는 제 2 인덕터에 연결하기 위한 제 2 단자;
상기 전기 저장 디바이스와 상기 제 1 및 제 2 단자 사이의 연결 회로로서, 상기 연결 회로부는 적어도 상기 제 1 단자로 이어지는 제 1 브랜치 및 상기 제 2 단자로 이어지는 제 2 브랜치를 포함하는, 상기 연결 회로부;
상기 제 1 브랜치의 일부를 형성하는 제 1 스위칭 디바이스로서, 상기 제 1 스위칭 디바이스는, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기된, 상기 제 1 인덕터가 상기 제 1 단자를 통해 상기 장치에 연결될 때 전류가 상기 제 1 브랜치를 통해 그리고 상기 제 1 인덕터를 통해 흐를 수 있게 하기 위해 상기 전기 저장 디바이스를 상기 제 1 단자에 전기적으로 연결하도록 구성되어, 상기 제 1 인덕터가 상기 제 1 자기장을 생성하게 하는, 상기 제 1 스위칭 디바이스;
제 2 상기 제 2 브랜치의 일부를 형성하고, 상기 제 2 스위칭 디바이스는, 상기 제 2 인덕터가 상기 제 2 단자를 통해 상기 장치에 연결될 때 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 전류가 상기 제 2 브랜치를 통해 그리고 상기 제 2 단자를 통해 상기 제 2 인덕터를 통해 흐를 수 있도록 상기 전기 저장 디바이스를 상기 제 2 단자에 전기적으로 연결하도록 구성되어, 상기 제 2 인덕터가 상기 제 2 자기장을 생성하도록 하고, 상기 제 2 브랜치를 통해 흐르는 전류는 상기 전기 저장 디바이스에 대한 전류 흐름의 제 2 전류 방향을 나타내고, 상기 전류 흐름의 제 2 전류 방향은 전류 흐름의 제 1 전류 방향과 반대인 제 2 스위칭 디바이스를 포함하는, 장치.

청구항 92

신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치로서,

전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열; 적어도 하나의 커패시터를 전기적으로 충전하기 위한 충전 회로;

신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터;

커패시터 배열과 인덕터 사이에 회로를 연결하고

- 연결 회로는 적어도 제1 브랜치 및 제2 브랜치를 포함함 -;

제1 스위칭 디바이스 - 제1 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 제1 스위칭 디바이스는 커패시터 배열에 의해 저장된 전기 에너지에 의해 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열을 인덕터에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 제1 브랜치를 통해 흐르는 전류는 커패시터 배열과 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타냄 -;

전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리에 관한 것으로, 여기서 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제 2 브랜치의 일부를 형성하고, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 커패시터 어레이먼트에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제 2 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 어레이먼트를 인덕터에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 여기서 제 2 브랜치를 통해 흐르는 전류는 커패시터 어레이먼트와 인덕터 사이의 전류 흐름의 제 2 전류 방향을 나타내고, 제 2 전류 방향은 제 1 전류 방향과 반대이고; 충전 회로는 제 1 전압 소스를 포함하고,

여기서

a) 상기 충전 회로는 제2 전압 소스를 포함하고, 상기 제1 전압 소스는 상기 적어도 하나의 커패시터를 제1 극성으로 충전하도록 배열되고, 상기 제2 전압 소스는 상기 적어도 하나의 커패시터를 상기 제1 극성과 반대인 제2 극성으로 충전하도록 배열되고;

b) 상기 충전회로는 스위칭 디바이스, 특히 h-브리지를 포함하는 스위칭 디바이스를 포함하고, 여기서 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성으로 충전하기 위해 제1 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열되고, 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성과 반대인 제2 극성으로 충전하기 위해 제2 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열되고;

c) 상기 충전 회로는 보조 커패시터를 포함하고, 제1 전압 소스는 제1 극성으로 적어도 하나의 커패시터를 충전하도록 배열되고, 상기 보조 커패시터는 제1 극성과 반대인 제2 극성으로 적어도 하나의 커패시터를 충전하도록 배열되는 것 중 적어도 하나가 적용되는 장치.

청구항 93

제92항에 있어서,

상기 장치는 펄스형 방식으로 동작되어 상기 인덕터 내의 적어도 하나의 전류 펄스가 제1 하프 펄스 및 제2 하프 펄스를 갖게 하도록 배열되고,

상기 충전 회로는 상기 제1 하프 펄스 이전에 또는 상기 제1 하프 펄스의 시작에서 상기 적어도 하나의 커패시터를 상기 제1 극성으로 충전하도록 배열되고,

상기 충전 회로는 상기 제2 하프 펄스 이전에 또는 상기 제2 하프 펄스의 시작에서 상기 적어도 하나의 커패시터를 상기 제2 극성으로 충전하도록 배열되는, 장치.

청구항 94

제92항 또는 제93항에 있어서,

상기 충전 회로는 제1 전압에 도달하기 위해 상기 제1 극성을 갖는 상기 적어도 하나의 커패시터를 전기적으로 충전하도록 배열되고,

상기 충전 회로는 제2 전압에 도달하기 위해 상기 제2 극성을 갖는 상기 적어도 하나의 커패시터를 전기적으로 충전하도록 배열되며,

상기 제1 및 제2 전압의 절대값은 서로 최대 10%, 특히 최대 5%, 특히 최대 3%, 특히 최대 2%, 특히 최대 1%만큼 상이한, 장치.

청구항 95

제93항에 있어서,

상기 인덕터가 상기 신체 조직과 근접하게 될 때, 또는 상기 신체 조직이 상기 제2 인덕터와 근접하게 될 때, 제1 자기장은 상기 제1 하프 펄스 동안 상기 신체 조직에 존재하고, 제2 자기장은 상기 제2 하프 펄스 동안 상기 신체 조직에 존재하고, 상기 제2 자기장은 상기 신체 조직에 제2 전하 변위를 야기하고,

상기 제1 전하 변위 및 상기 제2 전하 변위는 실질적으로 반대 방향으로 배향되고, 상기 충전 회로는 제1 극성으로 상기 적어도 하나의 커패시터를 전기적으로 충전하여 제1 전압에 도달하도록 배열되고,

상기 충전 회로는 제2 극성으로 상기 적어도 하나의 커패시터를 전기적으로 충전하여 제2 전압에 도달하도록 배열되고,

상기 제1 및 제2 전압의 절대값은 상기 제1 전하 변위 및 상기 제2 전하 변위의 절대값이 서로 최대 10%, 특히 최대 5%, 특히 최대 3%, 특히 최대 2%, 특히 최대 1%만큼 상이하도록 하는 것이고, 특히 상기 제1 및 제2 하프 펄스들로부터 기인하는 상기 신체 조직에서의 순 전하 변위는 실질적으로 0인, 장치.

청구항 96

제92항 내지 제95항 중 어느 한 항에 있어서,

상기 장치는 상기 제1 및 제2 극성으로 상기 적어도 하나의 커패시터의 충전을 선택적으로 제어하도록 배열된 적어도 하나의 컨트롤러 또는 아날로그 회로를 더 포함하는, 장치.

청구항 97

제92항 내지 제96항 중 어느 한 항에 있어서,

상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 특히 상기 적어도 하나의 컨트롤러 또는 상기 아날로그 회로의 제어 하에, 선택적으로 상기 커패시터 장치를 상기 인덕터에 전기적으로 접속하기 위한 제2 스위칭 디바이스를 포함하거나, 또는 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 주로 순방향으로 전류를 전도하도록 배열되고, 상기 순방향은 상기 커패시터 장치와 상기 인덕터 사이의 전류 흐름의 제2 전류 방향에 대응하는, 장치.

청구항 98

자기장을 생성하는 방법으로서, 특히, 언급된 순서로: 제92항 내지 제97항 중 어느 한 항에 따른 장치를 제공하는 단계;

상기 적어도 하나의 커패시터를 상기 제1 극성으로 충전하는 단계;

상기 커패시터 배열을 상기 인덕터에 전기적으로 접속하도록 상기 제1 스위칭 디바이스를 스위칭하고, 이에 의해 전류가 상기 커패시터 배열에 의해 저장된 전기 에너지에 의해 야기되는 상기 제1 브랜치를 통해 그리고 상기 인덕터를 통해 흐르게 하여, 상기 인덕터가 상기 자기장을 생성하게 하는 단계;

상기 적어도 하나의 커패시터를 상기 제2 극성으로 충전하는 단계; 및

상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 상기 제2 브랜치를 통해 상기 커패시터 배열과 상기 인덕터 사이에 전류가 흐르게 하는 단계를 포함하는, 방법.

청구항 99

제98항에 있어서,

펄스 방식으로 상기 장치를 동작시키는 단계를 더 포함하고, 상기 제1 브랜치를 통해 흐르는 전류는 제1 하프

펄스를 나타내고,

상기 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내고,

상기 제1 하프 펄스와 상기 제2 하프 펄스는 함께 펄스를 형성하는, 방법.

청구항 100

제99항에 있어서,

상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 상기 제2 브랜치를 통해 상기 적어도 하나의 커패시터와 상기 인덕터 사이에서 전류가 흐를 수 있게 하는 단계는, 상기 제1 하프 펄스의 종료 후 지연 후에 상기 제2 브랜치를 통해 전류가 흐를 수 있게 하는 단계를 포함하는, 방법.

청구항 101

제99항 또는 제100항에 있어서,

- 상기 적어도 하나의 커패시터를 상기 제1 극성으로 충전하는 단계;
- 상기 커패시터 배열을 상기 인덕터에 전기적으로 접속하도록 상기 제1 스위칭 디바이스를 스위칭하는 단계;
- 상기 적어도 하나의 커패시터를 상기 제2 극성으로 충전하는 단계; 및
- 상기 전류가 적어도 하나의 컨트롤러 또는 아날로그 회로를 사용하여

상기 제2 브랜치를 통해 흐를 수 있게 하는 단계 중 하나 이상, 특히 모두를 제어하는 단계를 더 포함하는 방법.

청구항 102

제99항 내지 제101항 중 어느 한 항에 있어서,

적어도 c)가 적용될 때, 상기 방법은, 상기 제1 하프 펄스의 종료 전에, 특히 상기 제1 하프 펄스 이전에 그리고 상기 제1 하프 펄스 동안 중 하나 또는 둘 모두에 상기 보조 커패시터를 충전하는 단계; 및

상기 보조 커패시터로 하여금 상기 제1 하프 펄스 이후에 상기 적어도 하나의 커패시터를 충전하게 하는 단계를 더 포함하는, 방법.

청구항 103

제102항에 있어서,

상기 보조 커패시터를 충전하는 단계는 상기 보조 커패시터를 제2 전압 소스로 충전하는 단계를 포함하고, 특히 상기 제2 전압 소스는 상기 제1 전압 소스보다 작은 출력 전력을 갖는, 방법.

청구항 104

신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치로서,

전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열;

적어도 하나의 커패시터를 전기적으로 충전하기 위한 충전 회로;

신체 조직에 적용하기 위한 자기장을 생성하기 위해 인덕터에 연결하기 위한 단자; 커패시터 배열과 단자 사이에 연결 회로로서, 연결 회로로서, 적어도 제1 브랜치 및 제2 브랜치를 포함하는 연결 회로부;

스위칭 디바이스로서, 스위칭 디바이스가 제1 브랜치의 일부를 형성하고, 커패시터 배열에 의해 저장된 전기 에너지에 의해, 인덕터가 단자를 통해 장치에 연결될 때 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열을 단자에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 제1 브랜치를 통해 흐르는 전류는 커패시터 배열과 단자 사이의 전류 흐름의 제1 전류 방향을 나타내는, 스위칭 디바이스; 및

전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리

로서, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제2 브랜치의 일부를 형성하고, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 전기 에너지에 의해 저장된 전기 에너지에 의해, 인덕터가 단자를 통해 장치에 연결될 때 전류가 제2 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열을 단자에 전기적으로 연결하도록 구성된, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하며;

상기 커패시터 배열체에 의해, 상기 인덕터가 자기장을 생성하게 하고, 상기 제2 브랜치를 통해 흐르는 전류는 상기 커패시터 배열체와 상기 단자 사이의 전류 흐름의 제2 전류 방향을 나타내고, 전류 흐름의 상기 제2 전류 방향은 전류 흐름의 상기 제1 전류 방향과 반대이고;

상기 충전 회로는 제1 전압 소스를 포함하고,

a) 상기 충전 회로는 제2 전압 소스를 포함하고, 상기 제1 전압 소스는 제1 극성으로 상기 적어도 하나의 커패시터를 충전하도록 배열되고, 상기 제2 전압 소스는 상기 제1 극성과 반대인 제2 극성으로 상기 적어도 하나의 커패시터를 충전하도록 배열되고

b) 스위칭 디바이스, 특히 h-브리지를 포함하는 스위칭 디바이스를 포함하는 충전 회로에 관한 것으로, 여기서 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성으로 충전하기 위해 제1 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열되고, 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성과 반대인 제2 극성으로 충전하기 위해 제2 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열되고,

c) 충전 회로는 보조 커패시터를 포함하고, 제1 전압 소스는 제1 극성으로 적어도 하나의 커패시터를 충전하도록 배열되고, 보조 커패시터는 제1 극성과 반대인 제2 극성으로 적어도 하나의 커패시터를 충전하도록 배열되는 것 중 적어도 하나가 적용되는 장치.

청구항 105

신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치로서,

제1 스위칭 디바이스 및 제2 스위칭 디바이스의 제1 직렬 조합

- 상기 제1 스위칭 디바이스는 제1 연결 지점에서 상기 제2 스위칭 디바이스에 전기적으로 연결됨 -;

제3 스위칭 디바이스 및 제4 스위칭 디바이스의 제2 직렬 조합

- 상기 제3 스위칭 디바이스는 제2 연결 지점에서 상기 제4 스위칭 디바이스에 전기적으로 연결됨 -;

전기 에너지를 제공하기 위한 적어도 하나의 DC 소스를 포함하는 DC 소스 배열체; 및 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터를 포함하고;

상기 제1 직렬 조합은, 제3 연결 지점 및 제4 연결 지점에서, 상기 제2 직렬 조합과 병렬로 전기적으로 연결되어, 상기 제1 스위칭 디바이스 및 상기 제3 스위칭 디바이스가 상기 제3 연결 지점에서 전기적으로 연결되고, 상기 제2 스위칭 디바이스 및 상기 제4 스위칭 디바이스가 상기 제4 연결 지점에서 전기적으로 연결되며;

상기 인덕터의 제1 단자는 상기 제3 연결 지점에 전기적으로 연결되고, 상기 인덕터의 제2 단자는 상기 제4 연결 지점에 전기적으로 연결되고;

상기 DC 소스 배열체는 상기 제1 연결 지점과 상기 제2 연결 지점 사이에 전기적으로 연결되고;

상기 제1 및 제4 스위칭 디바이스들은 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되어, 제1 시점부터, 상기 제1 및 제4 스위칭 디바이스들은 모두 실질적으로 비전도성 상태에 있는, 장치. 제1 및 제4 스위칭 디바이스는, 제1 시점 이후의 제2 시점으로부터 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비전도성 상태에 있도록 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되도록 구성되고;

제2 및 제3 스위칭 디바이스는, 제2 시점에서의 또는 그 이후의 제3 시점으로부터 제2 및 제3 스위칭 디바이스가 모두 전도성 상태에 있는 한편 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비전도성 상태에 있도록 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되고;

제1 및 제2 시점 사이에서, 전류는 DC 소스 배열에 의해 제공되는 전기 에너지에 의해 야기되는, 인덕터에 대한 전류 흐름의 제1 전류 방향으로 제1 및 제4 스위칭 디바이스를 통해 그리고 인덕터를 통해 흐르도록 배열되어, 인덕터가 자기장을 생성하게 하고; 제3 시점 이후에, 전류는, DC 소스 배열에 의해 제공되는 전기 에너지에 의해 야기되는, 전류 흐름의 제1 전류 방향과 반대인 인덕터에 대한 전류 흐름의 제2 전류 방향으로 제2 및 제3

스위칭 디바이스를 통해 그리고 인덕터를 통해 흐르도록 배열되어, 인덕터가 자기장을 생성하게 하는 장치.

청구항 106

제105항에 있어서,

상기 실질적으로 비전도성 상태와 상기 전도성 상태 사이에서 변경되도록 상기 제1, 제2, 제3 및 제4 스위칭 디바이스들 중 하나 이상을 제어하기 위한 적어도 하나의 컨트롤러를 더 포함하는, 장치.

청구항 107

제106항에 있어서,

상기 적어도 하나의 컨트롤러는 사용자 또는 제조자가 상기 제1 내지 제4 시점 중 임의의 하나 이상을 특정할 수 있는 다이얼 또는 터치스크린과 같은 인터페이스를 포함하는, 장치.

청구항 108

제105항 내지 제107항 중 어느 한 항에 있어서,

상기 제1, 제2, 제3 및 제4 스위칭 디바이스 중 하나 이상이 상기 실질적으로 비전도성 상태와 상기 전도성 상태 사이에서 변경되도록 제어하기 위한 아날로그 회로를 더 포함하는, 장치.

청구항 109

제105항 내지 제108항 중 어느 한 항에 있어서,

적어도 하나의 추가 전기 회로 요소를 더 포함하고, 상기 적어도 하나의 추가 전기 회로 요소는, 특히 상기 장치 내의 특정 포인트들 사이의 전압이 선택된 또는 미리 결정된 전압 값을 초과할 때, 특히 상기 제1 내지 제4 스위칭 디바이스들 중 임의의 하나 이상 및/또는 상기 인덕터에서의 전압이 선택된 또는 미리 결정된 전압 값을 초과할 때, 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되거나 변경되도록 구성되는, 장치.

청구항 110

제109항에 있어서,

상기 적어도 하나의 추가 전기 회로 요소는 하나 이상의 수동 전기 회로 요소, 특히

- 스파크 갭(spark gap)
- 과도 전압 억제 다이오드
- 제너 다이오드
- 쇼클리 다이오드

또는

- 교류용 트라이오드 (TRIAC)
- 사이리스터 중 하나 이상을 포함하는, 장치.

청구항 111

제109항 또는 제110항에 있어서,

상기 적어도 하나의 추가 전기 회로 요소는 상기 제1 내지 제4 스위칭 디바이스 및/또는 상기 인덕터 중 하나 이상에 병렬로 연결되는, 장치.

청구항 112

제105항 내지 제111항 중 어느 한 항에 있어서,

하나 이상의 추가 인덕터를 더 포함하고, 특히 상기 하나 이상의 추가 인덕터는 상기 인덕터에 병렬로 또는 상기 인덕터와 직렬로 연결되는, 장치.

청구항 113

제 105항 내지 제 112항 중 어느 한 항에 있어서,

상기 적어도 하나의 DC 소스는:

- 배터리
- 태양광 패널 또는 태양광 모듈
- 연료 전지 중 적어도 하나를 포함하는, 장치.

청구항 114

자기장을 발생시키는 방법에 있어서,

제105항 내지 제113항 중 어느 한 항에 따른 장치를 제공하는 단계;

상기 제2 및 제3 스위칭 디바이스 둘 모두가 실질적으로 비전도성 상태에 있는 동안 제1 시점에 상기 제1 및 제4 스위칭 디바이스를 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 변경하는 단계;

상기 제1 시점 이후의 제2 시점에 상기 제1 및 제4 스위칭 디바이스를 상기 전도성 상태에서부터 상기 실질적으로 비전도성 상태로 변경하는 단계; 및

상기 제1 및 제4 스위칭 디바이스 둘 모두가 실질적으로 비전도성 상태에 있는 동안 상기 제2 시점에 또는 상기 제2 시점 이후의 제3 시점에 상기 제2 및 제3 스위칭 디바이스를 상기 실질적으로 비전도성 상태에서부터 상기 전도성 상태로 변경하는 단계를 포함하는, 자기장 발생 방법.

청구항 115

신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치로서,

제1 스위칭 디바이스 및 제2 스위칭 디바이스의 제1 직렬 조합 - 상기 제1 스위칭 디바이스는 제1 연결 지점에서 상기 제2 스위칭 디바이스에 전기적으로 연결됨 -;

제3 스위칭 디바이스 및 제4 스위칭 디바이스의 제2 직렬 조합 - 상기 제3 스위칭 디바이스는 제2 연결 지점에서 상기 제4 스위칭 디바이스에 전기적으로 연결됨 -;

전기 에너지를 제공하기 위한 적어도 하나의 DC 소스를 포함하는 DC 소스 배열; 및 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터에 연결하기 위한 제1 단자 및 제2 단자를 포함하고, 상기 제1 직렬 조합은 제3 연결 지점 및 제4 연결 지점에서 상기 제2 직렬 조합과 병렬로 전기적으로 연결되어, 상기 제1 스위칭 디바이스 및 상기 제3 스위칭 디바이스가 상기 제3 연결 지점에서 전기적으로 연결되고, 상기 제2 스위칭 디바이스 및 상기 제4 스위칭 디바이스가 상기 제4 연결 지점에서 전기적으로 연결되며, 상기 제1 단자는 상기 제3 연결 지점에 전기적으로 연결되고, 상기 제2 단자는 상기 제4 연결 지점에 전기적으로 연결되고, 상기 DC 소스 배열은 상기 제1 연결 지점과 상기 제2 연결 지점 사이에 전기적으로 연결되고, 상기 제1 및 제4 스위칭 디바이스들은 실질적으로 비전도성 상태에서 전도성 상태로 변경되도록 구성되어, 제1 및 제4 스위칭 디바이스들 둘 모두가 전도성 상태에 있는, 장치 실질적으로 비도전성인 상태에 있어서, 상기 제1 및 제4 스위칭 디바이스는 상기 제1 시점 이후의 제2 시점으로부터 상기 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비도전성인 상태에 있도록 상기 도전성 상태에서 상기 실질적으로 비도전성인 상태로 변경되도록 구성되고;

상기 제2 및 제3 스위칭 디바이스는 상기 제2 시점에서의 또는 그 이후의 제3 시점으로부터 상기 제2 및 제3 스위칭 디바이스가 모두 상기 도전성 상태에 있는 한편 상기 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비도전성인 상태에 있도록 상기 실질적으로 비도전성인 상태에서 도전성 상태로 변경되도록 구성되고;

상기 제1 및 제2 시점 사이에서, 상기 인덕터가 상기 제1 및 제2 단자를 통해 상기 장치에 연결될 때 상기 제1 및 제4 스위칭 디바이스를 통해 그리고 상기 인덕터를 통해 상기 제1 및 제2 단자를 통해 전류가 흐르도록 배열됨으로써, 상기 인덕터가 상기 자기장을 생성하도록 하고, 상기 제1 및 제4 스위칭 디바이스를 통해 흐르는 전류는 상기 인덕터에 대한 전류의 제1 전류 방향을 나타내고;

상기 제3 시점 이후에, 전류가, 인덕터가 제1 및 제2 단자를 통해 장치에 연결될 때, DC 소스 장치에 의해 제공되는 전기 에너지에 의해, 제2 및 제3 스위칭 디바이스를 통해 그리고 제1 및 제2 단자를 통해 인덕터를 통해

흐르도록 배열되고, 이에 의해 인덕터가 자기장을 생성하게 하고, 제2 및 제3 스위칭 디바이스를 통해 흐르는 전류는 제1 전류 방향과 반대인 인덕터에 대한 전류 흐름의 제2 전류 방향을 나타내는 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치.

발명의 설명

기술 분야

[0001] 본 발명은 특히 (인간 또는 동물) 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치 및 방법에 관한 것이다.

[0002] 본 발명은 특히 교번 자기장(alternating magnetic field), 즉 시간에 따라 자기장 강도가 변하는 자기장, 특히 시간에 따라 그 방위가 역전되는 자기장(magnetic field)을 생성하는데 사용될 수 있다. 이러한 교번 자기장은, 특히 신체 조직에서 신경 반응 또는 세포 생리학적 반응을 일으키기 위해, 특히 신체 조직에서 근육 반응을 일으키기 위해, 신체 조직에서 전압을 생성하는 데 사용될 수 있다. 일부 경우에, 전압은 신체 조직에서 치료 효과 또는 일부 다른(바람직한) 효과를 야기하기에 충분할 수 있으며, 즉 반드시 치료 효과, 예를 들어 근육 조직의 강화를 야기하는 것은 아니다.

배경 기술

[0003] 신체 조직에 적용하기 위한 교번 자기장을 생성하기 위한 다양한 장치들이 당업계에 공지되어 있다. 도 1은 본 발명자에게 알려진(그리고 종래 기술로서 인정되지 않는) 교류 자기장을 생성하기 위한 디바이스의 회로도를 개략적으로 도시한다. 도 1에 도시된 회로는 접속 회로의 2개의 브랜치(105 및 106)를 통해 인덕터(102)에 전기적으로 접속된 커패시터(101)를 포함한다. 커패시터(101)는 또한 스위치(108)를 통해 전압 소스(107)와 같은 전기 에너지 소스에 연결된다. 커패시터(101), 인덕터(102) 및 전압 소스(107) 각각의 하나의 단자는 접지(도 1의 하부를 향해 삼각형으로 표시됨)에 연결된다. 스위치(108)가 도 1에서 별개의 회로 요소로서 도시되어 있지만, 이는 대안적으로 전압 소스(107)에 통합되거나 그 일부를 형성할 수 있다.

[0004] 사이리스터(103)는 제1 브랜치(105)의 일부를 형성하고, 즉 사이리스터(103)의 하나의 단자(도 1에서 좌측 단자, 즉 애노드)는 커패시터(101)에 전기적으로 연결된다. 사이리스터(103)의 제2 단자(도 1에서 우측 단자, 즉 캐소드)는 인덕터(102)에 전기적으로 연결된다. 사이리스터의 게이트 단자인 제3 단자는 사이리스터(103)를 "발화"하기 위한 적절한 회로에 전기적으로 연결된다. 사이리스터(103)를 파이어링하기 위한 회로는 도 1에 도시되지 않지만, 당업자에게 알려져 있다.

[0005] 유사하게, 다이오드(104)는 제2 브랜치(106)의 일부를 형성하고, 즉 다이오드(104)의 하나의 단자(도 1에서 좌측 단자, 즉 캐소드)는 커패시터(101)에 전기적으로 연결된다. 다이오드(104)의 제2 단자(도 1에서 우측 단자, 즉 애노드)는 인덕터(102)에 전기적으로 연결된다.

[0006] 따라서, 전류는 사이리스터(103) 또는 다이오드(104)가 전도성 상태에 있는지 또는 "온" 상태에 있는지에 따라, 제1 브랜치(105) 또는 제2 브랜치(106)를 통해 커패시터(101)와 인덕터(102) 사이에서 흐를 수 있다. 특히, 사이리스터(103) 및 다이오드(104)의 극성은 이러한 컴포넌트들 중 하나만이 임의의 한 시간에 전도성이 되도록 한다. 사이리스터(103) 또는 다이오드(104)가 비전도성 상태에 있을 때에도, 그럼에도 불구하고 소량의 전류가 이들 컴포넌트를 통해 흐를 수 있다는 것이 이해될 것이다. 본 출원의 목적을 위해, 용어 "전도성(상태)" 및 "비전도성(상태)" 및 유사한 것은 바람직하게 그에 따라 해석된다.

[0007] 전기 회로에서 종래의 전류의 방향은 양의 전하가 흐르는 방향으로 정의된다. 따라서, 전자와 같은 음으로 하전된 캐리어는 전기 회로에서 종래의 전류 흐름과 반대 방향으로 흐른다. 이 관례에 따르면, 커패시터(101)로부터 인덕터(102)로 흐르는 전류는 (사이리스터(103)가 도전성 상태에 있다고 가정할 때) 제1 브랜치(105)를 통해 (단지) 흐를 것인 반면, 인덕터(102)로부터 커패시터(101)로 흐르는 전류는 (다이오드(104)가 도전성 상태에 있다고 가정할 때) 제2 브랜치(106)를 통해 (단지) 흐를 것이다.

[0008] 인덕터(102)는 인덕터(102)에 의해 생성된 임의의 자기장이 신체 조직에 인가되도록 신체 조직과 근접하게 될 수 있다.

[0009] 통상적으로, 도 1에 도시된 디바이스의 동작은 다음과 같다. 커패시터(101)는 전압 소스(107)에 의해 전기적으로 충전된다. 이를 위해, 스위치(108)는 전압 소스(107)를 커패시터(101)에 전기적으로 접속하기 위해 적절한 시간에 폐쇄된다. 스위치(108)는 적절한 회로에 의해 동작될 수 있으며, 이는 다시 도 1에 도시되지 않지만 당

업자에게 친숙할 것이다. 커패시터(101)가 특정 기간 동안 또는 특정 전압까지 충전되면, 스위치(108)가 개방된다. 도 1에 도시된 예에서, 커패시터(101)는 (도 1에서) 상부 단자가 포지티브이고 하부 단자가 네거티브가 되도록 충전될 것이다. 이는 또한 전압 소스(107) 옆의 기호 "+" 및 "-"에 의해 표시된다.

[0010] 초기에, 커패시터(101)에 저장된 전하는 다이오드(104)가 비전도성 상태에 있기 때문에 커패시터(101)에 남아있을 것이다. 사이리스터(103)가 그 게이트 단자를 통해 방전되지 않는 한, 그리고 방전될 때까지, 전류는 (초기에) 또한 제1 브랜치(105)를 통해 커패시터(101)로부터 인덕터(102)로 흐르지 않을 수 있다.

[0011] 다음으로, 사이리스터(103)는 그의 게이트 단자를 통해 방전된다. 전류는 이제 커패시터(101)로부터 인덕터(102)로 흐를 수 있고, 이에 의해 인덕터(102)가 자기장을 생성할 수 있게 한다. 본 기술분야에 공지된 바와 같이, 사이리스터(103)는 사이리스터(103)를 작동시키는 신호(게이트 전류)가 더 이상 게이트 단자에 존재하지 않더라도 도전성 상태로 유지된다.

[0012] 전류가 커패시터(101)로부터 제1 브랜치(105)를 통해 그리고 인덕터(102)를 통해 흐르는 동안, 커패시터(101)에 저장된 전하(및 따라서 커패시터(101)의 2개의 단자들 사이의 전압)는 감소한다. 이러한 전압 감소는 사이리스터(103)가 발화될 때 초기 최대 값에서 시작하여 코사인 형상을 대략 따른다.

[0013] 도 1의 회로에서의 에너지 손실들로 인해, 커패시터(101)의 2개의 단자들 사이의 전압은 시간 경과에 따라 정확한 코사인 형상을 따르지 않는다. 대신에, 이 전압도 단지 근사치일 수 있지만, 전압은 감쇠 진폭을 갖는 코사인 형상을 더 근접하게 따른다. 사인 또는 코사인 형상을 (대략) 따르는 것으로 본 명세서에서 설명되는 다른 전압들, 전류들 또는 다른 변수들에 대해서도 동일하게 적용된다. 이는 도 1의 회로 및 본 발명의 실시예들 모두에 적용된다. 따라서, 본 명세서에서 사용되는 바와 같이, "코사인 형상", "사인 형상" 및 유사한 용어들은 감쇠 진폭을 갖는 코사인 또는 사인 형상을 (근사적으로) 포함하는 것으로 이해되어야 한다.

[0014] 커패시터(101)의 2개의 단자들 사이의 전압이 감소하는 동안, 인덕터(102)를 통한 전류는 0의 값에서 시작하여 사인 형상을 대략 따라 최대 값까지 증가한다. 인덕터(102)를 통한 전류는 커패시터(101)에 저장된 전하가 0으로 떨어지는 것과 실질적으로 동시에 그 최대값에 도달한다. 사이리스터(103)의 초기 점화로부터 인덕터(102)를 통한 전류가 최대값에 도달하는 시점까지의 기간은 사분파 또는 $\delta/2$ 로서 간주될 수 있다.

[0015] $\delta/2$ 의 시간에, 인덕터(102)를 통한 전류에 의해 생성된 자기장이 또한 최대 값에 있는 반면, 커패시터(101)에 저장된 전기 에너지는 0이다. 다시 말해서, 커패시터(101)에 초기에 저장되었던 전기 에너지는 이제 자기 에너지, 즉 인덕터(102)를 통한 전류에 의해 생성된 자기장으로 변환되었다. 이제 자기장에 에너지가 저장된다. 자기장이 그의 감소에 저항함에 따라, 전류는 인덕터(102)를 통해 그리고 제1 브랜치(105)를 통해 계속 흐른다. 다이오드(104)는 여전히 비전도성 상태에 있다. 따라서, 이러한 계속된 전류 흐름은 커패시터(101)를 충전하지만, 이번에는 그 초기 상태와 비교하여 반대 극성을 갖는다. 커패시터(101)가 음의 최대값(대략적으로 초기 최대 전하에 대응하지만 반대 극성을 가짐)까지 충전됨에 따라, 인덕터(102)를 통한 전류 및 이에 따른 자기장은 사이리스터(103)의 초기 발화 후 1 하프 웨이브까지 또는 δ 의 시간에 0이 될 때까지 감소한다. 이때, 커패시터(101)의 전하(또는 전압)는 반대 극성의 최대값에 도달하였다. $\delta/2$ 와 δ 사이에서, 커패시터(101)의 전압 및 인덕터(102)를 통한 전류는 각각 근사화된 코사인 및 사인 형상들을 계속 따른다.

[0016] 대략 이 제1 하프 웨이브의 끝에서, 사이리스터(103)는 비-전도성이 되고 다이오드(104)는 a 또는 그의 순방향 방향으로 전도성이 된다. 도 1에 도시된 예에서, 이 순방향(forward direction)은 인덕터(102)로부터 커패시터(101)로의 전류 방향에 대응한다. 이어서, δ 의 시간(즉, 제1 하프 웨이브의 종료시 또는 제2 하프 웨이브의 시작시의 시점)에서, 커패시터(101)의 전압의 극성이 초기 극성과 반대이고, 마찬가지로 제2 하프 웨이브 동안 인덕터(102)를 통한 전류 방향이 제1 하프 웨이브 동안 인덕터(102)를 통한 전류 방향과 반대인 것을 제외하고는, 제1 하프 웨이브와 관련하여 위에서 설명된 프로세스가 제2 하프 웨이브 동안 효과적으로 반복된다. 또한, 인덕터(102)와 커패시터(101) 사이의 전류는 제1 브랜치(105)를 통해서가 아니라 제2 브랜치(106)를 통해 흐른다. 커패시터(101)의 전압 및 인덕터(102)를 통한 전류는 제1 하프 웨이브 동안 이들이 시작한 (근사화된) 코사인 및 사인 형상들을 각각 계속 따른다.

[0017] 결국, 제2 하프 웨이브 후에, 또는 2δ 의 시간에, 도 1에 도시된 회로에 의해 표현되는 시스템은 그의 초기 상태로 복귀하는데, 즉, 커패시터(101)는 최대 값까지 그리고 초기 극성으로 충전되는 반면, 인덕터(102)를 통한 전류는 0으로 복귀한다. 다이오드(104)는 이 단계에서 비전도성이 된다. 전체 주기가 수행되었다(두 개의 하프 웨이브). 그런 다음 이 과정을 반복할 수 있다.

발명의 내용

해결하려는 과제

[0018] 본 발명의 목적은 도 1과 관련하여 위에서 설명된 회로보다 더 많은 유연성을 제공하는 장치 및 방법을 제공하는 것이다.

[0019] 따라서, 본 발명은 독립항들에 따른 장치 및 방법을 제공한다. 추가의 실시예들이 종속항들에 제시된다.

과제의 해결 수단

[0020] 본 개시내용의 제1 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치가 제공되며, 장치는: 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터; 전기 저장 디바이스와 제1 인덕터 사이의 연결 회로로서, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부; 스위칭 디바이스로서, 상기 스위칭 디바이스는 상기 제1 브랜치의 일부를 형성하고, 스위칭 디바이스는 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하도록 구성되어, 제1 인덕터가 자기장을 생성하게 하고, 상기 제1 브랜치를 통해 흐르는 전류는 상기 전기 저장 디바이스와 상기 제1 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내는 스위칭 디바이스; 주로 순방향으로 전류를 전도하거나 전도하도록 배열되는 전기 구성요소 또는 전기 구성요소의 어셈블리, 바람직하게는 전자 구성요소 또는 전자 구성요소의 어셈블리로서, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에 전류가 흐를 수 있도록 제2 브랜치의 일부를 형성하고, 상기 순방향으로의 전류 흐름은 상기 전기 저장 디바이스와 상기 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 상기 제2 전류 방향은 상기 제1 전류 방향과 반대인 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리; 및 제1 브랜치 또는 제2 브랜치의 일부를 형성하는 제2 인덕터를 포함한다.

[0021] 따라서, 예를 들어, 제2 인덕터가 제2 브랜치의 일부를 형성하는 경우, 제2 인덕터가 바이패스되거나 단락되지 않는 한(이는 아래에서 설명될 것임), 제2 전류 방향으로 흐르는 전류도 제2 인덕터를 통해 흐를 것이다.

[0022] 특정 실시예들에서, 제1 양태에 따른 장치는 도 1과 관련하여 설명된 회로와 유사한 방식으로 구성될 수 있다. 그러나, 제1 브랜치 또는 제2 브랜치에 제2 인덕터를 추가하는 것은 장치의 구성뿐만 아니라 후술하는 바와 같이 장치의 동작 측면에서도 상당한 차이를 구성한다.

[0023] 전기 저장 디바이스, 특히 전기 저장 디바이스로서 커패시터가 사용되는 경우, 제1 인덕터 및 접속 회로와 함께, 효과적으로 공진 회로(또는 LC 회로)로서 간주될 수 있다. 그러나, 전형적인 공진 회로에서, 전류는 어느 한 시점에 흐르는 방향에 관계없이 공진 회로를 통해 동일한 경로를 정상적으로 취할 것이지만, 제1 양태에 따른 실시예들에서, 전류는, 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 방향에 따라, 제1 브랜치 또는 제2 브랜치를 통해 흐를 것이다. 또한, 하나의 완전한 사이클(2개의 하프 웨이브) 후에 그리고 스위칭 디바이스가 제1 하프 웨이브 후에 비전도성이 된다고 가정하면, 전류 흐름은 스위칭 디바이스가 제1 브랜치를 통해 전류가 흐를 수 있게 다시 동작될 때까지(예를 들어, 개시) 정지한다. 그럼에도 불구하고, 그 거동은 공진 회로의 거동과 다소 유사한 것으로 간주될 수 있다.

[0024] 이상적인 컴포넌트를 가정할 때, 공진 회로의 공진 주파수(다음에서 간단히 "주파수")는 $\omega_0 = \frac{1}{\sqrt{LC}}$ 에 따라 회로의 인덕턴스 L과 커패시턴스 C의 값에 의해 결정된다. 실제(비-이상적인) 회로에서, 당업자에게 공지된 다른 인자는 약간 상이한 결과를 초래할 것이지만, 상기 공식은 여전히 본 발명의 실시예의 목적을 포함하여 근사치로서 기능할 수 있다. 다시, 제1 양태에 따른 장치에서 전기 저장 디바이스로서 커패시터가 사용된다고 가정하면, 회로의 커패시턴스(C)는 전류가 제1 브랜치를 통해 흐르는지 또는 제2 브랜치를 통해 흐르는지에 관계없이 동일하다. 그러나, 제1 브랜치 또는 제2 브랜치 중 어느 하나에서의 추가적인 제2 인덕터로 인해, 회로의 적용가능한 인덕턴스는 전류가 제1 브랜치 또는 제2 브랜치를 통해 흐르는지에 의존한다. 이를 전형적인 공진 회로에 적용하면, 이는 공진 회로의 주파수가 전류가 제1 브랜치를 통해 흐르는지 또는 제2 브랜치를 통해 흐르는지에 의존할 것임을 의미할 것이다. 다시 말해서, 전체 사이클의 2개의 하프 웨이브들의 각각의 지속기간들은 상이할 것이다. 제1 양태의 실시예들에서, 2개의 하프 웨이브들의 각자의 지속기간들은 또한 제1 브랜

치 또는 제2 브랜치에서의 제2 컨덕터의 추가로 인해 상이할 것이다.

[0025] 단순화를 위해, 전기 저장 디바이스, 제1 인덕터 및 연결 회로부의 제1 및/또는 제2 브랜치를 포함하는 시스템은, 엄격하게 말하면, 공진 회로를 반드시 구성할 필요는 없지만, 그 중 하나가 제2 인덕터를 포함할 것이고, 공진 회로부로서 지칭될 것이다. 유사하게, 공진 회로의 주파수에 대한 언급은 실제 발진(특히, 수개의 연속적인 발진)을 지칭할 뿐만 아니라, 하프 웨이브의 지속기간에 대한 언급을 지칭하는 것, 또는 훨씬 더 일반적으로 공진 회로에서의 전류의 변화율(시간에 따른), 그의 컴포넌트들 중 하나에서의 전압의 변화율(시간에 따른), 또는 공진 회로의 임의의 다른 전기적 특성의 변화율(시간에 따른)에 대한 언급을 지칭하는 것으로 이해되는 것이 바람직하다.

[0026] 제 1 인덕터 및/또는 제 2 인덕터로서 사용하기 위한 적합한 인덕터들이 당업계에 공지되어 있다. 이들은 특히 일반적으로 원형, 육각형 또는 직사각형 턴과 같은 임의의 적합한 형상의 (와이어의) 적어도 하나의 턴 세트를 포함할 수 있다. 이러한 턴들은 코어 상에 감기거나 감기지 않을 수 있다.

[0027] 제1 측면에 따른 장치의 스위칭 디바이스는 사이리스터(thyristor)를 포함할 수 있다. 사이리스터(thyristor)를 사용하는 것은, 일단 파이어링되면, 게이트 신호가 제거되더라도 사이리스터가 전도성 상태로 유지되기 때문에, 다른 스위칭 디바이스보다 바람직할 수 있다. 또한, 사이리스터는 일단 단자(양극 및 음극)에서의 극성이 반전되면 비전도성 상태로 변화한다.

[0028] 그러나 ("정상") 사이리스터 대신 다른 유형의 스위칭 디바이스가 사용될 수 있다. 예를 들어, 게이트 턴오프(GTO-thyristor)가 사용될 수 있다. 이는 본질적으로 "정상" 사이리스터와 동일한 특성을 갖지만, 추가로 GTO-사이리스터를 점호하기 위한 초기 게이트 신호와 비교하여 반대 극성의 게이트 신호를 인가하여 비전도성 상태로 할 수 있다.

[0029] 추가의 대안적인 스위칭 디바이스들은, 제한 없이, 적절한 시간들에서 스위칭 온 및 스위칭 오프될 수 있는, 특히 제1 하프 웨이브 후에 스위칭 오프될 수 있는 IGBT, FET 또는 임의의 다른 스위칭 디바이스들을 포함한다.

발명의 효과

[0030] 비전도성 또는 "오프" 상태로 복귀하기 위해 능동적으로 스위칭 오프될 필요가 있는 스위칭 디바이스가 사용되는 경우, 적절한 스위칭 회로가 제공될 수 있다. 이는, 예를 들어, 원하는 시점에서 스위칭 디바이스를 스위칭 온 및/또는 오프하도록 프로그래밍될 수 있는 (마이크로) 컨트롤러를 포함할 수 있다. 대안으로서 또는 추가적으로, 제1 브랜치의 지점에 존재하는 전압, 특히 제1 브랜치의 일부로서 제1 인덕터에 접속되는 스위칭 디바이스의 단자에 존재하는 전압에 따라 스위칭 디바이스를 스위칭 오프하기 위해 추가적인 (아날로그) 회로가 제공될 수 있다.

도면의 간단한 설명

[0031] 도 1은 본 발명자에게 알려진(그리고 종래 기술로서 인정되지 않는) 교류 자기장을 생성하기 위한 디바이스의 회로도들을 개략적으로 도시한다.

도 2는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다.

도 3은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다.

도 4는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다.

도 5는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.

도 6은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.

도 7은 본 개시내용의 일 실시예에 따른, 제1 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.

도 8은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.

도 9는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.

도 10은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.

도 11은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.

- 도 12는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- 도 13은 본 개시내용의 실시예에 따른, 제1 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- 도 14는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 15는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 16은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 17은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 18은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- 도 19는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- 도 20은 본 개시내용의 실시예에 따른, (제1) 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- 도 21은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 22는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 23은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- 도 24는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- 도 25는 본 개시내용의 실시예에 따른, (제1) 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- 도 26은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 27은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- 도 28은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- 도 29는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- 도 30은 본 개시내용의 실시예에 따른, 제1 인덕터 및 제2 인덕터를 통한 전류가 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다.
- 도 31은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- 도 32는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 33은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 34는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 35는 본 발명의 일 실시예에 따른 자기장 발생 장치의 충전 회로의 회로도를 개략적으로 도시한 도면이다.
- 도 36은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- 도 37은 본 개시내용의 실시예에 따른, 인덕터를 통한 전류 및 커패시터에서의 전압이 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다.
- 도 38은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 39는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- 도 40은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- 도 41은 본 개시내용의 실시예에 따른, 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- 도 42는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0032] 본 발명의 의미에서, 용어 "전기적 연결"은 바람직하게는 전류가 흐를 수 있게 하는 연결, 특히 상당한 크기의 전류를 의미하는 것으로 이해되도록 의도된다. 이러한 전기적 연결은 금속 와이어와 같은 도체에 의해 달성될 수 있지만, 또한 ON 상태의 반도체 컴포넌트들을 수반할 수 있다. 대조적으로, "전기적 연결"이라는 용어는 오프-상태에 있을 때 전류(다이오드 또는 사이리스터에서의 역 누설 전류와 같은)가 반도체 컴포넌트를 통해 흐를 수 있더라도, 오프-상태에 있는 반도체 컴포넌트를 커버하도록 의도되지 않는 것이 바람직하다. 임의의 이러한 역 누설 전류는 통상적으로 반도체 컴포넌트가 온-상태에 있을 때 흐를 수 있는 전류보다 상당히 작을 것이다. "전기적으로 연결"이라는 용어는 상응하는 방식으로 이해되어야 한다.
- [0033] 제1 양태의 실시예들에서, 다양한 컴포넌트들이 전기(또는 전자) 컴포넌트로서 또는 제2 브랜치에서 전기(또는 전자) 컴포넌트들의 어셈블리의 일부로서 사용될 수 있다. 이것은 다이오드, 특히 p-n 접합 또는 금속-반도체 접합(쇼트키 접촉)을 갖는 다이오드를 포함한다. 보다 일반적으로, 전해정류기, 수은 아크 정류기, 플레이트 정류기 (금속 정류기, 특히 셀레늄 정류기) 및 진공관 정류기 (진공관 다이오드)와 같은 정류기를 포함하여 다이오드와 유사한 기능을 갖는 구성 요소를 포함한다.
- [0034] 앞 단락에 나열된 구성 요소는 수동 정류기, 즉 정류기의 동작에 영향을 미치는 추가 회로가 필요하지 않은 정류기로 간주할 수 있다. 대안으로서 또는 추가적으로, 추가적인 회로(추가적인 회로는 전기 또는 전자 컴포넌트들의 어셈블리의 일부로서 간주될 수 있음)에 의해 능동적으로 스위칭될 수 있는 능동 스위칭 디바이스들이 사용될 수 있다. 이러한 회로는 아날로그 회로 및/또는 마이크로컨트롤러를 포함할 수 있다. 이러한 (능동) 스위칭 디바이스는 본 발명의 임의의 실시예에서 예를 들어 제2 브랜치에서 다이오드 대신에 사용될 수 있다.
- [0035] 일 실시예에서, 장치는 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스를 선택적으로 변화시키기 위해 제2 인덕터를 선택적으로 바이패스 또는 단락시키는 회로를 더 포함한다. 제2 인덕터를 선택적으로 바이패스 또는 단락시키는 이러한 회로는 제2 인덕터의 2개의 단자 사이의 전기 연결을 포함할 수 있고, 이에 의해 이러한 전기 연결은 이러한 전기 연결을 선택적으로 차단 또는 폐쇄하기 위한 추가 스위칭 디바이스를 포함한다. 제2 인덕터를 바이패스하거나 단락시키기 위해 비교적 낮은-옴 전기 연결이 사용된다고 가정하면, 제2 인덕터가 일부를 형성하는 브랜치를 통한 전류는 (이러한 바이패스 회로의 일부로서 추가 스위칭 디바이스가 폐쇄될 때) 제2 인덕터를 통해서가 아니라 이 바이패스 회로를 통해 (거의) 배타적으로 흐를 것이다. 따라서, 바이패스 회로가 닫히면, 바이패스 회로가 차단되는 상황보다 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스가 감소된다. 인덕턴스의 이러한 변화는 또한 공진 회로의 주파수를 변화시키는 효과를 갖는다. 특히, 전류가 제2 인덕터를 통해 흐를 때, 공진 회로의 주파수는 제2 인덕터가 바이패스될 때보다 더 낮다(즉, 각각의 하프 웨이브가 더 긴 지속기간을 갖는다). 또한, 제2 인덕터에 전류가 흐를 때, 공진 회로를 통하는 전류의 크기는 제2 인덕터가 바이패스될 때보다 더 낮다.
- [0036] 일 실시예에서, 제2 인덕터의 인덕턴스는 - 이산적으로 가변적; 및 - 실질적으로 연속적으로 가변적인 것 중 하나이다.
- [0037] 이산적으로 가변적이거나 실질적으로 연속적으로 가변적인 인덕턴스의 인덕터는 당업계에 잘 알려져 있다. 제2 인덕터가 한 세트의 턴들을 갖는 코일을 포함하는 경우, 인덕턴스는 하나 이상의 (전체) 턴들을 바이패스하거나 일부 턴들(예를 들어, 3/4의 턴 또는 5.375 턴들)을 바이패스함으로써 개별적으로 변경될 수 있다. 제2 인덕터로서 베리미터를 사용함으로써, 인덕턴스는 실질적으로 연속적으로 변경될 수 있다. (연속적으로) 가변 인덕턴스의 인덕터들의 다른 가능한 구현들은 코어를 갖는 인덕터들, 예를 들어, 코어 주위에 감긴 턴들의 세트를 갖는 코일을 포함하고, 이에 의해 코어는 코일 내로 (부분적으로) 도입되거나 또는 코일로부터 인출된다.
- [0038] 일 실시예에서, 장치는 브랜치의 일부를 형성하는 하나 이상의 추가 인덕터들을 더 포함하고, 브랜치의 제 2 인덕터는 일부를 형성한다.
- [0039] 추가 인덕터들이 제2 인덕터와 직렬로 연결될 것이 예상되지만, 추가 인덕터들을 제2 인덕터에 병렬로 연결하는 것도 가능할 것이다. 둘 이상의 추가 인덕터들을 사용하여, 제2 및 추가 인덕터들에 대한 직렬 및 병렬 연결들의 조합을 사용하는 것이 또한 가능하다.
- [0040] 일 실시예에서, 장치는, 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스를 선택적으로 변화시키기 위해, 제2 인덕터 및/또는 하나 이상의 추가 인덕터들 중 하나 이상을 선택적으로 바이패스 또는 단락시키는 회로를 더 포함한다.
- [0041] 제2 인덕터를 우회하거나 단락시키는 효과는 이미 위에서 설명하였다. 대안으로서, 또는 그에 부가하여, 제2 인덕터를 바이패스 또는 단락시키기 위해, 하나 이상의 추가 인덕터 중 하나 이상을 바이패스 또는 단락시키는

것은, 공진 회로의 주파수를 변화시키는 효과 및 제2 인덕터가 일부를 형성하는 브랜치를 통해 전류의 크기를 변화시키는 효과를 포함하는 대응하는 효과를 갖는다.

- [0042] 일 실시예에서, 제2 인덕터 및/또는 하나 이상의 추가 인덕터들 중 적어도 하나의 인덕턴스는 - 이산적으로 가변적; 및 - 실질적으로 연속적으로 가변적인 것 중 하나이다.
- [0043] 다시, 이산적으로 가변 인덕턴스 또는 실질적으로 연속적으로 가변 인덕턴스를 갖는 인덕터들은 제2 인덕터와 관련하여 위에서 이미 설명되었다. 이는 하나 이상의 추가 인덕터들에 유사한 방식으로 적용될 수 있다.
- [0044] 이산적으로 또는 실질적으로 연속적으로 가변 인덕턴스를 갖는 인덕터들을 사용하는 것은 제2 인덕터 및/또는 추가 인덕터들 중 하나 이상을 바이패스하거나 단락시키기 위한 회로와 조합하여 사용될 수 있지만, 그러한 바이패스 회로 없이 또한 사용될 수 있다. 바이패스 회로와 조합하여 가변 인덕턴스를 갖는 인덕터들을 사용함으로써, 장치(공진 회로)가 잠재적으로 매우 다양한 상이한 주파수들을 커버하는 것이 가능하며, 이는 이산적 또는 실질적으로 연속적인 방식으로 가변적일 수 있다.
- [0045] 본 발명은 일 실시예에서, 제2 인덕터 및 하나 이상의 추가 인덕터의 인덕턴스들은, 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스가 - 이산적으로 가변적이고 - 실질적으로 연속적으로 가변적하도록 선택된다.
- [0046] 최소값으로부터 최대값까지, 최소값은 제 2 및 추가 인덕터들이 바이패스되거나 단락될 때 제 2 인덕터가 일부를 형성하는 브랜치의 인덕턴스에 대응하고; 최대값은 제 2 및 추가 인덕터들이 바이패스되지 않고 단락되지 않을 때 제 2 인덕터가 일부를 형성하는 브랜치의 인덕턴스에 대응하고, 제 2 인덕터 및/또는 하나 이상의 추가 인덕터들 중 적어도 하나의 인덕턴스는 최대이다.
- [0047] 예를 들어, 제2 인덕터 및 하나 이상의 추가 인덕터들이 직렬로 연결되는 경우, 그들의 인덕턴스들은 제2 인덕터가 일부를 형성하는 브랜치의 (총) 인덕턴스를 초래하도록 추가된다. 제2 및/또는 추가 인덕터들을 선택적으로 바이패스하거나 단락시킴으로써 또는 그들의 개별 인덕턴스들을 변경함으로써, 각각의 브랜치의 (총) 인덕턴스는 넓은 범위에 걸쳐 변경될 수 있다.
- [0048] 일 실시예에서, 제1 인덕터는 적어도 한 세트의 턴, 바람직하게는 적어도 한 세트의 대체로 원형, 육각형 또는 직사각형 턴을 포함하고, 적어도 한 세트의 턴의 턴은 바람직하게는 전류가 제1 인덕터를 통해 흐를 때 각각의 턴이 자기장을 향해 기여를 생성하도록 배열되고, 각각의 턴에 의해 생성된 기여는 포지티브 방식으로 중첩되고, 제1 인덕터는 적어도 한 세트의 턴에 전력을 공급하기 위한 적어도 하나의 케이블을 통해 연장되는 도관에 연결된 케이싱 내에 배치되고, 제2 인덕터는 상기 케이싱 내에 배치되지 않는다.
- [0049] 이 실시예에 따르면, 제1 인덕터는, 예를 들어, 전기 저장 디바이스, 스위칭 디바이스 및 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 수용하는 하우징 또는 캐비닛과 같은 유닛뿐만 아니라, 연결 회로부의 제1 및 제2 브랜치와는 별개이고 그에 대해 개별적으로 이동 가능할 수 있는 플라스틱 재료로 만들어진 케이싱 내에 배치될 수 있다. 제1 인덕터를 수용하는 케이싱은 제1 인덕터에 전력을 공급하기 위한 케이블을 수용하는 도관에 의해 캐비닛에 연결될 수 있다. 제1 인덕터 및 제1 인덕터를 수용하는 케이싱이 도관에 의해 장치의 다른 컴포넌트들에 연결되어, 제1 인덕터가 이러한 다른 컴포넌트들에 대해 이동될 수 있게 하는 배열은, 유리하게는, 이러한 다른 컴포넌트들(예를 들어, 이러한 다른 컴포넌트들을 수용하고 제1 인덕터 및 제1 인덕터를 수용하는 케이싱보다 훨씬 더 크고 더 무거울 수 있는 캐비닛)을 이동시키지 않고 제1 인덕터를 신체 조직에 근접하게 하는 데 사용될 수 있다.
- [0050] 일 실시예에서, 전기 저장 디바이스는 충전 회로에 의해 충전될 수 있는 펄스 커패시터를 포함한다.
- [0051] 충전 회로는 장치의 일부를 형성할 수 있거나, 또는 제1 양태의 장치에 대한 연결을 위한 별도의 디바이스로서 제공될 수 있다. 충전 회로는 특히 전압 소스 및 전압 소스를 커패시터에 선택적으로 연결하기 위한 스위치를 포함할 수 있다.
- [0052] 본 개시내용의 제2 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치가 제공되며, 장치는: 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터; 전기 저장 디바이스와 제1 인덕터 사이의 연결 회로로서, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부; 스위칭 디바이스로서, 스위칭 디바이스가 제1 브랜치의 일부를 형성하고, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하여, 제1 인덕터가 자기장을 생성하게 하기 위해 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하도록 구성된, 스위칭 디바이스로서, 제1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 제1 인덕터

사이의 전류 흐름의 제1 전류 방향을 나타내는, 스위칭 디바이스; 및 전기 컴포넌트 또는 전기 컴포넌트들의 어셈블리, 바람직하게는, 전류를 주로 순방향으로 전도하거나 전도하도록 배열되는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리로서, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 전류가 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 순방향으로의 전류 흐름은 제1 전류 방향과 반대이고, 제2 전류 방향은 총 인덕턴스인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하며; 브랜치는 적어도 1.5의 계수, 적어도 2의 계수, 적어도 5의 계수, 적어도 10의 계수, 적어도 50의 계수, 적어도 100의 계수, 적어도 500의 계수, 적어도 1000의 계수, 적어도 2000의 계수, 적어도 5000의 계수, 적어도 10000의 계수 중 하나에 의해 제2 브랜치의 총 인덕턴스와 상이하다.

[0053] 두 번째 양태에 따르면, 본 발명자는 장치의 다양한 구성 요소가 전기적 의미에서 "이상적인" 구성 요소가 아님을 인식했다. 예를 들어, 전기 저장 디바이스, 제1 인덕터, 스위칭 디바이스 및 제2 브랜치의 일부를 형성하는 전기 컴포넌트들 또는 전기 컴포넌트들의 어셈블리와 같은 개별 컴포넌트들뿐만 아니라, 연결 회로부는 전형적으로 기생 저항, 커패시턴스 및 인덕턴스 중 하나 이상을 가질 것이다. 특히, 제1 브랜치 및 제2 브랜치 둘 모두는 0이 아닌 인덕턴스를 가질 것이다. 그러나, 제1 브랜치의 인덕턴스가 (적어도) 제2 브랜치의 인덕턴스와 위에서 언급된 인자들 중 하나에 의해 상이한 것을 보장함으로써, 제1 및 제2 브랜치(각각 전기 저장 디바이스 및 제1 인덕터와 조합됨)와 각각 연관된 주파수가 또한 상이할 것이고, 특히 상당히 상이할 것이다.

[0054] 제1 브랜치와 제2 브랜치 사이의 인덕턴스의 차이는 특히, 제1 양태와 관련하여 설명된 바와 같이, 브랜치들 중 하나에 제2 인덕터(및 잠재적으로 추가 인덕터들)를 포함함으로써 달성될 수 있다.

[0055] 본 개시내용의 제3 양태에서, 자기장을 생성하는 방법이 제공되며, 이 방법은, 제1 양태에 따른 장치를 제공하는 단계; 전기 저장 디바이스에 전기 에너지를 저장하는 단계; 전기 저장 디바이스를 제1 인덕터에 전기적으로 접속시키도록 스위칭 디바이스를 스위칭하고, 이에 의해 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하여, 제1 인덕터가 자기장을 생성하게 하는 단계; 및 전류가 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에서 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 흐를 수 있게 하는 단계를 포함한다.

[0056] 일 실시예에서, 제3 양태에 사용되는 장치는 펄스형 방식으로 동작되고, 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고, 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내고, 제2 하프 펄스의 지속기간은 제1 하프 펄스의 지속기간과 상이하다.

[0057] 2개의 하프 펄스들의 지속기간의 차이는, 특히 브랜치들 중 하나의 일부를 형성하는 제2(및 임의의 추가) 인덕터들로 인해, 제1 브랜치 및 제2 브랜치의 인덕턴스의 차이로부터 비롯된다.

[0058] 일 실시예에서, 방법은 제2 인덕터를 선택적으로 바이패스 또는 단락시키거나 또는 제2 인덕터의 인덕턴스를 변화시킴으로써, 제2 인덕터가 일부를 형성하는 브랜치의 인덕턴스를 선택적으로 변화시키는 단계를 더 포함한다.

[0059] 제2 인덕터의 바이패스 또는 단락뿐만 아니라 제2 인덕터의 인덕턴스의 변화는 제1 양태와 관련하여 이미 설명되었다.

[0060] 일 실시예에서, 제 2 인덕터를 선택적으로 바이패스 또는 단락시키거나 또는 제 2 인덕터의 인덕턴스를 변경하는 단계는, - 제 1 하프 펄스 동안, - 제 2 하프 펄스 동안, - 제 1 하프 펄스와 제 2 하프 펄스 사이, 및 - 제 2 하프 펄스와 후속 펄스 사이 중 하나에서, 제 2 인덕터를 선택적으로 바이패스 또는 단락시키거나 또는 제 2 인덕터의 인덕턴스를 변경하는 단계를 포함한다.

[0061] 제2 인덕터를 능동적으로 바이패스하거나 단락시키기 위해 또는 제2 인덕터의 인덕턴스를 변화시키기 위해 적합한(스위칭) 회로가 사용될 수 있다. 이러한 바이패싱, 단락 또는 가변이 발생할 때에 따라, 상이한 효과들이 달성될 수 있다: 제1 하프 펄스 동안 수행되면(그리고 제2 인덕터가 제1 브랜치의 일부를 형성한다고 가정하면), 공진 회로의 주파수는 제1 하프 펄스 동안 변경되고, 따라서 제1 하프 펄스의 지속기간은 제1 하프 펄스를 통해 부분적으로 변경된다. 유사하게, 제2 하프 펄스 동안 수행되면(그리고 제2 인덕터가 제2 브랜치의 일부를 형성한다고 가정하면), 공진 회로의 주파수는 제2 하프 펄스 동안 변경되고, 따라서 제2 하프 펄스의 지속기간은 제2 하프 펄스를 통해 부분적으로 변경된다. 양 경우들에서, 신호(예를 들어, 제 1 인덕터를 통한 전류)는 제 2 인덕터가 바이패스되거나 단락되거나 그 인덕턴스가 변화되는 시간에 그 형상을 변화시킨다. 즉, 이는 초기에 추종했던(근사된) 정현파의 하프 펄스의 동일한 형상을 계속 추종하는 것이 아니라, 대신에 (상이한 펄스 지속기간의) 상이한 (근사된) 정현파의 형상을 따라 계속된다. 제2 인덕터가 바이패스되거나 단락되거나 그 인덕턴스가 제1 하프 펄스와 제2 하프 펄스 사이에서 변화되면, 각각의 하프 펄스의 형상(대략)은 사인파의 하프

펄스와 유사하다. 그러나, 2개의 하프 펄스들의 지속기간 및 진폭은 상이할 것이다. 제2 인덕터가 바이패스되거나 단락되는 경우 또는 그의 인덕턴스가 하나의 (풀) 펄스와 다음 (풀) 펄스 사이에서 변경되는 경우에도 동일하게 적용된다.

- [0062] 대응하는 효과는 초기에 제 2 인덕터를 바이패스하거나 단락시키고 제 1 하프 펄스 동안, 제 2 하프 펄스 동안, 2개의 하프 펄스들 사이에서 또는 하나의 (풀) 펄스와 다음 (풀) 펄스 사이에서 바이패스 또는 단락을 중단시킴으로써 달성될 수 있다.
- [0063] 일 실시예에서, 상기 방법은 상기 자기장이 상기 신체 조직에 존재하도록, 상기 제 1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제 1 인덕터에 근접하게 하는 단계를 더 포함한다.
- [0064] 이는 특히 치료 목적으로 사용될 수 있으나, 비치료 목적으로도 사용될 수 있다.
- [0065] 제2 인덕터가 공진 회로의 주파수 및 제1 인덕터를 통한 전류의 크기에 영향을 미치기 때문에, 제2 인덕터는 또한 제1 인덕터에 의해 생성된 자기장에 영향을 미치며, 이는 신체 조직에서 특정 효과들을 달성하는 데 사용될 수 있다.
- [0066] 이 실시예에 따르면, 제1 인덕터를 신체 조직과 근접하게 하는 것은 예를 들어, 때때로 애플리케이션 코일로도 지칭되는 제1 인덕터를 신체 조직을 향해 이동시킴으로써, 또는 사람 또는 동물의 신체 표면을 따라 이를 이동시킴으로써 달성될 수 있다. 신체 조직을 제1 인덕터에 근접하게 하는 예는 (일시적으로) 고정된 위치에 있는 제1 인덕터의 사용 및 제1 인덕터에 접근하는 사람 또는 동물을 수반할 수 있다. 고정된 위치에 있는 이러한 제1 인덕터는 예를 들어 의자 등에 부착되거나 의자에 통합될 수 있다.
- [0067] 또한, 먼저 제1 인덕터를 신체 조직에 근접하게 하는 것(또는 신체 조직을 제1 인덕터에 근접하게 하는 것) 및 그 다음 자기장을 생성하는 것, 또는 그 반대도 가능하다.
- [0068] 제1 인덕터와 신체 조직 사이의 거리는 예를 들어 수 밀리미터 또는 센티미터일 수 있지만, (수십 센티미터와 같은) 더 큰 거리도 고려될 수 있다.
- [0069] 일 실시예에서, 상기 방법은 상기 신체 조직에서 전압을 발생시키거나 상기 신체 조직에서 전하의 이동을 야기하도록 상기 신체 조직에서 자기장을 변화시키는 단계를 더 포함한다.
- [0070] 제1 인덕터를 통한 전류에 따라 신체 조직 내의 자기장이 변화함에 따라, 자기장을 통해 신체 조직 내에 전압이 생성된다(또는 전하들의 이동이 야기된다).
- [0071] 일 실시예에서, 신체 조직 내의 생성된 전압(또는 전하의 이동)은 신체 조직 내에서 신경 반응 또는 세포 생리학 반응, 특히 근육 반응을 일으키기에 충분하며, 바람직하게 전압(또는 전하의 이동)은 치료 효과를 일으키기에 충분하다.
- [0072] 제1 양태의 장치 또는 제3 양태의 방법을 사용하여, 특히 제2 인덕터의 적절한 선택에 의해, 그리고 적용가능한 경우, 제2 인덕터를 바이패스하거나 단락시키거나 인덕턴스를 변화시킴으로써, 타겟팅된 방식으로 다양한 효과들이 달성될 수 있다.
- [0073] 본 개시의 제 4 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제 1 인덕터와 함께 사용하기 위한 장치가 제공되며, 장치는: 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 자기장을 생성하기 위해 제 1 인덕터에 연결하기 위한 단자; 전기 저장 디바이스와 단자 사이의 연결 회로로서, 연결 회로부는 적어도 제 1 브랜치 및 제 2 브랜치를 포함하는, 연결 회로부; 스위칭 디바이스로서, 스위칭 디바이스는 제 1 브랜치의 일부를 형성하고, 스위칭 디바이스는 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 제 1 인덕터가 단자를 통해 장치에 연결될 때, 전류가 제 1 브랜치를 통해 그리고 제 1 인덕터를 통해 상기 단자를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 단자에 전기적으로 연결하도록 구성되어, 제 1 인덕터가 자기장을 생성하게 하고, 제 1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 단자 사이의 전류 흐름의 제 1 전류 방향을 나타내는, 스위칭 디바이스; 주로 순방향으로 전류를 전도하거나 전도하도록 배열되는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리로서, 제1 인덕터가 상기 단자를 통해 장치에 연결될 때 상기 단자를 통해 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에 전류가 흐를 수 있게 하기 위해 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제2 브랜치의 일부를 형성하고, 순방향으로의 전류 흐름은 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 제2 전류 방향은 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴

포넌트의 어셈블리; 및 제1 브랜치 또는 제2 브랜치 중 어느 하나의 일부를 형성하는 제2 인덕터를 포함한다.

[0074] 제4 양태의 장치는 제1 양태의 장치와 유사하다. 그러나, 제1 양태와 대조적으로, 제4 양태와 관련하여 언급된 제1 인덕터는 제4 양태의 장치의 일부를 형성하지 않는다. 대신에, 제4 양태의 장치는 제1 인덕터와의 연결을 위한 (전기 소켓 등과 같은) 단자를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제4 양태의 장치에 선택적으로 연결되고 제1 인덕터로서 사용될 수 있다.

[0075] 본 개시내용의 제5 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치가 제공되며, 장치는: 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터; 전기 저장 디바이스와 제1 인덕터 사이에 연결 회로부를 포함하고, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하고; 스위칭 디바이스를 포함하고, 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 스위칭 디바이스는 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 제1 인덕터를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하여, 제1 인덕터가 자기장을 생성하게 하도록 구성되고, 제1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내고; 및 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는, 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리는, 주로 순방향으로 전류를 전도하거나 전도하도록 배열되며, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 전류가 제2 브랜치를 통해 전기 저장 디바이스와 제1 인덕터 사이에서 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 상기 순방향으로의 전류 흐름은 전기 저장 디바이스와 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 상기 제2 전류 방향은 상기 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하고; 상기 연결 회로부는 상기 제1 인덕터와 직렬로 연결된 제2 인덕터를 더 포함하고, 상기 제2 인덕터는 가변 인덕턴스를 갖거나; 또는 - 상기 연결 회로부는 상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로부를 더 포함하거나; 또는 - 상기 제2 인덕터는 가변 인덕턴스를 갖고 상기 연결 회로부는 상기 제2 인덕터를 바이패스 또는 단락시키기 위한 바이패스 회로부를 더 포함하고; 따라서, 상기 전류가 제1 브랜치 또는 제2 브랜치를 통해 흐르는지에 관계없이, 상기 제1 인덕터를 통해 그리고 상기 연결 회로부를 통해 흐르는 전류는 또한 상기 제2 인덕터 또는 상기 바이패스 회로부를 통해 흐를 것이다.

[0076] 특정 실시예들에서, 제5 양태에 따른 장치는 도 1과 관련하여 설명된 회로와 유사한 방식으로 구성될 수 있다. 그러나, 제1 인덕터와 직렬인 제2 인덕터의 추가는, 장치의 구성 측면뿐만 아니라 아래에서 설명되는 바와 같이 장치의 동작 측면에서도 상당한 차이를 구성한다.

[0077] 본 발명은 제1 양태와 관련하여 위에서 제공된 설명들에 관한 것이며, 또한 제5 양태와 관련하여 유사한 방식으로 적용되며, 특히

[0078] - 전기 저장 디바이스는 제1 인덕터 및 연결 회로부와 함께, 공진 회로(또는 LC 회로)(이와 유사하게)

[0079] - 공진 회로의 주파수가 회로의 (적용 가능한) 인덕턴스(inductance) L 및 커패시턴스(capacitance) C의 값에 의해 (대략) 결정되고, 이에 따라 적용 가능한 인덕턴스는 특히 제1 및 제2 인덕터의 인덕턴스를 포함하는 것

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

[0080] - 제1 인덕터 및/또는 제2 인덕터로서 사용하기 위한 인덕터 유형

[0081] - 스위칭 디바이스의 유형 및 이를 동작시키는 방법

[0082] - "전기적 연결" 및 "전기적으로 연결"이라는 용어

[0083] - 전기(또는 전자) 컴포넌트로 또는 두 번째 브랜치의 전기(또는 전자) 컴포넌트 어셈블리의 일부로 사용할 수 있는 구성 요소의 유형으로 적용된다.

[0084] 유사하게, 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로의 구성 및 동작 세부사항들은 본 개시내용의 제1 양태의 실시예들과 관련하여 위에서 이미 제공되었다. 이러한 세부 사항은 제5 양태의 바이패스 회로에도 유사하게 적용된다.

[0085] 본 개시내용의 실시예들에 따르면, 제1 인덕터는 신체 조직에 적용하기 위한 자기장을 생성하도록 의도되지만, 제2 인덕터는 이러한 목적을 위해 의도되지 않는다. 물론, 자기장은 원칙적으로 무한대의 퍼짐을 가질 수 있기

때문에, 제 1 인덕터에 의해 생성된 자기장을 받는 임의의 신체 조직도 제 2 인덕터에 의해 생성된 자기장을 받을 것이다. 그러나, 본 개시내용의 실시예들에서, 예를 들어, 제1 인덕터로부터(그리고 따라서, 제1 인덕터에 의해 생성된 자기장이 인가될 임의의 신체 조직으로부터) 적절한 거리에 제2 인덕터를 배치함으로써, 이것의 효과들이 작게 유지될 수 있다. 대신에, 제2 인덕터의 주요 목적은 제1 및 제2 인덕터가 일부를 형성하는 공진 회로의 주파수를 변화시키는 것이다. 이렇게 해서, 제1 인덕터의 인덕턴스를 변경할 수 없는 경우에도 이 공진 회로의 주파수를 변경할 수 있다. 주파수의 변화는 제 1 인덕터를 통한 전류, 특히 제 1 인덕터를 통한 전류 펄스의 형상, 지속기간 또는 크기 중 적어도 하나에 영향을 주기 위해 사용될 수 있다.

- [0086] 일 실시예에서, 제 2 인덕터의 인덕턴스는 이산적으로 가변적이고 실질적으로 연속적으로 가변적인 것 중 하나이다.
- [0087] 이산적으로 가변적이거나 실질적으로 연속적으로 가변적인 인덕턴스의 인덕터들의 구조적 세부사항들은 본 개시내용의 제1 양태와 관련하여 위에서 이미 설명되었다.
- [0088] 일 실시예에서, 장치는 제 2 인덕터와 직렬로 연결된 하나 이상의 추가 인덕터들을 더 포함한다.
- [0089] 하나 이상의 추가의 인덕터들은 또한 제 1 인덕터와 직렬로 연결된다. 그들의 인덕턴스는 또한 제1 및 제2 인덕터들(및 하나 이상의 추가 인덕터들)이 일부를 형성하는 공진 회로의 주파수에 영향을 미친다.
- [0090] 제2 인덕터에서와 같이, 하나 이상의 추가 인덕터는 신체 조직에 적용하기 위한 자기장을 생성하도록 의도되지 않으며, 제2 인덕터와 관련하여 위에서 제공된 설명들은 하나 이상의 추가 인덕터에 유사하게 적용된다.
- [0091] 일 실시예에서, 하나 이상의 추가 인덕터들 중 하나 이상은 가변 인덕턴스를 갖는다.
- [0092] 제2 인덕터의 가변 인덕턴스와 관련하여 위에서 제공된 설명들은 하나 이상의 추가 인덕터들에 유사하게 적용된다.
- [0093] 일 실시예에서, 연결 회로는 하나 이상의 추가 인덕터 중 하나 이상을 선택적으로 바이패스 또는 단락시키기 위한 추가 바이패스 회로를 더 포함한다.
- [0094] 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로의 구성 및 동작 세부사항들은 본 개시내용의 제1 양태의 실시예들과 관련하여 위에서 이미 제공되었다. 이들 세부사항들은 제5 양태의 실시예들의 하나 이상의 추가 인덕터들을 선택적으로 바이패스하거나 단락시키기 위한 추가 바이패스 회로에 유사하게 적용된다.
- [0095] 일 실시예에서, 추가 바이패스 회로는 하나 이상의 추가 인덕터 중 하나 이상을 개별적으로 선택적으로 바이패스 또는 단락시키기 위한 개별 회로 부분을 포함한다.
- [0096] 이러한 개별 회로 부분으로, 추가 인덕터들 중 하나 이상의 특정 인덕터는 개별적으로 바이패스되거나 단락될 수 있는 반면, 추가 인덕터들 중 하나 이상의 다른 인덕터는 바이패스되거나 단락되지 않는다. 이러한 방식으로, 제1, 제2 및 추가 인덕터들이 일부를 형성하는 회로의 총 인덕턴스는 다양한 상이한 값들을 취할 수 있다.
- [0097] 일 실시예에서, 하나 이상의 추가 인덕터들 중 하나 이상은 가변 인덕턴스를 갖고 그리고/또는 하나 이상의 추가 인덕터들 중 각각의 인덕터를 선택적으로 바이패스하거나 단락시키기 위한 추가 바이패스 회로가 제공된다.
- [0098] 이러한 방식으로, 제1, 제2 및 추가의 인덕터들이 일부를 형성하는 회로의 총 인덕턴스는 넓은 범위에 걸쳐 변화될 수 있다.
- [0099] 본 발명은 일 실시예에서, 제2 인덕터 및 하나 이상의 추가 인덕터들의 인덕턴스들은 연결 회로부의 총 인덕턴스가 - 이산적으로 가변적; 및 - 실질적으로 연속적으로 가변적인 것 중 하나가 되도록 선택된다.
- [0100] 최소값으로부터 최대값까지, 최소값은, 추가 바이패스 회로부가 제공되는 제2 및 추가 인덕터들 중 모든 인덕터들이 바이패스되거나 단락될 때 연결 회로부의 총 인덕턴스에 대응하고, 인덕턴스가 가변되는 제2 및 추가 인덕터들 중 모든 인덕터들의 인덕턴스들이 최소로 조정될 때 연결 회로부의 총 인덕턴스에 대응하고; 최대값은, 추가 바이패스 회로부가 제공되는 제2 및 추가 인덕터들 중 모든 인덕터들이 바이패스되지 않고 단락되지 않을 때 연결 회로부의 총 인덕턴스에 대응하고, 인덕턴스가 가변되는 제2 및 추가 인덕터들 중 모든 인덕터들의 인덕턴스들이 최대로 조정될 때 연결 회로부의 총 인덕턴스에 대응한다.
- [0101] 이는 회로의 총 인덕턴스 및 이에 따른 회로의 주파수가 특히 큰 범위에 걸쳐 변화될 수 있게 하고, 이를 통해, 제1 인덕터를 통한 전류가 또한 그에 따라 변화될 수 있다. 특히, 제1 인덕터를 통한 임의의 전류 펄스의 형상, 크기 및/또는 지속기간은 대응하는 큰 범위에 걸쳐 변경될 수 있다.

- [0102] 일 실시예에서, 제2 인덕터는 L2의 최대 인덕턴스를 갖는 가변 인덕턴스를 갖고; 하나 이상의 추가 인덕터는 값 L_m 의 인덕턴스를 가지며, 여기서 $m = 3, 4, 5, \dots, n+2$ 이고 n 은 추가 커패시터들의 수이고; L_m 은 $L_2 * 2^{(m-3)}$ 와 실질적으로 동일하다.
- [0103] 본 실시예에서 $L_2 : L_3 : L_m$ 의 비율은 실질적으로 $1 : 1 : 2 : 4 : 8 : 16$ 등이 된다. 이러한 값들의 선택을 통해, 연결 회로부의 총 인덕턴스는 비교적 작은 총 인덕터들의 수로 그의 최소 값으로부터 그의 최대 값까지 변화될 수 있다. 인덕터들 중 적어도 하나, 예를 들어, 제2 인덕터가 실질적으로 연속적으로 변화하는 인덕턴스를 갖는 경우, 연결 회로부의 총 인덕턴스는 또한 그의 최소 값으로부터 그의 최대 값까지 실질적으로 연속적으로 변화될 수 있다.
- [0104] 일 실시예에서, 제1 인덕터는 적어도 한 세트의 턴, 바람직하게는 적어도 한 세트의 대체로 원형, 육각형 또는 직사각형 턴을 포함하고, 적어도 한 세트의 턴의 턴은 바람직하게는 전류가 제1 인덕터를 통해 흐를 때 각각의 턴이 자기장을 향해 기여를 생성하도록 배열되고, 각각의 턴에 의해 생성된 기여는 포지티브 방식으로 중첩되고, 제1 인덕터는 적어도 한 세트의 턴에 전력을 공급하기 위한 적어도 하나의 케이블을 통해 연장되는 도관에 연결된 케이싱 내에 배치되고, 제2 인덕터는 상기 케이싱 내에 배치되지 않는다.
- [0105] 이 실시예에서, 제1 양태의 대응하는 실시예와 유사하게, 제1 인덕터는, 예를 들어, 전기 저장 디바이스, 스위칭 디바이스, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 연결 회로부의 제1 및 제2 브랜치 및 제2 인덕터 (및, 제공되는 경우, 또한 추가의 인덕터들)를 수용하는 하우징 또는 캐비닛과 같은 유닛으로부터 분리되고 유닛에 대해 개별적으로 이동가능할 수 있는, 플라스틱 재료로 제조된 케이싱 내에 배치될 수 있다. 제1 인덕터를 수용하는 케이싱은 제1 인덕터에 전력을 공급하기 위한 케이블을 수용하는 도관에 의해 캐비닛에 연결될 수 있다. 제1 인덕터 및 제1 인덕터를 수용하는 케이싱이 도관에 의해 장치의 다른 컴포넌트들에 연결되어, 제1 인덕터가 이러한 다른 컴포넌트들에 대해 이동될 수 있게 하는 배열은, 유리하게는, 이러한 다른 컴포넌트들(예를 들어, 이러한 다른 컴포넌트들을 수용하고 제1 인덕터 및 제1 인덕터를 수용하는 케이싱보다 훨씬 더 크고 더 무거울 수 있는 캐비닛)을 이동시키지 않고 제1 인덕터를 신체 조직에 근접하게 하는 데 사용될 수 있다.
- [0106] 일 실시예에서, 전기 저장 디바이스는 충전 회로에 의해 충전될 수 있는 펄스 커패시터를 포함한다.
- [0107] 충전 회로는 장치의 일부를 형성하거나, 제5 양태의 장치에 연결하기 위한 별도의 장치로 제공될 수 있다. 충전 회로는 특히 전압 소스 및 전압 소스를 커패시터에 선택적으로 연결하기 위한 스위치를 포함할 수 있다.
- [0108] 본 개시내용의 제6 양태에서, 자기장을 생성하는 방법이 제공되며, 상기 방법은: 제5 양태에 따른 장치를 제공하는 단계; 전기 저장 디바이스에 전기 에너지를 저장하는 단계; 전기 저장 디바이스를 제1 인덕터에 전기적으로 연결하도록 스위칭 디바이스를 스위칭하여, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기된 전류가 제1 브랜치 및 - 제1 인덕터 및 - 제2 인덕터 또는 바이패스 회로를 통해 흐르게 하여, 제1 인덕터가 자기장을 생성하도록 하는 단계; 및 전기 저장 디바이스 및 제1 인덕터 사이에서 전류가 - 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 제2 브랜치 및 - 제2 인덕터 또는 바이패스 회로로 흐르게 하는 단계를 포함한다.
- [0109] 일 실시예에서, 장치는 펄스형 방식으로 동작되고, 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고, 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타내고, 제1 하프 펄스 및 제2 하프 펄스는 함께 펄스를 형성한다.
- [0110] 제1 및 제2 브랜치의 인덕턴스들이 (적어도 대략) 동일하다고 가정하면, 제1 및 제2 하프 펄스들의 지속기간 및 크기는 (적어도 대략) 동일할 것이지만, 위에서 설명된 바와 같이, 제2 하프 펄스의 크기는 회로에서의 에너지 손실들로 인해 제1 하프 펄스의 크기보다 다소 작을 수 있다. 그러나, 제1 및 제2 브랜치들의 인덕턴스들이 동일하지 않은 경우(특히, 이들이 실질적으로 상이한 경우), 제1 하프 펄스의 지속기간 및 크기는 제2 하프 펄스의 지속기간 및 크기와 (상당히) 상이할 것이다. 이는 추가적인 인덕터가 스위칭 디바이스 또는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리와 직렬로 연결되는 경우에, 전류가 제1 하프 펄스 동안 추가적인 인덕터를 통해 흐를 것이지만 제2 하프 펄스 동안에는 흐를 수 없거나, 또는 그 반대일 수 있다.
- [0111] 일 실시예에서, 방법은 제2 인덕터를 선택적으로 바이패스 또는 단락시키거나 제2 인덕터의 인덕턴스를 변화시킴으로써, 연결 회로부의 인덕턴스를 선택적으로 변화시키는 단계를 더 포함한다.
- [0112] 제2 인덕터의 바이패스 또는 단락뿐만 아니라 제2 인덕터의 인덕턴스의 변화는 제5 양태와 관련하여 이미 설명되었다.

- [0113] 일 실시예에서, 제 2 인덕터를 선택적으로 바이패싱 또는 단락시키거나 또는 제 2 인덕터의 인덕턴스를 변경하는 단계는 - 제 1 하프 펄스 동안, - 제 2 하프 펄스 동안, - 제 1 하프 펄스와 제 2 하프 펄스 사이, 및 - 펄스 이후 중 하나에서 제 2 인덕터를 선택적으로 바이패싱 또는 단락시키거나 또는 제 2 인덕터의 인덕턴스를 변경하는 단계를 포함한다.
- [0114] 제2 인덕터를 능동적으로 바이패스하거나 단락시키기 위해 또는 제2 인덕터의 인덕턴스를 변화시키기 위해 적합한(스위칭) 회로가 사용될 수 있다. 이러한 바이패싱, 단락 또는 가변이 발생하는 때에 따라, 상이한 효과들이 달성될 수 있다: 제1 하프 펄스 동안 수행되는 경우, 공진 회로의 주파수는 제1 하프 펄스 동안 변경되고, 따라서 제1 하프 펄스의 지속기간은 제1 하프 펄스를 통해 부분적으로 변경된다. 유사하게, 제2 하프 펄스 동안 행해지면, 공진 회로의 주파수는 제2 하프 펄스 동안 변경되고, 따라서 제2 하프 펄스의 지속기간은 제2 하프 펄스를 통해 중간에 변경된다. 양 경우들에서, 신호(예를 들어, 제 1 인덕터를 통한 전류)는 제 2 인덕터가 바이패스되거나 단락되거나 그 인덕턴스가 변화되는 시간에 그 형상을 변화시킨다. 즉, 이는 초기에 추종했던(근사된) 정현파의 하프 펄스의 동일한 형상을 계속 추종하는 것이 아니라, 대신에(상이한 펄스 지속기간의) 상이한(근사된) 정현파의 형상을 따라 계속된다. 제2 인덕터가 바이패스되거나 단락되거나 그 인덕턴스가 제1 하프 펄스와 제2 하프 펄스 사이에서 변화되면, 각각의 하프 펄스의 형상(대략)은 사인파의 하프 펄스와 유사하다. 그러나, 2개의 하프 펄스들의 지속기간 및 진폭은 상이할 것이다. 제2 인덕터가 바이패스되거나 단락되는 경우 또는 그의 인덕턴스가 하나의(풀) 펄스와 다음(풀) 펄스 사이에서 변경되는 경우에도 동일하게 적용된다.
- [0115] 대응하는 효과는 초기에 제 2 인덕터를 바이패스하거나 단락시키고 제 1 하프 펄스 동안, 제 2 하프 펄스 동안, 2개의 하프 펄스들 사이에서 또는 하나의(풀) 펄스와 다음(풀) 펄스 사이에서 바이패스 또는 단락을 중단시킴으로써 달성될 수 있다.
- [0116] 일 실시예에서, 상기 방법은 상기 자기장이 상기 신체 조직에 존재하도록, 상기 제 1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 상기 신체 조직을 상기 제 1 인덕터에 근접하게 하는 단계를 더 포함한다.
- [0117] 제3 양태와 같이, 이는 특히 치료 목적을 위해 사용될 수 있지만, 또한 비-치료 목적을 위해 사용될 수 있다.
- [0118] 제3 양태의 대응하는 실시예들과 관련하여 제공된 추가의 설명들은 또한 제6 양태의 이러한 실시예에도 적용된다.
- [0119] 일 실시예에서, 상기 방법은 상기 신체 조직에서 전압을 발생시키거나 상기 신체 조직에서 전하의 이동을 야기하도록 상기 신체 조직에서 자기장을 변화시키는 단계를 더 포함한다.
- [0120] 제1 인덕터를 통한 전류에 따라 신체 조직 내의 자기장이 변화함에 따라, 자기장을 통해 신체 조직 내에 전압이 생성된다(또는 전하들의 이동이 야기된다).
- [0121] 일 실시예에서, 신체 조직 내의 생성된 전압(또는 전하의 이동)은 신경 반응 또는 세포 생리학적 반응, 특히 신체 조직 내의 근육 반응을 일으키기에 충분하며, 바람직하게 전압(또는 전하의 이동)은 치료 효과를 일으키기에 충분하다.
- [0122] 제 5 양태의 장치 또는 제 6 양태의 방법을 사용하여, 특히 제 2 인덕터의 적절한 선택에 의해, 그리고 적용가능한 경우, 제 2 인덕터를 바이패스하거나 단락시키거나 또는 그의 인덕턴스를 변화시킴으로써, 목표된 방식으로 다양한 효과들이 달성될 수 있다.
- [0123] 본 개시내용의 제7 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 제1 인덕터와 함께 사용하기 위한 장치가 제공되고, 장치는: 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 자기장을 생성하기 위해 제1 인덕터에 연결하기 위한 단자; 전기 저장 디바이스와 단자 사이의 연결 회로로서, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부; 스위칭 디바이스로서, 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 스위칭 디바이스로서, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 제1 인덕터가 단자를 통해 장치에 연결될 때, 전류가 제1 브랜치를 통해 그리고 단자를 통해 제1 인덕터를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 단자에 전기적으로 연결하도록 구성되어, 제1 인덕터가 자기장을 생성하게 하고, 제1 브랜치를 통해 흐르는 전류는 전기 저장 디바이스와 단자 사이의 전류 흐름의 제1 전류 방향을 나타내는, 스위칭 디바이스; 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리는 주로 순방향으로 전류를 전도하거나 전도하도록 배열되며, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제1 인덕터가 상기 단자를 통해 장치에 연결될

때 상기 단자를 통해 상기 제2 브랜치를 통해 상기 전기 저장 디바이스와 상기 제1 인덕터 사이에 전류가 흐를 수 있도록 상기 제2 브랜치의 일부를 형성하고, 상기 순방향으로의 전류 흐름은 상기 전기 저장 디바이스와 상기 제1 인덕터 사이의 전류 흐름의 제2 전류 방향을 나타내고, 상기 제2 전류 방향은 상기 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하고; 상기 연결 회로는 상기 제1 인덕터와 직렬로 연결된 제2 인덕터를 더 포함하고, 상기 제2 인덕터는 가변 인덕턴스를 갖거나; 또는 - 상기 연결 회로는 상기 제2 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로를 더 포함하거나; 또는 - 상기 제2 인덕터는 가변 인덕턴스를 갖고 상기 연결 회로는 상기 제2 인덕터를 바이패스 또는 단락시키기 위한 바이패스 회로를 더 포함하고; 따라서 상기 전류가 상기 제1 브랜치 또는 상기 제2 브랜치를 통해 흐르는지 여부에 관계없이, 상기 제1 인덕터를 통해 그리고 상기 연결 회로를 통해 흐르는 전류는 또한 상기 제2 인덕터 또는 상기 바이패스 회로를 통해 흐를 것이다.

[0124] 제7 양태의 장치는 제5 양태의 장치와 유사하다. 그러나, 제5 양태와 대조적으로, 제7 양태와 관련하여 언급된 제1 인덕터는 제7 양태의 장치의 일부를 형성하지 않는다. 대신에, 제7 양태의 장치는 제1 인덕터와의 연결을 위한 단자(예컨대, 전기 소켓 등)를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제 7 양태의 장치에 선택적으로 연결되고 제 1 인덕터로서 사용될 수 있다.

[0125] 본 개시내용의 제8 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치가 제공되며, 장치는: 전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열체; 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터; 커패시터 배열체와 인덕터 사이의 회로부를 연결하는 단계로서, 연결 회로부는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부; 제1 스위칭 디바이스로서, 제1 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 제1 스위칭 디바이스는 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열체를 인덕터에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 제1 브랜치를 통해 흐르는 전류는 커패시터 배열체와 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내는, 제1 스위칭 디바이스; 및 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는, 전류를 주로 순방향으로 전도하거나 전도하도록 배열되는 전자 컴포넌트 또는 전자 컴포넌트의 어셈블리로서 상기 전기 컴포넌트들의 어셈블리는 전류가 제2 브랜치를 통해 커패시터 배열체와 인덕터 사이에서 흐를 수 있게 하기 위해 제2 브랜치의 일부를 형성하고, 제2 전류 방향은 제1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하며, 커패시터는 가변 커패시턴스를 갖는다.

[0126] 특정 실시예들에서, 제8 양태에 따른 장치는 도 1과 관련하여 설명된 회로와 유사한 방식으로 구성될 수 있다. 그러나, 가변적인 커패시턴스를 갖는 커패시터를 사용하는 것은 장치의 구성 측면뿐만 아니라, 후술하는 바와 같이 장치의 동작 측면에서도 상당한 차이를 구성한다.

[0127] 제1 및 제5 양태와 관련하여 위에서 제공된 설명은 또한 제8 양태, 특히, - 인덕터 및 연결 회로와 함께, 전기 저장 디바이스(제1 및 제5 양태)의 형태이며 공진 회로(또는 LC 회로)로 간주되는 제8 양태의 커패시터 배열(적어도 하나의 커패시터를 포함함)

[0128] - 공진 회로의 주파수가 회로의 (적용 가능한) 인덕턴스 L 및 커패시턴스 C의 값에 의해 (대략) 결정되고, 이에 따라 적용 가능한 인덕턴스는 특히 제1(및 임의의 제2 또는 추가의) 인덕터의 인덕턴스를 포함하는 것

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

[0129] - 인덕터로 사용되는 인덕터의 유형

[0130] - 스위칭 디바이스의 유형 및 이를 동작시키는 방법

[0131] - "전기적 연결" 및 "전기적으로 연결"이라는 용어

[0132] - 전기(또는 전자) 컴포넌트로 또는 두 번째 브랜치의 전기(또는 전자) 컴포넌트어셈블리의 일부로 사용할 수 있는 구성 요소의 유형과 관련하여 유사한 방식으로 적용된다.

[0133] 원칙적으로, 기계적으로 제어되는 가변 커패시터들 및 전기적으로 제어되는 가변 커패시터들을 포함하는, 임의의 유형의 가변 커패시터(또는 가변 커패시턴스를 갖는 커패시터)가 제8 양태의 커패시터로서 사용될 수 있다. 적어도 하나의 커패시터의 커패시턴스는 커패시터가 일부를 형성하는 공진 회로의 주파수에 영향을 미치는데,

즉, 적어도 하나의 커패시터의 커패시턴스를 변화시킴으로써, 공진 회로의 주파수는 또한 전술한 바와 같이 변화된다.

- [0134] 특정 실시예들에서, 적어도 하나의 커패시터의 커패시턴스는 (실질적으로) 연속적으로 가변적이다. 이러한 방식으로, 공진 회로의 주파수는 또한 (실질적으로) 연속적으로 가변적이다. 대안적으로, 적어도 하나의 커패시터의 커패시턴스는 이산적으로(discretely), 그러나 바람직하게는 작은 단계들로 가변적이다. 이러한 방식으로, 공진 회로의 주파수는 거의 연속적으로 가변적일 수 있다.
- [0135] 일 실시예에서, 커패시터 배열체는 상기 커패시터에 병렬로 연결된 하나 이상의 추가 커패시터들을 포함한다. 그들의 커패시턴스는 커패시터 및 하나 이상의 추가 커패시터들이 일부를 형성하는 공진 회로의 주파수에 영향을 미친다.
- [0136] 일 실시예에서, 하나 이상의 추가 커패시터들 중 적어도 하나, 특히 모든 추가 커패시터들은 - 가변; - 이산적으로 가변적; 및 - 실질적으로 연속적으로 가변적인 것 중 하나인 커패시턴스를 갖는다.
- [0137] 이는 또한 커패시터 및 하나 이상의 추가 커패시터들이 일부를 형성하는 공진 회로의 주파수가 조정될 수 있는 것을 보장하는 것을 돕는다. 커패시터 및 하나 이상의 추가 커패시터들의 커패시턴스의 조정 가능한 범위가 클수록, 공진 회로의 주파수의 조정 가능한 범위가 커지며, 이에 의해 펄스 지속기간, 진폭 및/또는 펄스의 형상과 같은, 장치에 의해 생성될 자기장의 관점에서 유연성이 증가한다.
- [0138] 본 발명은 일 실시예에서, 제1 커패시터의 커패시턴스 및 하나 이상의 추가 커패시터들의 커패시턴스들은 커패시터 배열체의 총 커패시턴스가 - 이산적으로 가변적; 및 - 실질적으로 연속적으로 가변적인 것 중 하나가 되도록 선택된다.
- [0139] 최소값으로부터 최대값까지, 최소값은 제1 커패시터의 커패시턴스 및 하나 이상의 추가 커패시터들의 커패시턴스들이 최소값으로 조정될 때 커패시터 배열체의 총 커패시턴스에 대응하고; 최대값은 제1 커패시터의 커패시턴스 및 하나 이상의 추가 커패시터들의 커패시턴스들이 최대값으로 조정될 때 커패시터 배열체의 총 커패시턴스에 대응한다.
- [0140] 커패시터 및 하나 이상의 추가 커패시터들이 병렬로 접속되기 때문에, 그들의 커패시턴스들이 추가되어 커패시터 및 하나 이상의 추가 커패시터들이 (다시 이상적인 컴포넌트들을 가정하여) 일부를 형성하는 공진 회로의 총 커패시턴스를 초래한다. 특히, 제1 커패시터 및 하나 이상의 추가 커패시터들 모두의 커패시턴스들이 (실질적으로) 연속적으로 가변적이면, 총 커패시턴스는 또한 위에서 언급된 최소값으로부터 최대값까지 (실질적으로) 연속적으로 가변적일 것이다. 그러나, 단지 하나의 커패시터의 커패시턴스가 (실질적으로) 연속적으로 가변적이고 임의의 추가 커패시터(들)의 커패시턴스가 단지 이산적으로 가변적일지라도, 총 커패시턴스는 여전히 위에서 언급된 최소 값으로부터 최대 값까지 (실질적으로) 연속적으로 가변적일 수 있다. 이는 특히 임의의 이러한 추가 커패시터(들)의 커패시턴스가 가변하는 이산 단계들이 (제1) 커패시터의 커패시턴스가 (실질적으로) 연속적으로 가변하는 범위보다 크지 않은 경우에 있을 것이다. 예: 제1 커패시터의 커패시턴스가 0 μ F와 100 μ F 사이에서 연속적으로(실질적으로) 조정될 수 있고, 하나의 추가 커패시터의 커패시턴스가 0 μ F와 100 μ F의 2개의 값만을 가정하도록 이산 단계로 조정될 수 있다고 가정하자. 이 경우, 추가 커패시터가 0 μ F로 조정되는 경우, 제1 커패시터의 커패시턴스를 변화시킴으로써, 커패시터 배열체의 총 커패시턴스는 0 μ F 내지 100 μ F 사이에서 (실질적으로) 연속적으로 조정될 수 있다. 추가 커패시터가 100 μ F로 조정되는 경우, 제1 커패시터의 커패시턴스를 변화시킴으로써, 커패시터 배열체의 총 커패시턴스는 100 μ F 내지 200 μ F 사이에서 (실질적으로) 연속적으로 조정될 수 있다. 따라서, 커패시터 배열체의 총 커패시턴스는 0 μ F 내지 200 μ F 사이에서 연속적으로 (실질적으로) 조정될 수 있다. 유사하게, 다른 예에서, 추가 커패시터가 200 μ F, 300 μ F 및 400 μ F의 값을 취하도록 이산 단계로 조정될 수 있고, 제1 커패시터의 커패시턴스가 0 μ F 내지 100 μ F 사이에서 연속적으로 (실질적으로) 조정될 수 있다면, 커패시터 장치의 총 커패시턴스는 200 μ F 내지 500 μ F 사이에서 연속적으로 (실질적으로) 조정될 수 있다.
- [0141] 일 실시예에서, 장치는 하나 이상의 추가 커패시터들 각각에 대해 하나씩, 하나 이상의 추가 스위칭 디바이스들을 더 포함하고, 하나 이상의 추가 스위칭 디바이스들은 하나 이상의 추가 커패시터들 중 각각의 하나와 연결 회로부 사이의 전기적 연결을 선택적으로 차단하도록 구성된다.
- [0142] 이러한 방식으로, 제1 커패시터 및 하나 이상의 추가 커패시터들이 일부를 형성하는 회로의 총 커패시턴스는 다양한 상이한 값들을 취할 수 있다.
- [0143] 각각의 추가 스위칭 디바이스를 갖는 추가 커패시터들 중 일부를 제공하고 가변 커패시턴스를 갖는 커패시터들

로서 추가 커패시터들 중 다른 것들을 제공하는 것이 또한 가능하며, 이 경우 회로의 총 커패시턴스는 또한 다양한 상이한 값들을 취할 수 있고, 선택된 범위에 걸쳐 특히 (실질적으로) 연속적으로 조정가능할 수 있다.

- [0144] 일 실시예에서, 제1 커패시터의 커패시턴스 및 하나 이상의 추가 커패시터들의 커패시턴스들은, 커패시터 배열의 총 커패시턴스가 최소값으로부터 최대값까지 - 이산적으로 가변; 및 - 실질적으로 연속적으로 가변되는 것 중 하나가 되도록 선택되고, 여기서 최소값은, - 하나 이상의 추가 커패시터들과 연결 회로부 사이의 전기적 연결이 추가 스위칭 디바이스들에 의해 중단될 때 커패시터 배열의 총 커패시턴스에 대응하고; - 제1 커패시터의 커패시턴스는 최소로 조정, 및 여기서 최대값은, - 하나 이상의 추가 커패시터들과 연결 회로부 사이의 전기적 연결이 중단되지 않을 때; 및 - 제1 커패시터의 커패시턴스가 최대값으로 조정될 때 커패시터 배열의 총 커패시턴스에 대응한다.
- [0145] 커패시터 배열체의 총 커패시턴스의 조정가능성에 관한 위의 주석들은 또한 준용하여 이 실시예에 적용된다.
- [0146] 일 실시예에서, 장치는 커패시터 배열을 충전하기 위한 충전 회로를 더 포함한다.
- [0147] 충전 회로는 특히 전압 소스 및 전압 소스를 커패시터 배열체에 선택적으로 연결하기 위한 스위치를 포함할 수 있다.
- [0148] 대안적인 실시예들에서, 충전 회로는 제8 양태의 장치에 연결하기 위한 별개의 디바이스로서 제공될 수 있는데, 즉 제8 양태의 장치의 일부를 형성하지 않을 수 있다.
- [0149] 일 실시예에 따르면: - 제1 커패시터는 값 C_1 의 최대 커패시턴스를 갖고
- [0150] - n 개의 추가 커패시터가 값 C_m 의 커패시턴스를 갖는 것에 관한 것이며, 여기서 n 은 추가 커패시터의 수이고, $m = 2, 3, 4, \dots, n+1$ 이고
- [0151] - C_m 은 $C_1 * 2^{(m-2)}$ 와 실질적으로 동일하다.
- [0152] 본 실시예에서 $C_1 : C_2 : C_m$ 의 비율은 실질적으로 $1 : 1 : 2 : 4 : 8 : 16$ 등이 된다. 이러한 값들의 선택을 통해, 커패시터 배열체의 총 커패시턴스는 비교적 작은 총 수의 커패시터들로 비교적 넓은 범위에 걸쳐 그의 최소 값으로부터 그의 최대 값까지 변화될 수 있다. 커패시터들 중 적어도 하나, 예를 들어, 제1 커패시터가 (실질적으로) 연속적으로 변화하는 커패시턴스를 갖는 경우, 커패시터 배열체의 총 커패시턴스는 또한 그의 최소 값으로부터 그의 최대 값까지 (실질적으로) 연속적으로 변화될 수 있다.
- [0153] 본 개시내용의 제9 양태에서, 자기장을 생성하는 방법이 제공되며, 방법은, 제8 양태에 따른 장치를 제공하는 단계; 커패시터 배열체에 전기 에너지를 저장하는 단계; 커패시터 배열체를 인덕터에 전기적으로 접속하도록 제1 스위칭 디바이스를 스위칭하고, 이에 의해 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하여, 인덕터가 자기장을 생성하게 하는 단계; 및 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 전류가 제2 브랜치를 통해 커패시터 배열체와 인덕터 사이에서 흐를 수 있게 하는 단계를 포함한다.
- [0154] 일 실시예에서, 장치는 펄스형 방식으로 동작되고, 제1 브랜치를 통해 흐르는 전류는 제1 하프 펄스를 나타내고, 제2 브랜치를 통해 흐르는 전류는 제2 하프 펄스를 나타낸다.
- [0155] 위에서 언급된 바와 같이, 펄스들, 특히 그들의 지속기간, 진폭 및/또는 형상은 커패시터 배열체의 커패시턴스를 변화시킴으로써 영향을 받을 수 있다.
- [0156] 일 실시예에서, 상기 방법은: - 상기 제1 하프 펄스 동안, - 상기 제2 하프 펄스 동안, - 상기 제1 하프 펄스와 상기 제2 하프 펄스 사이, 및 - 상기 제2 하프 펄스와 후속 펄스 사이 중 하나인 시점에서 상기 커패시터 배열체의 총 커패시턴스를 변화시키는 단계를 더 포함한다.
- [0157] 커패시터 배열체의 총 커패시턴스를 변화시키기 위한 적합한 배열체들은 이미 위에서 설명되었고, 특히 커패시터 배열체의 개별 커패시터의 커패시턴스를 변화시키는 것 및/또는 하나 이상의 추가 커패시터들 중 각각의 추가 커패시터와 연결 회로부 사이의 전기적 연결을 선택적으로 확립하거나 중단시키기 위해 하나 이상의 추가 커패시터들 중 각각의 추가 커패시터들에 대한 하나 이상의 추가 스위칭 디바이스들을 사용하는 것을 포함한다.
- [0158] 커패시터 배열체의 총 커패시턴스의 변화가 발생할 때 따라, 상이한 효과들이 달성될 수 있다: 제1 하프 펄스 동안 수행되는 경우, 공진 회로의 주파수는 제1 하프 펄스 동안 변경되고, 따라서 제1 하프 펄스의 지속기간은 제1 하프 펄스를 통해 부분적으로 변경된다. 유사하게, 제2 하프 펄스 동안 행해지면, 공진 회로의 주파수는

제2 하프 펄스 동안 변경되고, 따라서 제2 하프 펄스의 지속기간은 제2 하프 펄스를 통해 중간에 변경된다. 양 경우들에서, 신호(예를 들어, 인덕터를 통한 전류)는 커패시터 배열체의 총 커패시턴스가 변화되는 시간에 그의 형상을 변화시킨다. 즉, 신호는 초기에 추종했던 (근사된) 정현파의 하프 펄스의 동일한 형상을 계속 따르지 않고, 대신에 (상이한 펄스 지속기간의) 상이한 (근사된) 정현파의 형상을 따라 계속된다. 커패시터 배열체의 총 커패시턴스의 변화가 제1 하프 펄스와 제2 하프 펄스 사이에서 발생하면, 각각의 하프 펄스의 형상은 (대략) 사인파의 하프 펄스와 유사하다. 그러나, 2개의 하프 펄스들의 지속기간 및 진폭은 상이할 것이다. 커패시터 배열체의 총 커패시턴스의 변화가 하나의 (폴) 펄스와 다음 (폴) 펄스 사이에서 발생하는 경우에도 동일하게 적용된다.

[0159] 일 실시예에서, 커패시터 배열체의 총 커패시턴스는 제2 하프 펄스의 지속기간이 제1 하프 펄스의 지속기간보다 길도록 변화된다. 이는 제1 하프 펄스와 제2 하프 펄스 사이에, 또는 제1 하프 펄스의 시작 이후 및 제2 하프 펄스의 종료 이전의 임의의 시간에 커패시터 배열체의 총 커패시턴스를 증가시킴으로써 달성될 수 있다.

[0160] 커패시터 어레이먼트의 총 커패시턴스가 증가되는지 또는 감소되는지에 따라 상이한 효과들이 달성될 수 있다. 이는 커패시터 배열체의 개별 커패시터의 커패시턴스를 증가시킴으로써, 또는 하나 이상의 추가 커패시터들 중 각각의 하나와 연결 회로부 사이에 전기적 연결을 확립하기 위해 하나 이상의 추가 스위칭 디바이스들을 동작시킴으로써 증가될 수 있다. 반대로, 이는 커패시터 배열체의 개별 커패시터의 커패시턴스를 감소시킴으로써, 또는 하나 이상의 추가 커패시터들 중 각각의 하나와 연결 회로부 사이의 전기적 연결을 차단하도록 하나 이상의 추가 스위칭 디바이스들을 동작시킴으로써 감소될 수 있다. 커패시터 배열체의 총 커패시턴스를 증가시키는 것은 더 긴 펄스 지속기간을 초래할 것이다. 커패시터 배열체의 총 커패시턴스를 감소시키는 것은 더 짧은 펄스 지속기간을 초래할 것이다.

[0161] 일 실시예에서, 상기 방법은 상기 신체 조직에서 자기장을 생성하기 위해 상기 인덕터를 상기 신체 조직과 근접하게 하는 단계, 또는 상기 자기장이 상기 신체 조직에 존재하도록 상기 신체 조직을 상기 인덕터와 근접하게 하는 단계를 더 포함한다.

[0162] 이는 특히 치료 목적으로 사용될 수 있으나, 비치료 목적으로도 사용될 수 있다.

[0163] 커패시터 배열의 총 커패시턴스가 공진 회로의 주파수 및 인덕터를 통한 전류의 크기에 영향을 미치기 때문에, 이 총 커패시턴스는 또한 인덕터에 의해 생성된 자기장에 영향을 미치며, 이는 신체 조직에서 특정 효과를 달성하는 데 사용될 수 있다.

[0164] 이 실시예에 따르면, 인덕터를 신체 조직과 근접하게 하는 것은, 예를 들어, 때때로 애플리케이션 코일이라고도 불리는 인덕터를 신체 조직을 향해 이동시킴으로써, 또는 사람 또는 동물의 신체 표면을 따라 이동시킴으로써 달성될 수 있다. 신체 조직을 인덕터에 근접하게 하는 예는 (일시적으로) 고정된 위치에서 인덕터의 사용 및 사람 또는 동물이 인덕터에 접근하는 것을 포함할 수 있다. 고정된 위치에 있는 이러한 인덕터는 예를 들어 의자 등에 부착되거나 의자에 통합될 수 있다.

[0165] 또한, 먼저 인덕터를 신체 조직에 근접하게 하는 것(또는 신체 조직을 인덕터에 근접하게 하는 것) 및 그 다음 자기장을 생성하는 것, 또는 그 반대도 가능하다.

[0166] 인덕터와 신체 조직 사이의 거리는 예를 들어 수 밀리미터 또는 센티미터일 수 있지만, (수십 센티미터와 같은) 더 큰 거리도 고려될 수 있다.

[0167] 일 실시예에서, 상기 방법은 상기 신체 조직에서 전압을 발생시키거나 상기 신체 조직에서 전하의 이동을 야기하도록 상기 신체 조직에서 자기장을 변화시키는 단계를 더 포함한다.

[0168] 인덕터를 통한 전류에 따라 신체 조직 내의 자기장이 변화함에 따라, 자기장을 통해 신체 조직 내에 전압이 생성된다(또는 전하들의 이동이 야기된다).

[0169] 일 실시예에서, 신체 조직 내의 생성된 전압(또는 전하의 이동)은 신경 반응 또는 세포 생리학적 반응, 특히 신체 조직 내의 근육 반응을 일으키기에 충분하며, 바람직하게 전압(또는 전하의 이동)은 치료 효과를 일으키기에 충분하다.

[0170] 다양한 효과들이 제 8 양태의 장치 또는 제 9 양태의 방법을 사용하여, 특히 커패시터 배열체의 총 커패시턴스의 적합한 선택에 의해, 특히 커패시터 배열체의 개별 커패시터들의 커패시턴스의 적합한 선택에 의해 및/또는, 적용가능하다면, 하나 이상의 추가 커패시터들 중 각각의 하나와 연결 회로부 사이의 전기적 연결을 확립하거나

인터럽트하기 위해 하나 이상의 추가 스위칭 디바이스들을 동작시킴으로써, 타겟팅된 방식으로 달성될 수 있다.

[0171] 본 개시의 제 10 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치가 제공되고, 장치는: 전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열; 신체 조직에 적용하기 위한 자기장을 생성하기 위해 인덕터에 연결하기 위한 단자; 커패시터 배열과 단자 사이에 연결 회로로서, 연결 회로로서, 연결 회로로서, 적어도 제 1 브랜치 및 제 2 브랜치를 포함하는, 연결 회로부; 스위칭 디바이스로서, 스위칭 디바이스는 제 1 브랜치의 일부를 형성하고, 인덕터가 커패시터 배열에 의해 저장된 전기 에너지에 의해 야기되어, 단자를 통해 장치에 연결될 때 전류가 제 1 브랜치를 통해 그리고 단자를 통해 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열을 단자에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 제 1 브랜치를 통해 흐르는 전류는 커패시터 배열과 단자 사이의 전류 흐름의 제 1 전류 방향을 나타내는, 스위칭 디바이스; 및 주로 순방향으로 전류를 전도하거나 전도하도록 배열되는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리로서, 인덕터가 상기 단자를 통해 장치에 접속될 때, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 상기 단자를 통해 제 2 브랜치를 통해 커패시터 배열체와 인덕터 사이에서 전류가 흐를 수 있도록 제 2 브랜치의 일부를 형성하고, 순방향으로의 전류 흐름은 커패시터 배열체와 인덕터 사이에서 전류 흐름의 제 2 전류 방향을 나타내고, 제 2 전류 방향은 제 1 전류 방향과 반대인 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 포함하고; 커패시터는 가변 커패시턴스를 갖는다.

[0172] 제10 양태의 장치는 제8 양태의 장치와 유사하다. 그러나, 제8 양태와 대조적으로, 제8 양태와 관련하여 언급된 인덕터는 제10 양태의 장치의 일부를 형성하지 않는다. 대신에, 제10 양태의 장치는 인덕터에의 연결을 위한 단자(예컨대, 전기 소켓 등)를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제10 양태의 장치에 선택적으로 연결되고 인덕터로서 사용될 수 있다.

[0173] 본 개시내용의 일 양태인 제11 양태에서, 신체 조직에 인가하기 위한 자기장을 생성하기 위한 장치가 제공되며, 장치는: 전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열체; 신체 조직에 인가하기 위한 자기장을 생성하기 위한 인덕터; 커패시터 배열체와 인덕터 사이의 연결 회로체로서, 연결 회로체는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부; 스위칭 디바이스로서, 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 스위칭 디바이스는 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기된 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열체와 인덕터 사이의 제1 전기 연결을 형성하기 위해 제1 시점에서 실질적으로 비전도성 상태로부터 전도성 상태로 변경되도록 구성되어, 인덕터가 자기장을 생성하게 하고, 스위칭 디바이스는 커패시터 배열체와 인덕터 사이의 상기 제1 전기 연결을 차단하기 위해 제2 시점에서 전도성 상태로부터 실질적으로 비전도성 상태로 변경되도록 구성되어 있는, 스위칭 디바이스; 적어도 하나의 전기 회로 요소로서, 전기 회로 요소는 제2 브랜치의 일부를 형성하고, 전기 회로 요소는 제2 브랜치를 통해 전류가 흐를 수 있게 하기 위해 커패시터와 인덕터 사이의 제2 전기 연결을 형성하기 위해 실질적으로 비전도성 상태로부터 전도성 상태로 변경되도록 구성되어 있는, 전기 회로 요소를 포함하고; 첫 번째와 두 번째 시점을 자유롭게 선택할 수 있다.

[0174] 특정 실시예에서, 제11 양태에 따른 장치는 도 1과 관련하여 설명된 회로와 유사한 방식으로 구성될 수 있다. 그러나, 자유롭게 선택될 수 있는 제1 및 제2 시점에서 스위칭 디바이스가 각각 실질적으로 비전도성 상태로부터 전도성 상태로 그리고 다시 실질적으로 비전도성 상태로 변경될 수 있도록 하는 이러한 장치의 구성은, 장치의 구성 측면뿐만 아니라 후술하는 바와 같이 장치의 동작 측면에서도 상당한 차이를 구성한다.

[0175] 제1, 제5 및 제8 양태와 관련하여 위에서 제공된 설명은 또한 제11 양태, 특히 - 인덕터 및 연결 회로와 함께, 전기 저장 디바이스(제1 및 제5 양태들)의 형태이고, 공진 회로(또는 LC 회로)로서 (이와 유사한) 것으로 간주될 수 있는 제11 양태의 커패시터 배열(적어도 하나의 커패시터를 포함함)

[0176] - 제8 양태의 커패시터 배열과 유사한 방식으로 구성될 수 있는 제11 양태의 커패시터 배열

[0177] - (적용 가능한) 인덕턴스(inductance) L 및 회로의 커패시턴스(capacitance) C의 값에 의해 (대략) 결정되는 공진 회로의 주파수에 관한 것으로, 이에 따라 적용 가능한 인덕턴스는 특히 (제1 및 임의의 제2 또는 그 이상

$$\omega_0 = \frac{1}{\sqrt{LC}}$$

의) 인덕터의 인덕턴스

- [0178] - 인덕터로서 사용하기 위한 인덕터의 유형
- [0179] - 아래에서 더 상세히 설명되는 바와 같이 스위칭 디바이스의 유형 및 이들을 동작시키는 방법
- [0180] - "전기적 연결" 및 "전기적으로 연결"이라는 용어와 유사한 방식으로 적용된다.
- [0181] 제11 양태에 따르면, "자유롭게 선택됨"이라는 용어는 반드시 전혀 제한이 없음을 의미하는 것은 아니지만, 적어도, 특히 장치의 사용자에게 의해 제1 및 제2 시점이 선택될 수 있는 상당한(시간적) 범위가 존재한다. 특히, 제2 시점이 - 장치가 펄스형 방식으로 동작된다고 가정하면 - 제1 하프 펄스 이후, 또는 그 종료시에 - 제1 시점 이후의 특정 고정 시간 지연에 있을 필요가 없다. 대신에, 제2 시점은 제1 시점과 독립적으로 선택될 수 있다.
- [0182] 본 발명자에 의해 고려되는 전형적인 실시예에서, 사용자는 제1 및 제2 시점을 특정(또는 절대) 시점으로서 또는 다른 이벤트에 대해 미리 선택할 것이다. 특히, 사용자는 제2 시점을 제1 시점으로부터 선택된 시간 간격이 경과한 시점으로 선택할 수 있다. 이를 위해, 장치는 사용자가 선택된 시간 간격을 지정할 수 있는 다이얼 또는 터치스크린과 같은 적절한 인터페이스를 가질 수 있다.
- [0183] 일 실시예에서, 장치는 제 1 시점에서 스위칭 디바이스가 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되게 하고 및/또는 제 2 시점에서 스위칭 디바이스가 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되게 하기 위한 제 1 컨트롤러를 더 포함한다. 제1 컨트롤러는, 예를 들어, 전술한 인터페이스를 통해 사용자로부터 적절한 입력을 수신할 수 있다. 제1 컨트롤러는, 예를 들어, 마이크로컨트롤러를 포함할 수 있다. 대안적으로, 제1 컨트롤러는 아날로그 회로, 예를 들어 전술된 인터페이스(예를 들어, 다이얼)를 스위칭 디바이스와 연결하는 회로의 형태로 제공될 수 있다.
- [0184] 일 실시예에서, 적어도 하나의 전기 회로 요소는 전기 저장 디바이스와 인덕터 사이의 상기 제2 전기 연결을 차단하기 위해 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되도록 구성된다.
- [0185] 일 실시예에서, 장치는 적어도 하나의 전기 회로 요소가 제3 시점에서 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되게 하고 그리고/또는 적어도 하나의 전기 회로 요소가 제4 시점에서 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되게 하기 위한 제2 컨트롤러를 더 포함한다. 제2 컨트롤러는, 예를 들어, 전술한 것과 같은 인터페이스를 통해 사용자로부터 적절한 입력을 수신할 수 있다. 제2 컨트롤러는 예를 들어 마이크로컨트롤러를 포함할 수 있다. 대안적으로, 제2 컨트롤러는 아날로그 회로, 예를 들어 위에서 언급된 인터페이스(예를 들어, 다이얼)를 적어도 하나의 전기 회로 요소와 연결하는 회로의 형태로 제공될 수 있다. 상기 제2 컨트롤러는 상기 스위칭 디바이스 및 상기 적어도 하나의 전기 회로 요소를 모두 제어하는 컨트롤러가 하나라는 점에서 상기 제1 컨트롤러와 동일할 수 있다. 또는, 상기 제1 및 제2 컨트롤러는 별도의 유닛으로 구비될 수 있다.
- [0186] 일 실시예에서, 스위칭 디바이스는 절연 게이트 바이폴라 트랜지스터(IGBT), 전계 효과 트랜지스터(FET), 금속산화물 반도체 전계 효과 트랜지스터(MOSFET) 또는 게이트 턴오프 사이리스터(GTO-사이리스터)를 포함한다. 임의의 다른 적합한 스위칭 디바이스, 특히 원하는 시점에서 스위치 오프될 수 있는 스위칭 디바이스가 대신 사용될 수 있다.
- [0187] 일 실시예에서, 특히 - 스파크 갭 - 과도 전압 억제 다이오드 - 제너 다이오드 - 쇼클리 다이오드 또는 - 교류용 트라이오드 (TRIAC) 또는 - 사이리스터, 특히 사이리스터를 트리거하기 위해 제2 브랜치에 연결되거나 그 일부를 형성하는 트리거 회로와 결합된 사이리스터 중 적어도 하나의 전기 회로 요소는 수동 전기 회로 요소이다.
- [0188] 스파크 갭의 경우에, 수반되는 전압들에 대한 다음의 체제(regime)가 바람직하게는 고수된다: 커패시터 배열은 전압(U1)까지 충전되거나, 충전될 수 있거나, 충전되도록 배열된다. 스파크 갭은 전압(U2)으로 정격화, 즉 전도성이 된다. 스위칭 디바이스는 전압 U3 이상에서 (상당한) 손상을 입거나 파괴되며, 여기서 $U1 < U2 < U3$ 이다. 이러한 체제를 고수하는 것은 커패시터 배열체가 충전되고 있을 때 스파크 갭이 이미 전도성이 되지 않는 것을 보장할 수 있다. 동시에, (제1 브랜치의) 스위칭 디바이스가 손상되거나 파괴되지 않는 것을 보장할 수 있는데, 이는 스파크 갭이 전도성이 되도록 배열되는 전압이 또한 (역 바이어스로) 스위칭 디바이스에 인가될 수 있기 때문이다.
- [0189] 일 실시예에서, 적어도 하나의 전기 회로 요소는 능동 전기 회로 요소 또는 회로 요소들의 배열, 특히 아날로그 회로 또는 마이크로컨트롤러에 의해 제어되는 스위칭 요소를 포함한다. 이는 사용자가 전기 회로 요소를 능동적으로 제어할 수 있게 하며, 전기 회로 요소가 제2 브랜치 내의 2개의 단자에 인가된 전압에 따라 단순히 전도

성 또는 비전도성이 되도록 허용되기보다는 한다.

- [0190] 제2 브랜치에도 저항기가 제공될 수 있다.
- [0191] 일 실시예에서, 적어도 하나의 전기 회로 요소는 제3 시점에서 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되며, 여기서 제3 시점은 제2 시점과 일치하거나 제2 시점 이후, 특히 제2 시점 이후의 미리 결정된 또는 미리 결정가능한 시간 간격이다. 다시, 사용자는, 예를 들어 위에서 언급된 인터페이스를 통해 제3 시점을 특정할 수 있고, 특히 제2 시점과 제3 시점 사이의 시간 간격을 특정할 수 있다. 또는, 제3 시점이 고정되거나, 제2 시점과 제3 시점 사이의 간격이 고정될 수 있다.
- [0192] 본 개시내용의 양태인 제12 양태에서, 자기장을 생성하는 방법이 제공되며, 이 방법은, 제11 양태에 따른 장치를 제공하는 단계; 커패시터 배열체에 전기 에너지를 저장하는 단계; 커패시터 배열체와 인덕터 사이의 상기 제1 전기 연결을 형성하기 위해 제1 시점에서 스위칭 디바이스를 실질적으로 비전도성 상태에서부터 전도성 상태로 스위칭하고, 그에 의해 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하여, 인덕터가 자기장을 생성하게 하는 단계; 제2 시점에서 스위칭 디바이스를 전도성 상태에서부터 실질적으로 비전도성 상태로 스위칭하고, 그에 의해 커패시터 배열체와 인덕터 사이의 상기 제1 전기 연결을 중단시키는 단계; 및 적어도 하나의 전기 회로 요소를 실질적으로 비전도성 상태에서부터 전도성 상태로 변화시키고, 그에 의해 전류가 적어도 하나의 전기 회로 요소를 통해 제2 브랜치를 통해 커패시터 배열체와 인덕터 사이에서 흐를 수 있게 하는 단계를 포함한다.
- [0193] 제11 양태와 관련하여 설명된 실시예들은 제12 양태에도 유사하게 적용되며, 그 반대도 마찬가지이다.
- [0194] 일 실시예에서, 제1 시점에서 스위칭 디바이스를 실질적으로 비전도성 상태에서부터 전도성 상태로 스위칭하는 것은 커패시터 배열체와 인덕터 사이의 전류 흐름의 발진을 트리거하고, 제2 시점은 상기 발진의 제1 하프 웨이브(half wave)와 제2 하프 웨이브 사이의 전이와 일치하지 않도록 선택된다. 이러한 방식으로, 특정 효과를 달성하기 위해, 선택된 시점에서 발진이 중단될 수 있다.
- [0195] 일 실시예에서, 상기 제2 시점은 상기 진동의 제1 하프 웨이브 동안, 바람직하게는 상기 진동의 제1 사분과 동안이도록 선택된다.
- [0196] 일 실시예에서, 상기 방법은 상기 자기장이 상기 신체 조직 내에 존재하도록, 상기 인덕터를 신체 조직과 근접하게 하는 단계, 또는 상기 신체 조직을 상기 인덕터와 근접하게 하는 단계를 더 포함한다. 이는 특히 치료 목적으로 사용될 수 있으나, 비치료 목적으로도 사용될 수 있다.
- [0197] 인덕터를 신체 조직과 근접하게 하는 것은, 예를 들어, 때때로 애플리케이터 코일이라고도 불리는 인덕터를 신체 조직을 향해 이동시킴으로써, 또는 사람 또는 동물의 신체 표면을 따라 이를 이동시킴으로써 달성될 수 있다. 신체 조직을 인덕터에 근접하게 하는 예는 (일시적으로) 고정된 위치에서 인덕터의 사용 및 사람 또는 동물이 인덕터에 접근하는 것을 포함할 수 있다. 고정된 위치에 있는 이러한 인덕터는 예를 들어 의자 등에 부착되거나 의자에 통합될 수 있다.
- [0198] 또한, 먼저 인덕터를 신체 조직에 근접하게 하는 것(또는 신체 조직을 인덕터에 근접하게 하는 것) 및 그 다음 자기장을 생성하는 것, 또는 그 반대도 가능하다.
- [0199] 인덕터와 신체 조직 사이의 거리는 예를 들어 수 밀리미터 또는 센티미터일 수 있지만, (수십 센티미터와 같은) 더 큰 거리도 고려될 수 있다.
- [0200] 일 실시예에서, 상기 방법은 상기 신체 조직에서 전압을 발생시키거나 상기 신체 조직에서 전하의 이동을 야기하도록 상기 신체 조직에서 자기장을 변화시키는 단계를 더 포함한다. 인덕터를 통한 전류에 따라 신체 조직 내의 자기장이 변화함에 따라, 자기장을 통해 신체 조직 내에 전압이 생성된다(또는 전하들의 이동이 야기된다).
- [0201] 일 실시예에서, 신체 조직 내의 생성된 전압(또는 전하의 이동)은 신경 반응 또는 세포 생리학적 반응, 특히 신체 조직 내의 근육 반응을 일으키기에 충분하며, 바람직하게 전압(또는 전하의 이동)은 치료 효과를 일으키기에 충분하다.
- [0202] 제11 양태의 장치 또는 제12 양태의 방법을 사용하여, 특히 제1 및/또는 제2 시점들의 적절한 선택에 의해, 특히 제1 시점과 제2 시점 사이의 시간 간격에 의해, 다양한 효과들이 표적화된 방식으로 달성될 수 있다.
- [0203] 일 실시예에서, 상기 방법은 상기 신체 조직에서 자기장을 생성하기 위해 상기 인덕터를 상기 신체 조직에 근접

하게 하는 단계를 더 포함하고, 상기 제1 시점과 상기 제2 시점 사이의 지속기간은 시간 간격을 정의하고, 상기 방법은, 하나 또는 그 초과 시간들을 수행하여, 상기 시간 간격을 변화시키는 단계; 상기 스위칭 디바이스를 상기 실질적으로 비전도성인 상태에서부터 상기 전도성 상태로 스위칭하는 단계; 및 상기 변화된 시간 간격 후에, 상기 스위칭 디바이스를 상기 전도성 상태에서부터 상기 실질적으로 비전도성인 상태로 스위칭하는 단계를 수행하는 단계를 더 포함한다.

[0204] 시간 간격을 변화시키고 변화된 시간 간격 후에 스위칭 디바이스를 전도성 상태에서부터 실질적으로 비전도성 상태로 스위칭함으로써, 진동은 변화된 시간 간격에 기초하여 다양한 시간들에서 중단된다. 다양한 측정, 특히 신체 조직에서의 임의의 반응에 관한 측정이 수행될 수 있고, 특히 변화된 시간 간격의 함수로서 기록 및/또는 분석될 수 있다.

[0205] 일 실시예에서, 상기 방법은, 검출 결과를 제공하기 위해, 상기 신체 조직에서의 근육 반응이 야기되었는지 여부를 검출하는 단계; 및 상기 검출 결과에 기초하여, 상기 신체 조직에서의 근육 반응이 야기된 상기 시간 간격 또는 상기 변화된 시간 간격에 대응하는 최소 지속기간을 결정하는 단계를 더 포함한다.

[0206] 본 개시내용의 일 양태인 제13 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치가 제공되고, 장치는: 전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열체; 신체 조직에 적용하기 위한 자기장을 생성하기 위해 인덕터에 연결하기 위한 단자; 커패시터 배열체와 단자 사이에 연결 회로체로서, 연결 회로체는 적어도 제1 브랜치 및 제2 브랜치를 포함하는, 연결 회로부; 및 스위칭 디바이스로서, 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 스위칭 디바이스는 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기되는, 인덕터가 단자를 통해 장치에 연결될 때 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 제1 시점에서 커패시터 배열체와 단자 사이에 제1 전기 연결을 형성하도록 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되어, 인덕터가 자기장을 생성하게 하고, 스위칭 디바이스는 커패시터 배열체와 단자 사이의 제1 전기 연결을 차단하기 위해 제2 시점에서 전도성 상태에서부터 실질적으로 비전도성 상태로 변경되도록 구성되는, 상기 스위칭 디바이스; 적어도 하나의 전기 회로 요소로서, 전기 회로 요소는 제2 브랜치의 일부를 형성하고, 전기 회로 요소는, 인덕터가 상기 단자를 통해 장치에 연결될 때 전류가 제2 브랜치를 통해 그리고 상기 단자를 통해 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열체와 상기 단자 사이에 제2 전기 접속을 형성하기 위해 실질적으로 비전도성 상태에서부터 전도성 상태로 변경되도록 구성되고; 제1 및 제2 시점은 자유롭게 선택될 수 있다.

[0207] 제13 양태의 장치는 제11 양태의 장치와 유사하다. 반면에, 제11 양태와 대조적으로, 제13 양태와 관련하여 언급된 인덕터는 제13 양태의 장치의 일부를 형성하지 않는다. 대신에, 제13 양태의 장치는 인덕터와의 연결을 위한 단자(예컨대, 전기 소켓 등)를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제13 양태의 장치에 선택적으로 연결되고 인덕터로서 사용될 수 있다.

[0208] 제11 내지 제13 양태들 또는 이들의 실시예들 중 임의의 양태에서, 제1 및 제2 시점들(또는 이들 사이의 시간 간격)은 또한 미리 결정되거나, 즉 사용자 또는 제조자에 의해 미리 선택되고, 장치의 메모리 디바이스에 저장되거나 장치의 전기적 설계(아날로그 회로 설계)에 의해 미리 결정될 수 있지만 - 다시, 제1 및 제2 시점들은 제1 하프 펄스의 종료와 일치하지 않도록(다시, 장치가 펄스형 방식으로 동작된다고 가정함) 할 수 있다. 제11 또는 제13 양태의 장치가 사용되거나 제12 양태에 따른 방법이 실행될 때, 제1 및/또는 제2 시점 또는 이들 사이의 시간 간격에 관한 정보가 (예를 들어, 메모리 디바이스로부터) 검색되고 그에 따라 장치가 제어될 수 있다. 제1 및 제2 시점들(또는 이들 사이의 시간 간격)이 장치의 전기적 설계(아날로그 회로 설계)에 의해 미리 결정되는 실시예들에서, 제11 또는 제13 양태의 장치를 사용하거나 제12 양태에 따른 방법을 실행하는 것은 또한 제1 및 제2 시점들 사이에 대응하는 시간 간격을 초래할 것이다.

[0209] 본 발명의 제14 양태에 있어서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치로서, 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 제1 자기장을 생성하기 위한 제1 인덕터; 제2 자기장을 생성하기 위한 제2 인덕터; 상기 전기 저장 디바이스와 상기 제1 및 제2 인덕터들 사이의 연결 회로로서, 상기 연결 회로부는 상기 전기 저장 디바이스와 상기 제1 인덕터 사이의 제1 브랜치 및 상기 전기 저장 디바이스와 상기 제2 인덕터 사이의 제2 브랜치를 포함하는, 상기 연결 회로부; 상기 제1 브랜치의 일부를 형성하는 제1 스위칭 디바이스로서, 상기 제1 스위칭 디바이스는 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 전류가 상기 제1 브랜치를 통해 그리고 상기 제1 인덕터를 통해 흐를 수 있게 하여 상기 제1 인덕터가 상기 제1 자기장을 생성하도록 하기 위해 상기 전기 저장 디바이스를 상기 제1 인덕터에 전기적으로 연결하도록

구성되는, 상기 제1 스위칭 디바이스; 제2 브랜치의 일부를 형성하고, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제2 브랜치를 통해 그리고 제2 인덕터를 통해 흐를 수 있게 하기 위해 전기 저장 디바이스를 제2 인덕터에 전기적으로 연결하도록 구성되어, 제2 인덕터가 제2 자기장을 생성하게 하고, 제2 브랜치를 통해 흐르는 전류는 전기 저장 디바이스에 대한 전류 흐름의 제2 전류 방향을 나타내고, 전류 흐름의 제2 전류 방향은 전류 흐름의 제1 전류 방향과 반대인 제2 스위칭 디바이스를 포함한다.

[0210] 특정 실시예들에서, 제14 양태에 따른 장치는 도 1과 관련하여 기술된 회로와 유사한 방식으로 구성될 수 있다. 그러나, a) 제2 인덕터를 제공하는 단계, b) 전기 저장 디바이스와 제1 인덕터 사이에 제1 브랜치를 제공하고, 전기 저장 디바이스와 제2 인덕터 사이에 제2 브랜치를 제공하는 단계, c) 제1 및 제2 스위칭 디바이스들을 제공하는 단계, 및 d) 전기 저장 디바이스에 대해, 제2 브랜치를 통해 흐르는 전류의 제2 전류 방향은 제1 브랜치를 통해 흐르는 전류의 제1 전류 방향과 반대이다.

[0211] 이는 장치의 구성 측면뿐만 아니라 후술하는 바와 같이 장치의 동작 측면에서도 상당한 차이를 갖는다.

[0212] 제1, 제5, 제8 및 제11 양태와 관련하여 위에서 제공된 설명은 또한 제14 양태와 유사한 방식으로, 특히 - 제1 인덕터 및 연결 회로와 함께 공진 회로(또는 LC 회로)로서 간주되는 전기 저장 디바이스 - 제2 인덕터 및 접속 회로와 함께, 공진 회로(또는 LC 회로)로서 간주될 수 있는(유사한) 전기 저장 디바이스 - (적용 가능한) 인덕턴스(L) 및 회로의 커패시턴스(C)의 값들에 의해 (대략) 결정되며, 이에 따라, 적용 가능한 인덕턴스는 특히 제

1 또는 제2 인덕터의 인덕턴스를 포함하는 공진 회로(들)의 주파수 $\omega_0 = \frac{1}{\sqrt{LC}}$ - 제1 인덕터 및/또는 제2 인덕터로서 사용하기 위한 인덕터의 유형 - (제1 및 제2 스위칭 디바이스로서 사용하기 위한) 스위칭 디바이스의 유형 및 이를 동작시키는 방법 - "전기적 연결" 및 "전기적으로 연결"이라는 용어와 관련하여 적용된다.

[0213] 제14 양태에 따른 회로는 제1 및 제2 인덕터가 다양한 방식으로, 특히 실질적으로 서로 독립적으로 또는 협력하여 사용될 수 있게 한다. 그럼에도 불구하고, 원칙적으로 커패시터와 같은 하나의 전기 저장 디바이스만으로 제14 양태에 따른 회로를 동작시키는 것이 가능하지만, 전기 저장 디바이스로서 여러 개의 커패시터를 포함하는 커패시터 배열을 제공하는 것이 동등하게 가능하다. 어쨌든, 각각의 인덕터를 위한 별도의 전기 저장 디바이스를 마련할 필요는 없다.

[0214] 제1 인덕터는, 예를 들어, 조작자에 의해 이동될 수 있고 사람 또는 동물의 신체 부분 상에 배치될 수 있는 제1 케이스 내에 수용될 수 있다.

[0215] 일 실시예에서, 제1 및 제2 인덕터들은 직렬로 연결되지 않는다. 이는 특히 제1 인덕터를 통한 전류가 제2 인덕터를 통해 흐르지 않고 그 반대도 마찬가지임을 의미한다. 따라서, 제1 및 제2 브랜치들은, 둘 모두가 전기 저장 디바이스에 연결된 것을 제외하고는, 실질적으로 서로 독립적인 것으로 간주될 수 있다.

[0216] 일 실시예에서, 제1 스위칭 디바이스는 제1 전류 방향으로만 전기 저장 디바이스에 대한 전류 흐름을 가능하게 하도록 구성되고; 제2 스위칭 디바이스는 제2 전류 방향으로만 전기 저장 디바이스에 대한 전류 흐름을 가능하게 하도록 구성된다. 적합한 스위칭 디바이스는 사이리스터, 게이트 턴-오프 사이리스터(GTO-사이리스터), IGBT 및 FET를 포함하지만 이에 제한되지 않는다.

[0217] 일 실시예에서, 제2 인덕터는 제2 자기장이 또한 신체 조직에 적용하기 위한 이도록 구성된다. 예를 들어, 제2 인덕터는 조작자에 의해 이동될 수 있는 제2 케이스 내에 수용되어 사람 또는 동물의 신체 부분 상에 배치될 수 있다.

[0218] 변형예에 따르면, 제2 인덕터에 의해 생성된 제2 자기장은 반드시 신체 조직에 적용하기 위한 것으로 의도되지는 않는다. 물론, 자기장은 원칙적으로 무한대의 퍼짐을 가질 수 있기 때문에, 제 1 인덕터에 의해 생성된 자기장을 받는 임의의 신체 조직도 제 2 인덕터에 의해 생성된 제 2 자기장을 받을 것이다. 그러나, 그러한 변형예에서, 예를 들어 제1 인덕터로부터(그리고 따라서 제1 인덕터에 의해 생성된 제1 자기장이 인가될 임의의 신체 조직으로부터) 적절한 거리에 제2 인덕터를 배치함으로써, 이것의 효과들이 작게 유지될 수 있다. 제2 인덕터는 예를 들어 금속 하우징, 특히 전기 저장 디바이스와 같은 제14 양태의 회로의 다른 부분을 또한 수용하는 금속 하우징 내에 수용될 수 있다.

[0219] 일 실시예에서, 제1 인덕터는 적어도 제1 세트의 턴들, 바람직하게는 적어도 제1 세트의 일반적으로 원형, 육각형 또는 직사각형 턴들을 포함하고, 제1 세트의 턴들의 턴들은 바람직하게는, 전류가 제1 인덕터를 통해 흐를 때 각각의 턴이 제1 자기장을 향해 기여를 생성하도록 배열되고, 각각의 턴에 의해 생성된 기여들은 포지티브

방식으로 중첩되고, 제1 인덕터는 제1 세트의 턴들에 전력을 공급하기 위한 적어도 제1 케이블이 관통하여 연장되는 제1 도관에 연결된 제1 케이싱 내에 배치되고, 제2 인덕터는 상기 제1 케이싱 내에 배치되지 않는다.

[0220] 이 실시예에 따르면, 제1 인덕터는, 예를 들어, 전기 저장 디바이스, 제1 및 제2 스위칭 디바이스, 및 연결 회로부의 제1 및 제2 브랜치의 각각의 적어도 일부를 수용하는 하우징 또는 캐비닛과 같은 유닛으로부터 분리되고 그에 대해 개별적으로 이동가능할 수 있는 플라스틱 재료로 제조된 케이싱 내에 배치될 수 있다. 제1 인덕터를 수용하는 케이싱은 제1 인덕터에 전력을 공급하기 위한 케이블을 수용하는 도관에 의해 캐비닛에 연결될 수 있다. 제1 인덕터 및 제1 인덕터를 수용하는 케이싱이 도관에 의해 장치의 다른 컴포넌트들에 연결되어, 제1 인덕터가 이러한 다른 컴포넌트들에 대해 이동될 수 있게 하는 배열은, 유리하게는, 이러한 다른 컴포넌트들(예를 들어, 이러한 다른 컴포넌트들을 수용하고 제1 인덕터 및 제1 인덕터를 수용하는 케이싱보다 훨씬 더 크고 더 무거울 수 있는 캐비닛)을 이동시키지 않고 제1 인덕터를 신체 조직에 근접하게 하는 데 사용될 수 있다.

[0221] 일 실시예에서, 제2 인덕터는 적어도 제2 세트의 턴들, 바람직하게는 적어도 제2 세트의 일반적으로 원형, 육각형 또는 직사각형 턴들을 포함하고, 제2 세트의 턴들의 턴들은 바람직하게는 전류가 제2 인덕터를 통해 흐를 때 각각의 턴이 제2 자기장을 향해 기여를 생성하도록 배열되고, 각각의 턴에 의해 생성된 기여들은 포지티브 방식으로 중첩되고, 제2 인덕터는 제2 세트의 턴들에 전력을 공급하기 위한 적어도 제2 케이블을 관통하여 연장되는 제2 도관에 연결된 제2 케이싱 내에 배치되고, 제1 인덕터는 상기 제2 케이싱 내에 배치되지 않는다.

[0222] 이 실시예에 따르면, 제2 인덕터는, 예를 들어, 전기 저장 디바이스, 제1 및 제2 스위칭 디바이스, 및 연결 회로부의 제1 및 제2 브랜치의 각각의 적어도 일부를 수용하는 하우징 또는 캐비닛과 같은 유닛으로부터 분리되고 그에 대해 개별적으로 이동가능할 수 있는 플라스틱 재료로 제조된 케이싱 내에 배치될 수 있다. 제2 인덕터를 수용하는 케이싱은 제2 인덕터에 전력을 공급하기 위한 케이블을 수용하는 도관에 의해 캐비닛에 연결될 수 있다. 제2 인덕터 및 제2 인덕터를 수용하는 케이싱이 도관에 의해 장치의 다른 컴포넌트들에 연결되어, 제2 인덕터가 이러한 다른 컴포넌트들에 대해 이동될 수 있게 하는 배열은, 유리하게는, 이러한 다른 컴포넌트들(예를 들어, 이러한 다른 컴포넌트들을 수용하고 제2 인덕터 및 제2 인덕터를 수용하는 케이싱보다 훨씬 더 크고 더 무거울 수 있는 캐비닛)을 이동시키지 않으면서 제2 인덕터를 신체 조직에 근접하게 하는 데 사용될 수 있다.

[0223] 대안적으로, 제1 및 제2 인덕터는 동일한 하우징 내에 수용될 수 있다.

[0224] 일 실시예에서, 제1 인덕터는 제1 코어 상에 감기고, 제2 인덕터는 제1 코어와는 상이한 제2 코어 상에 감긴다. 따라서, 제1 인덕터 및 제2 인덕터는 실질적으로 자기적으로 커플링되지 않고, 적어도 인덕터들 둘 모두에 공통인 코어를 통하지 않는다.

[0225] 일 실시예에서, 제 1 인덕터 및 제 2 인덕터는, 특히 장치의 나머지에 여전히 연결되어 있는 동안, 그리고 특히 에너지이징되거나 사용 중인 동안, 서로 독립적으로 이동가능하다. 그럼에도 불구하고, 장치의 나머지에 대한 연결은 물론 제1 및 제2 인덕터가 이동될 수 있는 장치의 나머지 부분 주위의 영역 또는 반경에 대한 제한을 부과할 것이다.

[0226] 일 실시예에서, 제 1 인덕터의 제 1 인덕턴스 및/또는 제 2 인덕터의 제 2 인덕턴스는 이산적으로 가변적이고 실질적으로 연속적으로 가변적이다. 이는 공진 회로(들)의 공진 주파수가 이산적 또는 실질적으로 연속적인 방식으로 변화될 수 있게 한다.

[0227] 일 실시예에서, 전기 저장 디바이스는 충전 회로에 의해 충전될 수 있는 펄스 커패시터를 포함한다. 충전 회로는 장치의 일부를 형성할 수 있거나, 또는 제14 양태의 장치에 대한 연결을 위한 별도의 장치로서 제공될 수 있다. 충전 회로는 특히 전압 소스 및 전압 소스를 커패시터에 선택적으로 연결하기 위한 스위치를 포함할 수 있다.

[0228] 본 개시의 양태인 제 15 양태에서, 자기장 생성 방법은, 제 14 양태에 따른 장치를 제공하는 단계; 전기 저장 디바이스에 전기 에너지를 저장하는 단계; 전기 저장 디바이스를 제 1 인덕터에 전기적으로 연결하도록 제 1 스위칭 디바이스를 스위칭하여, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 전기 저장 디바이스에 대한 전류 흐름의 제 1 전류 방향으로 제 1 브랜치 및 제 1 인덕터를 통해 전류가 흐르게 하여, 제 1 인덕터가 제 1 자기장을 생성하게 하는 단계; 및 전기 저장 디바이스를 제 2 인덕터에 전기적으로 연결하도록 제 2 스위칭 디바이스를 스위칭하여, 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 전기 저장 디바이스에 대한 전류 흐름의 제 2 전류 방향으로 제 2 브랜치 및 제 2 인덕터를 통해 전류가 흐르게 하여, 제 2 인덕터가 제 2 자기장을 생성하게 하는 단계를 포함한다.

- [0229] 제14 양태와 관련하여 기술된 실시예들은 제15 양태에도 유사하게 적용되며, 그 역도 마찬가지이다.
- [0230] 일 실시예에서, 장치는 펄스형 방식으로 동작되고, 제 1 브랜치를 통해 흐르는 전류는 제 1 하프 펄스를 나타내고, 제 2 브랜치를 통해 흐르는 전류는 제 2 하프 펄스를 나타내고, 제 1 하프 펄스 및 제 2 하프 펄스는 함께 펄스를 형성한다.
- [0231] 본 실시예에 따른 장치는 적어도 하나의 (폴) 펄스가 수행되도록 동작되지만, 각각의 브랜치 및 제 1 및 제 2 인덕터들은 하나의 하프 펄스만을 수행하기 위해 사용된다.
- [0232] 일 실시예에서, 상기 제2 스위칭 디바이스를 스위칭하는 단계는 상기 제1 하프 펄스의 종료 후에 지연 후에 상기 제2 스위칭 디바이스를 스위칭하는 단계를 포함한다. 지연은 특히 사용자에게 의해 가변적이거나 선택가능할 수 있다. 따라서, 2개의 하프 펄스들은 실질적으로 서로 독립적으로 수행될 수 있다. 지연은, 예를 들어, 장치의 다이얼 또는 터치스크린과 같은 사용자 인터페이스를 통해 사용자에게 의해 설정될 수 있다. 장치는 선택된 지연에 따라 제2 스위칭 디바이스를 제어하기 위해 아날로그 회로 및/또는 마이크로컨트롤러를 포함할 수 있다.
- [0233] 일 실시예에서, 상기 제1 하프 펄스는 제1 지속기간을 가지며, 상기 지연은 상기 제1 지속기간보다 길다. 따라서, 이 실시예에 따르면, 제2 하프 펄스는 제1 하프 펄스의 종료 직후에, 또는 매우 직후에 발생하지 않는다. 대안적으로, 지연은 제1 지속기간보다 짧도록 선택될 수 있다.
- [0234] 일 실시예에서, 방법은 제1 자기장이 상기 신체 조직에 존재하도록, 제1 인덕터를 신체 조직에 근접하게 하는 단계, 또는 신체 조직을 제1 인덕터에 근접하게 하는 단계를 포함한다. 이는 특히 치료 목적으로 사용될 수 있으나, 비치료 목적으로도 사용될 수 있다.
- [0235] 일 실시예에서, 상기 방법은 상기 신체 조직에서 전압을 발생시키거나 상기 신체 조직에서 전하의 이동을 야기하도록 상기 신체 조직에서 상기 제1 자기장을 변화시키는 단계를 더 포함한다. 제1 인덕터를 통한 전류에 따라 신체 조직 내의 자기장이 변화함에 따라, 자기장을 통해 신체 조직 내에 전압이 생성된다(또는 전하들의 이동이 야기된다).
- [0236] 일 실시예에서, 신체 조직 내의 생성된 전압(또는 전하의 이동)은 신체 조직 내에서 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응을 일으키기에 충분하며, 바람직하게 생성된 전압 또는 전하의 이동은 치료 효과를 일으키기에 충분하다.
- [0237] 다양한 효과는 제 14 양태의 장치 또는 제 15 양태의 방법을 이용하여 타겟된 방식으로 달성될 수 있다. 특히, 제1 인덕터만이 신체 조직에 근접하게 되면(그리고 제2 인덕터가 신체 조직에 근접하게 되지 않으면), 생성된 전압 또는 신체 조직 내의 전하들의 이동은 단지 하나의 방향으로만 배향될 것이다. 장치가 펄스들의 반복된 인가에 의해 펄스형 방식으로 동작되면, 이는 이러한 효과의 축적을 초래할 것이다.
- [0238] 일 실시예에서, 방법은 제2 자기장이 상기 신체 조직에 존재하도록, 제2 인덕터를 신체 조직에 근접하게 하는 단계, 또는 신체 조직을 제2 인덕터에 근접하게 하는 단계를 더 포함한다.
- [0239] 이러한 맥락에서, 제2 인덕터는 제1 인덕터와 동일한 본체 부분, 또는 대안적으로 상이한 본체 부분과 근접하게 될 수 있다. 또한, 제2 인덕터에 의해 야기되는 신체 조직 내의 생성된 전압 또는 전하의 이동은 제1 인덕터에 의해 야기되는 신체 조직 내의 생성된 전압 또는 전하의 이동과 동일한 방향으로, 또는 상이한 방향으로, 특히 반대 방향으로 배향될 수 있다. 제1 및 제2 인덕터에 의해 각각 야기되는 신체 조직 내의 전하들의 이동 또는 전압이 반대 방향으로 배향되면, 이는 (제1 및 제2 인덕터의 효과들을 함께 고려할 때) 순 전하 변위를 감소시킬 것으로 예상된다. 동일한 방향으로 배향되면, 이는 (제1 및 제2 인덕터들의 효과들을 함께 고려할 때) 순 전하 변위를 증가시킬 것으로 예상된다.
- [0240] 일 예에서, 손가락, 손, 팔 등과 같은 신체 부분이 2개의 인덕터들 사이에 배치될 수 있고, 서로에 대한 인덕터들의 배향에 따라, 제1 및 제2 인덕터들에 의해 각각 야기되는 신체 조직 내의 전하들의 이동 또는 전압은 동일한 방향 또는 반대 방향으로 또는 동일하거나 반대이지 않은 방향으로 배향될 수 있다.
- [0241] 본 발명의 제16 양태에 있어서 제 1 인덕터 및 제 2 인덕터와 함께 사용하기 위한 장치로서, 상기 제 1 인덕터는 신체 조직에 적용하기 위한 자기장을 생성하며, 상기 장치는: 전기 에너지를 저장하기 위한 전기 저장 디바이스; 신체 조직에 적용하기 위한 제 1 자기장을 생성하기 위해 상기 제 1 인덕터에 연결하기 위한 제 1 단자; 제 2 자기장을 생성하기 위해 상기 제 2 인덕터에 연결하기 위한 제 2 단자; 상기 전기 저장 디바이스와 상기 제 1 및 제 2 단자들 사이의 회로부를 연결하는 회로부로서, 상기 연결 회로부는 적어도 상기 제 1 단자로 이어지는 제 1 브랜치 및 상기 제 2 단자로 이어지는 제 2 브랜치를 포함하는, 상기 연결 회로부; 상기 제 1 브랜치

의 일부를 형성하는 제 1 스위칭 디바이스로서, 상기 제 1 스위칭 디바이스는, 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 야기되는, 상기 제 1 인덕터가 상기 제 1 단자를 통해 상기 장치에 연결될 때, 전류가 상기 제 1 브랜치를 통해 그리고 상기 제 1 단자를 통해 상기 제 1 인덕터를 통해 흐를 수 있게 하기 위해 상기 전기 저장 디바이스를 상기 제 1 단자에 전기적으로 연결하도록 구성되어, 상기 제 1 인덕터가 상기 제 1 자기장을 생성하게 하며, 상기 제 1 브랜치를 통해 흐르는 전류는 상기 전기 저장 디바이스에 대한 전류의 제 1 전류 방향을 나타내는, 상기 제 1 인덕터; 상기 제 2 브랜치의 일부를 형성하고, 상기 제 2 스위칭 디바이스는, 상기 제 2 인덕터가 상기 제 2 단자를 통해 상기 장치에 연결될 때 상기 전기 저장 디바이스에 의해 저장된 전기 에너지에 의해 전류가 상기 제 2 브랜치를 통해 그리고 상기 제 2 단자를 통해 상기 제 2 인덕터를 통해 흐를 수 있도록 상기 전기 저장 디바이스를 상기 제 2 단자에 전기적으로 연결하도록 구성되어, 상기 제 2 인덕터가 상기 제 2 자기장을 생성하도록 하고, 상기 제 2 브랜치를 통해 흐르는 전류는 상기 전기 저장 디바이스에 대한 전류 흐름의 제 2 전류 방향을 나타내고, 상기 전류 흐름의 제 2 전류 방향은 전류 흐름의 제 1 전류 방향과 반대인 제2 스위칭 디바이스를 포함한다.

[0242] 제16 양태의 장치는 제14 양태의 장치와 유사하다. 그러나, 제14 양태와 대조적으로, 제16 양태와 관련하여 언급된 제1 및 제2 인덕터는 제16 양태의 장치의 일부를 형성하지 않는다. 대신에, 제16 양태의 장치는 제1 및 제2 인덕터에 각각 연결하기 위한 제1 및 제2 단자(예컨대, 전기 소켓 등)를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제 16 양태의 장치에 선택적으로 연결되고 제 1 및 제 2 인덕터들로서 사용될 수 있다.

[0243] 본 발명은, 본 개시내용의 양태인 제17 양태에 있어서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 장치로서, 전기 에너지를 저장하기 위한 적어도 하나의 커패시터를 포함하는 커패시터 배열체; 적어도 하나의 커패시터를 전기적으로 충전하기 위한 충전 회로; 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터; 커패시터 배열체와 인덕터 사이에 회로를 연결하며, 여기서, 연결 회로는 적어도 제1 브랜치 및 제2 브랜치를 포함하는 것인 제1 스위칭 디바이스; 제1 스위칭 디바이스를 포함하며, 여기서, 제1 스위칭 디바이스는 제1 브랜치의 일부를 형성하고, 여기서, 커패시터 배열체에 의해 저장된 전기 에너지에 의해 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 배열체를 인덕터에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하며, 여기서, 제1 브랜치를 통해 흐르는 전류는 커패시터 배열체와 인덕터 사이의 전류 흐름의 제1 전류 방향을 나타내는 것인 제1 스위칭 디바이스; 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리에 관한 것으로, 여기서 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제 2 브랜치의 일부를 형성하고, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 커패시터 어레이먼트에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제 2 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 어레이먼트를 인덕터에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 여기서 제 2 브랜치를 통해 흐르는 전류는 커패시터 어레이먼트와 인덕터 사이의 전류 흐름의 제 2 전류 방향을 나타내고, 제 2 전류 방향은 제 1 전류 방향과 반대이고; 충전 회로는 제 1 전압 소스를 포함하고, 여기서 다음 중 적어도 하나가 적용된다: a) 충전 회로는 제2 전압 소스를 포함하고, 제1 전압 소스는 적어도 하나의 커패시터를 제1 극성으로 충전하도록 배열되고, 제2 전압 소스는 적어도 하나의 커패시터를 제1 극성과 반대인 제2 극성으로 충전하도록 배열된다.

[0244] b) 스위칭 디바이스, 특히 h-브리지를 포함하는 스위칭 디바이스를 포함하는 충전 회로에 관한 것으로, 여기서 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성으로 충전하기 위해 제1 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열되고, 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성과 반대인 제2 극성으로 충전하기 위해 제2 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열된다.

[0245] c) 충전 회로는 보조 커패시터를 포함하고, 제1 전압 소스는 제1 극성으로 적어도 하나의 커패시터를 충전하도록 배열되고, 보조 커패시터는 제1 극성과 반대인 제2 극성으로 적어도 하나의 커패시터를 충전하도록 배열된다.

[0246] 특정 실시예에서, 제17 양태에 따른 장치는 도 1과 관련하여 기재된 회로와 유사한 방식으로 구성될 수 있다. 그러나, 충전 회로를 제공하고 충전 회로가 제1 극성 및 제1 극성과 반대인 제2 극성으로 적어도 하나의 커패시터를 충전할 수 있도록 충전 회로를 구성하는 것은, 장치의 구성 측면뿐만 아니라 후술하는 바와 같이 장치의 동작 측면에서도 상당한 차이를 구성한다.

[0247] 제1, 제5, 제8, 제11 및 제14 양태와 관련하여 위에서 제공된 설명은 또한 제17 양태, 특히 -인덕터 및 연결 회로와 함께, 전기 저장 디바이스(제1, 제5 및 제14 양태)의 형태이며, 공진 회로(또는 LC 회로)로서 (유사한) 것

으로 간주되는 제17 양태의 적어도 하나의 커패시터(또는 적어도 하나의 커패시터를 포함하는 커패시터 배열) - (적용 가능한) 인덕턴스(inductance) L 및 회로의 커패시턴스 C의 값들에 의해 (대략) 결정되는 공진 회로의 주파수에 관한 것으로, 이에 따라 적용 가능한 인덕턴스는 특히 인덕터(및 제공되는 경우, 임의의 추가 인덕터

들)의 인덕턴스 $\omega_0 \omega_0 = \frac{1}{LC}$ - 인덕터로서 사용하기 위한 인덕터의 유형 - 스위칭 디바이스의 유형 및 이를 동작시키는 방법 - "전기적 연결" 그리고 "전기적으로 연결"이라는 용어 - 전기(또는 전자) 컴포넌트 또는 두 번째 브랜치의 전기(또는 전자) 컴포넌트 어셈블리의 일부로 사용할 수 있는 컴포넌트 유형으로 적용된다.

[0248] 제17 양태에 따른 장치의 모든 3개의 옵션들 a), b) 및 c)에 공통되는 것은 적어도 충전 회로가 제1 극성 및 제1 극성과 반대인 제2 극성으로 적어도 하나의 커패시터를 충전할 수 있다는 사실이며, 이에 의해 옵션들 a), b) 및 c)는 이에 대한 3개의 상이한 구현들을 제공한다. 그러나, 아래에 설명되는 바와 같이, 이들 3개의 옵션들 중 적어도 2개가 조합하여, 특히 옵션 c)가 옵션 a) 또는 옵션 b)와 조합하여 사용될 수 있는 실시예들이 또한 가능하다.

[0249] 옵션 b)의 경우에, 제1 전압 소스 및 스위칭 배열은 별개의 유닛들로서 제공될 수 있다. 그러나, 옵션 b)는 또한 가역 극성을 갖는 전압 소스가 제1 전압 소스, 특히 통합된 스위칭 배열을 갖는 전압 소스, 예를 들어 (통합된) H-브리지를 갖는 전압 소스로서 사용되는 구현을 포함하는 것으로 이해되도록 의도된다.

[0250] 일 실시예에서, 장치는 제1 하프 펄스 및 제2 하프 펄스를 갖는 인덕터에서 적어도 하나의 전류 펄스를 초래하는 펄스형 방식으로 동작되도록 배열되고, 충전 회로는 제1 하프 펄스 이전에 또는 그 시작에서 제1 극성으로 적어도 하나의 커패시터를 전기적으로 충전하도록 배열되고, 충전 회로는 제2 하프 펄스 이전에 또는 그 시작에서 제2 극성으로 적어도 하나의 커패시터를 전기적으로 충전하도록 배열된다.

[0251] 자기장에 저장된 에너지가 제1 하프 펄스(즉, 제2 쿼터 펄스)의 제2 절반 동안 적어도 하나의 커패시터로 다시 전달되어 커패시터를 제2 극성으로 충전하는 동안, 본 발명자는, 제1 하프 펄스의 시작 직전에 적어도 하나의 커패시터에 저장된 에너지가 제1 쿼터 펄스 동안 자기장으로 완전히 전달되지 않고 자기장에 저장된 에너지가 제2 쿼터 펄스 동안 적어도 하나의 커패시터로 완전히 다시 전달되지 않도록, 일부 에너지 손실들이 장치에서 발생하는 경향이 있다는 것을 인식하였다. 다시 말해서, 제2 하프 펄스 이전에 또는 그 시작에서 충전 회로에 의한 커패시터의 임의의 재충전 없이, 제2 하프 펄스의 시작에서 적어도 하나의 커패시터에 저장된 에너지는 제1 하프 펄스의 시작에서 적어도 하나의 커패시터에 저장된 에너지보다 작을 것이다. 본 실시예는 이러한 에너지 손실이 적어도 부분적으로 또는 심지어 완전히 보상될 수 있게 한다.

[0252] 일 실시예에서, 충전 회로는 제1 전압에 도달하기 위해 제1 극성을 갖는 적어도 하나의 커패시터를 전기적으로 충전하도록 배열되고, 충전 회로는 제2 전압에 도달하기 위해 제2 극성을 갖는 적어도 하나의 커패시터를 전기적으로 충전하도록 배열되며, 제1 및 제2 전압의 절대값은 서로 최대 10%, 특히 최대 5%, 특히 최대 3%, 특히 최대 2%, 특히 최대 1%만큼 상이하다. 이러한 방식으로, 제2 하프 펄스의 시작에서 적어도 하나의 커패시터에서의 전압은, 극성이 반대일 것이라는 점을 제외하고는, 제1 하프 펄스의 시작에서와 실질적으로 동일할 수 있다.

[0253] 일 실시예에서, 인덕터가 신체 조직에 근접하게 될 때, 또는 신체 조직이 제2 인덕터에 근접하게 될 때, 제1 자기장은 제1 하프 펄스 동안 상기 신체 조직에 존재하고, 제2 자기장은 제2 하프 펄스 동안 상기 신체 조직에 존재하고, 제2 자기장은 신체 조직에 제2 전하의 변위를 야기하고, 제1 전하의 변위 및 제2 전하의 변위는 실질적으로 반대 방향으로 배향되고, 충전 회로는 제1 극성으로 적어도 하나의 커패시터를 전기적으로 충전하여 제1 전압에 도달하도록 배열되고, 충전 회로는 제2 극성으로 적어도 하나의 커패시터를 전기적으로 충전하여 제2 전압에 도달하도록 배열되고, 제1 및 제2 전압의 절대값은 제1 전하의 변위 및 제2 전하의 변위의 절대값이 서로 최대 10%, 특히 최대 5%, 특히 최대 3%, 특히 최대 2%, 특히 최대 1%만큼 상이하도록 하는 값이고, 특히 제1 및 제2 하프 펄스로부터 기인하는 신체 조직 내의 순 전하 변위는 실질적으로 0이다.

[0254] 신체 조직에서의 순 전하 변위가 낮게 유지되는 것을 보장하는 것, 특히 (실질적으로) 0은, 그 결과 신체 조직에서의 순 전하 변위가 낮게 유지되지 않는 치료와 비교할 때, 신체 조직(또는 치료를 받는 사람 또는 동물)에 유익한 효과를 가질 수 있다.

[0255] 신체 조직 내의 순 전하 변위가 낮게, 특히 (실질적으로) 0으로 유지되는 것을 보장하는 것은, 때때로, 제1 하프 펄스의 시작에서 그리고 제2 하프 펄스의 시작에서 동일한 전압으로 적어도 하나의 커패시터를 충전하는 것

과 동등하지만, 반드시 그런 것은 아니다. 특히, 다수의 파라미터는 제1 및 제2 하프 펄스의 지속기간, 크기 및/또는 형상에 영향을 미친다. 이러한 파라미터는 제1 및 제2 브랜치의 전기적 특성을 포함한다. 본 발명은, 특히, 신체 조직 내의 순 전하 변위(net charge displacement)를 낮게, 특히 (실질적으로) 0으로 유지하기 위해, 제1 및 제2 하프 펄스 이전에 또는 그 초기에 적어도 하나의 커패시터를 충전할 때 이러한 파라미터들이 고려될 수 있게 한다.

[0256] 이 실시예의 맥락에서, 신체 조직에서의 전하의 변위는 통상적으로 (실질적으로) 선형 변위의 형태를 취하지 않을 것이지만, 통상적으로 링의 형태로 (실질적으로) 이루어질 것이고(또는 통상적으로 대략 링-형, 특히 도넛-형상, 체적 내에서 발생할 것이고), 특히 대략 원형 경로들을 따를 것임을 유의해야 한다. 따라서, "전하들의 제1 변위 및 전하들의 제2 변위가 실질적으로 반대 방향으로 배향된다"는 표현의 의미는, 제1 하프 펄스와 제2 하프 펄스를 비교할 때, 그러한 링형 또는 도넛형 전류의 방향이 역전될 경우를 포함하는 것으로 의도된다.

[0257] 일 실시예에서, 장치는 제1 및 제2 극성으로 적어도 하나의 커패시터의 충전을 선택적으로 제어하도록 배열된 적어도 하나의 컨트롤러 또는 아날로그 회로를 더 포함한다. 적어도 하나의 컨트롤러는 특히 마이크로컨트롤러를 포함할 수 있다. 특히, 적어도 하나의 컨트롤러는 적어도 하나의 커패시터의 충전을 제어할 수 있을 뿐만 아니라, 특히 제 1 스위칭 디바이스가 비전도성 상태에서부터 전도성 상태로 및/또는 그 반대로 변경되도록 제 1 스위칭 디바이스를 제어할 수 있다. 적어도 하나의 컨트롤러는 또한, 특히 적어도 하나의 커패시터의 충전이 비전도성 상태에서부터 전도성 상태로 및/또는 그 반대로 제1 스위칭 디바이스의 변화의 타이밍에 따라 적합한 시간에 발생하는 것을 보장하기 위해, 적어도 하나의 커패시터의 충전 또는 제1 스위칭 디바이스의 제어를 제어할 수 있다.

[0258] 일 실시예에서, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 특히 적어도 하나의 컨트롤러 또는 아날로그 회로의 제어 하에서 선택적인 방식으로 커패시터 배열체를 인덕터에 전기적으로 접속시키기 위한 제2 스위칭 디바이스를 포함하거나, 또는 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 주로 순방향으로 전류를 전도하도록 배열되고, 순방향은 커패시터 배열체와 인덕터 사이의 전류 흐름의 제2 전류 방향에 대응한다.

[0259] 이들 옵션들 중 제1 옵션에 따르면, 제2 스위칭 디바이스는 제1 스위칭 디바이스와 관련하여 설명된 컴포넌트들을 포함할 수 있고, 이에 의해, 특정 실시예에서, 제1 및 제2 스위칭 디바이스들은 동일한 타입일 필요가 없다. 이러한 옵션들 중 제2 옵션에 따르면, 다양한 컴포넌트들이 전기(또는 전자) 컴포넌트로서 또는 제2 브랜치에서의 전기(또는 전자) 컴포넌트들의 어셈블리의 일부로서 사용될 수 있다. 이것은 다이오드, 특히 p-n 접합 또는 금속-반도체 접합(쇼트키 접촉)을 갖는 다이오드를 포함한다. 보다 일반적으로, 전해정류기, 수은 아크 정류기, 플레이트 정류기 (금속 정류기, 특히 셀레늄 정류기) 및 진공관 정류기 (진공관 다이오드)와 같은 정류기를 포함하여 다이오드와 유사한 기능을 갖는 구성 요소를 포함한다. 이러한 구성 요소는 수동형 정류기, 즉 정류기의 동작에 영향을 미치는 추가 회로가 필요하지 않은 정류기로 간주될 수 있다. 어느 경우든, 양쪽 옵션들에 따라, 제1 스위칭 디바이스(및/또는, 제공되는 경우, 제2 스위칭 디바이스) 및/또는 적어도 하나의 커패시터의 충전을 제어하기 위해 컨트롤러 대신에 또는 그에 부가하여 아날로그 회로가 사용될 수 있다.

[0260] 본 개시 내용의 양태인 제18 양태에서, 자기장을 생성하는 방법이 제공되며, 이 방법은, 특히 언급된 순서대로, 제17 양태에 따른 장치를 제공하는 단계; 적어도 하나의 커패시터를 제1 극성으로 충전하는 단계; 커패시터 배열체를 인덕터에 전기적으로 연결하도록 제1 스위칭 디바이스를 스위칭하여, 커패시터 배열체에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치를 통해 그리고 인덕터를 통해 흐를 수 있게 하여, 인덕터가 자기장을 생성하게 하는 단계; 적어도 하나의 커패시터를 제2 극성으로 충전하는 단계; 및 커패시터 배열체와 인덕터 사이에서 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 제2 브랜치를 통해 전류가 흐를 수 있게 하는 단계를 포함한다.

[0261] 제17 양태와 관련하여 기술된 실시예들은 제18 양태에도 유사하게 적용되며, 그 반대도 마찬가지이다.

[0262] 일 실시예에서, 방법은 펄스 방식으로 장치를 동작시키는 단계를 더 포함하고, 제 1 브랜치를 통해 흐르는 전류는 제 1 하프 펄스를 나타내고, 제 2 브랜치를 통해 흐르는 전류는 제 2 하프 펄스를 나타내고, 제 1 하프 펄스와 제 2 하프 펄스는 함께 펄스를 형성한다.

[0263] 일 실시예에서, 상기 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리를 통해 제2 브랜치를 통해 적어도 하나의 커패시터와 인덕터 사이에서 전류가 흐를 수 있게 하는 단계는 제1 하프 펄스의 종료 후 지연 후에 제2 브랜치를 통해 전류가 흐를 수 있게 하는 단계를 포함한다. 지연은 특히 사용자 또는 제조자에 의해 가변적이거나 선택 가능할 수 있다. 따라서, 2개의 하프 펄스들은 실질적으로 서로 독립적으로 수행될 수 있다. 지연은, 예를

들어, 장치의 다이얼 또는 터치스크린과 같은 사용자 인터페이스를 통해 사용자에게 의해 설정될 수 있다. 장치는 선택된 지연에 따라 제2 스위칭 디바이스를 제어하기 위해 아날로그 회로 및/또는 마이크로컨트롤러를 포함할 수 있다. 제1 하프 펄스의 종료와 제2 하프 펄스의 시작 사이에 지연을 도입하는 것은 충전 회로가 이러한 지연 동안 적어도 하나의 커패시터를 충전할 수 있게 할 수 있다.

[0264] 본 발명의 일 실시예에 따르면, 상기 방법은: - 상기 적어도 하나의 커패시터를 제1 극성으로 충전하는 단계; - 상기 커패시터 배열을 상기 인덕터에 전기적으로 연결하도록 상기 제1 스위칭 디바이스를 스위칭하는 단계; - 상기 적어도 하나의 커패시터를 제2 극성으로 충전하는 단계; 및 - 상기 전류가 상기 제2 브랜치를 통해 흐를 수 있게 하는 단계; 적어도 하나의 컨트롤러 또는 아날로그 회로를 사용하는 단계 중 하나 이상, 특히 모두를 제어하는 단계를 더 포함한다.

[0265] 일 실시예에서, 적어도 c)가 적용될 때, 방법은 제 1 하프 펄스의 종료 전에, 특히 제 1 하프 펄스 이전 및 제 1 하프 펄스 동안 중 하나 또는 둘 모두를 보조 커패시터를 충전하는 단계; 및 보조 커패시터가 제 1 하프 펄스 이후에 적어도 하나의 커패시터를 충전하게 하는 단계를 더 포함한다.

[0266] 적어도 하나의 커패시터를 충전하기 위해 보조 커패시터를 사용하는 것은 특정 이점을 가질 수 있다: 제1 하프 펄스의 종료와 제2 하프 펄스의 시작 사이의 지연을 가능한 한 짧게 유지하면서, 또한 신체 조직 내의 순 전하 변위를 낮게 유지하는 것이 바람직할 수 있으며 - 이를 위해, 본 개시내용의 특정 실시예들에 따르면, 특히 회로에서의 에너지 손실들을 보상하기 위해, 제2 하프 펄스 이전에 또는 그 시작 시에 제2 극성으로 적어도 하나의 커패시터를 충전하도록 의도된다. 적어도 하나의 커패시터가 전압 소스로부터 직접 제2 극성으로 충전되는 경우, 이 전압 소스는 적어도 하나의 커패시터를 충전하는데 걸리는 시간을 최소화하기 위해 비교적 높은 출력 전력을 가질 필요가 있을 수 있다. 한편, 보조 커패시터는 적어도 하나의 커패시터를 매우 빠르게 충전할 수 있다. 따라서, 보조 커패시터는 제 1 하프 펄스 이전 및/또는 동안 비교적 긴 시간 기간에 걸쳐 충전될 수 있고, 이어서 적어도 하나의 커패시터는 제 1 하프 펄스와 제 2 하프 펄스 사이의 비교적 짧은 시간 기간 동안 충전될 수 있다.

[0267] 일 실시예에서, 보조 커패시터를 충전하는 단계는 보조 커패시터를 제2 전압 소스로 충전하는 단계를 포함하고, 특히 제2 전압 소스는 제1 전압 소스보다 작은 출력 전력을 갖는다.

[0268] 상술한 바와 같이, 보조 커패시터는 상대적으로 긴 시간 동안 충전될 수 있으므로, 제2 전압 소스는 특별히 높은 출력 전력을 가질 필요가 없다. 그럼에도 불구하고, 전술한 바와 같이, 적어도 하나의 커패시터의 보조 커패시터에 의한 충전은 비교적 짧은 시간 동안 발생할 수 있다.

[0269] 변형예에서, 제1 전압 소스는 - 옵션 b)로서 위에서 설명된 것과 같은 - 스위칭 배열과 조합하여, 보조 커패시터를 충전하기 위해 사용될 수 있다. 이 경우, 제2 전압 소스는 필요하지 않다.

[0270] 본 발명은 열아홉 번째 관점에 관한 것으로서, 본 발명의 한 양태는 신체 조직에 적용하기 위한 자기장을 발생시키는 인덕터와 함께 사용하기 위한 장치로서, 전기 에너지를 저장하는 적어도 하나의 커패시터를 포함하는 커패시터 장치; 상기 적어도 하나의 커패시터를 전기적으로 충전하는 충전 회로; 신체 조직에 적용하기 위한 자기장을 발생시키는 인덕터에 연결하기 위한 단자; 상기 커패시터 장치와 상기 단자 사이에 회로를 연결하는 단계로서, 상기 연결 회로는 적어도 제1 브랜치 및 제2 브랜치를 포함하는 것인, 연결 회로; 상기 스위칭 디바이스가 상기 제1 브랜치의 일부를 형성하는 스위칭 디바이스; 상기 커패시터 장치에 의해 저장된 전기 에너지에 의해, 상기 인덕터가 상기 단자를 통해 상기 장치에 연결될 때, 전류가 상기 단자를 통해 상기 제1 브랜치를 통해 그리고 상기 인덕터를 통해 흐를 수 있게 하기 위해 상기 커패시터 장치를 상기 단자에 전기적으로 연결하도록 구성되어, 상기 인덕터가 상기 자기장을 발생시키게 하는, 스위칭 디바이스; 전기 컴포넌트들의 전기 컴포넌트 또는 어셈블리, 바람직하게는 전자 컴포넌트 또는 전자 컴포넌트들의 어셈블리, 여기서 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는 제 2 브랜치의 일부를 형성하고, 전기 컴포넌트 또는 전기 컴포넌트의 어셈블리는, 커패시터 어레이먼트에 의해 저장된 전기 에너지에 의해 야기되는, 인덕터가 상기 단자를 통해 장치에 연결될 때 전류가 제 2 브랜치를 통해 그리고 상기 단자를 통해 인덕터를 통해 흐를 수 있게 하기 위해 커패시터 어레이먼트를 단자에 전기적으로 연결하도록 구성되어, 인덕터가 자기장을 생성하게 하고, 제 2 브랜치를 통해 흐르는 전류는 커패시터 어레이먼트와 단자 사이의 전류 흐름의 제 2 전류 방향을 나타내고, 전류 흐름의 제 2 전류 방향은 전류 흐름의 제 1 전류 방향과 반대이고; 충전 회로는 제 1 전압 소스를 포함하고, 다음 중 적어도 하나가 적용된다: a) 충전 회로는 제2 전압 소스를 포함하고, 제1 전압 소스는 적어도 하나의 커패시터를 제1 극성으로 충전하도록 배열되고, 제2 전압 소스는 적어도 하나의 커패시터를 제1 극성과 반대인 제2 극성으로 충전하도록 배열된다.

- [0271] b) 스위칭 디바이스, 특히 h-브리지를 포함하는 스위칭 디바이스를 포함하는 충전 회로에 관한 것으로, 여기서 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성으로 충전하기 위해 제1 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열되고, 스위칭 디바이스는 적어도 하나의 커패시터를 제1 극성과 반대인 제2 극성으로 충전하기 위해 제2 방식으로 제1 전압 소스를 커패시터 장치에 전기적으로 연결하도록 배열된다.
- [0272] c) 충전 회로는 보조 커패시터를 포함하고, 제1 전압 소스는 제1 극성으로 적어도 하나의 커패시터를 충전하도록 배열되고, 보조 커패시터는 제1 극성과 반대인 제2 극성으로 적어도 하나의 커패시터를 충전하도록 배열된다.
- [0273] 제19 양태의 장치는 제17 양태의 장치와 유사하다. 반면에, 제17 양태와 대조적으로, 제19 양태와 관련하여 언급된 인덕터는 제19 양태의 장치의 일부를 형성하지 않는다. 대신에, 제19 양태의 장치는 인덕터와의 연결을 위한 단자(예컨대, 전기 소켓 등)를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제19 양태의 장치에 선택적으로 연결되고 제19 양태의 인덕터로서 사용될 수 있다.
- [0274] 본 개시내용의 20번째 양태에서, 신체 조직에 인가하기 위한 자기장을 생성하기 위한 장치가 제공되며, 이 장치는, 제1 스위칭 디바이스 및 제2 스위칭 디바이스의 제1 직렬 조합 - 제1 스위칭 디바이스는 제1 연결 지점에서 제2 스위칭 디바이스에 전기적으로 연결됨 -; 제3 스위칭 디바이스 및 제4 스위칭 디바이스의 제2 직렬 조합 - 제3 스위칭 디바이스는 제2 연결 지점에서 제4 스위칭 디바이스에 전기적으로 연결됨 -; 전기 에너지를 제공하기 위한 적어도 하나의 DC 소스를 포함하는 DC 소스 배열체; 및 신체 조직에 인가하기 위한 자기장을 생성하기 위한 인덕터를 포함하고; 제1 직렬 조합은 제3 연결 지점 및 제4 연결 지점에서 제2 직렬 조합과 병렬로 전기적으로 연결되어, 제1 스위칭 디바이스와 제3 스위칭 디바이스가 제3 연결 지점에서 전기적으로 연결되고 제2 스위칭 디바이스와 제4 스위칭 디바이스가 제4 연결 지점에서 전기적으로 연결되며; 인덕터의 제1 단자는 제3 연결 지점에 전기적으로 연결되고 인덕터의 제2 단자는 제4 연결 지점에 전기적으로 연결되고; DC 소스 배열체는 제1 연결 지점과 제2 연결 지점 사이에 전기적으로 연결되고; 상기 제1 및 제4 스위칭 디바이스는 상기 제1 시점 이후의 제2 시점으로부터 상기 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비전도성 상태에 있도록 상기 전도성 상태로부터 실질적으로 비전도성 상태로 변경되도록 구성되고; 상기 제2 및 제3 스위칭 디바이스는 상기 제2 시점에서의 또는 그 이후의 제3 시점으로부터 상기 제2 및 제3 스위칭 디바이스가 모두 전도성 상태에 있는 한편 상기 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비전도성 상태에 있도록 상기 실질적으로 비전도성 상태로부터 전도성 상태로 변경되도록 구성되고; 상기 제1 및 제2 시점 사이에서, 전류는 상기 DC 소스 배열체에 의해 제공되는 전기 에너지에 의해 야기되는, 상기 인덕터에 대한 전류 흐름의 제1 전류 방향으로 상기 제1 및 제4 스위칭 디바이스를 통해 그리고 상기 인덕터를 통해 흐르도록 배열되어, 상기 인덕터가 상기 자기장을 생성하게 하고; 상기 제3 시점 이후에, 전류는 상기 DC 소스 배열체에 의해 제공되는 전기 에너지에 의해 야기되는, 상기 전류 흐름의 상기 제1 전류 방향과 반대인 상기 인덕터에 대한 전류 흐름의 제2 전류 방향으로 상기 제2 및 제3 스위칭 디바이스를 통해 그리고 상기 인덕터를 통해 흐르도록 배열되어, 상기 인덕터가 상기 자기장을 생성하게 한다.
- [0275] 제1, 제5, 제8, 제11, 제14 및 제17 양태와 관련하여 위에서 제공된 설명들 중 적어도 일부는 또한 특히 제20 양태와 관련하여 - 인덕터로 사용되는 인덕터의 유형 - 스위칭 디바이스의 유형 및 이를 동작시키는 방법 - "전기적 연결" 및 "전기적으로 연결"이라는 용어로 적용된다.
- [0276] 제20 양태의 실시예들은 (공진 회로와 유사한 회로 부분을 포함하는 것으로 간주될 수 없지만, 그럼에도 불구하고, 제20 양태의 제1 내지 제4 스위칭 디바이스들을 사용하여, 인덕터가 가변 자기장, 특히 펄스형 자기장을 생성하게 하기 위해, 전류 펄스들, 및 특히 반대 극성들을 갖는 전류 펄스들을 생성하는 것이 가능하다.
- [0277] 제20 양태는 제1 내지 제3 시점을 정의하지만, 제3 시점 이후의 제4 시점으로부터 제2 및 제3 스위칭 디바이스가 모두 실질적으로 비전도성 상태에 있도록 제2 및 제3 스위칭 디바이스를 전도성 상태로부터 실질적으로 비전도성 상태로 변경하는 것이 선택적으로 가능하다. 제1 및 제4 스위칭 디바이스들이 또한 (여전히) 실질적으로 비전도성 상태에 있다고 가정하면, 장치는 효과적으로 초기 상태, 즉 제1 시점 이전의 상태로 복귀한다.
- [0278] 일 실시예에서, 장치는 실질적으로 비전도성 상태와 전도성 상태 사이에서 변화하도록 제1, 제2, 제3 및 제4 스위칭 디바이스들 중 하나 이상을 제어하기 위한 적어도 하나의 컨트롤러, 특히 마이크로컨트롤러를 더 포함한다.
- [0279] 하나의 컨트롤러가 스위칭 디바이스들 중 하나 초과, 특히 모든 스위칭 디바이스들을 제어하는 실시예들이 가능

하다. 대안적으로, 하나 초과와 컨트롤러가 제공될 수 있고, 각각의 컨트롤러는 특히 일대일로 제1 스위칭 디바이스들의 서브세트를 제어한다.

[0280] 일 실시예에서, 적어도 하나의 컨트롤러는 다이얼 또는 터치스크린과 같은 인터페이스를 포함하고, 이를 통해 사용자 또는 제조자는 제1 내지 제3(및, 적용가능한 경우, 제4) 시점들 중 임의의 하나 이상을 지정하거나 선택할 수 있다. 이러한 인터페이스들은 본 개시내용의 다른 양태들과 관련하여 설명되었으며, 설명의 그러한 부분들에 대한 참조가 이루어져야 한다.

[0281] 일 실시예에서, 장치는 실질적으로 비전도성 상태와 전도성 상태 사이에서 변화하도록 제1, 제2, 제3 및 제4 스위칭 디바이스들 중 하나 이상을 제어하기 위한 아날로그 회로를 더 포함한다.

[0282] 컨트롤러(예를 들어, 마이크로컨트롤러) 또는 아날로그 회로가 제1 내지 제4 스위칭 디바이스를 제어하는 데 사용되는지 여부에 관계없이, 제어는 제1 내지 제4 스위칭 디바이스 중 임의의 하나 이상이 미리결정된 또는 선택된 시점에서 실질적으로 비전도성 상태와 전도성 상태 사이에서 스위칭되도록 이루어질 수 있다. 대안적으로 또는 추가적으로, 회로 내의 특정 포인트(예컨대, 인덕터를 통한 전류)에서 또는 회로 내의 특정 포인트들(예컨대, 회로 내의 2개의 포인트들 사이의 전압) 사이에서 우세한 파라미터들은 (마이크로)컨트롤러 또는 아날로그 회로에 의해 고려될 수 있고, 이를 위해 (마이크로)컨트롤러 또는 아날로그 회로는 회로의 특정 부분들로부터 적합한 입력들 - 효과적으로 전류 또는 전압 측정, 또는 다른 파라미터의 측정 - 을 수신할 수 있다. 회로는, 예를 들어, 이러한 입력들이 컨트롤러 또는 아날로그 회로의 거동에 영향을 미칠 수 있도록 또는 컨트롤러 또는 아날로그 회로가 그러한 입력들/측정들에 기초하여 그의 거동을 적응시킬 수 있도록, 회로의 특정 부분들로부터 컨트롤러 또는 아날로그 회로로 입력들을 제공하기 위해 피드백 루프를 포함할 수 있다. 이는 본 명세서에 개시된 임의의 다른 스위칭 디바이스의 제어에도 유사하게 적용될 수 있다.

[0283] 일 실시예에서, 장치는 적어도 하나의 추가 전기 회로 요소를 더 포함하고, 적어도 하나의 추가 전기 회로 요소는, 특히 장치 내의 특정 지점들 사이의 전압이 선택된 또는 미리 결정된 전압 값을 초과할 때, 특히 제1 내지 제4 스위칭 디바이스들 중 임의의 하나 이상에서의 및/또는 인덕터에서의 전압이 선택된 또는 미리 결정된 전압 값을 초과할 때, 실질적으로 비전도성 상태에서 전도성 상태로 변경되도록(또는 더 일반적으로는 그의 전도도를 변경하도록) 구성된다.

[0284] 적어도 하나의 추가 전기 회로 요소는 제1 내지 제4 스위칭 요소와 같은 회로의 다른 요소의 손상 또는 파괴를 방지하는 것을 도울 수 있다. 예를 들어, 보호될 회로 디바이스에 손상을 야기하거나 또는 회로 디바이스를 파괴하는 전압으로부터의 보호를 사용하면, 수반되는 (전압의 절대값) 전압에 대한 다음 레짐(regime)이 바람직하게 준수된다: 회로 설계는, 정상적인 사용에서, 보호될 회로 디바이스가 U_1 까지의 전압에 종속될 수 있도록 하는 것이다. 추가의 전기 회로 요소는 전압(U_2)에서, 정격화(rated), 즉 실질적으로 비전도성 상태에서 전도성 상태로 변화하도록 구성된다. 보호될 회로 요소는 전압 U_3 이상에서 (상당한) 손상을 입거나 파괴되며, 여기서 $U_1 < U_2 < U_3$ 이다. 이러한 체제를 고수하면, 추가의 전기 회로 요소가 회로의 정상 동작에서 마주치는 전압에서 이미 전도성이 되지 않는 것을 보장할 수 있다. 동시에, 보호하고자 하는 회로 디바이스가 파손되거나 파괴되지 않도록 할 수 있다.

[0285] 본 발명은 일 실시예에서, 적어도 하나의 추가 전기 회로 요소는 하나 이상의 수동 전기 회로 요소, 특히 - 스파크 갭(spark gap) - 과도 전압 억제 다이오드 - 제너 다이오드 - 쇼클리 다이오드 또는 T교류용 트라이오드(TRIAC) - 사이리스터 중 하나 이상을 포함한다.

[0286] 적어도 하나의 추가 전기 회로 요소가 수동 전기 회로 요소를 포함하는 경우, 그것은 회로 내에서 우세한 조건들, 예를 들어 수동 전기 회로 요소의 단자들에 인가되는 전압에 단순히 "반응"할 것이다. 적어도 하나의 추가 전기 회로 요소가 (TRIAC 또는 사이리스터와 같은) 수동 전기 회로 요소로서 일반적으로 간주되지 않는 회로 요소를 포함하는 경우, 능동적으로 스위칭될 필요가 있다. 이러한 스위칭은 회로 내에서 우세한 조건들, 예를 들어 회로 내의 2개의 특정 지점들 사이의 전압에 의해 다시 트리거될 수 있다.

[0287] 일 실시예에서, 적어도 하나의 추가 전기 회로 요소는 제1 내지 제4 스위칭 디바이스 및/또는 인덕터 중 하나 이상에 병렬로 연결된다.

[0288] 이는 스위칭 디바이스들 및/또는 인덕터를 특히 효과적으로 보호하는 것을 도울 수 있다. 예를 들어, 스위칭 디바이스들 중 하나에 인가된 전압이 스위칭 디바이스에 손상을 주거나 스위칭 디바이스를 파괴할 수 있는 그 이상의 레벨로 증가하면, 추가 전기 회로 요소는 실질적으로 동일한 전압을 받을 것이다(다른 회로 요소들에서 상당한 전압 강하가 없다고 가정함). 그 다음, 추가의 전기 회로 요소는 전도성이 되고, 이는 스위칭 디바이스

가 받게 되는 전압을 상당히 감소시킬 수 있다.

- [0289] 일 실시예에서, 장치는 하나 이상의 추가 인덕터들을 더 포함하고, 특히 여기서 하나 이상의 추가 인덕터들은 상기 인덕터에 병렬로 또는 상기 인덕터와 직렬로 연결된다.
- [0290] 하나 이상의 추가 인덕터는 신체 조직에 적용하기 위한 자기장을 생성하도록 의도되거나 의도되지 않을 수 있다. 또한, 하나 이상의 추가 인덕터는 처음 언급된 인덕터가 수용되는 케이싱 또는 유사한 것 내에 수용되거나 수용되지 않을 수 있다. 특히, 하나 이상의 추가 인덕터는 처음 언급된 인덕터와 독립적으로 이동가능하거나 이동가능하지 않을 수 있다.
- [0291] 본 발명의 일 실시예에 따르면, 상기 적어도 하나의 DC 소스는 - 배터리 - 태양광 패널 또는 태양광 모듈 - 연료 전지 중 적어도 하나를 포함한다.
- [0292] 여러 DC 소스들은 동일한 타입 또는 상이한 타입들 중 어느 하나로 조합하여 사용될 수 있다. 또한, 하나 초과의 DC 소스가 사용되는 경우, 이들은 의도된 응용에 따라 병렬로 또는 직렬로 접속될 수 있다. 이상적으로, DC 소스는 낮은 내부 저항을 갖는다. 또한, 이상적으로, DC 소스는 비교적 높은 전류를 지원할 수 있다.
- [0293] 본 개시내용의 제21 양태에서, 자기장을 생성하는 방법이 제공되며, 이 방법은, 제20 양태에 따른 장치를 제공하는 단계; 제2 및 제3 스위칭 디바이스 둘 모두가 실질적으로 비전도성 상태에 있는 동안 제1 시점에서 제1 및 제4 스위칭 디바이스를 실질적으로 비전도성 상태에서부터 전도성 상태로 변경하는 단계; 제1 시점 이후의 제2 시점에서 제1 및 제4 스위칭 디바이스를 전도성 상태에서부터 실질적으로 비전도성 상태로 변경하는 단계; 제1 및 제4 스위칭 디바이스 둘 모두가 실질적으로 비전도성 상태에 있는 동안 제2 시점에서 또는 그 이후에 제3 시점에서 제2 및 제3 스위칭 디바이스를 실질적으로 비전도성 상태에서부터 전도성 상태로 변경하는 단계를 포함한다.
- [0294] 선택적으로, 방법은 제3 시점 이후의 제4 시점에서 제2 및 제3 스위칭 디바이스를 전도성 상태에서부터 실질적으로 비전도성 상태로 변경하는 단계를 더 포함한다.
- [0295] 본 개시내용의 22번째 양태에서, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 인덕터와 함께 사용하기 위한 장치가 제공되며, 이 장치는, 제1 스위칭 디바이스 및 제2 스위칭 디바이스의 제1 직렬 조합 - 제1 스위칭 디바이스는 제1 연결 지점에서 제2 스위칭 디바이스에 전기적으로 연결됨 -; 제3 스위칭 디바이스 및 제4 스위칭 디바이스의 제2 직렬 조합 - 제3 스위칭 디바이스는 제2 연결 지점에서 제4 스위칭 디바이스에 전기적으로 연결됨 -; 전기 에너지를 제공하기 위한 적어도 하나의 DC 소스를 포함하는 DC 소스 배열체; 및 신체 조직에 적용하기 위한 자기장을 생성하기 위해 인덕터에 연결하기 위한 제1 단자 및 제2 단자를 포함하고; 제1 직렬 조합은, 제3 연결 지점 및 제4 연결 지점에서, 제1 스위칭 디바이스와 제3 스위칭 디바이스가 제3 연결 지점에서 전기적으로 연결되고 제2 스위칭 디바이스와 제4 스위칭 디바이스가 제4 연결 지점에서 전기적으로 연결되도록 제2 직렬 조합과 병렬로 전기적으로 연결되고; 제1 단자는 제3 연결 지점에 전기적으로 연결되고 제2 단자는 제4 연결 지점에 전기적으로 연결되고; DC 소스 배열체는 제1 연결 지점과 제2 연결 지점 사이에 전기적으로 연결되고; 상기 제1 및 제4 스위칭 디바이스는, 제1 시점으로부터 상기 제1 및 제4 스위칭 디바이스가 모두 도통 상태에 있고 상기 제2 및 제3 스위칭 디바이스가 모두 실질적으로 비도통 상태에 있도록, 실질적으로 비도통 상태에서 도통 상태로 변경되도록 구성되고; 상기 제1 및 제4 스위칭 디바이스는, 상기 제1 시점 이후의 제2 시점으로부터 상기 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비도통 상태에 있도록, 도통 상태에서 실질적으로 비도통 상태로 변경되도록 구성되고; 상기 제2 및 제3 스위칭 디바이스는, 상기 제2 시점 또는 그 이후의 제3 시점으로부터 상기 제2 및 제3 스위칭 디바이스가 모두 도통 상태에 있고 상기 제1 및 제4 스위칭 디바이스가 모두 실질적으로 비도통 상태에 있도록, 실질적으로 비도통 상태에서 도통 상태로 변경되도록 구성되고; 상기 제1 및 제2 시점 사이에서, 상기 인덕터가 상기 제1 및 제2 단자를 통해 상기 장치에 연결될 때, 상기 DC 소스 장치에 의해 제공된 전기 에너지에 의해 상기 인덕터가 상기 자기장을 생성하도록 전류가 상기 제1 및 제4 스위칭 디바이스를 통해 그리고 상기 제1 및 제2 단자를 통해 상기 인덕터를 통해 상기 인덕터를 통해 흐르도록 배열되고, 상기 제1 및 제4 스위칭 디바이스를 통해 흐르는 전류는 상기 인덕터에 대한 전류의 제1 전류 방향을 나타내고; 상기 제3 시점 이후에 상기 인덕터가 배열되고, 인덕터가 DC 소스 장치에 의해 제공되는 전기 에너지에 의해 야기되는, 제1 및 제2 단자를 통해 장치에 연결될 때 제2 및 제3 스위칭 디바이스를 통해 그리고 제1 및 제2 단자를 통해 인덕터를 통해 흐르도록 함으로써, 인덕터가 자기장을 생성하게 하고, 제2 및 제3 스위칭 디바이스를 통해 흐르는 전류는 제1 전류 방향과 반대인 인덕터에 대한 전류 흐름의 제2 전류 방향을 나타낸다.
- [0296] 제22양태의 장치는 제20양태의 장치와 유사하다. 그러나, 제20 양태와 대조적으로, 제20 양태와 관련하여 언급된 인덕터는 제22 양태의 장치의 일부를 형성하지 않는다. 대신에, 제22 양태의 장치는 인덕터에의 연결을 위

한 제1 및 제2 단자(예컨대, 전기 소켓 등)를 갖는다. 따라서, 다수의 (상이한) 인덕터들, 예를 들어, 상이한 형상들, 인덕턴스들 또는 다른 특성들을 갖는 인덕터들이 제22 양태의 장치에 선택적으로 연결되고 인덕터로서 사용될 수 있다.

[0297] 본 명세서에 설명된 임의의 실시예에서, (제1) 인덕터 및/또는 (제1) 인덕터가 수용되는 어플리케이션터는, 예를 들어, (제1) 인덕터 및/또는 어플리케이션터가 실질적으로 일 측면으로부터 본체 부분에 적용될 수 있도록 일반적으로 평평한 구성일 수 있다. (제1) 인덕터의 권선들이 본체 부분을 둘러쌀 수 있도록, 즉 (제1) 인덕터 또는 어플리케이션터가 본체 부분 위에 적용될 수 있거나, 또는 본체 부분(예를 들어, 팔, 다리, 몸통)이 인덕터 또는 어플리케이션터 내로 도입되거나 이를 통과할 수 있도록, 다른 형상들 또는 구성 유형들, 예를 들어 중공 실린더 또는 유사한 것이 또한 가능하다.

[0298] 또한, 본 출원에서 논의된 인덕터들 중 임의의 것, 일부 또는 전부, 특히 (제1) 인덕터의 구성은 임의의 특정 설계로 제한되지 않는다. 특히, 인덕터들 중 임의의 것, 일부 또는 전부, 특히 (제1) 인덕터는, 예를 들어, 개개의 인덕터의 각각의 (360°) 턴 또는 권선이, 병렬로 이어지는 수개의 스트랜드들보다는, 전도성 재료(예를 들어, 구리)의 하나의 고체(및 실질적으로 강성) 피스를 포함하거나 이로 구성되는 방식으로 구성될 수 있다. 대안적으로, 각각의 인덕터의 각각의 (360°) 턴 또는 권선은 서로 절연된 전도성 재료(예를 들어, 구리)의 고체(및 실질적으로 강성인) 피스들의 작은 수(예컨대, 2개 이하, 또는 3개 이하, 또는 4개 이하, 또는 5개 이하)를 포함하거나, 또는 이들로 구성될 수 있다. 다른 실시예들에서, 인덕터들 중 임의의 것, 일부 또는 전부, 특히 제1 인덕터는, 예를 들어, 리즈-와이어로부터 구성될 수 있고, 여기서 각각의 와이어는 개별적으로 절연되고, 특히 리즈-와이어 코일을 포함할 수 있다. 이는 인덕터에서의 와전류들을 감소시킬 수 있다.

[0299] 본 발명 또는 본 발명의 어느 하나의 양태와 관련하여 위에서 설명된 다양한 실시예 및 이점은 본 발명 또는 본 발명의 다른 양태에 유사하게 적용된다. 본 명세서에 개시되고/되거나 예시된 각각의 특징은 단독으로 또는 본 명세서에 개시되거나 예시된 임의의 다른 특징과 조합되든지 간에, 그러한 조합이 명시적으로 배제되거나 기술적으로 불가능하지 않는 한, 본 발명에 포함될 수 있다. 특히, 제1 내지 제22 양태들(실시예들)은 서로 조합될 수 있다.

[0300] 특히, 본 발명에 따르면 - 제1 및/또는 제2 양태들에 따라, 신체 조직에 적용하기 위한 자기장을 생성하기 위한 (제1) 인덕터, 또는 제1 브랜치의 총 인덕턴스가 제2 브랜치의 총 인덕턴스와 (상당히) 상이한 회로에 부가되는, 제1 또는 제2 브랜치의 추가 인덕터 - 제5 양태에 따른, 신체 조직에 인가하기 위한 자기장을 생성하기 위한 (제1) 인덕터와 직렬로, 가변 인덕턴스를 갖거나 또는 추가 인덕터를 선택적으로 바이패스 또는 단락시키기 위한 바이패스 회로가 제공되는 추가 인덕터 - 제8 양태에 따른, 가변 커패시턴스를 갖는 적어도 하나의 커패시터를 포함하는 커패시터 배열체 - 제11 양태에 따라, 자유롭게 선택될 수 있는 시점에서 전도 상태 및 실질적으로 비전도 상태 사이에서 변경될 수 있는 제1 브랜치의 스위칭 디바이스 - 제14 양태에 따라 제1 인덕터로 이어지는 제1 브랜치 및 제2 인덕터로 이어지는 제2 브랜치 - 제17 양태에 따른 충전 회로의 특징들(또는 그의 임의의 서브세트)을 갖는 회로를 갖는 장치를 구성하는 것이 가능하다.

[0301] 제4, 제7, 제10, 제13, 제16 및 제19 양태 중 임의의 하나 이상에 따른 장치와 마찬가지로, 제3, 제6, 제9, 제12, 제15 및 제18 양태 중 임의의 하나 이상에 따른 방법에도 동일하게 적용된다.

[0302] 제20 양태들에 따른 장치는 제1, 제2, 제5, 제8, 제11, 제14 및 제17 양태들에 따른 장치와 구조적으로 다소 상이하게 나타날 수 있지만, 그럼에도 불구하고 제20 양태에 따른 그리고 또한 본 명세서에 개시된 다른 양태들 중 적어도 일부에 따른 특징들을 갖는 장치를 구성하는 것이 가능하다. 2개의 예들을 제외하고 명명하자면, 제20 양태에 따른 장치를 제공하고, 이를:- 스위칭 디바이스들 중 임의의 하나 이상과 직렬인 하나 이상의 추가적인 인덕터들(제1 양태), 또는 - 신체 조직에 인가하기 위한 자기장을 생성하기 위한 (제1) 인덕터와 직렬인 하나 이상의 추가적인 인덕터들(제5 양태)로 제공하는 것이 가능할 것이다.

[0303] 언급된 바와 같이, 본원에 개시된 구현예는 치료 목적을 위해 사용될 수 있지만, 또한 비-치료 목적을 위해 사용될 수 있다. 이러한 비-치료 목적은, 제한 없이, 특히 미용 목적을 위해 인간 또는 동물 신체의 외관에 영향을 미치거나/변경하는 것; 인간 또는 동물 신체에 장치를 시험하는 것; 인간 또는 동물 신체가 존재하지 않는 장치를 시험하는 것을 포함한다.

[0304] 본 발명의 일부 실시예들은 단지 예로서 그리고 첨부 도면들을 참조하여 이제 설명될 것이다.

[0305] 도 1은 본 발명자에게 알려진(그리고 종래 기술로서 인정되지 않는) 교류 자기장을 생성하기 위한 디바이스의 회로도도를 개략적으로 도시한다.

- [0306] 도 2는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다.
- [0307] 도 3은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다.
- [0308] 도 4는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다.
- [0309] 도 5는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0310] 도 6은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0311] 도 7은 본 개시내용의 일 실시예에 따른, 제1 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- [0312] 도 8은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0313] 도 9는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0314] 도 10은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0315] 도 11은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0316] 도 12는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0317] 도 13은 본 개시내용의 실시예에 따른, 제1 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- [0318] 도 14는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0319] 도 15는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0320] 도 16은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0321] 도 17은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0322] 도 18은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0323] 도 19는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0324] 도 20은 본 개시내용의 실시예에 따른, (제1) 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- [0325] 도 21은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0326] 도 22는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0327] 도 23은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0328] 도 24는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0329] 도 25는 본 개시내용의 실시예에 따른, (제1) 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- [0330] 도 26은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0331] 도 27은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0332] 도 28은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0333] 도 29는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0334] 도 30은 본 개시내용의 실시예에 따른, 제1 인덕터 및 제2 인덕터를 통한 전류가 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다.
- [0335] 도 31은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0336] 도 32는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0337] 도 33은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.

- [0338] 도 34는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0339] 도 35는 본 발명의 일 실시예에 따른 자기장 발생 장치의 충전 회로의 회로도를 개략적으로 도시한 도면이다.
- [0340] 도 36은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0341] 도 37은 본 개시내용의 실시예에 따른, 인덕터를 통한 전류 및 커패시터에서의 전압이 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다.
- [0342] 도 38은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0343] 도 39는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다.
- [0344] 도 40은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다.
- [0345] 도 41은 본 개시내용의 실시예에 따른, 인덕터를 통한 전류가 시간에 따라 플롯팅되는 다이어그램을 도시한다.
- [0346] 도 42는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다.
- [0347] 도 2는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다. 도 2에 도시된 회로도는 도 1에 도시된 회로도와 유사하다. 따라서, 도 1에 도시된 디바이스에 관한 상기 설명은 도 2에 도시된 회로도에도 적용되며, 여기서 반복되지 않을 것이다. 도 1에 도시된 요소들에 대응하는 도 2에 도시된 요소들은 100만큼 감소된 동일한 참조 부호들을 갖는다. 그러나, 다양한 변형이 가능하다는 점에 유의해야 한다. 예를 들어, 많은 실시예들에서 전기 에너지의 소스(7)(예를 들어, 전압 소스(7))는 메인 전력이 공급될 수 있지만, 대안적으로 비-메인 전력이 공급될 수 있고, 예를 들어, 배터리 또는 하나 이상의 배터리를 포함하는 배터리 배열을 포함할 수 있다. 스위칭 디바이스(3)는 사이리스터로서 도시되지만, 위에서 설명된 바와 같이, 다른 스위칭 디바이스들이 사용될 수 있다. 제2 브랜치(6) 내의 전기 컴포넌트(4)는 다이오드로서 도시되지만, 위에서 설명된 바와 같이, 다른 전기 컴포넌트들 또는 전기 컴포넌트들의 어셈블리, 특히 전자 컴포넌트들 또는 전자 컴포넌트들의 어셈블리가 사용될 수 있다. 그러나, 간결한 설명을 위해, 도 2에 도시된 회로도의 설명은 도 1과 관련하여 사용된 것과 동일한 용어를 사용하여 진행될 것이다.
- [0348] 또한, 전기 에너지 소스(7) 및 스위칭 디바이스(8)를 포함하는 충전 회로가 더 나은 이해를 위해 도시되지만, 본 개시내용은 이러한 충전 회로가 없는 실시예들(그러나 이러한 충전 회로와 함께 사용될 수 있으며, 특히 이러한 충전 회로에 전기적으로 연결될 수 있음)을 포함한다.
- [0349] 도 2에 도시된 제2 브랜치(6)는 다이오드(4)와 직렬로 연결된 제2 인덕터(9)를 포함한다. 제2 브랜치(6)를 통해 제1 인덕터(2)와 커패시터(1) 사이에 흐르는 전류는 또한 제2 인덕터(9)를 통해 흐를 것이다. 제1인덕터(2)와 제2브랜치(6) 및 캐패시터(1)를 통한 전류 흐름을 고려하면, 제2인덕터(9)는 제1인덕터(2)와 효과적으로 직렬 연결된다. 이러한 추가적인 인덕터는 제1 브랜치(5)의 일부를 형성하지 않으며, 따라서 제2 브랜치(6)의 인덕턴스는 제1 브랜치(5)의 인덕턴스보다 더 높으며, 특히 상당히 더 높다. 따라서, 공진 회로로서 커패시터(1), 제1 인덕터(2), 및 제1 브랜치(5) 또는 제2 브랜치(6)를 고려할 때, 제2 브랜치(6)를 포함하는 공진 회로의 주파수는 제1 브랜치(5)를 포함하는 공진 회로의 주파수보다 (상당히) 더 낮음을 알 수 있다.
- [0350] 도 3은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다. 도 3에 도시된 실시예는 도 2에 도시된 실시예와 유사하며, 도 2와 관련하여 제공된 동일한 설명이 도 3에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 3은 제2 인덕터(9)를 바이패스하거나 단락하기 위한 회로를 추가로 도시한다. 이 바이패스 회로는 제2 인덕터(9)의 2개의 단자에 연결되고 바이패스 회로가 제2 인덕터(9)를 선택적으로 바이패스할 수 있게 하는 추가의 스위칭 디바이스(10)를 포함한다. 추가의 스위칭 디바이스(10)가 폐쇄(또는 전도성)될 때, 제2 브랜치(6)를 통해 흐르는 임의의 전류는 주로 또는 (거의) 배타적으로 바이패스 회로를 통해 흐를 것이며, 이에 의해 전류가 제2 인덕터(9)를 통해 흐르는 것을 실질적으로 방지한다. 이러한 방식으로, 제2 브랜치(6)의 총 인덕턴스는 최대값(추가 스위칭 디바이스(10)가 개방됨)과 최소값(추가 스위칭 디바이스(10)가 폐쇄됨) 사이에서 변경될 수 있다. 다른 스위칭 디바이스(10)가 폐쇄될 때, 제2 브랜치(6)의 인덕턴스는 제1 브랜치(5)의 인덕턴스와 유사할 수 있다.
- [0351] 도 4는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 것이다. 도 4에 도시된 실시예는 도 3에 도시된 실시예와 유사하며, 도 3과 관련하여 제공된 동일한 설명이 도 4에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 4는 제2 브랜치(6)의 일부를 형성하고 제2 인덕터(9)(및 다이오드(4))와 직렬로 연결된 추가 인덕터(11)를 추가로 도시한다. 도 4에 도시된 회로도는 추가 인덕

터(11)를 바이패스하거나 단락하기 위한 추가 회로를 추가로 포함한다. 이 추가 바이패스 회로는 추가 인덕터(11)의 두 단자에 연결되고 추가 바이패스 회로가 추가 인덕터(11)를 선택적으로 바이패스할 수 있게 하는 추가 스위칭 디바이스(12)를 포함한다. 추가 스위칭 디바이스(12)가 폐쇄(또는 전도성)될 때, 제2 브랜치(6)를 통해 흐르는 임의의 전류는 우세하게 또는 (거의) 배타적으로 추가 바이패스 회로를 통해 흐를 것이며, 이에 의해 전류가 추가 인덕터(11)를 통해 흐르는 것을 실질적으로 방지한다. 이러한 방식으로, 제2 브랜치(6)의 총 인덕턴스가 변화될 수 있다.

[0352] 2개의 추가 스위칭 디바이스(10 및 12)를 사용하여, 제2 브랜치(6)의 총 인덕턴스는 최대값(추가 스위칭 디바이스(10 및 12) 둘 다 개방되거나 비전도성임)과 최소값(추가 스위칭 디바이스(10 및 12) 둘 다 폐쇄되거나 전도성임) 사이에서 변경될 수 있다. 추가의 스위칭 디바이스들(10 및 12) 둘 모두가 폐쇄될 때, 제2 브랜치(6)의 인덕턴스는 제1 브랜치(5)의 인덕턴스와 유사할 수 있다. 추가의 스위칭 디바이스(10 및 12) 중 하나만이 폐쇄되고 다른 하나가 개방될 때, 제2 인덕터(9) 및 추가의 인덕터(11) 중 하나만이 바이패스될 것이고, 따라서 제2 브랜치(6)의 총 인덕턴스는 최소값과 최대값 사이의 중간값에 있을 것이다.

[0353] 도 4에 도시된 실시예의 변형예에 따르면, 제2 인덕터(9) 또는 추가 인덕터(11)와 연관된 바이패스 회로는 생략될 수 있다. 따라서, 각각의 인덕터는 다이오드(4)와 직렬로 영구적으로 연결되는 반면, 제2 인덕터(9) 및 추가 인덕터(11) 중 다른 하나(바이패스 회로는 생략되지 않음)는 그의 연관된 바이패스 회로를 사용하여 선택적으로 바이패스될 수 있다.

[0354] 도 4에 도시된 실시예의 추가 변형예에 따르면, 또 다른 인덕터들이 다이오드(4), 제2 인덕터(9) 및 추가 인덕터(11)와 직렬로 제2 브랜치(6)에 추가될 수 있다. 이들 또 다른 인덕터들 각각은 제2 인덕터(9) 및 추가 인덕터(11)와 연관된 바이패스 회로와 유사한 그들의 연관된 바이패스 회로를 가질 수 있거나 갖지 않을 수 있다.

[0355] 도 1을 참조하여 설명된 실시예들 중 임의의 실시예의 변형예에 따르면, 2, 3 및 4(또는 위에서 이미 설명된 변형예들 중 임의의 것), 제2 인덕터(9), 추가 인덕터(11) 및 또 다른 인덕터들(제공되는 경우) 중 임의의 하나 이상은 가변 인덕턴스를 갖는 인덕터들을 포함할 수 있다. 가변 인덕턴스를 갖는 인덕터들의 세부 사항들은 이미 위에서 설명되었다.

[0356] 이 변형예의 추가 개발에서, 제2 브랜치(6) 내의 인덕터들 중 단지 하나만이 가변 인덕턴스, 예를 들어, 제2 인덕터(9)이다. 그럼에도 불구하고, 제2 인덕터(9)의 (최대) 인덕턴스 및 제2 브랜치(6) 내의 추가 인덕터들의 인덕턴스의 적절한 선택에 의해, 제2 브랜치(6)의 총 인덕턴스는 비교적 넓은 범위에 걸쳐, 특히 작은 단계들로 또는 (실질적으로) 연속적으로 조정가능할 수 있다. 이러한 추가 개발에서, 추가 인덕터들 각각에는 연관된 바이패스 회로가 제공된다. 가변 인덕턴스의 제2 인덕터(9)에는 연관된 바이패스 회로부가 제공되거나 제공되지 않을 수 있다. 제2 인덕터(L2) 및 다른 인덕터들(L3, L4, L5, L6 등)의 인덕턴스들이 1 : 1 : 2 : 4 : 8 등의 비율에 따라 선택되는 경우, 제3 인덕터(인덕턴스 L3) 및 다른 인덕터들(인덕턴스 L4, L5, L6 등)이 바이패스되고 제2 인덕터(9)의 가변 인덕턴스(L2)가 최소값(L2min)으로 조정되면, 제2 브랜치(6)의 총 인덕턴스의 최소값이 달성될 수 있다. 그의 조정가능한 범위에 걸쳐 제2 인덕터(9)의 가변 인덕턴스(L2)를 최대값(L2max)으로 조정함으로써, 제2 브랜치(6)의 총 인덕턴스는 L2min으로부터 L2max로 조정될 수 있다. (단지) 제3 인덕터가 바이패스되지 않으면(그리고 제4 및 임의의 추가 인덕터들이 바이패스되면), 제2 브랜치(6)의 총 인덕턴스는 그의 조정가능한 범위에 걸쳐 제2 인덕터(9)의 가변 인덕턴스 L2를 조정함으로써 $L3 + L2min$ 로부터 $L3 + L2max$ 로 조정될 수 있다. 제4 인덕터만이 바이패스되지 않으면(그리고 제3, 제5 및 임의의 추가 인덕터들이 바이패스되면), 제2 브랜치(6)의 총 인덕턴스는 $L4 + L2min$ 으로부터 $L4 + L2max$ 로 조정될 수 있다. 총 인덕턴스의 다음 조정가능한 범위는 제3 및 제4 인덕터를 바이패스하지 않고 제5 및 임의의 추가 인덕터들을 바이패스하는 것 등에 의해 달성될 수 있다. 제2 인덕터 및 추가의 인덕터들의 상대 인덕턴스들이 상기 비율에 따라 선택되고, 추가로 제2 인덕터(9)의 가변 인덕턴스(L2)가 실질적으로 0으로 하향 조정될 수 있다고 가정하면($L2min = 0$), 제2 브랜치(6)의 총 인덕턴스는 실질적으로 0으로부터 제2 브랜치(6)의 일부를 형성하는 인덕터들의 모든 인덕턴스들의 합에 대응하는 최대 총 인덕턴스까지(즉, $L2max + L3 + L4 + L5$ 등으로) 조정될 수 있다(이산 단계들로 또는 실질적으로 연속적으로).

[0357] 상기 실시예들 또는 변형들 중 임의의 것에 기초할 수 있는 추가 변형에 따르면, 제2 및/또는 임의의 추가 인덕터들(임의의 연관된 바이패스 회로와 함께)은 제2 브랜치(6)보다는 제1 브랜치(5)에 포함된다.

[0358] 도 5는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 3에 도시된 실시예를 기반으로 한다. 다만, 도 3에 도시된 충전 회로는 도 5에 도시되어 있지 않다. 대신에, 도 5는 하우징 또는 캐비닛(16)(캐비닛(16)에 의해 수용된 전기 컴포넌트 및 회로로부터 전기적으로 절연됨)에 통합된 커패시

터(1) 및 제1 및 제2 브랜치(5, 6)를 도시한다. 캐비닛(16)에는 외부의 충전 회로와 연결하기 위한 단자(19)가 커패시터(1)의 충전을 위해 구비된다. 변형예에서, 충전 회로는, 예를 들어 도 3에 도시된 바와 같이, 또한 캐비닛(16)에 통합될 수 있다.

[0359] 캐비닛(16)에는 2개의 추가 단자(17, 18)가 제공된다. 단자(17)는 제1 브랜치(5) 및 제2 브랜치(6)에 연결되는 반면, 단자(18)는 공통 접지 전위에 연결된다. 도 5에 도시된 실시예에서, 단자(18)는 캐비닛(16) 내에서 이어지는 라인을 통해 커패시터(1)에 대한 접지 연결부에 연결된다.

[0360] 도 5는 캐비닛(16) 및 그 내용물과 별개의 엔티티로서 제1 인덕터(2)를 도시한다. 제 1 인덕터(2)는 도관(14)에 부착되는 케이싱(13) 내에 수용된다. 도관(14)은 제1 인덕터(2), 특히 인덕터(2)의 적어도 한 세트의 턴에 전기적으로 연결되고, 점선으로 표시된 바와 같이 단자(17)에 연결될 수 있는 케이블(15)을 수용한다. 도 5에 도시된 실시예에서, 인덕터(2)는 또한 제2 케이블을 통해 캐비닛(16) 상의 접지 단자(18)에 접속될 수 있다.

[0361] 도 5에 도시된 실시예의 변형예로서, 제1 인덕터(2)는 별도의 라인을 통해, 즉 캐비닛(16)을 통하지 않고 접지 전위에 연결될 수 있다. 이 경우, 접지 단자(18) 및 접지와 내부 연결은 생략될 수 있다.

[0362] 추가 변형예에서, 도 5에 도시된 실시예의 특징은 도 2 및 도 4에 도시된 실시예 또는 본 명세서에 설명된 임의의 변형예와 조합될 수 있다. 또한, 위의 실시예들 또는 변형예들 중 임의의 것에서, 접지에 대한 임의의 또는 모든 연결들은 생략될 수 있고, 회로의 상이한 부분들 사이의 전기적 연결에 의해 대체될 수 있다. 예를 들어, 도 2에서, 접지에 대한 3개의 연결들(도면의 하부를 향한 삼각형들)은 (도 2에서) 커패시터(1), 제1 인덕터(2) 및 전압 소스(7)가 전기적으로 연결되도록 상호연결로 대체될 수 있다.

[0363] 상기 실시예들 또는 변형예들 중 임의의 것에서, 개별 컴포넌트들의 극성들은, 예를 들어, 전압 소스(7)의 음의 단자가 스위칭 디바이스(8)를 통해 제1 브랜치(5), 제2 브랜치(6) 및 커패시터(1)에 연결되도록 반전될 수 있다. 사이리스터(3)와 다이오드(4)의 극성은 또한 반전될 것이다. 또한, 이미 언급한 바와 같이, 본 발명자는 본 개시와 관련하여 설명된 구성 요소 및 상호 연결이 전기적 의미에서 "이상적"이 아님을 이해했다. 본 개시에 의해 가능하게 되면, 당업자는 이를 허용하기 위해 적절한 조정을 할 수 있을 것이다. 특히, 1 : 1 : 2 : 4 : 8 등의 비율에 따른 인덕턴스를 갖는 인덕터가 사용될 수 있는 전술한 변형예가 적용될 수 있으나, 이에 한정되는 것은 아니다. 예를 들어, 기생 인덕턴스들을 고려하도록 적절한 조정들이 이루어질 수 있다.

[0364] 도 6은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다. 방법의 시작(90) 후에, 전술한 장치들 중 어느 하나가 제공된다(91). 이어서, 전기 에너지가 전기 저장 디바이스, 특히 커패시터(1)에 저장된다(92). 그 후, 스위칭 디바이스(3), 특히 사이리스터(3)는 전기 저장 디바이스(1)를 제1 인덕터(2)에 전기적으로 접속시키기 위해 전도 또는 "온" 상태로 스위칭(93)된다. 이는 전기 저장 디바이스(1)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치(5)를 통해 그리고 제1 인덕터(2)를 통해 흐를 수 있게 하여, 제1 인덕터(2)가 자기장을 생성하게 한다. 이 전류 흐름은 제1 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 제 1 하프 펄스 또는 하프 웨이브의 종료 시에, 전기 전류는 그 후 전기 컴포넌트 또는 전기 컴포넌트(4)의 어셈블리를 통해 제 2 브랜치(6)를 통해 전기 저장 디바이스(1)와 제 1 인덕터(2) 사이에서 흐르도록 인에이블된다(94). 이러한 전류 흐름은 제2 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 제2 및 임의의 추가 인덕터(9, 11)가 바이패스되거나 단락되지 않는다고 가정하면, 전류는 또한 이러한 제2 하프 펄스 또는 하프 웨이브 동안 제2 및 임의의 추가 인덕터(9, 11)를 통해 흐를 것이다. 제 2 하프 펄스 또는 하프 웨이브의 종료 시에, 방법은 종료될 수 있다 (95). 대안적으로, 방법 또는 그 일부는 반복될 수 있다. 특히, 스위칭 디바이스 또는 사이리스터(3)는 다시 전도성 또는 "온" 상태 등으로 스위칭 (93) 될 수 있다. 전기 에너지는 또한 전기 저장 디바이스(1)에 다시 저장(92)될 수 있다. 특히, 커패시터(1)는 예를 들어 장치 내의 전기 에너지의 소산을 보상하기 위해 초기 충전 상태로 재충전될 수 있다.

[0365] 도 7은 본 개시의 일 실시예에 따른, 제 1 인덕터(2)를 통한 전류가 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다. 도 7의 다이어그램을 초래할 수 있는 회로는, 제2 인덕터(9)가 제2 브랜치(6)가 아니라 (스위칭 디바이스(3)와 직렬로) 제1 브랜치(5)에 위치될 것이라는 점을 제외하고는, 도 2에 도시된 회로일 수 있다. 도 7에 도시된 제 1 하프 펄스는 제 2 하프 펄스보다 제 1 인덕터(2)를 통한 전류의 더 느린 상승 및 하강을 나타낸다. 이는 제2 하프 펄스 동안의 총 인덕턴스(총 인덕턴스 = 제1 인덕터(2)의 인덕턴스 + 제2 인덕터(9)의 인덕턴스)와 비교할 때 제1 하프 펄스 동안의 더 높은 총 인덕턴스(총 인덕턴스 = 제1 인덕터(2)의 인덕턴스)에 기인한다.

[0366] 도 8은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 8에 도시된

회로도도 도 2에 도시된 회로도도 유사하다. 따라서, 도 2에 도시된 디바이스에 관한 상기 설명은 도 8에 도시된 회로도에도 적용되며, 여기서 반복되지 않을 것이다. 도 8에 도시된 요소들이 도 2에 도시된 요소들과 실질적으로 동일한 기능을 갖는 경우, 이들은 도 2에서와 동일한 참조 부호들을 갖는다. 도 8에 도시된 요소들이 일반적으로 도 2에 도시된 요소들과 유사하지만, 예를 들어 회로 내의 그들의 기능 또는 위치의 관점에서 상이한 경우, 이들은 도 2에서와 같이 참조 부호들을 전달하지만 300만큼 증가된다.

[0367] 도 2에 도시된 실시예와 대조적으로, 제2 브랜치(6)는 제1 브랜치(5)의 일부를 형성하지 않는(또한) 추가적인 인덕터를 포함하지 않는다. 대신에, 도 8에 도시된 회로는 제 1 인덕터(2)와 직렬로 연결된 제 2 인덕터(309)를 포함한다. 전류가 제1 브랜치(5)를 통해 흐르는지 또는 제2 브랜치(6)를 통해 흐르는지에 관계없이, 제1 인덕터(2)와 커패시터(1) 사이에 흐르는 전류는 또한 제2 인덕터(309)를 통해 흐를 것이다. 다시 말해서, 제 2 인덕터(309)는 제 1 인덕터(2)뿐만 아니라 스위칭 디바이스(3) 및 다이오드(4) 각각과 직렬로(또는 더 정확하게는, 스위칭 디바이스(3) 및 다이오드(4)를 포함하는 병렬 연결과 직렬로) 연결된다. 또한, 제2 인덕터(309)는 제1 지선(5) 및 제2 지선(6) 둘 모두의 일부를 형성한다고 말할 수 있다.

[0368] 커패시터(1)와 제1 인덕터(2) 사이의(그리고 이를 포함하는) (공진) 회로의 총 인덕턴스는 제1 인덕터(2) 및 제 2 인덕터(309)의 인덕턴스들의 합(뿐만 아니라 회로에 존재할 수 있고 도 8에 도시되지 않은 기생 인덕턴스들을 포함하는 임의의 다른 인덕턴스)에 대응한다. 따라서, 이 (공진) 회로의 주파수는 도 1에 도시된 (공진) 회로의 주파수와 상이하며, 즉 제2 인덕터(309)가 존재하지 않는 경우이다. 따라서, 도 8에 도시된 (공진) 회로의 주파수는 제2 인덕터(309)에 대한 인덕턴스의 상이한 값들을 선택함으로써 영향을 받을 수 있다.

[0369] 도 9는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 9에 도시된 실시예는 도 8에 도시된 실시예와 유사하며, 도 8과 관련하여 제공된 동일한 설명이 도 9에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 9는 제2 인덕터(309)를 바이패스하거나 단락하기 위한 회로를 추가로 도시한다. 이 바이패스 회로는 제2 인덕터(309)의 2개의 단자에 연결되고 바이패스 회로가 제2 인덕터(309)를 선택적으로 바이패스할 수 있게 하는 추가 스위칭 디바이스(310)를 포함한다. 추가 스위칭 디바이스(310)가 폐쇄(또는 전도)될 때, 제1 인덕터(2)를 통해 흐르는 임의의 전류는 주로 또는 (거의) 바이패스 회로를 통해 독점적으로 흐를 것이며, 이에 의해 전류가 제2 인덕터(309)를 통해 흐르는 것을 실질적으로 방지한다. 이러한 방식으로, 커패시터(1)와 제1 인덕터(2) 사이의(그리고 이를 포함하는) (공진) 회로의 총 인덕턴스는 최대값(추가 스위칭 디바이스(310)가 개방됨)과 최소값(추가 스위칭 디바이스(310)가 폐쇄됨) 사이에서 변경될 수 있다. 추가 스위칭 디바이스(310)가 폐쇄될 때, (공진) 회로의 인덕턴스는 도 1의 대응하는 회로 부분의 인덕턴스와 유사할 수 있다(즉, 제2 인덕터(309)가 존재하지 않는 것처럼).

[0370] 도 10은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 10에 도시된 실시예는 도 9에 도시된 실시예와 유사하며, 도 9와 관련하여 제공된 동일한 설명이 도 10에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 10은 제 1 인덕터(2) 및 제 2 인덕터(309)와 직렬로 연결된 추가 인덕터(311)를 추가로 도시한다. 제1 인덕터(2)와 커패시터(1) 사이에 흐르는 전류는 또한, 전류가 제1 브랜치(5)를 통해 흐르는지 또는 제2 브랜치(6)를 통해 흐르는지에 관계없이, 추가 인덕터(311)를 통해 흐를 것이다. 다시 말해서, 추가 인덕터(311)는 제 1 및 제 2 인덕터(2, 309)와 직렬로 연결될 뿐만 아니라 스위칭 디바이스(3) 및 다이오드(4) 각각과 (또는 더 정확하게는, 스위칭 디바이스(3) 및 다이오드(4)를 포함하는 병렬 연결과 직렬로) 연결된다. 도 10에 도시된 회로도도 추가 인덕터(311)를 바이패스하거나 단락하기 위한 추가 회로를 추가로 포함한다. 이 추가 바이패스 회로는 추가 인덕터(311)의 2개의 단자에 연결되고 추가 바이패스 회로가 추가 인덕터(311)를 선택적으로 바이패스할 수 있게 하는 추가 스위칭 디바이스(312)를 포함한다. 추가 스위칭 디바이스(312)가 폐쇄(또는 전도)될 때, 제1 인덕터(2)를 통해 흐르는 임의의 전류는 우세하게 또는 (거의) 추가 바이패스 회로를 통해 독점적으로 흐를 것이며, 이에 의해 전류가 추가 인덕터(311)를 통해 흐르는 것을 실질적으로 방지한다. 이러한 방식으로, 공진 회로의 총 인덕턴스가 변경될 수 있다.

[0371] 2개의 추가 스위칭 디바이스(310 및 312)를 사용하여, 공진 회로의 총 인덕턴스는 최대값(추가 스위칭 디바이스(310 및 312) 둘 다 개방되거나 비전도성임)과 최소값(추가 스위칭 디바이스(310 및 312) 둘 다 폐쇄되거나 전도성임) 사이에서 변경될 수 있다. 추가 스위칭 디바이스(310 및 312) 둘 모두가 폐쇄될 때, 공진 회로의 총 인덕턴스는 도 1의 대응하는 회로 부분의 인덕턴스와 유사할 수 있다(즉, 제2 인덕터(309) 및 추가 인덕터(311)가 존재하지 않는 것처럼). 추가 스위칭 디바이스(310 및 312) 중 하나만이 폐쇄되고 다른 하나가 개방될 때, 제2 인덕터(309) 및 추가 인덕터(311) 중 하나만이 바이패스될 것이고, 따라서 공진 회로의 총 인덕턴스는 최소값과 최대값 사이의 중간값에 있을 것이다.

- [0372] 도 10에 도시된 실시예의 변형예에 따르면, 제2 인덕터(309) 또는 추가 인덕터(311)와 연관된 바이패스 회로는 생략될 수 있다. 따라서, 각각의 인덕터는 제1 인덕터(2)와 직렬로 영구적으로 연결되는 반면, 제2 인덕터(309) 및 추가 인덕터(311) 중 다른 하나(그 바이패스 회로는 생략되지 않음)는 그의 연관된 바이패스 회로를 사용하여 선택적으로 바이패스될 수 있다.
- [0373] 도 10에 도시된 실시예의 추가 변형예에 따르면, 또 다른 인덕터들이 제 1 및 제 2 인덕터들(2, 309) 및 추가 인덕터(311)와 직렬로(그리고 스위칭 디바이스(3) 및 다이오드(4)를 포함하는 병렬 연결과 직렬로) 추가될 수 있다. 이들 또 다른 인덕터들 각각은 제 2 인덕터(309) 및 추가 인덕터(311)와 연관된 바이패스 회로와 유사한 그들의 연관된 바이패스 회로를 가질 수 있거나 갖지 않을 수 있다.
- [0374] 도 1을 참조하여 설명된 실시예들 중 임의의 실시예의 변형예에 따르면, 8, 9 및 10(또는 앞서 이미 설명된 변형예들 중 임의의 것), 제 2 인덕터(309), 추가 인덕터(311) 및 또 다른 인덕터들(제공되는 경우) 중 임의의 하나 이상은 가변 인덕턴스를 갖는 인덕터들을 포함할 수 있다. 가변 인덕턴스를 갖는 인덕터들의 세부 사항들은 이미 위에서 설명되었다.
- [0375] 이 변형예의 추가 개발에서, 인덕터들 중 하나(제 2 인덕터(309), 추가 인덕터(311) 또는 또 다른 인덕터들이 제공되는 경우)만이 가변 인덕턴스, 예를 들어 제 2 인덕터(309)이다. 그럼에도 불구하고, 제2 인덕터(309)의 (최대) 인덕턴스 및 추가 인덕터(311)의 인덕턴스 및, 제공되는 경우, 또 다른 인덕터들의 인덕턴스의 적절한 선택에 의해, 공진 회로의 총 인덕턴스는 비교적 넓은 범위에 걸쳐, 특히 작은 단계들로 또는 (실질적으로) 연속적으로 조정가능할 수 있다. 이러한 추가 개발에서, (또 다른) 인덕터들 각각에는 연관된 바이패스 회로가 제공된다. 가변 인덕턴스의 제2 인덕터(309)에는 연관된 바이패스 회로가 제공되거나 제공되지 않을 수 있다. 제 2 인덕터(L2) 및 다른 인덕터들(L3, L4, L5, L6 등)의 인덕턴스들이 1 : 1 : 2 : 4 : 8 등의 비율에 따라 선택되는 경우, 공진 회로의 전체 인덕턴스의 가장 낮은 값은 (인덕턴스(L3)의) 제 3 인덕터 및 (인덕턴스(L4, L5, L6 등)의 임의의 다른 인덕터들이 바이패스되고 제 2 인덕터(309)의 가변 인덕턴스(L2)가 최소 값(L2min)으로 조정되면 달성될 수 있다. 그 다음, 제2 인덕터(309)의 가변 인덕턴스(L2)를 그의 조정가능한 범위에 걸쳐 최대 값(L2max)으로 조정함으로써, 공진 회로의 총 인덕턴스는 $L1 + L2min$ 으로부터 $L1 + L2max$ 로 조정될 수 있다(L1은 제1 인덕터(2)의 인덕턴스임). 제3 인덕터만이 바이패스되지 않으면(그리고 제4 및 임의의 추가 인덕터들이 바이패스되면), 공진 회로의 총 인덕턴스는 제2 인덕터(309)의 가변 인덕턴스(L2)를 그의 조정가능한 범위에 걸쳐 조정함으로써 $L1 + L3 + L2min$ 으로부터 $L1 + L3 + L2max$ 로 조정될 수 있다. 제4 인덕터만이 바이패스되지 않으면(그리고 제3, 제5 및 임의의 추가 인덕터들이 바이패스되면), 공진 회로의 총 인덕턴스는 $L1 + L4 + L2min$ 으로부터 $L1 + L4 + L2max$ 로 조정될 수 있다. 총 인덕턴스의 다음 조정가능한 범위는 제3 및 제4 인덕터를 바이패스하지 않고 제5 및 임의의 추가 인덕터들을 바이패스하는 것 등에 의해 달성될 수 있다. 제2 인덕터(309) 및 추가 인덕터들의 상대 인덕턴스들이 상기 비율에 따라 선택되고, 추가로 제2 인덕터(309)의 가변 인덕턴스 L2가 실질적으로 0으로 하향 조정될 수 있다고 가정하면($L2min = 0$), 공진 회로의 총 인덕턴스는 실질적으로 L1으로부터 공진 회로의 모든 인덕턴스들의 합에 대응하는 최대 총 인덕턴스로(즉, $L1 + L2max + L3 + L4 + L5$ 등으로) 조정될 수 있다(이산 단계들로 또는 실질적으로 연속적으로).
- [0376] 도 8 내지 도 10을 참조하여 설명된 실시예들 중 임의의 것 또는 이들의 변형들에 기초할 수 있는 추가 변형에 따르면, 도 2 내지 도 4 또는 이들의 변형들을 참조하여 설명된 바와 같이, (적용가능한 경우, 임의의 연관된 바이패스 회로부와 함께) 추가 인덕터들이 제1 브랜치(5) 또는 제2 브랜치(6)에 추가로 포함될 수 있다.
- [0377] 도 11은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 9에 도시된 실시예를 기반으로 한다. 다만, 도 9에 도시된 충전 회로는 도 11에 도시되어 있지 않다. 대신에, 도 11은 하우징 또는 캐비닛(16)(캐비닛(16)에 의해 수용된 전기 컴포넌트 및 회로로부터 전기적으로 절연됨)에 통합된 커패시터(1) 및 제1 및 제2 지류(5, 6)를 도시한다. 캐비닛(16)에는 외부의 충전 회로와 연결하기 위한 단자(19)가 커패시터(1)의 충전을 위해 구비된다. 변형예에서, 충전 회로는, 예를 들어 도 9에 도시된 바와 같이, 또한 캐비닛(16)에 통합될 수 있다.
- [0378] 캐비닛(16)에는 2개의 추가 단자(17, 18)가 제공된다. 단자(17)는 제2 인덕터(309)(및 그의 연관된 바이패스 회로)에 연결되고, 그를 통해 또한 제1 브랜치(5) 및 제2 브랜치(6)에 연결되는 반면, 단자(18)는 공통 접지 전위에 연결된다. 도 11에 도시된 실시예에서, 단자(18)는 캐비닛(16) 내에서 이어지는 라인을 통해 커패시터(1)에 대한 접지 연결부에 연결된다.
- [0379] 도 11은 캐비닛(16) 및 그 내용물들로부터 별개의 엔티티로서 제1 인덕터(2)를 도시한다. 제 1 인덕터(2)는 도관(14)에 부착되는 케이싱(13) 내에 수용된다. 도관(14)은 제1 인덕터(2), 특히 인덕터(2)의 적어도 한 세트의

턴에 전기적으로 연결되고, 점선으로 표시된 바와 같이 단자(17)에 연결될 수 있는 케이블(15)을 수용한다. 도 11에 도시된 실시예에서, 인덕터(2)는 또한 제2 케이블을 통해 캐비넷(16) 상의 접지 단자(18)에 접속될 수 있다.

[0380] 도 11에 도시된 실시예의 변형예로서, 제1 인덕터(2)는 별도의 라인을 통해, 즉 캐비넷(16)을 통하지 않고 접지 전위에 연결될 수 있다. 이 경우, 접지 단자(18) 및 접지와 내부 연결은 생략될 수 있다.

[0381] 추가 변형들에서, 도 11에 도시된 실시예의 특징들은 도 8 및 도 10에 도시된 실시예들의 특징들 또는 본 명세서에 설명된 임의의 변형들과 조합될 수 있다. 또한, 위의 실시예들 또는 변형예들 중 임의의 것에서, 접지에 대한 임의의 또는 모든 연결들은 생략될 수 있고, 회로의 상이한 부분들 사이의 전기적 연결에 의해 대체될 수 있다. 예를 들어, 도 8에서, 접지에 대한 3개의 연결들(도면의 하부를 향한 삼각형들)은 (도 8에서) 커패시터(1), 제1 인덕터(2) 및 전압 소스(7)가 전기적으로 연결되도록 상호연결로 대체될 수 있다.

[0382] 상기 실시예들 또는 변형예들 중 임의의 것에서, 개별 컴포넌트들의 극성들은, 예를 들어, 전압 소스(7)의 음의 단자가 스위칭 디바이스(8)를 통해 제1 브랜치(5), 제2 브랜치(6) 및 커패시터(1)에 연결되도록 반전될 수 있다. 사이리스터(3)와 다이오드(4)의 극성은 또한 반전될 것이다. 또한, 이미 언급한 바와 같이, 본 발명자는 본 발명과 관련하여 설명된 구성 요소 및 상호 연결이 전기적 의미에서 "이상적"이 아님을 이해했다. 본 개시에 의해 가능하게 되면, 당업자는 이를 허용하기 위해 적절한 조정을 할 수 있을 것이다. 특히, 1 : 1 : 2 : 4 : 8 등의 비율에 따른 인덕턴스를 갖는 인덕터가 사용될 수 있는 전술한 변형예가 적용될 수 있으나, 이에 한정되는 것은 아니다. 예를 들어, 기생 인덕턴스들을 고려하도록 적절한 조정들이 이루어질 수 있다.

[0383] 도 1에 도시된 실시예들의 추가 변형들에서, 위에서 설명된 8 내지 11 또는 이들의 변형들에서, (임의의 연관된 바이패스 회로(310)와 함께) 제2 인덕터(309)의 그리고 제1 브랜치(5) 및 제2 브랜치(6)를 포함하는 병렬 접속의 (전기적 의미에서의) 위치는, 제2 인덕터(309)가 커패시터(1)와 제1 브랜치(5) 및 제2 브랜치(6)를 포함하는 병렬 접속 사이에 접속되도록 반전될 수 있다. 이는 또한 임의의 추가 인덕터들에 적용될 수 있다. 이러한 변형예들에 따르면, 중요한 것은, 커패시터(1), 제1 브랜치(5) 및 제2 브랜치(6)를 포함하는 병렬 접속, 제1 인덕터(2), 제2 인덕터(309) 및 임의의 추가 인덕터들(이를테면, 인덕터(311))이 직렬로 접속된다는 것이다.

[0384] 도 12는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다. 방법의 시작(390) 후에, 도 8 내지 도 11을 참조하여 위에서 설명된 장치들 중 임의의 하나 또는 이들의 변형들이 제공된다(391). 이어서, 전기 에너지가 전기 저장 디바이스, 특히 커패시터(1)에 저장된다(392). 이후, 스위칭 디바이스(3), 특히 사이리스터(3)는 전기 저장 디바이스(1)와 제1 인덕터(2)를 전기적으로 접속시키기 위해 도통 또는 "온" 상태로 스위칭(393)된다. 이는 전류가 제 1 브랜치(5)를 통해 그리고 제 2 인덕터(309)(바이패스되지 않는 경우)를 통해, 제 1 인덕터(2)를 통해, 그리고 적용가능하다면, 전기 저장 디바이스(1)에 의해 저장된 전기 에너지에 의해 야기되는 추가 인덕터(311)(바이패스되지 않는 경우)와 같은 임의의 추가 인덕터들을 통해 흐를 수 있게 하며, 그에 의해 제 1 인덕터(2)가 자기장을 생성하게 한다. 이 전류 흐름은 제1 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 제 1 하프 펄스 또는 하프 웨이브의 종료시에, 전기 전류는 전기 컴포넌트(4)의 전기 컴포넌트 또는 어셈블리를 통해(뿐만 아니라, 바이패스되지 않는다면, 제 2 및 임의의 추가 인덕터들(309, 311)을 통해) 제 2 브랜치(6)를 통해 전기 저장 디바이스(1)와 제 1 인덕터(2) 사이에서 흐르도록 인에이블된다(394). 이러한 전류 흐름은 제2 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 제 2 하프 펄스 또는 하프 웨이브의 종료 시에, 방법은 종료될 수 있다(395). 대안적으로, 방법 또는 그 일부는 반복될 수 있다. 특히, 스위칭 디바이스 또는 사이리스터(3)는 다시 전도성 또는 "온" 상태 등으로 스위칭(393)될 수 있다. 전기 에너지는 또한 전기 저장 디바이스(1)에 다시 저장(392)될 수 있다. 특히, 커패시터(1)는 예를 들어 장치 내의 전기 에너지의 소산을 보상하기 위해 초기 충전 상태로 재충전될 수 있다.

[0385] 도 13은 본 개시의 일 실시예에 따른, 제 1 인덕터(2)를 통한 전류가 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다. 도 13의 다이어그램을 초래할 수 있는 회로는 도 9에 도시된 회로일 수 있고, 이에 의해 추가 스위칭 디바이스(310)는 초기에, 즉 제1 하프 펄스 동안 개방된다(따라서 제1 인덕터(2)를 통해 흐르는 전류는 또한 제2 인덕터(309)를 통해 흐를 것이다). 제1 하프 펄스의 끝에서, 추가 스위칭 디바이스(310)는 제2 인덕터(309)를 단락 또는 바이패스하도록 폐쇄된다. 도 13에 도시된 제1 하프 펄스는 제2 하프 펄스보다 제1 인덕터(2)를 통한 전류의 더 느린 상승 및 하강을 나타낸다. 이는 제2 하프 펄스 동안의 총 인덕턴스(총 인덕턴스 = 제1 인덕터(2)의 인덕턴스 + 제2 인덕터(309)의 인덕턴스)와 비교할 때 제1 하프 펄스 동안의 더 높은 총 인덕턴스(총 인덕턴스 = 제1 인덕터(2)의 인덕턴스)에 기인한다.

[0386] 도 14는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 14에 도시

된 회로도에는 도 2에 도시된 회로도와 유사하다. 따라서, 도 2에 도시된 디바이스에 관한 상기 설명은 도 14에 도시된 회로도에도 적용되며, 여기서 반복되지 않을 것이다. 도 14에 도시된 요소들이 도 2에 도시된 요소들과 실질적으로 동일한 기능을 갖는 경우, 이들은 도 2에서와 동일한 참조 부호들을 갖는다. 도 14에 도시된 엘리먼트들이 일반적으로 도 2에 도시된 엘리먼트들과 유사하지만, 예를 들어 회로 내의 그들의 기능 또는 위치의 관점에서 상이한 경우, 이들은 도 2에서와 같이 참조 부호들을 전달하지만 400만큼 증가된다.

[0387] 도 2에 도시된 실시예와 대조적으로, 제2 브랜치(6)는 제1 브랜치(5)의 일부를 형성하지 않는(또한) 추가적인 인덕터를 포함하지 않는다. 대신에, 도 14에 도시된 회로는 도 2가 커패시터(1)(도 2에서 커패시터(1)는 가변 커패시턴스를 갖는 것으로 특정되지 않음)를 갖는 회로 내의 동일한 위치에 가변 커패시턴스의 커패시터(401)를 포함한다.

[0388] 커패시터(401)는 원칙적으로 가변 커패시턴스를 갖는 임의의 유형의 커패시터일 수 있다(또는 요컨대, 가변 커패시터). 커패시터(401)에 대해 도 14에서 사용되는 심볼은 전형적으로 하나의 특정 유형의 가변 커패시터에만 사용될 수 있지만, 이 심볼은 기계적으로 제어되는 가변 커패시터들 및 전기적으로 제어되는 가변 커패시터들을 포함하는 임의의 유형의 가변 커패시터를 나타내도록 의도된다는 것이 이해되어야 한다.

[0389] 커패시터(401)는 단일 커패시터이지만, 그럼에도 불구하고 커패시터 배열(420)로 간주될 수 있다. 여러 개의 커패시터들을 포함하는 커패시터 배열체들의 추가 예들이 도 15~18을 참조하여 설명될 것이다.

[0390] 도 14의 커패시터(401)의 커패시턴스가 변경될 때, 이는 커패시터(401)가 일부를 형성하는 공진 회로, 즉 커패시터(401), (제1) 인덕터(2) 및 이들을 연결하는 연결 회로(브랜치들 5 및/또는 6)를 포함하는 공진 회로의 공진 주파수를 변화시킨다. 따라서, 도 14의 회로가 펄스식으로 동작하면, 펄스 지속기간도 변경된다.

[0391] 도 15는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 15에 도시된 실시예는 도 14에 도시된 실시예와 유사하며, 도 14와 관련하여 제공된 동일한 설명이 도 15에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 15는 커패시터(401)에 병렬로 연결된 추가 커패시터(421)를 추가로 도시한다. 따라서, 도 15의 커패시터 배열(420)은 커패시터들(401 및 421)을 포함한다. 도 15의 커패시터 배열(420)의 (총) 커패시턴스는 커패시터들(401 및 421)의 (개별) 커패시턴스들의 합에 대응(또는 유사)한다.

[0392] 커패시터(421)는 가변 커패시터로서 도시되어 있고, 커패시터(401)에 사용된 기호에 관한 위의 설명은 커패시터(421)에도 적용된다. 그러나, 추가 커패시터(421)는 반드시 가변 커패시턴스를 가질 필요는 없으며, 이는 또한 고정된 커패시턴스를 가질 수 있다.

[0393] 커패시터(401) 및/또는 커패시터(421)의 커패시턴스를 변화시키는 것은 커패시터 배열(420)의 총 커패시턴스 및 따라서 커패시터 배열(420)이 일부를 형성하는 공진 회로의 공진 주파수를 변화시킬 것이다.

[0394] 도 15에 도시된 실시예의 변형들에서, 추가 커패시터들, 특히 가변 커패시턴스의 커패시터들이 추가로 제공되어 커패시터(401)에 병렬로 연결될 수 있다.

[0395] 도 16은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 16에 도시된 실시예는 도 15에 도시된 실시예와 유사하며, 도 15와 관련하여 제공된 동일한 설명이 도 16에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 16은 추가 커패시터(421)와 직렬로 연결된 추가 스위치 또는 스위칭 디바이스(422)를 추가로 도시한다. 추가 스위칭 디바이스(422)는 추가 커패시터(421)와 커패시터(401) 사이의 전기적 연결을 선택적으로 설정 또는 차단한다. 추가 스위칭 디바이스(422)가 폐쇄(또는 전도성)될 때, 추가 커패시터(421)는 커패시터(401)에 병렬로 연결되고, 도 16의 커패시터 배열(420)의 (총) 커패시턴스는 커패시터들(401 및 421)의 (개별) 커패시턴스들의 합에 대응(또는 유사)한다. 추가 스위칭 디바이스(422)가 개방(또는 비전도성)될 때, 도 16의 커패시터 배열(420)의 (총) 커패시턴스는 마치 추가 커패시터(421)가 존재하지 않는 것처럼 커패시터(401)의 (개별) 커패시턴스에 대응(또는 유사)한다. 이러한 방식으로, 추가 스위칭 디바이스(422)를 개방 또는 폐쇄함으로써(또는 선택적으로 비전도성 또는 전도성이 되게 함으로써), 커패시터 배열(420)이 일부를 형성하는 공진 회로의 공진 주파수가 변경될 수 있다.

[0396] 이 실시예에서, 추가 커패시터(421)는 (도시된 바와 같이) 고정된 커패시턴스를 가질 수 있거나 대안적으로 가변 커패시턴스를 가질 수 있다. 또한, 변형예에서, 회로 내의 추가 커패시터 및 추가 스위칭 디바이스(422)의 위치는 추가 스위칭 디바이스(422)가 추가 커패시터(421)와 접지 사이에 배치되도록 교환된다. 전기적으로, 이는 큰 차이를 만들지 않으며 따라서 이 변형예는 도 16에 도시된 실시예와 동등한 것으로 간주될 것이다.

- [0397] 도 16의 실시예에서, 커패시터(401)의 (최대) 커패시턴스와 추가 커패시터(421)의 (최대) 커패시턴스가 동일하도록 선택되면, 커패시터 배열(420)의 총 커패시턴스는 커패시터(401)의 최소 커패시턴스로부터 커패시터들(401 및 421)의 (최대) 커패시턴스들의 합까지의 범위에 걸쳐 변경될 수 있다. 예를 들어, 커패시터(401)가 0 μ F와 100 μ F 사이에서 조정될 수 있고 커패시터(421)가 100 μ F의 (고정된) 커패시턴스를 갖는 경우, 커패시터 배열(420)의 총 커패시턴스는 스위칭 디바이스(422)가 개방(또는 비전도성)될 때 0 μ F와 100 μ F 사이에서 그리고 스위칭 디바이스(422)가 폐쇄(또는 전도성)될 때 100 μ F와 200 μ F 사이에서 변화될 수 있다. 커패시터(401)가 0 μ F 내지 100 μ F로 연속적으로 변하는 경우, 이 예의 커패시터 배열(420)의 총 커패시턴스는 0 μ F 내지 200 μ F로 연속적으로 변할 수 있다.
- [0398] 다른 예에서, 커패시터(401)가 0 μ F와 100 μ F 사이에서 조정될 수 있고 커패시터(421)가 300 μ F의 (고정된) 커패시턴스를 가지면, 커패시터 배열(420)의 총 커패시턴스는 스위칭 디바이스(422)가 개방(또는 비전도성)될 때 0 μ F와 100 μ F 사이에서 그리고 스위칭 디바이스(422)가 폐쇄(또는 전도성)될 때 300 μ F와 400 μ F 사이에서 변화될 수 있다.
- [0399] 도 17은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 17에 도시된 실시예는 도 16에 도시된 실시예와 유사하며, 도 16과 관련하여 제공된 동일한 설명이 도 17에 도시된 실시예에도 적용된다. 비슷한 구성 요소는 참조 부호와 비슷하다. 도 17은 커패시터(401)에 병렬로(그리고 추가 커패시터(421)에 병렬로) 연결된 (또 다른) 추가 커패시터(423)를 추가로 도시한다. 따라서, 도 17의 커패시터 배열(420)은 커패시터들(401, 421 및 423)을 포함한다. 도 17은 또한 추가 커패시터(423)와 직렬로 연결된 (또 다른) 추가 스위치 또는 스위칭 디바이스(424)를 도시한다. 추가 스위칭 디바이스(424)는 추가 커패시터(423)와 커패시터(401)(및 추가 커패시터(421)) 사이의 전기적 연결을 선택적으로 설정 또는 중단한다. 추가 스위칭 디바이스(422 및 424)가 폐쇄(또는 전도성)될 때, 추가 커패시터(421 및 423)는 커패시터(401)에 병렬로 연결되고, 도 17의 커패시터 배열(420)의 (총) 커패시턴스는 커패시터(401, 421 및 423)의 (개별) 커패시턴스의 합에 대응(또는 유사)한다. 추가 스위칭 디바이스(422 및 424)가 개방(또는 비전도성)될 때, 도 17의 커패시터 배열(420)의 (총) 커패시턴스는 추가 커패시터(421 및 423)가 존재하지 않는 것처럼 커패시터(401)의 (개별) 커패시턴스에 대응(또는 유사)한다. 스위칭 디바이스들(422 및 424) 중 하나만이 폐쇄되고(또는 전도성이고) 다른 하나가 개방되는(또는 비전도성인) 경우에도 동일하게 적용된다. 이러한 방식으로, 추가 스위칭 디바이스들(422 및/또는 424)을 선택적으로 개방 또는 폐쇄함으로써(또는 이들이 비전도성 또는 전도성이 되게 선택적으로 함으로써), 커패시터 배열(420)이 일부를 형성하는 공진 회로의 공진 주파수가 변경될 수 있다.
- [0400] 추가 변형들에 따르면, 커패시터 배열(420)은 또 다른 커패시터들을 추가하고 이들을 커패시터(401)에 병렬로 연결함으로써 확장될 수 있다. 이들 또 다른 커패시터들은 가변 커패시턴스 또는 고정 커패시턴스를 가질 수 있다. 또한, 또 다른 스위칭 디바이스들은 도 17에 도시된 것과 유사하게 또 다른 커패시터들과 직렬로 연결될 수 있다.
- [0401] 이 변형예의 추가 개발에서, 커패시터들 중 하나(커패시터(401))만이 가변 커패시턴스이고 - 도 17에 도시된 것과 유사하지만, 커패시터(401)에 병렬로 접속된 또 다른 커패시터들(및 그들의 연관된 또 다른 스위칭 디바이스들)을 갖는다. 그럼에도 불구하고, 커패시터(401)의 (최대) 커패시턴스 및 추가 커패시터들(421 및 423) 및 또 다른 커패시터들의 커패시턴스들의 적절한 선택에 의해, 커패시터 배열체의 총 커패시턴스 및 따라서 공진 회로의 총 커패시턴스(및 따라서 또한 공진 회로의 공진 주파수)는 비교적 넓은 범위에 걸쳐, 특히 작은 단계들로 또는 (실질적으로) 연속적으로 조정가능할 수 있다. 커패시터(401)의 (최대) 커패시턴스(C_1)와 추가 커패시터들(421 및 423) 및 또 다른 커패시터들(C_m , 여기서 $m = 4, 5, 6, \dots$)의 커패시턴스들(C_2, C_3)이 $1 : 1 : 2 : 4 : 8$ 등의 비율에 따라 선택되면, 커패시터 장치(420)의 총 커패시턴스의 가장 낮은 값은 추가 스위칭 디바이스들(422, 424) 및 또 다른 스위칭 디바이스들이 모두 개방되거나 또는 비전도성이고 커패시터(401)의 가변 커패시턴스(C_1)가 최소 값(C_{1min})으로 조정되면 달성될 수 있다. 그 다음, 커패시터(401)의 가변 커패시턴스(C_1)를 그 조정가능한 범위에 걸쳐 최대값(C_{1max})으로 조정함으로써, 커패시터 배열(420)의 총 커패시턴스는 C_{1min} 으로부터 C_{1max} 로 조정될 수 있다. (단지) 추가 스위칭 디바이스(422)가 폐쇄되거나 전도성인 경우(및 다른 (또) 모든 추가 스위칭 디바이스(424) 등이 개방되거나 비전도성인 경우), 커패시터 배열(420)의 총 커패시턴스는 커패시터(401)의 가변 커패시턴스(C_1)를 그의 조정가능한 범위에 걸쳐 조정함으로써 $C_2 + C_{1min}$ 으로부터 $C_2 + C_{1max}$ 로 조정될 수 있다. 커패시터 배열(420)의 총 커패시턴스의 다음 조정가능한 범위는 폐쇄되거나 도전성인 추가의 스위칭 디바이스(424) 및 스위칭 디바이스(422) 및 개방되거나 비도전성인 다른 모든 추가의 스위칭 디바이스들 등에 의해 달성될 수 있다. 상대 커패시턴스들이 상기 비율에 따라 선택되고, 커패시터(401)의 가변 커패시턴스(C_1)가 실질적으로 0으로 하향 조정될 수 있다고 추가로 가정하면($C_{1min} = 0 \mu F$), 커패시터 배열

(420)의 총 커패시턴스는 실질적으로 0 μ F로부터 커패시터 배열(420)의 모든 커패시턴스들의 합에 대응하는 최대 총 커패시턴스, 즉 $C_{1max} + C_2 + C_3 + C_4$ 등으로 (이산 단계들로 또는 실질적으로 연속적으로) 조정될 수 있다.

[0402] 도 14 내지 도 17을 참조하여 설명된 실시예들 중 임의의 것 또는 이들의 변형들에 기초할 수 있는 추가 변형에 따르면, 추가 인덕터들(적용가능한 경우, 임의의 연관된 바이패스 회로부와 함께)은 도 2 내지 도 4를 참조하여 설명된 바와 같은 제1 브랜치(5) 또는 제2 브랜치(6) 또는 이들의 변형들에 추가로 포함될 수 있고/있거나, 도 8 내지 도 10을 참조하여 설명된 바와 같은 제1 인덕터(2) 또는 이들의 변형들과 직렬로 포함될 수 있다.

[0403] 도 18은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 17에 도시된 실시예를 기반으로 한다. 다만, 도 17에 도시된 충전 회로는 도 18에 도시되어 있지 않다. 대신에, 도 18은 하우징 또는 캐비넷(16)(캐비넷(16)에 의해 수용된 전기 컴포넌트 및 회로로부터 전기적으로 절연됨)에 통합된 커패시터 장치(420) 및 제1 및 제2 지류(5, 6)를 도시한다. 외부 충전 회로에 접속하기 위한 단자(19)는 커패시터 장치(420)를 충전하기 위해 캐비넷(16) 상에 제공된다. 변형예에서, 충전 회로는, 예를 들어 도 17에 도시된 바와 같이, 또한 캐비넷(16)에 통합될 수 있다.

[0404] 캐비넷(16)에는 2개의 추가 단자(17, 18)가 제공된다. 단자(17)는 제1 브랜치(5) 및 제2 브랜치(6)에 연결되는 반면, 단자(18)는 공통 접지 전위에 연결된다. 도 18에 도시된 실시예에서, 단자(18)는 캐비넷(16) 내에서 이어지는 라인을 통해 커패시터 배열(420)을 위한 접지 연결부에 연결된다.

[0405] 도 18은 캐비넷(16) 및 그 내용물들로부터 별개의 엔티티로서 제1 인덕터(2)를 도시한다. 제 1 인덕터(2)는 도관(14)에 부착되는 케이싱(13) 내에 수용된다. 도관(14)은 제1 인덕터(2), 특히 인덕터(2)의 적어도 한 세트의 턴에 전기적으로 연결되고, 점선으로 표시된 바와 같이 단자(17)에 연결될 수 있는 케이블(15)을 수용한다. 도 18에 도시된 실시예에서, 인덕터(2)는 또한 제2 케이블을 통해 캐비넷(16) 상의 접지 단자(18)에 접속될 수 있다.

[0406] 도 18에 도시된 실시예의 변형예로서, 제1 인덕터(2)는 별도의 라인을 통해, 즉 캐비넷(16)을 통하지 않고 접지에 연결될 수 있다. 이 경우, 접지 단자(18) 및 접지와 내부 연결은 생략될 수 있다.

[0407] 추가의 변형들에서, 도 18에 도시된 실시예의 특징들은 도 14 내지 도 16에 도시된 실시예들의 특징들 또는 본 명세서에 설명된 임의의 변형들과 조합될 수 있다. 또한, 위의 실시예들 또는 변형예들 중 임의의 것에서, 접지에 대한 임의의 또는 모든 연결들은 생략될 수 있고, 회로의 상이한 부분들 사이의 전기적 연결에 의해 대체될 수 있다. 예를 들어, 도 14 내지 17에서, 접지에 대한 3개의 연결부들(도면들의 하부를 향한 삼각형들)은 상호 연결부로 대체될 수 있어서, (도면들에서) 커패시터 배열 (420)의 커패시터들 중 14 내지 17 개의 하부 측, 제 1 인덕터 (2) 및 전압 소스 (7)는 전기적으로 접속된다.

[0408] 상기 실시예들 또는 변형예들 중 임의의 것에서, 개별 컴포넌트들의 극성들은, 예를 들어, 전압 소스(7)의 음의 단자가 스위칭 디바이스(8)를 통해 제1 브랜치(5), 제2 브랜치(6) 및 커패시터 배열(420)에 접속되도록 역전될 수 있다. 사이리스터(3)와 다이오드(4)의 극성은 또한 반전될 것이다. 또한, 이미 언급한 바와 같이, 본 발명자는 본 발명과 관련하여 설명된 구성 요소 및 상호 연결이 전기적 의미에서 "이상적"이 아님을 이해했다. 본 개시에 의해 가능하게 되면, 당업자는 이를 허용하기 위해 적절한 조정을 할 수 있을 것이다. 특히, 1 : 1 : 2 : 4 : 8 등의 비율로 정전용량을 갖는 커패시터가 사용될 수 있는 상기 변형예에 한정하지 않고 적용된다. 예를 들어, 기생 커패시턴스들을 고려하도록 적절한 조정들이 이루어질 수 있다.

[0409] 도 19는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다. 방법의 시작(490) 후에, 도 14 내지 도 18을 참조하여 위에서 설명된 장치들 중 임의의 하나 또는 이들의 변형들이 제공된다(491). 이어서, 전기 에너지가 커패시터 배열(420), 특히 커패시터(401)에 저장된다(492). 그 후, 스위칭 디바이스(3), 특히 사이리스터(3)는 커패시터 장치(420)를 제1 인덕터(2)에 전기적으로 연결하기 위해 전도성 또는 "온" 상태로 스위칭(493)된다. 이는 커패시터 장치(420)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치(5)를 통해 그리고 제1 인덕터(2)를 통해 흐를 수 있게 하여, 제1 인덕터(2)가 자기장을 생성하게 한다. 이 전류 흐름은 제1 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 제 1 하프 펄스 또는 하프 웨이브의 종료 시에, 전기 전류는 그 후 전기 컴포넌트 또는 전기 컴포넌트(4)의 어셈블리를 통해 제 2 브랜치(6)를 통해 커패시터 배열(420)과 제 1 인덕터(2) 사이에서 흐르도록 인에이블된다(494). 이러한 전류 흐름은 제2 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 제 2 하프 펄스 또는 하프 웨이브의 종료 시에, 방법은 종료될 수 있다(495). 대안적으로, 방법 또는 그 일부는 반복될 수 있다. 특히, 스위칭 디바이스 또는 사이리스터 (3)는 다시 전도성 또는 "온"

상태 등으로 스위칭 (493) 될 수 있다. 전기 에너지는 또한 커패시터 배열(420)에 다시 저장될 수 있다(492). 특히, 커패시터 배열(420)은 예를 들어, 장치 내의 전기 에너지의 소산을 보상하기 위해 초기 충전 상태로 재충전될 수 있다.

[0410] 선택적인 추가 단계(도 19에 도시되지 않음)로서, 커패시터 장치(420)의 커패시턴스는, 전술한 바와 같이, 제1 또는 제2 하프 펄스 동안 또는 제1 및 제2 하프 펄스 사이 또는 제1 (폴) 펄스와 다음 펄스 사이에서 변화될 수 있다.

[0411] 도 20은 본 개시내용의 실시예에 따른, 제1 인덕터(2)를 통한 전류가 시간에 걸쳐 플롯팅되는 다이어그램을 도시한다. 도 20의 다이어그램을 초래할 수 있는 회로는 도 14에 도시된 회로일 수 있고, 이에 의해 커패시터 (401)의 커패시턴스는 초기에, 즉 제1 하프 펄스(430) 동안 제1 커패시턴스 값에 있다. 제 1 하프 펄스(430)는 대응하는 제 1 지속 시간을 갖는다. 제1 하프 펄스(430)의 끝에서, 커패시터(401)의 커패시턴스는 제1 커패시턴스 값보다 낮은 제2 커패시턴스 값으로 변경된다. 이는 커패시터(401)가 일부를 형성하는 공진 회로의 공진 주파수를 증가시킨다. 따라서, 제2 하프 펄스(431)는 (제1 하프 펄스(430)의) 제1 지속기간보다 짧은 제2 지속 시간을 갖는다.

[0412] 도 21은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 21에 도시된 회로도도 도 2 및 다른 도면들에 도시된 회로도도 유사하다. 따라서, 도 2(및 다른 도면들)에 도시된 디바이스에 관한 상기 설명은 도 21에 도시된 회로도에도 적용되며, 여기서 반복되지 않을 것이다. 도 21에 도시된 요소들이 도 2 및 다른 도면들에 도시된 요소들과 실질적으로 동일한 기능을 갖는 경우, 이들은 도 2(및 다른 도면들)에서와 동일한 참조 부호들을 갖는다. 도 21에 도시된 엘리먼트들이 일반적으로 도 2에 도시된 엘리먼트들과 유사하지만, 예를 들어 회로 내의 그들의 기능 또는 위치의 관점에서 상이한 경우, 이들은 도 2에서와 같이 참조 부호들을 전달하지만 500만큼 증가된다.

[0413] 도 2에 도시된 실시예와 대조적으로, 도 21의 제2 브랜치(6)는 제1 브랜치(5)의 일부를 형성하지 않는(또한) 추가적인 인덕터를 포함하지 않는다. 또한, 도 2의 실시예의 제2 브랜치(6)는 다이오드와 같은 전기 컴포넌트 (4)를 포함하였지만, 도 21의 실시예는 제2 브랜치에 스파크 갭(542) 및 저항기(543)(스파크 갭(542)과 직렬로 연결됨)를 포함한다. 또한, 스위칭 디바이스(3)는 스위칭 디바이스의 일종으로서, 스위칭 온(switching on)(또는 비도통 상태에서 도통 상태로 전환)될 뿐만 아니라, 스위칭 오프(off)(또는 도통 상태에서 비도통 상태로 전환)될 수 있다. 이를 위해, 제1 컨트롤러(540)가 구비된다. 스위칭 디바이스 (3) 는 스위칭 디바이스 (3) 가 원하는 시점에서 스위칭 온 및 스위칭 오프될 수 있도록 컨트롤러 (540)에 의해 제어된다. 특히, 스위칭 디바이스(3)는 (도 21에 도시된 회로가 펄스형 방식으로 동작된다고 가정하면) 제1 하프 펄스의 종료와 일치하지 않는 시점에서 스위칭 오프될 수 있다. 스위칭 디바이스(3)는, 예를 들어, 절연-게이트 바이폴라 트랜지스터 (IGBT), 전계-효과 트랜지스터(FET), 금속-산화물-반도체 전계-효과 트랜지스터(MOSFET) 또는 게이트 턴-오프 사이리스터(GTO-사이리스터)를 포함할 수 있다. 컨트롤러(540)는 아날로그 회로 또는 마이크로 컨트롤러를 포함할 수 있다.

[0414] 도 21에 도시된 회로의 동작이 이제, 본 개시내용의 실시예에 따른 방법을 예시하는 흐름도를 도시하는 도 24를 추가로 참조하여 예로서 설명될 것이다. 동작은 다음과 같을 수 있다: 방법의 시작(590) 후에, 도 21에 도시된 회로(또는 본 명세서에 설명된 임의의 변형예)에 대응하는 회로를 갖는 장치가 제공된다(591). 그 다음, 전기 에너지는 커패시터 1로 표시된 도 21의 커패시터 배열(420)에 저장된다(592). 이후, 제1 시점에서, 스위칭 디바이스(3)는 컨트롤러(540)의 제어에 따라 인덕터(2)에 커패시터 장치(420)를 전기적으로 연결하도록 도통 또는 "온" 상태로 스위칭(593)된다. 이는 커패시터 장치(420)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치(5)를 통해 그리고 인덕터(2)를 통해 흐를 수 있게 하여, 인덕터(2)가 자기장을 생성하게 한다. 이 전류 흐름은 제1 하프 펄스 또는 하프 웨이브를 나타낼 수 있다. 그러나, 전류 흐름은 선택된 제2 시점에서 중단될 수 있다. 이를 위해, 스위칭 디바이스(3)는 컨트롤러(540)의 제어 하에 커패시터 배열(420)을 인덕터(2)로부터 전기적으로 접속해제하기 위해 비전도성 또는 "오프" 상태로 스위칭(594)된다. 제2 시점은, 예를 들어, 제1 하프 펄스 동안일 수 있다.

[0415] 스위칭 디바이스(3)가 비전도성 상태에 있음으로써, 전류는 더 이상 스위칭 디바이스(3)를 통해 흐를 수 없다. 그러나, (인덕터(2)에 의해) 이미 생성된 자기장은 그 감쇠에 저항할 것이며, 이는 전류가 인덕터(2)를 통해 계속 흐를 것이며, 이는 제1 및 제2 브랜치(5, 6)에 (비교적 높은) 전압을 초래할 것임을 의미한다. 결국, 이 전압은 스파크 갭(542)이 전도성이 되도록(595) 충분히 높아져, 전류가 저항기(543) 및 스파크 갭(542)을 통해 제2 브랜치(6)를 통해 커패시터 장치(420)와 인덕터(2) 사이에서 흐를 수 있게 한다. 이어서, 자기장에 저장된

에너지는 저항기(543)에서 적어도 부분적으로 소산된다. 방법은 그 후 종료될 수 있다(596). 대안적으로, 방법 또는 그 일부는 반복될 수 있다. 특히, 스위칭 디바이스(3)는 다시 전도성 또는 "온" 상태 등으로 스위칭(593)될 수 있다. 전기 에너지는 또한 커패시터 배열(420)에 다시 저장될 수 있다(592). 특히, 커패시터 배열(420)은 예를 들어, 장치 내의 전기 에너지의 소산을 보상하기 위해 초기 충전 상태로 재충전될 수 있다.

[0416] 도 21 및 도 24를 참조하여 상기 설명에 따라, 스파크 갭(542)은, 특히 스파크 갭(542)이 스위칭 디바이스(3)가 손상 또는 파괴될 전압(U3)보다 낮은 전압(U2)에서 전도성이 되도록 구성되는 경우, 스위칭 디바이스(3)를 손상 또는 파괴로부터 보호할 수 있다. 한편, 스파크 갭(542)은 커패시터 장치(420)가 (충전될) 전압(U1)에서 이미 전도성이 되어서는 안 된다.

[0417] 변형예(구체적으로 예시되지 않음)에서, 다른 전기 회로 요소(이들 중 일부는 일반적으로 수동 회로 요소로 분류됨)는 특히 사이리스터를 트리거하기 위해 제2 브랜치에 연결되거나 제2 브랜치의 일부를 형성하는 트리거 회로와 조합하여, 스파크 갭(542), 특히 과도 전압 억제 다이오드, 제너 다이오드, 쇼클리 다이오드, 교류용 트라이오드 (TRIAC) 또는 사이리스터 대신에 사용될 수 있다.

[0418] 도 22는 도 21의 실시예의 변형예를 도시한다. 스파크 갭(542) 대신에, 능동 전기 회로 요소(503) 또는 회로 요소들의 배열이 제2 브랜치(6), 특히 아날로그 회로 또는 마이크로컨트롤러에 의해 제어되는(또는 아날로그 회로 또는 마이크로컨트롤러를 포함하는 제2 컨트롤러(541)에 의해 제어되는) 스위칭 요소(503)에 포함된다. 컨트롤러(541)를 사용하여, 사용자는 전기 회로 요소(503)가 제2 브랜치(6) 내의 2개의 단자에 인가된 전압에 따라 단순히 전도성 또는 비전도성이 되도록 허용되기보다는, 전기 회로 요소(503)를 능동적으로 제어할 수 있다.

[0419] 도 23은 도 22의 실시예의 추가 전개도를 도시한다. 도 23의 실시예에서, 장치는 제1 컨트롤러(540) 및 제2 컨트롤러(541)를 제어하기 위한 제어부(544)를 포함한다. 이를 위해, 제어부(544)은 제1 및 제2 컨트롤러(540, 541)(점선으로 표시됨)에 연결된다. 이러한 방식으로, 스위칭 디바이스(3) 및/또는 스위칭 요소(503)가 비전도성 상태에서부터 전도성 상태로 그리고 그 반대로 스위칭될 시점들의 임의의, 일부 또는 전부는 제어부(544)을 통해 제어될 수 있다. 특히, 스위칭 디바이스(3)를 온 및 오프로 스위칭하기 위한 제1 및/또는 제2 시점은 제어부(544)를 통해 선택될 수 있다. 유사하게, 스위칭 요소(503)를 온 및 오프로 스위칭하기 위한 제3 및/또는 제4 시점은 제어부(544)를 통해 선택될 수 있다.

[0420] 사용자가 제1 내지 제4 시점들 중 임의의 시점을 선택할 수 있게 하기 위해, 제어부(544)은 하나 이상의 다이얼(545) 및/또는 터치스크린(546)과 같은 임의의 다른(사용자) 인터페이스를 가질 수 있다. 제어부(544)은 프로세서/메모리(547)를 더 포함할 수 있다.

[0421] 변형(구체적으로 예시되지 않음)에서, 제어부(544)은 이들을 제어하기 위해 스위칭 디바이스 3 및/또는 스위칭 요소(503)에 직접 연결되며, 이 경우 컨트롤러들(540 및/또는 541)은 생략될 수 있다.

[0422] 추가 변형(구체적으로 예시되지 않음)에서, 장치는 제1 브랜치(5) 내의 스위칭 디바이스(3)의 단자들 사이의 전압 및/또는 제2 브랜치(6) 내의 스위칭 엘리먼트(503)의 단자들 사이의 전압과 같은, 도 23에 도시된 회로 내의 하나 이상의 장소들에서 측정들을 취하기 위한 하나 이상의 검출기들을 더 가질 수 있다. 이러한 측정들은 제어부(544)에 전달될 수 있다. 수득한 측정들, 예를 들어, 스위칭 디바이스 3 및/또는 스위칭 요소(503)와 같은 회로의 임의의 요소를 손상 또는 파괴로부터 보호하기 위해 제1 내지 제4 시점 중 임의의 시점을 설정할 수 있다.

[0423] 도 23은 회로의 추가 개발을 도시한다. 이러한 추가 전개는 검출기(548)를 포함한다. 검출기(548)는, 검출기(548)가 인간 또는 동물의 임의의 다른 신체 부분과 관련하여 사용될 수 있지만, 도 23에서 인간 팔(551)에 의해 표현되는 신체 조직에서의 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응을 검출하도록 의도된다. 검출기(548)는 또한 점선으로 표시된 바와 같이 제어부(544)에 연결된다. 이러한 추가 개발의 동작은 도 25를 더 참조하여 설명될 것이다.

[0424] 도 25는 인덕터(2)를 통한 전류(I)가 시간(t)에 걸쳐 플롯팅되는 여러 곡선들을 도시한다. 곡선(549)은 사인 함수의 형상을 따르고, 제1 하프 펄스 동안의 이상적인 조건들 하에서 도 1의 인덕터(102)를 통한 전류를 나타낸다. 따라서, 이는 또한 스위칭 디바이스(3)가 제1 하프 펄스 동안 비전도성 상태로 스위칭되지 않은 경우(즉, 제2 시점이 제1 하프 펄스의 종료 전에 있지 않은 경우) 도 23의 인덕터(2)를 통한 전류를 나타낸다.

[0425] 인덕터(2)가 신체 조직(551)에 인가될 때, 인덕터(2)에 의해 생성된 자기장은 위에서 설명된 바와 같이, 신체 조직 내에 전류를 야기한다. 신체 조직 내의 이러한 전류는 (상당히) 감소된 레벨이고 위상이 시프트되지만, 인덕터(2)를 통한 전류와 적어도 대략 동일한 형상을 따른다. 따라서, 신체 조직 내의 전류는 인덕터(2)를 통

한 전류에 (대략) 비례하는 것으로 간주될 수 있다(그러나 위상이 시프트됨).

- [0426] 도 25는 4개의 추가 곡선(550a 내지 550d)을 도시한다. 이들은 스위칭 디바이스 (3) 가 제 1 하프 펄스의 종료 전에 각각 "제 2 시점들" (t_1 내지 t_4)에서 비전도성 상태로 스위칭되는 경우들에서의 인덕터 (2) 를 통한 전류를 나타낸다. "첫 번째 시점"은 그래프의 원점에 해당한다. 각각의 경우에, 스위칭 디바이스(3)의 비전도성 상태로의 스위칭은 전류의 비교적 가파른 강하를 초래한다. 즉, 스위칭 디바이스(3)가 전도성 상태로 스위칭될 때, 초기에 - 제1 시점(즉, 원점) 후에 - 인덕터(2)를 통한 전류는 사인 형상(549)을 따른다. "제2 시점"(t_1 내지 t_4) 후에, 전류는 각각 곡선(550a 내지 550d)을 따라 계속된다. 따라서, 이들 추가 곡선들(550a 내지 550d)은 스위칭 디바이스(3)가 비전도성 상태로 스위칭될 때에 따라 상이한 시나리오들을 나타낸다.
- [0427] 곡선들(550a 내지 550c)의 경우에, 전류는 각각 I_1 내지 I_3 의 최대값에 도달한다. 제2 시점을 변화시킴으로써, 특히 제1 쿼터 펄스 내에서(즉, 사인 형상(549)의 최대값에 대응하는 시간까지), (인덕터(2)를 통해 그리고 또한 신체 조직 내에서) 도달될 최대 전류가 또한 변화될 수 있다.
- [0428] 언급된 바와 같이, 검출기(548)는 신경 반응 또는 세포 생리학적 반응, 특히 신체 조직에서의 근육 반응을 검출하도록 의도된다. 신체 조직 내의 전류가 충분히 낮으면, 검출기(548)는 임의의 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응을 검출하지 않을 것이다. 도 25에 도시된 그래프의 관점에서, 이는 제1 시점(원점)과 제 2 시점(예를 들어, t_1) 사이의 시간 간격이 매우 짧은 상황에 해당할 것이다. 시간 간격을 증가시킴으로써, 신체 조직 내의 전류가 또한 증가할 것이고, 결국 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응이 검출기 (548)에 의해 검출될 것이다. 예를 들어, 시간 간격이 t_2 에서 종료되면 신경 반응 또는 세포 생리학적 반응(그러나 근육 반응은 아님)이 검출될 수 있고, 시간 간격이 t_3 에서 종료되면 근육 반응이 검출될 것이다.
- [0429] 검출 결과, 즉 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응이 검출기(548)에 의해 검출되었는지 여부는 검출기(548)로부터 제어부(544)으로, 특히 프로세서/메모리(547)로 전송될 수 있다. 프로세서/메모리(547)는 이 정보뿐만 아니라, 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응이 검출될 수 있는 (최단) 시간 간격을 결정하기 위해 적용 가능한 시간 간격(또는 제2 시점)에 관한 정보를 처리할 수 있다.
- [0430] 곡선(550d)은 신경 반응 또는 세포 생리학적 반응, 특히 근육 반응이 검출될 수 있는 (최단) 시간 간격을 결정하는 데 덜 유용한데, 그 이유는 t_4 가 제2 쿼터 펄스에 있기 때문인데, 즉 (사인 함수(549)에 따른) 최대 전류가 t_4 이전에 이미 도달되었기 때문이다.
- [0431] 추가의 변형들에서, 도 21 내지 도 23에 도시된 실시예들의 특징들은 도 2 내지 도 4, 도 8 내지 도 10, 도 14 내지 도 17에 도시된 실시예들의 특징들 또는 본원에 설명된 임의의 변형들과 조합될 수 있다. 또한, 상기 실시예들 또는 변형예들 중 임의의 것은 도 5, 도 11 및 도 18에 도시되고 이와 관련하여 설명된 것과 유사한 방식으로 적용될 수 있는데, 특히 도 21 내지 도 23에 따른 장치를 제공하지만, 이 장치에 인덕터(2) 및/또는 외부 충전 회로와의 연결을 위한 단자들(17, 18 및/또는 19)을 각각 제공한다.
- [0432] 상기 실시예들 또는 변형예들 중 임의의 것에서, 개별 컴포넌트들의 극성들은, 예를 들어, 전압 소스(7)의 음의 단자가 스위칭 디바이스(8)를 통해 제1 브랜치(5), 제2 브랜치(6) 및 커패시터 배열(420)에 접속되도록 역전될 수 있다.
- [0433] 도 26은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 26에 도시된 회로도에는 도 2에 도시된 회로도들과 유사하다. 따라서, 도 2에 도시된 디바이스에 관한 상기 설명은 도 26에 도시된 회로도에도 적용되며, 여기서 반복되지 않을 것이다. 도 26에 도시된 요소들이 도 2에 도시된 요소들과 실질적으로 동일한 기능을 갖는 경우, 이들은 도 2에서와 동일한 참조 부호들을 갖는다. 도 26에 도시된 엘리먼트들이 일반적으로 도 2에 도시된 엘리먼트들과 유사하지만, 예를 들어 회로 내의 그들의 기능 또는 위치의 관점에서 상이한 경우, 이들은 도 2에서와 같이 참조 부호들을 전달하지만 600만큼 증가된다.
- [0434] 도 2에 도시된 실시예와 대조적으로, 제1 인덕터(2)는 제1 브랜치(5)에 연결되거나 그 일부를 형성하지만, 제2 브랜치(6)에는 연결되지 않는다. 유사하게, 제2 브랜치(6)에 연결되거나 그 일부를 형성하지만 제1 브랜치(5)에는 연결되지 않는 제2 인덕터(609)가 제공된다. 2개의 브랜치(5, 6)는, 둘 모두가 전기 저장 디바이스(1)(다시 커패시터(1)로 표현됨)에 연결되고 둘 모두가 공통 접지 전위(도면의 하부를 향한 작은 삼각형들)에 연결되는 것을 제외하고는, 효과적으로 분리된다.
- [0435] 제1 브랜치(5)도 스위칭 디바이스(3)를 포함하며, 가능한 유형의 스위칭 디바이스에 대한 상기 설명은 도 26의 실시예에도 적용된다. 제2 브랜치(6)는 또한 스위칭 디바이스(603)를 포함하며, 가능한 유형의 스위칭 디바이스에 대한 상기 설명은 또한 스위칭 디바이스(603)에도 적용된다. 제 1 및 제 2 스위칭 디바이스(3, 603)는 동

일한 유형일 수 있거나, 상이한 유형일 수 있다. 도 26에서, 제1 스위칭 디바이스(3) 및 제2 스위칭 디바이스(603)는 예로서 사이리스터들로서 도시된다. 제1 스위칭 디바이스(3)의 극성은 전류가 실질적으로 단 하나의 방향으로만 흐르게 하는 것이며, 이는 전기 저장 디바이스(1)에 대한 전류 흐름의 제1 전류 방향을 나타낸다. 제2 스위칭 디바이스(603)의 극성은, 전류가 실질적으로 단 하나의 방향으로만 흐를 수 있게 하는 것이며, 이는 전기 저장 디바이스(1)에 대한 전류 흐름의 제2 전류 방향을 나타낸다. 전기 저장 디바이스(1)에 대한 전류 흐름의 제2 전류 방향은 제1 전류 방향과 반대이다.

[0436] 도 26에 도시된 회로의 동작이 이제 예로서, 도 30 및 31을 더 참조하여 설명될 것이다. 도 30은 제1 인덕터(2) 및 제2 인덕터(609)를 통한 전류(1)가 시간(t)에 걸쳐 플롯팅되는 그래프를 도시한다. 도 30의 그래프는 또한 전기 저장 디바이스(1)와 제1 및 제2 브랜치(5, 6)가 연결되는 지점 사이의 전류로서 간주될 수 있다. 도 31은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다. 동작은 다음과 같을 수 있다. 방법의 시작(690) 후에, 도 26에 도시된 회로(또는 본 명세서에 설명된 임의의 변형들)에 대응하는 회로를 갖는 장치가 제공된다(691). 전기 저장 디바이스(1)에 전기 에너지가 저장된다(692). 그 후, 제 1 시점(t1)에서, 전기 저장 디바이스(1)를 제 1 인덕터(2)에 전기적으로 접속하기 위해, 스위칭 디바이스(3)는, 예를 들어, 적절한 컨트롤러(예컨대, 다른 실시예들과 관련하여 본 명세서에 설명된 컨트롤러)의 제어 하에서, 전도성 또는 "온" 상태로 스위칭된다(693). 이는 전기 저장 디바이스(1)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치(5)를 통해 그리고 제1 인덕터(2)를 통해 흐를 수 있게 하여, 제1 인덕터(2)가 제1 자기장을 생성하게 한다. 이 전류 흐름은 제1 하프 펄스 또는 하프 웨이브(620)를 나타낼 수 있다.

[0437] 제1 하프 펄스(620)의 끝에서, 즉 제2 시점(t2)에서, 제1 인덕터(2)에 의해 생성된 제1 자기장은 본질적으로 0으로 감소되었고, 전기 저장 디바이스(1)는 이제 그의 최대 전하에 도달했지만, 초기 상태(t1 직전)와 비교할 때 반대 극성을 갖는다. t2에서의 이러한 최대 전하의 절대값은 (t1 직전에) 초기 최대 전하의 절대값보다 다소 낮을 수 있다.

[0438] 제3 시점(t3)에서, 스위칭 디바이스(603)는, 예를 들어, 적절한 컨트롤러(예컨대, 다른 실시예들과 관련하여 본 명세서에 설명된 컨트롤러)의 제어 하에서, 전기 저장 디바이스(1)를 제2 인덕터(609)에 전기적으로 연결하기 위해, 전도성 또는 "온" 상태로 스위칭(694)된다. 이는 전기 저장 디바이스(1)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제2 브랜치(6)를 통해 그리고 제2 인덕터(609)를 통해 흐를 수 있게 하여, 제2 인덕터(609)가 제2 자기장을 생성하게 한다. 이 전류 흐름은 제2 하프 펄스 또는 하프 웨이브(630)를 나타낼 수 있다.

[0439] 제 2 하프 펄스(630)의 끝에서, 즉 제 4 시점(t4)에서, 제 2 인덕터(609)에 의해 생성된 제 2 자기장은 본질적으로 0으로 감소되었고, 전기 저장 디바이스(1)는 이제 t1 직전의 초기 상태 동안과 동일한 극성의 최대 전하에 도달하였다(비록 다소 감소된 레벨이지만, 에너지의 일부 손실이 t1과 t4 사이에서 장치에서 발생하였다고 가정함). 방법은 그 후 종료될 수 있다(695). 대안적으로, 방법 또는 그 일부는 반복될 수 있다. 특히, 제 1 스위칭 디바이스(3)는 다시 전도성 또는 "온" 상태 등으로 스위칭(693)될 수 있다. 전기 에너지는 또한 전기 저장 디바이스(1)에 다시 저장(692)될 수 있다. 특히, 커패시터(1)는 예를 들어 장치 내의 전기 에너지의 소산을 보상하기 위해 초기 충전 상태로 재충전될 수 있다.

[0440] 상기 설명으로부터 이해될 바와 같이, 도 30에 도시된 2개의 하프 펄스들(620, 630)은 각각 상이한 인덕터들(2 및 609)에 관련된다. t1과 t2 사이에 제 1 인덕터(2)를 통해 전류가 흐르는 동안, (실질적으로) 제 2 인덕터(609)를 통해 전류가 흐르지 않는다. t3과 t4 사이에 제 2 인덕터(609)를 통해 전류가 흐르는 동안, (실질적으로) 제 1 인덕터(2)를 통해 전류가 흐르지 않는다. 또한, t2와 t3 사이의 지연은 특히 사용자 또는 제조자에 의해 특히 실질적으로 자유롭게 선택될 수 있다는 것이 도 30 및 상기 설명으로부터 이해될 것이다. 특히, t2와 t3 사이의 지연은 t1과 t2 사이의 시간 간격보다 길거나 짧을 수 있거나, 또는 동일한 지속기간일 수 있다. 두 시점(t2 및 t3)은 또한 이들이 (실질적으로) 일치하도록 선택될 수 있다.

[0441] 또한 이해되는 바와 같이, 제 1 및 제 2 인덕터들(2, 609) 각각의 제 1 및 제 2 인덕턴스들은 동일할 수 있거나 동일하지 않을 수 있다. 도 30의 예시에서, 제2 인덕터(609)의 제2 인덕턴스는 제1 인덕터(2)의 제1 인덕턴스보다 작다. 따라서, t3과 t4 사이의 시간은 t1과 t2 사이의 시간보다 짧다.

[0442] 도 27은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 26에 도시된 실시예를 기반으로 한다. 도 27은 커패시터(1)를 도시하며, 충전 회로는 전기 에너지 소스(7) 및 스위칭 디바이스(8)뿐만 아니라 (캐비닛(16)에 의해 수용된 전기 컴포넌트 및 회로로부터 전기적으로 절연된) 하우징 또는 캐비닛(16)에 통합된 제1 및 제2 스위칭 디바이스(3, 603)를 갖는 제1 및 제2 브랜치(5, 6)의 일부(의 일부를

포함한다. 제1 인덕터(2)는 제1 케이싱(13)의 내부에 수용된다. 제2 인덕터(609)는 제2 케이싱(613)에 수용된다. 제1케이싱(13)은 제2케이싱(613)과 독립적으로 이동가능하다. 둘 모두는 또한 캐비닛(16)에 대해 이동 가능하고 가요성 케이블에 의해 회로의 나머지에 전기적으로 연결될 수 있다.

[0443] 도 28은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 27에 도시된 실시예를 기반으로 한다. 그러나, 도 27의 실시예와 대조적으로, 양 인덕터(2, 609)는 동일한 케이싱(13)에 수용되고, 따라서 서로에 대해 이동가능하지 않다. 케이싱(13)은 캐비닛(16)에 대해 이동 가능할 수 있다. 제1 및 제2 인덕터(2, 609)는 가요성 케이블에 의해 회로의 나머지에 다시 전기적으로 연결될 수 있다. 케이블은, 예를 들어, 단일 도관(도시되지 않음) 내에 배열될 수 있다.

[0444] 도 29는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 28에 도시된 실시예를 기반으로 한다. 그러나, 도 28의 실시예와 대조적으로, 제 1 및 제 2 인덕터(2, 609)뿐만 아니라 이들이 수용되는 케이싱(13)은 캐비닛(16)에 연결하기 위한 별도의 유닛으로서 제공된다. 이를 위해, 캐비닛(16)에는 다수의 단자가 구비된다. 도 29에 도시된 예에서, 4개의 이러한 단자, 즉 제 1 인덕터(2)에 대한 전기적 연결을 위한 단자(17, 18) 및 제 2 인덕터(609)에 대한 전기적 연결을 위한 단자(617, 618)가 있다. 제 1 및 제 2 인덕터(2, 609) 및 제 1 및 제 2 인덕터(2, 609)를 회로의 나머지에 연결하는 임의의 케이블(들)(15)의 구성에 따라, 상이한 수의 단자들이 캐비닛(16) 상에 제공될 수 있다. 도 29는 또한 케이블(15)이 배열될 수 있는 도관(14)을 도시한다.

[0445] 캐비닛(16) 내에서, 단자(17)는 제 1 스위칭 디바이스(3)에 연결되고, 단자(18)는 캐비닛(16) 내에서 이어지는 라인을 통해 커패시터(1)에 대한 접지 연결부에 연결된다. 유사하게, 단자(617)는 제2 스위칭 디바이스(603)에 연결되고, 단자(618)는 커패시터 1에 대한 접지 연결에 다시 연결된다.

[0446] 도 29는 동일한 케이싱(13)에 수용된 제 1 및 제 2 인덕터(2, 609)를 도시하지만, 이들은 또한 별개의 케이싱들에 수용될 수 있고, 도 27의 실시예와 유사하게 서로에 대해 이동가능할 수 있다.

[0447] 도 27 내지 도 29의 실시예들의 변형들에서, 충전 회로(전기 에너지 소스(7) 및 스위칭 디바이스(8)를 포함함) 또는 그 부분들은, 예를 들어 도 5, 도 11 및 도 18에 도시된 바와 같이, 개별적으로(즉, 캐비닛(16) 내에 있지 않음) 제공될 수 있으며, 이 경우 캐비닛(16)에는 외부 충전 회로에 접속하기 위한 추가 단자(19)가 제공된다.

[0448] 추가의 변형들에서, 도 26 내지 도 29에 도시된 실시예들의 특징들은 도 2 내지 도 5, 도 8 내지 도 11, 도 14 내지 도 18 및 도 21 내지 도 23에 도시된 실시예들의 특징들 또는 본원에 설명된 임의의 변형들과 조합될 수 있다.

[0449] 도 32는 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 32에 도시된 회로도에는 도 2에 도시된 회로도와 유사하다. 따라서, 도 2에 도시된 디바이스에 관한 상기 설명은 도 32에 도시된 회로도에도 적용되며, 여기서 반복되지 않을 것이다. 도 32에 도시된 요소들이 도 2에 도시된 요소들과 실질적으로 동일한 기능을 갖는 경우, 이들은 도 2에서와 동일한 참조 부호들을 갖는다. 도 32에 도시된 엘리먼트들이 일반적으로 도 2에 도시된 엘리먼트들과 유사하지만, 예를 들어 회로 내의 그들의 기능 또는 위치의 관점에서 상이한 경우, 이들은 도 2에서와 같이 참조 부호들을 전달하지만 700만큼 증가된다.

[0450] 도 2에 도시된 실시예와 대조적으로, 도 32의 회로의 제2 브랜치(6)는 제1 브랜치(5)의 일부를 형성하지 않는 (또한) 추가적인 인덕터를 포함하지 않는다. 대신에, 도 32에 도시된 회로는 적어도 하나의 커패시터(1)를 포함하는 커패시터 장치(420)를 충전하기 위한 충전 회로(765)의 일부로서 제2 전압 소스(707) 및 연관된 제2 스위치 또는 스위칭 디바이스(708)를 포함한다. 도 32에서, 커패시터 배열(420)은 다시 단일 커패시터(1)로 표현되지만, 커패시터 배열(420)은 다른 실시예들과 관련하여 설명된 바와 같이 추가 커패시터들을 포함할 수 있다. 충전 회로(765)는 또한 (제1) 전압 소스(7) 및 연관된 스위치 또는 스위칭 디바이스(8)를 포함한다. 도 32에 도시된 회로는 점선 화살표로 표시된 바와 같이 스위칭 디바이스(3, 8, 703 및 708)를 제어하기 위한 제어부(544)을 더 포함한다.

[0451] 도 32에 도시된 바와 같이, 제 2 전압 소스(707)은 연관된 제 2 스위칭 디바이스(708)와 공통 접지 연결부(도면의 하부에서 작은 삼각형들) 사이에 연결되지만, 제 1 전압 소스(7)와 비교할 때 반대 극성을 갖는다. 결과적으로, 제1 스위칭 디바이스(8)가 전도성 상태에 있을 때(그리고 제2 스위칭 디바이스(708)가 비전도성 상태에 있을 때), 제1 전압 소스(7)는 제1 극성으로 커패시터(1)를 충전할 것이다. 제2 스위칭 디바이스(708)가 전도성 상태에 있을 때(그리고 제1 스위칭 디바이스(8)가 비전도성 상태에 있을 때), 제2 전압 소스(707)은 제1 극성과 반대인 제2 극성으로 커패시터(1)를 충전할 것이다.

- [0452] 도 32에 도시된 회로의 동작이 이제 예로서, 도 36 및 37를 더 참조하여 설명될 것이다. 도 36은 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다. 도 37은 인덕터(2)를 통한 전류(I)가 시간(t)에 걸쳐 플롯팅되는 그래프를 도시한다. 도 37에서, 인덕터(2)를 통한 전류는 제1 하프 펄스(720) 및 제2 하프 펄스(730)에 의해 표현된다. 인덕터(2)를 통한 전류는 또한 커패시터(1)로/로부터 흐를 것이다.
- [0453] 도 37은 또한 참조 번호(732)를 전달하는 라인에 의해 표현되는 바와 같이, 커패시터(1)에서의 전압(U)을 나타낸다.
- [0454] 도 32의 회로의 동작은 다음과 같을 수 있다. 방법의 시작(790) 후에, 도 32에 도시된 회로에 대응하는 회로를 갖는 장치가 제공된다(791). 이어서, 제1 전압 소스(7)은 제1 극성으로 커패시터(1)를 충전한다. 이를 위해, 제1 스위칭 디바이스(8)는 제2 스위칭 디바이스(708)가 비전도성 상태에 있는 동안 전도성 상태로 스위칭된다. 이러한 초기 충전 프로세스는 도 37에 명시적으로 도시되지 않지만, 이는 도 37의 가장 좌측에 도시된 바와 같이 커패시터(1)에서의 전압이 +U1의 레벨에 도달하는 것을 초래한다.
- [0455] 그 후, 제1 시점(t1)에서, 스위칭 디바이스(3)는, 예를 들어, 커패시터(1)를 인덕터(2)에 전기적으로 접속시키기 위해, 적절한 컨트롤러(예컨대, 다른 실시예들과 관련하여 설명된 제어부(544))의 제어 하에서, 전도성 또는 "온" 상태로 스위칭된다(793). 이는 커패시터(1)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제1 브랜치(5)를 통해 그리고 인덕터(2)를 통해 흐를 수 있게 하여, 인덕터(2)가 자기장을 생성하게 한다. 이러한 전류 흐름은 제1 하프 펄스 또는 하프 웨이브(720)를 초래한다. 제1 및 제2 스위칭 디바이스(8, 708)는 이 시간 동안 비전도성 상태에 있다.
- [0456] 제1 하프 펄스(720)의 끝에서, 즉 제2 시점(t2)에서, 인덕터(2)에 의해 생성된 자기장은 본질적으로 0으로 감소되었다. 자기장에 저장된 에너지(또는 그 주요 부분)가 커패시터(1)로 다시 전달됨에 따라, 커패시터(1)는 이제 전압(U2)에 대응하는 특정 레벨의 전하에 도달하였다. 이 전압은 초기 상태(t1 직전)와 비교할 때 반대 극성을 갖는다. 또한 절대값 t2에서의 전압의 $| -U2 |$ 는 절대값보다 다소 낮을 것으로 예상될 것이다 회로의 에너지 손실로 인해, 초기 최대 전압(t1 직전)의 $| +U1 |$. 제2 하프 펄스(730)가 이 단계에서 시작하도록 허용되면, 이는 통상적으로 제1 하프 펄스(720)보다 작은 크기를 가질 것이고, 궁극적으로 자기장이 인가되는 신체 조직에서 순 전하 변위를 초래한다.
- [0457] 이를 고려하여, 본 실시예는, 특히 초기 전압에 대응하는(그러나 반대 극성을 갖는) 전압으로, 제2 시점(t2)에서 또는 그 부근에서 시작하여 커패시터(1)를 (재)충전하는 것(794)을 예상한다. 이를 위해, 제2 스위칭 디바이스(708)는 (제1 스위칭 디바이스(8)가 비전도성 상태에 있는 동안) 전도성 상태로 스위칭되어 제2 전압 소스(707)를 커패시터(1)에 전기적으로 접속한다. 이러한 재충전 과정은 도 37에서 제2 시점(t2)과 제3 시점(t3) 사이에 표시되어 있다. 이 시간 간격 동안, 커패시터 1에서의 전압의 절대값은 $| -U2 |$ 에서 $| -U1 |$ 로 증가한다.
- [0458] 제3 시점(t3)에서, 스위칭 디바이스(703)는, 예를 들어, 적절한 컨트롤러(예컨대, 제어부(544))의 제어 하에서, 커패시터(1)를 인덕터(2)에 전기적으로 접속시키기 위해, 전도성 또는 "온" 상태로 스위칭된다(795). 이는 커패시터(1)에 의해 저장된 전기 에너지에 의해 야기되는 전류가 제2 브랜치(6)를 통해 흐를 수 있게 하여, 인덕터(2)가 자기장을 생성하게 한다. 이는 제2 하프 펄스 또는 하프 웨이브(730)를 초래한다. 제1 및 제2 스위칭 디바이스(8, 708)는 이 시간 동안 비전도성 상태에 있다.
- [0459] 제2 하프 펄스(730)의 끝에서, 즉 제4 시점(t4)에서, 인덕터(2)에 의해 생성된 자기장은 본질적으로 0으로 감소되었다. 자기장에 저장된 에너지(또는 그 주요 부분)가 커패시터(1)로 다시 전달됨에 따라, 커패시터(1)는 이제 특정 레벨의 전하 또는 전압에 도달하였다. 이 전압은 t1 직전의 초기 상태 동안과 동일한 극성을 갖는다(다소 감소된 레벨이지만, 다시 t3과 t4 사이에서 장치의 일부 에너지 손실이 발생했다고 가정함). 방법은 그 후 종료될 수 있다(796). 대안적으로, 방법 또는 그 일부는 반복될 수 있다. 특히, 제 1 스위칭 디바이스(3)는 다시 전도성 또는 "온" 상태 등으로 스위칭(793)될 수 있다. 커패시터(1)는 또한, 특히 초기 충전 상태로, 예를 들어, 장치 내의 전기 에너지의 소산을 보상하기 위해 다시 충전될 수 있다(792).
- [0460] 도 37 및 상기 설명으로부터 이해되는 바와 같이, t2와 t3 사이의 지연은 특히 사용자 또는 제조자에 의해 선택되어 커패시터(1)가 재충전될 수 있게 한다. 이를 위해, 제어부(544)은 하나 이상의 다이얼(545) 또는 터치스크린(546)과 같은 다른 사용자 인터페이스를 가질 수 있다.
- [0461] 도 33은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 32에 도시된 실시예를 기반으로 한다. 그러나, 도 33에 도시된 회로의 제2 브랜치(6)는 스위칭 디바이스(703)를 포함하지 않고 대신에 다이오드(4)(또는 주로 순방향으로 전류를 전도하거나 전도하도록 배열되는 다른 전기 컴포넌트 또

는 전기 컴포넌트의 어셈블리)를 갖는다. 특히 도 2의 설명으로부터 이해되는 바와 같이, 다이오드(4)는 제어부(544)과 같은 컨트롤러에 의해 제어되기보다는, 제2 브랜치(6) 내의 그의 2개의 단자에 인가된 전압에 "반응"할 것이다. 이는 제2 시점(t2)과 제3 시점(t3) 사이의 지연이 매우 작을 수 있음을 의미하거나, 이들 두 시점이 (실질적으로) 일치할 수 있음을 의미한다. 이는 또한, 제1 하프 펄스(720)의 종료 또는 제2 하프 펄스(730)의 시작에서 또는 그 부근에서 커패시터(1)의 임의의 (재)충전이 이상적으로 매우 짧은 간격 동안 발생할 것임을 의미한다. 이를 위해, 제2 전압 소스(707)은 비교적 높은 출력 전력을 갖는 것이 바람직하다.

[0462] 도 33은 제어부(544)으로 이어지는 실선 화살표를 도시한다. 이 화살표는 제어부(544)으로의 입력을 나타내기 위한 것이다. 예를 들어, 도 33에 도시된 회로의 부분들, 예를 들어, 제1 스위칭 디바이스(8)를 제1 브랜치(5)와 연결하는 라인에서 우세한 전압 또는 다른 파라미터는 제어부(544)으로의 입력으로서 사용될 수 있고, 이에 기초하여 제어부(544)은 스위칭 디바이스들(3, 8, 708) 중 임의의 것이 전도성 상태로부터 비전도성 상태로 또는 그 반대로 스위칭되어야 하는 시점들을 결정할 수 있다.

[0463] 도 33의 도 32의 회로들의 변형에서, 제어부(544)에 부가하여 또는 그 대신에 아날로그 회로를 사용하여 스위칭 디바이스들(3, 8, 703 및 708) 중 하나 이상, 특히 모두를 전도성으로부터 비전도성 상태로 또는 그 반대로 스위칭하는 것이 가능하다.

[0464] 도 34는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 32에 도시된 실시예와 유사하다. 다만, 도 34의 충전 회로(765)는 제2 전압 소스를 포함하지 않는다. 대신에, 그것은 단일 전압 소스(7)을 사용하여 제1 및 제2 극성으로 커패시터(1)를 선택적으로 충전하기 위한 스위칭 디바이스(760)를 갖는다. 도시된 예에서, 브리지 회로, 특히 H-브리지 회로가 스위칭 디바이스들(761 내지 764)을 포함하여 사용된다. 스위칭 디바이스들(761 및 763)이 전도성 상태에 있고 스위칭 디바이스들(762 및 764)이 비전도성 상태에 있을 때, 커패시터(1)는 전압 소스(7)를 사용하여 제1 극성으로 충전될 수 있다. 스위칭 디바이스들(762 및 764)이 전도성 상태에 있고 스위칭 디바이스들(761 및 763)이 비전도성 상태에 있을 때, 커패시터(1)는 전압 소스(7)를 사용하여 제1 극성과 반대인 제2 극성으로 충전될 수 있다.

[0465] 스위칭 디바이스(3, 703 및 761 내지 764)는 제어부(544)과 같은 적절한 컨트롤러에 의해 및/또는 아날로그 회로(도 34에 도시되지 않음)에 의해 다시 제어될 수 있다.

[0466] 도 34의 충전 회로(765)는 또한 도 33의 실시예와 관련하여 사용될 수 있고, 이에 의해 다시 전압 소스(7)은 바람직하게는 제 1 하프 펄스(720)의 끝 또는 제 2 하프 펄스(730)의 시작에서 또는 그 부근에서 (재)충전 시간을 최소화하도록 비교적 높은 출력 전력을 가질 것이다.

[0467] 도 35는 본 발명의 일 실시예에 따른 자기장 생성 장치의 충전 회로(765)의 회로도 개략적으로 도시한 도면이다. 도 35의 충전 회로(765)는 이들 도면에 도시된 충전 회로(765)를 대체하기 위해, 도 32 및 도 33에 도시된 실시예들 중 임의의 것 또는 이들의 변형들의 맥락에서 사용될 수 있다. 도 35에서, 충전 회로(765) 및 커패시터(1)만이 도시되어 있는 반면, 제1 및 제2 브랜치들(5, 6)은 점선들로만 표시되어 있다.

[0468] 도 35의 충전 회로(765)는 다시 제1 및 제2 전압 소스(7, 707) 및 제1 및 제2 스위칭 디바이스(8, 708)를 포함한다. 또한, 충전 회로(765)는 제 2 스위칭 디바이스(708)와 공통 접지 접속부 사이에 직렬로 접속된 보조 커패시터(701)를 포함한다. 제2 전압 소스(707)은 보조 커패시터(701)의 양단에 연결되어 보조 커패시터(701)를 충전할 수 있다. 도 32 및 도 33의 충전 회로들(765)과 대조적으로, 도 35 실시예의 커패시터(1)는 제 2 전압원(707)보다는 보조 커패시터(701)에 의해 (주로) 제1 하프 펄스(720)의 단부 또는 제2 하프 펄스(730)의 시작부에서 또는 그 부근에서 (재)충전되도록 의도된다. 제2 전압 소스(707)의 극성(및 따라서 제2 전압 소스(707)에 의해 충전되었을 때 보조 커패시터(701)의 극성)은 보조 커패시터(701)가 제1 극성과 반대인 제2 극성으로 커패시터(1)를 (재)충전할 수 있도록 한다(제1 전압 소스(7)은 제1 극성으로 커패시터(1)를 충전하도록 배열된다).

[0469] 도 35의 스위칭 디바이스(8, 708)의 동작은 특히 적절한 컨트롤러 또는 아날로그 회로(도 35에 도시되지 않음)를 사용하여, 도 32 및 도 33과 관련하여 설명된 바와 같이 다시 구현될 수 있다.

[0470] 스위칭 디바이스(708)가 도통 상태로 전환되면, 보조 커패시터(701)는 커패시터 1을 충전할 수 있다. 보조 커패시터(701)의 사양 및 회로의 다른 파라미터들, 특히 회로 내의 임의의 (기생) 저항들에 따라, 보조 커패시터(701)에 의한 커패시터(1)의 (재)충전은 커패시터(1)가 (보조 커패시터(701)의 보조 없이) 제2 전압 소스(701)으로부터 직접 충전되는 경우에 가능한 것보다 잠재적으로 더 빠를 수 있다. 이러한 방식으로, (재)충전 시간이 감소될 수 있다. 또한, 제 2 전압 소스(707)은 제 1 하프 펄스(720) 동안 및/또는 이전에, 즉 제 1 하프 펄

스(720)와 제 2 하프 펄스(730) 사이의 시간 기간보다 (상당히) 더 길 수 있는 시간 기간 동안 보조 커패시터 (701)를 충전할 수 있다. 이는 또한 도 35의 실시예의 제2 전압 소스(707)이 특히 높은 출력 전력을 가질 필요가 없고, 여전히 커패시터(1)를 (재)충전하기 위한 시간이 감소될 수 있음을 의미한다.

[0471] 도 35의 실시예의 변형에서, 도 35의 보조 커패시터(701)가 제1 전압 소스(7)에 의해 충전될 수 있도록 도 34에 도시된 브리지 회로와 같은 스위칭 배열이 사용될 수 있다. 이 경우, 제2전압 소스(707)은 필요하지 않다.

[0472] 도 38은 본 발명의 일 실시예에 따른 자기장 발생 장치의 회로도를 개략적으로 도시한 도면이다. 도 38에 도시된 회로도의 적어도 일부 특징은 도 2에 도시된 것과 유사하다. 따라서, 도 2에 도시된 디바이스에 관한 위의 설명들은 또한 도 38에 도시된 회로도에 준용하여 적용되며, 여기서 반복되지 않을 것이다. 도 38에 도시된 요소들이 도 2에 도시된 요소들과 실질적으로 동일한 기능을 갖는 경우, 이들은 도 2에서와 동일한 참조 부호들을 갖는다. 도 38에 도시된 엘리먼트들이 일반적으로 도 2에 도시된 엘리먼트들과 유사하지만, 예를 들어 회로 내의 그들의 기능 또는 위치의 관점에서 상이한 경우, 이들은 도 2에서와 같이 참조 부호들을 전달하지만 800만큼 증가된다.

[0473] 도 38에 도시된 회로는 제1 스위칭 디바이스(861) 및 제2 스위칭 디바이스(862)의 제1 직렬 조합(870)을 포함하고, 제1 스위칭 디바이스(861)는 제1 연결 지점(881)에서 제2 스위칭 디바이스(862)에 전기적으로 연결된다. 유사하게, 회로는 제3 스위칭 디바이스(863) 및 제4 스위칭 디바이스(864)의 제2 직렬 조합(871)을 포함하고, 제3 스위칭 디바이스(863)는 제2 연결 포인트(882)에서 제4 스위칭 디바이스(864)에 전기적으로 연결된다.

[0474] 제1 직렬 조합(870)은 제3 연결 지점(883) 및 제4 연결 지점(884)에서, 제2 직렬 조합(871)과 전기적으로 병렬로 연결되어, 제1 스위칭 디바이스(861) 및 제3 스위칭 디바이스(863)는 제3 연결 지점(883)에서 전기적으로 연결되고, 제2 스위칭 디바이스(862) 및 제4 스위칭 디바이스(864)는 제4 연결 지점(884)에서 전기적으로 연결된다. 추가적으로, (제 1) 인덕터(2)의 제 1 단자(888)는 제 3 연결 포인트(883)에 전기적으로 연결되고, 인덕터(2)의 제 2 단자(889)는 제 4 연결 포인트(884)에 전기적으로 연결된다. 인덕터(2)는 신체 조직에 적용하기 위한 자기장을 생성하기 위한 것이다.

[0475] 회로는 제1 접속 지점(881)과 제2 접속 지점(882) 사이에 전기적으로 접속된 DC 소스 장치(807)를 더 포함한다. DC 소스 장치(807)는 하나 이상의 DC 소스, 예를 들어 배터리, 태양광 패널 또는 태양광 모듈 또는 연료 전지를 포함할 수 있다. 이러한 (개별) DC 소스들은 DC 소스 배열(807)을 형성하기 위해 직렬 또는 병렬(또는 이들의 임의의 조합)로 연결될 수 있다. 또한, 상이한 유형의 DC 소스가 결합될 수 있으며, 예를 들어 양태 전지판과 병렬인 배터리가 사용될 수 있다. 추가적으로, 도 38에 도시되지는 않았지만, DC 소스 장치(807)의 개별 DC 소스들 중 임의의 하나 또는 서브셋을 선택적으로 연결 또는 분리하기 위해 추가의 스위칭 디바이스들이 제공될 수 있어서, 개별 DC 소스들은 회로에 전기 에너지를 제공하는 것에 선택적으로 기여할 수 있다.

[0476] 제1 내지 제4 스위칭 디바이스(861 내지 864)는 제어부(544)의 제어에 따라, 점선 화살표로 표시한 바와 같이, 도통 상태와 실질적으로 비도통 상태 사이에서 전환될 수 있다. 이러한 제어부(544)의 특정 구현들은 본 명세서의 다른 곳에서 이미 설명되었다. 다른 실시예에서와 같이, 제1 내지 제4 스위칭 디바이스(861 내지 864)의 제어는 또한 제어부(544)((마이크로)컨트롤러를 포함함) 대신에 또는 그에 더하여 아날로그 회로에 의해 구현될 수 있다.

[0477] 도 38에 도시된 회로의 동작이 이제 예로서, 도 41 및 42을 더 참조하여 설명될 것이다. 도 42는 본 개시의 실시예에 따른 방법을 예시하는 흐름도를 도시한다. 도 41은 인덕터(2)를 통한 전류(I)가 시간(t)에 걸쳐 플롯팅되는 그래프를 도시한다.

[0478] 도 38의 회로의 동작은 다음과 같을 수 있다. 방법의 시작(890) 후에, 도 38에 도시된 회로에 대응하는 회로를 갖는 장치가 제공된다(891).

[0479] 제1 시점(t1)에서, 제1 및 제4 스위칭 디바이스(861, 864)는, 예를 들어, 적절한 컨트롤러(예컨대, 제어부(544))의 제어 하에서, 전도성 또는 "온" 상태로 스위칭된다(892). 제2 및 제3 스위칭 디바이스(862, 863)는 이 시점에서 모두 실질적으로 비전도성 상태에 있다. 그 다음, 전류는 DC 소스 장치(807)에 의해 제공되는 전기 에너지에 의해 야기되는, 인덕터 2에 대한 전류 흐름의 제1 전류 방향으로 제1 및 제4 스위칭 디바이스들(861, 864)을 통해 그리고 인덕터 2를 통해 흐르기 시작한다. 인덕터(2)를 통한 전류 흐름의 결과로서, 자기장이 인덕터(2)에 의해 생성된다. DC 소스 장치(807)가 DC 전류를 제공하는 것을 고려하면, 인덕터(2)를 통한 전류는 적어도 초기에는 실질적으로 램프-유사 방식으로 증가한다.

[0480] 제1 시점(t1) 이후의 제2 시점(t2)에서, 제1 및 제4 스위칭 디바이스(861, 864)는 (제2 및 제3 스위칭 디바이스

(862, 863)가 모두 여전히 실질적으로 비전도성 상태에 있는 동안) 전도성 상태에서부터 실질적으로 비전도성 상태로 스위칭(893)된다. 따라서, 인덕터(2)를 통한 전류는 실질적으로 즉시 중단된다. 인덕터(2)를 통한 전류는 공진 특성을 갖지 않지만, 그럼에도 불구하고 제1 시점(t1)과 제2 시점(t2) 사이의 인덕터(2)를 통한 전류는 (제1) 전류 펄스(820)(본 명세서에서는 양의 전류 펄스(820)로도 지칭됨)로서 간주될 수 있다.

[0481] 제2 시점(t2) 이후의 제3 시점(t3)에서, 제2 및 제3 스위칭 디바이스(862, 863)는 (제1 및 제4 스위칭 디바이스(861, 864)가 실질적으로 비도통 상태에 있는 동안) 실질적으로 비도통 상태에서 도통 상태로 스위칭(894)된다. 그런 다음 전류는 다시 흐르기 시작하지만, 이번에는 제2 및 제3 스위칭 디바이스(862, 863)를 통해 흐른다. 따라서, 전류는 이제 DC 소스 장치(807)에 의해 제공되는 전기 에너지에 의해 야기되는, 인덕터(2)에 대한 전류 흐름의 제2 전류 방향(전류 흐름의 제1 전류 방향과 반대임)으로 인덕터(2)를 통해 흐른다. 인덕터(2)를 통한 전류 흐름의 결과로서, 자기장이 인덕터(2)에 의해 다시 생성된다. 전류는 적어도 초기에는 실질적으로 램프형 방식으로 다시 증가한다. 원칙적으로, 방법은 종료될 수 있다(895).

[0482] 그러나, 선택적인 추가 단계로서, 제2 및 제3 스위칭 디바이스(862, 863)는 (제1 및 제4 스위칭 디바이스(861, 864)가 모두 여전히 실질적으로 비전도성 상태에 있는 동안) 제3 시점(t3) 이후의 제4 시점(t4)에서 전도성 상태에서부터 실질적으로 비전도성 상태로 스위칭될 수 있다. 따라서, 인덕터(2)를 통한 전류는 실질적으로 즉시 중단된다. 제3 시점(t3)과 제4 시점(t4) 사이의 인덕터(2)를 통한 전류는 (제1) 전류 펄스(820)와 비교할 때 반대 극성의 (제2) 전류 펄스(830)(본 명세서에서는 음의 전류 펄스(830)라고도 함)로 다시 간주될 수 있다.

[0483] 일 변형예에서, 제 3 시점(t3)은 제 2 시점(t2)과 (실질적으로) 일치하여, 제 2의 음의 전류 펄스(830)는 제 1의 양의 전류 펄스(820) 직후에 (실질적으로) 뒤따른다.

[0484] 제1 내지 제4 시점(t1 내지 t4) 또는 이들 시점들 중 연속적인 시점들 사이의 각각의 지연은 예를 들어 사용자 또는 제조자에 의해 (실질적으로) 자유롭게 선택될 수 있다. 이는, 예를 들어, 제어부(544)를 사용하여 수행될 수 있다. 대안적으로, 이러한 시점들 사이의 지연들은 아날로그 회로에서 구현될 수 있다. 음의 전류 펄스(830)의 단부(t4)와 임의의 후속하는 양의 전류 펄스(820) 사이의 임의의 지연에 대해서도 동일하게 적용되며, 이 방법은 단계(892)로부터 반복된다. 어쨌든, 이러한 시점들(t1-t2-t3-t4-t1 등) 중 연속적인 것들 사이의 지연들은 동일할 필요가 없다. 또한, 도 38에 따른 회로를 사용하여, 하나 이상의 음의 전류 펄스(830)를 생성하기 전에 하나 초과 양의 전류 펄스(820)를 생성하는 것이 가능하다.

[0485] 도 39는 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 38에 도시된 실시예를 기반으로 한다. 그러나, 추가의 전기 회로 요소(842)가 제공된다. 추가 전기 회로 요소(842)는 제1 내지 제4 스위칭 디바이스(861 내지 864) 또는 인덕터(2) 중 어느 하나 이상을 보호하기 위해 사용될 수 있다. 도 39의 예에서, 이는 제4 스위칭 디바이스(864)와 관련해서만 예시되지만, 대응하는 추가의 전기 회로 요소들(842)이 다른 스위칭 디바이스들 또는 인덕터(2) 중 하나 이상에 제공될 수 있다. 도시된 예에서, 추가의 전기 회로 요소(842)는 순수하게 예로서 스파크 갭(842)으로서 구현된다. 스파크 갭(842)은 제4 스위칭 디바이스(864)에 병렬로 연결된다.

[0486] 스파크 갭(842)의 기능은 다음과 같을 수 있다. 제 2 시점(t2) 이후부터 및/또는 제 4 시점(t4) 이후부터는 4개의 스위칭 디바이스(861 내지 864) 모두가 실질적으로 비도통 상태이다. 그러나, 인덕터(2)에 의해 생성된 자기장은 그 감쇠에 저항할 것이며, 이는 제 3 연결 지점(883)과 제 4 연결 지점(884) 사이에 비교적 높은 전압들을 초래할 수 있다. 이 전압의 크기 및 스위칭 디바이스들의 사양에 따라, 이 비교적 높은 전압은 스위칭 디바이스들 중 하나 이상을 손상시키거나 파괴할 수 있다. 스파크 갭(842)이 하나 이상의 스위칭 디바이스를 손상시키거나 파괴할 수 있는 전압(U3)보다 낮은 전압(U2)에서 정격이면(즉, 전도성이 되면), 스파크 갭(842)은 U2보다 높은 전압(즉, 전압(U3) 이상을 포함함)으로부터 각각의 스위칭 디바이스 - 도시된 예에서 제4 스위칭 디바이스(864) - 를 보호할 수 있다. 한편, 스파크 갭(842)은 정상 동작 동안 발생할 것으로 예상되는 전압(U1)에서 이미 전도성이 되어서는 안 된다($U1 < U2 < U3$).

[0487] 스파크 갭 대신에 사용될 수 있는 추가 전기 회로 요소들(842)의 다른 예들은 과도 전압 억제 다이오드, 제너 다이오드 또는 쇼클리 다이오드와 같은 수동 전기 회로 요소들, 또는 교류용 트라이오드 (TRIAC) 또는 사이리스터와 같은 능동 전기 회로 요소들을 포함한다. 능동 전기 회로 요소들이 사용되는 경우, 이들은 본 명세서의 다른 곳에서 설명된 바와 같이, 일반적으로 적합한 트리거 회로를 필요로 할 것이다.

[0488] 제4 스위칭 디바이스(864)에 병렬로 연결된 스파크 갭(842)이 고전압으로부터 이 스위칭 디바이스를 보호할 목적으로 설명되었지만, 대안적으로 또는 추가적으로, 예를 들어 보호될 회로 요소와 직렬로 추가 전기 회로 요소

를 연결함으로써, 고전류로부터 장치의 회로 요소들 중 하나 이상을 보호하는 것이 또한 가능할 수 있다.

[0489] 도 39는 (제어부(544)과 같은) 컨트롤러를 도시하지 않지만, 이미 설명된 그러한 컨트롤러 또는 적절한 대안들이 또한 도 39의 회로와 관련하여 사용될 수 있다는 점에 유의해야 한다.

[0490] 도 40은 본 발명의 일 실시예에 따른 자기장 발생 장치를 개략적으로 도시한 도면이다. 이는 도 38에 도시된 실시예를 기반으로 한다. 그러나, 인덕터(2)는 장치의 (일체형) 부분으로서 제공되지 않는다. 대신에, 도 38의 회로(인덕터(2) 및 회로의 나머지에 대한 그의 전기적 접속부와는 별개)는 도 5, 도 11, 도 18 및 도 27 내지 도 29를 참조하여 설명된 것과 유사한 방식으로 하우징 또는 캐비닛(16) 또는 유사한 내에 수용된다.

[0491] 캐비닛(16)에는 2개의 단자(17, 18)가 제공된다. 단자(17)는 캐비닛(16) 내에서 제4 연결 지점(884)에 전기적으로 연결되는 반면, 단자(18)는 캐비닛(16) 내에서 제3 연결 지점(883)에 전기적으로 연결된다. 도 40은 캐비닛(16) 및 그 내용물들로부터 별개의 엔티티로서 인덕터(2)를 도시한다. 인덕터(2)는 도관(14)(도 5 참조)에 부착되는 케이싱(13) 내에 다시 수용될 수 있다. 도관(14)은 점선으로 표시된 바와 같이, 제1 인덕터(2), 특히 인덕터(2)의 적어도 한 세트의 턴에 전기적으로 연결되고 단자(17, 18)에 연결될 수 있는 2개의 케이블(15)(또는 2개의 스트랜드를 갖는 케이블)을 수용한다.

[0492] 추가의 변형에서, 도 2 내지 4, 8 내지 10, 14 내지 17, 21 내지 23, 26 내지 29, 32 내지 35 및 38 내지 39에 도시된 실시형태의 특징 또는 본원에 기재된 임의의 변형은 서로 조합될 수 있다. 또한, 상기 실시예들 또는 변형예들 중 임의의 것은 도 5, 11, 18, 27 내지 29 및 40에 도시되고 이와 관련하여 설명된 것과 유사한 방식으로 적응될 수 있는데, 특히 도 2 내지 4, 8 내지 10, 14 내지 17, 21 내지 23, 26 내지 29, 32 내지 35 및 38 내지 39(또는 그 변형예들)에 따른 장치를 제공하지만, 이 장치에는 인덕터(2)와의 연결을 위한 단자들(단자들(17 및 18)과 같은)을 제공한다.

[0493] 상기 실시예들 또는 변형예들 중 임의의 것에서, 개별 컴포넌트들의 극성들은, 예를 들어, 전압 소스(7)의 음의 단자가 스위칭 디바이스(8)를 통해 제1 브랜치(5) 및 제2 브랜치(6)에 연결되도록 반전될 수 있다. 스위칭 디바이스들(3, 603)의 극성들은 또한 반전될 수 있거나 - 또는 이들은 동일하게 유지될 수 있으며, 이 경우 2개의 브랜치들(5, 6) 및 2개의 인덕터들(2, 609)은 그들의 기능들을 스왑한다.

[0494] 이상 본 발명의 적어도 하나의 예시적인 실시예가 설명되었지만, 많은 수의 변형이 존재한다는 점에 유의해야 한다. 또한, 설명된 예시적인 실시예들은 본 발명이 구현될 수 있는 방법의 비제한적인 예들만을 예시하며, 본 명세서에 설명된 장치들 및 방법들의 범위, 애플리케이션 또는 구성을 제한하도록 의도되지 않는다는 것이 이해되어야 한다. 오히려, 이전의 설명은 본 발명의 적어도 하나의 예시적인 실시예를 구현하기 위한 명령어들을 당업자에게 제공할 것이며, 이에 의해 예시적인 실시예의 요소들의 기능 및 배열의 다양한 변경들은 첨부된 청구항들 및 그들의 법적 등가물들에 의해 정의된 주제를 벗어나지 않고 이루어질 수 있다는 것이 이해되어야 한다.

부호의 설명

- [0495]
- 1 전기 저장 디바이스, 커패시터
 - 2 제1 인덕터, 턴 세트
 - 3 스위칭 소자인 사이리스터
 - 4 전기 컴포넌트 또는 전기 컴포넌트들의 어셈블리, 다이오드
 - 5 (접속 회로의) 제1 브랜치
 - 6 (접속 회로의) 제2 브랜치
 - 7 (제1) 전기 에너지 소스, 전압 소스
 - 8 스위치, 스위칭 디바이스, 스위칭 회로
 - 9 제2 인덕터
 - 10 바이패스 회로
 - 11 추가 인덕터

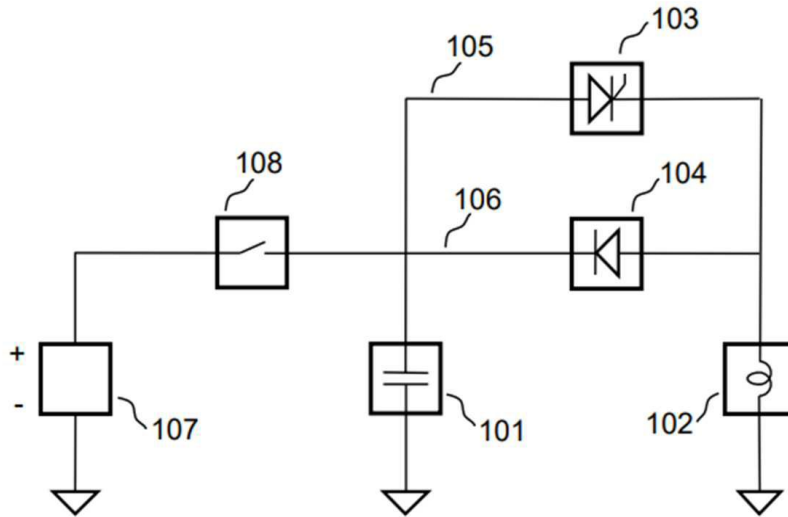
12 추가 바이패스 회로
13 케이싱
14 도관
15 케이블
16 하우징, 캐비닛
17-19 단말
90-95 방법 단계들
101 커패시터
102 인덕터
103 사이리스터
104 다이오드
105 제1 브랜치
106 제2 브랜치
107 전압 소스
108 스위치
200 제1 하프 펄스
210 제2 하프 펄스
309 제2 인덕터
310 바이패스 회로
311 추가 인덕터
312 추가 바이패스 회로
320 제1 하프 펄스
330 제2 하프 펄스
390-395 방법 단계들
401 (제1) 가변 커패시터
420 커패시터 어레이먼트
421, 423 추가 커패시터(선택적으로: 가변)
422, 424 추가의 스위칭 디바이스들
430 제1 하프 펄스
431 제2 하프 펄스
490-495 방법 단계들
503 스위칭 디바이스
540(제1) 컨트롤러
541(제2) 컨트롤러
542 스파크 갭
543 저항기

544 제어부
 545 다이얼/인터페이스
 546 터치 스크린/인터페이스
 547 프로세서/메모리 디바이스
 548 검출기
 549 전류(하프 펄스)
 550a-d 전류
 551 신체 부분
 590-596 방법 단계들
 603 스위칭 디바이스, 사이리스터
 609 제2 인덕터
 613 케이싱
 617,618 단말
 620 제1 하프 펄스
 630 제2 하프 펄스
 690-695 방법 단계들
 701 보조 커패시터
 703 스위칭 디바이스, 사이리스터
 707 제2 전압 소스
 708 스위치, 스위칭 디바이스
 720 제1 하프 펄스(전류)
 730 제2 하프 펄스(전류)
 732 (커패시터에서) 전압
 760 스위칭 배열, h-브리지
 761-764 (스위칭 배열의) 스위치, 스위칭 디바이스
 765 충전 회로
 790-796 방법 단계들
 807 DC 소스 배열
 820 제1 펄스(전류)
 830초 펄스(전류)
 842 추가 전기 회로 요소, 스파크 갭
 861-864 스위치, 스위칭 디바이스
 870 제1 직렬 조합의 스위칭 디바이스
 871 스위칭 디바이스들의 제2 직렬 조합
 881-884 연결 포인트
 888,889 (인덕터의) 단자들

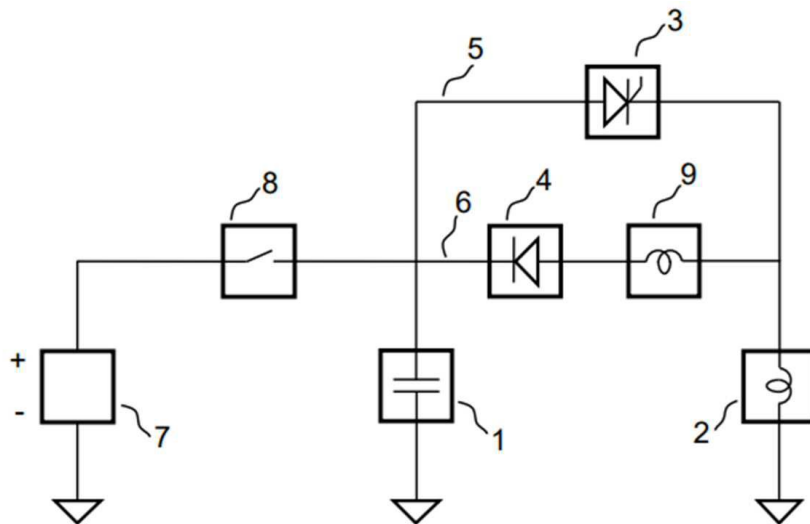
890-895 방법 단계들

도면

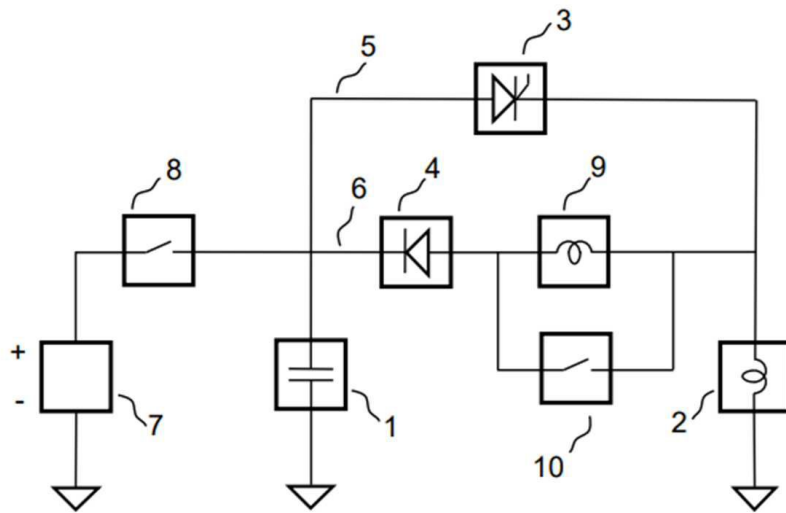
도면1



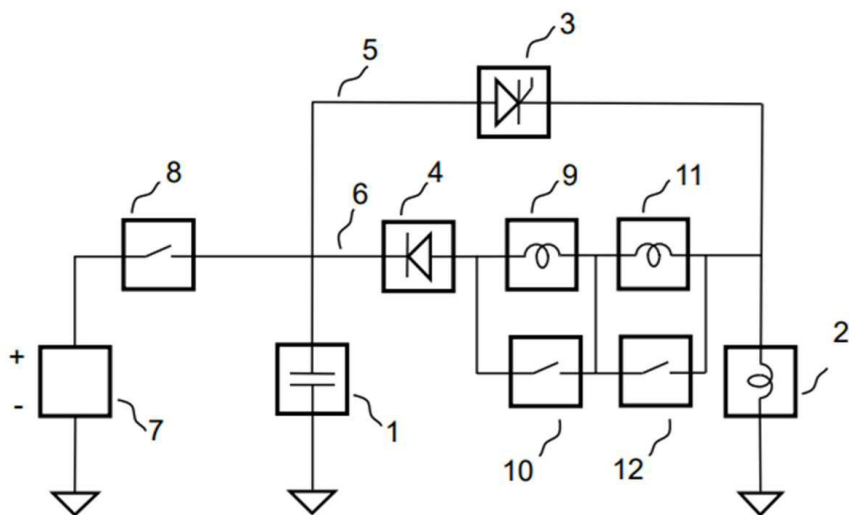
도면2



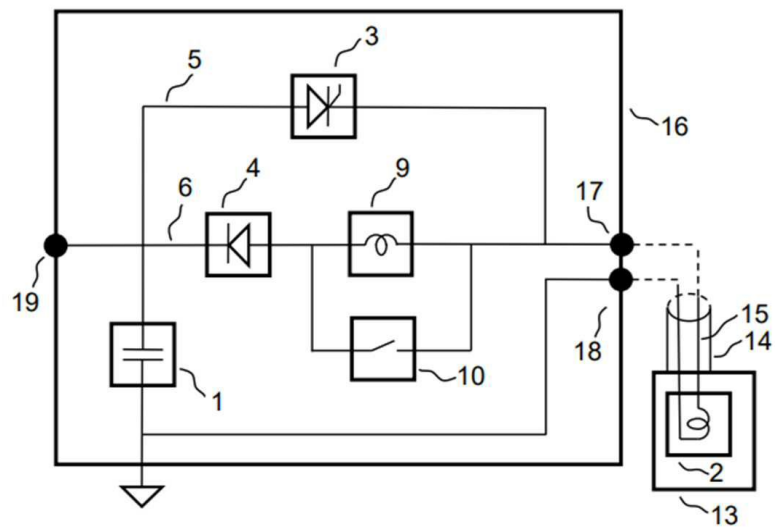
도면3



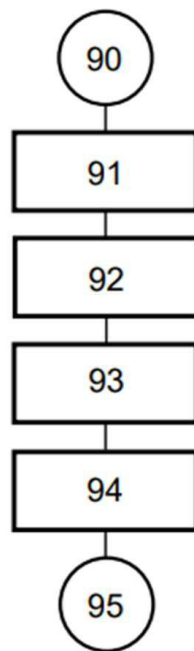
도면4



도면5



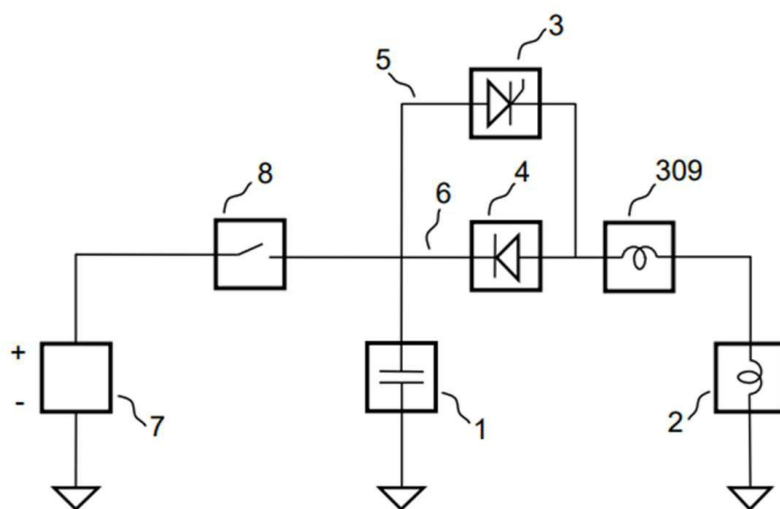
도면6



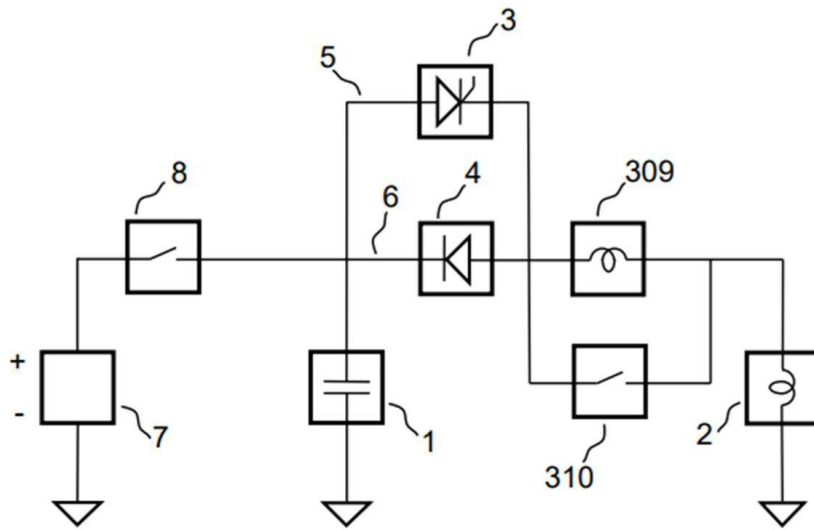
도면7



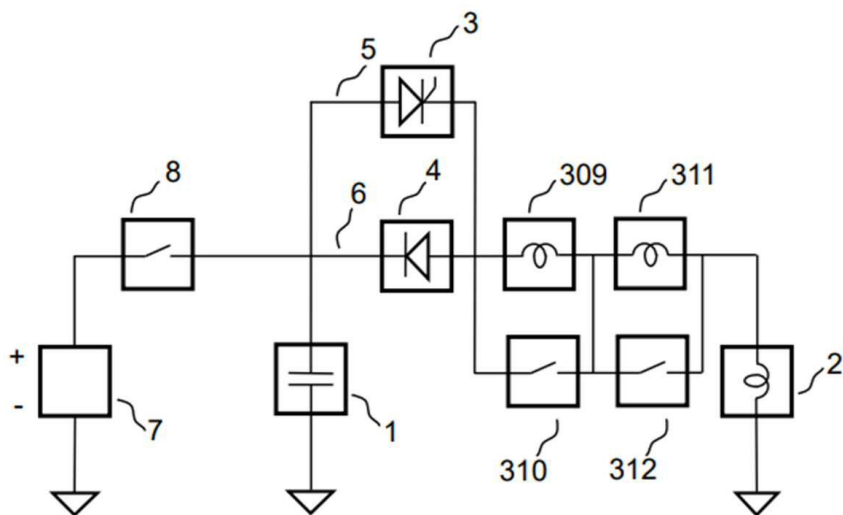
도면8



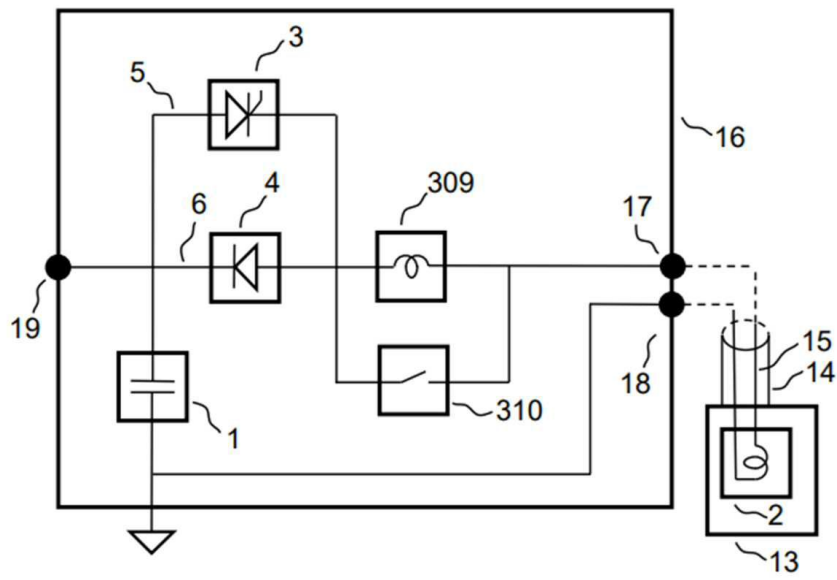
도면9



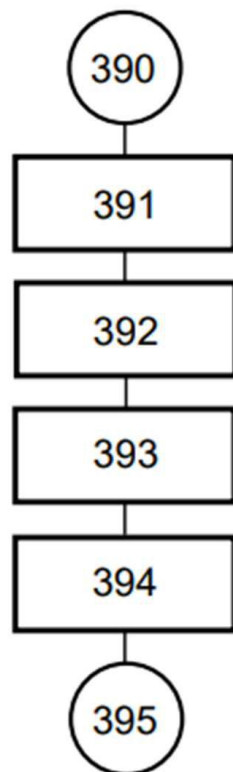
도면10



도면11



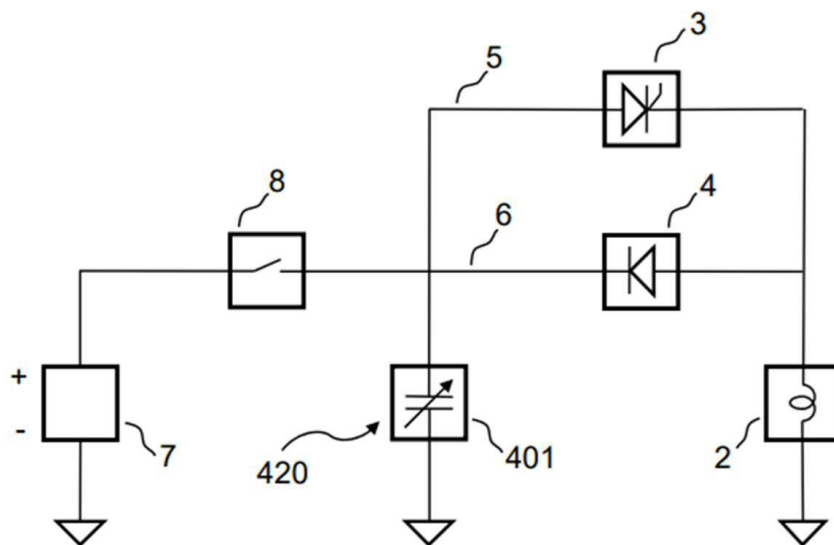
도면12



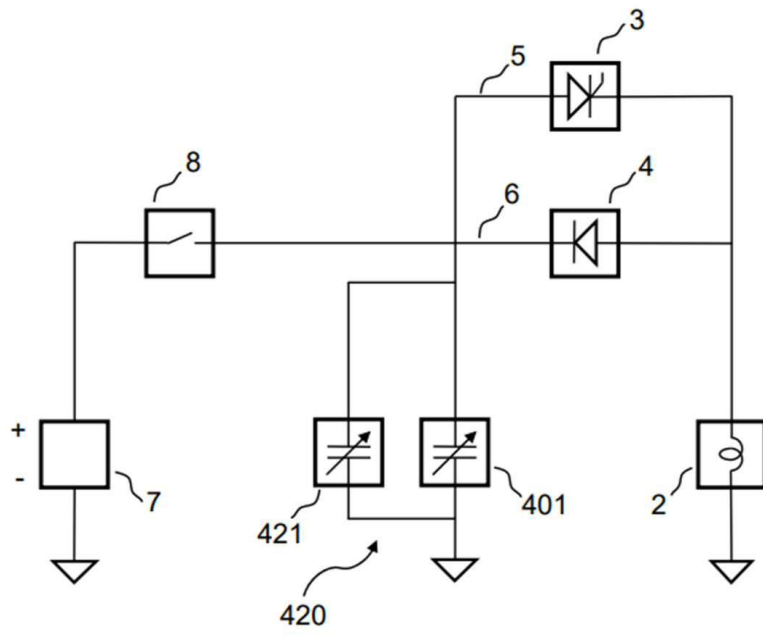
도면13



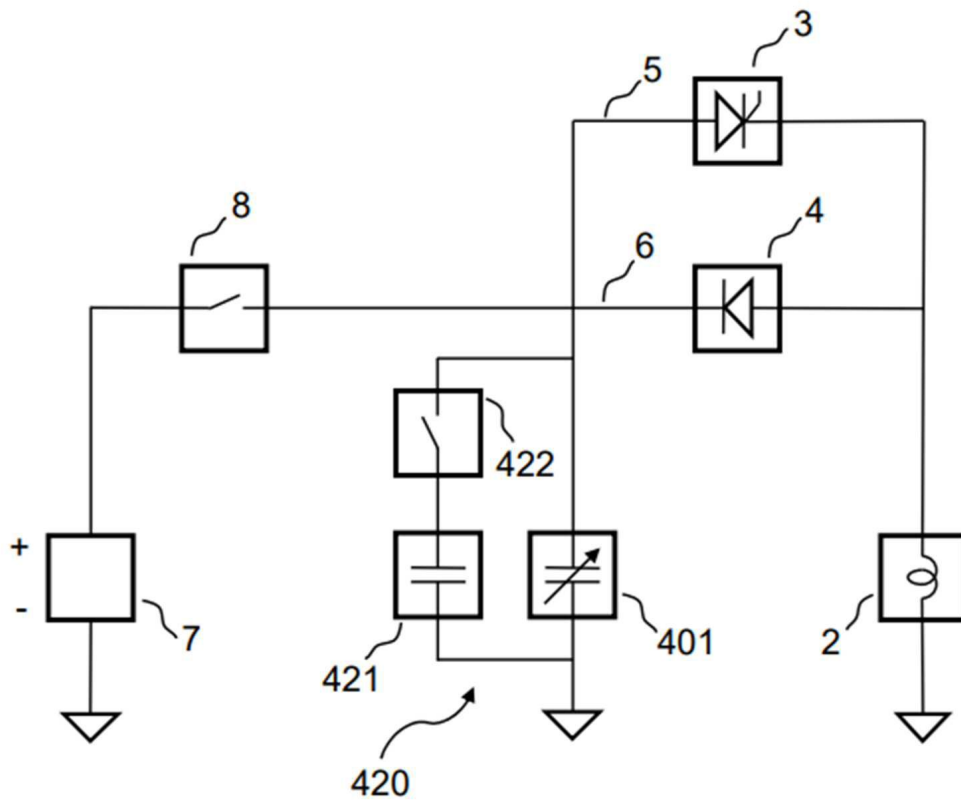
도면14



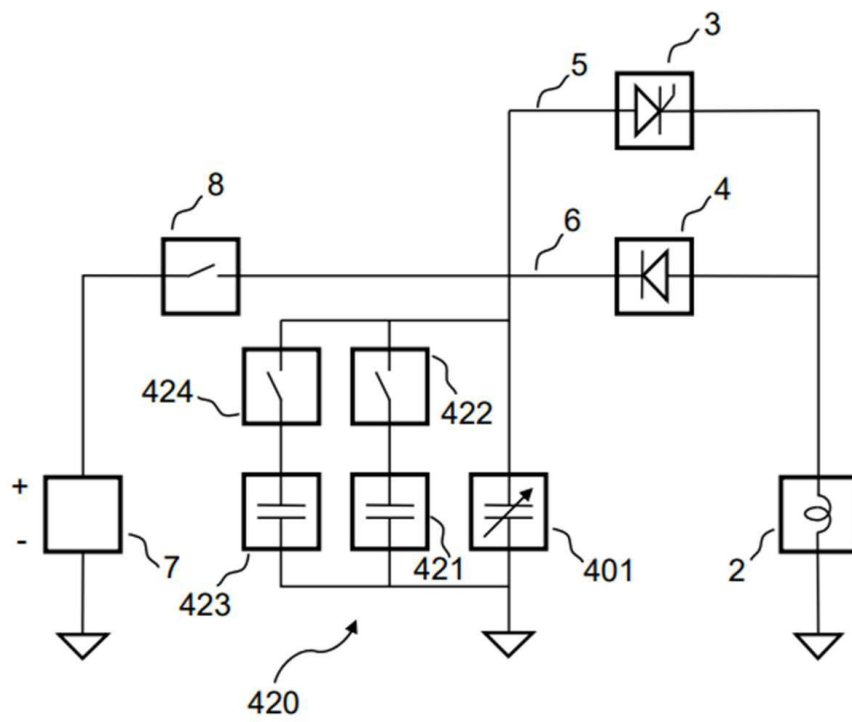
도면15



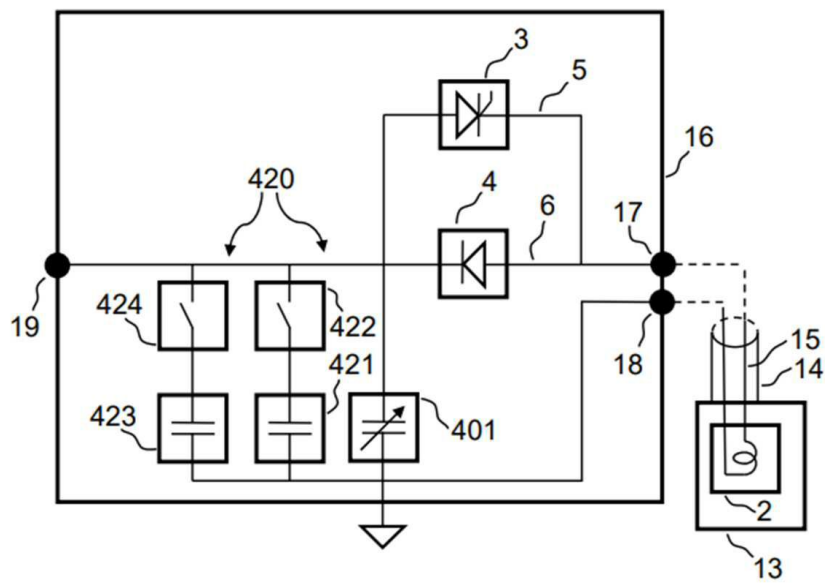
도면16



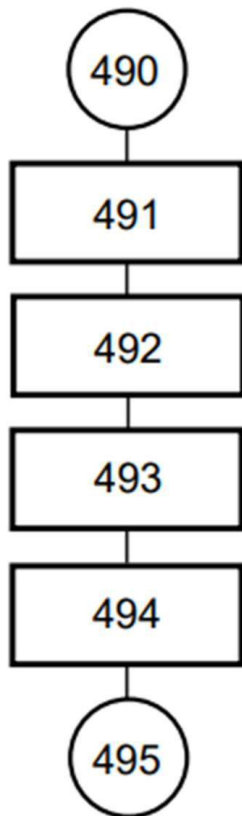
도면17



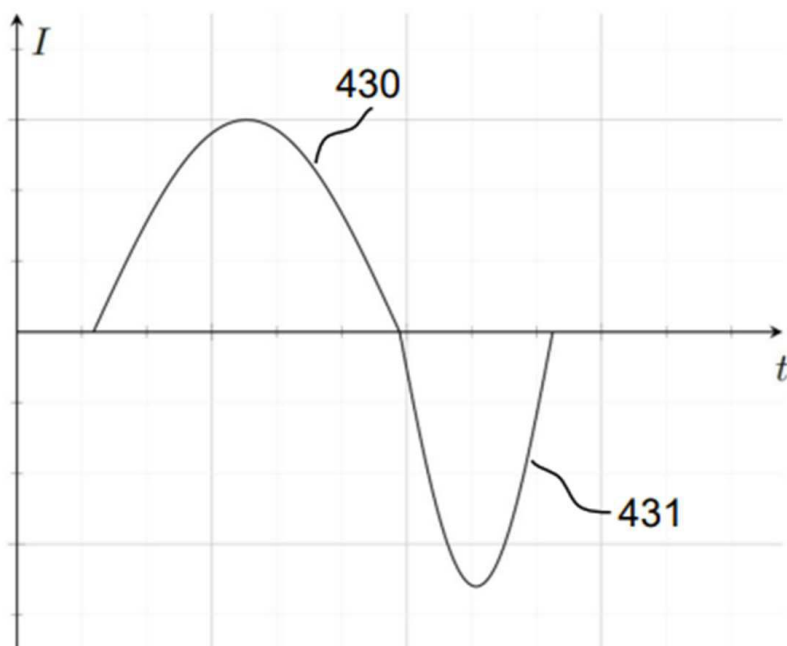
도면18



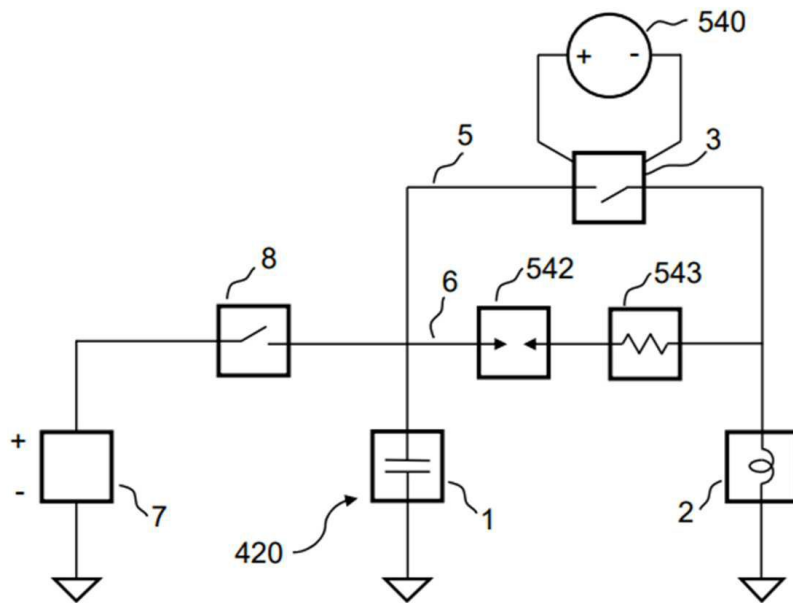
도면19



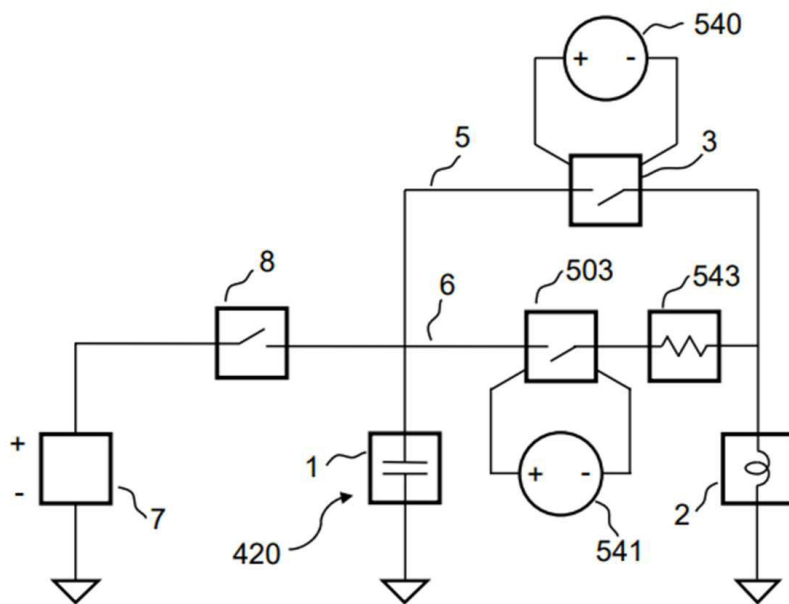
도면20



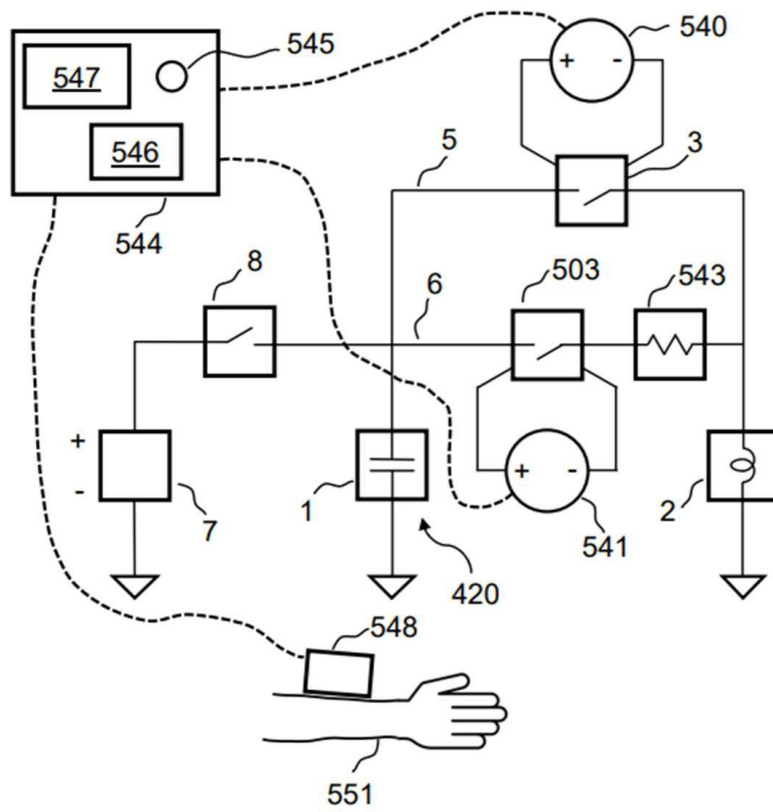
도면21



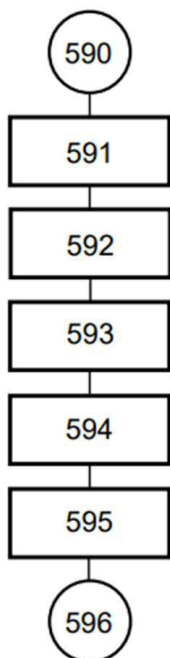
도면22



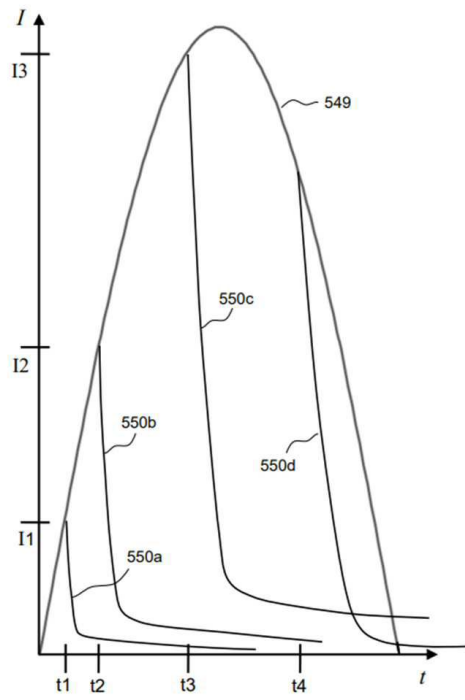
도면23



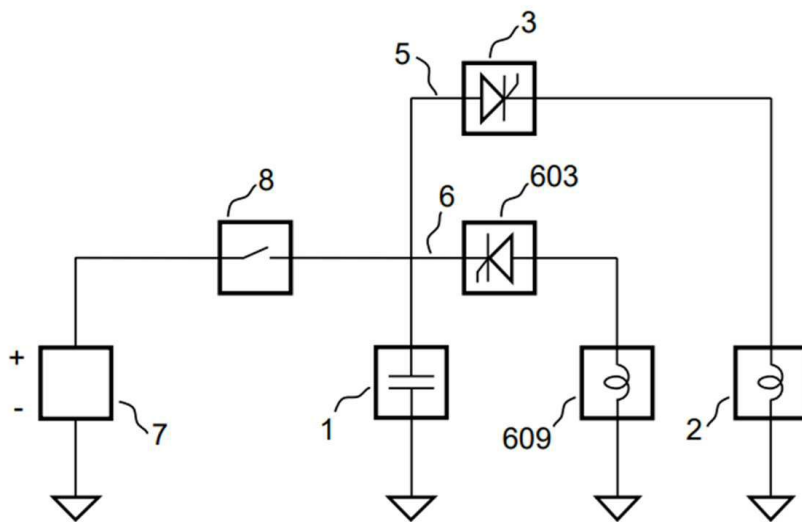
도면24



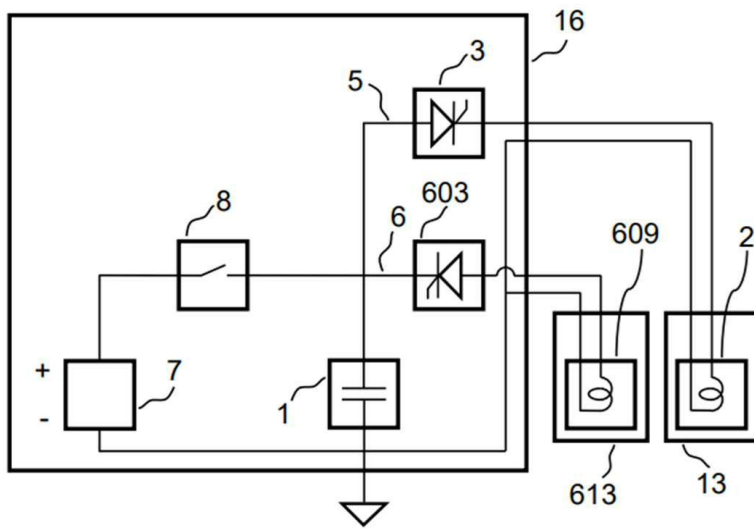
도면25



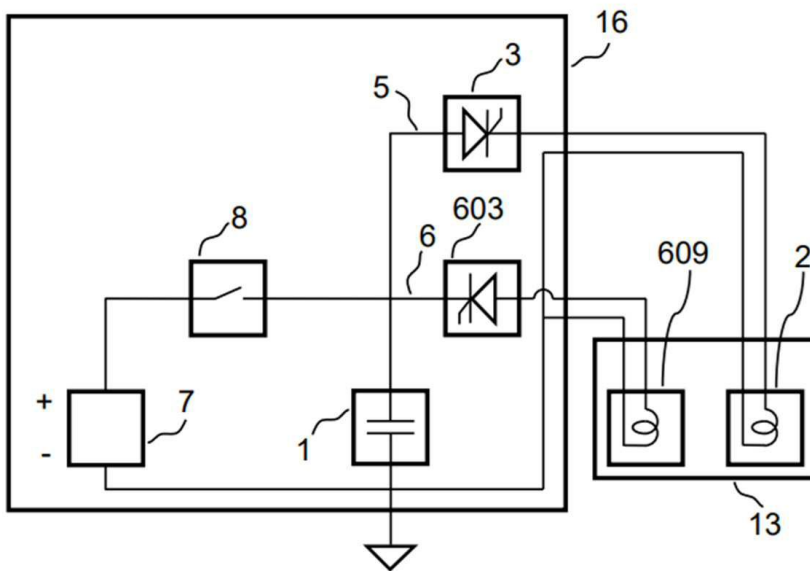
도면26



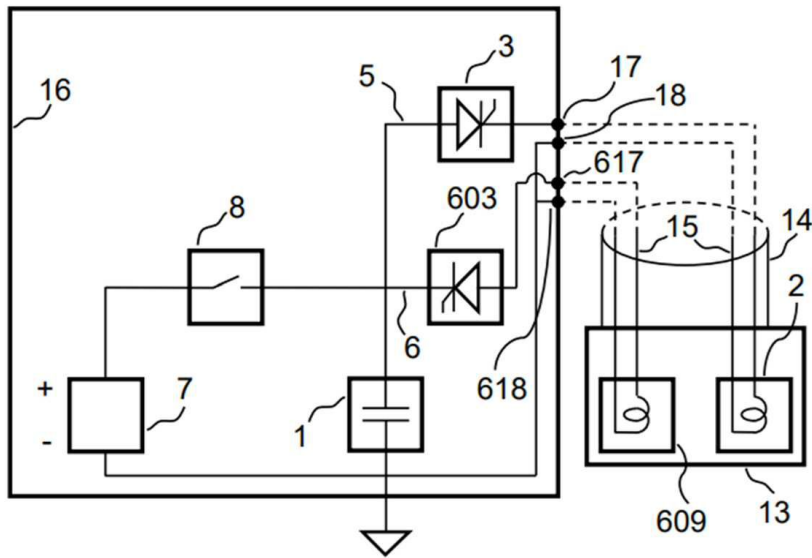
도면27



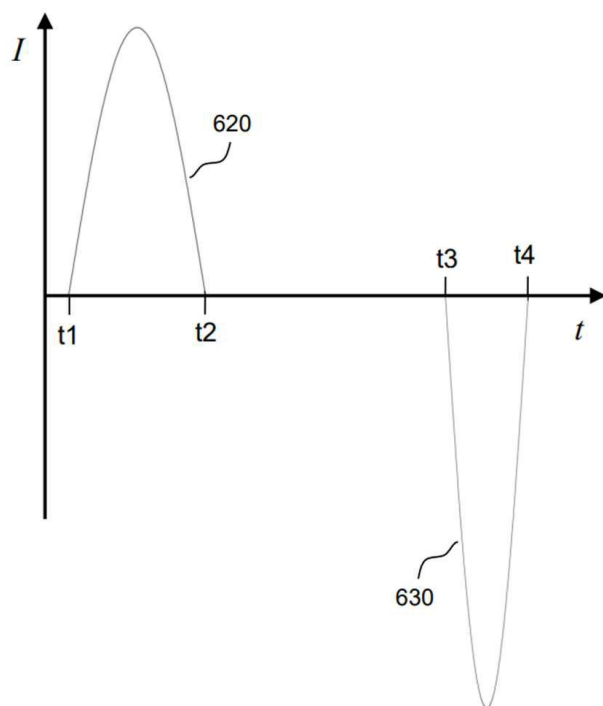
도면28



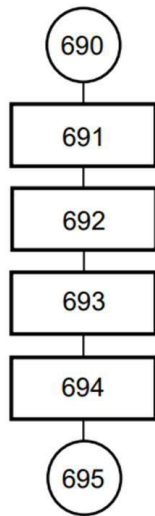
도면29



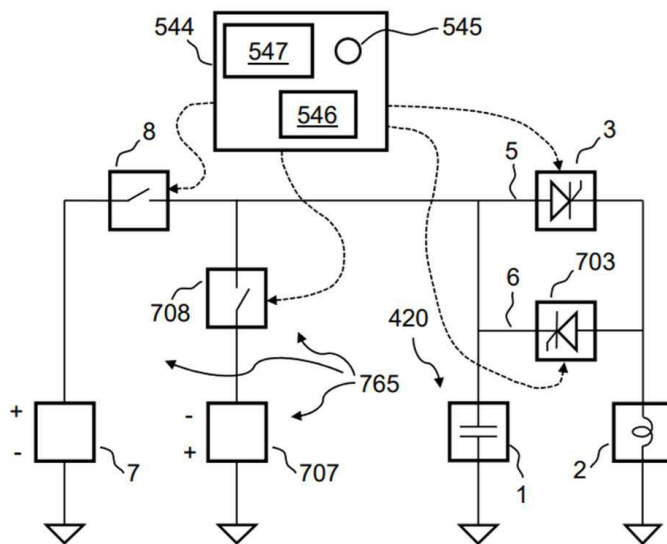
도면30



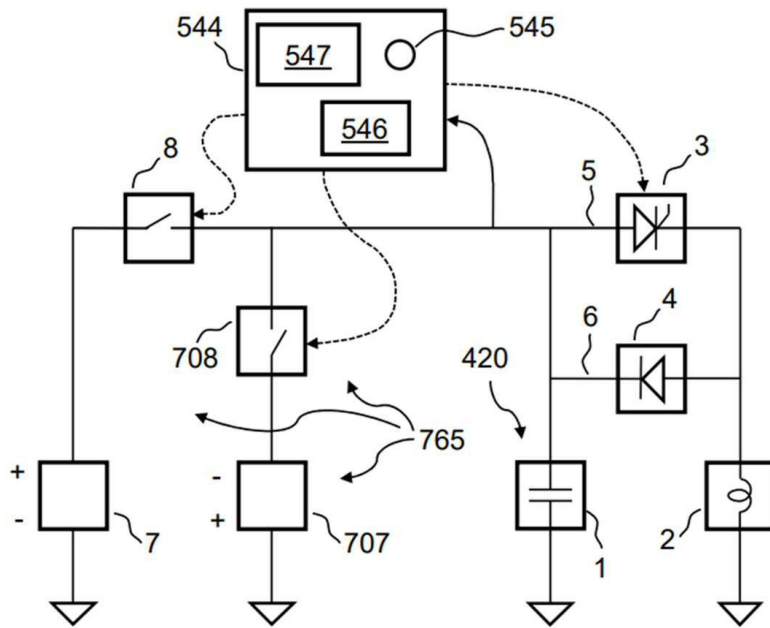
도면31



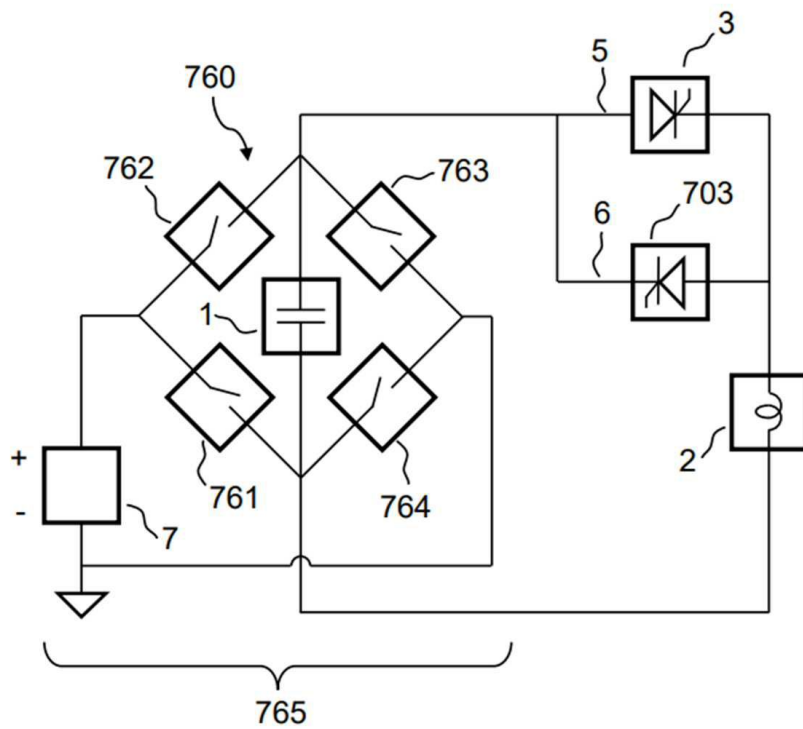
도면32



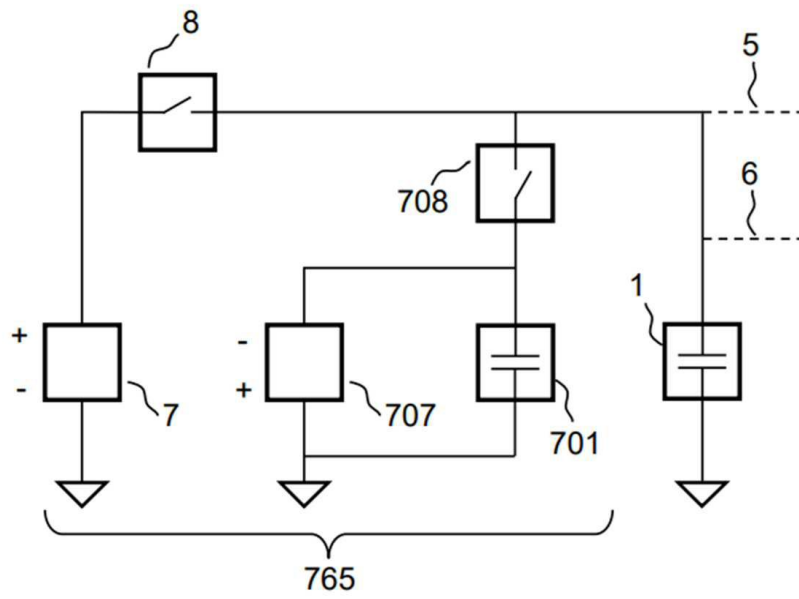
도면33



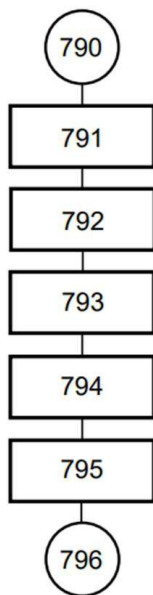
도면34



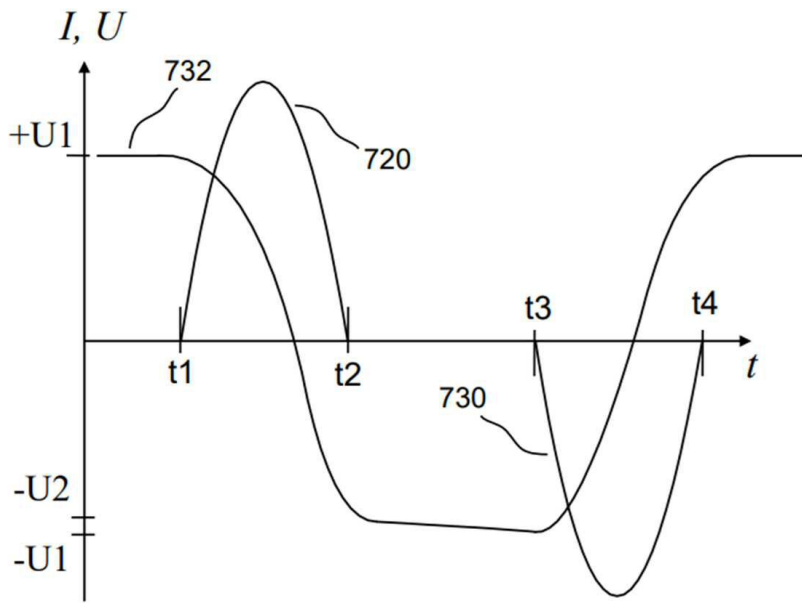
도면35



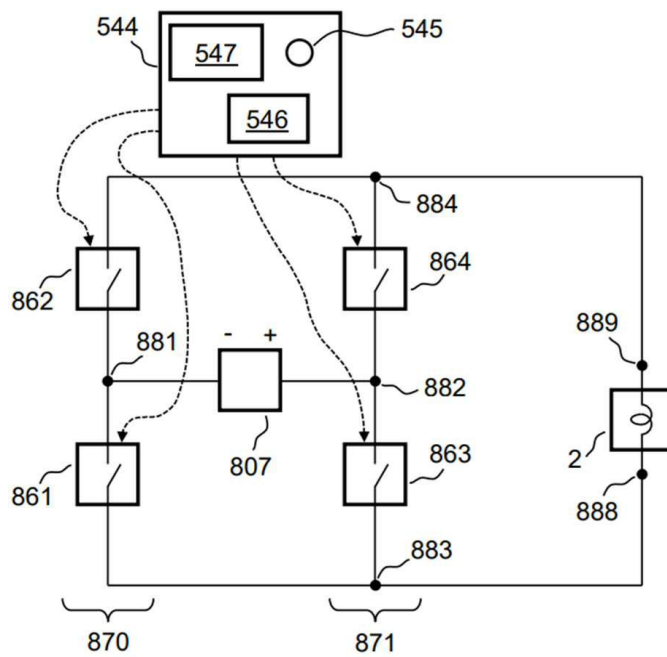
도면36



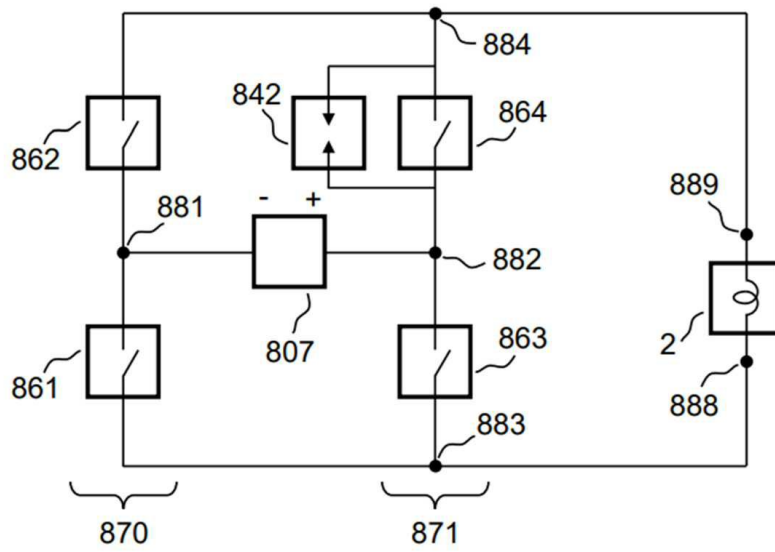
도면37



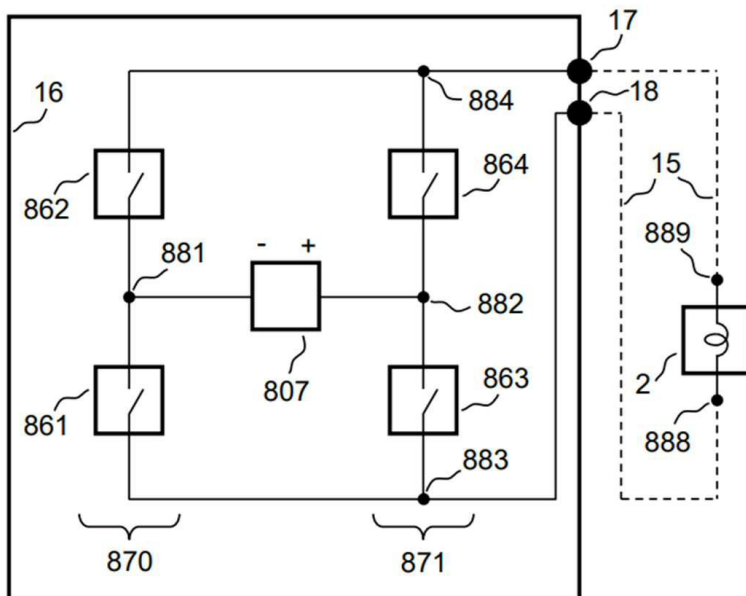
도면38



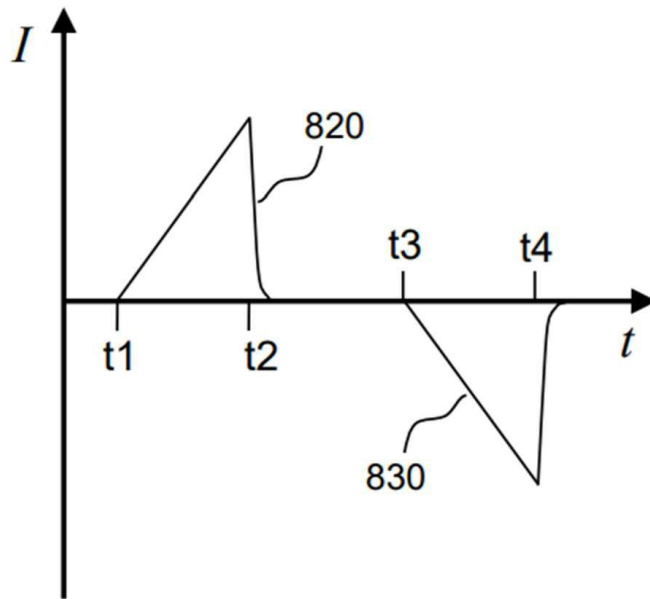
도면39



도면40



도면41



도면42

