

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5353123号
(P5353123)

(45) 発行日 平成25年11月27日 (2013.11.27)

(24) 登録日 平成25年9月6日 (2013.9.6)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)
G09G 3/20 (2006.01)
G02F 1/133 (2006.01)

G09G 3/36
G09G 3/20 624A
G09G 3/20 621B
G09G 3/20 624D
G09G 3/20 612D

請求項の数 3 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2008-217968 (P2008-217968)
(22) 出願日 平成20年8月27日 (2008.8.27)
(65) 公開番号 特開2009-75578 (P2009-75578A)
(43) 公開日 平成21年4月9日 (2009.4.9)
審査請求日 平成23年1月24日 (2011.1.24)
(31) 優先権主張番号 特願2007-222594 (P2007-222594)
(32) 優先日 平成19年8月29日 (2007.8.29)
(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001443
カシオ計算機株式会社
東京都渋谷区本町 1 丁目 6 番 2 号
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100109830
弁理士 福原 淑弘
(74) 代理人 100075672
弁理士 峰 隆司
(74) 代理人 100095441
弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

画素トランジスタを介して表示信号が印加される画素電極と各表示画素間で共通のコモン信号が印加される共通電極との間に液晶が挟持された表示パネルを有し、

1 画面分の表示データに対応した表示信号を前記表示パネルに供給する毎に、第 1 の電圧レベルと前記第 1 の電圧レベルとは異なる第 2 の電圧レベルとの間で前記コモン信号の電圧レベルが切り替わる表示装置において、

直列接続された複数の昇圧回路を有し、該複数の昇圧回路は、最終段の第 1 の昇圧回路と、該第 1 の昇圧回路の前段の、前記第 1 の昇圧回路と異なる、第 2 の昇圧回路とを有し、該各昇圧回路が、所定の電圧を昇圧して得られる昇圧電圧を平滑コンデンサの電圧出力

10

端子側から出力する電圧変換手段と、
前記電圧変換手段の前記第 1 の昇圧回路において、前記平滑コンデンサの基準電圧入力端子に印加する基準電圧の電圧レベルを、前記コモン信号の電圧レベル変化に同期させて、前記第 1 の電圧レベルに対応した値と前記第 2 の電圧レベルに対応した値とに切り替える切り替え手段と、

前記平滑コンデンサの電圧出力端子側から出力され、前記切り替え手段による切り替えに対応して、前記コモン信号の電圧レベル変化に同期して電圧レベルが互いに異なる昇圧電圧をゲートオフ電圧として前記画素トランジスタに印加する走査手段と、

を備え、

前記第 1 の電圧レベルと前記第 2 の電圧レベルのいずれか一方は、前記第 2 の昇圧回路

20

で生成されて出力されることを特徴とする表示装置。

【請求項 2】

前記切り替え手段は、前記共通電極に印加される電圧レベルが前記第 1 の電圧レベルのときに前記第 1 の電圧レベルに対応した値になるように、前記共通電極に印加される電圧レベルが前記第 2 の電圧レベルのときに前記第 2 の電圧レベルに対応した値になるように、前記平滑コンデンサの基準電圧入力端子での電圧レベルを切り替えることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記第 2 の昇圧回路は 1 段目の昇圧回路であり、

前記第 2 の昇圧回路が所定の電源電圧を昇圧して前記第 1 の電圧レベルと前記第 2 の電圧レベルの一方を生成して出力するとともに、前記第 1 の昇圧回路が前記電源電圧と極性の異なる電圧を前記昇圧電圧として出力することを特徴とする請求項 1 または 2 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、所定のフレーム毎に共通電極の電圧レベルを変化させる表示装置に関する。

【背景技術】

【0002】

液晶表示装置に用いられるドットマトリクス方式の表示パネルとして、単純マトリクス方式の表示パネルとアクティブマトリクス方式の表示パネルとが知られている。このうち、アクティブマトリクス方式の表示パネルにおいては、表示パネル上に複数の走査ラインと複数の信号ラインとをそれぞれ直交するように配置し、これら走査ラインと信号ラインとの交点近傍に薄膜トランジスタ (Thin Film Transistor: 以下、TFT と記す) を介して画素電極を配置し、さらに画素電極に対向するように共通電極を配し、画素電極と共通電極との間に液晶を充填することで表示画素を構成している。そして、走査ラインを介して入力された走査信号によって選択状態とされた表示画素に信号ラインから表示信号を印加する。また、共通電極にはコモン信号を印加する。このとき、表示画素を構成する液晶には表示信号とコモン信号との差に相当する電圧が印加され、これによって、液晶の配向状態を変化させて表示を行うようにしている。

【0003】

ここで、長寿命化等の理由で、液晶の駆動には交流駆動が必須である。この交流駆動の手法として、例えば液晶に印加される電圧の極性をフレーム毎に反転させるフレーム反転駆動が知られている (例えば、特許文献 1 参照)。

【0004】

図 1 1、図 1 2 (a)、図 1 2 (b) は、フレーム反転駆動時における印加電圧波形を示している。また、図 1 3 は、フレーム反転駆動時のモデル図を示している。

【0005】

TFT に走査信号が印加されることにより、選択状態になった表示画素の画素電極に表示信号 V_s が印加される。このとき、液晶には画素電極に印加された表示信号としての画素電極電位 V_s' と共通電極に印加されているコモン信号 V_{com} との差の電圧 V_{LCD} が印加されて表示が行われる。フレーム反転駆動においては、図 1 1 に示すように、共通電極に印加するコモン信号 V_{com} と表示信号 V_s の両方或いは一方の電圧レベルを、ある所定の中心電圧を中心としてフレーム毎に反転させるようにしている。

【特許文献 1】特開平 7 - 129127 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

フレーム反転駆動の場合、図 1 2 (a)、図 1 2 (b) に示すように、次のフレーム期間に移行してコモン信号 V_{com} の極性が反転する際に、容量カップリング効果により画

10

20

30

40

50

素電極電位 V_s' が ΔV_2 だけ変化する。このときの変化量 ΔV_2 は、画素電極と共通電極との間に充填される液晶の等価容量を C_{LCD} 、液晶に印加される電圧を次のフレームまで保持しておくための補助容量の容量を C_{cs} 、TFTのゲート-ソース間に発生する寄生容量を C_{gs} 、コモン信号の電圧レベルの変化量、即ちコモン信号の振幅中心電圧に対して正極側のコモン電圧レベル V_{comH} と負極側のコモン電圧レベル V_{comL} との差を V_{comp} とすると、下記式で表わされる。下記式で示すように、 ΔV_2 は、TFTの寄生容量 C_{gs} の影響により V_{comp} よりも小さくなり、結果としてコモン信号 V_{com} の極性反転後の液晶に印加される電圧は極性反転前の液晶に印加される電圧 V_{LCD} よりも $V_{comp} - \Delta V_2$ だけ小さくなる。

$$\Delta V_2 = (C_{LCD} + C_{cs}) \times V_{comp} / (C_{gs} + C_{LCD} + C_{cs})$$

10

ここで、液晶に印加される電圧が $V_{comp} - \Delta V_2$ だけ小さくなる期間 T_1 は、コモン信号 V_{com} の電圧極性が反転されてから、次のフレームにおいてTFTがオン状態となり、画素電極に表示信号 V_s が再び書き込まれ画素電極電位 V_s' が更新されるまでの間続く。このため、例えば、画面上部から画面下部に向けて走査を行うような液晶表示装置の場合、画面上部の表示画素になるほど1フレーム期間内で先にTFTがオン状態となり、液晶に印加される電圧が本来印加されるべき電圧 V_{LCD} よりも $V_{comp} - \Delta V_2$ だけ小さくなる期間 T_1 が短くなる。その一方で、画面下部の表示画素になるほど液晶に印加される電圧が本来印加されるべき電圧 V_{LCD} よりも $V_{comp} - \Delta V_2$ だけ小さくなる期間 T_1 が長くなる。したがって、画面上部の表示画素から順に画面下部の表示画素に向かって液晶に印加される実効電圧が小さくなり、各表示画素にたとえ同一の表示データに対応した表示信号を書き込んだ場合であっても、画面上部から画面下部にかけた輝度傾斜が発生してしまう。

20

【0007】

本発明は、上記の事情に鑑みてなされたもので、フレーム反転駆動において、コモン信号の極性反転に伴って発生する画面内での輝度傾斜を抑制した表示を行うことができる表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記の目的を達成するために、本発明の表示装置は、画素トランジスタを介して表示信号が印加される画素電極と各表示画素間で共通のコモン信号が印加される共通電極との間に液晶が挟持された表示パネルを有し、1画面分の表示データに対応した表示信号を前記表示パネルに供給する毎に、第1の電圧レベルと前記第1の電圧レベルとは異なる第2の電圧レベルとの間で前記コモン信号の電圧レベルが切り替わる表示装置において、直列接続された複数の昇圧回路を有し、該複数の昇圧回路は、最終段の第1の昇圧回路と、該第1の昇圧回路の前段の、前記第1の昇圧回路と異なる、第2の昇圧回路とを有し、該各昇圧回路が、所定の電圧を昇圧して得られる昇圧電圧を平滑コンデンサの電圧出力端子側から出力する電圧変換手段と、前記電圧変換手段の前記第1の昇圧回路において、前記平滑コンデンサの基準電圧入力端子に印加する基準電圧の電圧レベルを、前記コモン信号の電圧レベル変化に同期させて、前記第1の電圧レベルに対応した値と前記第2の電圧レベルに対応した値とに切り替える切り替え手段と、前記平滑コンデンサの電圧出力端子側から出力され、前記切り替え手段による切り替えに対応して、前記コモン信号の電圧レベル変化に同期して電圧レベルが互いに異なる昇圧電圧をゲートオフ電圧として前記画素トランジスタに印加する走査手段と、を備え、前記第1の電圧レベルと前記第2の電圧レベルのいずれか一方は、前記第2の昇圧回路で生成されて出力されることを特徴とする。

30

40

【発明の効果】

【0009】

本発明によれば、フレーム反転駆動において、コモン信号の極性反転に伴って発生する画面内での輝度傾斜を抑制した表示を行うことができる。

【発明を実施するための最良の形態】

【0010】

50

以下、図面を参照して本発明の実施形態を説明する。

図1は、本発明の一実施形態に係る表示駆動装置を備える表示装置の一例としての液晶表示装置の構成を示す図である。図1に示す液晶表示装置は、表示パネル10と、走査ドライバ20と、信号ドライバ30と、コモン信号生成回路40と、タイミングジェネレータ50と、電源回路60と、入力部70とを有している。

【0011】

表示パネル10は、行方向に配設された複数の走査ラインと、列方向に配設された複数の信号ラインとを備え、走査ラインと信号ラインとの各交点近傍には図2に示す表示画素が設けられて構成されている。

【0012】

図2は、表示パネル10に設けられる1つの表示画素の等価回路を示す図である。図2に示す走査ラインGには薄膜トランジスタ(TFT)11のゲート電極が接続され、信号ラインSにはTFT11のドレイン電極が接続されている。さらに、TFT11のソース電極には画素電極が接続されている。そして、画素電極と対向するように共通電極が配され、画素電極と共通電極との間に液晶が充填(挟持)されている。さらに、このようにして構成される液晶容量CLcdには蓄積容量Ccsが並列接続されている。このような構成において、画素電極と共通電極との間に電圧が印加されると、この電圧に応じて画素電極と共通電極との間に充填された液晶の配向状態が変化して液晶層中における光の透過率が変化する。これにより、図2に示す表示画素の背面に配置された図示しない光源からの光の透過状態が変化して画像表示が行われる。なお、図2にはTFT11のゲート電極 - ソース電極間及び走査ライン - 画素電極間に発生する寄生容量Cgsも示している。

【0013】

走査ドライバ20には、図2の走査ラインGが接続されている。例えば走査ドライバ20は、図3に示すように、タイミングジェネレータ50から出力される垂直制御信号Vsigや、水平制御信号Hsigとしての第1ゲートクロック信号Hsig1及び第2ゲートクロック信号Hsig2に基づいて、各走査ラインに走査信号を出力する。なお、第1ゲートクロック信号Hsig1と第2ゲートクロック信号Hsig2とは互いに逆位相の矩形信号である。

【0014】

走査ドライバ20の主要部における概略構成は、図4に示すように、例えば走査ライン数分(n段)の保持回路101、102、103、104、・・・が直列に配置されて構成される。そして、それぞれの保持回路は、入力端子INと、出力端子OUTと、リセット端子RSTと、クロック信号入力端子CKと、高電位電源入力端子Thと、低電位電源入力端子Tlとを有している。そして、1段目の保持回路101の入力端子INには1段目の入力信号として垂直制御信号Vsigが供給される。また、2段目以後の保持回路の入力端子INには前段の保持回路の出力信号が供給される。また、各保持回路のリセット端子RSTには次段の保持回路の出力信号が供給される。なお、最終段(例えばn段目)の保持回路(図示せず)のリセット端子RSTには、別途リセット信号ENDが供給される構成としてもよいし、1段目の保持回路101の出力信号が供給される構成としてもよい。

【0015】

さらに、奇数段目の保持回路のクロック信号入力端子CKには、第1ゲートクロック信号Hsig1が供給され、偶数段目の保持回路のクロック信号入力端子CKには、第1ゲートクロック信号Hsig1に対して逆位相となっている第2ゲートクロック信号Hsig2が供給される。また、各保持回路の高電位電源入力端子Thには所定の高電圧VGHとしてゲートオン電圧VGHが供給され、各保持回路の低電位電源入力端子Tlには所定の低電圧VGLとしてゲートオフ電圧VGLが供給される。

【0016】

各保持回路101、102、103、104、・・・は、図5に示すように、それぞれ、6個のMOS型電界効果トランジスタ(以下、MOSトランジスタと記す)T11~T

10

20

30

40

50

16と、コンデンサCとを有している。

【0017】

このような走査ドライバ20は、図3に示すように、垂直制御信号Vsigに応じて当該フレームでの走査を開始するとともに、第1ゲートクロック信号Hsig1及び第2ゲートクロック信号Hsig2に応じて、所定の期間だけゲートオフ電圧VGLからゲートオン電圧VGHに切り替えるといった電圧出力を、最前段の走査ラインG(1)から順に最後段の走査ラインG(n)まで、走査ライン毎に行う。

【0018】

つまり、走査ドライバ20は、走査ライン毎に、当該走査ラインに対応するTFTを順次オン状態にし、このときに信号ラインに出力されている表示信号に対応する画素電極に書き込む。

10

【0019】

ここで、本実施形態における走査ドライバ20では、走査信号のゲートオフ電圧VGLとして、2種類のオフ電圧レベルVGL_1、VGL_2をコモン信号Vcomの極性反転のタイミングに合わせて交互に供給可能なように構成されている。ここで、VGL_1とVGL_2の関係は、

$$VGL_2 = VGL_1 + Vcomp$$

である。

【0020】

また、走査信号の2種類のオフ電圧レベルは、詳細は後述するが、例えば電源回路60が生成し走査ドライバ20へ供給される電圧がコモン信号Vcomの極性反転のタイミングに合わせてVGL_1とVGL_2との間で振幅して出力されるように電源回路60を制御することで得ることができる。即ち、電源回路60がゲートオフ電圧としてVGL_1とVGL_2とを時分割で走査ドライバ20へ供給し、走査ドライバ20が当該供給されてきたゲートオフ電圧を各走査ラインへ出力するようにする。

20

【0021】

信号ドライバ30には、図2の信号ラインSが接続され、タイミングジェネレータ50からの水平同期信号に同期して出力される水平制御信号Hsigに基づいて、入力部70から入力されるR(赤)、G(緑)、B(青)の各色の表示データを1行単位で取り込み、この取り込んだ表示データに対応する表示信号Vsを生成して信号ラインSに供給する。また、フレームの開始とともにタイミングジェネレータ50から入力される極性反転制御信号Polに応じて表示信号Vsの電圧レベルをある中心電圧を中心として反転させる。即ち、信号ドライバ30は、1画面分の表示データに対応した表示信号を表示パネル10に供給する毎に表示信号Vsの電圧レベルが液晶に印加される電圧の極性を反転させる電圧レベルとなるようにある中心電圧を中心として反転させる。

30

【0022】

コモン信号生成回路40は、フレームの開始とともにタイミングジェネレータ50から入力される極性反転制御信号Polに対応させて、電源回路60によって供給される2種類の共通電圧VcomH、VcomLを交互に選択することでコモン信号Vcomを生成して共通電極に供給する。

40

【0023】

タイミングジェネレータ50は、入力部70から入力される垂直同期信号に基づいて上述したような垂直制御信号Vsigや、極性反転制御信号Polを生成するとともに、入力部70から入力される水平同期信号に基づいて水平制御信号Hsigを生成し、生成した各制御信号をそれぞれ供給する。

【0024】

電源回路60は、走査ドライバ20、信号ドライバ30、コモン信号生成回路40における各種駆動電圧を生成して供給するもので、詳細は後述するが電源電圧Vccを昇圧する昇圧回路等を備えて構成されている。

【0025】

50

次に、図 1 のような構成を有する表示装置の動作について説明する。

入力部 70 を介して垂直同期信号が供給されるとタイミングジェネレータ 50 において極性反転制御信号 P_{ol} 及び垂直制御信号 V_{sig} が生成される。そして、垂直制御信号 V_{sig} は走査ドライバ 20 及び信号ドライバ 30 に、極性反転制御信号 P_{ol} は信号ドライバ 30、コモン信号生成回路 40、及び電源回路 60 に出力される。また、入力部 70 を介して水平同期信号が供給されるとタイミングジェネレータ 50 において水平制御信号 H_{sig} が生成されて走査ドライバ 20 及び信号ドライバ 30 に出力される。

【0026】

垂直制御信号 V_{sig} が入力されると、走査ドライバ 20 は当該フレームにおける走査ラインの走査を開始するとともに、信号ドライバ 30 は、当該フレームにおける表示データに対応した表示信号の信号ラインへの供給を開始する。

10

【0027】

そして、走査ドライバ 20 は、水平制御信号 H_{sig} に同期させて、1 行分の TFT 11 をオン状態とするための走査信号としてゲートオン電圧 V_{GH} を各走査ライン G に順次走査ライン毎に印加する。このとき、オフ状態とすべき TFT 11 に対応する走査ラインには走査信号としてゲートオフ電圧 V_{GL} を印加する。そして、ゲートオフ電圧 V_{GL} のオフ電圧レベルは、電源回路 60 から時分割的に供給されてくる V_{GL_1} 及び V_{GL_2} の何れか一方の値がそのタイミングによって自動的に適用される。また、信号ドライバ 30 は、走査ドライバ 20 が走査信号によって TFT 11 をオン状態にする表示画素に対応した走査信号を供給する。

20

【0028】

一方、コモン信号生成回路 40 は、互いに異なる電圧レベルの共通電圧 V_{comL} と V_{comH} とを、極性反転制御信号 P_{ol} を受ける毎に交互に共通電極に印加する。ここで、コモン信号生成回路 40 は、正極期間 ($V_s > V_{com}$ とする期間) では V_{comL} を供給し、負極期間 ($V_s < V_{com}$ とする期間) では V_{comH} を供給する。即ち、コモン信号生成回路 40 は、コモン信号 V_{com} の振幅中心電圧に対して正極側の電圧レベルである V_{comH} を、液晶に印加される電圧が負極性になる表示信号を信号ドライバ 30 が信号ラインに供給する期間である負極期間に出力する。また、コモン信号生成回路 40 は、負極側の電圧レベルである V_{comL} を、液晶に印加される電圧が正極性になる表示信号を信号ドライバ 30 が信号ラインに供給する期間である正極期間に出力する。

30

【0029】

表示パネル 10 において、走査信号におけるゲートオン電圧が供給されてオン状態となっている TFT 11 に表示信号 V_s が印加されると、表示画素では TFT 11 を介して画素電極に表示信号 V_s が画素電極電位 $V_{s'}$ として保持される。これにより、画素電極電位 $V_{s'}$ とコモン信号 V_{com} (V_{comL} 又は V_{comH}) との差に応じた電圧が液晶に印加される。これによって液晶の配向状態が変化して液晶層中における光の透過率が変化して表示が行われる。

【0030】

上述したように走査ドライバ 20 は、表示画素への表示信号 V_s の書き込みが終了するタイミングで 1 行分の TFT 11 をオフ状態とするための走査信号としてオフ電圧 V_{GL_1} 又は V_{GL_2} を走査ライン G に印加する。ここで、本実施形態では、コモン信号の電圧レベルが V_{comH} から V_{comL} に切り替わるタイミングで走査信号におけるゲートオフ電圧の電圧レベルを V_{GL_2} から V_{GL_1} に切り替え、コモン信号の電圧レベルが V_{comL} から V_{comH} に切り替わるタイミングでオフ電圧レベルを V_{GL_1} から V_{GL_2} に切り替えるようにしている。

40

【0031】

なお、走査ラインを介して TFT 11 のゲート電極に印加されるゲートオフ電圧の電圧レベルが V_{GL_1} と V_{GL_2} との間で切り替わっても TFT 11 はオフ状態を維持することが可能な値であり、液晶に印加された電圧は次の表示信号 V_s の印加時 (即ち、次のフレームにおいて TFT 11 が再びオン状態となるまで) 補助容量 C_{cs} によって保持

50

される。

【0032】

図6は、本実施形態におけるフレーム反転駆動時における画素電極電位 V_s' の時系列変化を示している。また、図7は、本実施形態におけるフレーム反転駆動時のモデル図を示している。図6に示すように、本実施形態においては、コモン信号 V_{com} が電圧レベル V_{comH} から V_{comL} に切り替わるのに応じて走査信号のオフ電圧レベルを V_{GL_2} から V_{GL_1} に切り替え、コモン信号 V_{com} の電圧レベルが V_{comL} から V_{comH} に切り替わるのに応じて走査信号のオフ電圧レベルを V_{GL_1} から V_{GL_2} に切り替えている。これにより、極性反転時の画素電位 V_{LCD} の変化量 ΔV_2 を、

$$\Delta V_2 = V_{comp p}$$

とすることができる。

【0033】

即ち、本実施形態では、コモン信号 V_{com} における電圧レベルの変化量と同じ電圧レベル変化を、走査信号のゲートオフ電圧 V_{GL} にも与えるようにしている。これにより、極性反転時の画素電極電位 V_s' の変化量 ΔV_2 をコモン信号 V_{com} における電圧レベルの変化量 $V_{comp p}$ と同じくすることができる。したがって、画素電極電位 V_s' とコモン信号 V_{com} の差である液晶への印加電圧 V_{LCD} （液晶への印加電圧）が極性反転前後で変化することがない。これにより、1画面で同一輝度の表示を行ったような場合でも、画面上部から画面下部にかけての輝度傾斜を発生させることがない。

【0034】

以下、図8、図9、図10(a)、及び図10(b)に基づいて、電源回路60におけるコモン信号の電圧レベル V_{comL} 、 V_{comH} 及び走査信号のオフ電圧レベル V_{GL_1} 、 V_{GL_2} の生成について詳述する。

【0035】

電源回路60は、図8、図9に示すように、電源電圧 V_{cc} に基づいて、コモン信号に適用される負極側の電圧レベル V_{comL} を生成する第1電圧変換部60Aと、コモン信号に適用される正極側の電圧レベル V_{comH} 及び走査信号に適用されるオフ電圧レベル V_{GL_1} 、 V_{GL_2} を生成する第2電圧変換部60B等を備えている。

【0036】

第1電圧変換部60Aは、例えば電源電圧 V_{cc} を大凡-1倍に昇圧するチャージポンプ方式の昇圧回路61（以下、便宜上、第1反転回路61と記す）からなり、この第1反転回路61は例えば4つのスイッチ S_{a1} 、 S_{a2} 、 S_{a3} 、 S_{a4} と、昇圧用コンデンサ C_{a1} と、平滑コンデンサ C_{a2} とから構成されている。この第1反転回路61は、スイッチ S_{a1} 、 S_{a3} がオン（ショート）であるとともにスイッチ S_{a2} 、 S_{a4} がオフ（オープン）である第1接続状態と、スイッチ S_{a1} 、 S_{a3} がオフであるとともにスイッチ S_{a2} 、 S_{a4} がオンである第2接続状態とを有している。これら第1接続状態と第2接続状態とを所定の周期で切り替えることにより、第1反転回路61は、 V_{comL} 用出力端子 T_a での電圧が目的の電圧レベル V_{comL} で維持されるように制御がなされる。なお、第1反転回路61は、 V_{comL} 用出力端子 T_a に出力される電圧をDC調整するレギュレータをさらに備え、当該レギュレータによりDC調整された電圧が負極側の電圧レベル V_{comL} となるようにさらに制御して出力する構成としてもよい。

【0037】

また、第2電圧変換部60Bは、それぞれが所定の電圧を昇圧または極性反転して出力する4つのチャージポンプ方式の昇圧回路、即ち第1昇圧回路62、第2昇圧回路63、第3昇圧回路64、第2反転回路65を備え、これらは直列接続されている。

【0038】

第1昇圧回路62は、例えば電源電圧 V_{cc} を大凡2倍に昇圧して電圧レベル V_{comH} を生成するもので、オフ電圧レベル V_{GL_1} 、 V_{GL_2} の生成過程の一過程として電圧レベル V_{comH} を生成する。そして、第1昇圧回路62は、4つのスイッチ S_{b1} 、 S_{b2} 、 S_{b3} 、 S_{b4} と、昇圧用コンデンサ C_{b1} と、平滑コンデンサ C_{b2} とから

10

20

30

40

50

構成されている。この第1昇圧回路62は、スイッチSb1、Sb3がオンであるとともにスイッチSb2、Sb4がオフである第3接続状態と、スイッチSa1、Sa3がオフであるとともにスイッチSa2、Sa4がオンである第4接続状態とを有している。これら第3接続状態と第4接続状態とを所定の周期で切り替えることにより、第1昇圧回路62は、VcomH用出力端子Tbでの電圧が予め設定されている電圧レベルVcomHで維持されるように制御がなされる。なお、第1昇圧回路62は、VcomH用出力端子Tbに出力される電圧をDC調整するレギュレータをさらに備え、当該レギュレータによりDC調整された電圧が負極側の電圧レベルVcomHとなるようにさらに制御して出力する構成としてもよい。

【0039】

10

第2昇圧回路63は、第1昇圧回路62が昇圧して出力する電圧レベルVcomHとしての第1昇圧電圧2Vccをさらに大凡2倍に昇圧し、これを第2昇圧電圧として出力するもので、4つのスイッチSc1、Sc2、Sc3、Sc4と、昇圧用コンデンサCc1と、平滑コンデンサCc2とから構成されている。この第2昇圧回路63は、スイッチSc1、Sc3がオンであるとともにスイッチSc2、Sc4がオフである第5接続状態と、スイッチSc1、Sc3がオフであるとともにスイッチSc2、Sc4がオンである第6接続状態とを有している。これら第5接続状態と第6接続状態とを所定の周期で切り替えることにより、第2昇圧回路63は、出力電圧が予め設定されている電圧レベル、例えば4Vccで維持されるように制御がなされる。

【0040】

20

第3昇圧回路64は、第2昇圧回路63が昇圧して出力する第2昇圧電圧4Vccをさらに大凡2倍に昇圧し、これを第3昇圧電圧として出力するもので、4つのスイッチSd1、Sd2、Sd3、Sd4と、昇圧用コンデンサCd1と、平滑コンデンサCd2とから構成されている。この第3昇圧回路64は、スイッチSd1、Sd3がオンであるとともにスイッチSd2、Sd4がオフである第7接続状態と、スイッチSd1、Sd3がオフであるとともにスイッチSd2、Sd4がオンである第8接続状態とを有している。これら第7接続状態と第8接続状態とを所定の周期で切り替えることにより、第3昇圧回路64は、出力電圧が予め設定されている電圧レベル、例えば8Vccで維持されるように制御がなされる。

【0041】

30

第2反転回路65は、第3昇圧回路64が昇圧して出力する第3昇圧電圧8Vccと上述したように生成されたVcomL、VcomHとに基づいてオフ電圧レベルVGL_1、VGL_2を生成するもので、5つのスイッチSe1、Se2、Se3、Se4、Sw1と、反転用コンデンサCe1と、平滑コンデンサCe2とから構成されている。

【0042】

ここで、平滑コンデンサCe2は、その一方（電圧出力端子Tx側）がオフ電圧レベル出力用端子Toに接続されるとともに、その他方（基準電圧入力端子Ty側）がコモン信号電圧レベル入力端子Ti（以下、入力端子Tiと記す）に接続されている。入力端子Tiは、上述した極性反転制御信号Polに同期して端子間接続を切り替えるスイッチSw1によってVcomL用出力端子TaまたはVcomH用出力端子Tbの何れか一方に接続される。具体的には、スイッチSw1は、共通電極に印加されるコモン信号Vcomの電圧レベルがVcomLのタイミングのときに端子Tiでの電圧レベルがVcomLとなるように図8に示すようにして端子Taと入力端子Tiとの間を接続する。また、スイッチSw1は、共通電極に印加されるコモン信号Vcomの電圧レベルがVcomHのタイミングのときに入力端子Tiでの電圧レベルがVcomHとなるように図9に示すようにして端子Tbと入力端子Tiとの間を接続する。

40

【0043】

また、第2反転回路65は、スイッチSe1、Se3がオンであるとともにスイッチSe2、Se4がオフである第9接続状態と、スイッチSe1、Se3がオフであるとともにスイッチSe2、Se4がオンである第10接続状態とを所定の周期で切り替える。こ

50

こでの切り替え周期は、コモン信号 V_{com} における電圧レベルの切り替わり周期よりも十分に短いことが好ましい。

【0044】

第2電圧変換部60Bでは、このようにして、共通電極に印加されるコモン信号の2種類の異なる電圧レベルに対応させて、図10(a)、図10(b)に示すような、電圧レベルが異なる2種類のオフ電圧レベル V_{GL_1} 、 V_{GL_2} を時分割的に生成して出力することができる。そして、このように生成されたオフ電圧レベル V_{GL_1} 、 V_{GL_2} の互いの電位差は、コモン信号 V_{com} の電圧レベル V_{comL} 、 V_{comH} における互いの電位差と等しくなり好都合である。

【0045】

また、本実施の形態では、互いのオフレベル走査信号電圧 V_{GL_1} 、 V_{GL_2} を互いに共通の第2電圧変換部60Bによって時分割的に生成しているため、別個の電圧変換部でオフレベル走査信号電圧 V_{GL_1} 、 V_{GL_2} を個別に生成する場合と比較し、部品点数を少なく構成することができるとともに回路規模を小さくすることが可能となり好ましい。

【0046】

以上実施形態に基づいて本発明を説明したが、本発明は上記した実施形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形や応用が可能なことは勿論である。例えば、図6に示す例では、走査信号のゲートオフ電圧 V_{GL} の電圧レベルの切り替えタイミングとコモン信号 V_{com} の極性反転タイミングとを一致させている。しかし、フレームの切れ目に設けられる垂直帰線期間内に、走査信号のゲートオフ電圧 V_{GL} の電圧レベルの切り替えとコモン信号 V_{com} の極性反転とを行うのであれば、走査信号におけるゲートオフ電圧 V_{GL} のオフ電圧レベルの切り替えタイミングとコモン信号 V_{com} の極性反転タイミングとがたとえずれたとしても、表示状態に影響を与えることなく画面内における輝度傾斜の発生を防止することができる。換言すると、フレームの切れ目に設けられる垂直帰線期間内に、走査信号におけるゲートオフ電圧のオフ電圧レベルの切り替えとコモン信号 V_{com} の極性反転とを行えば、必要以上に、オフ電圧レベルの切り替えタイミングと極性反転タイミングとを一致させなくても、表示状態に不都合を生じさせることなく好ましい。

【0047】

さらに、上記した実施形態には種々の段階の発明が含まれており、開示される複数の構成要件の適当な組合せにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件からいくつかの構成要件が削除されても、上述したような課題を解決でき、上述したような効果が得られる場合には、この構成要件が削除された構成も発明として抽出され得る。

【図面の簡単な説明】

【0048】

【図1】本発明の一実施形態に係る表示駆動装置を備える表示装置の一例としての液晶表示装置の構成を示す図である。

【図2】表示画素の等価回路を示す図である。

【図3】走査信号とコモン信号とにおける電圧レベルの切り替えタイミングの関係を説明するためのタイミングチャートである。

【図4】走査ドライバの主要部における概略構成を示す図である。

【図5】保持回路の構成を示す図である。

【図6】本発明の一実施形態におけるフレーム反転駆動時における印加電圧波形を示す図である。

【図7】本発明の一実施形態におけるフレーム反転駆動時のモデル図である。

【図8】 V_{comL} に対応させて V_{GL_1} を生成する場合の電源回路の説明図である。

【図9】 V_{comH} に対応させて V_{GL_2} を生成する場合の電源回路の説明図である。

【図10】電源回路での昇圧フローの説明図であり、(a)は V_{comL} に対応させて V

10

20

30

40

50

G L _ 1 を生成する場合を示す図であり、(b) は V c o m H に対応させて V G L _ 2 を生成する場合を示す図である。

【図 1 1】コモン信号の説明図である。

【図 1 2】従来のフレーム反転駆動時における印加電圧波形を示す図であり、(a) は各フレームで比較的先の方に書き込みが行なわれる表示画素の印加電圧波形を示す図であり、(b) は各フレームで比較的後の方に書き込みが行なわれる表示画素の印加電圧波形を示す図である。

【図 1 3】従来のフレーム反転駆動時のモデル図である。

【符号の説明】

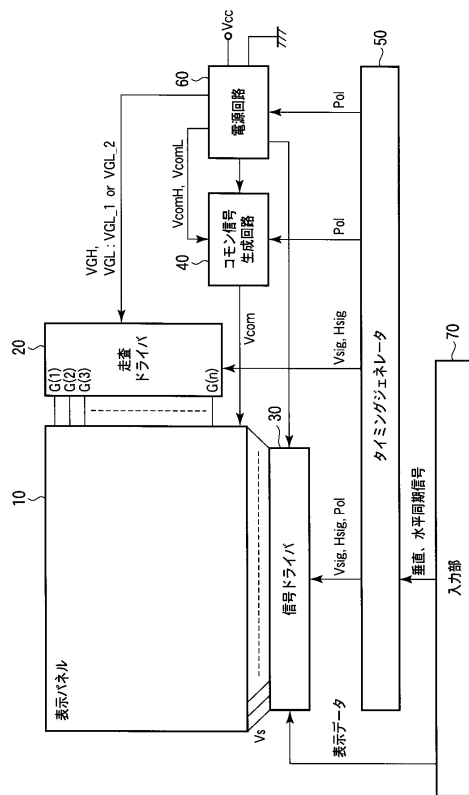
【 0 0 4 9 】

1 0 ... 表示パネル、2 0 ... 走査ドライバ、3 0 ... 信号ドライバ、4 0 ... 共通電圧発生回路、5 0 ... タイミングジェネレータ、6 0 ... 電源回路、7 0 ... 入力部

10

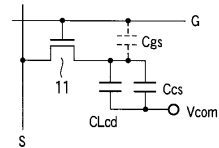
【図 1】

図 1



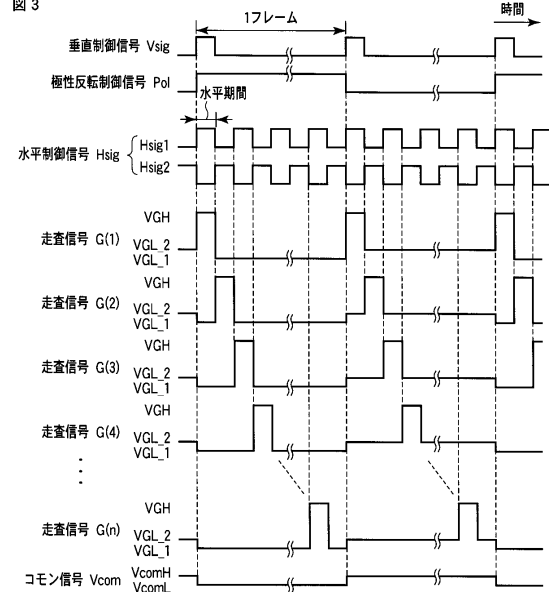
【図 2】

図 2



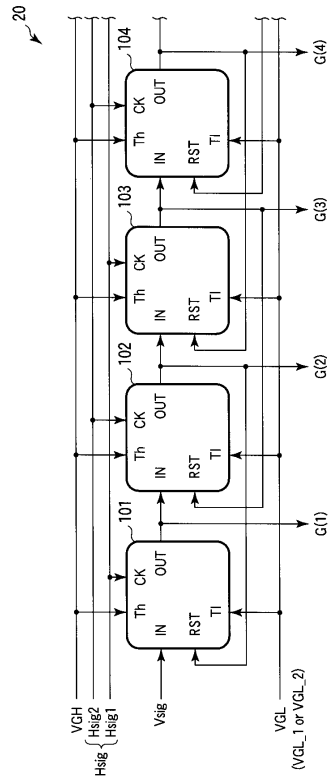
【図 3】

図 3



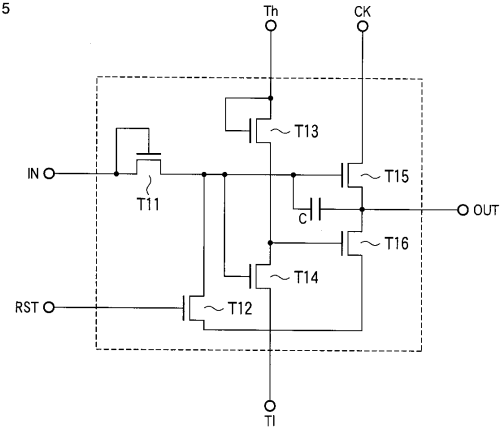
【図 4】

図 4



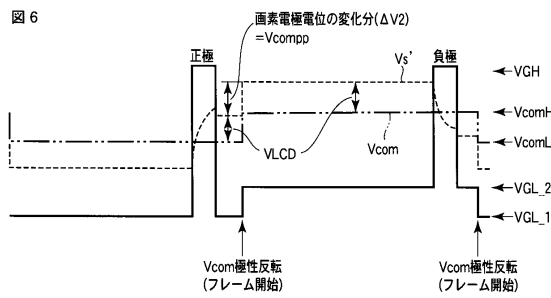
【図 5】

図 5



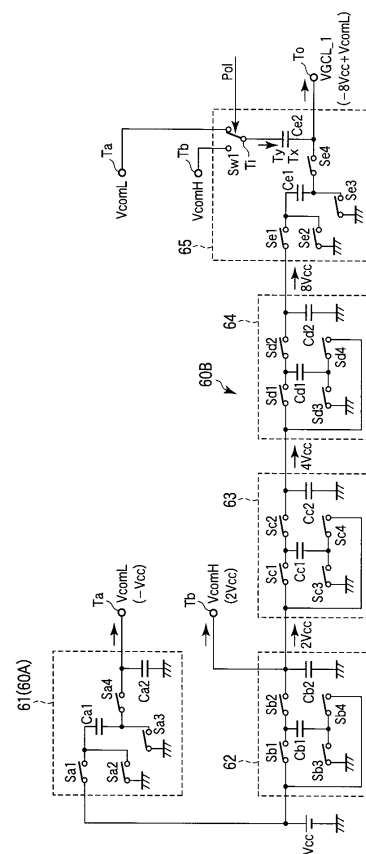
【図 6】

図 6



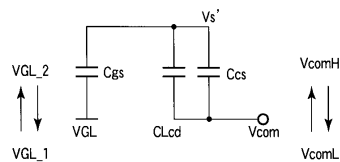
【図 8】

図 8



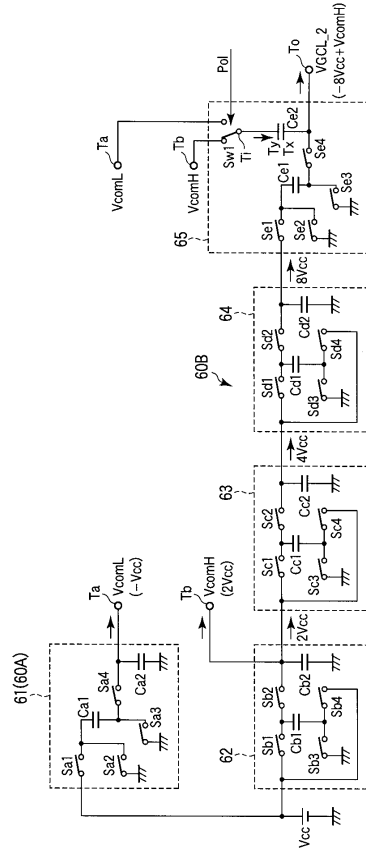
【図 7】

図 7



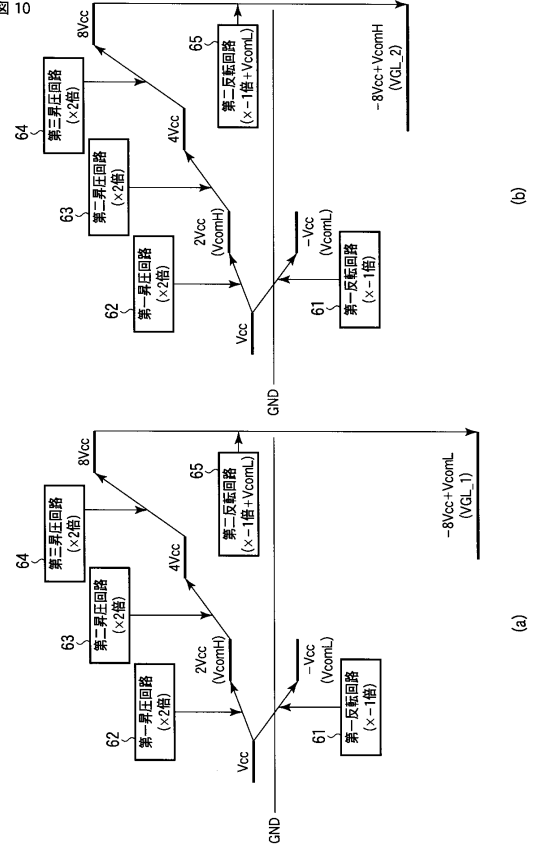
【図 9】

図 9



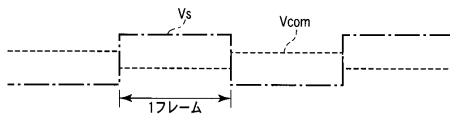
【図 10】

図 10



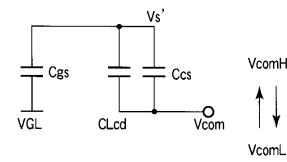
【図 11】

図 11



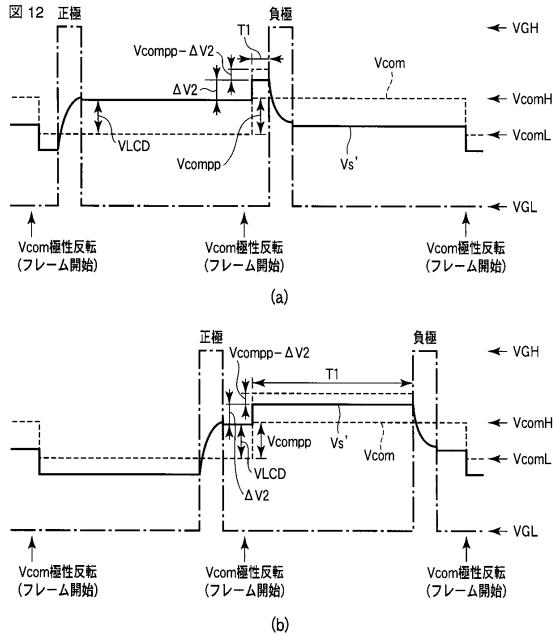
【図 13】

図 13



【図 12】

図 12



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 4 E
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 2 C
G 0 9 G	3/20	6 1 2 E
G 0 9 G	3/20	6 1 1 J
G 0 9 G	3/20	6 4 2 A
G 0 2 F	1/133	5 2 5
G 0 2 F	1/133	5 5 0

(74)代理人 100084618
弁理士 村松 貞男

(74)代理人 100103034
弁理士 野河 信久

(74)代理人 100119976
弁理士 幸長 保次郎

(74)代理人 100153051
弁理士 河野 直樹

(74)代理人 100140176
弁理士 砂川 克

(74)代理人 100100952
弁理士 風間 鉄也

(74)代理人 100101812
弁理士 勝村 紘

(74)代理人 100070437
弁理士 河井 将次

(74)代理人 100124394
弁理士 佐藤 立志

(74)代理人 100112807
弁理士 岡田 貴志

(74)代理人 100111073
弁理士 堀内 美保子

(74)代理人 100134290
弁理士 竹内 将訓

(74)代理人 100127144
弁理士 市原 卓三

(74)代理人 100141933
弁理士 山下 元

(72)発明者 柏原 聡
東京都八王子市石川町 2 9 5 1 番地の 5 カシオ計算機株式会社八王子技術センター内

(72)発明者 稲垣 直樹
東京都八王子市石川町 2 9 5 1 番地の 5 カシオ計算機株式会社八王子技術センター内

審査官 中村 直行

(56)参考文献 特開 2 0 0 7 - 1 7 1 9 9 6 (J P , A)
特開 2 0 0 6 - 2 0 1 4 9 8 (J P , A)
特開 2 0 0 4 - 0 6 1 8 9 2 (J P , A)

特開2002-366114(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 0 0	-	3 / 3 8
G 0 2 F	1 / 1 3 3		