



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I581331 B

(45)公告日：中華民國 106 (2017) 年 05 月 01 日

(21)申請案號：102120427

(22)申請日：中華民國 102 (2013) 年 06 月 07 日

(51)Int. Cl. : **H01L21/31 (2006.01)**

(30)優先權：2012/07/13 美國 61/671,191

(71)申請人：應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)
美國(72)發明人：陳勁文 CHAN, KELVIN (CN)；徐瑾 XU, JIN (CN)；任康樹 YIM, KANG SUB
(KR)；狄摩斯亞歷山卓 T DEMOS, ALEXANDROS T. (US)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

US 6593251B2

US 7541200B1

審查人員：孫建文

申請專利範圍項數：20 項 圖式數：3 共 32 頁

(54)名稱

降低多孔低K膜的介電常數之方法

METHOD TO REDUCE DIELECTRIC CONSTANT OF A POROUS LOW-K FILM

(57)摘要

本發明之具體實施例一般是關於降低半導體製造中所使用的低k介電質薄膜的介電常數之方法。在一具體實施例中，一種用於降低低k之含矽介電質薄膜的介電常數(k)的方法包括使多孔的低k之含矽介電質薄膜暴露於氫氟酸溶液，接著使該低k之含矽介電質薄膜暴露於矽烷化作用劑。矽烷化作用劑與該多孔的低k介電質薄膜中的 Si-OH 官能基反應，以增加低k介電質薄膜中的碳濃度。

Embodiments of the present invention generally relate to methods for lowering the dielectric constant of low-k dielectric films used in semiconductor fabrication. In one embodiment, a method for lowering the dielectric constant (k) of a low-k silicon-containing dielectric film, comprising exposing a porous low-k silicon-containing dielectric film to a hydrofluoric acid solution and subsequently exposing the low-k silicon-containing dielectric film to a silylation agent. The silylation agent reacts with Si-OH functional groups in the porous low-k dielectric film to increase the concentration of carbon in the low-k dielectric film.

指定代表圖：

符號簡單說明：

200 . . . 方法

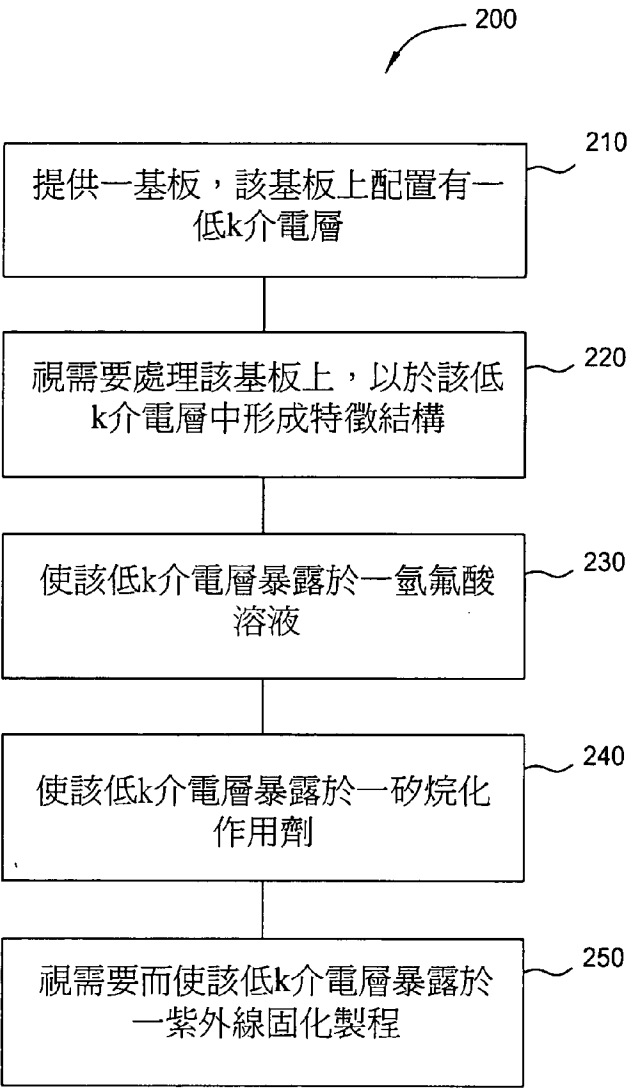
210 . . . 方塊

220 . . . 方塊

230 . . . 方塊

240 . . . 方塊

250 . . . 方塊



第2圖

發明摘要

公告本

※ 申請案號：102120427

※ 申請日：2013 年 6 月 7 日

※ IPC 分類：

2006.01

H01L21/31

【發明名稱】（中文/英文）

降低多孔低 K 膜的介電常數之方法

METHOD TO REDUCE DIELECTRIC CONSTANT OF A
POROUS LOW-K FILM

【中文】

本發明之具體實施例一般是關於降低半導體製造中所使用的低 k 介電質薄膜的介電常數之方法。在一具體實施例中，一種用於降低低 k 之含矽介電質薄膜的介電常數（k）的方法包括使多孔的低 k 之含矽介電質薄膜暴露於氫氟酸溶液，接著使該低 k 之含矽介電質薄膜暴露於矽烷化作用劑。矽烷化作用劑與該多孔的低 k 介電質薄膜中的 Si-OH 官能基反應，以增加低 k 介電質薄膜中的碳濃度。

【英文】

Embodiments of the present invention generally relate to methods for lowering the dielectric constant of low-k dielectric films used in semiconductor fabrication. In one embodiment, a method for lowering the dielectric constant (k) of a low-k silicon-containing dielectric film, comprising exposing a porous low-k silicon-containing

dielectric film to a hydrofluoric acid solution and subsequently exposing the low-k silicon-containing dielectric film to a silylation agent. The silylation agent reacts with Si-OH functional groups in the porous low-k dielectric film to increase the concentration of carbon in the low-k dielectric film.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

200 方法

210 方塊

220 方塊

230 方塊

240 方塊

250 方塊

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

降低多孔低 K 膜的介電常數之方法

METHOD TO REDUCE DIELECTRIC CONSTANT OF A
POROUS LOW-K FILM

【技術領域】

【0001】本發明之具體實施例一般是關於用於降低半導體製造中所使用之低 k 介電質薄膜的介電常數之方法。

【先前技術】

【0002】半導體製造中的介電質薄膜的介電常數(k)係隨著元件持續縮小而繼續降低。為能繼續降低特徵尺寸，使對低介電常數(低 k)之薄膜的整合破壞達最小化是重要的。然而，隨著特徵尺寸縮減，介電質薄膜的阻抗性電容和可靠度的提升則變成一項重要挑戰。

【0003】包括例如碳摻雜之氧化物(CDO)之多孔的低 k 介電質薄膜在暴露於整合步驟(例如、但不限於拋光、蝕刻、灰化以及清潔)時，會受到對該等薄膜的鍵結結構之破壞。具有較高的 k 值的介電質薄膜比較能夠在接續的整合步驟中倖存；然而，隨著特徵尺寸縮減，一般都希望在最終薄膜中有較低的 k 值。舉例而言，對於鑲嵌製程而言，圖案化之低 k 介電質薄膜一般係填有銅，然後再進行化學機械平坦化(CMP)製程來平坦化銅薄膜。具有較高 k 值的介電質薄膜

係更為機械強健性且較能夠在 CMP 製程中存留而不受明顯破壞。反之，具有較低的介電常數之介電質薄膜則較不具機械強健性，並且會受到 CMP 製程明顯破壞。

【0004】因此，為能增進效率並得到更小的元件尺寸，需要一種用於降低介電質薄膜的 k 值之方法。

【發明內容】

【0005】本發明之具體實施例一般是關於半導體製造中用於降低低 k 介電質薄膜的介電常數之方法。在一具體實施例中，一種用於降低低介電常數 (k) 之含矽介電質薄膜的介電常數之方法包括使多孔的低 k 之含矽介電質薄膜暴露於氫氟酸溶液，及接著使該低 k 之含矽介電質薄膜暴露於矽烷化作用劑。

【0006】在另一具體實施例中，提供一種用於降低低介電常數 (k) 之含矽介電質薄膜的介電常數 (k) 之方法。該方法包括使多孔的低 k 之含矽介電質薄膜暴露於氫氟酸溶液，使該低 k 之含矽介電質薄膜暴露於氣化之矽烷化作用劑，以及使該低 k 之含矽介電質薄膜暴露於紫外線 (UV) 固化製程。

【圖式簡單說明】

【0007】為使本發明之上述記載特徵能夠被詳細理解，現將參照具體實施例（該等具體實施例中的部分係已說明於如附圖式中）來對上述簡要記載之本發明進行更具體描述。然應注意，如附圖式係僅說明本發明之典型具體實施例，因此不應被視為對本發明範疇之限制，因為本發明也允許其他的等效具體實施例。

【0008】第 1A 圖至第 1D 圖說明在根據本文所述之具體實施

例的各個處理階段中的介電質薄膜；

【0009】第 2 圖為製程流程圖，該流程圖說明了根據本文所述之具體實施例的一種用於降低低 k 介電質薄膜的 k 值的方法；

【0010】第 3 圖是可用於實施本文所述之具體實施例的一種例示處理腔室的截面圖。

【0011】為幫助理解，係已盡可能使用相同的元件符號來代表圖式間共同的相同元件。應知一個具體實施例的元件及/或製程步驟係可有利的併入其他具體實施例，而不需額外載述。

【實施方式】

【0012】本發明的具體實施例一般是關於用於降低在半導體製造中所使用之低 k 介電薄膜的介電常數的方法。VLSI/ULSI 需要使用具有顯著為低的介電常數之後端介電質。本文所述之具體實施例的一種可能應用為使介電質薄膜具有高介電常數（亦即，較少的碳）以於某些整合步驟中存留，並接著進行處理以具有增加之碳濃度（亦即，較低的 k）。多孔的低 k 介電質薄膜之碳含量的微調則為另一項可能應用。

【0013】含有多孔的低 k 介電質薄膜（例如 CDO）或多孔的低 k 介電質薄膜層之基板係浸泡於氫氟酸（HF）溶液中。相較於在 HF 暴露之前的低 k 介電質薄膜，氫氟酸會與多孔的低 k 介電質薄膜反應，以於該低 k 介電質薄膜中產生較高濃度之 Si-OH 官能基。接著以潤洗溶劑/溶液來潤洗該基板，然後使該基板乾燥。在 HF 暴露之後，基板係接著暴露於氣相或液相之矽烷化作用劑。矽烷化作用劑與多孔的低 k 介電質薄膜中

的 Si-OH 官能基反應，以增加低 k 介電質薄膜中的碳濃度。如果需要的話，潤洗並乾燥基板。該基板係同時暴露於矽烷化作用劑與 UV 光兩者。該基板係在暴露於矽烷化作用劑之後才暴露於 UV 光。由於增加之碳濃度，多孔的低 k 介電質薄膜之介電常數會比在 HF 暴露之前更低。在此，濃度指的是每單位體積的莫耳數。HF 暴露製程可經定時以控制 Si-OH 官能基的量。此一控制係接著支配最終的碳濃度，並因而支配所產生的介電常數。

【0014】第 1A 圖說明了沉積在結構 101 上的介電質薄膜 100。結構 101 係基板（例如矽晶圓）或是先前所形成的層（舉例而言，如金屬化或互連層）。該低 k 介電質薄膜 100 可為任何傳統的多孔、低 k、以矽為基礎之介電質材料，該介電質材料具有的 k 值約為 3 或更低。例示的低 k 介電質薄膜包括：例如 SiO₂、SiOC、SiON、SiCOH、SiOCN 以及其他的相關薄膜。在一具體實施例中，低 k 介電質薄膜係有機矽酸玻璃（OSG，也稱為 SiCOH），該有機矽酸玻璃係含有碳與氫原子之矽氧化物。SiCOH 具有之 k 值係介於約 2 和 3 之間，且可從加州聖塔克萊應用材料公司取得（即「Black Diamond IITM」）。該低 k 介電質薄膜 100 具有形成於該薄膜中之孔洞 102。這些孔洞可為奈米孔洞。奈米孔洞具有介於約 0.5 奈米至約 20 奈米之間的直徑。低 k 介電質薄膜可藉由電漿增強之化學氣相沉積（PECVD）製程或任何其他適合的沉積技術沉積而成。該低 k 介電質薄膜 100 係多孔的碳摻雜之氧化物（CDO）薄膜。該低 k 介電質薄膜 100 具有的 k 值係大於在

薄膜處理之後的介電質薄膜的 k 值。

【0015】第 1B 圖說明了在經過平坦化與蝕刻以於該低 k 介電質薄膜 100 中形成特徵結構 104 之後的低 k 介電質薄膜 100。低 k 介電質薄膜 100 係藉由例如化學機械平坦化 (CMP) 製程而進行平坦化。低 k 介電質薄膜 100 係藉由遮蔽低 k 介電質薄膜 100 的一部分、使低 k 介電質薄膜 100 的未遮蔽部分與由氫氟酸 (HF) 蒸氣所形成之電漿接觸、並利用例如由氧 (O_2) 氣體或 CO_2 氣體所形成的電漿來灰化移除遮罩。在進行使用本文所述之具體實施例的任何處理步驟之後，低 k 介電質薄膜 100 的 k 值即會降低。

【0016】第 1C 圖說明了在擴散阻障層 106 沉積在低 k 介電質薄膜 100 的特徵結構 104 中及金屬材料 107 (舉例而言，例如銅或銅合金) 沉積在特徵結構 104 中之後的低 k 介電質薄膜 100。如第 1D 圖所示，需要平坦化該金屬材料 107 並自金屬材料 107 移除在平坦化期間所形成的任何氧化物。常見的金屬氧化物移除技術涉及了氫或氨電漿的使用。若該低 k 介電質薄膜 100 具有較低的 k 值時，平坦化及/或金屬氧化物移除製程便會破壞低 k 介電質薄膜 100 的表面。因此，低 k 介電質薄膜 100 在處理之前與處理期間需要具有比進行各種處理步驟後之介電質薄膜 100 的 k 值更高之 k 值。在進行了使用本文所述之 k 值降低製程的任何前述處理步驟之後，介電質薄膜 100 的 k 值即降低。

【0017】第 2 圖為製程流程圖，該流程圖說明了根據本文所述之具體實施例的一種用於降低低 k 介電質薄膜的 k 值之方

法 200。在方塊 210，將基板（該基板具有置於該基板上之低 k 介電質薄膜）定位於處理腔室中。基板與低 k 介電質薄膜係類似於第 1A 圖至第 1D 圖中所述之低 k 介電質薄膜 100 和結構 101。低 k 介電質薄膜一般係具有初始 k 值，該初始 k 值高於在進行方法 200 之後的薄膜的最終 k 值。處理腔室係類似於第 3 圖中所述之處理腔室 300。

【0018】在方塊 220，基板係視需要而進行原位處理或在獨立處理腔室中進行處理，以利用任何適當的乾式或濕式蝕刻製程而於低 k 介電質薄膜中形成特徵結構，例如通孔及/或溝槽。留在基板上的任何遮罩材料及/或由蝕刻製程所產生的殘餘物係利用灰化製程或任何其他適當技術而於原位或在專用處理腔室中進行清除/移除。可用於形成特徵結構的其他整合製程包括平坦化製程、擴散阻障層沉積製程、金屬沉積製程及前述製程之組合。

【0019】在方塊 230，低 k 介電質薄膜係暴露於氫氟酸（HF）溶液。氫氟酸溶液可為液相或氣相。氫氟酸溶液係稀釋之氫氟酸（DHF）溶液。氫氟酸溶液係緩衝的緩衝氫氟酸（BHF）或非緩衝的。用於緩衝 HF 之例示緩衝劑包括氟化銨（ NH_4F ）。選擇氫氟酸溶液是因為相信氫氟酸溶液會使低 k 介電質薄膜中 Si-O-Si 鍵結網路的一部分斷裂而形成 Si-OH 鍵。在低 k 介電質薄膜中的 Si-OH 鍵將使額外的碳可插入低 k 介電質薄膜中，而導致低 k 介電質薄膜的 k 值降低。例如稀釋之氫氟酸溶液的濃度與低 k 介電質薄膜對稀釋之 HF 暴露的時間將影響 Si-O-Si 網路的斷裂數量。

【0020】低 k 介電質薄膜係被浸泡於稀釋之酸溶液中達例如約 30 秒至約 800 秒的時間。在某些具體實施例中，係將稀釋之酸溶液噴灑於低 k 介電質薄膜上。視情況者，在低 k 介電質薄膜暴露於氫氟酸溶液之後，利用例如去離子（DI）水之暴露後潤洗製程係可用以清潔基板表面。在視需要而進行之清潔製程之後係接以視需要之乾燥製程，該乾燥製程係使用該領域中所習知的乾燥方法。

【0021】氫氟酸溶液係氫氟酸（HF）之去離子水稀釋溶液。氫氟酸溶液係介於體積百分率為約 0.1% 至約 100% 之間的氫氟酸。氫氟酸溶液係形成為約氫氟酸體積百分率為約 1% 至約 70%。氫氟酸溶液可包括體積百分濃度為約 0.1% 至約 5%、例如體積百分濃度約 0.5% 至約 1% 之氫氟酸。氫氟酸之浸泡係在室溫下進行（例如約攝氏 20 度）。浸泡時間係依據氫氟酸濃度與需要的 Si-O-Si 鍵斷裂量而定。

【0022】在方塊 230，低 k 介電質薄膜係暴露於矽烷化作用劑。在一具體實施例中，矽烷化製程係在 UV 基礎之處理腔室中進行，例如關於第 3 圖所討論之處理腔室 300。矽烷化製程係用以恢復或修復在方塊 220 期間對該低 k 介電質薄膜所產生的至少部分破壞，同時於低 k 介電質薄膜中插入額外的碳而進一步降低低 k 介電質薄膜的 k 值。多孔的低 k 介電質薄膜 100 對矽烷化作用劑的暴露會將介電質薄膜 100 中的 Si-OH 基團轉化為疏水性基團，例如 Si-O-Si(CH₃)₃ 基團。疏水性基團可幫助將水驅出介電質薄膜 100 的受損孔洞 103。

【0023】低 k 介電薄膜 100 對矽烷化作用劑的暴露可在氣相

或液相中進行。氣相之矽烷化製程包括將低 k 介電質薄膜 100 與氯化之矽烷化作用劑接觸，以在上述低 k 介電質薄膜 100 中產生 $\text{Si-O-Si}(\text{CH}_3)_3$ 基團。將矽烷化作用劑氯化可使矽烷化作用劑深層穿透至低 k 介電質薄膜 100。矽烷化作用劑的例子包括六甲基二矽氮烷 (HMDS)、四甲基二矽氮烷 (TMDS)、三甲基氯矽烷 (TMCS)、二甲基二氯矽烷 (DMDCS)、甲基三氯矽烷 (MTCS)、三甲基甲氧基矽烷 (TMMS) ($\text{CH}_3\text{-O-Si}(\text{CH}_3)_3$)、二甲基二甲氧基矽烷 (DMDMS) ($(\text{CH}_3)_2\text{-Si}(\text{OCH}_3)_2$)、甲基三甲氧基矽烷 (MTMS) ($(\text{CH}_3\text{-O})_3\text{-Si-CH}_3$)、苯基三甲氧基矽烷 (PTMOS) ($\text{C}_6\text{H}_5\text{-Si}(\text{OCH}_3)_3$)、苯基二甲基氯矽烷 (PDMCS) ($\text{C}_6\text{H}_5\text{-Si}(\text{Cl})\text{-(CH}_3)_2$)、二甲基胺基三甲基矽烷 (DMATMS) ($(\text{CH}_3)_2\text{-N-Si}(\text{CH}_3)_3$)、雙(二甲基胺基)二甲基矽烷 (BDMADMS) 或其他包含 Si、H 及 C 的化合物。矽烷化作用劑可採取氣體或氯化液體蒸氣的形式。

【0024】氣相之矽烷化製程係藉由將低 k 介電質薄膜 100 置入處理腔室中、使矽烷化作用劑氯化以及使氯化之矽烷化作用劑流入處理腔室中而進行。矽烷化作用劑亦可替代地在處理腔室中被氯化。矽烷化作用劑係經由位於處理腔室的上部部分處之噴淋頭而被注入到處理腔室中。載氣(例如 He、Ar、 N_2 、 H_2 及前述氣體之組合)係用以輔助矽烷化作用劑流入處理腔室中。此外，在氣相之矽烷化製程中添加觸媒(例如水)。氣相之矽烷化製程係在介於約 50 毫托耳至約 500 托耳(例如約 200 毫托耳至約 6 托耳)之處理腔室壓力下進行。在矽烷

化製程中，介電質薄膜會被加熱至介於約 100°C 至約 400°C（例如介於約 200°C 至約 390°C）之溫度。矽烷化作用劑的流量係介於 1 sccm 至 10000 sccm 之間，例如介於約 100 sccm 至約 2000 sccm 之間。矽烷化作用劑的流量係介於約 400 sccm 至約 2000 sccm 之間。矽烷化作用劑的流量係介於約 1 mgm 與 10000 mgm 之間，例如介於約 100 mgm 至約 2000 mgm 之間。矽烷化作用劑的流量係介於 1000 mgm 與 2000 mgm 之間。視需要之載氣的流量係介於 1 sccm 與 10000 sccm 之間，例如約 2000 sccm 至約 3000 sccm。視需要之載氣的流量係介於 400 sccm 與 2000 sccm 之間。氣相矽烷化的處理時間為約 1 分鐘至約 10 分鐘。處理腔室內的壓力可於氣相矽烷化製程中加以變化；舉例而言，該壓力可變化於 50 托耳與 500 托耳之間。

【0025】使受損的低 k 介電質薄膜暴露於氣化之矽烷化作用劑係可對受損薄膜補充碳，也可將額外的碳加至低 k 介電質薄膜中。舉例而言，含甲基或苯基之矽烷化作用劑係可與低 k 介電質薄膜中的 Si-OH 基團反應，以將親水性的 Si-OH 基團轉化為疏水性的 Si-O-Si 鍵（例如 Si-O-Si(CH₃)₃ 或 Si-O-Si(CH₃)₂-O-Si 基團）。由於疏水性薄膜比親水性薄膜更不喜於保留水氣，因此水氣不會影響經處理之低 k 介電質薄膜的性質。因此，低 k 介電質薄膜的 k 值即可回復（亦即降低）。

【0026】在方塊 250，視需要而使低 k 介電質薄膜暴露於紫外線固化製程。利用配置在 UV 透明氣體分佈噴淋頭與 UV 透明窗部上方之 UV 單元的 UV 能量，該低 k 介電質薄膜可在與

方塊 240 中所進行之 k 回復製程相同的處理腔室中進行固化。方塊 250 的 UV 固化製程係可於方塊 240 的製程之前進行、與方塊 240 的製程同時進行、在方塊 240 的製程之後進行或前述次序的任何組合。UV 固化製程可藉由將該低 k 介電質薄膜 100 放置到處理腔室中並連接 UV 輻射來源以使該低 k 介電質薄膜 100 與 UV 輻射接觸而進行。舉例而言，該 UV 輻射來源係 UV 燈。UV 輻射來源可置於處理腔室的外部，且該處理腔室係具有可讓 UV 輻射通過之石英窗部。該低 k 介電質薄膜 100 係置於惰性氣體環境中，舉例而言，如氮氣或氬氣。該處理腔室也可包含微波源，用以於使該低 k 介電質薄膜 100 暴露於 UV 輻射之前、或與該低 k 介電質薄膜 100 暴露於 UV 輻射同時，加熱該低 k 介電質薄膜 100。UV 固化製程也可利用電漿模擬 UV 輻射波長而進行。電漿可藉由對處理氣體（例如 He、Ar、O₂、N₂ 或前述氣體之組合）耦接 RF 功率而形成。電漿係由遠端電漿源（RPS）形成，並且被傳送至該處理腔室。

【0027】該 UV 固化製程係在介於 1 托耳與 100 托耳之間（例如 6 托耳）的處理腔室壓力、介於 20℃ 與 400℃ 之間（例如 385℃）的介電質薄膜溫度、介於 8000 sccm 與 24000 sccm 之間（例如 16000 sccm）的環境氣體流量、介於 2000 sccm 與 20000 sccm 之間（例如 12000 sccm）的處理氣體流量、介於 50 W 與 1000 W 之間（例如 500 W）的 RF 功率、RF 功率頻率為 13.56 MHz、介於 10 秒與 180 秒之間（例如 60 秒）的處理時間、介於 100 W/m² 與 2000 W/m² 之間（例如 1500 W/m²）的 UV 輻照功率以及介於 100 nm 與 400 nm 間之 UV 波長下進

行。上述 UV 固化製程可有利地修復在特徵結構 104 的側壁中之受損孔洞 103。

【0028】在一具體實施例中，UV 固化溫度是從約 100°C 至約 800°C，例如約 400°C。UV 固化時間為約 10 秒至約 600 秒。UV 固化氣體係通過 UV 透明氣體分佈噴淋頭而流到處理腔室中。在一具體實施例中，惰性固化氣體（例如氮氣或氬氣）係以介於約 1000 sccm 至約 27000 sccm 的流量流至處理腔室中。

【0029】在另一具體實施例中，方塊 240 中的矽烷化製程與方塊 250 中的 UV 固化係可同時進行。在此情形中，UV 單元係與矽烷化製程同時間開啓/關閉。在另一具體實施例中，方塊 250 中的 UV 固化是在方塊 240 中的矽烷化製程之前進行。在又一具體實施例中，方塊 240 中的矽烷化製程與方塊 250 中的 UV 固化係可交替地進行。舉例而言，可進行 UV 固化以移除表面/側壁的水分。接著進行矽烷化以恢復表面疏水性。然後進行 UV 固化來進一步恢復低 k 薄膜損害。在此情形中，矽烷化與 UV 固化係分別進行約 15 至約 30 秒。可推知矽烷化與 UV 固化製程的矽烷化作用劑流量、時間、UV 功率、基板溫度、腔室壓力係可根據應用而加以變化。如有需要，UV 固化係可於與矽烷化製程之處理腔室不同的個別處理腔室中進行。

【0030】在方法 200 中可進行各種清洗氣體和排空製程。舉例而言，在將低 k 介電質薄膜置入處理腔室之後、在方塊 240 的矽烷化製程之前排空處理腔室會是有利的。可藉由真空泵

的使用來排空處理腔室。

【0031】在進行方法 200 之後，從處理腔室移出基板（該基板上係配置有低 k 介電質薄膜），並使該基板暴露於潤洗溶劑/溶液，然後接以視需要之乾燥製程。

【0032】第 3 圖是例示處理腔室的截面圖，該處理腔室係用以實施本文所述之具體實施例。第 3 圖是基於應用材料公司目前製造之 PRODUCER[®]腔室的特徵。PRODUCER CVD 腔室（200 mm 或 300 mm）具有兩個隔離的處理區域，該等區域係用以沉積碳摻雜之矽氧化物與其他材料。

【0033】第 3 圖說明串接處理腔室 300，該串接處理腔室 300 係配置以進行 UV 固化。串接處理腔室 300 包括本體 301 以及可鉸接至該本體 301 之罩蓋 303。耦接至該罩蓋 303 的是兩個外殼 305，該兩個外殼 305 係各耦接至入流口與出流口，以使冷卻空氣流通於外殼 305 的內部。冷卻空氣可為室溫或大致為攝氏 22 度。中央加壓空氣來源（未圖示）提供了充分的空氣流量置入流口，以確保任何 UV 燈燈泡及/或與該串接處理腔室 300 相關聯之燈泡之功率來源 313 的適當運作。

【0034】第 3 圖說明了串接處理腔室 300 的部分截面圖，該串接處理腔室 300 具有罩蓋 303、外殼 305 以及用於 UV 固化之功率來源 313。每一個外殼 305 係覆蓋分別配置在本體 301 內所限定的兩個處理區域 320 上方的兩個 UV 燈燈泡 302 中之個別 UV 燈燈泡 302。各處理區域 320 包括加熱座 306，用於在處理區域 302 內支撐基板 308。加熱座 306 可由陶瓷或金屬（例如鋁）製成。較佳為，加熱座 306 係耦接至延伸通過本

體 301 的底部之柄部 310，並由驅動系統 312 運作以於處理區域 320 中使加熱座 306 朝向及遠離該 UV 燈燈泡 302 而移動。驅動系統 312 也可使加熱座 306 在固化期間旋轉及/或平移，以進一步增進基板照射的均勻性。除了根據光線傳送系統設計考量的本質（例如焦距）來進行基板 308 上之入射 UV 輻照等級的可能精密調整以外，加熱座 306 之可調整定位更可控制揮發性固化副產物以及清洗與清潔氣體流動樣式和殘餘時間。

【0035】一般而言，本發明之具體實施例係考量了任何 UV 來源，例如汞微波弧燈、脈衝式氙閃光燈或高效率 UV 發光二極體陣列。UV 燈燈泡 302 為密封之電漿燈泡，其中係填有一或多種氣體，例如氙（Xe）或汞（Hg），以由功率來源 313 激發。較佳為，功率來源 313 為微波產生器，該微波產生器可包括一或多個磁電管（未圖示）與用以對磁電管的燈絲供給能量之一或多個變壓器（未圖示）。在具有千瓦微波（MW）功率來源之具體實施例中，每一個外殼 305 係包括與功率來源 313 相鄰之孔口 315，以自功率來源 313 接收高達 6000 瓦的微波功率，續而自每一燈泡 302 產生高達約 100 瓦的 UV 光。在另一具體實施例中，UV 燈燈泡 302 中可包括電極或燈絲，使得功率來源 313 呈現為供應至電極之電路及/或電流，例如直流（DC）或脈衝式 DC。

【0036】某些具體實施例之功率來源 313 可包括射頻（RF）能量來源，該等能量來源可激發在 UV 燈燈泡 302 內之氣體。燈泡中之 RF 激發型態可為電容式或電感式。電感式耦接電漿

(ICP) 燈泡係可用以藉由產生比電容式耦接放電更緻密的電漿而有效增加燈泡輝度。此外，ICP 燈可消除因電極衰減所致之 UV 輸出衰減，因而產生用於增進系統生產率之較長壽命的燈泡。以 RF 能量來源作為功率來源 313 的優點包括效率的增加。

【0037】較佳為，燈泡 302 發出在 170 nm 至 400 nm 之寬波長帶間的光。被選擇以用於燈泡 302 內的氣體會決定發射波長。由於在氧存在時，較短波長係傾向於產生臭氧，因此可調整燈泡 302 所發出之 UV 光，以主要大量產生 200 nm 以上的寬帶 UV 光，以於固化製程中避免臭氧產生。

【0038】UV 燈燈泡 302 所發出的 UV 光藉由通過配置在罩蓋 303 的孔口中之窗部 314 而進入處理區域 320。窗部 314 較佳是由不含 OH 之合成石英玻璃所製成，且窗部 314 具有足以保持真空而不破裂之厚度。此外，窗部 314 較佳為熔化之二氧化矽，該熔化之二氧化矽可傳送低至約 150 nm 的 UV 光。因為罩蓋 303 對本體 301 密封且窗部 314 對罩蓋 303 密封，處理區域 320 係可提供可維持大約 1 托耳至大約 650 托耳之壓力之空間。處理或清潔氣體 317 係經由兩個入流口通道 316 中的個別入流口通道 316 進行處理區域 320。處理或清潔氣體 317 接著經由共同出流口 318 而離開處理區域 320。此外，供應至外殼 305 的內部的冷卻空氣係循環通過燈泡 302，但藉由窗部 314 而與處理區域 320 隔離。

【0039】實例

【0040】藉由下述實例來進一步說明本文所述之具體實施例

的目的與優勢。在這些實例中所記載的特定材料與該等材料的數量以及其他條件和細節皆不應用以限制本文所述之具體實施例。

【0041】關於樣品 1 與樣品 2，晶圓係於不破壞真空下傳送於處理腔室之間。就樣品 1 和樣品 2 中所進行的修復製程而言，有兩道製程步驟。關於第一道製程，UV 並未被施用。UV 是在第二道製程中被施用。雖然樣品 1 與樣品 2 係於個別腔室中進行，但也可使用單一腔室同時進行化學與 UV 暴露。

【0042】樣品 1：

【0043】低 k 介電質薄膜（Black Diamond II™）係被浸泡於蝕刻劑溶液（氫氟酸：水為 1:100）中達 1 分鐘，以於該低 k 介電質薄膜中產生損傷。受損的低 k 介電質薄膜係經去離子（DI）水潤洗以移除過剩的氫氟酸，並進行乾燥。受損的低 k 介電質薄膜被置放於 PRODUCER CVD 處理腔室中。該低 k 介電質薄膜被加熱至大約 385°C。處理腔室中的壓力係調整為大約 6 托耳。使二甲基胺基三甲基矽烷（DMATMS）以及氮載氣流至處理腔室中。DMATMS 與氮載氣的流量分別約為 1000 mgm 與 2000 sccm。氣相之矽烷化的處理時間大約為 3 分鐘。

【0044】在矽烷化製程之後，低 k 介電質薄膜係傳送至第二處理腔室進行 UV 暴露。低 k 介電質薄膜被加熱至約 385°C。處理腔室中的壓力係調整為大約 6 托耳。使氮氣和氫氣流入處理腔室中。氮氣與氫氣的流量分別為大約 16000 sccm 與 16000 sccm。以大約 95% 的 UV 輸出和介於 100 nm 與 400 nm

之間的 UV 波長之 UV 暴露時間約為 30 秒。

【0045】 樣品 2：

【0046】 低 k 介電質薄膜 (Black Diamond II™) 係被浸泡於蝕刻劑溶液 (氫氟酸：水為 1:100 或稀釋之 HF (DHF)) 中達 5 分鐘，以於該低 k 介電質薄膜中產生損傷。受損的低 k 介電質薄膜係經 DI 水潤洗以移除過剩的氫氟酸，並進行乾燥。受損的低 k 介電質薄膜被置放於 PRODUCER CVD 處理腔室中。該低 k 介電質薄膜被加熱至大約 385℃。處理腔室中的壓力係調整為大約 6 托耳。使二甲基胺基三甲基矽烷 (DMATMS) 以及氮載氣流至處理腔室中。DMATMS 與氮載氣的流量分別約為 1000 mgm 與 2000 sccm。氣相之矽烷化的處理時間大約為 3 分鐘。

【0047】 在矽烷化製程之後，低 k 介電質薄膜係傳送至第二處理腔室進行 UV 暴露。低 k 介電質薄膜被加熱至約 385℃。處理腔室中的壓力係調整為大約 6 托耳。使氮氣和氫氣流入處理腔室中。氮氣與氫氣的流量分別為大約 16000 sccm 與 16000 sccm。以大約 95% 的 UV 輸出和介於 100 nm 與 400 nm 之間的 UV 波長之 UV 暴露時間約為 30 秒。

【0048】 樣品 3：

【0049】 低 k 介電質薄膜 (Black Diamond II™) 係被浸泡於蝕刻劑溶液 (氫氟酸：水為 1:100 或稀釋之 HF (DHF)) 中達 10 分鐘，以於該低 k 介電質薄膜中產生損傷。受損的低 k 介電質薄膜係經 DI 水潤洗以移除過剩的氫氟酸，並進行乾燥。受損的低 k 介電質薄膜被置放於 PRODUCER CVD 處理

腔室中。該低 k 介電質薄膜被加熱至大約 385°C。處理腔室中的壓力係調整為大約 6 托耳。使二甲基胺基三甲基矽烷 (DMATMS) 以及氮載氣流至處理腔室中。DMATMS 與氮載氣的流量分別約為 1000 mgm 與 2000 sccm。氣相之矽烷化的處理時間大約為 3 分鐘。

【0050】樣品 3 並未對 UV 暴露，因為薄膜在暴露於蝕刻劑溶液期間係已毀壞。

【0051】結果：

樣品	蝕刻時間 (分)	HF 之前			HF 之後			修復之後		
		厚度	RI	平均 k 值	厚度	RI	平均 k 值	厚度	RI	平均 k 值
1	1	1,972	1.3437	2.54	1,971	1.3456	2.61	1907	1.3596	2.41
2	5	1,992	1.3427	2.54	2084	1.3050	2.87	1870	1.3586	2.24
3	10	1,990	1.3430	2.54	20	1.1079	n/a			

表 1。

【0052】如表 1 所載，在 HF 暴露之後，樣品 2 (5 分鐘之 DHF 暴露) 具有比樣品 1 (1 分鐘之 DHF 暴露) 更高的 k 值。因此 DHF 暴露時間係影響 DHF 後之 k 值。不受理論所限，相信樣品 2 之對 DHF 的增加暴露時間會產生較多的損傷 (例如 Si-OH)。由於在樣品 2 中增加之損傷，樣品 2 在矽烷化之後具有較低的 k 值。

【0053】對損傷後與修復後的薄膜進行單光束測量。從另一單光束光頻減去一單光束光譜係產生頻譜差異，該頻譜差異顯示了在各個波數下的強度增益與損失。FTIR 差異光譜 (修復的減掉損傷的) 之比較證明了樣品 2 在矽烷化期間具有較大的碳與 Si-O-Si 之增加量以及較大的 Si-OH 之減少量。這些

結果全都是在 DHF 暴露之後具有較多 SiOH 的結果（ $\text{SiOH} + \text{DMATMS} \rightarrow \text{Si-O-Si-Me}_3 + \text{DMA}$ ）。FTIR 分析是反應數量的測量，而較多的 Si-OH 代表有較多的反應。二甲基胺（DMA）是 DMATMS 與 Si-OH 反應的副產物。

【0054】利用本文所述之某些具體實施例，低 k 介電質薄膜的介電常數會從具有 k 值為 2.54 之低 k 介電質薄膜降低成具有 k 值為 2.24 之低 k 介電質薄膜。為了降低低 k 薄膜的介電常數，吾人必須破壞較大的範圍（在 DHF 暴露與對矽烷化作用劑暴露之間的中間 k 值必須更高）；因此，DHF 製程控制了結果。然而，若 DHF 暴露時間過長，則低 k 介電質薄膜會被毀壞，如樣品 3 所示，樣品 3 係暴露達 10 分鐘之時間。除時間以外，例如溫度和濃度等其他因素將會支配製程要如何變化以及最終薄膜的介電常數有多低。

【0055】前述內容係關於本發明之具體實施例，然可變化出本發明之其他與進一步具體實施例而不背離本發明之基本範疇，本發明之範疇是由下述申請專利範圍所決定。

【符號說明】

【0056】

- 100 介電質薄膜
- 101 結構
- 102 孔洞
- 103 受損孔洞
- 104 特徵結構
- 106 擴散阻障層

- 107 金屬材料
- 200 方法
- 210 方塊
- 220 方塊
- 230 方塊
- 240 方塊
- 250 方塊
- 300 處理腔室
 - 301 本體
 - 302 燈泡
 - 303 罩蓋
 - 305 外殼
 - 306 加熱座
 - 308 基板
 - 310 柄部
 - 312 驅動系統
 - 313 功率來源
 - 314 窗部
 - 315 孔口
 - 316 兩個入流口通道
 - 317 處理或清潔氣體
 - 318 共同出流口
 - 320 處理區域

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

無

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

無

【序列表】(請換頁單獨記載)

無

申請專利範圍

1. 一種用於降低一低介電常數(k)之含矽介電質薄膜的一介電常數之方法，該方法包括以下步驟：

使一低 k 之含矽介電質薄膜暴露於一氫氟酸溶液；

使該低 k 之含矽介電質薄膜暴露於一氣化之矽烷化作用劑；以及

使該低 k 之含矽介電質薄膜暴露於一紫外線(UV)固化製程。

2. 如請求項 1 所述之方法，其中使一低 k 之含矽介電質薄膜暴露於一氣化之矽烷化作用劑之步驟以及使一低 k 之含矽介電質薄膜暴露於一紫外線固化製程之步驟係在相同的處理腔室中進行。

3. 如請求項 1 所述之方法，其中該 UV 固化製程係在介於約攝氏 100 度至約攝氏 800 度的一 UV 固化溫度下進行。

4. 如請求項 3 所述之方法，進一步包括使用一電漿來模擬 UV 輻射波長。

5. 如請求項 4 所述之方法，其中該電漿是由一遠端電漿源所形成。

6. 如請求項 1 所述之方法，其中使該低 k 之含矽介電質薄膜暴露於一氣化之矽烷化作用劑之步驟以及使該低 k 之含矽介電質薄膜暴露於一 UV 固化製程之步驟係同時進行。

7. 如請求項 1 所述之方法，進一步包括以下步驟：

重複使該低 k 之含矽介電質薄膜暴露於一氣化之矽烷化作用劑之步驟以及使該低 k 之含矽介電質薄膜暴露於一 UV 固化製程之步驟。

8. 如請求項 1 所述之方法，其中該低 k 之含矽介電質薄膜在暴露至該矽烷化作用劑之後，具有比在暴露至該氫氟酸溶液之前的該低 k 之含矽介電質薄膜的介電質常數 (k) 更低的一介電質常數 (k)。

9. 如請求項 1 所述之方法，其中該低 k 之含矽介電質薄膜係一以矽為基礎之介電質材料，該以矽為基礎之介電質材料具有 3 或更低之一初始介電常數。

10. 如請求項 9 所述之方法，其中該低 k 之含矽介電質薄膜係一含碳與氫之矽氧化物。

11. 如請求項 1 所述之方法，其中在使該低 k 之含矽介電質薄膜暴露於一氫氟酸溶液之前，使該低 k 之含矽介電質薄膜暴露於一整合製程，該整合製程係選自：一平坦化製程、一

蝕刻製程、一擴散阻障層沉積製程、一金屬層沉積製程或前述製程之組合。

12. 如請求項 1 所述之方法，其中使該低 k 之含矽介電質薄膜暴露於一紫外線固化製程之步驟是在使該低 k 之含矽介電質薄膜暴露於一矽烷化作用劑之前進行、與使該低 k 之含矽介電質薄膜暴露於一矽烷化作用劑同時進行、在使該低 k 之含矽介電質薄膜暴露於一矽烷化作用劑之後進行、或前述各者之組合。

13. 如請求項 12 所述之方法，其中使該低 k 之含矽介電質薄膜暴露於一紫外線固化製程之步驟是在使該低 k 之含矽介電質薄膜暴露於一矽烷化作用劑之後進行。

14. 如請求項 1 所述之方法，其中暴露該低 k 之含矽介電質薄膜的該步驟包含使該低 k 之含矽介電質薄膜浸泡於該氫氟酸溶液或將該氫氟酸溶液噴灑於該低 k 之含矽介電質薄膜上。

15. 如請求項 1 所述之方法，進一步包括：在使該低 k 之含矽介電質薄膜暴露於一紫外線固化製程之前或與使該低 k 之含矽介電質薄膜暴露於一紫外線固化製程同時，加熱該低 k 之含矽介電質薄膜。

16. 如請求項 1 所述之方法，其中該低 k 之含矽介電質薄膜

具有形成於該低 k 之含矽介電質薄膜中的奈米孔洞，該些奈米孔洞具有介於 0.5 奈米至 20 奈米之間的直徑。

17. 如請求項 1 所述之方法，其中該矽烷化作用劑為氣相，且選自由下列所組成的群組：六甲基二矽氮烷（HMDS）、四甲基二矽氮烷（TMDS）、三甲基氯矽烷（TMCS）、二甲基二氯矽烷（DMDCS）、甲基三氯矽烷（MTCS）、三甲基甲氧基矽烷（TMMS）、二甲基二甲氧基矽烷（DMDMS）、甲基三甲氧基矽烷（MTMS）、苯基三甲氧基矽烷（PTMOS）、苯基二甲基氯矽烷（PDMCS）、二甲基胺基三甲基矽烷（DMATMS）、雙(二甲基胺基)二甲基矽烷（BDMADMS）及前述矽烷化作用劑之組合。

18. 如請求項 17 所述之方法，其中該矽烷化作用劑為 DMATMS。

19. 一種用於降低一低介電常數（ k ）之含矽介電質薄膜的一介電常數之方法，該方法包括以下步驟：

在一低 k 之含矽介電質薄膜中形成特徵結構；

沉積一金屬材料至該低 k 之含矽介電質薄膜的該些特徵結構中；

平坦化該金屬材料；

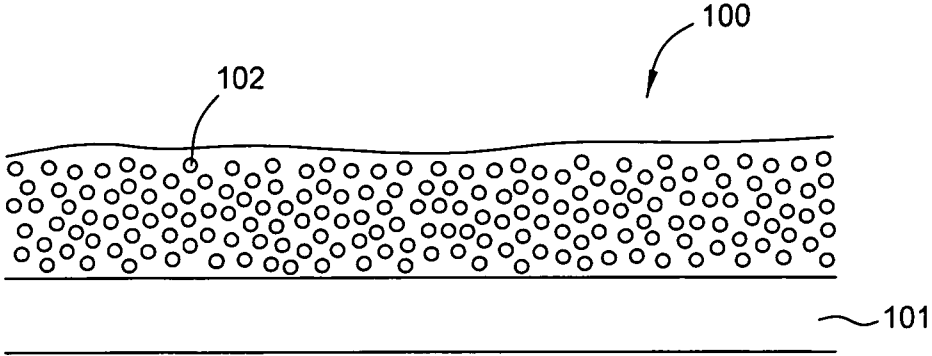
使該低 k 之含矽介電質薄膜暴露於一氫氟酸溶液；

使該低 k 之含矽介電質薄膜暴露於一氣化之矽烷化作用

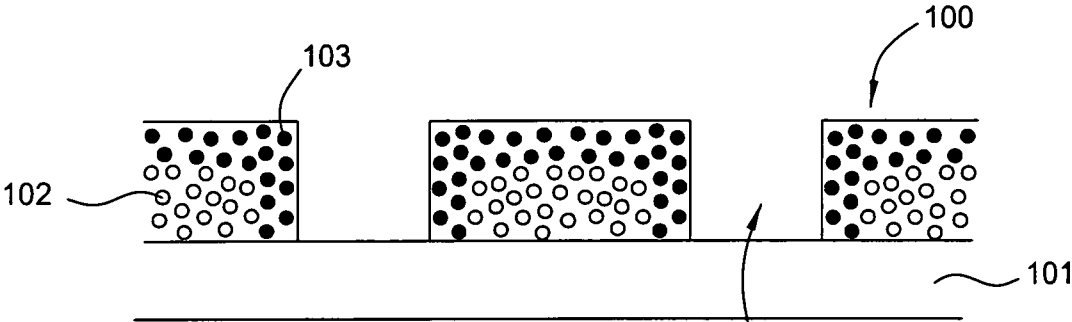
劑；以及

使該低 k 之含矽介電質薄膜暴露於一紫外線（UV）固化製程。

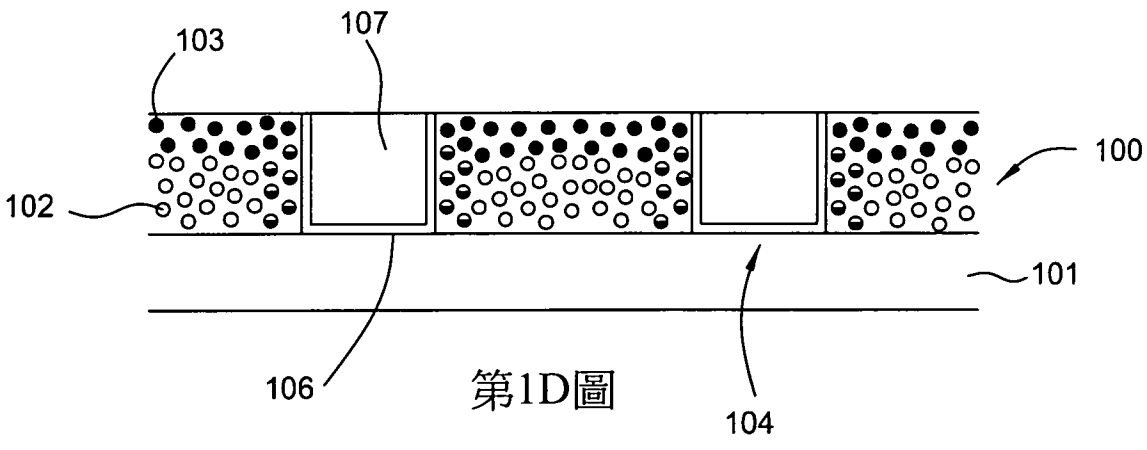
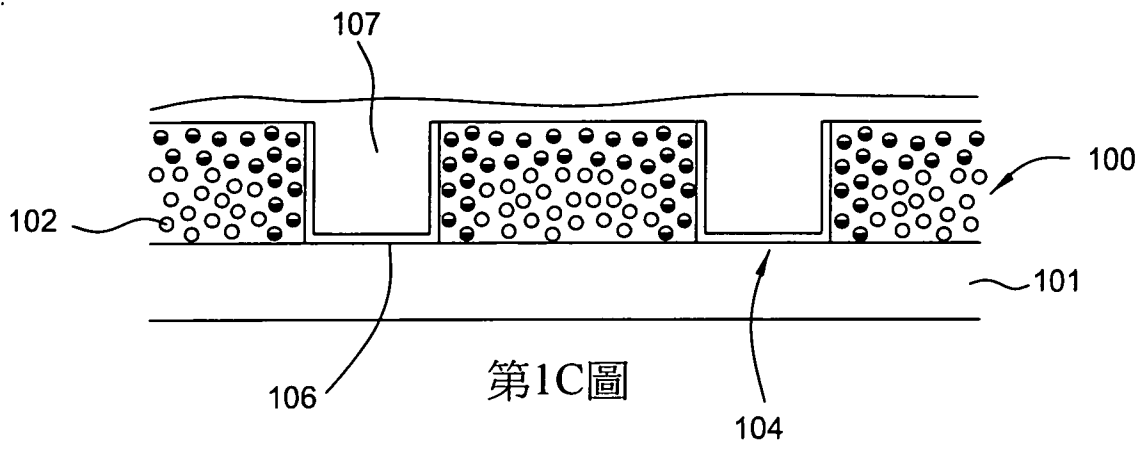
20. 如請求項 19 所述之方法，進一步包括：移除由該金屬材料所形成的氧化物，該氧化物係在使用氫或氨電漿處理該低 k 之含矽介電質薄膜以平坦化該金屬材料期間所形成。

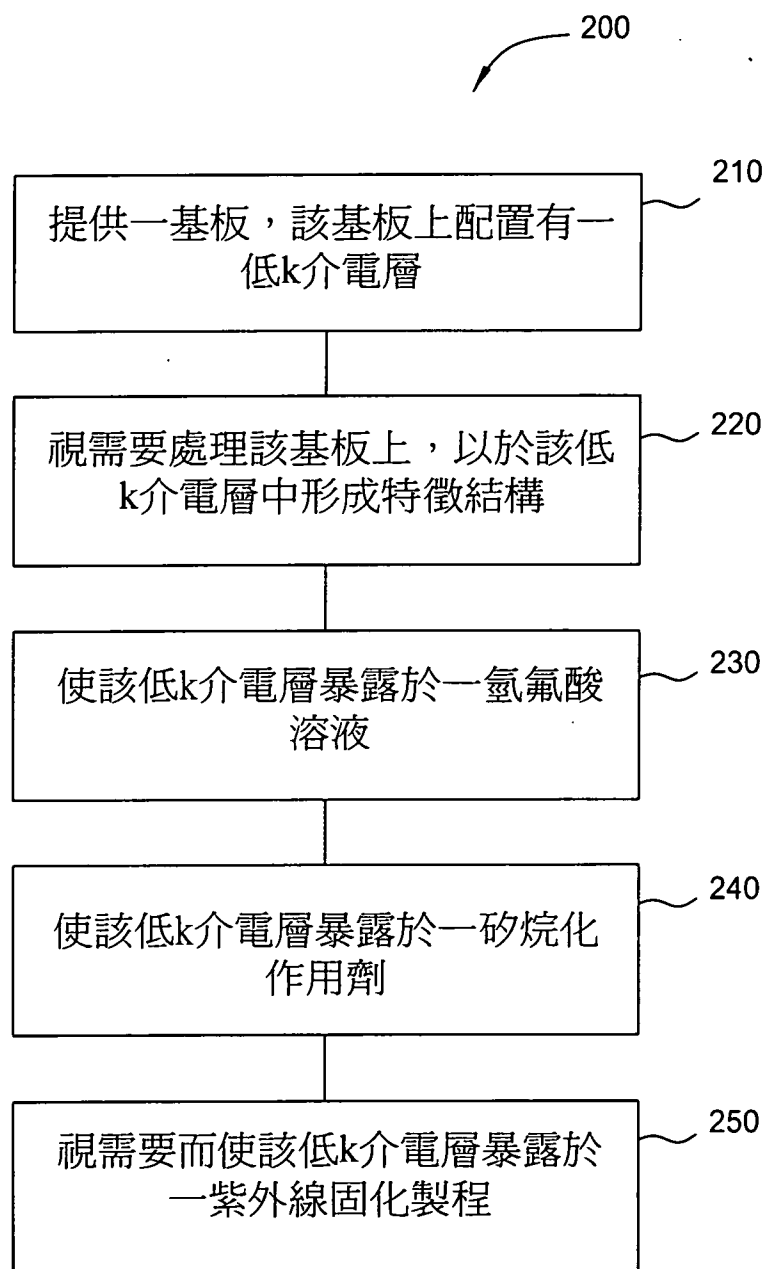


第1A圖

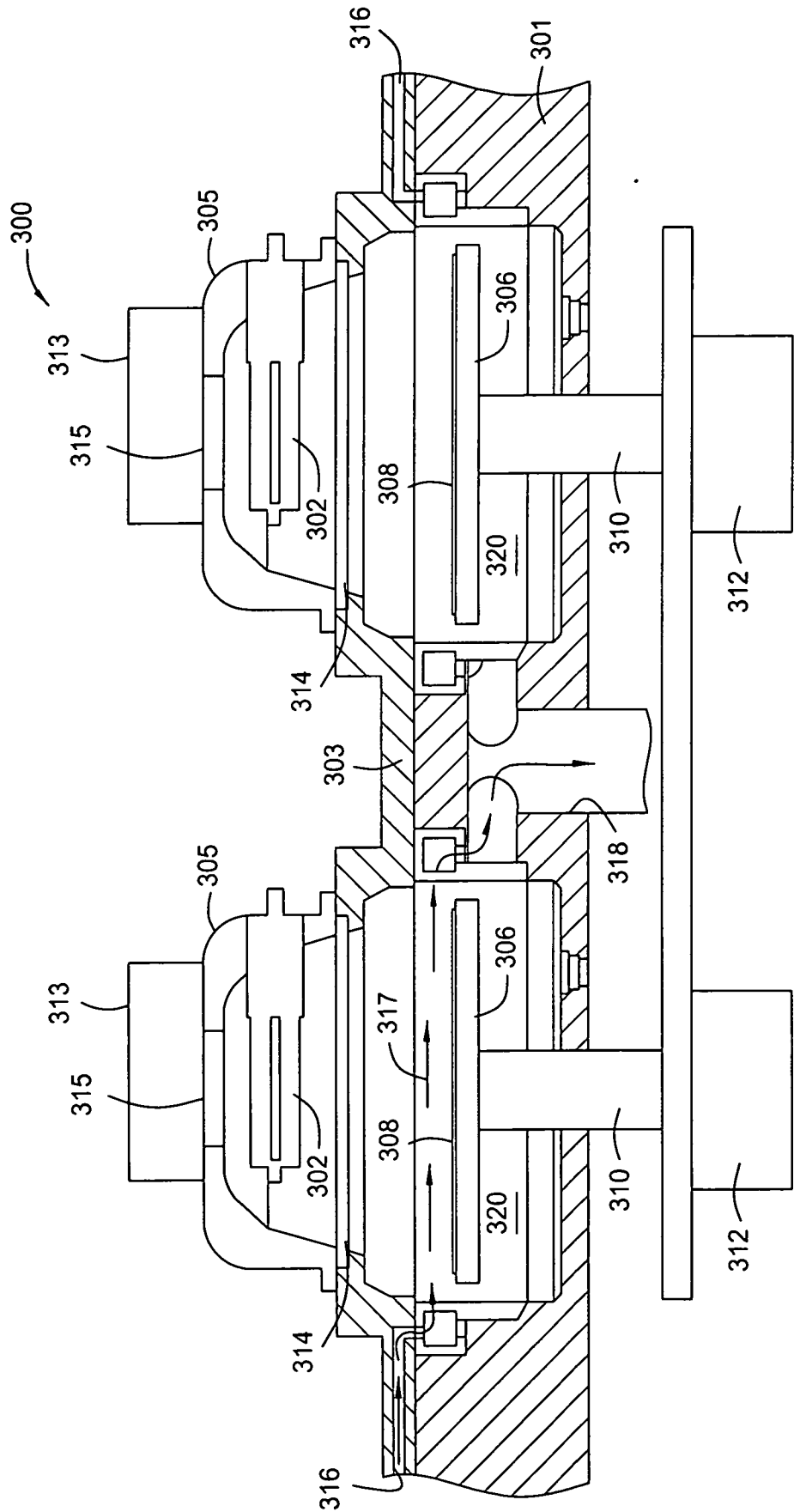


第1B圖





第2圖



第3圖