



(12)发明专利

(10)授权公告号 CN 104802539 B

(45)授权公告日 2018.01.09

(21)申请号 201410043789.9

(22)申请日 2014.01.29

(65)同一申请的已公布的文献号
申请公布号 CN 104802539 A

(43)申请公布日 2015.07.29

(73)专利权人 珠海艾派克微电子有限公司
地址 519075 广东省珠海市明珠北路63号
04栋7层

(72)发明人 袁延庆 张琳琳

(74)专利代理机构 北京聿宏知识产权代理有限公司 11372
代理人 吴大建 钟日红

(51)Int.Cl.
B41J 29/393(2006.01)

(56)对比文件

- CN 102529391 A, 2012.07.04,
- US 2013/0099899 A1, 2013.04.25,
- CN 103240999 A, 2013.08.14,
- CN 1339161 A, 2002.03.06,
- CN 101853000 A, 2010.10.06,
- CN 103129185 A, 2013.06.05,
- CN 101436013 A, 2009.05.20,
- JP 2004-226321 A, 2004.08.12,

审查员 李新元

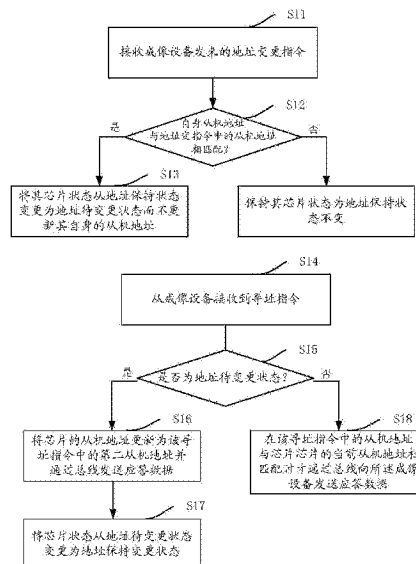
权利要求书2页 说明书8页 附图6页

(54)发明名称

成像设备的供给组件及其芯片、从机地址更新方法

(57)摘要

本发明公开了一种成像设备的供给组件及其芯片、从机地址更新方法。该方法包括：供给组件接收成像设备发来的地址变更指令，所述变更指令包括所述供给组件的从机地址；所述供给组件在自检测到所述地址变更指令后首次侦听到寻址指令时，采集该首次检测到的寻址指令中包括的第二从机地址，将其从机地址更新为所述第二从机地址，并向所述成像设备发送响应数据。根据本发明的供给组件及其芯片能够在快速响应成像设备指示进行地址变更的同时降低制造成本。



1. 一种成像设备供给组件的从机地址更新方法,其特征在于,包括:

供给组件接收成像设备发来的地址变更指令,所述变更指令包括所述供给组件的从机地址;

所述供给组件在自检测到所述地址变更指令中所包含的从机地址与所述供给组件的从机地址相匹配后首次侦听到所述成像设备发来的寻址指令时,采集该首次侦听到的寻址指令中包括的第二从机地址,将其从机地址更新为所述第二从机地址,并向所述成像设备发送响应数据。

2. 根据权利要求1所述的方法,其特征在于,所述供给组件在自检测到所述地址变更指令中所包含的从机地址与所述供给组件的从机地址相匹配后首次侦听到寻址指令时将其从机地址更新为该首次侦听到的寻址指令中包括的第二从机地址的步骤进一步包括:

地址变更子步骤,供给组件芯片在通过总线从所述成像设备接收到地址变更指令时判断自身的从机地址是否与地址变更指令中所包含的从机地址相匹配,判断结果为相匹配时,将其芯片状态从地址保持状态变更为地址待变更状态而不更新其自身的从机地址;若判断结果为不匹配,则保持其芯片状态为地址保持状态不变。

3. 根据权利要求2所述的方法,其特征在于,所述供给组件在自检测到所述地址变更指令中所包含的从机地址与所述供给组件的从机地址相匹配后首次侦听到寻址指令时将其从机地址更新为该首次侦听到的寻址指令中包括的第二从机地址的步骤进一步包括:

寻址响应子步骤,所述供给组件芯片在从所述成像设备接收到寻址指令时,判断其自身的状态是否为地址待变更状态,若判断结果为是地址待变更状态,则将其从机地址更新为该接收到的寻址指令中包括的第二从机地址并通过总线向所述成像设备发送应答数据。

4. 根据权利要求3所述的方法,其特征在于,所述寻址响应子步骤进一步包括:

若判断结果为不是地址待变更状态,则所述供给组件芯片进一步判断所述接收到的寻址指令中的从机地址与其自身的从机地址是否匹配,仅当判断结果为匹配时才通过总线向所述成像设备发送应答数据。

5. 根据权利要求2-4任一所述的方法,其特征在于,在所述供给组件在执行自检测到所述地址变更指令中所包含的从机地址与所述供给组件的从机地址相匹配后首次侦听到寻址指令时将其从机地址更新为该首次侦听到的寻址指令中包括的第二从机地址的步骤后,进一步包括:

将其芯片状态从地址待变更状态变更为地址保持状态。

6. 一种成像设备的供给组件芯片,其特征在于,包括:

接口单元,用于与成像设备进行通信;

控制单元,通过接口单元接收来自所述成像设备的地址变更指令和寻址指令;

地址记录单元,用于存储所述组件芯片的从机地址;其中,

控制单元在自检测到所述地址变更指令中所包含的从机地址与所述地址记录单元中的从机地址相匹配后首次通过所述接口单元侦听到寻址指令时,采集所述寻址指令中包括的第二从机地址,将所述地址记录单元中存储的从机地址更新为所述第二从机地址,并通过所述接口单元向所述成像设备发送响应数据。

7. 根据权利要求6所述的供给组件芯片,其特征在于,

所述控制单元进一步用于在通过所述接口单元从成像设备接收到地址变更指令时,判

断所述地址记录单元中的从机地址是否与地址变更指令中所包含的从机地址相匹配,若判断结果为匹配,则将所述供给组件芯片的状态从地址保持状态变更为地址待变更状态而不更新其自身的从机地址。

8. 根据权利要求7所述的供给组件芯片,其特征在于,

所述控制单元进一步用于在通过所述接口单元从成像设备接收到寻址指令时,判断所述供给组件芯片的状态是否表示地址待变更状态,若判断结果为是表示地址待变更状态,将该接收到的寻址指令中包括的第二从机地址保存至所述地址记录单元,并通过所述接口单元向所述成像设备发送应答数据。

9. 根据权利要求8所述的供给组件芯片,其特征在于,所述控制单元进一步用于:

若判断结果为不是地址待变更状态,则进一步判断所述接收到的寻址指令中的从机地址是否与所述地址记录单元中记录的从机地址相匹配,仅当判断结果为匹配时才通过总线向所述成像设备发送应答数据。

10. 根据权利要求7至9中任一项所述的供给组件芯片,其特征在于,通过如下方式来表征所述供给组件芯片的状态:

利用存储的不同的二进制数值来分别表示地址待变更状态和地址保持状态;

以连接所述控制单元与所述地址记录单元的开关电路的接通和断开状态来分别表示地址待变更状态和地址保持状态;

以所述地址记录单元的可读写状态表示地址更新状态,以及以所述地址记录单元的只读状态表示地址保持状态。

11. 一种供给组件,其特征在于,所述供给组件可拆卸地安装在成像设备上,包括根据权利要求6至10中任一项所述的供给组件芯片。

成像设备的供给组件及其芯片、从机地址更新方法

技术领域

[0001] 本发明涉及成像显影技术领域,尤其涉及一种成像设备的供给组件及其芯片、从机地址更新方法。

背景技术

[0002] 随着成像技术的发展,诸如复印机、打印机、传真机、文字处理机等成像设备已被广泛应用。成像设备中都设置有方便用户更换的用来容纳成像物质(如墨水、碳粉)的供给组件(如墨盒、碳粉盒),尤其是有多彩成像功能的成像设备,通常会安装有四个、五个、六个、八个、甚至更多的供给组件,这些供给组件分别容纳不同颜色或类型的成像物质。为使得成像设备能够对这些供给组件进行很好地识别和操作,每个供给组件上均设置有对应的芯片,这些芯片通常采用共总线的方式与成像设备进行通讯,即每个芯片均有属于自己的从机地址,成像设备向总线上发送地址和指令,总线上的芯片接收到来自总线的地址和指令,其中从机地址与总线呼叫的地址匹配的芯片才会响应该指令。

[0003] 现有的一种成像设备在与芯片的通讯过程中会发送让芯片变更地址的命令,要求总线上的芯片变更从机地址,芯片执行地址变更命令后不必将变更后的地址通知成像设备,成像设备会计算出变更后的新从机地址,并使用新的从机地址呼叫芯片。针对这种成像设备,芯片通常需要设置有地址发生器和与成像设备相同的地址变更规则,当芯片接收到地址变更命令后会控制地址发生器产生新的从机地址,然后成像设备将使用新的从机地址通知芯片进行响应。

[0004] 这种在芯片中设置地址发生器和变址程序来响应成像设备地址更指令的方法,不但增加了芯片成本,而且在芯片接收到地址变更指令后,地址发生器运行从机地址变更程序然后产生新的从机地址会增加了芯片响应成像设备指令的时间,不利于芯片的快速响应。因此亟需一种成本低且能够快速应答且芯片与成像设备变址高度同步的芯片及其变址方法。

发明内容

[0005] 本发明所要解决的技术问题之一是需要提供一种能够保证成像设备供给组件芯片快速响应成像设备的变址指令的同时降低制造成本。

[0006] 为了解决上述技术问题,本发明提供了一种成像设备供给组件的从机地址更新方法。该方法包括:供给组件接收成像设备发来的地址变更指令,所述变更指令包括所述供给组件的从机地址;所述供给组件在自检测到所述地址变更指令后首次侦听到寻址指令时,采集该首次检测到的寻址指令中包括的第二从机地址,将其从机地址更新为所述第二从机地址,并向所述成像设备发送响应数据。

[0007] 此外,所述供给组件在自检测到所述地址变更指令后首次侦听到寻址指令时将其从机地址更新为该首次检测到的寻址指令中包括的第二从机地址的步骤可进一步包括:地址变更子步骤,供给组件芯片在通过总线从所述成像设备接收到地址变更指令时判断自身

的从机地址是否与地址变更指令中所包含的从机地址相匹配,判断结果为相匹配时,将其芯片状态从地址保持状态变更为地址待变更状态而不更新其自身的从机地址;若判断结果为不匹配,则保持其芯片状态为地址保持状态不变。

[0008] 此外,所述供给组件在自检测到所述地址变更指令后首次侦听到寻址指令时将其从机地址更新为该首次检测到的寻址指令中包括的第二从机地址步骤可进一步包括:寻址响应子步骤,所述供给组件芯片在从所述成像设备接收到寻址指令时,判断其自身的状态是否为地址待变更状态,若判断结果为是地址待变更状态,则将其从机地址更新为该接收到的寻址指令中包括的第二从机地址并通过总线向所述成像设备发送应答数据。

[0009] 此外,所述寻址响应子步骤可进一步包括:若判断结果为不是地址待变更状态,则所述供给组件芯片进一步判断所述接收到的寻址指令中的从机地址与其自身的芯片是否匹配,仅当判断结果为匹配时才通过总线向所述成像设备发送应答数据。

[0010] 此外,在所述供给组件在执行自检测到所述地址变更指令后首次侦听到寻址指令时将其从机地址更新为该首次检测到的寻址指令中包括的第二从机地址步骤后,可进一步包括:将其芯片状态从地址待变更状态变更为地址保持状态。

[0011] 根据本发明的又一方面,还提供了一种成像设备的供给组件芯片。该芯片包括:接口单元,用于与成像设备进行通信;控制单元,通过接口单元接收来自所述成像设备的变更指令和/或寻址指令;地址记录单元,用于存储所述组件芯片的从机地址;其中,控制单元在自检测到与所述地址记录单元中的从机地址相匹配的地址变更指令后首次通过所述接口单元侦听到寻址指令时,采集所述寻址指令中包括的第二从机地址,将所述地址记录单元中存储的从机地址更新为所述第二从机地址,并通过所述接口单元向所述成像设备发送响应数据。

[0012] 此外,所述控制单元可进一步用于在通过所述接口单元从成像设备接收到地址变更指令时,判断所述地址记录单元中的从机地址是否与地址变更指令中所包含的从机地址相匹配,若判断结果为匹配,则将所述供给组件芯片的状态从地址保持状态变更为地址待变更状态而不更新其自身的从机地址。

[0013] 此外,所述控制单元可进一步用于在通过所述接口单元从成像设备接收到寻址指令时,判断所述供给组件芯片的状态是否表示地址待变更状态,若判断结果为是表示地址待变更状态,将该接收到的寻址指令中包括的第二从机地址保存至所述地址记录单元,并通过所述接口单元向所述成像设备发送应答数据。

[0014] 此外,所述控制单元可进一步用于:

[0015] 若判断结果为不是地址待变更状态,则进一步判断所述接收到的寻址指令中的从机地址是否与所述地址记录单元中记录的从机地址相匹配,仅当判断结果为匹配时才通过总线向所述成像设备发送应答数据。

[0016] 此外,可通过如下方式来表征所述供给组件芯片的状态:利用存储的不同的二进制数值来分别表示地址待变更状态和地址保持状态;以连接所述控制单元与所述地址记录单元的开关电路的接通和断开状态来分别表示地址待变更状态和地址保持状态;以所述地址记录单元的可读写状态表示地址更新状态,以及以所述地址记录单元的只读状态表示地址保持状态。

[0017] 根据本发明的又一方面,还提供了一种包括前述技术方案所述的芯片的供给组

件。所述供给组件可拆卸地安装在成像设备上。

[0018] 与现有技术相比,利用本发明,成像设备的供给组件及其芯片能够在快速响应成像设备指示进行地址变更的同时降低制造成本。

[0019] 本发明的其他优点、目标和特征在某种程度上将在随后的说明书中进行阐述,并且在某种程度上,基于对下文的考察研究对本领域技术人员而言将是显而易见的,或者可以从本发明的实践中得到教导。本发明的目标和其他优点可以通过下面的说明书,权利要求书,以及附图中所特别指出的结构来实现和获得。

附图说明

[0020] 附图用来提供对本发明的进一步理解,并且构成说明书的一部分,与本发明的实施例共同用于解释本发明,并不构成对本发明的限制。在附图中:

[0021] 图1为根据本发明实施例的成像设备的结构示意图;

[0022] 图2为根据本发明实施例的供给组件芯片的结构示意图;

[0023] 图3为地址变更指令数据结构示意图;

[0024] 图4为根据现有技术的成像设备要求芯片变更从机地址的操作流程;

[0025] 图5为本发明提供的一种芯片的结构示意图;

[0026] 图6为根据本发明实施例的供给组件芯片的从机地址更新方法流程图;

[0027] 图7为本发明一实施例中判断芯片是否是首次检测到总线上的寻址指令的一般处理的流程图;

[0028] 图8为本发明又一实施例提供的一种芯片的结构示意图;

[0029] 图9为本发明一实施例中芯片更新地址的一般处理的流程图。

具体实施方式

[0030] 以下将结合附图及实施例来详细说明本发明的实施方式,借此对本发明如何应用技术手段来解决技术问题,并达成技术效果的实现过程能充分理解并据以实施。需要说明的是,只要不构成冲突,本发明中的各个实施例以及各实施例中的各个特征可以相互结合,所形成的技术方案均在本发明的保护范围之内。

[0031] 另外,在附图的流程图示出的步骤可以在诸如一组计算机可执行指令的计算机系统中执行,并且,虽然在流程图中示出了逻辑顺序,但是在某些情况下,可以以不同于此处的顺序执行所示出或描述的步骤。

[0032] 图1中示出了就本发明所使用的成像设备的概略图示。成像设备1包括用户接口10、供给组件安装位11、专用集成电路(ASIC)12、以及图像记录单元13。用户接口10用于连接计算机、手机、摄像机等外设,方便成像设备接收来自外设的用户指令;供给组件安装位11上可拆卸地安装有多个供给组件20,不同的供给组件20内容纳有不同颜色或类型的成像物质,用于向图像记录单元13提供成像物质。成像设备1例如可以是喷墨打印机和/或复印机、或者电子照相打印机和/或复印机。

[0033] 在上面给出的用于成像设备1的例子,的情况下,图像记录单元13例如可以是喷墨打印头单元或电子照相打印单元,并且包括用于在例如一片打印媒介或光敏元件的衬底34上形成图像的成像头31。为了方便起见,每种衬底34都将由单元号码34来表示,例如,打印

媒介34。供给组件20例如可以是供墨容器、喷墨打印头墨盒(PH)、墨粉容器、或者电子照相处理(EP)盒,其中的每种都包括在成像处理期间所消耗的例如墨水或墨粉的成像物质的储备。成像设备1使用供给组件20中所包括的成像物质,在打印媒介34上形成图像。打印媒介例如可以是纸片、织物片或透明胶片。

[0034] 本领域的普通技术人员应当知道,图像记录单元13和供给组件20可以作为单独的分立单元而被形成,或者可以在一个整体的单元中被合并。供给组件20可拆卸地安装在成像设备1中。例如,在喷墨技术中,这种整体的单元可以是包括作为单个消耗品而形成的墨水贮存器(reservoir)和喷墨打印头的喷墨打印头墨盒PH。因此,为了方便起见,“供给组件”被用于包括上述的分离配置或整体配置,并且是消耗品的例子。优选地,供给组件20外壁上安装有用于存储涉及供给组件20的信息的芯片,芯片通过总线与成像设备通讯。在喷墨打印头墨盒PH的情况下,芯片也可以作为打印头硅的一部分。

[0035] 参见图2,成像设备1的专用集成电路(ASIC)12通过总线与多个供给组件的芯片33a、33b……33x等进行通讯。总线包括电源线VCC、时钟线CLK以及地址数据线Address/Data,每一芯片33a、33b……33x均与上述总线电连接,并接收电源及信号。当成像设备1访问某一芯片时,专用集成电路(ASIC)12通过地址数据线Address/Data向芯片33a、33b……33x发送寻址命令(即通过总线传输要访问的芯片的从机地址),芯片33a、33b……33x将接收到从机地址与各自的从机地址进行比较,若地址匹配则芯片向总线发送应答数据(如0或1),然后继续接收并响应总线上的其他命令,若地址不匹配则芯片不回应总线上的应答数据。一般来说,总线上的每个芯片都有一个初始的从机地址,这个的从机地址是固定不变的,但是也有一种成像设备会在通讯过程中要求芯片变更从机地址,当芯片掉电后再将从机地址恢复为初始的从机地址。成像设备向总线发送的地址变更指令如图3所示,指令包括地址部分a1和命令部分a2,其中地址部分a1为总线上的成像设备要求执行变更地址指令的芯片的当前的从机地址,地址部分a1包括不可变地址a1-1和可变地址a1-2,不可变地址a1-1是芯片在执行完地址变更指令后从机地址中不会变化的数据,可变地址a1-2是芯片在执行完地址变更指令后从机地址中会发生变化的数据;本图中,不可变地址a1-1包括8bit二进制数,可变地址a1-2包括8bit二进制数,但实际不可变地址a1-1和可变地址a1-2的具体位数不做限定,地址部分a1中至少有一位数据是可变地址a1-2。

[0036] 图4示出了根据现有技术的成像设备要求芯片变更从机地址的操作流程。下面结合图4来说明现有技术中供给组件芯片变更其从机地址的方法。

[0037] 步骤S01,成像设备向芯片发送的包含该芯片当前从机地址的(简称第一地址)的寻址指令,等待接收总线上该芯片传输发来的应答数据。更具体地,各芯片为响应本步骤,会将接收到的总线上的第一地址与其自身存储的从机地址进行比较,若相匹配,则生成应答数据传输给总线。

[0038] 步骤S02,成像设备接收到总线上的应答数据后向总线发送包含第一地址的地址变更指令,要求芯片变更从机地址;芯片利用其地址发生器生成新的从机地址(称作第二地址)并将其从机地址更新为所述第二地址。

[0039] 步骤S03,成像设备计算出芯片本次变址后的新地址(简称第二地址),在本步骤中,成像设备可以通过运算预先存储在自身存储器中的一段算法程序算出第二地址,也可以通过查表的方式查询预先存储在自身存储器中的从机地址变更顺序表,从而推测出芯片

变址后的新地址；

[0040] 步骤S04,成像设备向总线发送包含第二地址的寻址指令,并检测总线上是否有芯片应答。若有,则执行步骤S05;若没有,则执行步骤S06;

[0041] 步骤S05,成像设备向总线发送包含第一地址的寻址指令,并检测总线上是否有芯片应答。若有,则执行步骤S06;若没有,则执行步骤S07;

[0042] 步骤S06,成像设备报错或拒绝成像操作;

[0043] 步骤S07,成像设备继续对芯片进行读或写数据操作。

[0044] 现有的适用于该成像设备的芯片中设置有与成像设备相同的地址变更规则,芯片通过地址发生器按照和当芯片接收到地址变更命令后会控制地址发生器产生新的从机地址,以便成像设备向总线发送新的从机地址时,芯片能够做出响应。然而这种带地址发生器的芯片不但结构复杂、成本较高,而且地址发生器要经过一系列算法和程序才能产生新地址,不利于芯片的快速响应。

[0045] 图5为本发明提供的一种芯片的结构示意图。芯片33包括接口单元301、接收接口单元301传输信号的控制单元302、与控制单元302电连接的存储单元303和新地址记录单元304。接口单元301用于与成像设备1进行通信,具体可以是设置在芯片33基板表面的接触端子,当供给组件20安装在成像设备1的供给组件安装位11上时,芯片33的接触端子与成像设备侧端子电接触,从而实现与成像设备1的总线连接。当然,接口单元301也可以是设置在芯片33基板上的天线,用于和成像设备进行无线通讯。控制单元302与接口单元301电连接,用于接收总线上的指令并控制芯片33做出响应,更具本地,通过接口单元301接收来自成像设备1的变更指令和/或寻址指令。亦将存储单元303和新地址记录单元304统称为地址记录单元,存储单元303存储有芯片33的初始的从机地址(以下简称初始地址)、出厂信息及与供给组件状态等成像操作历史相关的其他信息。新地址记录单元304用于存储自最后一次接收到成像设备的地址变更指令后的首次检测到总线上的寻址指令时,芯片采集到的总线上的至少一部分新地址。记录新地址记录单元304具体可以是寄存器、锁存器、暂存器、RAM、EEPROM、Flash、铁电存储器(FeRAM)、相变存储器(OUM)或OTP等有数据存储功能的易失性或非易失性存储器,用于记录来自总线上的新地址。在芯片上电后,成像设备首先用芯片的初始地址对芯片进行寻址。此时,芯片在接收到来自成像设备的寻址指令时,通过判断寻址指令中所包含的从机地址与其存储单元303存储的初始地址是否匹配来确定是否响应成像设备;当芯片经过变址操作后再次接收到来自成像设备的寻址指令时,将通过判断寻址指令中所包含的从机地址与其新地址记录单元304存储的从机地址是否匹配来确定是否响应成像设备。下面以芯片33a为例进行说明。

[0046] 控制单元302在接口单元301从成像设备接收到地址变更指令时,判断地址记录单元中的从机地址是否与地址变更指令中所包含的从机地址相匹配,若判断结果为匹配,则将芯片33a的状态从地址保持状态变更为地址待变更状态而不更新其自身的从机地址。若判断为不匹配,则保持其状态(地址保持状态)不变。

[0047] 当芯片33a的控制单元302在通过接口单元301从成像设备1接收到的寻址指令时,判断其自身的状态是否表示地址待变更状态,若判断结果为是表示地址待变更状态,则将该接收到的寻址指令中包括的第二从机地址保存至新地址记录单元304,并通过接口单元301向成像设备1发送应答数据。这种情况下,芯片33a可将其芯片状态从地址待变更状态变

更回地址保持状态。

[0048] 若判断结果为表示地址保持状态,则芯片33a的控制单元302进一步判断接收到的寻址指令中的从机地址是否与芯片33a的地址记录单元中记录的从机地址相匹配,仅当判断结果为匹配时才通过总线向成像设备1发送应答数据。

[0049] 通过上述可知,在芯片33a与成像设备1的通讯过程中,成像设备1会要求芯片33a变更从机地址。需要强调的是,芯片33a在接收到来自成像设备1的地址变更指令后,不会响应地址变更指令而产生新地址以更新其自身的从机地址,而是等待成像设备1向总线发送寻址指令,当自最后一次接收到成像设备1的地址变更指令后的首次检测到总线上的寻址指令时,芯片33a采集总线上的新地址,并将新地址存储到新地址记录单元304,向总线发送应答数据。这样,当成像设备1再次发送寻址命令时,芯片使用存储的新地址判断是否响应总线上的寻址命令。

[0050] 在这里,新地址记录单元304中记录的可以是完整的芯片从机地址,也可以仅存储从机地址中的可变地址部分,当成像设备再次寻址时,芯片可以仅比较总线上地址的可变地址部分是否与新地址记录单元304中存储的可变地址部分是否匹配,来判断是否响应成像设备的寻址;另外,由于芯片从机地址中的不可变地址部分是固定的,因此芯片33也可以根据新地址记录单元304中存储的可变地址部分和初始地址的不可变部分生成完整的新地址与来自总线的地址比较,来判断是否响应成像设备的寻址。下面为方便描述,以新地址记录单元304中记录的可以是完整的芯片从机地址为例进行说明,本领域普通技术人员应当知道以下方法流程同样适用于新地址记录单元304中仅存储从机地址中的可变地址部分的情况。

[0051] 图6为根据本发明实施例的供给组件芯片的从机地址更新方法流程图。以芯片33a作为供给组件的芯片例子进行说明。

[0052] 步骤S11,供给组件的芯片33a通过接口单元301接收成像设备1发来的地址变更指令,该地址变更指令包括该供给组件芯片33a的从机地址。

[0053] 步骤S12,供给组件的芯片33a的控制单元302判断自身的从机地址是否与地址变更指令中所包含的从机地址相匹配;判断结果为相匹配时,进入步骤S13,若判断结果为不匹配,则保持其芯片状态为地址保持状态不变。

[0054] 步骤S13,将其芯片状态从地址保持状态变更为地址待变更状态而不更新其自身的从机地址。

[0055] 步骤S14,供给组件芯片33a的接口单元301从成像设备1接收到寻址指令。

[0056] 步骤S15,芯片33a的控制单元301判断其自身的状态是否为地址待变更状态,若判断结果为是地址待变更状态,则进入步骤S16,反之,若判断结果为不是地址待变更状态,则进入步骤S18。

[0057] 步骤S16,芯片33a的控制单元302采集寻址指令中包括的第二从机地址,将芯片33a的从机地址更新为该第二从机地址并通过总线向所述成像设备发送应答数据。更具体地,可通过将该第二从机地址存储于新地址记录单元304来进行从机地址更新。可选地进入步骤S17。

[0058] 步骤S17,芯片33a的控制单元302将芯片33a的芯片状态从地址待变更状态变更为地址保持状态。

[0059] 步骤S18,供给组件芯片的控制单元302进一步判断所接收到的寻址指令中的从机地址与芯片33a的当前从机地址是否匹配,仅当判断结果为匹配时才通过总线向所述成像设备发送应答数据。

[0060] 综上所述,根据本实施例的供给组件芯片的从机地址更新方法中,供给组件芯片的控制单元302在自检测到来自成像设备1的地址变更指令后首次侦听到寻址指令时,采集该首次检测到的寻址指令中包括的第二从机地址,将其从机地址更新为第二从机地址,并向成像设备1发送响应数据。

[0061] 可以通过多种方式来表征供给组件芯片33a的状态。

[0062] 例如,可利用存储的不同的二进制数值来分别表示地址待变更状态和地址保持状态。具体地,可以通过在芯片33a中设置配置位实现,配置位可被设置为第一值或第二值,这里第一值和第二值可以用两个不同的二进制数表示,如“0”和“1”,当然,配置位也可以用两组不同的多位二进制数表示。控制单元302通过读取配置位的值来判断芯片33a是否是自接收到地址变更指令后首次检测到总线上的寻址指令。当控制单元302读取配置位为第一值时,则确定本次是自接收到地址变更指令后首次检测到总线上的寻址指令,当控制单元302读取配置位为第二值时,则确定本次不是自接收到地址变更指令后首次检测到总线上的寻址指令。具体操作流程如图7所示:

[0063] 步骤S120,在检测到来自成像设备的地址变更指令时,芯片33a的控制单元302将配置位设置为第一值;

[0064] 步骤S121,芯片33a检测到总线上有来自成像设备的寻址命令时,控制单元302读取配置位的值,判断配置位为第一值还是第二值,若为第一值,则执行步骤S122,若为第二值,则执行步骤S123;

[0065] 步骤S122,控制单元302确定本次是自接收到地址变更指令后首次检测到总线上的寻址指令,采集寻址指令中包括的第二从机地址并发送应答(对应于上述图6中的步骤S16),并进入步骤S124;

[0066] 步骤S123,控制单元302确定本次不是自接收到地址变更指令后首次检测到总线上的寻址指令,则进一步判断所接收到的寻址指令中的从机地址与芯片33a的当前从机地址是否匹配,仅当判断结果为匹配时才通过总线向所述成像设备发送应答数据(对应于图6中的步骤S18);

[0067] 步骤S124,将配置位修改为第二值。

[0068] 又如,可以以连接所述控制单元与所述地址记录单元的开关电路的接通和断开状态来分别表示地址待变更状态和地址保持状态。如图8所示,芯片33a还包括可开关电路305,开关电路305与控制单元302和新地址记录单元304电连接。当芯片33检测到来自成像设备的地址变更指令时,控制单元302控制开关电路305通路;当芯片33首次检测到总线上的寻址指令时,控制单元302可以通过导通的开关电路305将总线上的新地址存储到新地址记录单元304中,然后控制开关电路305断路;当芯片33再次检测到总线上的寻址指令时,由于开关电路305断路,控制单元302不会将总线上的新地址存储到新地址记录单元304中,直到下次芯片33检测到来自成像设备的地址变更指令时,开关电路305才会再次通路。

[0069] 再如,还可以以地址记录单元304的可读写状态表示地址更新状态,以及以所述地址记录单元304的只读状态表示地址保持状态。当芯片33a检测到来自成像设备的地址变更

指令时,新地址记录单元304设置为可读写状态,当芯片33a首次检测到总线上的寻址指令时,控制单元302能够将总线上的新地址写入新地址记录单元304中,然后新地址记录单元304变为只读状态;当芯片33a再次检测到总线上的寻址指令时,控制单元302仅能读取新地址记录单元304中存储的新地址,直到下次芯片33a检测到来自成像设备的地址变更指令时,新地址记录单元304才能再次变为为可读写状态。

[0070] 步骤S16向总线发送应答数据具体操作流程可以如图9所示:

[0071] 步骤S160,控制单元302采集通过总线接收到的寻址指令中的第二从机地址;

[0072] 步骤S161,新地址记录单元304存储控制单元302采集的第二从机地址;

[0073] 步骤S162,控制单元302比较判断新地址记录单元304存储的从机地址与总线上采集到的第二从机地址是否一致,若是,则执行步骤S163,若否,则再次执行步骤S161;

[0074] 步骤S163,向总线发送应答数据。

[0075] 在本流程中,控制单元302通过比较判断新地址记录单元304存储的变更地址与总线上采集到的变更地址是否一致生成应答数据发送给总线,可以有效校验步骤S161中新地址记录单元304存储的变更地址是否正确,进一步确保芯片的新地址与成像设备运算出的地址一致。当然,由于新地址记录单元304存储的新地址很少发生错误,因此实际应用中为达到芯片的快速响应也可以省略步骤S162。为进一步缩短芯片应答时间,步骤S163还可以位于步骤S160和步骤S161之间。

[0076] 另外,控制单元302将变更地址存储在新地址记录单元304中的具体方式可以是:擦除新地址记录单元304中原本存储的数据,然后将变更地址写入新地址记录单元304,这种存储方式不要求新地址记录单元有很大的存储空间,有利于芯片降低成本和缩小尺寸;当然控制单元302也可以不擦除新地址记录单元304中原本存储的地址,直接将变更地址写入新地址记录单元304,并将本次写入的变更地址标志为当前地址,供成像设备寻址,这种存储方式节省了新地址记录单元304擦除再写入的时间,有利于芯片的快速响应。

[0077] 本发明提供的芯片在接收到来自成像设备的地址变更指令后不会执行运算产生新地址,而是直接向总线发送应答数据,采集并存储总线上的寻址指令中的新地址作为芯片变更后的新从机地址。芯片不但能够快速响应成像设备的操作,有效避免芯片变更的地址与成像设备计算出的地址不同而导致芯片的芯片不认机的情况,而且芯片仅设置一个用于存放新地址的存储区域即可,这个存储区域可以单独设置,也可以位于芯片控制单元的寄存器或芯片的存储单元中,芯片结构简单,成本较低。

[0078] 虽然本发明所揭露的实施方式如上,但所述的内容只是为了便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属技术领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式上及细节上作任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

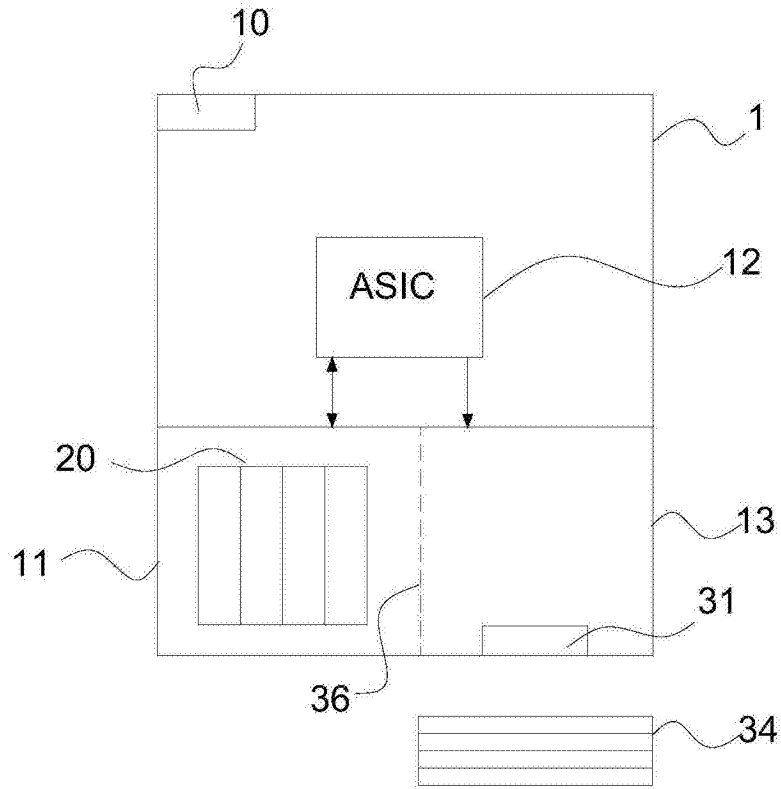


图1

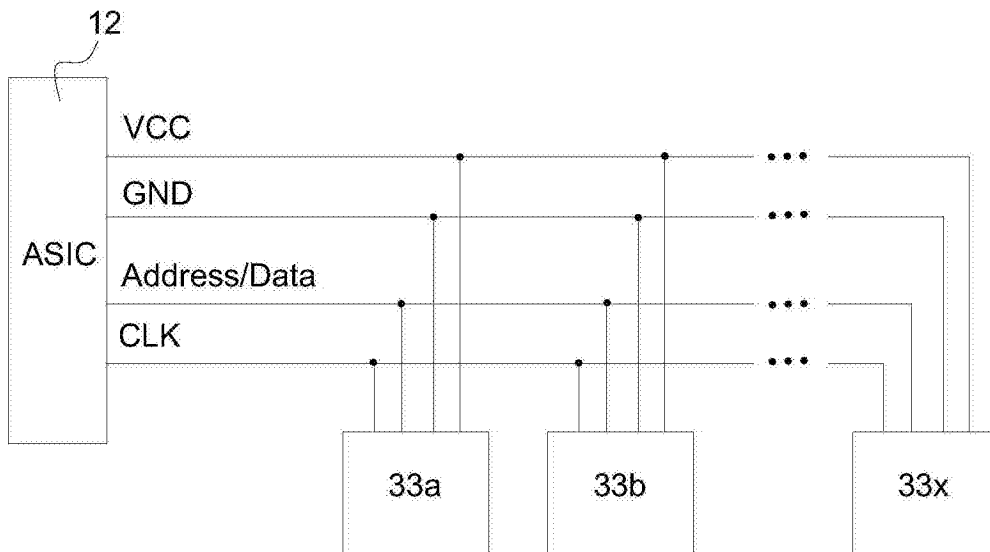


图2

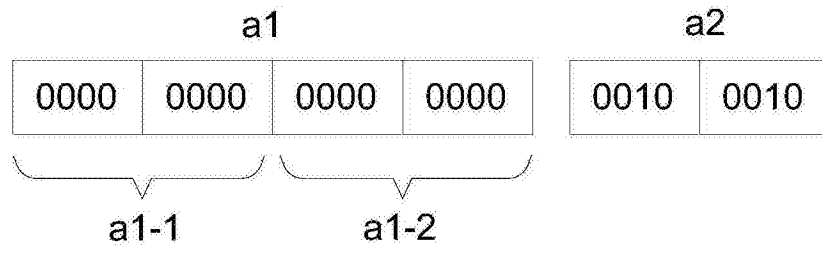


图3

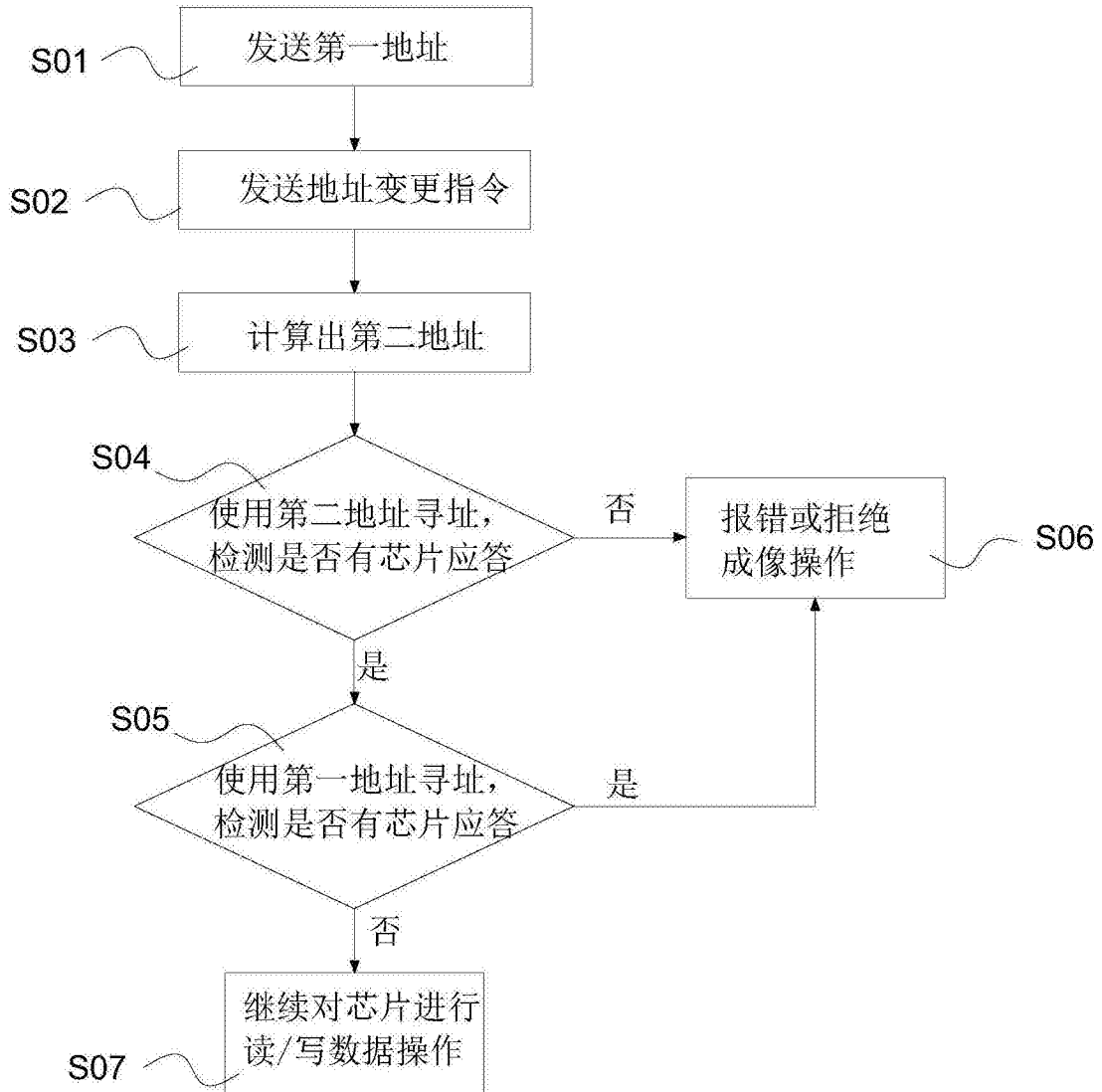


图4

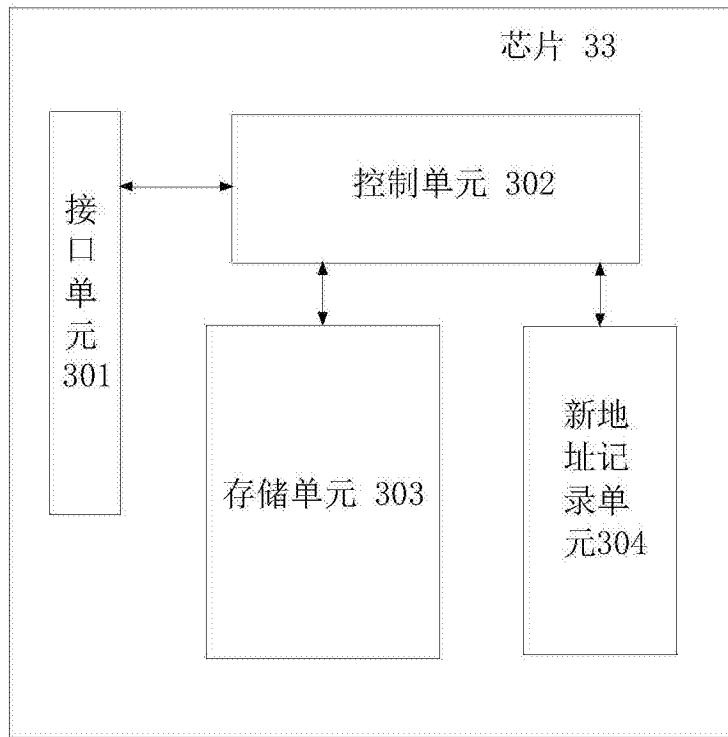


图5

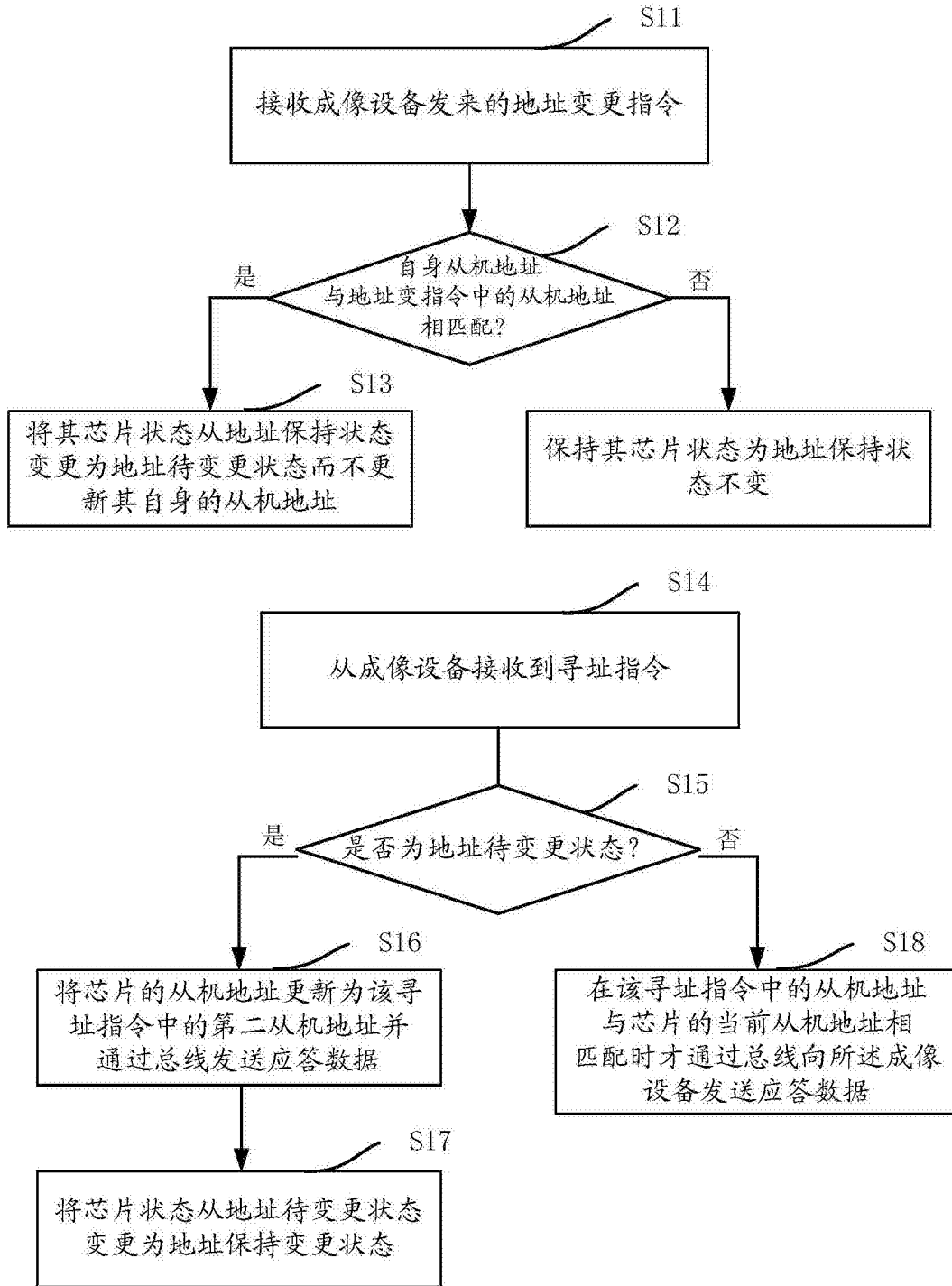


图6

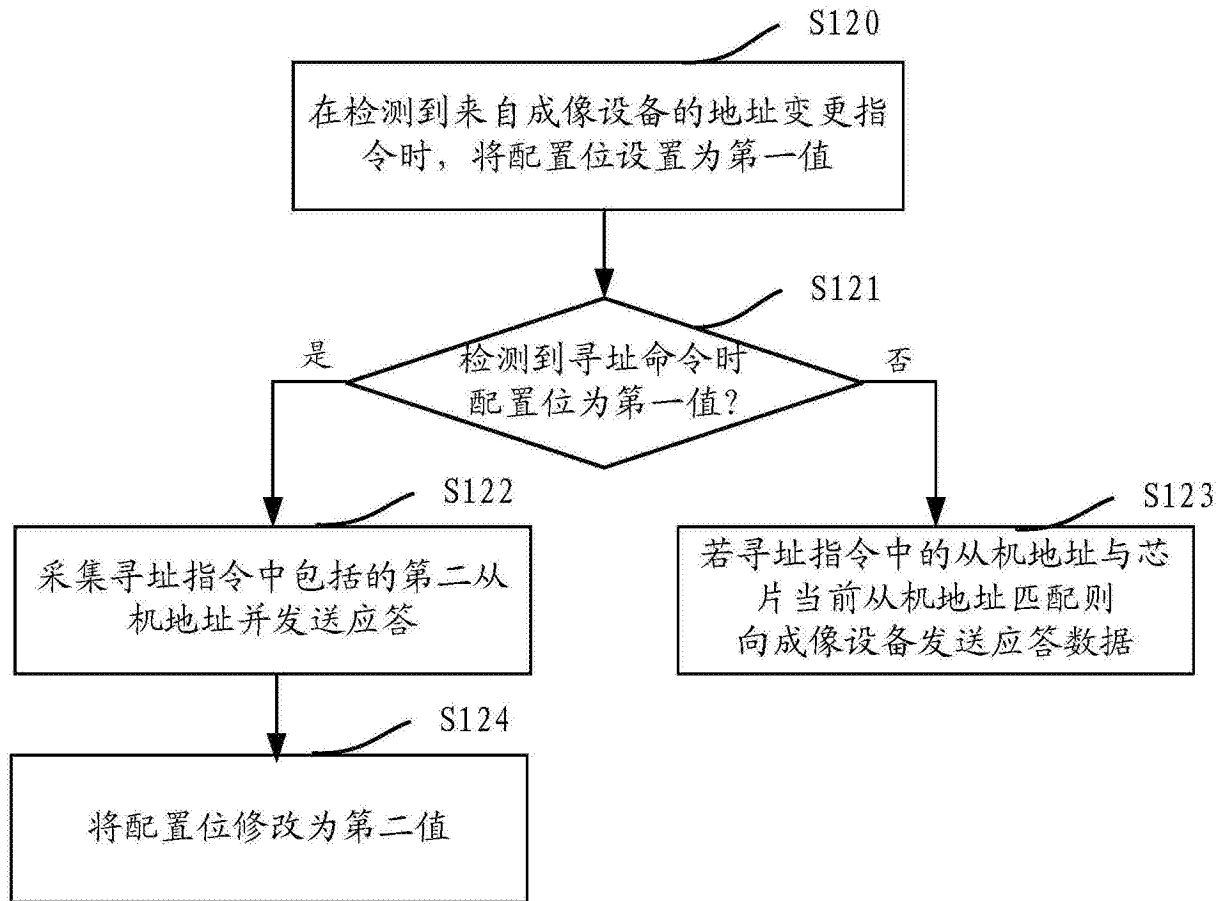


图7

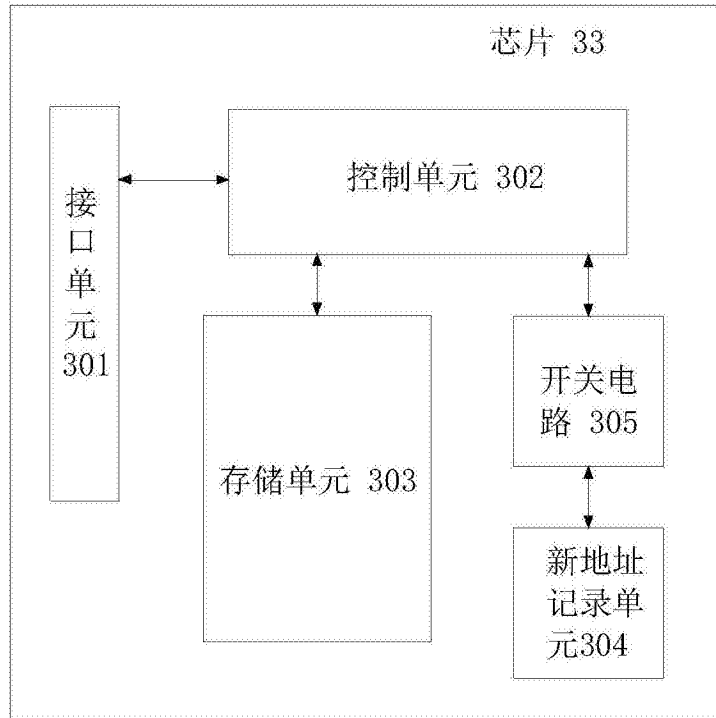


图8

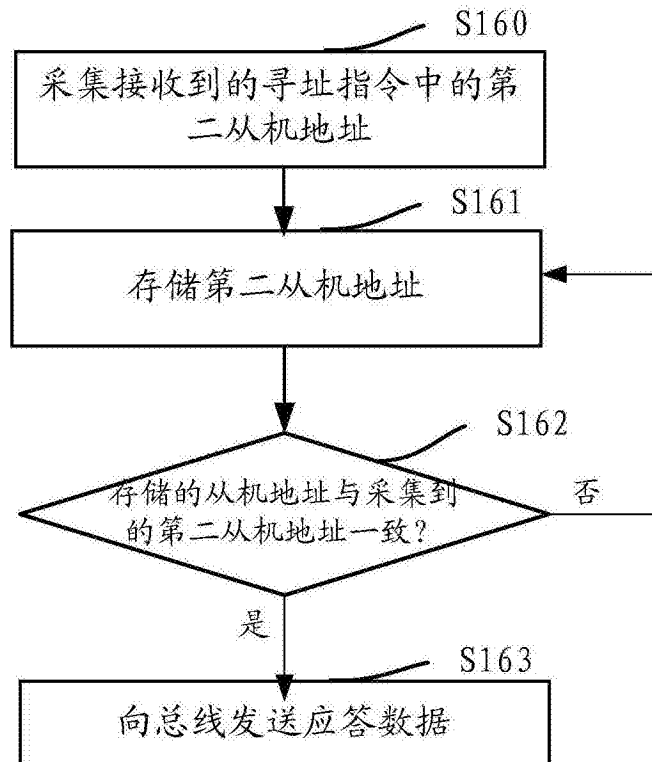


图9