

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和2年10月8日(2020.10.8)

【公開番号】特開2018-142698(P2018-142698A)

【公開日】平成30年9月13日(2018.9.13)

【年通号数】公開・登録公報2018-035

【出願番号】特願2018-21500(P2018-21500)

【国際特許分類】

H 01 L 21/3065 (2006.01)

H 01 L 21/283 (2006.01)

H 01 L 29/423 (2006.01)

H 01 L 29/49 (2006.01)

【F I】

H 01 L 21/302 301S

H 01 L 21/302 301N

H 01 L 21/283 C

H 01 L 29/58 G

【手続補正書】

【提出日】令和2年8月28日(2020.8.28)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板を処理する方法であって、

(a) 露出したSnO₂層を有する半導体基板を提供することと、

(b) 前記SnO₂層を約100未満の温度でエッティングすることと、を含み、

前記エッティングすることは、前記半導体基板を、少なくとも約50%のH₂を含むプロセスガスにおいて形成されたプラズマに曝露することを含む、方法。

【請求項2】

請求項1に記載の方法であって、

(a) において提供された前記基板は、さらに、SiO₂、SiC、SiN、SiOC、SiNO、SiCNO、およびSiCNからなる群より選択された露出した第2の材料を含み、

(b) は、SnO₂を、前記第2の材料に対して少なくとも約10のエッティング選択比でエッティングすることを含む、方法。

【請求項3】

請求項1に記載の方法であって、

(a) において提供された前記基板は、さらに、SiO₂、SiC、SiN、SiOC、SiNO、SiCNO、およびSiCNからなる群より選択された露出した第2の材料を含み、

(b) は、SnO₂を、前記第2の材料に対して少なくとも約80のエッティング選択比でエッティングすることを含む、方法。

【請求項4】

請求項1に記載の方法であって、

(b) の前記エッティングすることは、SiO₂、SiC、SiN、SiOC、SiNO

、S i C N O、およびS i C N からなる群より選択された第2の材料を露出することを含み、

(b)は、さらに、前記第2の材料が前記第2の材料に対して少なくとも約10のエッチング選択比で露出された後にS n O₂をエッチングすることを含む、方法。

【請求項5】

請求項1に記載の方法であって、

前記プロセスガスは、少なくとも約80%のH₂を含む、方法。

【請求項6】

請求項1に記載の方法であって、

前記プロセスガスは、H₂を主成分とする、方法。

【請求項7】

請求項1に記載の方法であって、

前記プロセスガスは、H₂および不活性ガスを主成分とする、方法。

【請求項8】

請求項1に記載の方法であって、

前記プロセスガスは、炭化水素をさらに含む、方法。

【請求項9】

請求項1に記載の方法であって、

前記プロセスガスは、C l₂をさらに含む、方法。

【請求項10】

請求項1に記載の方法であって、

(b)は、前記基板に外部バイアスを用いることなくプラズマを形成することを含む、方法。

【請求項11】

請求項1に記載の方法であって、

(b)は、約0.0018W/cm²から約0.36W/cm²の間の電力密度を用いてプラズマを生成することを含む、方法。

【請求項12】

請求項1に記載の方法であって、

前記S n O₂をエッチングすることは、約1mTorrから約175mTorrの間の圧力で実行される、方法。

【請求項13】

請求項1に記載の方法であって、

前記プロセスガスは、H₂およびHeを含む、方法。

【請求項14】

請求項1に記載の方法であって、

前記プロセスガスは、H₂、He、および、炭化水素を含む、方法。

【請求項15】

請求項1に記載の方法であって、さらに、

(a)の前に、原子層堆積によって前記半導体基板上に前記S n O₂層を堆積させることを含む、方法。

【請求項16】

請求項1に記載の方法であって、

(b)は、S i O₂の存在下でS n O₂を選択的にエッチングすることを含み、前記エッチングの選択比は、少なくとも10である、方法。

【請求項17】

請求項1に記載の方法であって、さらに、

前記半導体基板にフォトトレジストを塗布することと、

前記フォトトレジストを露光することと、

前記フォトトレジストをパターニングして、パターンを前記基板に転写することと、

前記フォトレジストを前記基板から選択的に除去することと、
を含む、方法。

【請求項 1 8】

SnO₂層をエッティングするための装置であって、
(a) エッティング時に半導体基板を保持するように構成された基板ホルダを有するプロセスチャンバと、
(b) プロセスガスにおいてプラズマを生成するように構成されたプラズマ生成器と、
(c) 約100℃未満の温度で前記半導体基板上の前記SnO₂層の前記エッティングを行わせるためのプログラム命令を含む制御装置であって、前記エッティングを行わせることは、少なくとも約50%のH₂を含むプロセスガスにおいて形成されたプラズマに前記半導体基板を曝露することが含まれる、制御装置と、
を備える、装置。

【請求項 1 9】

半導体基板上にエアギャップを形成するための方法であって、
(a) 第1の材料の露出層、第2の材料の露出層、および、前記第1の材料の前記層と前記第2の材料の前記層との間に位置するSnO₂の露出層を有する半導体基板を提供すること、
(b) 水素プラズマエッティング化学物質を用いて、前記露出したSnO₂を前記第1の材料および前記第2の材料の両方に対して選択的にエッティングすることで、前記第1の材料と前記第2の材料との間に凹状フィーチャを形成すること、
(c) 前記凹状フィーチャを完全に充填することなく前記凹状フィーチャの上に第3の材料を堆積させることで、前記第1の材料の前記層と前記第2の材料の前記層との間に前記エアギャップを形成することと、
を含む、方法。

【請求項 2 0】

請求項19に記載の方法であって、
前記第1の材料は、SiO₂、SiC、SiN、SiOC、SiNO、SiCNO、および、SiCNからなる群より選択され、
前記第2の材料は、SiO₂、SiC、SiN、SiOC、SiNO、SiCNO、および、SiCNからなる群より選択される、方法。

【請求項 2 1】

請求項19に記載の方法であって、
前記第1の材料および前記第2の材料は同じである、方法。

【請求項 2 2】

請求項19に記載の方法であって、
前記第3の材料はSiO₂である、方法。

【請求項 2 3】

請求項19に記載の方法であって、
(b) は、前記半導体基板を、少なくとも約50%のH₂を含むプロセスガスにおいて形成されたプラズマに曝露することを含む、方法。

【請求項 2 4】

請求項19に記載の方法であって、
(b) は、前記露出したSnO₂層を約100℃未満の温度でエッティングすることを含む、方法。

【請求項 2 5】

請求項19に記載の方法であって、
前記第1の材料の前記層と前記第2の材料の前記層との間に存在する前記SnO₂の露出層は、約20nm～約100nmの間の幅を有する、方法。

【請求項 2 6】

請求項19に記載の方法であって、さらに、(a)の前に、

前記半導体基板上にゲートを形成することと、

前記第1の材料が前記ゲートの側壁および上面の両方を覆うように、前記第1の材料の層を前記半導体基板の上に形成することと、

SnO_2 が前記ゲートの前記側壁および前記上面の両方の上の前記第1の材料を覆うように、 SnO_2 層を前記第1の材料の前記層の上に形成することと、

前記第2の材料が前記ゲートの前記側壁および前記上面の両方の上の前記 SnO_2 を覆うように、前記第2の材料の層を前記 SnO_2 層の上に形成することと、

前記第2の材料を前記基板の水平面から除去することで、(a)で提供された構造を形成することと、

を含む、方法。

【請求項27】

請求項26に記載の方法であって、

前記第1の材料は SiN であり、前記第2の材料は SiO_2 である、方法。

【請求項28】

請求項26に記載の方法であって、

前記ゲートは高k酸化物を含む、方法。

【請求項29】

請求項26に記載の方法であって、

SnO_2 は、約20～約100の間の厚さに堆積する、方法。

【請求項30】

請求項19に記載の方法であって、さらに、

フォトレジストを前記半導体基板に塗布することと、

前記フォトレジストを露光することと、

前記フォトレジストをパターニングして、パターンを前記基板に転写することと、

前記フォトレジストを前記基板から選択的に除去することと、

を含む、方法。

【請求項31】

半導体基板上にエアギャップを形成するためのシステムであって、

(a) 1つ以上の堆積プロセスチャンバと、

(b) 1つ以上のエッチングプロセスチャンバと、

(c) 制御装置であって、

(i) 第1の材料の露出層、第2の材料の露出層、および、前記第1の材料の前記層と前記第2の材料の前記層との間に位置する SnO_2 の露出層を有する半導体基板上で、水素プラズマ化学物質を用いて前記露出した SnO_2 を前記第1の材料および前記第2の材料の両方に対して選択的にエッチングすることで、前記第1の材料と前記第2の材料との間に凹状フィーチャを形成する工程と、

(ii) 前記凹状フィーチャを完全に充填することなく前記凹状フィーチャの上に第3の材料を堆積させることで、前記第1の材料の前記層と前記第2の材料の前記層との間に前記エアギャップを形成する工程と、を行わせるためのプログラム命令を含む制御装置と、

を備える、システム。

【請求項32】

請求項31に記載のシステムであって、ステップをさらに備える、システム。

【請求項33】

半導体基板を処理するための方法であって、

(a) 前記半導体基板上に SnO_2 ダミーゲートを形成することと、

(b) 前記 SnO_2 ダミーゲートの存在下で前記半導体基板を処理することと、

(c) H_2 を含むプロセスガスにおいて形成されたプラズマを用いて前記 SnO_2 ダミーゲートをエッチングして、前記ダミーゲートに代えて凹状フィーチャを形成することと、

(d) 前記形成された凹状フィーチャに高k誘電材料を堆積させて、前記ダミーゲート

に代えてゲートを形成することと、
を含む、方法。

【請求項 3 4】

半導体基板を処理するためのシステムであって、
(a) 1 つ以上の堆積プロセスチャンバと、
(b) 1 つ以上のエッチングプロセスチャンバと、
(c) 制御装置であって、
(i) 前記半導体基板上に SnO_2 ダミーゲートを形成する工程と、
(i i) 前記 SnO_2 ダミーゲートの存在下で前記半導体基板を処理する工程と、
(i i i) H_2 を含むプロセスガスにおいて形成されたプラズマを用いて前記 SnO_2 ダミーゲートをエッチングして、前記ダミーゲートに代えて凹状フィーチャを形成する工程と、

(i v) 前記形成された凹状フィーチャに高 k 誘電材料を堆積させて、前記ダミーゲートに代えてゲートを形成する工程と、を行わせるためのプログラム命令を含む制御装置と、

を備える、システム。

【請求項 3 5】

半導体基板を処理する方法であって、
(a) 前記半導体基板をスズ含有前駆体および酸素含有前駆体に連続して曝露して、 SnO_2 を堆積させ、露出した SnO_2 層を有する半導体基板を形成することと、
(b) 前記 SnO_2 層を約 100 未満の温度でエッチングすることと、を含み、
前記エッチングすることは、前記半導体基板を、少なくとも約 50% の H_2 を含むプロセスガスにおいて形成されたプラズマに曝露することを含む、方法。

【請求項 3 6】

請求項 3 5 に記載の方法であって、
前記スズ含有前駆体は、一般式 $R_x - Sn - A_{4-x}$ を有し、R は、水素、アルキル、アルケニル、およびアルキニルからなる群より選択され、A = Y R' を有し、Y は N であり、R' は、アルキル、アルケニル、およびアルキニルからなる群より選択され、x は、0、1、2、または 3 であり、z は 2 である、方法。

【請求項 3 7】

請求項 3 6 に記載の方法であって、
 $A = Y R'$ の各 R' は同じである、方法。

【請求項 3 8】

請求項 3 7 に記載の方法であって、
前記スズ含有前駆体は、テトラキス(ジメチルアミノ)スズを含む、方法。

【請求項 3 9】

請求項 3 6 に記載の方法であって、
 $A = Y R'$ の各 R' は異なる、方法。

【請求項 4 0】

請求項 3 9 に記載の方法であって、
前記スズ含有前駆体は、テトラキス(エチルメチルアミノ)スズである、方法。

【請求項 4 1】

請求項 3 6 に記載の方法であって、
前記スズ含有前駆体は、 N^2 、 N^3 -ジ-tert-ブチル-ブタン-2,3-ジアミノ-スズ(II)、および、1,3-ビス(1,2-メチルエチル)-4,5-ジメチル-(4R,5R)-1,3,2-ジアザスタノリジン-2-イリデンからなる群より選択される、方法。

【請求項 4 2】

請求項 3 5 に記載の方法であって、
前記スズ含有前駆体は、アルキル置換スズアミドである、方法。

【請求項 4 3】

請求項 3 5 に記載の方法であって、

前記酸素含有前駆体は、酸素、オゾン、水、過酸化水素、およびNOからなる群より選択される、方法。

【請求項 4 4】

請求項 3 5 に記載の方法であって、

前記SnO₂層を堆積させることは、前記半導体基板の前記スズ含有前駆体への曝露と前記基板の前記酸素含有前駆体への曝露との間に、不活性ガスによってプロセスチャンバをページすることを含む、方法。

【請求項 4 5】

請求項 3 5 に記載の方法であって、

前記SnO₂層を堆積させることは、前記スズ含有前駆体および前記酸素含有前駆体の各々を独立して気相で維持するプロセスパラメータで実施される、方法。

【請求項 4 6】

請求項 4 5 に記載の方法であって、

前記プロセスパラメータは、約20から約500の間のプロセスチャンバの温度である、方法。

【請求項 4 7】

請求項 4 5 に記載の方法であって、

前記プロセスパラメータは、前記スズ含有前駆体および前記酸素含有前駆体の各々が約1000ccmから約10,000ccmの間で独立して流される流量である、方法。

【請求項 4 8】

請求項 3 5 に記載の方法であって、

前記スズ含有前駆体および前記酸素含有前駆体の各々は、独立してキャリアガスと混合され、前記キャリアガスは、ヘリウム、アルゴン、および窒素からなる群より選択される、方法。

【請求項 4 9】

請求項 3 5 に記載の方法であって、

前記SnO₂層を堆積させることは、原子層堆積、プラズマ強化原子層堆積、およびプラズマ強化化学気相堆積からなる群より選択された化学気相堆積プロセスの少なくとも1つを用いて実施される、方法。

【請求項 5 0】

半導体処理のための装置であって、

少なくとも1つのプロセスチャンバおよび制御装置を備え、

前記制御装置は、

(i) 前記半導体基板をスズ含有前駆体および酸素含有前駆体に連続して曝露して、SnO₂を堆積させ、露出したSnO₂層を有する半導体基板を形成することと、

(ii) 前記SnO₂層を約100未満の温度でエッティングすることであって、前記エッティングすることは、前記半導体基板を、少なくとも約50%のH₂を含むプロセスガスにおいて形成されたプラズマに曝露することと、を行わせるように構成されたプログラム命令を含む、装置。

【請求項 5 1】

請求項 5 0 に記載の装置であって、

前記スズ含有前駆体は、一般式R_x-Sn-A_{4-x}を有し、Rは、水素、アルキル、アルケニル、およびアルキニルからなる群より選択され、A=YR',_zを有し、Y=Nであり、R'=アルキル、アルケニル、およびアルキニルであり、xは、0、1、2、または3であり、zは2である、装置。

【請求項 5 2】

半導体基板上にエアギャップを形成するための方法であって、

(a) 第1の材料の露出層、第2の材料の露出層、および、前記第1の材料の前記層と

前記第2の材料の前記層との間に位置するSnO₂の露出層を有する半導体基板を提供することであって、SnO₂の前記露出層は、前記半導体基板をスズ含有前駆体および酸素含有前駆体に連続して曝露することによって形成されることと、

(b) 水素プラズマエッティング化学物質を用いて、前記露出したSnO₂を前記第1の材料および前記第2の材料の両方に対して選択的にエッティングすることで、前記第1の材料および前記第2の材料の間に、凹状フィーチャを形成することと、

(c) 前記凹状フィーチャを完全に充填することなく前記凹状フィーチャの上に第3の材料を堆積させることで、前記第1の材料の前記層と前記第2の材料の前記層との間に前記エアギャップを形成することと、

を含む、方法。

【請求項53】

半導体基板上にエアギャップを形成するためのシステムであって、

(a) 1つ以上の堆積プロセスチャンバと、

(b) 1つ以上のエッティングプロセスチャンバと、

(c) 制御装置であって、

(i) 半導体基板をスズ含有前駆体および酸素含有前駆体に連続して曝露することによって露出したSnO₂層を形成する工程と、

(ii) 第1の材料の露出層、第2の材料の露出層、および、前記第1の材料の前記層と前記第2の材料の前記層との間に位置するSnO₂の前記露出層を有する半導体基板上で、水素プラズマエッティング化学物質を用いて前記露出したSnO₂を前記第1の材料および前記第2の材料の両方に対して選択的にエッティングすることで、前記第1の材料と前記第2の材料との間に凹状フィーチャを形成する工程と、

(iii) 前記凹状フィーチャを完全に充填することなく前記凹状フィーチャの上に第3の材料を堆積させることで、前記第1の材料の前記層と前記第2の材料の前記層との間に前記エアギャップを形成する工程と、を行わせるためのプログラム命令を含む制御装置と、

を備える、システム。

【請求項54】

半導体基板を処理するための方法であって、

(a) 前記半導体基板をスズ含有前駆体および酸素含有前駆体に連続して曝露することによって前記半導体基板上にSnO₂ダミーゲートを形成することと、

(b) 前記SnO₂ダミーゲートの存在下で前記半導体基板を処理することと、

(c) H₂を含むプロセスガスにおいて形成されたプラズマを用いて前記SnO₂ダミーゲートをエッティングして、前記ダミーゲートに代えて凹状フィーチャを形成することと、

(d) 前記形成された凹状フィーチャに高k誘電材料を堆積させて、前記ダミーゲートに代えてゲートを形成することと、

を含む、方法。

【請求項55】

半導体基板を処理するためのシステムであって、

(a) 1つ以上の堆積プロセスチャンバと、

(b) 1つ以上のエッティングプロセスチャンバと、

(c) 制御装置であって、

(i) 前記半導体基板をスズ含有前駆体および酸素含有前駆体に連続して曝露することによって前記半導体基板上にSnO₂ダミーゲートを形成する工程と、

(ii) 前記SnO₂ダミーゲートの存在下で前記半導体基板を処理する工程と、

(iii) H₂を含むプロセスガスにおいて形成されたプラズマを用いて前記SnO₂ダミーゲートをエッティングして、前記ダミーゲートに代えて凹状フィーチャを形成する工程と、

(iv) 前記形成された凹状フィーチャに高k誘電材料を堆積させて、前記ダミーゲートに代えてゲートを形成する工程と、を行わせるためのプログラム命令を含む制御装置

と、
を備える、システム。