



(12)发明专利

(10)授权公告号 CN 105744452 B

(45)授权公告日 2019.04.02

(21)申请号 201410767623.1

CN 1938927 A,2007.03.28,

(22)申请日 2014.12.12

CN 103891315 A,2014.06.25,

(65)同一申请的已公布的文献号

WO 2012107270 A1,2012.08.16,

申请公布号 CN 105744452 A

US 2009232335 A1,2009.09.17,

WO 2009023703 A2,2009.02.19,

(43)申请公布日 2016.07.06

审查员 文蕊佳

(73)专利权人 瑞声声学科技(深圳)有限公司

地址 518057 广东省深圳市南山区高新区

南区粤兴三道6号南京大学深圳产学

研大楼A座

(72)发明人 韩冬 蔡东记 戴有祥 陈晓翔

(51)Int.Cl.

H04R 19/04(2006.01)

H04R 3/00(2006.01)

(56)对比文件

US 2010166228 A1,2010.07.01,

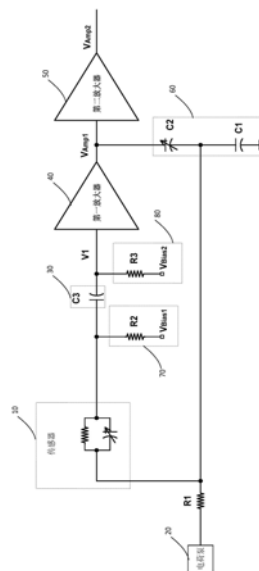
权利要求书2页 说明书6页 附图5页

(54)发明名称

MEMS麦克风电路

(57)摘要

本发明提供了一种MEMS麦克风电路,其包括电荷泵、传感器、第一放大器、第二放大器、反馈电路以及用于结合电荷泵为传感器提供工作电压的第一偏置电路,传感器的输入端连接到电荷泵,传感器的输出端连接至第一放大器的输入端;第一放大器的输出端连接至第二放大器的输入端;反馈电路连接在所述第一放大器的输出端与传感器的输入端之间。MEMS麦克风电路还包括连接在传感器的输出端与第一放大器的输入端之间的隔离器以及用于为第一放大器提供偏置电压的第二偏置电路,隔离器用于隔离传感器输出的第一电信号的直流分量从而避免第一电信号的直流分量的变化对第一放大器的性能产生影响。



1. 一种MEMS麦克风电路,包括电荷泵、传感器、第一放大器、第二放大器、反馈电路以及用于结合所述电荷泵为所述传感器提供工作电压的第一偏置电路,所述传感器的输入端连接到所述电荷泵,所述传感器的输出端连接至所述第一放大器的输入端;所述第一放大器的输出端连接至所述第二放大器的输入端;所述反馈电路连接在所述第一放大器的输出端与所述传感器的输入端之间;其特征在于,所述MEMS麦克风电路还包括连接在所述传感器的输出端与所述第一放大器的输入端之间的隔离器以及用于为所述第一放大器提供偏置电压的第二偏置电路,所述隔离器用于隔离所述传感器输出的第一电信号的直流分量从而避免所述第一电信号的直流分量的变化对所述第一放大器的性能产生影响,所述传感器的输入端与所述电荷泵之间连接有第一电阻,所述反馈电路的一端连接在所述第一电阻与所述传感器的输入端之间,所述反馈电路的另一端连接在所述第一放大器的输出端上,所述反馈电路包括串联连接的可调电容和第一电容,所述可调电容的一端与所述第一放大器的输出端连接,所述可调电容的另一端连接至所述第一电阻与所述传感器的输入端之间;所述第一电容的一端连接至所述可调电容,所述第一电容的另一端接地。

2. 根据权利要求1所述的MEMS麦克风电路,其特征在于,所述隔离器为交流耦合电容。

3. 根据权利要求1所述的MEMS麦克风电路,其特征在于,所述第一放大器包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第二低通滤波器、用于提供基准电流的第一基准电流源和用于提供所述基准电流的第二基准电流源,

所述第一晶体管的栅极作为所述第一放大器的输入端,所述第一晶体管的源极作为所述第一放大器的输出端,用于与所述第二放大器的输入端连接,所述第一晶体管的漏极接地;

所述第二晶体管的漏极与所述第一晶体管的源极连接,所述第二晶体管的源极与所述第三晶体管的漏极连接;所述第二晶体管的栅极连接至所述第四晶体管的漏极;

所述第三晶体管的源极连接至电源电压;

所述第三晶体管与所述第五晶体管形成了第一共栅电流镜;

所述第五晶体管的源极连接至所述电源电压,所述第五晶体管的漏极经所述第一基准电流源接地;

所述第二低通滤波器连接在所述第五晶体管的漏极与栅极之间用于过滤所述第一基准电流源与第五晶体管的噪声;

所述第四晶体管的源极连接至所述电源电压,所述第四晶体管的漏极经所述第二基准电流源接地,所述第四晶体管的栅极连接至所述第三晶体管的漏极。

4. 根据权利要求3所述的MEMS麦克风电路,其特征在于,所述第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管均PMOS管。

5. 根据权利要求4所述的MEMS麦克风电路,其特征在于,所述第二低通滤波器包括连接在所述第五晶体管的源极与栅极之间的第二电容和连接在所述第五晶体管的栅极与漏极之间的第二电阻。

6. 根据权利要求3所述的MEMS麦克风电路,其特征在于,所述第二放大器包括第六晶体管、第七晶体管、第八晶体管、第一电流源和第二电流源,

所述第六晶体管的栅极作为所述第二放大器的输入端,所述第六晶体管的源极作为所述第二放大器的输出端,所述第六晶体管的漏极经所述第二电流源接地;

所述第七晶体管的源极连接至所述第六晶体管的源极,所述第七晶体管的漏极连接至所述电源电压,所述第七晶体管的栅极连接至所述第八晶体管的漏极;

所述第八晶体管的漏极进一步通过所述第一电流源连接至所述电源电压,所述第八晶体管的栅极连接至第六晶体管的漏极;所述第八晶体管的源极接地。

7. 根据权利要求6所述的MEMS麦克风电路,其特征在于,所述第一电流源包括第九晶体管、第十晶体管、第十一晶体管、以及提供所述基准电流的第三基准电流源;

所述第九晶体管与所述第五晶体管构成第二共栅电流镜,

所述第九晶体管的源极连接至所述电源电压,所述第九晶体管的漏极连接至所述第十晶体管的源极;

所述第十晶体管的漏极连接至所述第八晶体管的漏极,所述第十晶体管的栅极连接至所述第十一晶体管的漏极;

所述第十一晶体管的漏极进一步通过所述第三基准电流源接地;所述第十一晶体管的源极接至所述电源电压,所述第十一晶体管的栅极连接至所述第九晶体管的漏极。

8. 根据权利要求7所述的MEMS麦克风电路,其特征在于,所述第二电流源包括第十二晶体管、第十三晶体管、第三低通滤波器和用于提供所述基准电流的第四基准电流源;

所述第十二晶体管的漏极连接至所述第六晶体管的漏极,所述第十二晶体管的源极接地,所述第十二晶体管的栅极与所述第十三晶体管的栅极连接;

所述第十三晶体管的漏极经所述第四基准电流源连接至所述电源电压,所述第十三晶体管的源极接地;

所述第三低通滤波器连接在所述第十三晶体管的栅极和漏极之间,用于过滤所述第十三晶体管和所述第四基准电流源的噪声。

MEMS麦克风电路

【技术领域】

[0001] 本发明涉及一种麦克风电路,尤其涉及一种MEMS麦克风电路。

【背景技术】

[0002] MEMS麦克风电路主要包括MEMS传感器和ASIC (Application-Specific Integrated Circuit,专用集成电路),两者电性连接以实现将声音信号转换成电信号从而实现麦克风的功能。

[0003] 然而,现有的MEMS麦克风电路普遍存在着电流消耗较大,PSRR (Power Supply Rejection Ratio,电源抑制比)较低和输出阻抗较大等问题,且传感器输出的电信号还会对放大器的性能产生影响。

[0004] 因此,有必要提供一种新型的MEMS麦克风电路以解决上述问题。

【发明内容】

[0005] 本发明的目的在于提供一种MEMS麦克风电路,该电路中传感器输出的电信号的变化不会对放大器的性能产生影响,且该电路具有电流消耗小、PSRR较高、输出阻抗较小等优势。

[0006] 本发明的技术方案如下:一种MEMS麦克风电路,包括电荷泵、传感器、第一放大器、第二放大器、反馈电路以及用于结合所述电荷泵为所述传感器提供工作电压的第一偏置电路,所述传感器的输入端连接到电荷泵,所述传感器的输出端连接至所述第一放大器的输入端;所述第一放大器的输出端连接至所述第二放大器的输入端;所述反馈电路连接在所述第一放大器的输出端与所述传感器的输入端之间;所述MEMS麦克风电路还包括连接在所述传感器的输出端与所述第一放大器的输入端之间的隔离器以及用于为所述第一放大器提供偏置电压的第二偏置电路,所述隔离器用于隔离所述传感器输出的第一电信号的直流分量从而避免所述第一电信号的直流分量的变化对所述第一放大器的性能产生影响。

[0007] 上述的MEMS麦克风电路中,所述隔离器为交流耦合电容。

[0008] 上述的MEMS麦克风电路中,所述传感器的输入端与电荷泵之间连接有第一电阻,所述反馈电路的一端连接在所述第一电阻与所述传感器的输入端之间,所述反馈电路的另一端连接在所述第一放大器的输出端上。

[0009] 上述的MEMS麦克风电路中,所述反馈电路包括串联连接的可调电容和第一电容,所述可调电容的一端与所述第一放大器的输出端连接,所述可调电容的另一端连接至所述第一电阻与所述传感器的输入端之间;所述第一电容的一端连接至所述可调电容,所述第一电容的另一端接地。

[0010] 上述的MEMS麦克风电路中,所述第一放大器包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管、第二低通滤波器、用于提供基准电流的第一基准电流源和用于提供所述基准电流的第二基准电流源,

[0011] 所述第一晶体管的栅极作为所述第一放大器的输入端,所述第一晶体管的源极作

为所述第一放大器的输出端,用于与所述第二放大器的输入端连接,所述第一晶体管的漏极接地;

[0012] 所述第二晶体管的漏极与所述第一晶体管的源极连接,所述第二晶体管的源极与所述第三晶体管的漏极连接;所述第二晶体管的栅极连接至所述第四晶体管的漏极;

[0013] 所述第三晶体管的源极连接至电源电压;

[0014] 所述第三晶体管与所述第五晶体管形成了第一共栅电流镜;

[0015] 所述第五晶体管的源极连接至所述电源电压,所述第五晶体管的漏极经所述第一基准电流源接地;

[0016] 所述第二低通滤波器连接在所述第五晶体管的漏极与栅极之间用于过滤所述第一基准电流源与第五晶体管的噪声;

[0017] 所述第四晶体管的源极连接至所述电源电压,所述第四晶体管的漏极经所述第二基准电流源接地,所述第四晶体管的栅极连接至所述第三晶体管的漏极。

[0018] 上述的MEMS麦克风电路中,所述第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管均为PMOS管。

[0019] 上述的MEMS麦克风电路中,所述第二低通滤波器包括连接在所述第五晶体管的源极与栅极之间的第二电容和连接在所述第五晶体管的栅极与漏极之间的第二电阻。

[0020] 上述的MEMS麦克风电路中,所述第二放大器包括第六晶体管、第七晶体管、第八晶体管、第一电流源和第二电流源,

[0021] 所述第六晶体管的栅极作为所述第二放大器的输入端,所述第六晶体管的源极作为所述第二放大器的输出端,所述第六晶体管的漏极经所述第二电流源接地;

[0022] 所述第七晶体管的源极连接至所述第六晶体管的源极,所述第七晶体管的漏极连接至所述电源电压,所述第七晶体管的栅极连接至所述第八晶体管的漏极;

[0023] 所述第八晶体管的漏极进一步通过所述第一电流源连接至所述电源电压,所述第八晶体管的栅极连接至第六晶体管的漏极;所述第八晶体管的源极接地。

[0024] 上述的MEMS麦克风电路中,所述第一电流源包括第九晶体管、第十晶体管、第十一晶体管、以及提供所述基准电流的第三基准电流源;

[0025] 所述第九晶体管与所述第五晶体管构成第二共栅电流镜,

[0026] 所述第九晶体管的源极连接至所述电源电压,所述第九晶体管的漏极连接至所述第十晶体管的源极;

[0027] 所述第十晶体管的漏极连接至所述第八晶体管的漏极,所述第十晶体管的栅极连接至所述第十一晶体管的漏极;

[0028] 所述第十一晶体管的漏极进一步通过所述第三基准电流源接地;所述第十一晶体管的源极接至所述电源电压,所述第十一晶体管的栅极连接至所述第九晶体管的漏极。

[0029] 上述的MEMS麦克风电路中,所述第二电流源包括第十二晶体管、第十三晶体管、第三低通滤波器和用于提供所述基准电流的第四基准电流源;

[0030] 所述第十二晶体管的漏极连接至所述第六晶体管的漏极,所述第十二晶体管的源极接地,所述第十二晶体管的栅极与所述第十三晶体管的栅极连接;

[0031] 所述第十三晶体管的漏极经所述第四基准电流源连接至所述电源电压;所述第十三晶体管的源极接地;

[0032] 所述第三低通滤波器连接在所述第十三晶体管的栅极和漏极之间,用于过滤所述第十三晶体管和所述第四基准电流源的噪声。

[0033] 本发明的有益效果在于:本发明提供的MEMS麦克风电路通过在传感器与第一放大器之间设置隔离器,从而将传感器的输出的电信号中的直流分量隔离,使其与第一放大器的输入电压相隔离,进而防止该电信号中的直流分量的变化对第一放大器的性能产生影响;

[0034] 通过在第一放大器中设置第二低通滤波器实现了在低电流消耗下取得较好的噪声;

[0035] 通过第二晶体管、第四晶体管及第二基准电流源构成的负反馈回路从而提升了输出电信号的PSRR值;

[0036] 通过第二放大器的电路结构降低了第二放大器的输出阻抗,并且该输出阻抗不随第二放大器中的模拟负载的变化而变化。

【附图说明】

[0037] 图1为本发明的较佳实施例中MEMS麦克风电路的电路模块图;

[0038] 图2为图1中第一放大器的电路结构图;

[0039] 图3为图1中第二放大器的第一实施例的电路结构图;

[0040] 图4为图1中第二放大器的第二实施例的电路结构图;

[0041] 图5为图1中MEMS麦克风电路的电路结构图。

【具体实施方式】

[0042] 下面结合附图和实施方式对本发明作进一步说明。

[0043] 参考图1和图5,本发明较佳实施例提供的MEMS麦克风电路包括传感器10、电荷泵20、隔离器30、第一放大器40、第二放大器50、反馈电路60、第一偏置电路70以及第二偏置电路80。

[0044] 电荷泵20通过第一电阻R1连接到传感器10的输入端,传感器10的输出端通过隔离器30连接到第一放大器40的输入端;第一放大器40的输出端与第二放大器50的输入端连接,反馈电路60连接在第一放大器40的输出端与传感器10的输入端之间;隔离器30与传感器10的输出端之间为第一偏置电路70的偏置点,第一偏置电路70用于结合电荷泵20为传感器10提供工作电压;隔离器30与第一放大器40的输入端之间为第二偏置电路80的偏置点,第二偏置电路80用于为第一放大器40提供偏置电压。电荷泵20用于向传感器10输送高电压。

[0045] 第一偏置电路70包括串联连接的第二电阻R2和第一偏置电压源Vbias1,第二电阻R2的一端与传感器10的输出端连接,第二电阻R2的另一端与第一偏置电压源Vbias1连接。在其他实施例中,也可以不设置第一偏置电压源Vbias1,第二电阻R2另一端接地。

[0046] 第二偏置电路80包括串联连接的第三电阻R3和第二偏置电压源Vbias2,第三电阻R3的一端与第一放大器40的输入端连接,第三电阻R3的另一端与第二偏置电压源Vbias2连接。

[0047] 反馈电路60包括串联连接的可调电容C2和第一电容C1。可调电容C2的一端连接到

第一放大器40的输出端,可调电容C2的另一端连接至第一电阻R1与传感器10的输入端之间。第一电容C1的一端连接至可调电容C2,第一电容C1的另一端接地。其中,第一电容C1和第一电阻R1构成了第一低通滤波器,用于过滤电荷泵20输出的噪声。

[0048] 在本实施例中,隔离器30为交流耦合电容C3。

[0049] 下面进一步解释该MEMS麦克风电路的工作原理。

[0050] 电荷泵20提供的高电压与第一偏置电路70提供的偏置电压结合以驱动传感器10工作在正常状态并输出第一电信号V1,第一电信号V1中的直流分量由交流耦合电容30阻隔,第一电信号V1中的交流分量流入第一放大器40中。第二偏置电路80为第一放大器40提供了偏置电压并使第一放大器40工作在正常状态下,第一放大器40对第一电信号V1进行处理并输出第二电信号V_{Amp1},该第二电信号V_{Amp1}流入第二放大器50中,同时还由反馈电路60反馈至传感器10的输入端中。由于反馈电路60中存在可调电容C2,从而对MEMS麦克风电路的输出灵敏度进行调节。由于第一电信号V1中的直流分量已经被隔离器30隔离,第二偏置电路80向第一放大器40提供优化的偏置电压,从而使其获得较高的AOP (Acoustic Overload Point,声学过载点)和PSRR值。在本实施例中,由于隔离器隔离了传感器输出的第一电信号中的直流分量,则当电路的制造过程或温度变化导致第一电信号的直流分量发生变化时,该第一电信号也不会对第一放大器40的性能产生影响。

[0051] 参考图2,本发明提供的第一放大器40的电路结构。该第一放大器40包括第一晶体管M1,第二晶体管M2,第三晶体管M3,第四晶体管M4,第五晶体管M5,用于提供基准电流的第一基准电流源I1,用于提供基准电流的第二基准电流源I2,以及第二低通滤波器。

[0052] 第一晶体管M1的栅极作为第一放大器40的输入端,用于接收传感器10输送的第一电信号的交流分量以及第二偏置电路80提供的偏置电压以驱动第一放大器40工作;第一晶体管M1的源极作为第一放大器40的输出端,用于输出第二电信号V_{Amp1};第一晶体管M1的漏极接地。第二晶体管M2的漏极连接至第一晶体管M1的源极,第二晶体管M2的源极连接至第三晶体管M3的漏极;第二晶体管M2的栅极连接至第四晶体管M4的漏极。第三晶体管M3的源极连接至电源电压VDD,第三晶体管M3的栅极连接至第五晶体管M5的栅极,并与第五晶体管M5共同构成第一共栅电流镜。第四晶体管M4的源极连接至电源电压VDD,第四晶体管M4的栅极连接至第三晶体管M3的漏极,第四晶体管M4的漏极进一步通过第二基准电流源I2接地。第五晶体管M5的源极连接至电源电压VDD,第五晶体管M5的漏极通过第一基准电流源I1接地。第二低通滤波器连接在第五晶体管M5的栅极与漏极之间,用于过滤第五晶体管M5和第一基准电流源I1输出的噪声,从而降低了第二电信号V_{Amp1}的噪声。

[0053] 由于PMOS管相对NMOS管具有更低的闪烁噪声,因此,本实施例中的第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4和第五晶体管M5均采用PMOS管。

[0054] 在本实施例中,第一共栅电流镜的电流比为1:N。如果不设置第二低通滤波器,第一基准电流源I1和第五晶体管M5的噪声会通过第一共栅电流镜耦合到第二电信号V_{Amp1},为了降低耦合倍数,N需要较小的值,如N=4;为了第二电信号V_{Amp1}中获取低噪声,第一基准电流源I1需要较大的值,如5 μ A,以降低第一基准电流源的输出噪声,第一晶体管M1也需要较大的漏电流,如20 μ A,以降低第二电信号V_{Amp1}中的噪声。然而,在本实施例中,由于第一基准电流源I1和第五晶体管M5的噪声已被第二低通滤波器过滤掉,所以N的值可以增大且不会引起第二电信号V_{Amp1}中噪声的过度增加。因此,当N选用较大的值,如50时,第一基

准电流源I1可以提供较小的电流值,如 $0.1\mu\text{A}$ 。由于第二电信号V_{Amp1}中没有耦合第一基准电流源I1和第五晶体管M5的噪声,则第一晶体管M1的漏电流可以减小,如 $5\mu\text{A}$,从而减少电流的消耗。因此,使用第二低通滤波器,第二电信号V_{Amp1}获得同样的噪声的情况下,电流消耗较少。

[0055] 在本实施例中,第二低通滤波器包括连接在第五晶体管M5的源极与栅极之间的第二电容C5和连接在第五晶体管M5的栅极与漏极之间的第二电阻R5。该第二电阻R5可以是一个固定电阻,也可以是由一个或多个PMOS管、NMOS管、二极管等组成的两端电阻网。同样地,该第二电容C5可以是一个固定电容器,也可以是PMOS电容器、NMOS电容器或二极管电容器。

[0056] 在本实施例中,第二晶体管M2、第四晶体管M4以及第二基准电流源I2构成了负反馈回路,该负反馈回路增加了从第二晶体管M2的漏极到电源电压的输出阻抗,从而提高了第二电信号V_{Amp1}的PSRR值。

[0057] 参考图3,本发明提供的第二放大器50的第一实施例的电路结构图。该第二放大器50包括第六晶体管M6、第七晶体管M7、第八晶体管M8、第一电流源I1' 和第二电流源I2' 。

[0058] 第六晶体管M6的栅极作为第二放大器50的输入端,用于接收来自第一放大器40的第二电信号V_{Amp1};第六晶体管M6的源极作为第二放大器50的输出端,用于输出经第二放大器50处理后的第三电信号V_{Amp2};第六晶体管M6的漏极经第二电流源I2' 接地。第七晶体管M7的源极连接至第六晶体管M6的源极,第七晶体管M7的漏极连接至电源电压VDD,第七晶体管M7的栅极连接至第八晶体管M8的漏极。第八晶体管M8的栅极连接至第六晶体管M6的漏极,第八晶体管M8的源极接地。第八晶体管M8的漏极进一步通过第一电流源I1' 连接至电源电压VDD。

[0059] 在本实施例中,第二放大器50的输出端上还设置有模拟负载 R_L 和 C_L ,由于第七晶体管M7的存在使得第八晶体管M8以及第一电流源I1' 与模拟负载相隔离。因此,该第二放大器50的输出阻抗 R_{out} 可以按以下公式计算得出:

$$[0060] \quad R_{out} = \frac{1}{g_{M6}} \times \frac{1}{g_{M8} \times R_0}$$

[0061] 其中, g_{M6} , g_{M8} 分别为第六晶体管M6和第八晶体管M8的跨导, R_0 为第一电流源I1' 的输出阻抗。

[0062] 从上述公式中可以看出,在该电路中,第二放大器50的输出阻抗 R_{out} 与模拟负载 R_L 和 C_L 的大小无关。

[0063] 在本实施例中,第一电流源I1'、第二电流源I2' 为可以提供需要的电流值的器件。

[0064] 参考图4并参阅图5,本发明提供的第二放大器50的第二实施例的电路结构图。本实施例与第一实施例的区别仅在于,在本实施例中,第一电流源I1' 和第二电流源I2' 具有不同的电路结构。

[0065] 在本实施例中,第一电流源I1' 的电路结构包括第九晶体管M9、第十晶体管M10、第十一晶体管M11以及第三基准电流源I3。

[0066] 第十晶体管M10的漏极连接至第八晶体管M8的漏极,第十晶体管M10的栅极连接至第十一晶体管M11的漏极,第十晶体管M10的源极连接至第九晶体管M9的漏极。第九晶体管M9的源极连接至电源电压VDD,第九晶体管M9的栅极连接至第五晶体管M5的栅极,并与第五晶体管M5形成第二共栅电流镜。第十一晶体管M11的源极连接至电源电压VDD,第十一晶体

管M11的漏极经第三基准电流源I3接地。在该电路结构中,第十一晶体管M11、第十晶体管M10以及第三基准电流源I₃形成了负反馈回路,增加了第十晶体管M10的漏极到电源电压之间的输出阻抗,从而提升了第七晶体管M7的栅极的PSRR。

[0067] 第二电流源I₂'的电路结构包括第十二晶体管M12、第十三晶体管M13、第四基准电流源I4以及第三低通滤波器。

[0068] 第十二晶体管M12的漏极连接至第六晶体管M6的漏极,第十二晶体管M12的源极接地,第十二晶体管M12的栅极连接至第十三晶体管M13的栅极。第十三晶体管M13的源极接地,第十三晶体管M13的漏极经第四基准电流源I4连接至电源电压VDD。第三低通滤波器连接在第十三晶体管M13的漏极与栅极之间,用于过滤第十三晶体管M13以及第四基准电流I4输出的噪声,从而使得第三电信号V_{Amp2}的噪声降低。

[0069] 第三低通滤波器包括连接在第十三晶体管M13的漏极与栅极之间的第三电阻R6和连接在第十三晶体管M13的栅极与源极之间的第三电容C6。该第三电阻R6可以是一个固定电阻,也可以是由一个或多个PMOS管、NMOS管、二极管等组成的两端电阻网。同样地,该第三电容C6可以是一个固定电容器,也可以是PMOS电容器、NMOS电容器或二极管电容器。

[0070] 在本实施例中,第七晶体管M7、第八晶体管M8以及第十晶体管M10构成了反馈回路,通过在该反馈回路中增加一个电容C_c可实现对该反馈回路的频率补偿,该电容可以按以下方式设置:(1)电容C_c连接在第七晶体管M7的栅极与第八晶体管M8的栅极之间;(2)电容C_c的一侧连接至第八晶体管M8的漏极,电容C_c的另一侧接地;(3)电容C_c的一侧连接至第八晶体管M8的栅极,电容C_c的另一侧接地。

[0071] 以上所述的仅是本发明的实施方式,在此应当指出,对于本领域的普通技术人员来说,在不脱离本发明创造构思的前提下,还可以做出改进,但这些均属于本发明的保护范围。

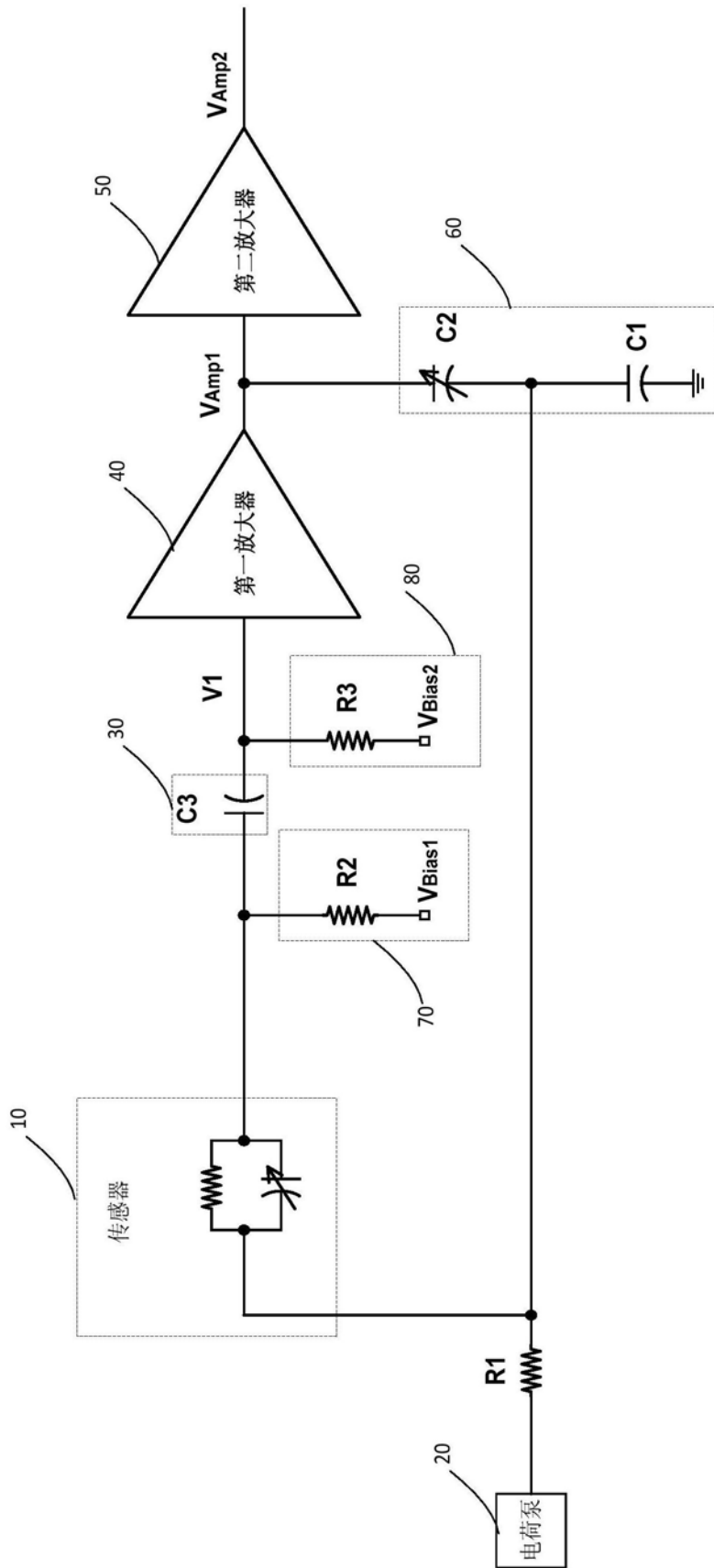


图1

40

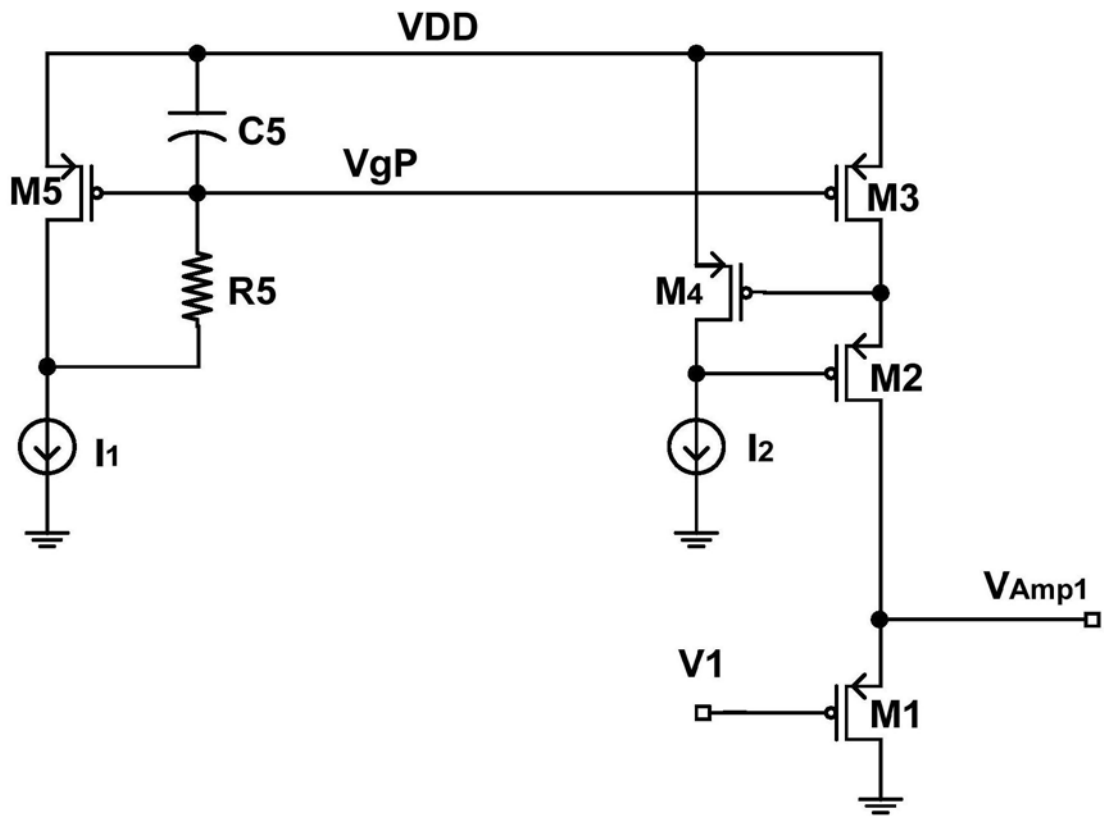


图2

50

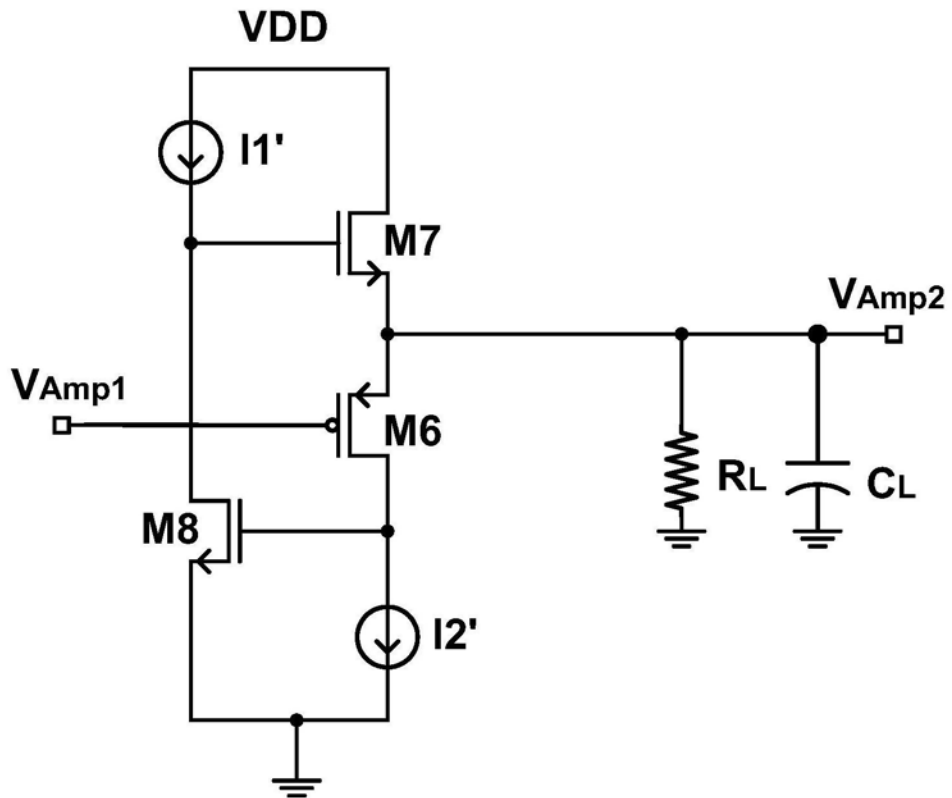


图3

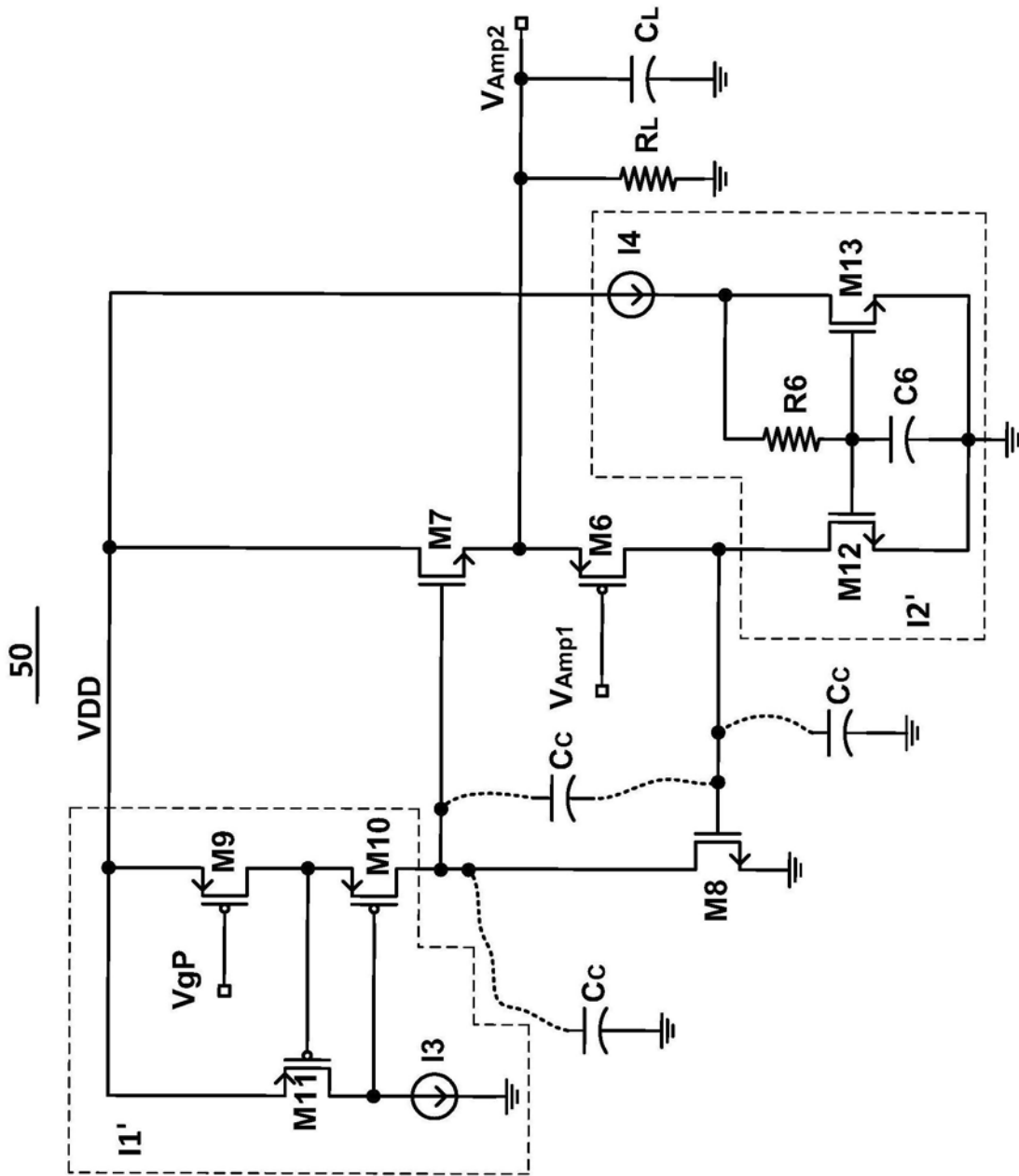


图4

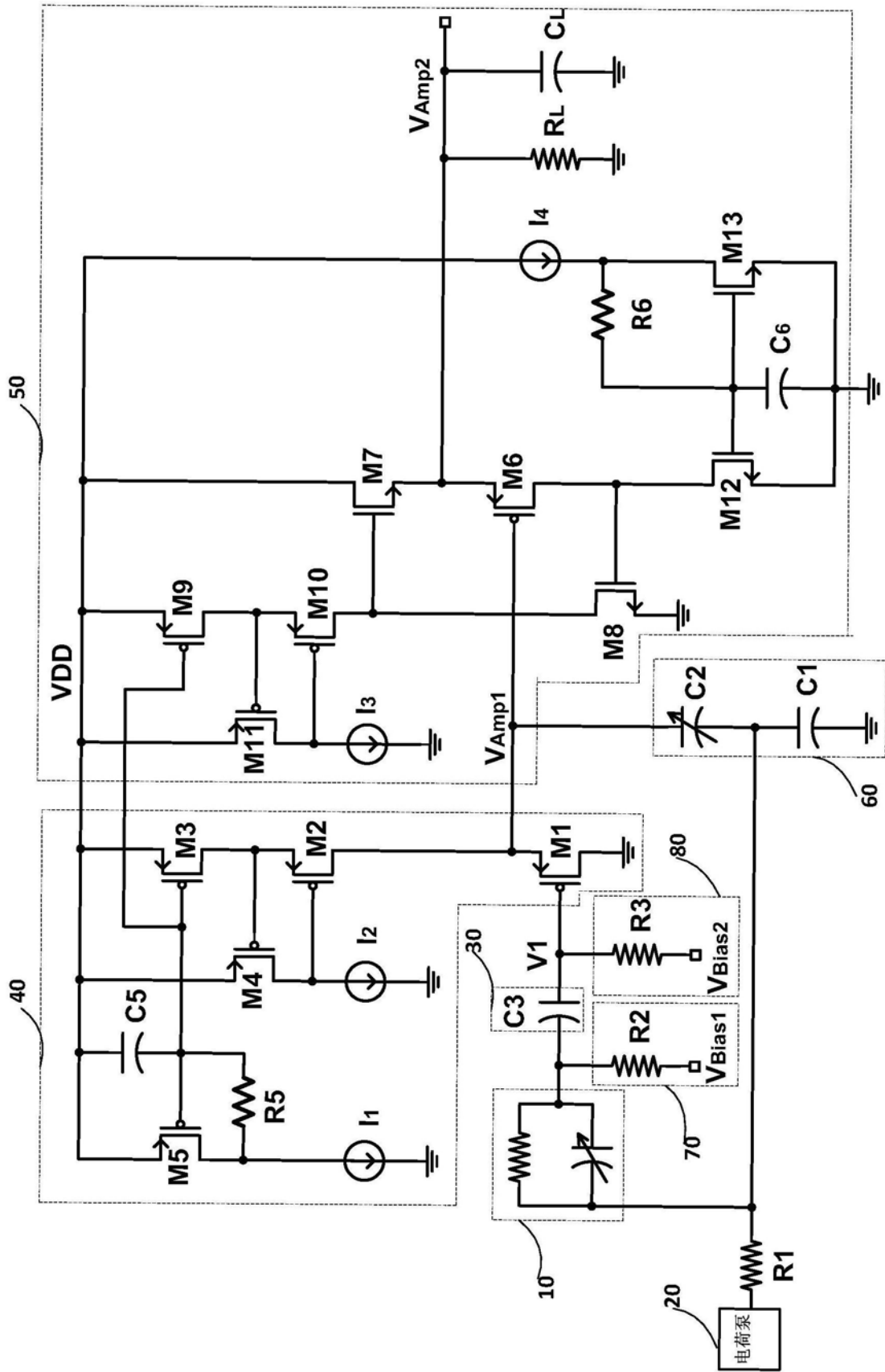


图5