

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-211407

(P2013-211407A)

(43) 公開日 平成25年10月10日(2013.10.10)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 25/065 (2006.01)	HO 1 L 25/08	Z
HO 1 L 25/07 (2006.01)	HO 1 L 23/34	A
HO 1 L 25/18 (2006.01)		
HO 1 L 23/34 (2006.01)		

審査請求 未請求 請求項の数 9 O L (全 10 頁)

(21) 出願番号 特願2012-80570 (P2012-80570)
 (22) 出願日 平成24年3月30日 (2012. 3. 30)

(71) 出願人 507292184
 株式会社ジェイデバイス
 大分県臼杵市福良1913-2
 (74) 代理人 100116713
 弁理士 酒井 正己
 (74) 代理人 100094709
 弁理士 加々美 紀雄
 (72) 発明者 梅木 昭宏
 神奈川県川崎市幸区小向東芝町1番地 株
 株式会社ジェイデバイス内
 (72) 発明者 蛭田 陽一
 大分県杵築市大字南杵築2820番地の2
 株式会社ジェイデバイス内
 Fターム(参考) 5F136 BA30 DA08 DA17 DA44 FA03
 FA70

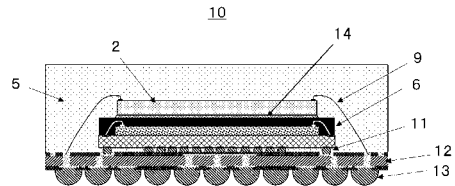
(54) 【発明の名称】 半導体モジュール

(57) 【要約】

【課題】 パッケージ基板と、第1の半導体パッケージと、半導体ベアチップとからなる半導体モジュールにおいて、第1の半導体パッケージの反りに起因するワイヤショートが発生や、樹脂封止時の未充填等の問題を解決すること。

【解決手段】 第1のパッケージ基板に半導体ベアチップを搭載して樹脂封止してなる半導体パッケージ6と、半導体ベアチップ2と、第2パッケージ基板12とを有する半導体モジュール10であって、前記第2パッケージ基板12に前記半導体パッケージ6が搭載されており、前記半導体パッケージ6上に前記半導体ベアチップ2が搭載されていることを特徴とする半導体モジュール。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 パッケージ基板に半導体ベアチップを搭載して樹脂封止してなる半導体パッケージと、半導体ベアチップと、第 2 パッケージ基板とを有する半導体モジュールであって、前記第 2 パッケージ基板に前記半導体パッケージが搭載されており、前記半導体パッケージ上に前記半導体ベアチップが搭載されていることを特徴とする半導体モジュール。

【請求項 2】

前記半導体パッケージは、樹脂面とは反対の側の面で電極パッドを介してはんだにより第 2 パッケージ基板と電氣的に接続されていることを特徴とする請求項 1 に記載の半導体モジュール。

10

【請求項 3】

前記半導体パッケージは、樹脂面で第 2 パッケージ基板と接合されており、ワイヤボンディングにより第 2 パッケージ基板と電氣的に接続されていることを特徴とする請求項 1 に記載の半導体モジュール。

【請求項 4】

前記半導体パッケージ上に搭載された半導体ベアチップは第 2 パッケージ基板とワイヤボンディングにより電氣的に接続されていることを特徴とする請求項 1 ~ 3 のいずれかに記載の半導体モジュール。

【請求項 5】

前記半導体パッケージ上には前記半導体ベアチップが 2 個以上積層して搭載されており、前記半導体ベアチップ間の電氣的接続は C O C 構造をとっていることを特徴とする請求項 1 ~ 4 のいずれかに記載の半導体モジュール。

20

【請求項 6】

前記半導体パッケージ上には前記半導体ベアチップが 2 個以上積層して搭載されており、前記半導体ベアチップ間はワイヤボンディングにより電氣的に接続されていることを特徴とする請求項 1 ~ 4 のいずれかに記載の半導体モジュール。

【請求項 7】

前記半導体ベアチップがスペーサーを介して前記半導体パッケージ上に搭載されていることを特徴とする請求項 1 ~ 6 のいずれかに記載の半導体モジュール。

【請求項 8】

前記半導体ベアチップの上に放熱板が搭載されていることを特徴とする請求項 1 ~ 7 のいずれかに記載の半導体モジュール。

30

【請求項 9】

前記半導体パッケージは、第 1 パッケージ基板上に複数個の半導体ベアチップを搭載していることを特徴とする請求項 1 ~ 8 のいずれかに記載の半導体モジュール。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体ベアチップと半導体パッケージとを積層した半導体モジュールに関する。

40

【背景技術】**【0002】**

近年の電子機器の高機能化および軽薄短小化の要求に伴い、電子部品の高密度集積化、さらには高密度実装化が進んできており、これらの電子機器に使用される半導体装置は従来にも増して小型化が進んできている。

【0003】

半導体装置を小型化する方法としては、一つの半導体ベアチップを微細加工して必要とされる機能の全てを一つのチップに集積することにより、実装面積の縮小化、消費電力の低減化を図る S O C (S O C : S y s t e m - o n - a - c h i p) 技術がある。しかしながら、この方法は回路の微細化に伴う製造コストの上昇と、拡散プロセスが非常に複雑

50

化するため、製造工期が長期化し、また、製造歩留りを高くすることができない。

これに代わる方法としてSIP(System In Package)技術が注目されている。SIPによれば、機能の異なる複数の半導体ベアチップをそれぞれに最適化された製造条件で製造し、これをパッケージ化して、パッケージ上で適切に配線することにより、より高度な機能を有する集積回路を安定的に生産することができる。

【0004】

ところで、上記のように複数の半導体ベアチップを1つのパッケージに納めたSIPにおいては、歩留りの観点からは、各半導体ベアチップが予め検査をすませて良品であることが確認された半導体ベアチップ(KGD: Known Good Die)であることが要求される。

KGDを得るには、半導体ウェハの状態又は、半導体ウェハをダイシングにより半導体ベアチップを個片に分離した状態で、これらの半導体ベアチップの表面に設けられている電極にプローブを当ててプローブ検査し、この検査結果に基づいて半導体ベアチップを選別し、選別された良品の半導体ベアチップのみについてバーニン検査等のスクリーニング検査を行う。

【0005】

しかしながら、半導体ベアチップに対して直接プローブ検査を行うと、半導体ベアチップ個片又は半導体ウェハが割れたり、検査に使用されるソケットやプローブ、テスター等も簡単に操作できるものではないという問題がある。

【0006】

そこで、前記課題を解決するために、半導体ベアチップを樹脂封止してなる樹脂封止パッケージの表面に、半導体ベアチップの電極に接続される電極と試験用機器と接続する試験用電極とを設けた半導体装置が提案されている(特許文献1特開2002-40095号公報)。この半導体装置は実装基板に実装される以前にパッケージ化されているので、チップ割れ等の問題が生じることなく、安価な検査ソケットを使用して検査することができるという利点がある。

【0007】

そして、上記のパッケージ化された半導体装置を用いてSIP化した半導体モジュールも提案されている(特許文献2)。

この半導体モジュールを図12に示す。

図12(a)は、インターポーザー4に対して半導体ベアチップ1aをマウントし、その上に、スペーサー15を積層し、さらにその上に半導体ベアチップ1bを積層して、ワイヤボンディングによってワイヤ9を配線した後、樹脂5で樹脂封止することによって得られた第1の半導体パッケージ6を示す。

【0008】

図12(b)は、パッケージ基板12に、半導体ベアチップ2、スペーサー15及び前記第1の半導体パッケージ6をこの順に積層したものを樹脂封止してSIP化した半導体モジュール10を示す。

なお、図示例では第1の半導体パッケージ6が半導体ベアチップ2とほぼ同じ大きさであるため、半導体ベアチップ2の電極パッドがかくれぬようにスペーサー15を第1の半導体パッケージ6と半導体ベアチップ2との間に挿入している。

【0009】

また、特許文献3には、パッケージ基板に半導体ベアチップを搭載して樹脂封止して第1の半導体パッケージとした後、さらに第2の半導体パッケージを搭載して半導体モジュールを形成することが記載されている。

しかしながら、このような半導体モジュールは複雑な工程を経ることによるコスト上昇と歩留まりの低下を招くとともに、パッケージ厚さの薄型化には適していなかった。又、上記の第1の半導体パッケージ上に積層されたテスト済の半導体パッケージで構成する半導体モジュールでは、テストされた第一の半導体パッケージが組立熱履歴での反り変動により、下段のパッケージのワイヤと接触し、ワイヤショートが発生や、テストされたパッ

10

20

30

40

50

ケージよりも、下段パッケージが小さい事でオーバーハングが発生し、樹脂封止時の未充填等が発生するという技術的課題があった。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2002-40095号公報

【特許文献2】特許第4303772号公報

【特許文献3】米国特許第7057269号明細書

【発明の概要】

【発明が解決しようとする課題】

10

【0011】

本発明は、パッケージ基板と、第1の半導体パッケージ、半導体ベアチップとからなる半導体モジュールにおいて、第1の半導体パッケージの反りに起因するワイヤショートが発生や、樹脂封止時の未充填等の問題を解決することを目的とする。

【課題を解決するための手段】

【0012】

本発明者らは、パッケージ基板と、第1の半導体パッケージと、半導体ベアチップとからなる半導体モジュールにおいて、パッケージ基板上に半導体ベアチップを搭載して樹脂封止してなる第1の半導体パッケージを搭載し、この第1の半導体パッケージ上に半導体ベアチップを搭載して、第1の半導体パッケージと前記半導体ベアチップとを樹脂封止することにより、前記の問題を解決することができることを見出して、本発明を完成した。すなわち、本発明は以下に記載する通りのものである。

20

【0013】

(1) 第1パッケージ基板に半導体ベアチップを搭載して樹脂封止してなる半導体パッケージと、半導体ベアチップと、第2パッケージ基板とを有する半導体モジュールであって、前記第2パッケージ基板に前記半導体パッケージが搭載されており、前記半導体パッケージ上に前記半導体ベアチップが搭載されていることを特徴とする半導体モジュール。

(2) 前記半導体パッケージは、樹脂面とは反対の側の面で電極パッドを介してはんだにより第2パッケージ基板と電氣的に接続されていることを特徴とする(1)に記載の半導体モジュール。

30

(3) 前記半導体パッケージは、樹脂面で第2パッケージ基板と接合されており、ワイヤボンディングにより第2パッケージ基板と電氣的に接続されていることを特徴とする(1)に記載の半導体モジュール。

(4) 前記半導体パッケージ上に搭載された半導体ベアチップは第2パッケージ基板とワイヤボンディングにより電氣的に接続されていることを特徴とする(1)~(3)のいずれかに記載の半導体モジュール。

(5) 前記半導体パッケージ上には前記半導体ベアチップが2個以上積層して搭載されており、前記半導体ベアチップ間の電氣的接続はCOC構造をとっていることを特徴とする(1)~(4)のいずれかに記載の半導体モジュール。

(6) 前記半導体パッケージ上には前記半導体ベアチップが2個以上積層して搭載されており、前記半導体ベアチップ間はワイヤボンディングにより電氣的に接続されていることを特徴とする(1)~(4)のいずれかに記載の半導体モジュール。

40

(7) 前記半導体ベアチップがスペーサーを介して前記半導体パッケージ上に搭載されていることを特徴とする(1)~(6)のいずれかに記載の半導体モジュール。

(8) 前記半導体ベアチップの上に放熱板が搭載されていることを特徴とする(1)~(7)のいずれかに記載の半導体モジュール。

(9) 前記半導体パッケージは、第1パッケージ基板上に複数個の半導体ベアチップを搭載していることを特徴とする(1)~(8)のいずれかに記載の半導体モジュール。

【発明の効果】

【0014】

50

本発明によれば、第 1 の半導体パッケージをパッケージ基板に搭載するため、以降の組立工程での熱履歴による第 1 の半導体パッケージ基板の反り変動を抑制することが可能となる。

このため、第 1 の半導体パッケージの反りに起因するワイヤショートが発生や、樹脂封止時の未充填等の問題を解決することが可能となる。また、第 1 の半導体パッケージの反り変動を無視したパッケージ断面寸法とすることが可能となり、パッケージの薄厚化も実現可能となる。

【図面の簡単な説明】

【0015】

【図 1】本発明の実施形態 1 の半導体モジュールの断面構造を示す図である。

10

【図 2】本発明に係る半導体モジュールを構成する部材である第 1 の半導体パッケージの断面構造を示す図である。

【図 3】本発明における第 1 の半導体パッケージの第 1 パッケージ基板の外観を模式的に示した図である。

【図 4】本発明の実施形態 2 の半導体モジュールの断面構造を示す図である。

【図 5】本発明の実施形態 3 の半導体モジュールの断面構造を示す図である。

【図 6】本発明の実施形態 4 の半導体モジュールの断面構造を示す図である。

【図 7】本発明の実施形態 5 の半導体モジュールの断面構造を示す図である。

【図 8】本発明の実施形態 6 の半導体モジュールの断面構造を示す図である。

【図 9】本発明の実施形態 7 の半導体モジュールの断面構造を示す図である。

20

【図 10】本発明の実施形態 8 の半導体モジュールの断面構造を示す図である。

【図 11】本発明の実施形態 9 の半導体モジュールの断面構造を示す図である。

【図 12】従来の半導体モジュールの断面構造を示す図である。

【発明を実施するための形態】

【0016】

以下、本発明を実施するための形態について説明する。なお、以下の記載では実施形態を図面に基づいて説明するが、それらの図面は図解のために供されるものであり、本発明はそれらの図面に限定されるものではない。

【0017】

本発明に係る半導体モジュールは、パッケージ基板と、このパッケージ基板に搭載された第 1 の半導体パッケージと、この第 1 の半導体パッケージに積層された半導体ベアチップとを樹脂封止してパッケージ化したものである。

30

本発明の半導体モジュールの基本的構成を図 1、2 に基づいて以下説明する。

以下では、第 1 の半導体パッケージのパッケージ基板を第 1 パッケージ基板といい、この第 1 の半導体パッケージを搭載するパッケージ基板を第 2 パッケージ基板ということがある。また、第 1 の半導体パッケージを備えた本発明の半導体モジュールを第 2 の半導体パッケージという事がある。

【0018】

(実施形態 1)

図 1 は本発明の実施形態 1 の半導体モジュール 10 を示す図である。

40

本発明に係る半導体モジュール 10 は、パッケージ基板（以下、第 2 パッケージ基板ともいう）12 と、このパッケージ基板 12 に搭載された第 1 の半導体パッケージ 6 と、この第 1 の半導体パッケージ 6 に積層された半導体ベアチップ 2 とを樹脂 5 によって樹脂封止したものである。

第 1 の半導体パッケージ 6 の詳細を図 2 に基づいて説明する。

第 1 の半導体パッケージ 6 は第 1 パッケージ基板 4 上に半導体ベアチップ 1 を搭載し、ワイヤボンディングによってワイヤ 9c で半導体ベアチップ 1 と第 1 パッケージ基板 4 とを電氣的に接続した後、樹脂 5a で樹脂封止したものである。

半導体ベアチップ 1 はウエハレベルでテストして良品とされたものを用いる。また、第 1 の半導体パッケージ 6 はパッケージの状態にテストされ良品とされたものを用いる。尚

50

、必ずしもテストしている事を限定するものではない。

図3は第1パッケージ基板4の外観を示す図である。第1パッケージ基板4は実装用電極7と試験用電極8とを備えている。

【0019】

本実施形態では、図1に示すように、まず、第2パッケージ基板12上に第1の半導体パッケージ6を搭載する。この搭載は、第1の半導体パッケージ6の第1パッケージ基板4の電極パッド7、8をパッケージ基板12の電極にはんだで接合することによって行われる。次いで、この第1の半導体パッケージ6の樹脂面上に半導体ベアチップ2を接着剤14によって接合することによって搭載し、ワイヤ9によって半導体ベアチップ2と第2パッケージ基板12とを電氣的に接続した後、第1の半導体パッケージ6及び半導体ベアチップ2を樹脂5によって封止することによって第2の半導体パッケージ(半導体モジュール)を得る。

10

【0020】

図12(b)に示される従来例では、半導体ベアチップ2と第1の半導体パッケージ6との隙間にワイヤが配置されているため、第1の半導体パッケージ6の反りによってワイヤが変形してワイヤショートを起こしたり、前記隙間が狭まって樹脂が隙間に十分に回り込まないという問題があったが、本実施形態では、第1の半導体パッケージ6がパッケージ基板12に電極7、8を介してはんだで接合されているため、第1の半導体パッケージ6の反りを矯正し、また、反りの発生を防止することができる。

また、半導体ベアチップ2が最上段にあるため、ワイヤボンディング作業は容易であり、ワイヤショートや樹脂未充填部分が形成されるという問題もない。

20

また、従来例では、第1パッケージ基板4の試験用電極8は、試験用のためのみに使用されていたが、本実施形態におけるように、第1パッケージ基板と第2パッケージ基板とを電極間ではんだ接合する場合には、第2パッケージ基板の配線を適宜に設計することにより試験用電極8を実装用電極として利用することができるという利点もある。

【0021】

(実施形態2)

図4は本発明の実施形態2の半導体モジュール20を示す図である。

本実施形態においては実施形態1と同様に、第1パッケージ基板4の電極パッド7、8をパッケージ基板12の電極にはんだで接合することによってパッケージ基板12に第1の半導体パッケージ6を搭載する。第1の半導体パッケージ6の樹脂面上に第1の半導体ベアチップ2が搭載され、更にこの第1の半導体ベアチップ2の上に第2の半導体ベアチップ3が搭載される。第1の半導体ベアチップ2と第2の半導体ベアチップ3とははんだなどの金属接合によって直接接続される、いわゆる微細ピッチ接続によるCOC(Chip On Chip)接続構造となっている。

30

【0022】

(実施形態3)

図5は本発明の実施形態3の半導体モジュール30を示す図である。

本実施形態においては、実施形態1と同様に、第1の半導体パッケージ6の第1パッケージ基板4の電極パッド7、8を第2パッケージ基板12の電極にはんだで接合することによって第2パッケージ基板12に第1の半導体パッケージ6が搭載される。また、第1の半導体パッケージ6の樹脂面上に接着剤によって第1の半導体ベアチップ2が搭載され、更にこの上に接着剤によって第2の半導体ベアチップ3が搭載される。第1の半導体ベアチップ2と第2の半導体ベアチップ3とは、ワイヤ9aによって電氣的に接続されており、第1の半導体ベアチップ2と第2パッケージ基板12とはワイヤ9によって電氣的に接続されている。尚、第2の半導体ベアチップ3が第2パッケージ基板12と直接ワイヤ9aによって電氣的に接続されることもある。

40

【0023】

図6は本発明の実施形態4の半導体モジュール40を示す図である。

本実施形態では、第1の半導体パッケージ6の樹脂面側が第2パッケージ基板側となる

50

ようにして、第1の半導体パッケージ6と第2パッケージ基板12とが接着剤によって接合されている。このように、第1の半導体パッケージ6の樹脂面側が第2パッケージ基板側となるようにして第1の半導体パッケージ6と第2パッケージ基板12とを接合することによっても第1の半導体パッケージ6の反りを矯正し、また、反りの発生を防止することができる。

この第1の半導体パッケージ6の樹脂面とは反対側の面上に半導体ベアチップ2が接着剤14によって接合され搭載されている。この第1の半導体パッケージはワイヤ9bによって第2パッケージ基板12に電氣的に接続され、半導体ベアチップ2は9によって第2パッケージ基板12に電氣的に接続されている。

【0024】

10

図7は本発明の実施形態5の半導体モジュール50を示す図である。

本実施形態では、第1の半導体パッケージ6の樹脂面側が第2パッケージ基板側となるようにして、第1の半導体パッケージ6と第2パッケージ基板12とが接着剤によって接合されている。第1の半導体パッケージ6の樹脂面とは反対側の面上に第1の半導体ベアチップ2が搭載されている。更に、この第1の半導体ベアチップ2上には、第2の半導体ベアチップ3が搭載されている。第1の半導体ベアチップ2と第2の半導体ベアチップ3とは、はんだ11などの金属接合により電氣的に直接接続されている。

また、第1の半導体パッケージ6はワイヤ9bによって第2パッケージ基板12に電氣的に接続され、第1の半導体ベアチップ2はワイヤ9によって第2パッケージ基板12に電氣的に接続されている。

20

【0025】

図8は本発明の実施形態6の半導体モジュール60を示す図である。

本実施形態では、第1の半導体パッケージ6の樹脂面側が第2パッケージ基板側となるようにして、第1の半導体パッケージ6と第2パッケージ基板12とが接着剤によって接合されている。第1の半導体パッケージの樹脂面とは反対側の面上に第1の半導体ベアチップ2が接着剤によって接合されて搭載されており、この第1の半導体ベアチップ2上には第2の半導体ベアチップ3が接着剤によって接合されて搭載されている。第1の半導体ベアチップ2と第2の半導体ベアチップ3とは、ワイヤ9aによって電氣的に接続されており、第1の半導体ベアチップ2と第2パッケージ基板12とはワイヤ9によって電氣的に接続されており、第1の半導体パッケージ6と第2パッケージ基板12とはワイヤ9bによって電氣的に接続されている。尚、第2の半導体ベアチップ3が第2パッケージ基板12と直接ワイヤ9aによって電氣的に接続されることもある。

30

【0026】

図9は本発明の実施形態7の半導体モジュール70を示す図である。

本実施形態では、第1の半導体パッケージ6の上にスペーサー15を搭載し、その上に半導体ベアチップ2を搭載している。なお、図9では第1の半導体パッケージ6と第2パッケージ基板12との電氣的接続構造及び半導体ベアチップ2と第2パッケージ基板12との電氣的接続構造は図示していない。第1の半導体パッケージ6と第2パッケージ基板12とは、第1の半導体パッケージ6の電極側で接合しても良いし、第1の半導体パッケージ6の樹脂面側で接合しても良い。

40

スペーサー15を設けることにより、半導体ベアチップ2と第1の半導体パッケージ6との大きさに差異がない場合でも第1の半導体パッケージ6とパッケージ基板12とのワイヤボンディングが可能となる。

【0027】

図10は本発明の実施形態8の半導体モジュール80を示す図である。

本実施形態では、第1の半導体パッケージ6の上に半導体ベアチップ2が搭載されており、この半導体ベアチップ2の上にシリコン板又はCu板等の放熱板16を搭載している。

図示例では放熱板16を半導体ベアチップの上に搭載しているが、放熱板16を設ける位置は半導体ベアチップ2の上に限定されるものではない。

50

なお、図 10 では第 1 の半導体パッケージ 6 とパッケージ基板 12 との電気的接続構造及び半導体ベアチップ 2 とパッケージ基板 12 との電気的接続構造は図示していない。

第 1 の半導体パッケージ 6 と第 2 パッケージ基板 12 とは、第 1 の半導体パッケージ 6 の電極側で接合しても良いし、第 1 の半導体パッケージ 6 の樹脂面側で接合しても良い。

このような放熱板 16 を設けることにより半導体モジュールの放熱特性を高めることができる。

【0028】

図 11 は本発明の実施形態 9 の半導体モジュール 90 を示す図である。

本実施態様では第 2 パッケージ基板 12 の中に半導体ベアチップ 2 が実装され、この第 2 パッケージ基板 12 に第 1 の半導体パッケージ 6 を接合したのち樹脂 5 で封止して半導体モジュール 90 としている。

この実施態様によれば、半導体ベアチップ 2 の厚さを第 2 パッケージ基板 12 の中で吸収出来るため、半導体モジュール 90 を薄厚化する事が可能となる。

【符号の説明】

【0029】

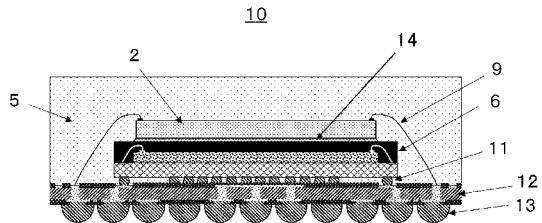
- 1, 1a, 1b 半導体ベアチップ
- 2 第 1 の半導体ベアチップ
- 3 第 2 の半導体ベアチップ
- 4 第 1 パッケージ基板
- 5, 5a 樹脂
- 6 第 1 の半導体パッケージ
- 7 電極パッド(実装用電極)
- 8 電極パッド(試験用電極)
- 9, 9a, 9b, 9c ワイヤ
- 11 はんだ
- 12 第 2 パッケージ基板
- 13 はんだボール
- 14 接着剤
- 15 スペーサー
- 16 放熱板
- 10, 20, 30, 40, 50, 60, 70, 80 半導体モジュール

10

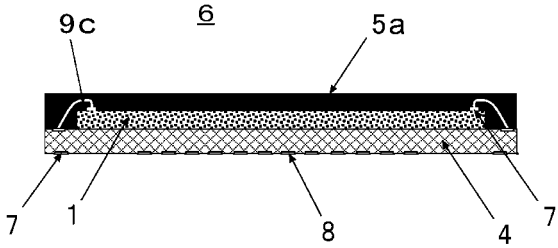
20

30

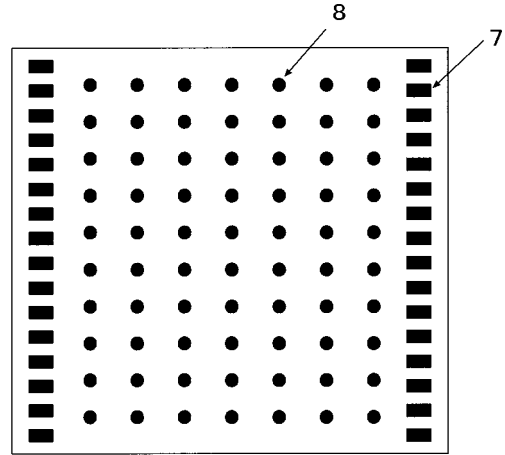
【 図 1 】



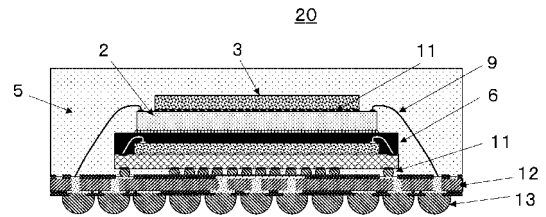
【 図 2 】



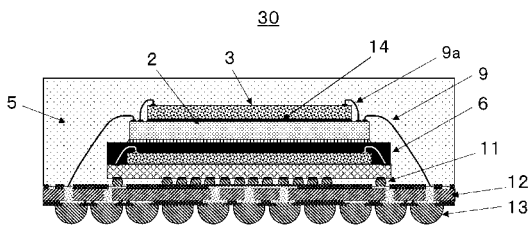
【 図 3 】



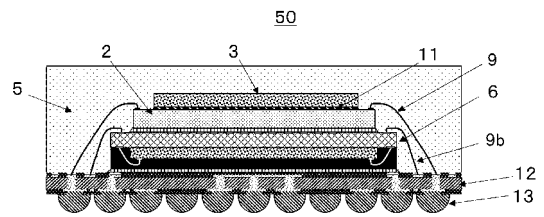
【 図 4 】



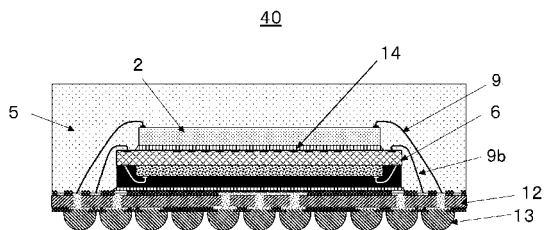
【 図 5 】



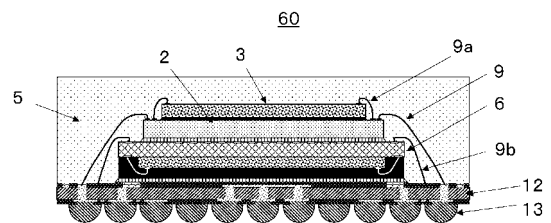
【 図 7 】



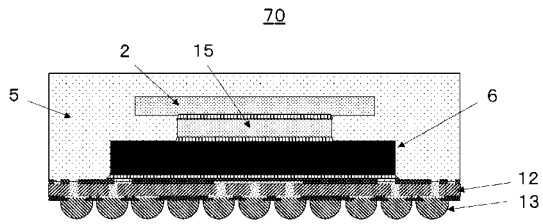
【 図 6 】



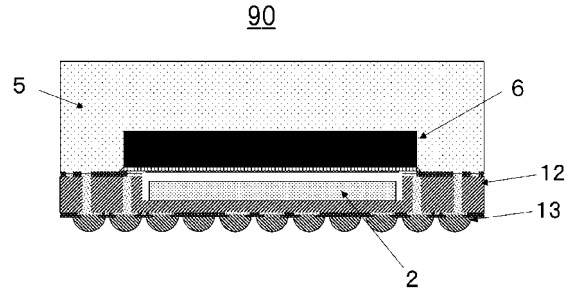
【 図 8 】



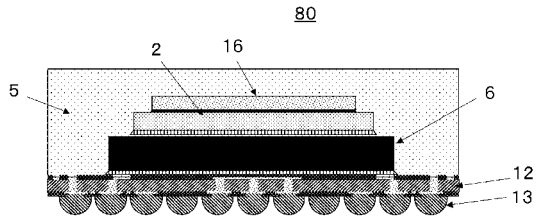
【 図 9 】



【 図 1 1 】



【 図 1 0 】



【 図 1 2 】

