

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5107012号
(P5107012)

(45) 発行日 平成24年12月26日 (2012.12.26)

(24) 登録日 平成24年10月12日 (2012.10.12)

(51) Int. Cl. F I
H O 1 L 21/60 (2006.01) H O 1 L 21/60 3 1 1 Q

請求項の数 8 (全 10 頁)

(21) 出願番号	特願2007-321390 (P2007-321390)	(73) 特許権者	000190688 新光電気工業株式会社 長野県長野市小島田町80番地
(22) 出願日	平成19年12月12日 (2007.12.12)	(74) 代理人	100077621 弁理士 綿貫 隆夫
(65) 公開番号	特開2009-147029 (P2009-147029A)	(74) 代理人	100092819 弁理士 堀米 和春
(43) 公開日	平成21年7月2日 (2009.7.2)	(74) 代理人	100141450 弁理士 堀内 剛
審査請求日	平成22年9月1日 (2010.9.1)	(72) 発明者	曾原 剛 長野県長野市小島田町80番地 新光電気 工業株式会社内
		審査官	田代 吉成

最終頁に続く

(54) 【発明の名称】 配線基板及び電子部品の実装構造の製造方法

(57) 【特許請求の範囲】

【請求項 1】

バンプが設けられた電子部品を搭載する一面において露出する複数本の導体パターンを有しており、前記複数本の導体パターンの各々の全面を覆うように付着した金属ろう材が溶融して、前記複数本の導体パターンの各々に対応するバンプが接合されて電子部品を搭載する配線基板であって、

前記複数本の導体パターンが、隣接する導体パターンで群をなす第1および第2パターン群を含んで構成されており、

前記第1パターン群の導体パターン間の間隙が、前記第2パターン群の導体パターン間の間隙より狭く、

前記第1パターン群の導体パターンの露出長が、前記第2パターン群の導体パターンの露出長より短いことを特徴とする配線基板。

【請求項 2】

前記複数本の導体パターンの各々には、電子部品に対応するバンプが当接し、他の部分よりも幅広の幅広部が形成されており、

前記第1パターン群の導体パターンの幅広部間の間隙が、前記第2パターン群の導体パターンの幅広部間の間隙より狭いことを特徴とする請求項1に記載の配線基板。

【請求項 3】

前記一面に形成されたソルダレジストからの露出によって、前記複数本の導体パターンの各々の露出長が調整されていることを特徴とする請求項1または2に記載の配線基板。

【請求項 4】

前記ソルダレジストが、棒状の外側ソルダレジストと、その内側の内側ソルダレジストとに形成されており、

前記複数本の導体パターンの各々の一端側が前記外側ソルダレジストによって被覆され、他端側が前記内側ソルダレジストによって被覆されており、

前記外側ソルダレジストの前記第 1 パターン群に対応する部分が、前記外側ソルダレジストの前記第 2 パターン群に対応する部分より前記内側ソルダレジスト側に張り出して、前記第 1 パターン群の導体パターンの露出長が調整されていることを特徴とする請求項 3 に記載の配線基板。

【請求項 5】

前記ソルダレジストが、棒状の外側ソルダレジストと、その内側の内側ソルダレジストとに形成されており、

前記複数本の導体パターンの各々の一端側が前記外側ソルダレジストによって被覆され、他端側が前記内側ソルダレジストによって被覆されており、

前記内側ソルダレジストの前記第 1 パターン群に対応する部分が、前記内側ソルダレジストの前記第 2 パターン群に対応する部分より前記外側ソルダレジスト側に張り出して、前記第 1 パターン群の導体パターンの露出長が調整されていることを特徴とする請求項 3 または 4 に記載の配線基板。

【請求項 6】

前記ソルダレジストが、棒状の外側ソルダレジストに形成されており、

前記複数本の導体パターンの各々の一端側を前記外側ソルダレジストによって被覆されており、

前記外側ソルダレジストの前記第 1 パターン群に対応する部分が、前記外側ソルダレジストの前記第 2 パターン群に対応する部分より前記ソルダレジストの内側に張り出して、前記第 1 パターン群の導体パターンの露出長が調整されていることを特徴とする請求項 3 に記載の配線基板。

【請求項 7】

電子部品を搭載する一面において露出する複数本の導体パターンを有する配線基板を用いた電子部品の実装構造の製造方法であって、

前記配線基板では、前記複数本の導体パターンが隣接する導体パターンで群をなす第 1 および第 2 パターン群を含んで構成し、前記第 1 パターン群の導体パターン間の間隙を前記第 2 パターン群の導体パターン間の間隙より狭くし、前記第 1 パターン群の導体パターンの露出長を前記第 2 パターン群の導体パターンの露出長より短くし、

前記複数本の導体パターンの各々の全面に金属ろう材を付着した後、前記金属ろう材を溶融させ、

溶融状態の前記金属ろう材で全面が覆われた前記複数本の導体パターンの各々に、前記電子部品の対応するパンプを当接し、接合することを特徴とする電子部品の実装構造の製造方法。

【請求項 8】

前記金属ろう材で全面を覆われた導体パターンに前記パンプを当接することによって、溶融状態の前記金属ろう材を、前記パンプの周面に表面張力で集めることを特徴とする請求項 7 に記載の電子部品の実装構造の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は配線基板及び電子部品の実装構造の製造技術に関し、更に詳細には電子部品がフリップチップ方式で搭載される配線基板の搭載面に、複数本の導体パターンが露出されて形成されており、溶融状態の金属ろう材が露出面全面を覆う前記導体パターンの各々に、対応する電子部品のパンプが当接して電氣的に接続される配線基板及び電子部品の実装構造の製造技術に関する。

10

20

30

40

50

【背景技術】

【0002】

電子部品としての半導体素子が一面側に搭載された半導体装置には、図6に示す様に、配線パターンが多層に積層された配線基板100の一面側に半導体素子102が搭載されていると共に、配線基板100の他面側に外部接続端子としてのはんだボール110、110・・・が装着されている。

この半導体装置では、配線基板100の半導体素子102の搭載面には、半導体素子102の電極端子102a、102a・・・の各々に形成されたバンプ104の先端が導体パターン106に当接して、はんだ108によって接合されている。

かかる半導体装置では、配線基板100の一面側と半導体素子102との間には、アンダーフィル112が充填されている。

図6に示す半導体装置に用いられている配線基板100の搭載面には、図7に示す様に、半導体素子102のバンプ104、104・・・の先端と当接する箇所に導体パターン106、106・・・が露出して形成されている。かかる導体パターン106では、その途中に他の部分よりも幅広に形成された幅広部106aが形成されている。この幅広部106aに半導体素子102のバンプ104の先端が当接する。

尚、導体パターン106、106・・・の両端部は、ソルダレジスト114、116によって被覆されている。

【0003】

図7に示す配線基板100の搭載面に、半導体素子102をフリップチップ方式で搭載する際に、例えば下記特許文献1及び特許文献2で提案されている様に、導体パターン106、106・・・の露出面の全面に付着したはんだ粉を溶融した後、溶融状態のはんだによって覆われている導体パターン106、106・・・の各幅広部106aに対応する半導体素子102のバンプ104の先端を当接する。このとき、導体パターン106の露出面の全面を覆う溶融状態のはんだは、半導体素子102のバンプ104の周面に表面張力によって集まり、バンプ104と導体パターン106とを接合する。

【特許文献1】特開平11-186322号公報

【特許文献2】特開2000-77471号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

上記特許文献1及び特許文献2に提案された半導体素子の実装構造によれば、導体パターン106の露出面全面を覆う溶融状態のはんだを、半導体素子102のバンプ104と導体パターン106との接合に利用でき、両者を確実に電氣的に接続できる。

しかしながら、配線基板100の搭載面に露出する導体パターン106、106・・・は、搭載される半導体素子102の電極端子102a、102a・・・との関係より、図8に示す様に、隣接する導体パターン106、106間の間隙が狭い箇所と広い箇所とが形成されることがある。

この場合、図8に示す様に、導体パターン106、106・・・の露出長が等しいとき、導体パターン106、106・・・の露出面の全面に付着したはんだ粉を溶融した後、溶融状態のはんだによって覆われている導体パターン106、106・・・の各幅広部106aに対応する半導体素子102のバンプ104の先端を当接すると、隣接する導体パターン106、106間の間隙が狭い箇所では、図9に示す如く、半導体素子102の隣接するバンプ102a、102aとに集まるはんだ108、108とが接触するおそれがある。

そこで、本発明は、隣接する導体パターンの露出面間の間隙が狭い箇所では、電子部品の隣接するバンプに集まる溶融状態の金属ろう材が接触するおそれがある従来の配線基板及び電子部品の実装構造の課題を解決し、隣接する導体パターンの露出面間の間隙が狭い箇所でも、電子部品の隣接するバンプに集まる溶融状態の金属ろう材が接触するおそれを解消し得る配線基板及び電子部品の実装構造を提供することを目的とする。

【課題を解決するための手段】

10

20

30

40

50

【0005】

本発明者は、前記課題を解決するには、隣接する導体パターンの露出面を覆う溶融状態の金属ろう材量を調整することが必要であり、導体パターンの露出長を調整することによって、導体パターンの露出面を覆う溶融状態の金属ろう材量を容易に調整できることを見出し、本発明に到達した。

すなわち、本発明は、バンブが設けられた電子部品を搭載する一面において露出する複数本の導体パターンを有しており、前記複数本の導体パターンの各々の全面を覆うように付着した金属ろう材が溶融して、前記複数本の導体パターンの各々に対応するバンブが接合されて電子部品を搭載する配線基板であって、前記複数本の導体パターンが、隣接する導体パターンで群をなす第1および第2パターン群を含んで構成されており、前記第1パターン群の導体パターン間の間隙が、前記第2パターン群の導体パターン間の間隙より狭く、前記第1パターン群の導体パターンの露出長が、前記第2パターン群の導体パターンの露出長より短い。

10

ここで、前記複数本の導体パターンの各々には、電子部品の対応するバンブが当接し、他の部分よりも幅広の幅広部が形成されており、前記第1パターン群の導体パターンの幅広部間の間隙が、前記第2パターン群の導体パターンの幅広部間の間隙より狭い。

また、前記一面に形成されたソルダレジストからの露出によって、前記複数本の導体パターンの各々の露出長が調整されている。

また、前記ソルダレジストが、棒状の外側ソルダレジストと、その内側の内側ソルダレジストとに形成されており、前記複数本の導体パターンの各々の一端側が前記外側ソルダレジストによって被覆され、他端側が前記内側ソルダレジストによって被覆されており、前記外側ソルダレジストの前記第1パターン群に対応する部分が、前記外側ソルダレジストの前記第2パターン群に対応する部分より前記内側ソルダレジスト側に張り出して、前記第1パターン群の導体パターンの露出長が調整されている。

20

また、前記ソルダレジストが、棒状の外側ソルダレジストと、その内側の内側ソルダレジストとに形成されており、前記複数本の導体パターンの各々の一端側が前記外側ソルダレジストによって被覆され、他端側が前記内側ソルダレジストによって被覆されており、前記内側ソルダレジストの前記第1パターン群に対応する部分が、前記内側ソルダレジストの前記第2パターン群に対応する部分より前記外側ソルダレジスト側に張り出して、前記第1パターン群の導体パターンの露出長が調整されている。

30

また、前記ソルダレジストが、棒状の外側ソルダレジストに形成されており、前記複数本の導体パターンの各々の一端側を前記外側ソルダレジストによって被覆されており、前記外側ソルダレジストの前記第1パターン群に対応する部分が、前記外側ソルダレジストの前記第2パターン群に対応する部分より前記ソルダレジストの内側に張り出して、前記第1パターン群の導体パターンの露出長が調整されている。

また、本発明は、電子部品を搭載する一面において露出する複数本の導体パターンを有する配線基板を用いた電子部品の実装構造の製造方法であって、前記配線基板では、前記複数本の導体パターンが隣接する導体パターンで群をなす第1および第2パターン群を含んで構成し、前記第1パターン群の導体パターン間の間隙を前記第2パターン群の導体パターン間の間隙より狭くし、前記第1パターン群の導体パターンの露出長を前記第2パターン群の導体パターンの露出長より短くし、前記複数本の導体パターンの各々の全面に金属ろう材を付着した後、前記金属ろう材を溶融させ、溶融状態の前記金属ろう材で全面が覆われた前記複数本の導体パターンの各々に、前記電子部品の対応するバンブを当接し、接合する。

40

ここで、前記金属ろう材で全面が覆われた導体パターンに前記バンブを当接することによって、溶融状態の前記金属ろう材を、前記バンブの周面に表面張力で集める。

【0006】

かかる本発明において、配線基板の搭載面に形成した複数の導体パターンとして、隣接する導体パターンの露出面間の間隙が他の隣接する導体パターンの露出面間の間隙よりも狭い狭間隙導体パターン群と前記他の導体パターンとから構成される広間隙導体パターン

50

群とを形成し、前記狭間隙導体パターン群を構成する導体パターンの露出長を、前記広間隙導体パターン群を構成する導体パターンの露出長よりも短く調整することによって、狭間隙導体パターン群を構成する導体パターンの露出長の各々を容易に調整できる。

また、電子部品のバンプが当接する導体パターンの当接部を、前記導体パターンの他の部分よりも幅広の幅広部に形成することによって、電子部品のバンプの先端を対応する導体パターンに容易に当接できる。

【発明の効果】

【0007】

本発明に係る配線基板及び電子部品の実装構造では、導体パターンの露出面間の間隙に対応して、導体パターンの露出長を調整しているため、導体パターンの露出長を覆う溶融状態の金属ろう材量を、導体パターンの露出面間の間隙に対応して調整できる。

10

従って、導体パターンの露出面間の間隙が、他の導体パターンの露出面間の間隙に比較して狭い狭間導体パターンでは、その露出面全面を覆う溶融状態の金属ろう材量を、他の導体パターンの全面を覆う溶融状態の金属ろう材量よりも少なくできる。このため、狭間導体パターンの各々と対応する電子部品のバンプが接触したとき、バンプの周面に表面張力で集まる溶融状態の金属ろう材量を、他の導体パターンに当接したバンプに比較して少なくできる。

その結果、狭間導体パターンの各々と対応する電子部品のバンプが、隣接するバンプの周面に表面張力で集まる溶融状態の金属ろう材と接触することを確実に防止できる。

【発明を実施するための最良の形態】

20

【0008】

本発明に係る配線基板の一面側に形成された、電子部品としての半導体素子を搭載する搭載面の一例を図1に示す。図1に示す配線基板10は、図6に示す配線基板100と同様に、配線パターンが多層に積層された配線基板である。

図1に示す配線基板10の一面側に形成された、電子部品としての半導体素子20を搭載する搭載面には、枠状に形成された外側ソルダレジスト14と、その内側に形成された内側ソルダレジスト16との間の枠状の間隙内に、複数本の導体パターン12、12・・、12a、12a・・が露出されて形成されている。この導体パターン12、12・・、12a、12a・・の両端部の各々は、外側ソルダレジスト14と内側ソルダレジスト16とによって被覆されている。

30

かかる導体パターン12、12・・、12a、12a・・の各々には、導体パターン12の他の部分よりも幅広に形成された幅広部12b、12b・・が形成されている。この幅広部12b、12b・・の各々に半導体素子10の電極端子から突出するバンプの先端が当接する。

図1に示す導体パターン12、12・・、12a、12a・・のうち、一点鎖線で囲んだ部分の導体パターン12、12・・は、その隣接する露出面間の間隙が、他の導体パターン12a、12a・・の隣接する露出面間の間隙に比較して狭い。かかる露出面間の間隙が狭い導体パターン12、12・・は、狭間隙導体パターン群12Aを構成している。

他方、導体パターン12、12・・の露出面間の間隙に比較して、露出面間の間隙が広い他の導体パターン12a、12a・・は広間隙導体パターン群を構成する。

40

【0009】

図1に示す狭間隙導体パターン群12Aを構成する導体パターン12、12・・の露出長は、導体パターン12、12・・の露出面間の間隙に比較して、露出面間の間隙が広い広間隙導体パターン群を構成する他の導体パターン12a、12a・・よりも短くなるように形成されている。

図1に示す配線基板10では、外側ソルダレジスト14の狭間隙導体パターン群12Aに対応する部分が内側ソルダレジスト16側に張り出して、導体パターン12、12・・の露出長を調整している。

図1に示す配線基板10の搭載面に露出する導体パターン12、12・・、12a

50

、1 2 a、1 2 aの露出面の全面にはんだ粉を付着した後、はんだ粉を溶融した溶融状態のはんだが露出面の全面を覆う導体パターン1 2、1 2、1 2 a、1 2 aの各々に、電子部品としての半導体素子の対応する電極端子に設けたバンプの先端を当接し、導体パターン1 2と半導体素子のバンプとを接合した状態を図2に示す。

【0010】

図2(a)は、半導体素子20の電極端子22に設けたバンプ24、24が、狭間隙導体パターン群12Aを構成する導体パターン1 2、1 2の広幅部12bに接合した状態を示す。

狭間隙導体パターン群12Aを構成する導体パターン1 2、1 2は、その露出長が広間隙導体パターン群を構成する導体パターン1 2 a、1 2 aの露出長よりも短く形成されている。このため、導体パターン1 2、1 2の各露出面を覆う溶融状態のはんだ量は、導体パターン1 2 a、1 2 aの各露出面を覆う溶融状態のはんだ量よりも少ない。

従って、図2(a)に示す様に、溶融状態のはんだが露出面の全面を覆う導体パターン1 2、1 2の各広幅部12bに、半導体素子20の対応するバンプ24の先端を当接したとき、バンプ24の周面に表面張力によって集まる溶融状態のはんだ量が少なく、互いに隣接するバンプ24、24の周面に形成される球状のはんだ26、26が接触する事態を確実に防止できる。

他方、導体パターン1 2 a、1 2 aの各露出面を覆う溶融状態のはんだ量は、導体パターン1 2、1 2の各露出面を覆う溶融状態のはんだ量よりも多くできる。このため、溶融状態のはんだが露出面の全面を覆う導体パターン1 2 a、1 2 aの各広幅部12bに、半導体素子20の対応するバンプ24の先端を当接したとき、図2(b)に示す様に、バンプ24の周面に表面張力によって集まる溶融状態のはんだ量を多くでき、バンプ24と導体パターン1 2 aとを強力に接合できる。この場合、互いに隣接するバンプ24、24の周面に形成される球状のはんだ26、26が大きくなるものの、バンプ24、24間の間隙が十分に広く、球状のはんだ26、26が接触することはない。

【0011】

図1に示す配線基板10では、狭間隙導体パターン群12Aを構成する導体パターン1 2、1 2の露出長の調整を、外側ソルダレジスト14の狭間隙導体パターン群12Aに対応する部分が内側ソルダレジスト16側に張り出して行っているが、図3に示す様に、内側ソルダレジスト16の狭間隙導体パターン群12Aに対応する部分が外側ソルダレジスト14側に張り出して、導体パターン1 2、1 2の露出長を調整してもよい。

また、図4に示す様に、狭間隙導体パターン群12Aに対応する外側ソルダレジスト14の部分と内側ソルダレジスト16の部分とが張り出しても、狭間隙導体パターン群12Aを構成する導体パターン1 2、1 2の露出長を調整できる。

尚、図3及び図4において、図1に示す部材と同一部材については、図1に示す部材と同一番号を付して詳細な説明を省略した。

【0012】

図1～図4に示す配線基板10の搭載面では、導体パターン1 2、1 2、1 2 a、1 2 aの各露出面が配線基板10の外周縁に沿って形成されていたが、図5に示す様に、配線基板10の中央部に導体パターン1 2、1 2、1 2 a、1 2 aの各露出面が形成されていてもよい。図5に示す配線基板10では、導体パターン1 2、1 2、1 2 a、1 2 aの各露出面の先端部に、半導体素子20のバンプ24の先端が当接する広幅部12bが形成されており、導体パターン1 2、1 2、1 2 a、1 2 aの各後端部は、外側ソルダレジスト14によって被覆されている。

かかる図5に示す配線基板10の搭載面に露出する導体パターン1 2、1 2、1 2 a、1 2 aのうち、一点鎖線で囲んだ部分の導体パターン1 2、1 2は、その隣接する露出面間との間隙が、他の導体パターン1 2 a、1 2 aの隣接する露出面間との間隙に比較して狭い。かかる露出面間との間隙が狭い導体パターン1 2、1 2

10

20

30

40

50

・は、狭間隙導体パターン群 1 2 A を構成する。また、導体パターン 1 2 , 1 2 . . . の露出面間の間隙に比較して、露出面間の間隙が広い他の導体パターン 1 2 a , 1 2 a . . . は広間隙導体パターン群を構成する。

図 5 に示す狭間隙導体パターン群 1 2 A を構成する導体パターン 1 2 , 1 2 . . . の露出長は、導体パターン 1 2 , 1 2 . . . の露出面間の間隙に比較して、露出面間の間隙が広い広間隙導体パターン群を構成する他の導体パターン 1 2 a , 1 2 a . . . よりも短くなるように形成されている。この導体パターン 1 2 , 1 2 . . . の露出長は、外側ソルダレジスト 1 4 の狭間隙導体パターン群 1 2 A に対応する部分が内側方向に張り出して調整している。

尚、図 1 ~ 図 5 に示す配線基板 1 0 は、公知の配線基板の製造方法、例えばビルドアップ方法によって形成できる。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】本発明に係る配線基板の一例を説明する正面図である。

【図 2】図 1 に示す配線基板の搭載面に半導体素子を搭載した状態を説明する部分断面図である。

【図 3】本発明に係る配線基板の他の例を説明する正面図である。

【図 4】本発明に係る配線基板の他の例を説明する正面図である。

【図 5】本発明に係る配線基板の他の例を説明する正面図である。

【図 6】従来の配線基板の搭載面に半導体素子を搭載した半導体装置を説明する断面図である。

【図 7】図 6 に示す配線基板の正面図である。

【図 8】従来の配線基板の他の例を示す正面図である。

【図 9】図 8 に示す従来の配線基板の搭載面に半導体素子を搭載した状態を説明する部分断面図である。

【符号の説明】

【 0 0 1 4 】

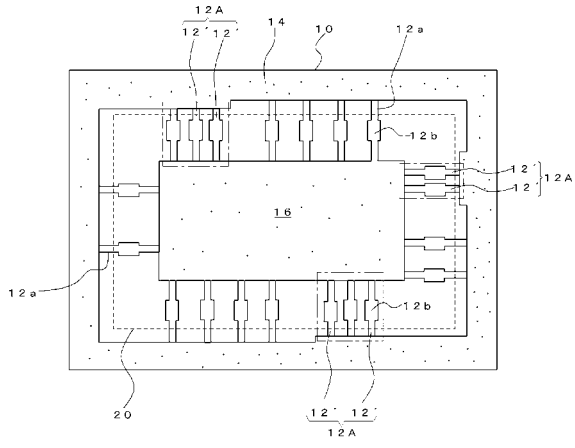
1 0 配線基板
 1 2 , 1 2 a 導体パターン
 1 2 b 広幅部
 1 2 A 狭間隙導体パターン群
 1 4 外側ソルダレジスト
 1 6 内側ソルダレジスト
 2 0 半導体素子
 2 2 電極端子
 2 4 バンプ

10

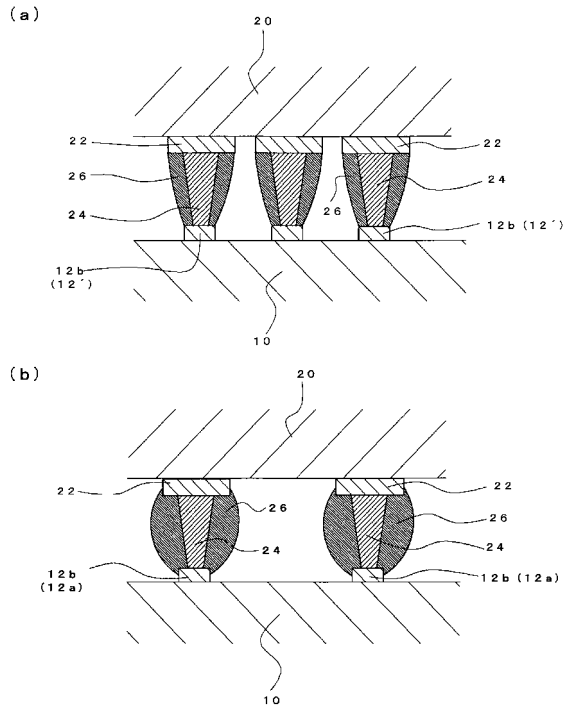
20

30

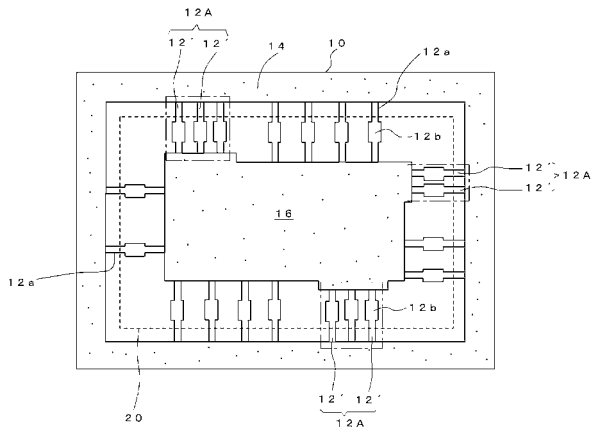
【図1】



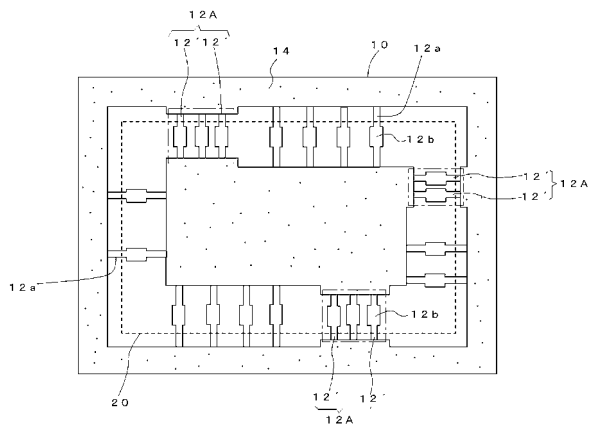
【図2】



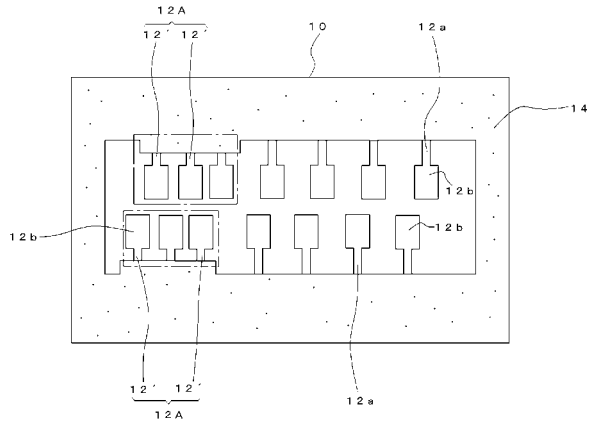
【図3】



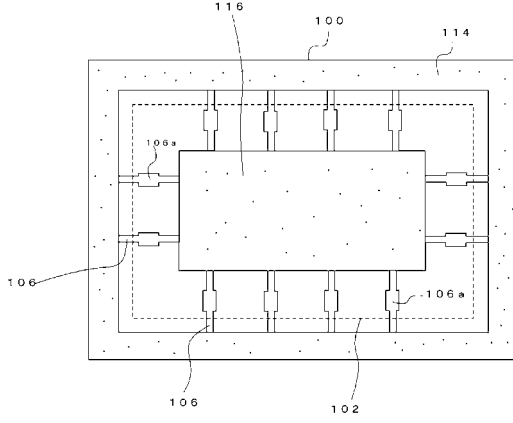
【図4】



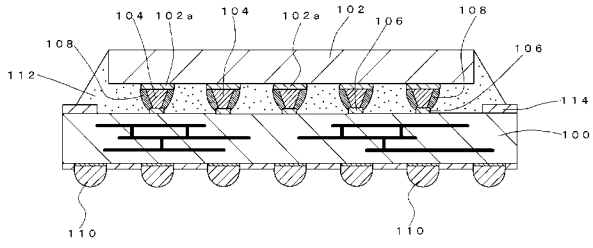
【図5】



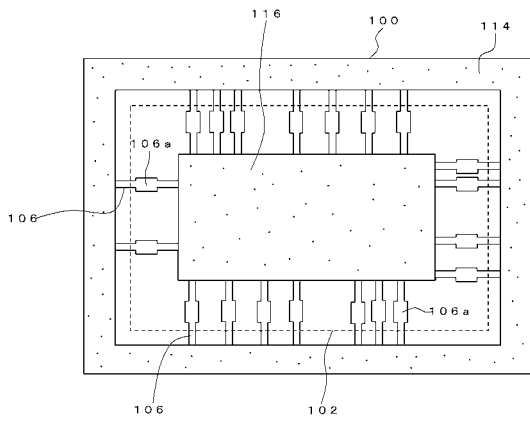
【図7】



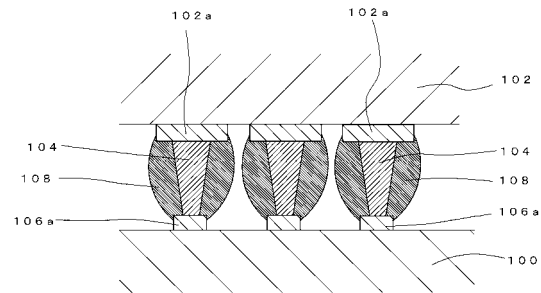
【図6】



【図8】



【図9】



フロントページの続き

(56)参考文献 特開2005 - 116685 (JP, A)
特開2008 - 60159 (JP, A)
特開2005 - 11902 (JP, A)
特開2007 - 116040 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01L 21/60