

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-515667  
(P2005-515667A)

(43) 公表日 平成17年5月26日(2005.5.26)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO 1 P 1/36	HO 1 P 1/36	Z
HO 1 L 43/08	HO 1 L 43/08	U

審査請求 未請求 予備審査請求 未請求 (全 16 頁)

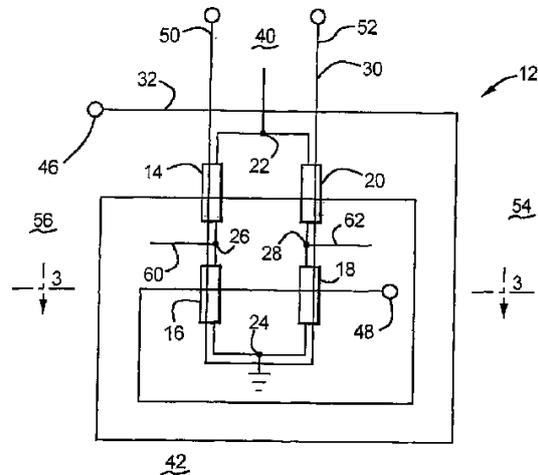
<p>(21) 出願番号 特願2003-560580 (P2003-560580)</p> <p>(86) (22) 出願日 平成15年1月15日 (2003. 1. 15)</p> <p>(85) 翻訳文提出日 平成16年8月6日 (2004. 8. 6)</p> <p>(86) 国際出願番号 PCT/US2003/001213</p> <p>(87) 国際公開番号 W02003/060538</p> <p>(87) 国際公開日 平成15年7月24日 (2003. 7. 24)</p> <p>(31) 優先権主張番号 10/047, 207</p> <p>(32) 優先日 平成14年1月15日 (2002. 1. 15)</p> <p>(33) 優先権主張国 米国 (US)</p>	<p>(71) 出願人 500575824 ハネウェル・インターナショナル・インコーポレーテッド アメリカ合衆国・07962-2245・ ニュージャージー・モーリスタウン・ピー オー・ボックス・2245・コロンビア・ ロード・101</p> <p>(74) 代理人 100089705 弁理士 社本 一夫</p> <p>(74) 代理人 100076691 弁理士 増井 忠武</p> <p>(74) 代理人 100075270 弁理士 小林 泰</p> <p>(74) 代理人 100080137 弁理士 千葉 昭男</p>
--	---

最終頁に続く

(54) 【発明の名称】 信号アイソレータのための集積磁界ストラップ

(57) 【要約】

第1の回路と第2の回路を分離するための集積信号アイソレータが提供される。アイソレータの第1、第2、第3および第4の磁気抵抗素子がまとめて結合され、ホイートストンブリッジを形成している。第1、第2、第3および第4の磁気抵抗素子は、ホイートストンブリッジが任意の方向を有する一様な外部磁界の影響を受けないように配列されている。ホイートストンブリッジが第1の回路からの信号と釣り合う出力を第2の回路に提供するよう、入力ストラップによって、第1の回路からの信号に反応して、第1、第2、第3および第4の磁気抵抗素子を横切って磁界が生成される。



## 【特許請求の範囲】

## 【請求項 1】

第 1 および第 2 の端部を有する集積信号アイソレータであって、  
第 1 および第 2 のアイソレータ入力端子と、  
第 1 および第 2 のアイソレータ出力端子と、  
第 1 および第 2 の電源端子と、

第 1 および第 2 の磁気抵抗素子が前記第 1 のアイソレータ出力端子に結合され、第 2 および第 3 の磁気抵抗素子が前記第 1 の電源端子に結合され、第 3 および第 4 の磁気抵抗素子が前記第 2 のアイソレータ出力端子に結合され、第 1 および第 4 の磁気抵抗素子が前記第 2 の電源端子に結合された、第 1、第 2、第 3 および第 4 の磁気抵抗素子と、

10

前記第 1 のアイソレータ入力端子と前記第 2 のアイソレータ入力端子の間に結合された少なくとも 1 つのターンを有する入力ストラップと、を備え、

前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の 2 つの磁気抵抗素子の上に一方向に磁界が生成され、かつ、他の 2 つの磁気抵抗素子の上に逆方向に磁界が生成され、さらに、前記第 1 のアイソレータ入力端子と第 2 のアイソレータ入力端子の間に入力電流が流れると、前記第 1 の磁気抵抗素子の抵抗が前記第 3 の磁気抵抗素子の抵抗を追跡し、かつ、前記第 2 の磁気抵抗素子の抵抗が前記第 4 の磁気抵抗素子の抵抗を追跡するように前記入力ストラップは配置されている、  
集積信号アイソレータ。

## 【請求項 2】

20

前記入力ストラップの前記少なくとも 1 つのターンは、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子に対して、前記第 1 のアイソレータ入力端子と第 2 のアイソレータ入力端子の間に入力電流が流れると、セット/リセット方向および前記第 1、第 2、第 3 および第 4 の磁気抵抗素子のうちの 2 つの磁気抵抗素子を横切って第 1 の磁界が生成され、かつ、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の他の 2 つの磁気抵抗素子を横切って第 2 の磁界が生成され、前記第 1 および第 2 の磁界の方向が実質的に逆方向になるように配置され、それにより前記入力電流と釣り合う出力が前記第 1 および第 2 のアイソレータ出力端子に跨って生成される、請求項 1 に記載の集積信号アイソレータ。

## 【請求項 3】

前記入力ストラップは複数のターンを含む、請求項 1 に記載の集積信号アイソレータ。

30

## 【請求項 4】

前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の各々は、端と端をつないで結合された複数の細長い磁気抵抗部分を有する蛇行構造を備え、4 つの磁気抵抗素子のうちの 2 つの磁気抵抗素子の前記細長い部分が、前記入力ストラップの前記ターンの各々の第 1 の細長い部分の近傍に平行に配置され、他の 2 つの磁気抵抗素子の前記細長い部分が、前記入力ストラップの前記ターンの各々の第 2 の細長い部分の近傍に平行に配置され、前記入力ストラップの前記ターンの前記第 1 の細長い部分と前記入力ストラップの前記ターンの前記第 2 の細長い部分が平行である、請求項 3 に記載の集積信号アイソレータ。

## 【請求項 5】

前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の各々が、端と端をつないで結合された複数の細長い磁気抵抗部分を有する蛇行構造を備え、前記第 1 および第 2 の磁気抵抗素子の前記細長い部分が、前記入力ストラップの前記ターンの各々の第 1 の細長い部分の近傍に平行に配置され、前記第 3 および第 4 の磁気抵抗素子の前記細長い部分が、前記入力ストラップの前記ターンの各々の第 2 の細長い部分の近傍に平行に配置され、前記入力ストラップの前記ターンの前記第 1 の細長い部分と前記入力ストラップの前記ターンの前記第 2 の細長い部分が平行である、請求項 3 に記載の集積信号アイソレータ。

40

## 【請求項 6】

前記第 1、第 2、第 3 および第 4 の磁気抵抗素子が第 1 の層に存在し、前記入力ストラップが第 2 の層に存在し、前記第 1 および第 2 の層が個別の層である、請求項 1 に記載の集積信号アイソレータ。

50

## 【請求項 7】

前記入力ストラップと前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の間にさらに誘電体を含む、請求項 6 に記載の集積信号アイソレータ。

## 【請求項 8】

前記誘電体は第 1 の誘電体であり、前記集積信号アイソレータは、前記入力ストラップを覆う第 2 の誘電体をさらに備え、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子が基板上と前記第 1 の誘電体の下に形成されている、請求項 7 に記載の集積信号アイソレータ。

## 【請求項 9】

複数の時計方向のターンおよび複数の反時計方向のターンを有するセット - リセットコイルをさらに備え、前記セット - リセットコイルの時計方向のターンの各々が、前記第 1 および第 4 の磁気抵抗素子の両端間を走る部分を有し、前記セット - リセットコイルの反時計方向のターンの各々が、前記第 2 および第 3 の磁気抵抗素子の両端間を走る部分を有し、前記時計方向および反時計方向のターンが、前記セット - リセットコイルに供給される電流が前記時計方向および反時計方向のターンの各々の前記部分を同じ方向に流れるように配列されている、請求項 1 に記載の集積信号アイソレータ。

10

## 【請求項 10】

複数のターンを有するセット - リセットコイルをさらに備え、前記複数のターンが、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子に対して、前記セット - リセットコイルが前記第 1、第 2、第 3 および第 4 の磁気抵抗素子を横切って同じ方向の磁界を生成するように配置されている、請求項 1 に記載の集積信号アイソレータ。

20

## 【請求項 11】

第 1 および第 2 の磁気抵抗素子が第 1 のアイソレータ出力端子に結合され、第 2 および第 3 の磁気抵抗素子が第 1 の電源端子に結合され、第 3 および第 4 の磁気抵抗素子が第 2 のアイソレータ出力端子に結合され、第 1 および第 4 の磁気抵抗素子が第 2 の電源端子に結合されている、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子と、

第 1 のアイソレータ入力端子と第 2 のアイソレータ入力端子の間に結合された少なくとも 1 つのターンを有する入力ストラップと、を備え、

前記少なくとも 1 つのターンが、2 つの前記磁気抵抗素子に沿って走っている第 1 の部分と、他の 2 つの前記磁気抵抗素子に沿って走っている第 2 の部分とを有し、

30

前記入力ストラップに供給された電流が、第 1 の端部と第 2 の端部の間を第 1 の方向に前記第 1 の部分を通して流れ、かつ、前記第 1 の端部と第 2 の端部の間を第 2 の方向に前記第 2 の部分を通して流れるように、前記少なくとも 1 つのターンが配列され、前記第 1 および第 2 の方向が互いに実質的に逆方向である、第 1 および第 2 の端部を有する集積信号アイソレータ。

## 【請求項 12】

前記入力ストラップは複数のターンを含む、請求項 11 に記載の集積信号アイソレータ。

## 【請求項 13】

前記第 1、第 2、第 3 および第 4 の磁気抵抗素子は第 1 の層に存在し、前記入力ストラップが第 2 の層に存在し、前記第 1 および第 2 の層が個別の層である、請求項 11 に記載の集積信号アイソレータ。

40

## 【請求項 14】

前記入力ストラップと前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の間にさらに誘電体を含む、請求項 11 に記載の集積信号アイソレータ。

## 【請求項 15】

前記誘電体は第 1 の誘電体であり、前記集積信号アイソレータは、前記入力ストラップを覆う第 2 の誘電体をさらに備え、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子は基板上と前記入力ストラップの下に形成されている、請求項 14 に記載の集積信号アイソレータ。

50

## 【請求項 16】

複数の時計方向のターンおよび複数の反時計方向のターンを有するセット - リセットコイルをさらに備え、前記セット - リセットコイルの時計方向のターンの各々が、前記第1および第4の磁気抵抗素子に横切って走る部分を有し、前記セット - リセットコイルの反時計方向のターンの各々が、前記第2および第3の磁気抵抗素子を横切って走る部分を有し、前記時計方向および反時計方向のターンが、前記セット - リセットコイルに供給される電流が前記時計方向および反時計方向のターンの各々の前記部分を同じ方向に流れるように配列されている、請求項11に記載の集積信号アイソレータ。

## 【請求項 17】

複数のターンを有するセット - リセットコイルをさらに備え、前記複数のターンが、前記第1、第2、第3および第4の磁気抵抗素子に対して、前記セット - リセットコイルが前記第1、第2、第3および第4の磁気抵抗素子を横切って同じ方向の磁界を生成するように配置されている、請求項11に記載の集積信号アイソレータ。

10

## 【請求項 18】

第1の回路からのアイソレータ入力信号に応答して、少なくとも1つの磁気反応素子を横切って第1の磁界を生成するステップと、

前記第1の回路からの前記アイソレータ入力信号に応答し、少なくとももう1つの磁気反応素子を横切って、前記第1の磁界の方向とは実質的に逆方向の第2の磁界を生成するステップと、

前記第2の回路にアイソレータ出力信号を供給するステップと、を備え、

20

前記アイソレータ出力信号は少なくとも2つの磁気反応素子を横切って導き出され、そして前記アイソレータ出力信号は前記第1および第2の磁界を生成する前記アイソレータ入力信号に応答し、かつ外部磁界には応答しないように、前記第1および第2の磁界が生成される、

第1の回路と第2の回路を分離する方法。

## 【請求項 19】

前記第1の磁界は第1および第2の磁気反応素子を横切って生成され、前記第2の磁界は第3および第4の磁気反応素子を横切って生成され、前記第1および第2の磁気反応素子が第1のアイソレータ出力端子に結合され、前記第2および第3の磁気反応素子が第1の電源端子に結合され、前記第3および第4の磁気反応素子が第2のアイソレータ出力端子に結合され、前記第1および第4の磁気反応素子が第2の電源端子に結合されている、請求項18に記載の方法。

30

## 【請求項 20】

前記第1の磁界は第1および第3の磁気反応抵抗を横切って生成され、前記第2の磁界は第2および第4の磁気反応抵抗を横切って生成され、第1および第2の磁気反応素子が第1のアイソレータ出力端子に結合され、第2および第3の磁気反応素子が第1の電源端子に結合され、第3および第4の磁気反応素子が第2のアイソレータ出力端子に結合され、前記第1および第4の磁気反応素子が第2の電源端子に結合されている、請求項18に記載の方法。

## 【請求項 21】

前記第1の磁界は第1および第4の磁気反応抵抗を横切って生成され、前記第2の磁界が第2および第3の磁気反応抵抗を横切って生成され、第1および第2の磁気反応素子が第1のアイソレータ出力端子に結合され、第2および第3の磁気反応素子が第1の電源端子に結合され、第3および第4の磁気反応素子が第2のアイソレータ出力端子に結合され、前記第1および第4の磁気反応素子が第2の電源端子に結合されている、請求項18に記載の方法。

40

## 【請求項 22】

前記少なくとも2つの磁気反応素子の磁気モーメントを同じ方向に設定するステップをさらに含む、請求項18に記載の方法。

## 【請求項 23】

50

前記磁気モーメントの方向が前記第 1 および第 2 の磁界に対して実質的に直角をなす、請求項 2 2 に記載の方法。

【請求項 2 4】

前記磁気モーメントを設定する前記ステップは瞬間的である、請求項 2 3 に記載の方法。

【請求項 2 5】

前記磁気モーメントを設定する前記ステップは、前記第 1 および第 2 の磁界の生成に先立って前記磁気モーメントを設定するステップを含む、請求項 2 4 に記載の方法。

【請求項 2 6】

第 1 および第 2 の磁気抵抗素子が実質的に第 1 の軸に沿って整列し、かつ、第 3 および第 4 の磁気抵抗素子が実質的に第 2 の軸に沿って整列し、さらに、前記第 1 の軸が前記第 2 の軸からオフセットし、かつ、前記第 2 の軸と平行になるように、集積構造の第 1 の層に前記第 1、第 2、第 3 および第 4 の磁気抵抗素子を形成するステップと、

前記第 1 および第 2 の磁気抵抗素子を第 1 のアイソレータ出力端子に結合するステップと、

前記第 2 および第 3 の磁気抵抗素子を第 1 の電源端子に結合するステップと、

前記第 3 および第 4 の磁気抵抗素子を第 2 のアイソレータ出力端子に結合するステップと、

前記第 1 および第 4 の磁気抵抗素子を第 2 の電源端子に結合するステップと、

入力を受け取ると、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子のうちの 2 つの磁気抵抗素子を横切って磁界を生成し、かつ、前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の他の 2 つの磁気抵抗素子を横切って対向する磁界を生成するように、前記集積構造の第 2 の層に入力ストラップを形成するステップと、

第 1 のアイソレータ入力端子と第 2 のアイソレータ入力端子の間に前記入力ストラップを結合するステップと、  
を含む第 1 および第 2 の端部を有する集積信号アイソレータを製造する方法。

【請求項 2 7】

前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の各々が、対応する蛇行構造を備えている、請求項 2 6 に記載の方法。

【請求項 2 8】

前記入力ストラップと前記第 1、第 2、第 3 および第 4 の磁気抵抗素子の間に誘電体を形成するステップをさらに含む、請求項 2 6 に記載の方法。

【請求項 2 9】

前記集積構造の第 3 の層にセット - リセットコイルを形成するステップをさらに含む、請求項 2 6 に記載の方法。

【請求項 3 0】

前記第 2 の層が前記第 1 の層と第 3 の層の間に位置する、請求項 2 9 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は磁気信号アイソレータに関し、より詳細には集積信号アイソレータのための磁界ストラップに関する。

【背景技術】

【0 0 0 2】

一般に、信号アイソレータは、比較的より高い電圧回路からより低い電圧回路を分離するために使用されている。例えば、より低い電圧レンジで動作している処理装置から比較的より高い電圧レンジで動作しているセンサ群を分離することが望ましい場合がしばしばである。

【0 0 0 3】

変圧器および光システムが信号アイソレータとして使用されている。集積回路と結合し

10

20

30

40

50

ている他の電子コンポーネントと比較すると、変圧器は一般的にどちらかと言えば大きいデバイスであり、したがって変圧器は、変圧器と共に使用する集積回路の外部に設けられている。

#### 【0004】

光分離は、通常、発光ダイオードなどの発光デバイスが放出する信号を、処理中の信号に従って変調することによって達成されている。このようなシステムに使用される発光デバイスは、発光デバイスが放出する放射が検出器を照射するように配置され、検出器の出力が処理回路に引き渡される。複数の光アイソレータを使用しているシステムの場合、複雑なアセンブリを使用することなく、1つの発光デバイスが放出する放射による、設置されている他の検出器への照射を防止することは困難である。したがって、通常、単一のパッケージにはこのような検出器が1つだけ使用され、したがって光分離デバイスが1つだけ使用されている。光分離は、電子コンポーネントとは統合されていない。

10

#### 【0005】

集積回路に磁気信号アイソレータを統合することは知られている。通常、磁気信号アイソレータには、磁気センサおよびストラップが必要である。磁気センサは、1つまたは複数の磁気抵抗素子で構成することができ、また、ストラップは、1つまたは複数のストラップで構成することができる。ストラップは、磁気アイソレータの入力部に結合され、入力信号に応答して磁界を生成する。磁器センサは、この磁界をセンスし、磁界を関数とした出力信号を生成する。したがって、ストラップは、第1の電圧レベルで動作する第1の回路から入力信号を受け取り、また、磁気センサは、磁界に応答して、第2の電圧レベルで動作する第2の回路で出力信号を生成している。第2の電圧レベルは、第1の電圧レベルより低くすることも、あるいは高くすることもできる。

20

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0006】

残念なことには、知られている磁気信号アイソレータの磁気センサは、ストラップが生成する磁界ばかりでなく、外部の磁界もセンスしている。そのため、これらの外部磁界が磁気センサの出力信号に誤差をもたらしている。本発明は、実質的に外部磁界の影響を受けないストラップおよび磁気センサ構造を対象としている。

#### 【課題を解決するための手段】

30

#### 【0007】

本発明の一態様によれば、集積信号アイソレータは、第1および第2の端部を有し、かつ、第1および第2のアイソレータ入力端子と、第1および第2のアイソレータ出力端子と、第1および第2の電源端子と、第1、第2、第3および第4の磁気抵抗素子と、入力ストラップとを備えている。第1および第2の磁気抵抗素子は、第1のアイソレータ出力端子に結合され、第2および第3の磁気抵抗素子は、第1の電源端子に結合されている。また、第3および第4の磁気抵抗素子は、第2のアイソレータ出力端子に結合され、第1および第4の磁気抵抗素子は、第2の電源端子に結合されている。入力ストラップは、第1のアイソレータ入力端子と第2のアイソレータ入力端子の間に結合された少なくとも1つのターンを有している。入力ストラップは、第1、第2、第3および第4の磁気抵抗素子に対して、4つのうちの2つの磁気抵抗素子を横切って一方の方向に磁界が生成され、かつ、他の2つの磁気抵抗素子を横切って逆方向に磁界が生成され、さらに、第1のアイソレータ入力端子と第2のアイソレータ入力端子の間に入力電流が流れると、第1の磁気抵抗素子の抵抗が第3の磁気抵抗素子の抵抗を追跡し、かつ、第2の磁気抵抗素子の抵抗が第4の磁気抵抗素子の抵抗を追跡するように配置されている。

40

#### 【0008】

本発明の他の態様によれば、集積信号アイソレータは、第1および第2の端部を有し、かつ、第1、第2、第3および第4の磁気抵抗素子と、入力ストラップとを備えている。第1および第2の磁気抵抗素子は、第1のアイソレータ出力端子に結合され、第2および第3の磁気抵抗素子は、第1の電源端子に結合されている。また、第3および第4の磁気

50

抵抗素子は、第2のアイソレータ出力端子に結合され、第1および第4の磁気抵抗素子は、第2の電源端子に結合されている。第1、第2、第3および第4の磁気抵抗素子の各々は、第1の端部と第2の端部の間を延びた長い寸法を有している。入力ストラップは、第1のアイソレータ入力端子と第2のアイソレータ入力端子の間に結合された少なくとも1つのターンを有している。この少なくとも1つのターンは、4つのうちの2つの磁気抵抗素子に沿って走っている第1の部分と、他の2つの磁気抵抗素子に沿って走っている第2の部分とを有している。また、この少なくとも1つのターンは、入力ストラップに供給された電流が、第1の端部と第2の端部の間を第1の方向に第1の部分を通して流れ、かつ、第1の端部と第2の端部の間を第2の方向に第2の部分を通して流れようになされている。第1および第2の方向は、互いに実質的に逆方向である。

10

## 【0009】

本発明のさらに他の態様によれば、第1の回路と第2の回路を分離する方法には、第1の回路からのアイソレータ入力信号に応答して、少なくとも1つの磁気反応素子を横切って第1の磁界を生成するステップと、第1の回路からのアイソレータ入力信号に応答して、少なくとももう1つの磁気反応素子を横切って、第1の磁界の方向とは実質的に逆方向の第2の磁界を生成するステップと、第2の回路にアイソレータ出力信号を供給するステップであって、該アイソレータ出力信号が少なくとも2つの磁気反応素子を横切って引き出され、また、アイソレータ出力信号が第1および第2の磁界を生成するアイソレータ入力信号に応答し、かつ、外部磁界には応答しないように、第1および第2の磁界が生成されるステップが含まれている。

20

## 【0010】

本発明のさらに他の態様によれば、第1および第2の端部を有する集積信号アイソレータを製造する方法には、第1および第2の磁気抵抗素子が実質的に第1の軸に沿って整列し、かつ、第3および第4の磁気抵抗素子が実質的に第2の軸に沿って整列し、さらに、第1の軸が第2の軸からオフセットし、かつ、第2の軸と平行になるように、集積構造の第1の層に第1、第2、第3および第4の磁気抵抗素子を形成するステップと、第1および第2の磁気抵抗素子を第1のアイソレータ出力端子に結合するステップと、第2および第3の磁気抵抗素子を第1の電源端子に結合するステップと、第3および第4の磁気抵抗素子を第2のアイソレータ出力端子に結合するステップと、第1および第4の磁気抵抗素子を第2の電源端子に結合するステップと、入力を受け取ると、第1、第2、第3および第4の磁気抵抗素子のうちの2つの磁気抵抗素子を横切って磁界を生成し、かつ、第1、第2、第3および第4の磁気抵抗素子の他の2つの磁気抵抗素子を横切って対向する磁界を生成するように、集積構造の第2の層に入力ストラップを形成するステップと、第1のアイソレータ入力端子と第2のアイソレータ入力端子の間に入力ストラップを結合するステップが含まれている。

30

## 【0011】

これらおよびその他の特徴および利点については、図面に照らして行う本発明についての詳細な考察から、より明確になるであろう。

## 【発明を実施するための最良の形態】

## 【0012】

図1に示すように、本発明の一実施形態による集積磁気信号アイソレータ10は、磁気抵抗素子14、16、18および20を有する磁気センサ12を備えている。磁気抵抗素子14、16、18および20の各々は、対応する、パーマロイなどの磁気反応材料の薄膜もしくはCo/Cu/Coなどの多層GMR膜で構成することができる。磁気抵抗素子14と20の間のジャンクション22は、ブリッジ電圧源に結合され、また、磁気抵抗素子16と18の間のジャンクション24は、接地などのブリッジ電圧源のリファレンスに結合されている。磁気抵抗素子14と16の間のジャンクション26および磁気抵抗素子18と20の間のジャンクション28は、磁気センサ12の出力を提供している。図1から分かるように、磁気センサ12は、ホイートストンブリッジとして配列されている。

40

## 【0013】

50

図 2 および 3 に示すように、磁気センサ 12 は、入力ストラップ 30 およびセット - リセットコイル 32 と共に統合され、集積磁気信号アイソレータ 10 を形成している。集積磁気信号アイソレータ 10 は半導体基板 34 を備えており、半導体基板 34 を覆って誘電体層 36 が形成されている。「パーバーポール」をその頂部に有するパーマロイ薄膜として、あるいは GMR 多層膜として提供することができる磁気抵抗素子 14、16、18 および 20 が誘電体層 36 の上に形成され、また、誘電体層 38 が磁気抵抗素子 14、16、18 および 20 を覆って形成されている。誘電体層 36 および 38 の各々は、例えば二酸化ケイ素あるいは窒化ケイ素で構成することができる。

#### 【0014】

パーバーポールは、磁気抵抗素子を形成している磁気抵抗性材料全体に一定の角度で付着された個別導体である。これらのパーバーポールによって電流が一定の角度で磁気抵抗素子を通して流れる。別法としては、磁気抵抗性材料（パーマロイなど）と導電性材料の交番条片をパーバーポール構成に持たせることも可能である。条片の寸法および導電性材料の寸法および配向を変更し、所望の性能特性の提供を促進することができる。

10

#### 【0015】

入力ストラップ 30 は、磁気抵抗素子 14、16、18 および 20 を覆っている誘電体層 38 の上に提供された少なくとも 1 つのターンを備えている。この構造により、入力ストラップ 30 に入力信号が供給されると、入力信号の極性に応じて、磁気抵抗素子 14 および 16 に沿って集積磁気信号アイソレータ 10 の端部 40 から端部 42 へ、入力ストラップ 30 を通って電流が流れ、また、磁気抵抗素子 18 および 20 に沿って集積磁気信号アイソレータ 10 の端部 42 から端部 40 へ、入力ストラップ 30 を通って電流が流れる。したがって、入力ストラップ 30 を通って、磁気抵抗素子 14 および 16 に沿って一方の方向に電流が流れ、また、入力ストラップ 30 を通って、磁気抵抗素子 18 および 20 に沿って逆方向に電流が流れる。

20

#### 【0016】

誘電体層 44 が入力ストラップ 30 を覆って形成され、また、誘電体層 44 の上に金属のターンが提供され、セット - リセットコイル 32 を形成している。誘電体層 44 は、例えば二酸化ケイ素あるいは窒化ケイ素で構成することができる。図 2 に示すように、リセットコイル 32 のターンは、磁気抵抗素子 14、16、18 および 20 を直角に交差している。また、セット - リセットコイル 32 のターンは、セット - リセットコイルのターンが磁気抵抗素子 14、16、18 および 20 を同じ配向で交差するように巻かれている。この構造により、セット - リセットコイル 32 がセット - リセット電流パルスを受け取ると、磁気抵抗素子 14、16、18 および 20 の上のセット - リセットコイル 32 を通って流れる電流は、同じ配向で流れる。パーバーポールを異なる配向で配置することにより、ブリッジの半分に対して電流を逆方向に流すことができる。セット - リセットパルスは、磁気抵抗素子 14、16、18 および 20 の磁気モーメントを所定の方向にプリセットするために、通常、入力ストラップ 30 への入力の提供に先立って提供される。この所定の方向は、入力ストラップ 30 によって生成される磁界に対して直角をなしていることが好ましい。

30

#### 【0017】

磁気抵抗素子 14、16、18 および 20 の各々の磁気モーメントを同じ所定の配向にプリセットすることにより、入力ストラップ 30 への入力にตอบสนองして磁気センサ 12 によって提供される出力を、入力ストラップ 30 に結合された回路あるいはセンサの出力を逐次測定することによって予測することができる。したがって、磁気抵抗素子 14、16、18 および 20 の各々の磁気モーメントが、個々の測定に先立って同じ所定の配向で矛盾なくプリセットされる。

40

#### 【0018】

セット - リセットパルスが、電流が端子 46 に流入し、かつ、端子 48 から流出するようにセット - リセットコイル 32 に印加されると、端部 40 から端部 42 に向かう方向の磁界が生成される。入力信号が、電流が端子 50 に流入し、かつ、端子 52 から流出する

50

ように入力ストラップ30に印加されると、磁気抵抗素子18および20を横切って、集積磁気信号アイソレータ10のサイド54に向かう方向の磁界が生成される。一方、この同じ電流によって、磁気抵抗素子14および16を横切って、集積磁気信号アイソレータ10のサイド56に向かう方向の磁界が生成される。

【0019】

誘電体層58は、セット-リセットコイル32を覆って形成されている。誘電体層58は、例えば二酸化ケイ素あるいは窒化ケイ素で構成することができる。

【0020】

図1~3に示す集積磁気信号アイソレータ10の場合、任意の方向の一樣な外部磁界は、外部磁界によって生成される磁気抵抗素子14および20の両端間の電圧が、同じく外部磁界によって生成される磁気抵抗素子16および18の両端間の電圧を互いに追跡するため、ジャンクション26および28にそれぞれ結合された出力端子60および62の両端間の差動出力には寄与しない。したがって、外部磁界がどのように変化しても、大きさおよび符号が常に同じ電圧変化がジャンクション26および28に生成される。

10

【0021】

しかし、入力ストラップ30に入力電流が印加されると、この入力電流により、磁気抵抗素子14および16を横切って、磁気抵抗素子18および20を横切って生成される磁界の方向とは逆方向の磁界が生成される。相対して配向されるこれらの磁界により、ジャンクション26および28を横切って差動出力が生成される。

【0022】

したがって、集積入力ストラップおよび磁気センサを有する、任意の方向の一樣な外部磁界の影響を実質的に受けない出力を提供する磁気信号アイソレータが提供される。

20

【0023】

図4および5に示す実施形態によれば、磁気センサ12は、入力ストラップ70およびセット-リセットコイル72と共に統合され、集積磁気信号アイソレータ10を形成している。集積磁気信号アイソレータ10は半導体基板74を備えており、半導体基板74を覆って誘電体層76が形成されている。上で説明したように、「バーバーポール」をその頂部に有するパーマロイ薄膜として、あるいはGMR多層膜として提供することができる磁気抵抗素子14、16、18および20が誘電体層76の上に形成され、また、誘電体層78が磁気抵抗素子14、16、18および20を覆って形成されている。

30

【0024】

入力ストラップ70は、誘電体層78上に複数の金属のターンを備えている。図4に示すように、入力ストラップ70のターンの細長い部分は、磁気抵抗素子14、16、18および20の細長い部分と平行に走っている。また、入力ストラップ70のターンの細長い部分は、誘電体層78の上を磁気抵抗素子14、16、18および20を超えて延びている。金属トレース80および82は、入力ストラップ70のそれぞれの端部に結合されている。

【0025】

この構造により、金属トレース80および82に入力信号が提供されると、入力信号の極性に応じて、磁気抵抗素子14および16に沿って集積磁気信号アイソレータ10の端部84から端部86へ、入力ストラップ70を通して電流が流れ、また、磁気抵抗素子18および20に沿って集積磁気信号アイソレータ10の端部86から端部84へ、入力ストラップ70を通して電流が流れる。したがって、入力ストラップ70を通して、磁気抵抗素子14および16に沿って一方の方向に電流が流れ、また、入力ストラップ70を通して、磁気抵抗素子18および20に沿って逆方向に電流が流れる。

40

【0026】

誘電体層88が入力ストラップ70を覆って形成され、また、誘電体層88の上に金属のターンが提供され、セット-リセットコイル72を形成している。図4に示すように、リセットコイル72のターンの細長い部分は、磁気抵抗素子14、16、18および20の細長い部分に対して直角に走っている。また、セット-リセットコイル72のターンの

50

細長い部分は、誘電体層 88 の上を磁気抵抗素子 14、16、18 および 20 を超えて延びている。さらに、電流が金属トレース 90 を通ってセット - リセットコイル 72 に流入し、かつ、金属トレース 92 を通ってセット - リセットコイル 72 から流出すると仮定すると、磁気抵抗素子 14 および 20 の上に位置しているセット - リセットコイル 72 のターンは時計方向に巻かれ、磁気抵抗素子 16 および 18 の上に位置しているセット - リセットコイル 72 のターンは、反時計方向に巻かれている。金属トレース 90 および 92 は、セット - リセットコイル 72 のそれぞれの端部に結合されている。

#### 【0027】

この配列により、セット - リセットコイル 72 の金属トレース 90 および 92 がセット - リセット入力を受け取ると、セット - リセットパルスの極性に応じて、セット - リセットコイル 72 の磁気抵抗素子 16 および 18 の上の部分を通して流れる電流は、磁気抵抗素子 16 から磁気抵抗素子 18 の方向に流れ、また、セット - リセットコイル 72 の磁気抵抗素子 14 および 20 の上の部分を通して流れる電流は、磁気抵抗素子 14 から磁気抵抗素子 20 の方向に流れる。

10

#### 【0028】

セット - リセットパルスが、電流が金属トレース 90 を介してセット - リセットコイル 72 に流入し、かつ、金属トレース 92 を介してセット - リセットコイル 72 から流出するように金属トレース 90 および 92 に印加されると、端部 86 から端部 84 に向かう方向の磁界が生成される。入力信号が、電流が金属トレース 80 を介して入力ストラップ 70 に流入し、かつ、金属トレース 82 を介して入力ストラップ 70 から流出するように金属トレース 80 および 82 に印加されると、磁気抵抗素子 18 および 20 を横切って、集積磁気信号アイソレータ 10 のサイド 96 に向かう方向の磁界が生成される。一方、この同じ電流によって、磁気抵抗素子 14 および 16 を横切って、集積磁気信号アイソレータ 10 のサイド 94 に向かう方向の磁界が生成される。

20

#### 【0029】

誘電体層 98 は、セット - リセットコイル 72 を覆って形成されている。

#### 【0030】

図 1、4 および 5 に示す集積磁気信号アイソレータ 10 の場合、任意の方向の一様な外部磁界は、外部磁界によって生成される磁気抵抗素子 14 および 20 の両端間の電圧が、同じく外部磁界によって生成される磁気抵抗素子 16 および 18 の両端間の電圧を互いに追跡するため、ジャンクション 26 および 28 にそれぞれ結合された金属トレース 100 および 102 の両端間の差動出力には寄与しない。したがって、外部磁界がどのように変化しても、大きさおよび符号が常に同じ電圧変化がジャンクション 26 および 28 に生成される。

30

#### 【0031】

しかし、入力ストラップ 70 に入力電流が印加されると、この入力電流により、磁気抵抗素子 14 および 16 を横切って、磁気抵抗素子 18 および 20 を横切って生成される磁界の方向とは逆方向の磁界が生成される。相対して配向されるこれらの磁界により、ジャンクション 26 および 28 を横切って差動出力が生成される。

#### 【0032】

したがって、集積入力ストラップおよび磁気センサを有する、任意の方向の一様な外部磁界の影響を実質的に受けない出力を提供する磁気信号アイソレータが提供される。

40

#### 【0033】

図 4 に示すように、磁気抵抗素子 14 は、エンド - ツー - エンド結合された複数の細長い部分 104 を有しており、蛇行構造を形成している。磁気抵抗素子 14 のこの細長い部分 104 は、端部 84 と 86 の間を延びている軸に平行である。他の磁気抵抗素子 16、18 および 20 の各々も同様の構造を有している。また、第 1 および第 2 の磁気抵抗素子 14 および 16 は、端部 84 と 86 の間を延びている第 1 の軸に沿って整列し、第 3 および第 4 の磁気抵抗素子 18 および 20 は、端部 84 と 86 の間を延びている第 2 の軸に沿って整列している。この第 1 および第 2 の軸は互いに平行であり、かつ、互いにオフセッ

50

トしている。

【0034】

本発明の分野における実践者には、本発明の改変が可能であろう。例えば、入力ストラップ30、70によって磁気抵抗素子14および16を横切って生成される磁界の方向は、入力ストラップ30、70によって磁気抵抗素子18および20を横切って生成される磁界の方向とは逆方向であるが、入力ストラップ30、70およびセット/リセットコイルを適切に再配列することにより、磁気抵抗素子14、16、18および20の任意の組合せに、相対する磁界を印加することができる。したがって、入力ストラップ30、70によって磁気抵抗素子14および18を横切って生成される磁界の方向と、入力ストラップ30、70によって磁気抵抗素子16および20を横切って生成される磁界の方向を逆方向にすることができ、あるいは入力ストラップ30、70によって磁気抵抗素子14および20を横切って生成される磁界の方向と、入力ストラップ30、70によって磁気抵抗素子16および18を横切って生成される磁界の方向を逆方向にすることができる。A M R膜中のパーバポールの配向およびセット/リセットの方向を適切に変更し、かつ、磁気抵抗素子14、16、18および20中のG M R膜中のピン止め層および自由層の磁化方向を適切に変更することにより、ジャンクション26および28の両端間の出力に入力ストラップ30に流れる電流を追跡させることができる。したがって、セット/リセット方向に対するA M R膜中のパーバポール配向の構成、および入力ストラップ/磁気抵抗素子関係の構成は、磁気抵抗素子14の抵抗変化が磁気抵抗素子18の抵抗変化を追跡し、かつ、磁気抵抗素子16の抵抗変化が磁気抵抗素子20の抵抗変化を追跡するような構成でなければならない。

10

20

【0035】

したがって、本発明についての以上の記述は、単なる説明を目的としたものとして解釈すべきものであり、また、本発明を実行するための最良のモードを当分野の技術者に教示することを目的としたものである。本発明の精神を実質的に逸脱することなく細部を変更することができ、また、特許請求の範囲に帰するすべての改変の排他的使用が保留されているものとする。

【図面の簡単な説明】

【0036】

【図1】磁気信号アイソレータに使用することができる例示的磁気センサを示す図である。

30

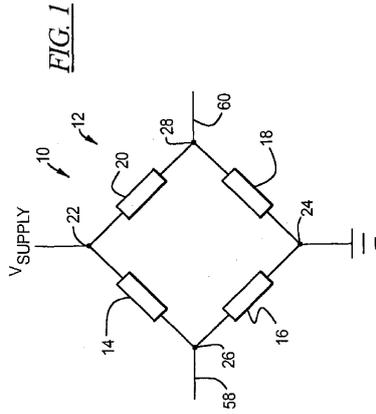
【図2】本発明の一実施形態による、図1に示す例示的磁気センサが組み込まれた集積磁気信号アイソレータを示す図である。

【図3】図2の線3-3に沿って取った集積磁気信号アイソレータの断面図である。

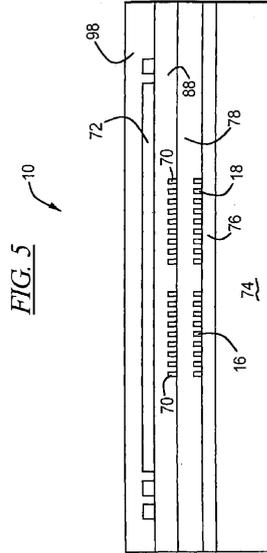
【図4】本発明の他の実施形態による、図1に示す例示的磁気センサが組み込まれた集積磁気信号アイソレータを示す図である。

【図5】図4の線5-5に沿って取った集積磁気信号アイソレータの断面図である。

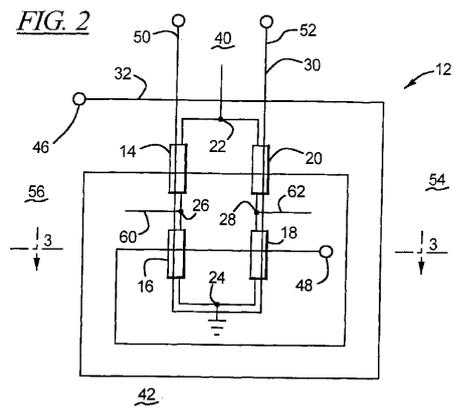
【 図 1 】



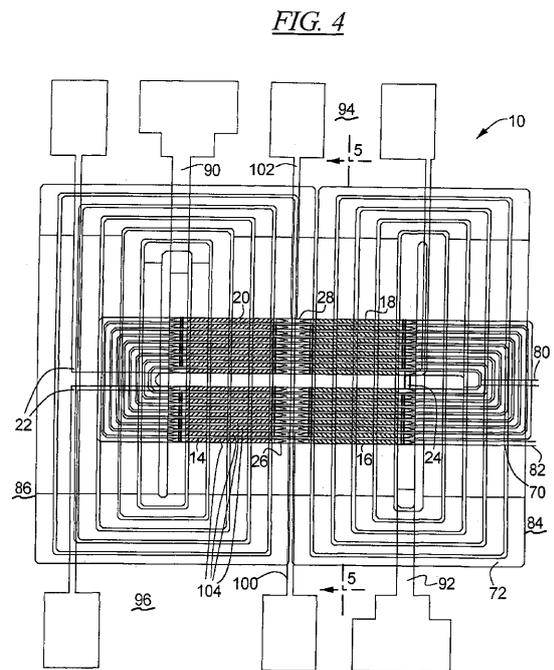
【 図 5 】



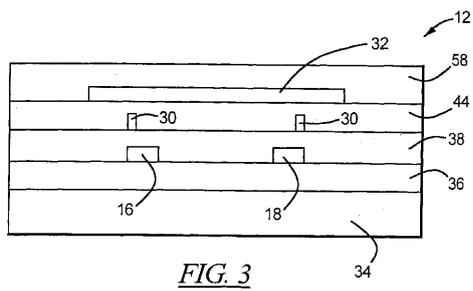
【 図 2 】



【 図 4 】



【 図 3 】



## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

		International Application No PCT/US 03/01213
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> IPC 7 G01R33/09 H01L43/08		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01R G05F H01L G06F H03J		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 01 50308 A (HONEYWELL INC) 12 July 2001 (2001-07-12) page 11, line 18 -page 12, line 8 abstract; claims 1,34-49 ---	1-30
A	WO 99 61931 A (HONEYWELL INC) 2 December 1999 (1999-12-02) page 2, line 9-30 page 5, line 4 -page 7, line 4 abstract; claims 1-15 ---	1-30
A	US 5 982 178 A (PANT BHARAT B ET AL) 9 November 1999 (1999-11-09) column 1, line 14 -column 4, line 42 abstract; claims 1,32-46 ---	1-30
	-/--	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents :		
"A" document defining the general state of the art which is not considered to be of particular relevance		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date		"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
"O" document referring to an oral disclosure, use, exhibition or other means		"8" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search  15 April 2003		Date of mailing of the international search report  19. 05. 2003
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer  ROGER BOU FAISAL/JA A

Form PCT/ISA/210 (second sheet) (July 1992)

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/US 03/01213

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 054 780 A (NICKSON PAUL R ET AL) 25 April 2000 (2000-04-25) column 3, line 6-57 abstract; claims 1-14 ---	1-30
A	US 6 300 617 B1 (FAYFIELD ROBERT T ET AL) 9 October 2001 (2001-10-09) abstract; claims 1-28 -----	1,11,18, 26

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No  
PCT/US 03/01213

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
WO 0150308	A	12-07-2001	US 6376933 B1	23-04-2002
			EP 1242831 A2	25-09-2002
			WO 0150308 A2	12-07-2001
WO 9961931	A	02-12-1999	US 6529114 B1	04-03-2003
			DE 69904168 D1	09-01-2003
			EP 1082619 A1	14-03-2001
			JP 2002516999 T	11-06-2002
			WO 9961931 A1	02-12-1999
US 5982178	A	09-11-1999	NONE	
US 6054780	A	25-04-2000	EP 1025681 A1	09-08-2000
			JP 2001521160 T	06-11-2001
			WO 9921332 A1	29-04-1999
			US 2003042571 A1	06-03-2003
			US 6291907 B1	18-09-2001
US 2002135236 A1	26-09-2002			
US 6300617	B1	09-10-2001	AU 2897099 A	20-09-1999
			CA 2320311 A1	10-09-1999
			EP 1068541 A1	17-01-2001
			WO 9945405 A1	10-09-1999

---

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN, GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC, EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,M X,MZ,NO,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VN,YU,ZA,ZM,ZW

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100107696

弁理士 西山 文俊

(72)発明者 ワン, ホン

アメリカ合衆国ミネソタ州 5 5 3 6 9 , メイプル・グローブ , パインビュー・レイン 8 7 0 2