

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 1 部門第 1 区分

【発行日】平成29年10月19日 (2017.10.19)

【公表番号】特表2016-539657(P2016-539657A)

【公表日】平成28年12月22日 (2016.12.22)

【年通号数】公開・登録公報2016-069

【出願番号】特願2016-542850(P2016-542850)

【国際特許分類】

C 1 2 M 1/00 (2006.01)

H 0 1 L 35/30 (2006.01)

H 0 1 L 35/32 (2006.01)

F 2 5 B 21/02 (2006.01)

【F I】

C 1 2 M 1/00 A

H 0 1 L 35/30

H 0 1 L 35/32 A

F 2 5 B 21/02 R

【手続補正書】

【提出日】平成29年9月5日 (2017.9.5)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

熱ブロックアセンブリであって、

複数の反応槽を受容するように構成される上面及び反対側の底面を有するサンプルブロックと、

前記サンプルブロックに動作可能に連結される 2 つ以上の熱電装置と、を備え、各熱電装置が、熱センサ用の筐体と、制御装置と通信している熱制御インターフェースと、を含み、各熱電装置が、互いに独立して動作するように構成されて、前記サンプルブロック全体にわたって実質的に均一な温度プロファイルを提供する、前記熱ブロックアセンブリ。

【請求項 2】

前記熱電装置の各々が、前記サンプルブロックの前記底面と熱接触している上面と、前記サンプルブロックの外方を向く反対側の底面と、を更に備える、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 3】

前記筐体が、各熱電装置の縁面に刻まれた溝である、請求項 2 に記載の前記熱ブロックアセンブリ。

【請求項 4】

前記上面が、前記溝を備える、請求項 3 に記載の前記熱ブロックアセンブリ。

【請求項 5】

前記底面が、前記溝を備える、請求項 3 に記載の前記熱ブロックアセンブリ。

【請求項 6】

前記熱センサが、熱電対、サーミスタ、白金抵抗温度計、及びシリコンバンドギャップ温度センサからなる群から選択される、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 7】

前記熱センサが、前記サンプルブロックに動作可能に接続される、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 8】

前記制御装置が、2 つ以上の制御チャネルを提供するように構成される、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 9】

各制御チャネルが、前記熱ブロックアセンブリ上の前記熱電装置のうちの 1 つと関連付けられる、請求項 8 に記載の前記熱ブロックアセンブリ。

【請求項 10】

各制御チャネルが、前記熱電装置のうちの 1 つを制御し、かつ前記熱電装置と関連付けられた前記熱センサと通信することができる、請求項 9 に記載の前記熱ブロックアセンブリ。

【請求項 11】

前記制御装置が、2 つ以上の独立した制御装置を備える、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 12】

各独立した制御装置が、コンピュータプロセッサを備える、請求項 11 に記載の前記熱ブロックアセンブリ。

【請求項 13】

前記コンピュータプロセッサが、前記 2 つ以上の熱電装置のうちの 1 つを制御し、かつ前記熱電装置と関連付けられた前記熱センサと通信するように構成される、請求項 12 に記載の前記熱ブロックアセンブリ。

【請求項 14】

前記制御装置が、2 つ以上の副制御装置要素を備える、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 15】

前記 2 つ以上の副制御装置の各々が、前記熱電装置のうちの 1 つに動作可能に接続される、請求項 14 に記載の前記熱ブロックアセンブリ。

【請求項 16】

ヒートシンクを更に備え、前記ヒートシンクが、ベースプレート及びフィンを備え、前記ベースプレートが、上面及び反対側の底面を備え、前記上面が、前記熱電装置の前記反対側の底面と熱接触しており、前記フィンが、反対側の第 2 の表面から吊り下がっている、請求項 1 に記載の前記熱ブロックアセンブリ。

【請求項 17】

熱電装置であって、  
第 1 の熱伝導層と、  
第 2 の熱伝導層と、  
前記第 1 の熱伝導層と前記第 2 の熱伝導層との間に挟まれる半導体材料からなる複数のペルチェ要素と、  
前記第 1 の熱伝導層と前記第 2 の熱伝導層との間に格納される熱センサと、を備える、前記熱電装置。

【請求項 18】

前記半導体材料が、テルル化ビスマスを含む、請求項 17 に記載の前記熱電装置。

【請求項 19】

前記第 1 の熱伝導層及び前記第 2 の熱伝導層が、アルミナを含む、請求項 17 に記載の前記熱電装置。

【請求項 20】

熱電装置であって、  
内面及び外面を有する第 1 の熱伝導層と、  
内面及び外面を有する第 2 の熱伝導層と、

前記第 1 の熱伝導層の前記内面及び前記第 2 の熱伝導層の前記内面に隣接する、半導体材料からなる複数のペルチェ要素と、

前記第 1 の熱伝導層及び前記複数のペルチェ要素に刻まれて、前記第 2 の熱伝導層の前記内面を曝露する開放チャネルと、を備え、前記開放チャネルが、熱センサを収容するように構成される、前記熱電装置。

【請求項 2 1】

前記半導体材料が、テルル化ビスマスを含む、請求項 2 0 に記載の熱電装置。

【請求項 2 2】

前記第 1 の熱伝導層及び前記第 2 の熱伝導層が、アルミナを含む、請求項 2 0 に記載の前記熱電装置。

【請求項 2 3】

サーモサイクラーシステムであって、

サンプルブロックアセンブリであって、

複数の反応槽を受容するように構成されるサンプルブロックと、

前記サンプルブロックと熱連通している 2 つ以上の熱電装置と、を含み、各熱電装置が、固有の熱センサを格納する、サンプルブロックアセンブリと、

機械実行可能命令及び 2 つ以上の通信ポートを有するコンピュータ処理ユニットを含む制御装置と、を備え、各ポートが、前記 2 つ以上の熱電装置のうちの 1 つ及びそれらのそれぞれの熱センサと動作可能に接続され、前記機械実行可能命令が、それらのそれぞれの熱センサからの温度測定に基づいて各熱電装置の前記温度を個々に調整するように構成されて、前記サンプルブロック全体にわたって実質的に均一な温度プロファイルを提供する、前記サーモサイクラーシステム。

【請求項 2 4】

前記熱電装置の各々が、前記サンプルブロックの前記底面と熱接触している上面と、前記サンプルブロックの外方を向く反対側の底面と、を更に備える、請求項 2 3 に記載の前記サーモサイクラーシステム。

【請求項 2 5】

前記熱センサが、各熱電装置の縁面に刻まれた溝に格納される、請求項 2 3 に記載の前記サーモサイクラーシステム。

【請求項 2 6】

前記上面が、前記溝を備える、請求項 2 5 に記載の前記サーモサイクラーシステム。

【請求項 2 7】

前記底面が、前記溝を備える、請求項 2 5 に記載の前記サーモサイクラーシステム。

【請求項 2 8】

ヒートシンクを更に備え、前記ヒートシンクが、ベースプレート及びフィンを備え、前記ベースプレートが、上面及び反対側の底面を備え、前記上面が、前記熱電装置の前記反対側の底面と熱接触しており、前記フィンが、前記反対側の第 2 の表面から吊り下がっている、請求項 2 4 に記載の前記サーモサイクラーシステム。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 4

【補正方法】変更

【補正の内容】

【0 0 1 4】

これら及び他の機能が本明細書に提供される。

本発明は、例えば、以下を提供する。

(項目 1)

熱ブロックアセンブリであって、

複数の反応槽を受容するように構成される上面及び反対側の底面を有するサンプルブロ

ックと、

前記サンプルブロックに動作可能に連結される２つ以上の熱電装置と、を備え、各熱電装置が、熱センサ用の筐体と、制御装置と通信している熱制御インターフェースと、を含み、各熱電装置が、互いに独立して動作するように構成されて、前記サンプルブロック全体にわたって実質的に均一な温度プロファイルを提供する、前記熱ブロックアセンブリ。

(項目２)

前記熱電装置の各々が、前記サンプルブロックの前記底面と熱接触している上面と、前記サンプルブロックの外方を向く反対側の底面と、を更に備える、項目１に記載の前記熱ブロックアセンブリ。

(項目３)

前記筐体が、各熱電装置の縁面に刻まれた溝である、項目２に記載の前記熱ブロックアセンブリ。

(項目４)

前記上面が、前記溝を備える、項目３に記載の前記熱ブロックアセンブリ。

(項目５)

前記底面が、前記溝を備える、項目３に記載の前記熱ブロックアセンブリ。

(項目６)

前記熱センサが、熱電対、サーミスタ、白金抵抗温度計、及びシリコンバンドギャップ温度センサからなる群から選択される、項目１に記載の前記熱ブロックアセンブリ。

(項目７)

前記熱センサが、前記サンプルブロックに動作可能に接続される、項目１に記載の前記熱ブロックアセンブリ。

(項目８)

前記制御装置が、２つ以上の制御チャネルを提供するように構成される、項目１に記載の前記熱ブロックアセンブリ。

(項目９)

各制御チャネルが、前記熱ブロックアセンブリ上の前記熱電装置のうちの１つと関連付けられる、項目８に記載の前記熱ブロックアセンブリ。

(項目１０)

各制御チャネルが、前記熱電装置のうちの１つを制御し、かつ前記熱電装置と関連付けられた前記熱センサと通信することができる、項目９に記載の前記熱ブロックアセンブリ

。

(項目１１)

前記制御装置が、２つ以上の独立した制御装置を備える、項目１に記載の前記熱ブロックアセンブリ。

(項目１２)

各独立した制御装置が、コンピュータプロセッサを備える、項目１１に記載の前記熱ブロックアセンブリ。

(項目１３)

前記コンピュータプロセッサが、前記２つ以上の熱電装置のうちの１つを制御し、かつ前記熱電装置と関連付けられた前記熱センサと通信するように構成される、項目１２に記載の前記熱ブロックアセンブリ。

(項目１４)

前記制御装置が、２つ以上の副制御装置要素を備える、項目１に記載の前記熱ブロックアセンブリ。

(項目１５)

前記２つ以上の副制御装置の各々が、前記熱電装置のうちの１つに動作可能に接続される、項目１４に記載の前記熱ブロックアセンブリ。

(項目１６)

ヒートシンクを更に備え、前記ヒートシンクが、ベースプレート及びフィンを備え、前

記ベースプレートが、上面及び反対側の底面を備え、前記上面が、前記熱電装置の前記反対側の底面と熱接触しており、前記フィンが、反対側の第２の表面から吊り下がっている、項目１に記載の前記熱ブロックアセンブリ。

(項目１７)

熱電装置であって、  
第１の熱伝導層と、  
第２の熱伝導層と、  
前記第１の熱伝導層と前記第２の熱伝導層との間に挟まれる半導体材料からなる複数のペルチェ要素と、  
前記第１の熱伝導層と前記第２の熱伝導層との間に格納される熱センサと、を備える、前記熱電装置。

(項目１８)

前記半導体材料が、テルル化ビスマスを含む、項目１７に記載の前記熱電装置。

(項目１９)

前記第１の熱伝導層及び前記第２の熱伝導層が、アルミナを含む、項目１７に記載の前記熱電装置。

(項目２０)

熱電装置であって、  
内面及び外面を有する第１の熱伝導層と、  
内面及び外面を有する第２の熱伝導層と、  
前記第１の熱伝導層の前記内面及び前記第２の熱伝導層の前記内面に隣接する、半導体材料からなる複数のペルチェ要素と、  
前記第１の熱伝導層及び前記複数のペルチェ要素に刻まれて、前記第２の熱伝導層の前記内面を曝露する開放チャンネルと、を備え、前記開放チャンネルが、熱センサを収容するように構成される、前記熱電装置。

(項目２１)

前記半導体材料が、テルル化ビスマスを含む、項目２０に記載の熱電装置。

(項目２２)

前記第１の熱伝導層及び前記第２の熱伝導層が、アルミナを含む、項目２０に記載の前記熱電装置。

(項目２３)

サンプルブロック温度を制御するための方法であって、  
サンプルブロックと、  
前記サンプルブロックと熱連通している２つ以上の熱電装置と、を含む、ブロックアセンブリを提供することであって、  
前記熱電装置の各々が、固有の熱センサを格納する、提供することと、  
前記熱電装置の各々をそれらのそれぞれの固有の熱センサとペアリングして、  
熱ユニットを形成することと、  
前記熱ユニットの各々の温度を制御装置で独立して制御して、前記サンプルブロック全体にわたって実質的に均一な温度を維持することと、を含む、前記方法。

(項目２４)

前記制御装置が、各熱ユニットの前記熱センサによって測定される温度差を最小限に抑えるように構成される、項目２３に記載の前記方法。

(項目２５)

各熱センサが、各それぞれの熱センサに近接しているサンプルブロック領域の温度を測定するように構成される、項目２４に記載の前記方法。

(項目２６)

前記制御装置が、２つ以上の副制御装置からなる、項目２３に記載の前記方法。

(項目２７)

前記副制御装置の各々が、前記熱ユニットのうちの１つに動作可能に接続される、項目

2 6 に記載の前記方法。

( 項目 2 8 )

サーモサイクラーシステムであって、

サンプルブロックアセンブリであって、

複数の反応槽を受容するように構成されるサンプルブロックと、

前記サンプルブロックと熱連通している 2 つ以上の熱電装置と、を含み、各熱電装置が、固有の熱センサを格納する、サンプルブロックアセンブリと、

機械実行可能命令及び 2 つ以上の通信ポートを有するコンピュータ処理ユニットを含む制御装置と、備え、各ポートが、前記 2 つ以上の熱電装置のうちの 1 つ及びそれらのそれぞれの熱センサと動作可能に接続され、前記機械実行可能命令が、それらのそれぞれの熱センサからの温度測定に基づいて各熱電装置の前記温度を個々に調整するように構成されて、前記サンプルブロック全体にわたって実質的に均一な温度プロファイルを提供する、前記サーモサイクラーシステム。

( 項目 2 9 )

前記熱電装置の各々が、前記サンプルブロックの前記底面と熱接触している上面と、前記サンプルブロックの外方を向く反対側の底面と、を更に備える、項目 2 8 に記載の前記サーモサイクラーシステム。

( 項目 3 0 )

前記熱センサが、各熱電装置の縁面に刻まれた溝に格納される、項目 2 8 に記載の前記サーモサイクラーシステム。

( 項目 3 1 )

前記上面が、前記溝を備える、項目 3 0 に記載の前記サーモサイクラーシステム。

( 項目 3 2 )

前記底面が、前記溝を備える、項目 3 0 に記載の前記サーモサイクラーシステム。

( 項目 3 3 )

ヒートシンクを更に備え、前記ヒートシンクが、ベースプレート及びフィンを備え、前記ベースプレートが、上面及び反対側の底面を備え、前記上面が、前記熱電装置の前記反対側の底面と熱接触しており、前記フィンが、前記反対側の第 2 の表面から吊り下がっている、項目 2 9 に記載の前記サーモサイクラーシステム。

( 項目 3 4 )

熱ブロックアセンブリであって、

各サンプルブロックが、複数の反応槽を受容するように構成される上面と、反対側の底面と、を有する、2 つ以上のサンプルブロックと、

各サンプルブロック及び制御装置と通信している熱制御インターフェースに動作可能に連結される 2 組以上の熱電装置と、備える、前記熱ブロックアセンブリ。

( 項目 3 5 )

2 つ以上のヒートシンクを更に備え、各ヒートシンクが、ベースプレート及びフィンを備え、前記ベースプレートが、上面及び反対側の底面を備え、前記上面が、前記熱電装置の前記反対側の底面と熱接触しており、前記フィンが、前記反対側の第 2 の表面から吊り下がっている、項目 3 4 に記載の前記熱ブロックアセンブリ。

( 項目 3 6 )

各熱電装置が、熱センサ用の筐体を含む、項目 3 4 に記載の前記熱ブロックアセンブリ

。

( 項目 3 7 )

前記制御装置が、2 つ以上の独立した制御装置を備え、各独立した制御装置が、コンピュータプロセッサを備え、前記 2 つ以上のサンプルブロック及び前記 2 組以上の熱電装置のうちの 1 つを制御するように構成される、項目 3 4 に記載の前記熱ブロックアセンブリ

。

( 項目 3 8 )

前記制御装置が、コンピュータプロセッサ及び 2 つ以上のチャンネルを備え、前記プロセ

ッサが、前記 2 つ以上のチャネルの各々を制御するように構成される、項目 3 4 に記載の前記熱ブロックアセンブリ。

( 項目 3 9 )

前記 2 組以上の熱電装置の各々が、少なくとも 1 つの熱電装置を備える、項目 3 4 に記載の前記熱電気アセンブリ。

( 項目 4 0 )

熱ブロックアセンブリであって、

各サンプルブロックが、複数の反応槽を受容するように構成される上面と、反対側の底面と、を有する、少なくとも 1 つのサンプルブロックと、

各サンプルブロック及び制御装置と通信している熱制御インターフェースに動作可能に連結される少なくとも 1 組の熱電装置と、備える、前記熱ブロックアセンブリ。

( 項目 4 1 )

少なくとも 1 つのヒートシンクを更に備え、各ヒートシンクが、ベースプレート及びフィンを備え、前記ベースプレートが、上面及び反対側の底面を備え、前記上面が、前記熱電装置の前記反対側の底面と熱接触しており、前記フィンが、前記反対側の第 2 の表面から吊り下がっている、項目 4 0 に記載の前記熱ブロックアセンブリ。

( 項目 4 2 )

各熱電装置が、熱センサ用の筐体を含む、項目 4 0 に記載の前記熱ブロックアセンブリ

。

( 項目 4 3 )

前記制御装置が、少なくとも 1 つの独立した制御装置を備え、各独立した制御装置が、コンピュータプロセッサを備え、前記サンプルブロック及び前記 2 組以上の熱電装置のうちの 1 つを制御するように構成される、項目 4 0 に記載の前記熱ブロックアセンブリ。

( 項目 4 4 )

前記制御装置が、コンピュータプロセッサ及び少なくとも 1 つのチャネルを備え、前記プロセッサが、前記少なくとも 1 つのチャネルの各々を制御するように構成される、項目 4 0 に記載の前記熱ブロックアセンブリ。

( 項目 4 5 )

前記 2 組以上の熱電装置の各々が、少なくとも 1 つの熱電装置を備える、項目 4 0 に記載の前記熱電気アセンブリ。