(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2008 年2 月7 日 (07.02.2008)

PCT

(10) 国際公開番号
WO 2008/015899 A1

(51) 国際特許分類:
H01P 1/203 (2006.01) *H01P 7/08* (2006.01)
H01P 1/205 (2006.01) *H01P 11/00* (2006.01)

(21) 国際出願番号: PCT/JP2007/063989

(22) 国際出願日: 2007 年7 月13 日 (13.07.2007)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2006-211003 2006 年8 月2 日 (02.08.2006) JP

(71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 辻口達也 (TSUJIGUCHI, Tatsuya) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP). 北市幸裕 (KITAICHI, Yukihiro) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 小森久夫 (KOMORI, Hisao); 〒5400011 大阪府大阪市中央区農人橋１丁目４番３４号 Osaka (JP).

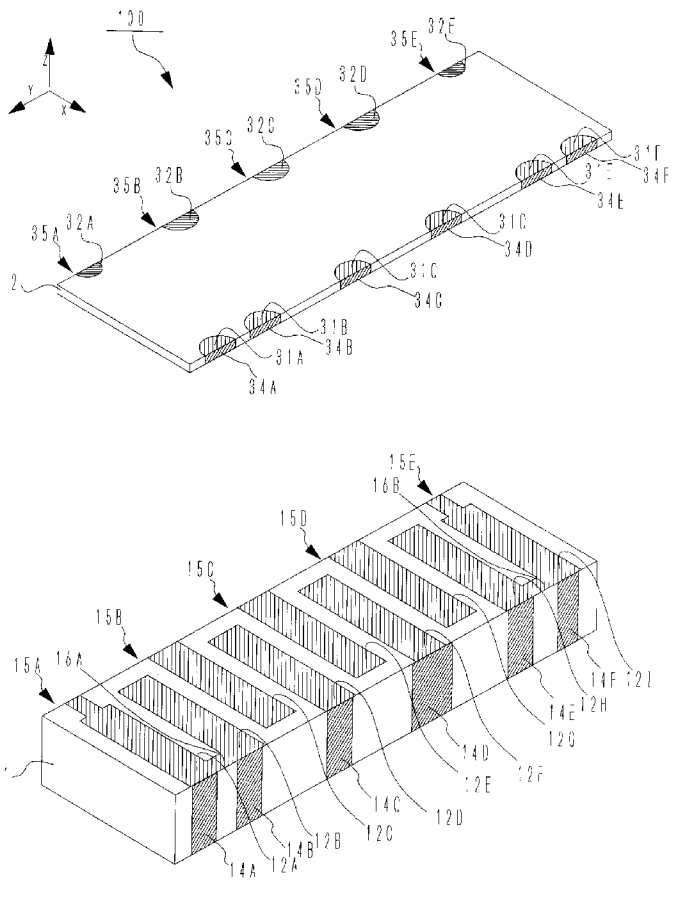
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

/続葉有/

(54) Title: FILTER ELEMENT AND METHOD FOR MANUFACTURING FILTER ELEMENT

(54) 発明の名称: フィルタ素子、およびフィルタ素子の製造方法



(57) Abstract: A filter element (100) is provided with a planar dielectric substrate (1), a grounding electrode (13) arranged on the rear main surface of the dielectric substrate, and a resonant line extended from the side surface to the front main surface of the dielectric substrate (1) by having an area close to the boundary between the side surface of the dielectric substrate (1) and the grounding electrode (13) as a short-circuiting end. Then, a strip line resonator is configured by the resonant line and the grounding electrode (13). One of the strip line resonators has a shape wherein the width of the side surface resonant line is different from that of the main surface resonant line.

(57) 要約: フィルタ素子（１００）は、平板状の誘電体基板（１）と、前記誘電体基板の裏主面に設けた接地電極（１３）と、前記誘電体基板（１）側面と前記接地電極（１３）との境界付近を短絡端にして、前記誘電体基板（１）側面から表主面にかけて延設した共振線路と、を備える。そして、共振線路と接地電極（１３）とによりストリップライン共振器を構成する。ストリップライン共振器のいずれかは、側面共振線路の線路幅と主面共振線路の線路幅とを異ならせた形状である。

WO 2008/015899 A1

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

明 細 書

フィルタ素子、およびフィルタ素子の製造方法

技術分野

[0001] この発明は誘電体基板にストリップライン共振器を構成したフィルタ素子に関する。また、フィルタ素子の製造方法に関する。

背景技術

[0002] 従来から、複数のストリップライン共振器の結合を利用して広帯域の周波数特性を得るフィルタ素子が複数考案されている。

[0003] 特許文献1には、単一の誘電体基板に設けた複数のストリップライン共振器によりフィルタを構成したフィルタ素子が開示されている。このフィルタ素子は、平板状の誘電体基板の裏主面および側面に接地電極を備え、誘電体基板の表主面に、誘電体基板の側面と表主面の境界付近を短絡端とする共振線路を備えるものである。また、隣接するストリップライン共振器の短絡端、開放端をそれぞれ同方向に向けてコムライン結合させ、コムライン結合用主面電極を設けてコムライン結合の結合度を強めている。

[0004] また、特許文献2には、共振周波数の異なる複数組のストリップライン共振器を同一誘電体基板上に構成したフィルタ素子が開示されている。このフィルタ素子は、平板状の誘電体基板の裏主面および側面の一部に接地電極を備え、裏主面の接地電極から側面および表主面にかけて共振線路(ストリップライン共振器)を延設した第1の組と、側面の一部に設けた幅広の接地電極から表主面にかけて共振線路(ストリップライン共振器)を延設した第2の組と、を備えるものである。第1の組の共振線路は誘電体基板の裏主面と側面の境界付近が短絡端であり、第2の組の共振線路は誘電体基板の側面と表主面の境界付近が短絡端である。第1の組と第2の組のストリップライン共振器は互いに異なる共振周波数になっている。

[0005] また、特許文献3にはストリップライン共振器を利用して表面実装型アンテナを構成したアンテナ素子の製造方法が開示されている。この文献に記載された製造方法は、誘電体母基板に回路パターンを設け、その後、誘電体母基板からアンテナ素子素

体を分割し、アンテナ素子素体の側面に電極を形成して、アンテナ素子を製造するものである。

特許文献1:特開平10－65401号公報

特許文献2:特開平7－58521号公報

特許文献3:特開平10－107537号公報

発明の開示

発明が解決しようとする課題

[0006] 特許文献1～3に記載されたフィルタ素子又はアンテナ素子では、ストリップライン共振器の共振特性が、誘電体基板(誘電体母基板)主面に設ける線路(回路パターン)の形状によって定まり、共振特性を設定する要素が主面上に集中している。

[0007] したがって、誘電体基板(誘電体母基板)主面への回路パターンの印刷後に共振特性の調整を行うことが難しかった。仮に、回路パターンの印刷工程や、その後の素子素体の分割工程などでストリップライン共振器の共振特性が設計値から変動すると、設計した共振特性ではない不良な素子が製造され素子の量産性が劣化する問題があった。

[0008] そこでこの発明の目的は、回路パターンの形成後であってもストリップライン共振器の共振特性を調整できるフィルタ素子の製造方法を提供するとともに、表主面の回路パターン以外の構成によりストリップライン共振器の共振特性を調整したフィルタ素子を提供することにある。

課題を解決するための手段

[0009] 本願発明者らの研究の結果、共振線路の側面(以下、この部位を側面共振線路と称する。)の線路幅と、共振線路の表主面(以下、この部位を主面共振線路と称する。)の線路幅とを異ならせ、側面共振線路が接地電極として作用しない範囲で線路幅を適宜設定することにより、ストリップライン共振器の共振特性を調整できることを見出した。

[0010] 具体的には、側面共振線路の線路幅を主面共振線路の線路幅をよりも若干大きくすることで、そのストリップライン共振器の共振周波数を高めることができ、また、側面共振線路の線路幅を主面共振線路の線路幅をよりも小さくすることで、そのストリップ

ライン共振器の共振周波数を低くすることができ、また、隣接するストリップライン共振器の側面共振線路同士の間隔を狭くすることで、それらの共振器同士の結合を強めることができ、隣接するストリップライン共振器の側面共振線路同士の間隔を広くすることで、それらの共振器同士の結合を弱めることができる。

[0011] この発明は以上の知見に基づくものであり、本願請求項1に係る発明のフィルタ素子は、平板状の誘電体基板と、前記誘電体基板の裏主面に設けた接地電極と、前記誘電体基板の側面と前記裏主面との境界付近を短絡端にして、前記誘電体基板の前記側面から表主面にかけて延設した共振線路と、で複数のストリップライン共振器を構成するとともに、これら複数のストリップライン共振器のいずれかに結合する入出力端子を備えるフィルタ素子において、前記複数のストリップライン共振器のいずれかは、前記共振線路の線路幅が前記表主面と前記側面とで異なる。

[0012] このように側面共振線路と接地電極との接続点付近を短絡端とする共振線路を構成し、そして、側面共振線路と主面共振線路との線路幅を異ならせることで、ストリップライン共振器の共振特性、即ちそのストリップライン共振器の共振周波数を調整したフィルタ素子を構成できる。

[0013] また、側面共振線路が隣接する2つのストリップライン共振器の少なくとも一方の側面共振線路と主面共振線路との線路幅を異ならせることで、2つのストリップライン共振器の間での結合度を調整することもできる。

[0014] また、本願請求項2に係る発明のフィルタ素子の、前記複数のストリップライン共振器のうち前記入出力端子が結合するストリップライン共振器と、そのストリップライン共振器に隣接するストリップライン共振器とはコムライン結合し、他のストリップライン共振器は、隣接するストリップライン共振器とインターディジタル結合する。

[0015] この構成によりインターディジタル結合による強い結合を得て広帯域特性を実現するとともにコムライン結合特有の高域側減衰極を利用して所望のフィルタ特性を得ることができる。

[0016] また、本願請求項3に係る発明のフィルタ素子は、前記コムライン結合する2つのストリップライン共振器同士を導通させるコムライン結合用電極を、前記ストリップライン共振器の短絡端側に備える。

[0017] この構成により、2つのストリップライン共振器の電界分布が互いに逆相になり中央に電気壁が存在するような共振モード(oddモード)の場合、前記コムライン結合用電極により短絡された状態で共振する。一方、2つのストリップライン共振器の電界分布が互いに同相になり中央に磁気壁が存在するような共振モード(evenモード)の場合、前記コムライン結合用電極部分で開放された状態で共振する。したがって、oddモードの共振器長が短くなり周波数が高くなる、これによりoddモードとevenモードとの共振周波数の差が大きくなり、インターディジタル結合に匹敵する強いコムライン結合が得られる。

[0018] したがって、コムライン結合を利用しながらも極めて広い広帯域特性を実現できる。

[0019] また、本願請求項4に係る発明のフィルタ素子の前記コムライン結合用電極は、前記誘電体基板の表主面に設けた電極からなる。

[0020] この構成により、コムライン結合する2つのストリップライン共振器の共振線路間を導通するコムライン結合用電極を設けながらも、誘電体基板側面の共振線路により前記ストリップライン共振器同士の結合度の調整、および前記ストリップライン共振器それぞれの共振周波数の調整が可能になる。

[0021] また、本願請求項5に係る発明のフィルタ素子は、前記共振線路の前記側面での幅方向の中心と前記表主面での幅方向の中心とを偏心させたものである。

[0022] この構成により、隣接するストリップライン共振器同士の結合度を任意に設定することが可能になる。

[0023] また、本願請求項6に係る発明のフィルタ素子は、前記側面での前記共振線路の電極厚みが、前記表主面での前記共振線路の電極厚みより厚いものである。

[0024] この構成により電流が集中するストリップライン共振器の短絡側での導体ロスが低減する。従ってフィルタ素子の挿入損失が小さなものになる。

[0025] また、本願請求項7に係る発明のフィルタ素子は、前記表主面の前記共振線路を感光性導電体ペーストから形成し、前記側面の前記共振線路、前記接地電極、および前記入出力端子を非感光性導電体ペーストから形成したものである。

[0026] 表主面側を感光性導電体ペーストから形成することで、フォトリソグラフィにより表主面の回路パターン(共振線路)を微細パターンにできる。また、前記側面の前記共振

線路、前記接地電極、および前記入出力端子を簡易な工程で製造できる。

[0027] また、本願請求項8に係る発明のフィルタ素子は、前記共振線路の前記側面での線路幅が、前記表主面での線路幅の0．5倍以上1倍未満、または、1倍を超え1．1倍以下である。

[0028] 上記範囲内では、本願発明は確実な効果を示し、誘電体基板側面の線路幅調整による共振周波数の調整により、フィルタ特性の調整が効果的に行える。

[0029] また、本願請求項9に係る発明のフィルタ素子は、前記誘電体基板の表主面側に絶縁層を積層し、前記絶縁層の側面に前記共振線路の前記側面から延長する絶縁層側面電極を備えるものである。

[0030] 絶縁層を積層することにより側面パターンが主面パターンの接続不要部分に短絡してしまうことが防げるため、このフィルタ素子の製造時、絶縁層と誘電体基板との側面に一様に側面電極を形成するだけで、共振線路を構成できる。したがって製造工程が簡易なものになる。

[0031] また、本願請求項10に係る発明のフィルタ素子の製造方法は、表主面に主面共振線路を形成し裏主面に接地電極を形成した平板状の誘電体母基板を、分割して複数のフィルタ素子素体を形成する分割ステップと、前記分割ステップにより形成された前記フィルタ素子素体の側面に、前記主面共振線路から前記接地電極にかけて、前記主面共振線路の線路幅と異なる線路幅で導電体ペーストを印刷し、乾燥し、焼成して、側面共振線路を形成し、前記主面共振線路と前記側面共振線路とにより前記フィルタ素子素体の側面と前記裏主面との境界付近を短絡端とする共振線路を構成する共振線路形成ステップと、を備える。

[0032] この製造方法によると、表主面への回路パターンの形成後、側面へ形成する側面電極の線路幅によりストリップライン共振器の共振特性を調整できる。

[0033] また、本願請求項11に係る発明のフィルタ素子の製造方法の前記共振線路形成ステップは、前記分割ステップにより形成された複数のフィルタ素子素体のうちから抜き取ったフィルタ素子素体に対して前記側面共振線路を形成し、前記側面共振線路の形状を最適化し、その後、前記複数のフィルタ素子素体の全てに対して前記側面共振線路を前記最適化した形状で形成するステップである。

[0034] この製造方法により、所望の共振特性を満足するフィルタ素子の量産性を高めることができる。

発明の効果

[0035] この発明によれば、誘電体基板側面の共振線路によりストリップライン共振器の共振特性を調整でき、所望の共振特性を実現したフィルタ素子を提供できる。また、この発明のフィルタ素子の製造方法によれば、誘電体基板主面への回路パターンや絶縁層等の形成後であってもストリップライン共振器の特性調整が可能になり、量産性を飛躍的に高めることができる。

図面の簡単な説明

[0036] [図1]第1の実施形態のフィルタ素子の構成を示す斜視図である。

[図2]同実施形態のフィルタ素子の分解斜視図である。

[図3]同実施形態の誘電体基板の斜視図である。

[図4]同実施形態のフィルタ素子の製造工程を説明する図である。

[図5]他の実施形態のフィルタ素子の構成を説明する図である。

符号の説明

[0037] 1－誘電体基板

2－ガラス層

4, 5－側面電極

12－主面共振線路

13－接地電極

14A～14F, 15B, 15C, 15D－側面共振線路

15A, 15E－側面端子電極

16－コムライン結合用電極

17－端子電極

31, 32－はみ出し電極

34, 35－絶縁層側面電極

100, 200, 300－フィルタ素子

発明を実施するための最良の形態

[0038] この発明の第1の実施形態に係るフィルタ素子について各図を参照して説明する。ここでは、図中に示す直交座標系(X－Y－Z軸)を説明に用いる。

まず、本実施形態のフィルタ素子100の概略構成について説明する。図1は本実施形態のフィルタ素子100の外観図である。同図(A)はフィルタ素子100の正面(＋Y面)を左手前向きに配置した斜視図である。また、同図(B)は、フィルタ素子100を同図(A)の状態からY軸を中心に180° 回転させた斜視図である。

[0039] 本実施形態で説明に用いるフィルタ素子100は、直方体状のフィルタ素子であり、矩形平板状の誘電体基板1の表主面側を、ガラス層2で被覆したものである。誘電体基板1の表主面には、即ち誘電体基板1とガラス層2との層間には、ストリップライン共振器の回路パターン(不図示)を設けてフィルタを構成している。回路パターンの構成については後述する。

[0040] このフィルタ素子100は誘電体基板1の基板厚み(Z軸寸法)が500μm、ガラス層2の厚み(Z軸寸法)が15～60μmであり、フィルタ素子100の外形寸法はX軸寸法が約9．5mm、Y軸寸法が約2．2mmである。このフィルタ素子100は、UWB(Ultra Wide Band)通信に用いる広帯域フィルタ特性を実現する小型のフィルタ素子である。

[0041] 誘電体基板1は、酸化チタン等のセラミックの誘電体からなり、比誘電率が約110の基板である。また、ガラス層2は、結晶性SiO_2および硼珪酸ガラス等の絶縁体からなり、透光性ガラス層と遮光性ガラス層とを積層した構成(不図示)としている。

[0042] 透光性ガラス層は、誘電体基板1に接するように設けるものであり、誘電体基板1に対して強い密着強度を発現して誘電体基板1上の回路パターンの剥離を防ぎ、回路パターンおよびフィルタ素子100の耐環境性能を高める。ここでは透光性ガラス層の組成の調整により誘電体基板1を構成する誘電体の線膨張係数と略等しい線膨張係数を実現していて、誘電体基板1とガラス層2との間での熱応力を小さなものにしている。

[0043] また、遮光性ガラス層は、上記透光性ガラス層の上層に無機顔料を含有させガラスを積層したものであり、フィルタ素子表面への印字を可能にするとともに、内部の回路

パターンの機密保持を実現する。

[0044] なお、当然ではあるが、ガラス層2を2層構造にする必要は必ずしも無く、ガラス層2を単層構造としてもよい。その場合、単層構造を遮光性ガラスで構成するか透光性ガラスで構成するかは、上記密着強度、または、上記機密保持性および印字性、いずれを優先するかにより定めればよい。

[0045] なお、上記した誘電体基板1、ガラス層2それぞれの組成および寸法は、誘電体基板とガラス層との密着度や耐環境性、フィルタ特性などを考慮して適宜設定すればよい。

[0046] ガラス層2の表主面には複数のはみ出し電極31A～31F，32A～32Eが形成されている。このはみ出し電極31A～31F，32A～32Eは後述する側面電極の印刷時に主面にはみ出した電極であり、印刷条件によっては生じない場合もありうる。また、フィルタ素子100の裏主面にも、側面電極印刷時に電極がはみ出す。裏主面にはみ出した電極は接地電極13や端子電極17A，17Bに一体化する。

[0047] 誘電体基板1の表主面側にガラス層2を積層しているため、側面電極印刷時に表主面側のはみ出し電極が、主面パターンの接続不要部分に短絡してしまうことが防げる。また、フィルタ素子100の、外部からの力学的要因や使用時の熱的要因などに対する耐環境性能を高いものにしている。

[0048] 誘電体基板1の裏主面には接地電極13と端子電極17A，17Bとを設けている。接地電極13はストリップライン共振器の接地電極であり、フィルタ素子100を実装基板に実装する接地電極を兼ねるものである。また、端子電極17A，17Bはフィルタ素子100を実装基板に実装する際に高周波信号入出力端子に接続するものである。接地電極13は誘電体基板1の裏主面側の略全面に設けていて、端子電極17A，17Bは左側面に接する角付近にそれぞれ接地電極13とは分離して配している。接地電極13と端子電極17A，17Bとはそれぞれ、導電体ペーストをスクリーン印刷等で印刷し焼成により形成した、厚み（Z軸方向）約15μmの電極である。

[0049] フィルタ素子100の右側面と左側面にはそれぞれ、側面電極4A～4Fと側面電極5A～5Eを設けている。側面電極4A～4Fと側面電極5A～5Eは、側面共振線路と絶縁層側面電極から構成している。側面電極4A～4Fと側面電極5A～5Eは、それぞ

れ誘電体基板1の裏主面からガラス層2の表主面にかけてZ軸方向に延びる長方形状の電極であり、導電体ペーストをスクリーン印刷等で印刷し焼成により形成した、厚み(X軸寸法)約15μmの銀電極であり、その線路幅を、誘電体基板1とガラス層2との層間に設けた回路パターン(不図示)の線路幅と異ならせたものである。側面電極4A～4Fと側面電極5A～5Eとの線路幅については後述する。

[0050] 側面電極4A～4Fはそれぞれ誘電体基板1およびガラス層2の層間に設けた回路パターン(不図示)とはみ出し電極31A～31Fと接地電極13とに導通する。また、側面電極5B～5Dはそれぞれ、誘電体基板1およびガラス層2の層間に設けた回路パターン(不図示)とはみ出し電極32B～32Dと接地電極13とに導通する。また、側面電極5A, 5Eはそれぞれ誘電体基板1およびガラス層2の層間に設けた回路パターン(不図示)とはみ出し電極32A, 32Eと端子電極17A, 17Bとに導通する。

[0051] 次にフィルタ素子100の内部構成について説明する。図2は、フィルタ素子100の分解斜視図であり、誘電体基板1とガラス層とを分離した状態を示している。

[0052] 誘電体基板1の右側面には、側面共振線路14A～14Fを設けている。また、左側面には、側面端子電極15A, 15Eと側面共振線路15B～15Dを設けている。

[0053] また、誘電体基板1の表主面側には主面共振線路12A～12Iとコムライン結合用電極16A, 16Bとを形成している。主面共振線路12A～12Iとコムライン結合用電極16A, 16Bとは電極厚み(Z軸寸法)約6μmの銀電極であり、感光性銀ペーストのフォトリソグラフィ等により形成した電極である。

[0054] これらの主面共振線路12A～12Iおよびコムライン結合用電極16A, 16Bの電極厚みを約6μmにしているのに対して、前述の側面電極4A～4F、5A～5Eの電極厚みは約15μmにしていて、側面電極4A～4F、5A～5Eの電極厚みのほうをより厚いものにしている。これは、一般に電流集中が生じる共振線路の短絡端側の部位の電極厚みを厚く設定することで電流を分散させ、導体ロスを低減させるためである。この構成によって、フィルタ素子100は挿入損失が小さい素子になっている。

[0055] 主面共振線路12Aと主面共振線路12Bは、それぞれ長方形状の電極であり誘電体基板1の右側面でそれぞれ側面共振線路14A, 14Bに連続する。また、主面共振線路12Aは表主面の左側面側で側面端子電極15Aに連続し、側面端子電極15A

を介して端子電極17Aに導通する。主面共振線路12Aと側面共振線路14A、および主面共振線路12Bと側面共振線路14Bは、それぞれ共振線路を構成し、各共振線路は接地電極13とともにストリップライン共振器を構成している。主面共振線路12Aと主面共振線路12Bとの間には、コムライン結合用電極16Aを設けていて、表主面の右側面側で接続して構成している。

[0056] したがって、主面共振線路12Aと主面共振線路12Bそれぞれを含んで構成される2つのストリップライン共振器は互いにコムライン結合する。この2つのストリップライン共振器の間には共振モードとして、共振線路間の中央に電気壁が存在するようなoddモードと、共振線路間の中央に磁気壁が存在するようなevenモードとが生じる。oddモードの場合、2つのストリップライン共振器はコムライン結合用電極16Aにより短絡される。一方、evenモードの場合、2つのストリップライン共振器はコムライン結合用電極16A部分で開放される。したがって、evenモードに比べてoddモードの共振器長が短くなり周波数が高くなる、これによりoddモードとevenモードとの共振周波数の差が大きくなり、インターディジタル結合に匹敵する強いコムライン結合が得られる。

[0057] 主面共振線路12Hと主面共振線路12Iは、それぞれ長方形状の電極であり誘電体基板1の右側面でそれぞれ側面共振線路14E，14Fに連続する。また、主面共振線路12Iは表主面の右側面側で側面端子電極15Eに連続し、側面端子電極15Eを介して端子電極17Bに導通する。主面共振線路12Hと側面共振線路14E、および主面共振線路12Iと側面共振線路14Fはそれぞれ共振線路を構成し、各共振線路はそれぞれ接地電極13とともにストリップライン共振器を構成している。主面共振線路12Hと主面共振線路12Iとの間には、コムライン結合用電極16Bを設けていて、表主面の右側面側を接続して構成している。したがって、主面共振線路12Aと主面共振線路12Bとコムライン結合用電極16Aとから成る電極と同様に、主面共振線路12Hを含んで構成されるストリップライン共振器と主面共振線路12Iを含んで構成されるストリップライン共振器との間でもインターディジタル結合に匹敵する強いコムライン結合が得られる。

[0058] 主面共振線路12C～12Gはそれぞれ長方形状の銀電極である。主面共振線路12C，12E，12Gは誘電体基板1の左側面で側面共振線路15B，15C，15Dに連続

し、右側面側で開放している。一方、主面共振線路12D，12Fは誘電体基板1の右側面で側面共振線路14C，14Dに連続し、左側面側で開放している。主面共振線路12C～12Gはそれぞれ、側面共振線路15B，14C，15C、14D、15Dとともに共振線路を構成し、接地電極13とともにストリップライン共振器を構成している。ここでは、各ストリップライン共振器の開放端の向きと短絡端の向きが、互い違いになるように各ストリップライン共振器を配置している。したがってこれらのストリップライン共振器同士はインターディジタル結合する。

[0059] 主面共振線路12A～12Iを構成する共振線路の線路幅（Y軸寸法）や配置間隔は、必要とする周波数特性を実現するために調整したものである。ここでは、主面共振線路12A～12Iの線路幅は互いに等しく、配置間隔も一定であるとする。なお、当然ながら上記構成（線路幅および配置間隔）に本発明は限定されない。

[0060] このような主面共振線路12A～12Iを形成することにより、主面共振線路12Aを含んで構成されるストリップライン共振器は端子電極17Aに対してタップ結合する。主面共振線路12Aと主面共振線路12Bとのそれぞれを含んで構成される2つのストリップライン共振器は互いにコムライン結合し、主面共振線路12Bを含んで構成されるストリップライン共振器は、主面共振線路12Cを含んで構成されるストリップライン共振器とインターディジタル結合する。主面共振線路12Cを含んで構成されるストリップライン共振器は、主面共振線路12Dを含んで構成されるストリップライン共振器とインターディジタル結合する。主面共振線路12Dを含んで構成されるストリップライン共振器は、主面共振線路12Eを含んで構成されるストリップライン共振器とインターディジタル結合する。主面共振線路12Eを含んで構成されるストリップライン共振器は、主面共振線路12Fを含んで構成されるストリップライン共振器とインターディジタル結合する。主面共振線路12Fを含んで構成されるストリップライン共振器は、主面共振線路12Gを含んで構成されるストリップライン共振器とインターディジタル結合する。主面共振線路12Gを含んで構成されるストリップライン共振器は、主面共振線路12Hを含んで構成されるストリップライン共振器とインターディジタル結合する。主面共振線路12Hと主面共振線路12Iとのそれぞれを含んで構成される2つのストリップライン共振器は互いにコムライン結合する。主面共振線路12Iを含んで構成されるストリップ

ライン共振器は端子電極17Bに対してタップ結合する。

[0061] 従ってこのチップフィルタ素子は、9段の共振器を備えた帯域通過フィルタを構成する。インターディジタル結合による強い結合を得て広帯域特性を実現するとともに、コムライン結合特有の高域側減衰極を利用して、所望のフィルタ特性を得ている。

[0062] また、ガラス層2は、ガラスペーストのスクリーン印刷等で形成し焼成により形成したガラス層である。その右側面には、側面電極4A～4Fを構成する絶縁層側面電極34A～34Fを設けている。また、左側面には、側面電極5A～5Eを構成する複数の絶縁層側面電極35A～35Eを設けている。また表主面には、はみ出し電極31A～31F，32A～32Eが生じている。

[0063] このように誘電体基板1とガラス層2とを積層し、主面共振線路12A～12Iを覆うようにガラス層2を形成しているため、フィルタ素子100の湿気や温度、力学的損傷などに対する耐環境性能が高まる。

[0064] 次に、側面共振線路14A～14Fの配置間隔および線路幅の構成例について図3に基づいて説明する。

[0065] 側面共振線路14Aは主面共振線路12Aから連続する位置に配していて、その線路幅は主面共振線路12Aの線路幅よりも狭いものにしている。側面共振線路14B，14C，14E，14Fの線路幅も、それぞれが連続する主面共振線路12B，12D，12H，12Iの線路幅よりも狭いものにしている。なお、このように共振線路の線路幅を主面側より側面側で狭くする場合、側面での線路幅が、前記表主面での線路幅より小さく0．5倍より大きいと好適であり、このような範囲では誘電体基板側面での線路幅を設定することによる共振周波数の変動が顕著なものとなる。

[0066] このように、側面共振線路の線路幅を主面共振線路の線路幅よりも小さくすることで、共振線路の主面側の線路幅と側面側の線路幅が同幅である場合よりも、ストリップライン共振器の共振周波数を低くすることができる。

[0067] また、側面共振線路14Dは主面共振線路12Fから連続する位置に配していて、その線路幅は主面共振線路12Fの線路幅よりも広いものにしている。このように共振線路の線路幅を主面側より側面側で広くする場合、側面での線路幅が、前記表主面での線路幅のより大きく1．1倍より小さいと好適であり、このような範囲では誘電体基板

側面での線路幅を設定することにより、共振周波数を調整してのフィルタ特性の調整が効果的に行える。

[0068] このように側面共振線路の線路幅を主面共振線路の線路幅よりも若干大きくした場合、共振線路の主面側の線路幅と側面側の線路幅が同幅である場合よりも、ストリップライン共振器の共振周波数を高めることができる。

[0069] また、側面共振線路14A，14Bの間隔によって、コムライン結合の強さが変動する。側面共振線路同士の間隔が狭くなれば、それらを含んで構成されるストリップライン共振器の間の結合を強めることができ、側面共振線路同士の間隔が広くなれば、それらを含んで構成されるストリップライン共振器の間の結合を弱めることができる。

[0070] この構成例では、側面共振線路14A，14Bの線路幅をそれぞれ狭くしているので、当然、側面共振線路同士の間隔が広がる。したがって、コムライン結合は弱まる方向に作用する。しかしながら、コムライン結合用電極によるコムライン結合を強める方向の作用のほうが大きなものであり、ここでは強いコムライン結合を得ている。

[0071] また、側面共振線路の幅方向の中心と主面共振線路の幅方向の中心とを偏心させることでコムライン結合を設定することも可能である。図示する側面共振線路14Bと主面共振線路12Bは、それぞれの幅方向の中心を偏心させていて、側面共振線路14Bを隣接する側面共振線路14A側に偏心させている。このようにしてコムライン結合を強めている。

[0072] また、側面共振線路14C，14D，15B，15C，15Dにおいても、誘電体基板側面の側面共振線路の線路幅により、各共振器の共振周波数の調整が可能になる。

[0073] 上記した側面共振線路14A，14Bの配置構成により、コムライン結合する2つのストリップライン共振器の共振線路間を導通するコムライン結合用電極16Aを設けながら、誘電体基板側面の側面共振線路の線路幅および配置間隔により、コムライン結合する2つの共振器の間の結合度の調整と各共振器の共振周波数の調整とが可能になる。このことは側面共振線路14E，14Fの配置構成についても同様である。

[0074] このように、側面共振線路と接地電極との接続点付近を短絡端とする共振線路を構成し、そして、側面共振線路と主面共振線路との線路幅を異ならせることで、ストリップライン共振器の共振特性、即ち共振周波数および隣接するストリップライン共振器

との結合度とを調整したフィルタ素子を構成できる。

[0075] なお、主面電極の線路幅よりも側面電極の線路幅のほうが、共振周波数の変化に寄与する影響が小さい。したがって、この側面電極の線路幅の調整により、フィルタ素子の共振周波数を精緻に調整できる。

[0076] 次に、フィルタ素子100の製造工程を説明する。

[0077] 図4に示すフィルタ素子100の製造工程では、

(S1)まず、いずれの面にも電極を形成していない誘電体母基板を用意する。

[0078] (S2)次に、誘電体母基板に対して、裏主面側に導電体ペーストをスクリーン印刷し、焼成を経て接地電極および端子電極を形成する。

[0079] (S3)次に、誘電体母基板の表主面側に、フォトリソグラフィ法を用いた印刷、露光、現像を経て感光性導電体ペーストのパターンを形成し、焼成により表主面の各種電極(回路パターン)を形成する。

[0080] (S4)次に、誘電体母基板の表主面側にガラスペーストを印刷し、焼成を経てガラス層を形成する。

[0081] (S5)次に、上記のようにして構成した誘電体母基板からダイシングなどにより多数のフィルタ素子素体を切り出す。切り出し後に一部のフィルタ素子素体の上面パターンに対して電気特性の予備測定を行う。

[0082] (S6)次に、切り出した複数のフィルタ素子素体からひとつ又は少数のフィルタ素子素体を抜き取り、側面電極の試行形成を行い、所望の共振特性が得られる最適化した側面電極の線路幅と配置間隔を持つ側面電極パターンを選択する。

[0083] (S7)抜き取ったフィルタ素子素体への側面電極の試行形成により所望の共振特性が得られる線路幅および配置間隔を持つ最適化した側面パターンを選択し、その後、同一基板ロットの複数のフィルタ素子素体に対して、最適化した側面パターンで側面に導電体ペーストを印刷し、焼成を経て側面電極を形成する。

[0084] 以上の製造方法により、表主面への回路パターンの形成後に、側面への側面共振線路の形成によりストリップライン共振器の共振特性を調整でき、所望の共振特性を確実に得ることができる。

[0085] なお、側面電極の線路幅は主面電極の線路幅よりも大きい場合、側面電極の印刷

時に印刷位置がずれると側面電極と主面電極の接続部分の幅が変化しやすい。この幅の変化により共振周波数が変化してしまう虞があるため、側面電極の線路幅は主面電極の線路幅よりも小さい方が好ましい。このように側面電極の線路幅は主面電極の線路幅よりも小さいと、共振線路がステップインピーダンス構造となり、主面電極の線路長を短くしても共振周波数を得やすくなるので、フィルタの小型化に寄与する。また、側面電極の線路幅は主面電極の線路幅よりも小さいと、隣接する側面電極間の間隔調整の自由度が増すため、これらの結合度調整の容易化にも寄与する。

[0086] 次に、本発明の第2の実施形態のフィルタ素子について図5(A)に基づいて説明する。

[0087] 本実施形態のフィルタ素子200は、第1の実施形態に示したフィルタ素子100と、誘電体基板1の側面に設ける側面共振線路の形状が異なる。具体的には、コムライン結合する2つのストリップライン共振器の側面共振線路間を共通の幅広なものにしている。このような構成により第1の実施形態のフィルタ素子100に比べてコムライン結合を更に強いものにしている。この場合であっても、前記共通の側面共振線路の線路幅および偏心量の調整により共振周波数の調整、および結合度の調整が、有る程度可能である。

[0088] 次に、本発明の第3の実施形態のフィルタ素子について図5(B)に基づいて説明する。

[0089] 本実施形態のフィルタ素子300は、ストリップライン共振器同士の結合にコムライン結合を用いずに、インターディジタル結合のみを用いた構成である。このようなフィルタであっても本発明は好適に実施できる。

[0090] なお、上記した表主面共振線路や側面共振線路の配置構成は製品仕様に応じたものであり、製品仕様に応じたどのような形状であっても良い。また、ストリップライン共振器の段数も上記した段数に限るものではない。本発明は上記構成以外であっても適用でき、ストリップライン共振器の側面共振線路と接地電極との接続点付近を短絡端とする共振線路を構成するものであれば、多様な回路パターンの形状に採用できる。

また、本発明は多様な構成のストリップラインからなる回路パターンに適用できる。

請求の範囲

[1] 平板状の誘電体基板と、

前記誘電体基板の裏主面に設けた接地電極と、

前記誘電体基板の側面と前記裏主面との境界付近を短絡端にして、前記誘電体基板の前記側面から表主面にかけて延設した共振線路と、で複数のストリップライン共振器を構成するとともに、

これら複数のストリップライン共振器のいずれかに結合する入出力端子を備えるフィルタ素子において、

前記複数のストリップライン共振器のいずれかは、前記共振線路の線路幅が前記表主面と前記側面とで異なるフィルタ素子。

[2] 前記複数のストリップライン共振器のうち前記入出力端子が結合するストリップライン共振器と、そのストリップライン共振器に隣接するストリップライン共振器とはコムライン結合し、

他のストリップライン共振器は、隣接するストリップライン共振器とインターディジタル結合する請求項1に記載のフィルタ素子。

[3] 前記コムライン結合する2つのストリップライン共振器同士を導通させるコムライン結合用電極を、前記ストリップライン共振器の短絡端側に備える請求項2に記載のフィルタ素子。

[4] 前記コムライン結合用電極は、前記誘電体基板の表主面に設けた電極からなる請求項3に記載のフィルタ素子。

[5] 前記共振線路の前記側面での幅方向の中心と前記表主面での幅方向の中心とを偏心させた請求項1～4のいずれかに記載のフィルタ素子。

[6] 前記側面での前記共振線路の電極厚みが、前記表主面での前記共振線路の電極厚みより厚い請求項1～5のいずれかに記載のフィルタ素子。

[7] 前記表主面の前記共振線路を感光性導電体ペーストから形成し、

前記側面の前記共振線路、前記接地電極、および前記入出力端子を非感光性導電体ペーストから形成した請求項1～6のいずれかに記載のフィルタ素子。

[8] 前記共振線路の前記側面での線路幅が、前記表主面での線路幅の0．5倍以上1

倍未満、または、1倍を超え1．1倍以下である請求項1～7のいずれかに記載のフィルタ素子。

[9] 前記誘電体基板の表主面側に絶縁層を積層し、前記絶縁層の側面に前記共振線路の前記側面から延長する絶縁層側面電極を備える請求項1～8のいずれかに記載のフィルタ素子。

[10] 表主面に主面共振線路を形成し裏主面に接地電極を形成した平板状の誘電体母基板を、分割して複数のフィルタ素子素体を形成する分割ステップと、

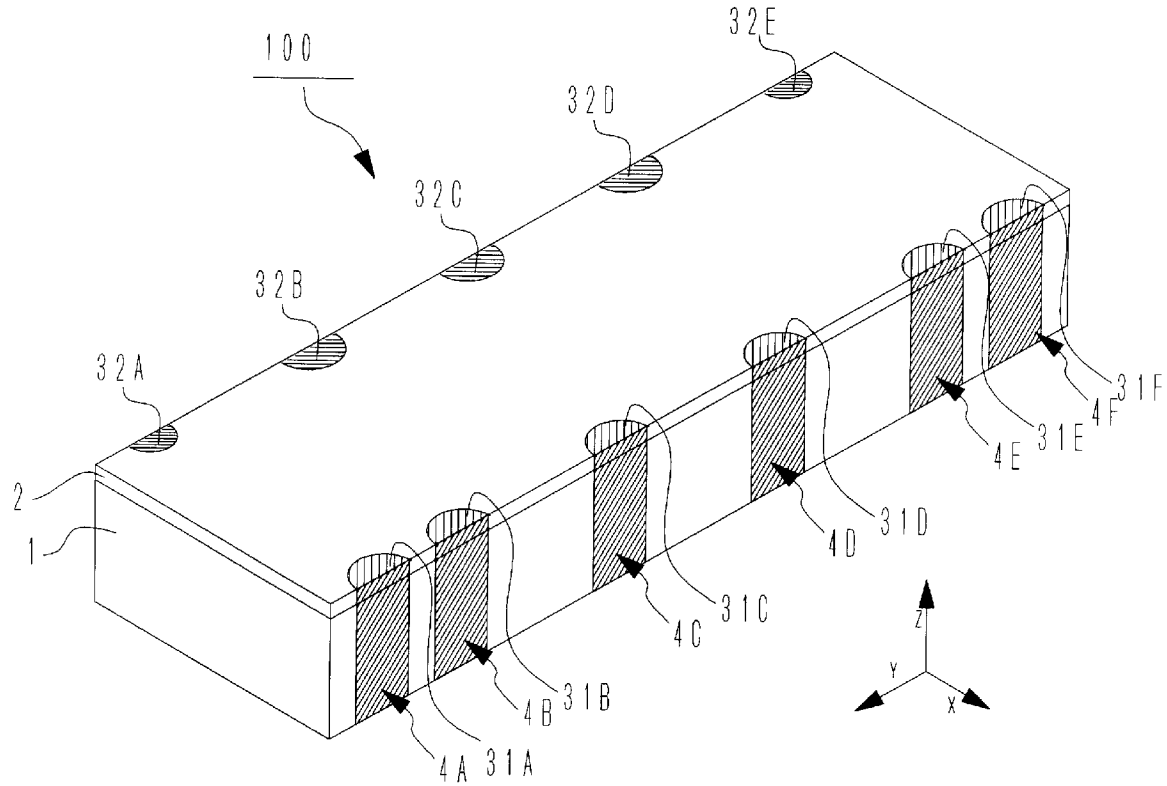
前記分割ステップにより形成された前記フィルタ素子素体の側面に、前記主面共振線路から前記接地電極にかけて、前記主面共振線路の線路幅と異なる線路幅で導電体ペーストを印刷し、乾燥し、焼成して、側面共振線路を形成し、前記主面共振線路と前記側面共振線路とにより前記フィルタ素子素体の側面と前記裏主面との境界付近を短絡端とする共振線路を構成する共振線路形成ステップと、

を備えるフィルタ素子の製造方法。

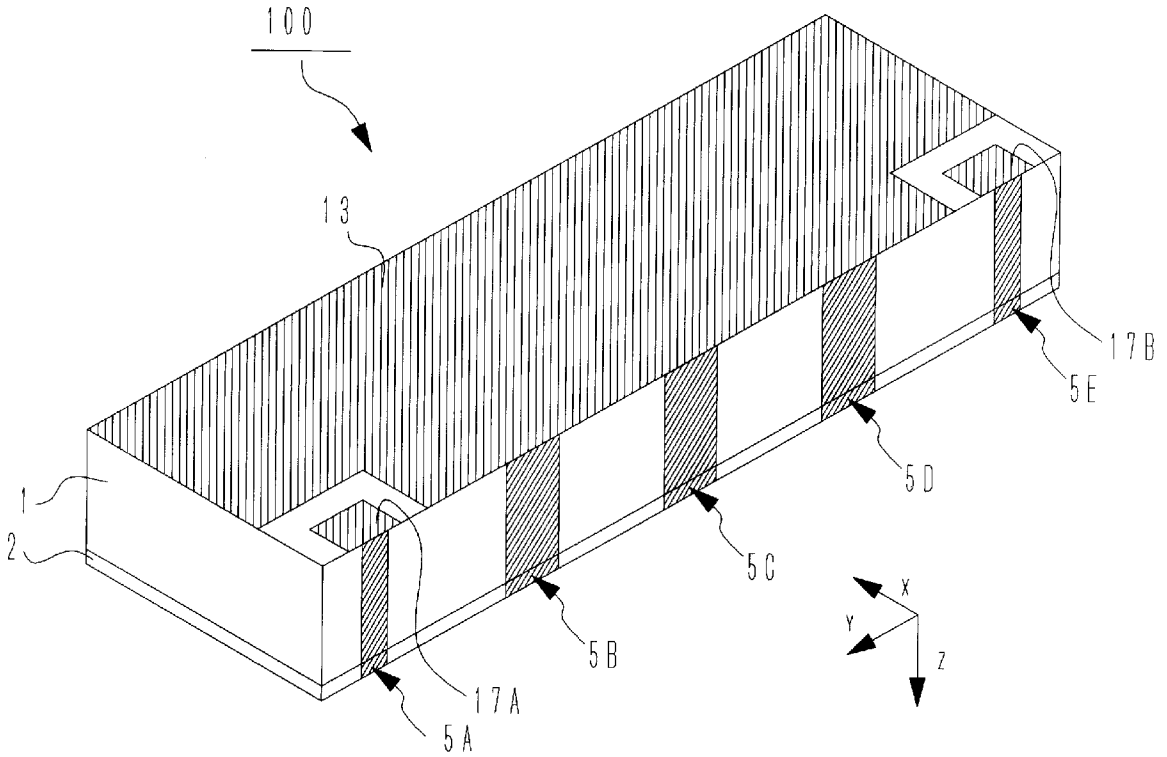
[11] 前記共振線路形成ステップは、前記分割ステップにより形成された複数のフィルタ素子素体のうちから抜き取ったフィルタ素子素体に対して前記側面共振線路を形成し、前記側面共振線路の形状を最適化し、その後、前記複数のフィルタ素子素体の全てに対して前記側面共振線路を前記最適化した形状で形成するステップである請求項10に記載のフィルタ素子の製造方法。

[図1]

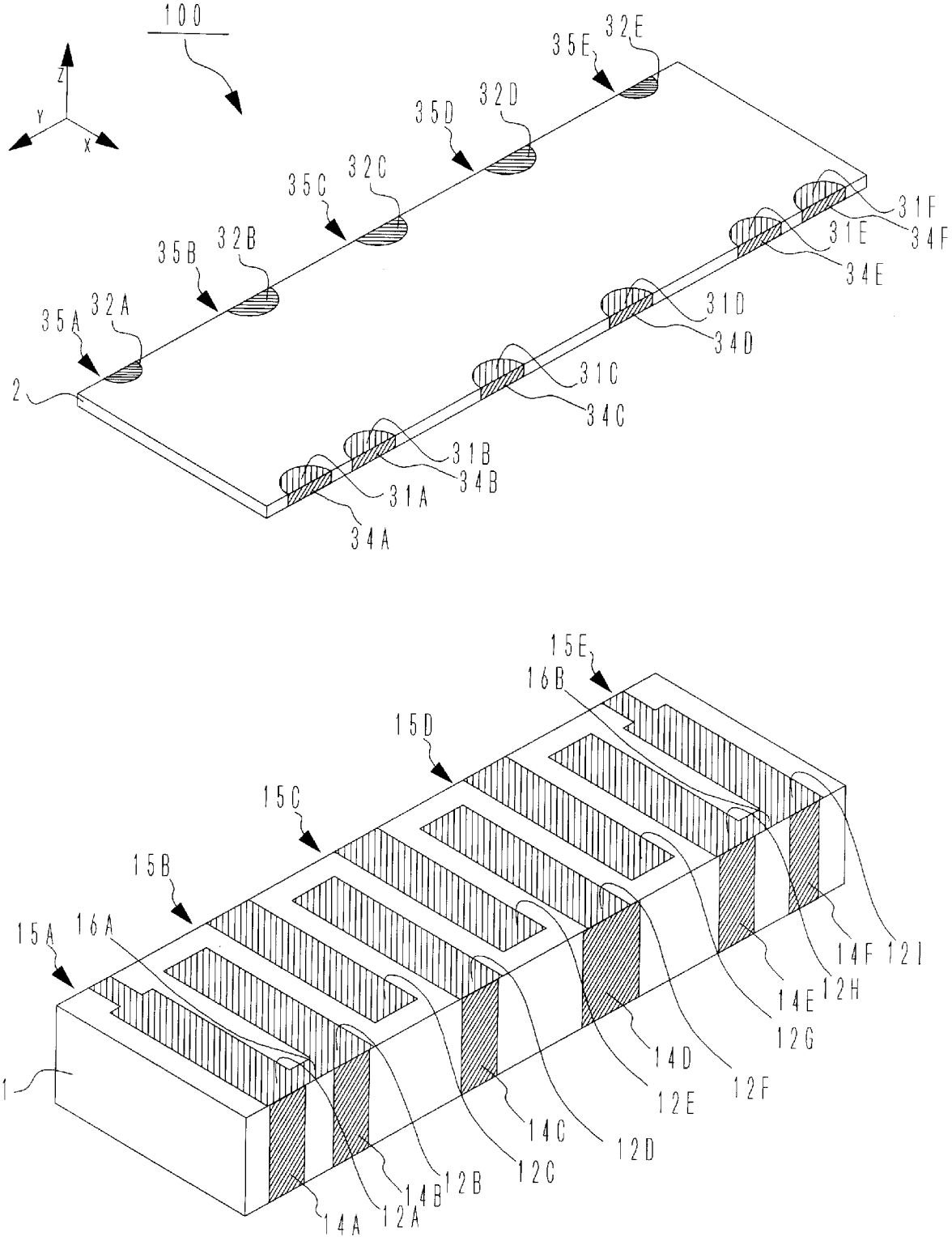
(A)


100
32E
32D
32C
32B
32A
2
1
31F
4F
31E
4E
31D
4D
31C
4C
31B
4B
31A
4A
Z
Y
X

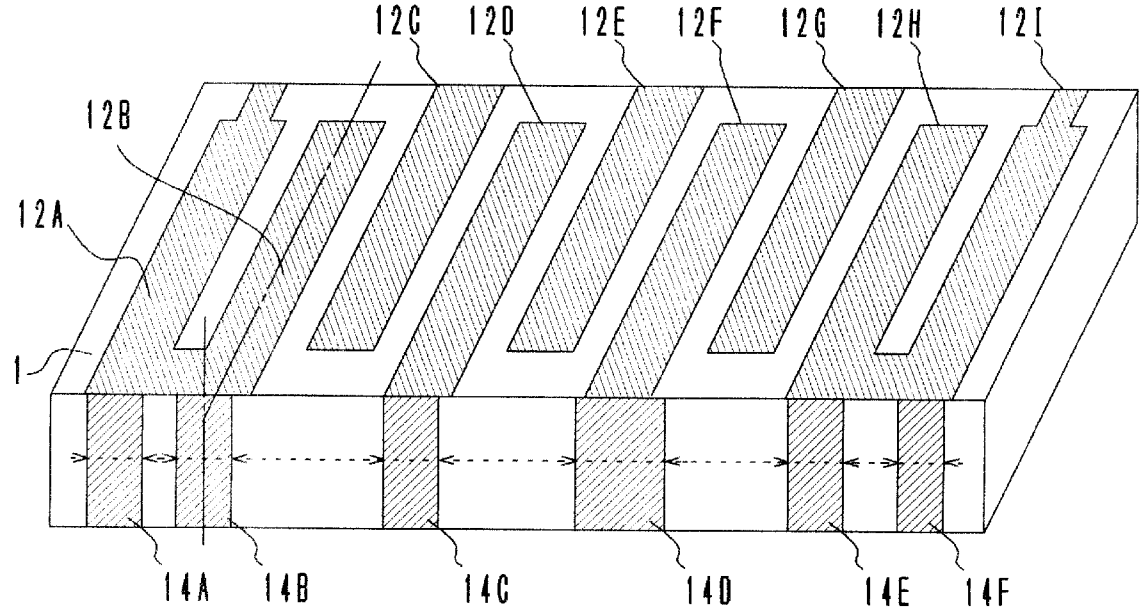
(B)


100
13
17B
5E
5D
1
2
5C
5B
17A
5A
X
Y
Z

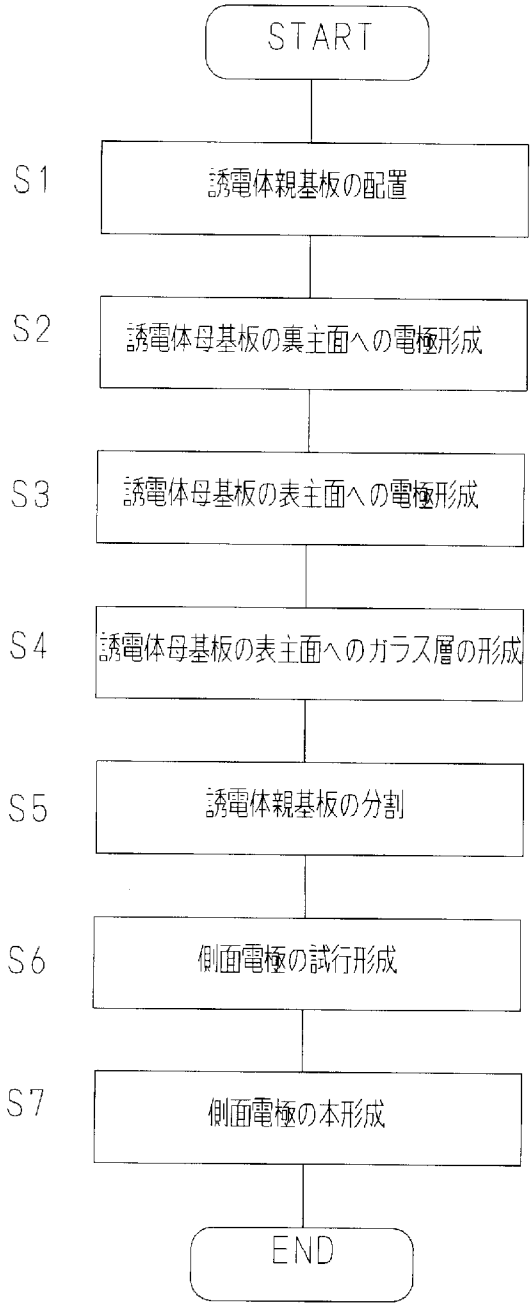
[図2]


100
Z
Y
X
35E
32E
35D
32D
35C
32C
35B
32B
35A
32A
2
31F
34F
31E
34E
31D
34D
31C
34C
31B
34B
31A
34A
15E
16B
15D
15C
15B
15A
16A
1
14F
12I
12H
14E
12G
14D
12F
12E
14C
12D
12C
14B
12B
14A
12A

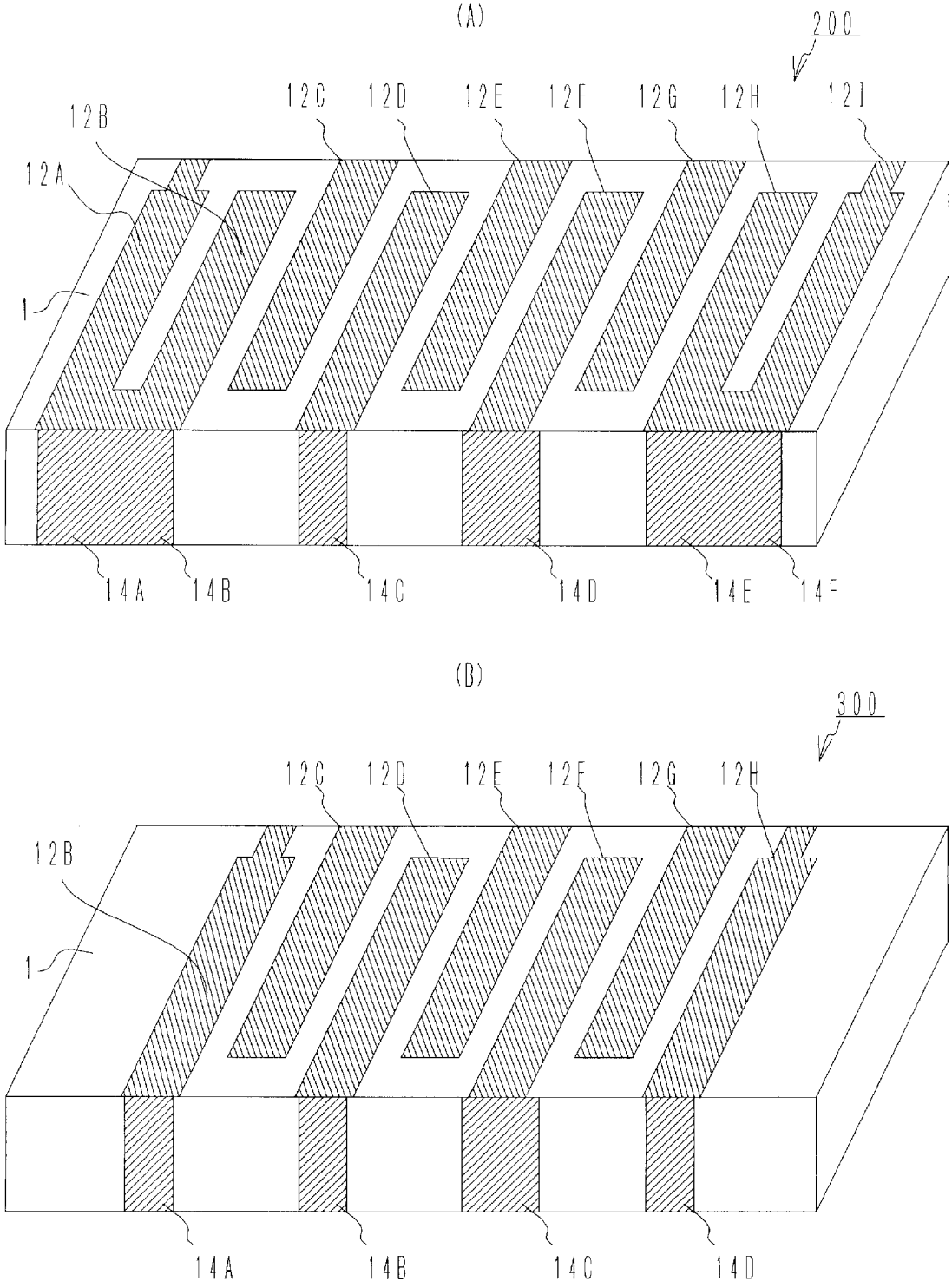
[図3]



[図4]


START
S1
誘電体親基板の配置
S2
誘電体母基板の裏主面への電極形成
S3
誘電体母基板の表主面への電極形成
S4
誘電体母基板の表主面へのガラス層の形成
S5
誘電体親基板の分割
S6
側面電極の試行形成
S7
側面電極の本形成
END

[図5]


(A)
200
12C
12D
12E
12F
12G
12H
12I
12B
12A
1
14A
14B
14C
14D
14E
14F
(B)
300
12C
12D
12E
12F
12G
12H
12B
1
14A
14B
14C
14D

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/063989

A. CLASSIFICATION OF SUBJECT MATTER
H01P1/203(2006.01)i, *H01P1/205*(2006.01)i, *H01P7/08*(2006.01)i, *H01P11/00*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01P1/203, H01P1/205, H01P7/08, H01P11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 06-216605 A (Sanyo Electric Co., Ltd.), 05 August, 1994 (05.08.94), Figs. 1 to 3; Par. Nos. [0013] to [0015] (Family: none)	1 2 5,8
X A	JP 07-58509 A (Murata Mfg. Co., Ltd.), 03 March, 1995 (03.03.95), Full text; all drawings (Family: none)	1 9
A	JP 56-86501 A (Matsushita Electric Industrial Co., Ltd.), 14 July, 1981 (14.07.81), Full text; all drawings & US 4371853 A	1

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 01 August, 2007 (01.08.07)	Date of mailing of the international search report 21 August, 2007 (21.08.07)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/063989

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 08-148902 A (Murata Mfg. Co., Ltd.), 07 June, 1996 (07.06.96), Full text; all drawings (Family: none)	2 3-4
Y A	JP 03-162001 A (Sanyo Electric Co., Ltd.), 12 July, 1991 (12.07.91), Full text; all drawings & US 5105173 A & EP 429067 A & KR 174531 B	2 3-4
A	JP 11-186812 A (Mitsubishi Electric Corp.), 09 July, 1999 (09.07.99), Fig. 3; Par. Nos. [0030] to [0034] (Family: none)	2
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 407096/1990(Laid-open No. 92802/1992) (Taiyo Yuden Co., Ltd.), 12 August, 1992 (12.08.92), Full text; all drawings (Family: none)	6-7
A	JP 10-56308 A (Murata Mfg. Co., Ltd.), 24 February, 1998 (24.02.98), Full text; all drawings (Family: none)	10-11

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００７／０６３９８９

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01P1/203(2006.01)i, H01P1/205(2006.01)i, H01P7/08(2006.01)i, H01P11/00(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01P1/203, H01P1/205, H01P7/08, H01P11/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００７年
日本国実用新案登録公報	１９９６－２００７年
日本国登録実用新案公報	１９９４－２００７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
X Y A	JP 06-216605 A（三洋電機株式会社）1994.08.05, 図１－３, [0013]－[0015]　（ファミリなし）	1 2 5,8
X A	JP 07-58509 A（株式会社村田製作所）1995.03.03, 全文, 全図　（ファミリなし）	1 9
A	JP 56-86501 A（松下電器産業株式会社）1981.07.14, 全文, 全図 & US 4371853 A	1

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ０１．０８．２００７	国際調査報告の発送日 ２１．０８．２００７
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｔ　９１８３ 岸田　伸太郎 電話番号　０３－３５８１－１１０１　内線　３５６８

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Y A	JP 08-148902 A (株式会社村田製作所) 1996.06.07, 全文, 全図 (ファミリなし)	2 3-4
Y A	JP 03-162001 A (三洋電機株式会社) 1991.07.12, 全文, 全図 & US 5105173 A & EP 429067 A & KR 174531 B	2 3-4
A	JP 11-186812 A (三菱電機株式会社) 1999.07.09, 図３, [0030] － [0034] (ファミリなし)	2
A	日本国実用新案登録出願02-407096号(日本国実用新案登録出願公開04-92802号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (太陽誘電株式会社), 1992.08.12, 全文, 全図 (ファミリなし)	6-7
A	JP 10-56308 A (株式会社村田製作所) 1998.02.24, 全文, 全図 (ファミリなし)	10-11