



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

199 167

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 03 07 78
(21) PV 4405-78

(51) Int. Cl.³ H 03 B 5/24

(40) Zveřejněno 17 09 79
(45) Vydáno 15 06 82

(75)

Autor vynálezu

ZYMA VÁCLAV, PRAHA

(54) Relaxační oscilátor se stabilní dobou kmitů

1.

Vynález se týká relaxačního oscilátoru se stabilní dobou kmitu.

V řadě technických oborů se setkáváme s problémem vytvoření impulsu s přesně definovanou dobou trvání v rozsahu několika sekund až několika hodin. Úloha je řešitelná postupným dělením kmitů přesného oscilátoru. Jelikož jsou kmitočty dobrých krystalových oscilátorů vysoké, je nutno použít rozsáhlého řetězce děličů kmitů. Pro impuls s dobou trvání 100 s odvozený z řídicího signálu s kmitočtem 5 MHz potřebujeme dělič s poměrem $5 \cdot 10^8$. Použije-li se vhodný relaxační oscilátor velmi nízkých kmitů, může být řetězec děličů kmitů podstatně zkrácen. Nevýhodou známých relaxačních oscilátorů je špatná stabilita kmitů výstupního signálu a zejména jeho závislost na okolní teplotě. Nevýhodující kmitočtovou stabilitu mají i relaxační oscilátory, zapojené jako nestabilní multivibrátory s tranzistory nebo s integrovanými obvody. Další nevýhodou nestabilních multivibrátorů je okolnost, že dobu kmitů určují dva obvody RC, které je nutno samostatně nastavovat k dosažení potřebné periody kmitů.

Některé z těchto nevýhod odstraňuje relaxační oscilátor se stabilní dobou kmitu obsahující dvojici tranzistorů, napájecí zdroj, odpory a kondenzátory podle vynálezu, jehož podstata spočívá v tom, že jsou zapojeny tak, že záporný pol napájecího zdroje

je spojen jednak přes kondenzátor s bází prvního tranzistoru a přes odpor ještě s jeho emitorem. Spojen je také s prvním kontaktem spínače a s prvním vstupem zpožďovacího obvodu. Kladný pól napájecího zdroje je spojen přes odpor s bází prvního tranzistoru a přes další odpor s jeho kolektorem. Kladný pól napájecího zdroje je také spojen s kolektorem druhého tranzistoru. Kolektor prvního tranzistoru je spojen přes odpor s bází druhého tranzistoru. Emitor druhého tranzistoru je spojen jednak přes odpor s emitorem prvního tranzistoru a jednak s druhým vstupem zpožďovacího obvodu i s konečným výstupem relaxačního oscilátoru. Zpožďovací obvod je spojen ovládací vazbou se spínačem.

Výhodou relaxačního oscilátoru se stabilní dobou kmitu podle vynálezu je poměrně malá závislost periody kmitu na teplotě okolí. Další výhodou je slučitelnost výstupního signálu s ovládáním logických obvodů TTL, zejména řetězců děličů kmitočtu pro dosažení velmi dlouhých dob kmitu v aplikaci na přesné a přestavitelné časové spínače.

Příklad zapojení fázového komparátoru podle vynálezu je znázorněn na přiložených výkresech, kde obr. 1 představuje blokové schéma zapojení, na obr. 2 je znázorněna hysteretická charakteristika části obvodu s tranzistory a na obr. 3 jsou grafy časových průběhů signálů, působících v relaxačním oscilátoru.

Na obr. 1 je blokové schéma relaxačního oscilátoru se stabilní dobou kmitu. Skládá se z dvojice tranzistorů, a to prvního tranzistoru 4, a druhého tranzistoru 2, napájecího zdroje 11, odporů 1, 2, 6, 7, 8, kondenzátoru 2, zpožďovacího obvodu 10 a spínače 3. Tyto funkční prvky jsou zapojeny tak, že záporný pól 1002 napájecího zdroje 11 je spojen jednak přes kondenzátor 2 s bází 41 prvního tranzistoru 4 a přes odpor 8 s jeho emitorem 42. Záporný pól 1002 je také spojen s prvním kontaktem 31 spínače 3 a s prvním vstupem 101 zpožďovacího obvodu 10. Kladný pól 1001 napájecího zdroje 11 je spojen přes odpor 1 s bází 41 prvního tranzistoru 4 a přes další odpor 2 s jeho kolektorem 43. Kladný pól 1001 je také spojen s kolektorem 23 druhého tranzistoru 2. Kolektor 43 prvního tranzistoru 4 je spojen přes odpor 6 s bází 21 druhého tranzistoru 2. Emitor 22 druhého tranzistoru 2 je spojen jednak přes odpor 7 s emitorem 42 prvního tranzistoru 4 a jednak s druhým vstupem 102 zpožďovacího obvodu 10 i s konečným výstupem 1003 relaxačního oscilátoru. Zpožďovací obvod 10 je spojen ovládací vazbou 101 se spínačem 3.

Na obr. 2 a 3 značí U_{41} napětí na kondenzátoru 2 U_{92} napětí na emitoru 22 druhého tranzistoru 2 a U_I , U_{II} jsou prahová napětí odpovídající těm hodnotám U_{41} , při nichž dojde k lavinovité změně stavu klopného obvodu. Napětí U_{92I} , U_{92II} jsou napětí na výstupu 22 druhého tranzistoru 2 odpovídající dvěma stabilním rovnovážným stavům klopného obvodu.

Činnost relaxačního oscilátoru vyplývá z diagramů na obr. 2 a 3. Na obr. 2 je znázorněna hysteretická charakteristika klopného obvodu a prvním tranzistorem 4 a druhým tranzistorem 2. Při zvyšování napětí U_{41} z nulové hodnoty dojde při dosažení první prahové úrovně U_{II} ke změně výstupního napětí U_{92} z hodnoty U_{92I} na hodnotu U_{92II} . Při

dalším zvyšování napětí U_{41} zůstává výstupní napětí U_{92} na poměrně nízké úrovni, blízké hodnotě U_{92I} . Při snižování napětí U_{41} dojde při dosažení druhé prahové úrovně U_{II} ke změně výstupního napětí U_{92} skokem na původní hodnotu U_{92I} . Důležité je, že první prahová úroveň U_I se jen nepatrně mění s teplotou okolí. Druhá prahová úroveň U_{II} se mění s teplotou podstatně výrazněji, zapojení relaxačního oscilátoru podle vynálezu však vliv teplotní závislosti prahové úrovně U_{II} na výslednou dobu kmitu zcela eliminuje.

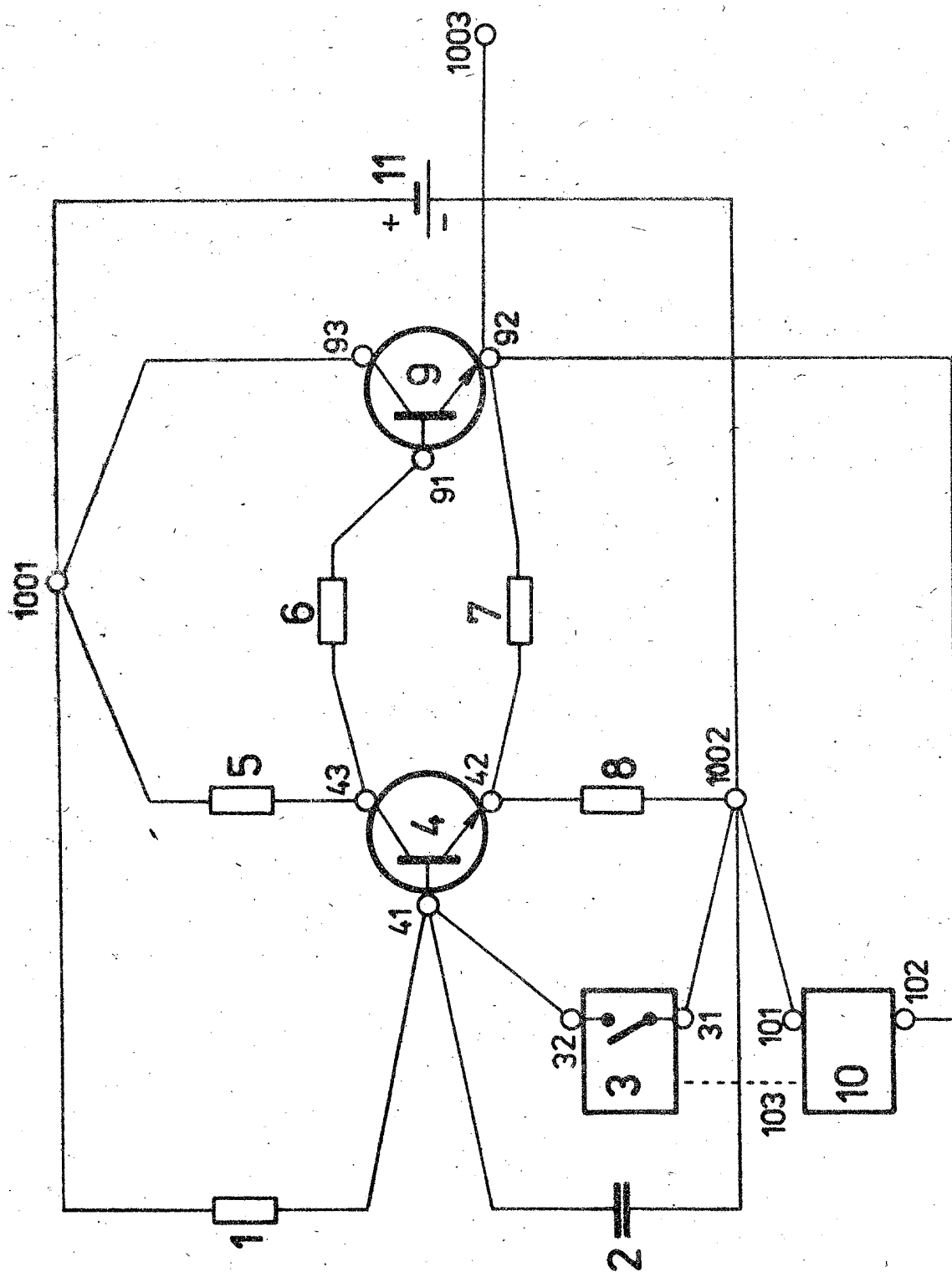
Na obr. 3 jsou znázorněny časové průběhy signálů ve vyznačených uzlech relaxačního oscilátoru podle vynálezu. Předpokládáme, že v čase $t = 0$ je na kondenzátoru 2 nulový náboj, první tranzistor 4 je uzavřen, na jeho kolektoru 43 je vysoké napětí. Druhý tranzistor 9 působí nyní jako emitorový sledovač, na jeho emitoru 92 je také vysoké napětí, jehož úroveň U_{92I} se blíží napětí napájecího zdroje 11. Do báze 41 tranzistoru 4 teče nyní prakticky nulový proud. Kondenzátor 2 se začne přes odpor 1 nabíjet a na bázi 41 tranzistoru 4 začne napětí U_{41} exponenciálně stoupat. Při dosažení prahové úrovně $U_{41} = U_I$ poklesne výstupní napětí U_{92} skokem na úroveň U_{92II} . Tranzistor 4 se otevře a tranzistor 9 uzavře. V důsledku zpětné vazby přes odpory 7, 8. Záporný impuls na emitoru 92 uvede v činnost zpožďovací obvod 10, který uzavře na dobu T_0 kontakty 31, 32 spínače 3. Napětí U_{41} mezi bázi 41 tranzistoru 4 a bodem nulového potenciálu 1002 poklesne prakticky ihned na nulovou úroveň, hluboko pod prahovou úroveň U_{II} . Klop-
ný obvod s prvním tranzistorem 4 a druhým tranzistorem 9 se tedy vrátí do počátečního stavu. Na výstupu 1003 je opět vysoké napětí U_{92I} , blízké hodnotě napětí napájecího zdroje 11. Po době T_0 se ukončí činnost zpožďovacího obvodu 10, kontakty 31, 32 spínače 3 se opět rozpojí a obvod se vrátí do výchozího stavu. Kondenzátor 2 se začne opět exponenciálně nabíjet přes odpor 1 z napájecího zdroje 11. Výstupní napětí U_{92} se bude udržovat na konstantní úrovni U_{92I} až do okamžiku opětavého dosažení prahové úrovně $U_{41} = U_I$.

Relaxační oscilátor se stabilní dobou kmitu lze s výhodou použít ke konstrukci časových spínačů s přesně vymezenou dobou sepnutí. Obvodu lze také využít jako zdroje sekundových kmitů k pohonu elektronických hodin. Jeho vlastnosti umožňují dosáhnout přesnosti ± 1 minuta v době 24 hodin. Při externí synchronizaci signály je relaxační oscilátor podle vynálezu zcela ekvivalentní k podstatně nákladnějším krystalovému oscilátoru a umožňuje úsporu děliče kmitočtu s vysokým dělicím poměrem.

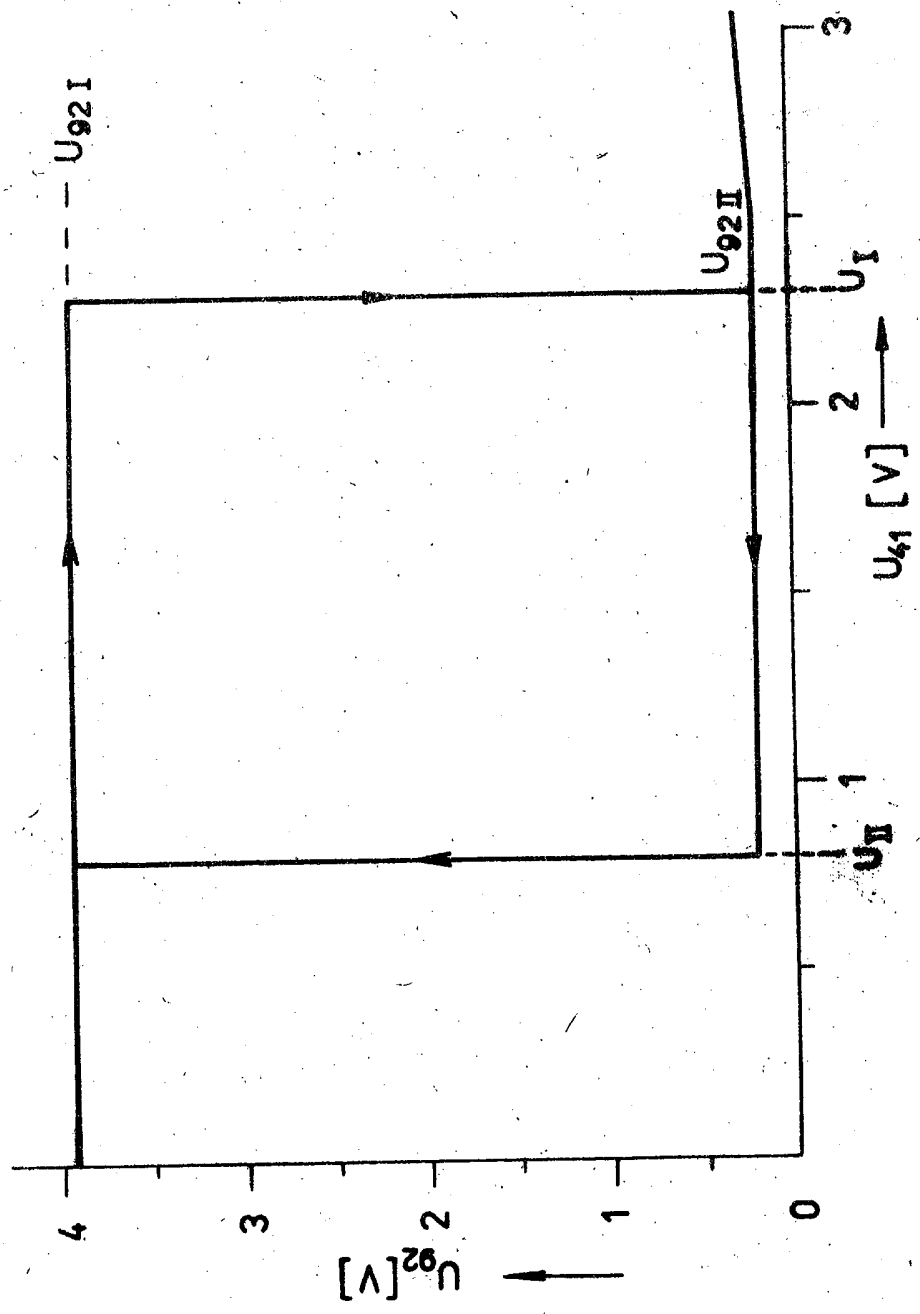
PŘEDMĚT VYNÁLEZU

Relaxační oscilátor obsahující dvojici tranzistorů, napájecí zdroj, odpory a kondenzátory, vyznačený tím, že je opatřen zpožďovacím obvodem (10) a spínačem (3), přičemž jednotlivé prvky jsou propojeny tak, že záporný pól (1002) napájecího zdroje (11) je spojen jednak přes kondenzátor (2) s bází (41) prvního tranzistoru (4) a přes odpor (8) s jeho emitorem (42), a jednak s prvním kontaktem (31) spínače (3) a s prvním vstupem (101) zpožďovacího obvodu (10), kladný pól (1001) napájecího zdroje (11) je spojen jednak přes odpor (1), s bází (41) prvního tranzistoru (4) a přes další odpor (5) s jeho kolektorem (43), jednak s kolektorem (93) druhého tranzistoru (9), kolektor (43) prvního tranzistoru (4) je spojen přes odpor (6), s bází (91) druhého tranzistoru (9), emitor (92) druhého tranzistoru (9) je spojen jednak přes odpor (7) s emitorem (42) prvního tranzistoru (4) a jednak s druhým vstupem (102) zpožďovacího obvodu (10) i s konečným vstupem (1003) relaxačního oscilátoru, zpožďovací obvod (10) je spojen ovládací vazbou (103) se spínačem (3).

3 výkresy



0br. 1



Обр. 2

