

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5952968号

(P5952968)

(45) 発行日 平成28年7月13日(2016. 7. 13)

(24) 登録日 平成28年6月17日(2016. 6. 17)

(51) Int. Cl. F I
H04B 10/516 (2013.01) H04B 9/00 516
G02F 1/01 (2006.01) G02F 1/01 B

請求項の数 38 (全 26 頁)

(21) 出願番号	特願2015-523225 (P2015-523225)	(73) 特許権者	515013649
(86) (22) 出願日	平成25年7月17日(2013. 7. 17)		フィニサー コーポレイション
(65) 公表番号	特表2015-528257 (P2015-528257A)		アメリカ合衆国 19044 ペンシルバ
(43) 公表日	平成27年9月24日(2015. 9. 24)		ニア州 ホーシャム プリシジョン ロー
(86) 国際出願番号	PCT/US2013/050895		ド 200
(87) 国際公開番号	W02014/015043	(74) 代理人	100078282
(87) 国際公開日	平成26年1月23日(2014. 1. 23)		弁理士 山本 秀策
審査請求日	平成27年2月19日(2015. 2. 19)	(74) 代理人	100113413
(31) 優先権主張番号	13/553, 936		弁理士 森下 夏樹
(32) 優先日	平成24年7月20日(2012. 7. 20)	(74) 代理人	100181674
(33) 優先権主張国	米国 (US)		弁理士 飯田 貴敏
早期審査対象出願		(74) 代理人	100181641
			弁理士 石川 大輔
		(74) 代理人	230113332
			弁護士 山本 健策

最終頁に続く

(54) 【発明の名称】 光学送信機の安定化のための方法および装置

(57) 【特許請求の範囲】

【請求項 1】

D P-Q P S K 光学送信機であって、前記光学送信機は、

a) 外部 Mach-Zehnder 変調器であって、前記外部 Mach-Zehnder 変調器は、

i. 光学ビームをレーザ源から受信する光学入力と、

i i. 第1の親 Mach-Zehnder 変調器を備える第1のアームであって、前記第1の親 Mach-Zehnder 変調器は、

1. 前記第1の親 Mach-Zehnder 変調器の第1のアーム中に光学的に結合された、前記第1の親 Mach-Zehnder 変調器の第1の子 Mach-Zehnder 変調器と、

2. $\pi/2$ 光学位相シフタに光学的に結合され、前記第1の親 Mach-Zehnder 変調器の第2のアーム中に光学的に結合された、前記第1の親 Mach-Zehnder 変調器の第2の子 Mach-Zehnder 変調器であって、前記第1の親 Mach-Zehnder 変調器は、第1の偏波で Q P S K 信号を変調させる、第2の子 Mach-Zehnder 変調器と

を備える、第1のアームと、

i i i. 第2の親 Mach-Zehnder 変調器を備える第2のアームであって、前記第2の親 Mach-Zehnder 変調器は、

1. 前記第2の親 Mach-Zehnder 変調器の第1のアーム中に光学的に結

10

20

合された、前記第2の親Mach-Zehnder変調器の第1の子Mach-Zehnder変調器と、

2. $\pi/2$ 光学位相シフタに光学的に結合され、前記第2の親Mach-Zehnder変調器の第2のアーム中に光学的に結合された、前記第2の親Mach-Zehnder変調器の第2の子Mach-Zehnder変調器と

を備える、第2のアームと、

i v. 前記外部Mach-Zehnder変調器の前記第2のアームに光学的に結合された光学偏波回転子であって、前記第2の親Mach-Zehnder変調器は、第2の偏波でQPSK信号を変調させる、光学偏波回転子と

を備え、前記外部Mach-Zehnder変調器は、二重偏波QPSK信号発生中に埋め込まれた前記第1および第2の偏波を多重化する、外部Mach-Zehnder変調器と、

b) 前記第1の親Mach-Zehnder変調器の出力に光学的に結合された第1の光学検出器であって、前記第1の光学検出器は、前記第1の親Mach-Zehnder変調器によって発生されるQPSK信号を前記第1の偏波で検出する、第1の光学検出器と、

c) 前記第2の親Mach-Zehnder変調器の出力に光学的に結合された第2の光学検出器であって、前記第2の光学検出器は、前記第2の親Mach-Zehnder変調器によって発生されるQPSK信号を前記第2の偏波で検出する、第2の光学検出器と、

d) 前記第1および第2の光学検出器の個別の出力に電氣的に接続された第1および第2の入力と、前記第1の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力、前記第1の親Mach-Zehnder変調器の位相バイアス入力、前記第2の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力、および前記第2の親Mach-Zehnder変調器の位相バイアス入力のうちの少なくとも1つに電氣的に結合された少なくとも1つの出力とを有する、バイアス制御回路であって、前記バイアス制御回路は、前記第1および第2の光学検出器によって検出されたDCおよびAC信号の両方に応答して、DP-QPSK信号を安定化させるバイアス信号を少なくとも1つの出力に発生させる、バイアス制御回路と

を備える、光学送信機。

【請求項2】

前記バイアス制御回路は、前記第1の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力に電氣的に結合された第1および第2の出力と、前記第1の親Mach-Zehnder変調器の位相バイアス入力に電氣的に結合された第3の出力と、前記第2の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力に電氣的に結合された第4および第5の出力と、前記第2の親Mach-Zehnder変調器の位相バイアス入力に電氣的に結合された第6の出力とを有し、前記バイアス制御回路は、前記第1および第2の光学検出器によって発生された信号に応答して、前記DP-QPSK信号を安定化させるバイアス信号を少なくとも1つの出力に発生させる、請求項1に記載の光学送信機。

【請求項3】

前記レーザ源は、同調可能レーザ源を備える、請求項1に記載の光学送信機。

【請求項4】

前記光学偏波回転子は、 $\pi/2$ 偏波回転子を備える、請求項1に記載の光学送信機。

【請求項5】

前記光学偏波回転子は、可変光学偏波回転子を備える、請求項1に記載の光学送信機。

【請求項6】

前記バイアス制御回路は、前記第1および第2の親Mach-Zehnder変調器を

10

20

30

40

50

直交点に安定化させる電気信号を1つよりも多くの出力に発生させる、請求項1に記載の光学送信機。

【請求項7】

前記バイアス制御回路は、前記第1および第2の子Mach-Zehnder変調器を最小伝送点にバイアスする電気信号を1つよりも多くの出力に発生させる、請求項1に記載の光学送信機。

【請求項8】

前記バイアス制御回路は、前記第1および第2の光学検出器によって検出されたDC信号を最大限または最小限のいずれかにし、AC信号を最小限にするバイアス制御信号を少なくとも1つの出力に発生させる、請求項1に記載の光学送信機。

10

【請求項9】

前記バイアス制御回路は、バイアス信号に印加されるACパイロットトーンの基本波を最小限にするバイアス制御信号を少なくとも1つの出力に発生させる、請求項1に記載の光学送信機。

【請求項10】

前記第1および第2の親Mach-Zehnder変調器は、前記第1の親Mach-Zehnder変調器が、前記第1の偏波で前記QPSK信号を発生させ、前記第2の親Mach-Zehnder変調器が、前記第2の偏波で前記QPSK信号を発生させるように、直交でバイアスされ、対応する子Mach-Zehnder変調器によって発生された信号間に $\pi/2$ 位相シフトを確立する、請求項1に記載の光学送信機。

20

【請求項11】

前記第1および第2の親Mach-Zehnder変調器のそれぞれを備える、前記第1および第2の子Mach-Zehnder変調器はそれぞれ、ニオブ酸リチウムMach-Zehnder変調器を備える、請求項1に記載の光学送信機。

【請求項12】

前記第1および第2の光学検出器のうちの少なくとも1つは、少なくとも1GHzの光学-電気帯域幅を伴う、PIN光検出器を備える、請求項1に記載の光学送信機。

【請求項13】

前記第1および第2の光学検出器のうちの少なくとも1つは、少なくとも0.05%の光学-電気結合効率を伴う、PIN光検出器を備える、請求項1に記載の光学送信機。

30

【請求項14】

前記バイアス制御回路は、前記第1および第2の光学検出器のうちの少なくとも1つによって発生されるDC光電流に対応する電圧を少なくとも1つの出力に発生させる、アナログプロセッサを備える、請求項1に記載の光学送信機。

【請求項15】

前記バイアス制御回路は、変調されたデジタルデータに応答して、前記第1および第2の光学検出器のうちの少なくとも1つによって発生されたAC電気信号を変換する、アナログ/デジタルコンバータを備え、デジタルプロセッサは、前記変換されたAC電気信号を処理し、前記光学送信機を安定化させるバイアス信号を判定する、請求項1に記載の光学送信機。

40

【請求項16】

前記バイアス制御回路は、前記第1および第2の光学検出器のうちの少なくとも1つによって受信されるパイロットトーンを監視し、監視されるパイロットトーンに응答して、前記光学送信機を安定化させるバイアス制御信号を1度に少なくとも1つの出力に発生させ、前記AC信号は、前記パイロットトーンを含む、請求項1に記載の光学送信機。

【請求項17】

前記バイアス制御回路は、 $2V_{\pi}$ のピーク/ピーク電圧振幅で電気NRZ信号を処理し、対応するPSK信号を発生させる、請求項1に記載の光学送信機。

【請求項18】

前記バイアス制御回路は、前記第1および第2の光学検出器のうちの少なくとも1つに

50

よって受信されるパイロットトーンの基本波を抑制する電気信号を少なくとも1つの出力に発生させ、前記AC信号は、前記パイロットトーンを含む、請求項1に記載の光学送信機。

【請求項19】

前記バイアス制御回路は、前記第1および第2の光学検出器のうちの少なくとも1つによって発生される平均DC光電流を最大限にする電気信号を少なくとも1つの出力に発生させる、請求項1に記載の光学送信機。

【請求項20】

前記DP-QPSK光学送信機の出力に光学的に結合された第3の光学検出器をさらに備え、前記バイアス制御回路は、前記第3の光学検出器の出力に電氣的に接続された第3の入力を備える、請求項1に記載の光学送信機。

【請求項21】

DP-QPSK信号を発生させる方法であって、前記方法は、

- a) 入射光学ビームを、第1の光学ビームおよび第2の光学ビームに分割することと、
 - b) 関連付けられた第1および第2の子Mach-Zehnder変調器を備える第1の親Mach-Zehnder変調器を用いて、前記第1の光学ビームから第1のQPSK信号を発生させることと、
 - c) 関連付けられた第1および第2の子Mach-Zehnder変調器を備える第2の親Mach-Zehnder変調器を用いて、前記第2の光学ビームから第2のQPSK信号を発生させることと、
 - d) 前記第1および第2のQPSK信号のDCおよびAC QPSK信号を検出することと、
 - e) 前記第1および第2のQPSK信号のうちの一方の偏波を前記第1および第2のQPSK信号のうちの他方に対して90度回転させることと、
 - f) 前記第1および第2のQPSK信号のうちの一方の偏波を回転させた後、前記第1および第2のQPSK信号をDP-QPSK信号中に組み合わせることと、
 - g) 前記第1および第2の親Mach-Zehnder変調器のための位相バイアス制御信号を発生させることと、
 - h) 前記検出された第1および第2のQPSK信号に応答して、前記第1および第2の親Mach-Zehnder変調器のうちの少なくとも1つを備える前記第1および第2の子Mach-Zehnder変調器のための、前記DP-QPSK信号を安定化させるバイアス制御信号を発生させることと
- を含む、方法。

【請求項22】

前記第1のQPSK信号および前記第2のQPSK信号を検出することは、DC信号を検出することを含む、請求項21に記載の方法。

【請求項23】

ステップg)およびステップh)のうちの少なくとも1つにおける前記バイアス制御信号を発生させることは、前記第1および第2の親Mach-Zehnder変調器のうちの少なくとも1つを直交点に安定化させ、対応する子Mach-Zehnder変調器によって発生された信号間に $\pi/2$ 位相シフトを確立する、請求項21に記載の方法。

【請求項24】

パイロットトーンを、ステップg)およびステップh)のうちの少なくとも1つにおける前記バイアス制御信号に連続して追加することをさらに含む、請求項21に記載の方法。

【請求項25】

ステップg)およびステップh)のうちの少なくとも1つにおける前記バイアス制御信号を発生させることは、前記第1および第2のQPSK信号中で検出されるパイロットトーンの基本波を最小限にする信号を発生させることを含む、請求項24に記載の方法。

【請求項26】

ステップg) およびステップh) のうちの少なくとも1つにおける前記バイアス制御信号を発生させることは、平均DC光電流を最大限にする電気信号を発生させることを含む、請求項21に記載の方法。

【請求項27】

前記第1のQPSK信号および前記第2のQPSK信号を検出することは、少なくとも1GHzの光学－電気帯域幅で検出することを含む、請求項21に記載の方法。

【請求項28】

前記第1のQPSK信号および前記第2のQPSK信号を検出することは、少なくとも0.05%の結合効率で検出することを含む、請求項21に記載の方法。

【請求項29】

前記バイアス制御信号を発生させることは、 $2V_{\pi}$ のピーク／ピーク電圧振幅で電気NRZデータ信号を少なくとも1つの出力に発生させることを含む、請求項21に記載の方法。

【請求項30】

ステップg) およびステップh) のうちの少なくとも1つにおける前記バイアス制御信号を発生させることは、前記子Mach-Zehnder変調器のうちの少なくとも1つを最小伝送点でバイアスする電気信号を少なくとも1つの出力に発生させることを含む、請求項21に記載の方法。

【請求項31】

二重偏波I－Q変調信号を発生させる方法であって、前記方法は、

a) 入射光学ビームを、第1の光学ビームおよび第2の光学ビームに分割することと、
b) 第1および第2の子Mach-Zehnder変調器を備える第1の親Mach-Zehnder変調器を用いて、前記第1の光学ビームから第1のI－Q変調信号を発生させることと、

c) 第1および第2の子Mach-Zehnder変調器を備える第2の親Mach-Zehnder変調器を用いて、前記第2の光学ビームから第2のI－Q変調信号を発生させることと、

d) 前記第1および第2のI－Q変調信号のDCおよびAC I－Q変調信号を検出することと、

e) 前記第1および第2のI－Q変調信号のうちの一方の偏波を第1および第2のQPSK信号のうちの他方に対して90度回転させることと、

f) 前記第1および第2のI－Q変調信号のうちの一方の偏波を回転させた後、前記第1および第2のI－Q変調信号をDP－I－Q変調信号中に組み合わせることと、

g) 前記第1および第2の親Mach-Zehnder変調器のための位相バイアス制御信号を発生させることと、

h) 前記検出された第1および第2のI－Q変調信号に応答して、前記第1および第2の親Mach-Zehnder変調器のうちの少なくとも1つを備える前記第1および第2の子Mach-Zehnder変調器のための、前記DP－I－Q変調信号を安定化させるバイアス制御信号を発生させることと

を含む、方法。

【請求項32】

前記二重偏波I－Q変調信号は、二重偏波BPSK信号を含む、請求項31に記載の方法。

【請求項33】

前記二重偏波I－Q変調信号は、二重偏波m-ary PSK信号を含む、請求項31に記載の方法。

【請求項34】

前記二重偏波I－Q変調信号は、二重偏波m-ary QAM信号を含む、請求項31に記載の方法。

【請求項35】

前記二重偏波 I-Q 変調信号は、二重偏波 OFDM 信号を含む、請求項 31 に記載の方法。

【請求項 36】

DP-QPSK 送信機を安定化させる方法であって、前記方法は、

a) 第 1 の親 Mach-Zehnder 変調器の出力において、AC 信号および DC 信号を含む光学信号を検出することと、

b) 前記第 1 の親 Mach-Zehnder 変調器の出力における前記検出された光学信号の前記 AC 信号および前記 DC 信号に
10 応答して、第 1、第 2、および第 3 のバイアス制御信号を発生させることと、

c) 第 2 の親 Mach-Zehnder 変調器の出力において、AC 信号および DC 信号を含む光学信号を検出することと、

d) 前記第 2 の親 Mach-Zehnder 変調器の出力における前記検出された光学信号の前記 AC 信号および前記 DC 信号に
20 応答して、第 4、第 5、および第 6 のバイアス制御信号を発生させることと、

e) 前記第 1 の親 Mach-Zehnder 変調器の第 1 の子 Mach-Zehnder 変調器のバイアス入力に印加される前記第 1 のバイアス信号に
25 応答して、前記第 1 の親 Mach-Zehnder 変調器の第 1 のアーム内の前記第 1 の子 Mach-Zehnder 変調器を最小伝送点に安定化させることと、

f) 前記第 1 の親 Mach-Zehnder 変調器の第 2 の子 Mach-Zehnder 変調器のバイアス入力に印加される前記第 2 のバイアス信号に
30 応答して、前記第 1 の親 Mach-Zehnder 変調器の第 2 のアーム内の前記第 2 の子 Mach-Zehnder 変調器を最小伝送点に安定化させることと、

g) 前記第 1 の親 Mach-Zehnder 変調器のバイアス入力に印加される前記第 3 のバイアス信号を制御することによって、前記第 1 の親 Mach-Zehnder 変調器を直交点に安定化させることと、

h) 前記第 2 の親 Mach-Zehnder 変調器の第 1 の子 Mach-Zehnder 変調器のバイアス入力に印加される前記第 4 のバイアス信号に
35 応答して、前記第 2 の親 Mach-Zehnder 変調器の第 1 のアーム内の前記第 1 の子 Mach-Zehnder 変調器を最小伝送点に安定化させることと、

i) 前記第 2 の親 Mach-Zehnder 変調器の第 2 の子 Mach-Zehnder 変調器のバイアス入力に印加される前記第 5 のバイアス信号に
40 応答して、前記第 2 の親 Mach-Zehnder 変調器の第 2 のアーム内の前記第 2 の子 Mach-Zehnder 変調器を最小伝送点に安定化させることと、

j) 前記第 2 の親 Mach-Zehnder 変調器のバイアス入力に印加される前記第 6 のバイアス信号に
45 応答して、前記第 2 の親 Mach-Zehnder 変調器を直交点に安定化させることと

を含む、方法。

【請求項 37】

前記 DP-QPSK 送信機を安定化させる方法は、電気時分割多重化技法を使用して、
50 周期的に行われる、請求項 36 に記載の方法。

【請求項 38】

前記第 1 および第 2 の親 Mach-Zehnder 変調器のうち的一方によって発生された信号の偏波回転を調節し、前記 DP-QPSK 送信機を安定化させることをさらに含む、請求項 36 に記載の方法。

【発明の詳細な説明】

【背景技術】

【0001】

本明細書で使用される見出しは、編成目的のためにすぎず、本願に説明される主題の限定としていかようにも解釈されるべきではない。

【0002】

10

20

30

40

50

(導入)

光ファイバを通した高ビットレートデータ伝送の高まる必要性は、光ファイバ電気通信産業に有意な課題を呈する。例えば、高ビットレートシステムは、光ファイバ非線形性の影響を著しく被る。加えて、高ビットレートシステムは、データの電子処理を非常に困難にする。

【0003】

これらの課題に対処する選択肢の1つは、二重偏波直交位相シフトキーイング(DP-QPSK)形式においてデータを伝送することである。直交位相シフトキーイングは、各シンボルが実数(同相)部および虚数(直交位相)部から成るように、複合平面においてデータを表すことを伴う。DP-QPSK変調形式では、独立データ伝送が、2つの直角に交わる偏波上で生じる。一方の信号は、水平偏波において伝送され、他方の信号は、垂直偏波において伝送される。しかしながら、両信号は、同一の光学周波数を有し、相互に対して90°偏波され、したがって、干渉しない。信号が、タイムスロットあたり1回の「1」または「0」レベルのいずれかである、従来の変調形式と異なり、QPSKは、信号が、4つの異なる位相状態のうちの1つであり得るため、タイムスロットあたり2ビットの変調を可能にする。すなわち、信号は、(0, 0)、(1, 1)、(0, 1)、または(1, 0)であり得る。

【0004】

二重偏波QPSK変調は、光学シンボルあたり4ビットを伝送し、光学スペクトルをボーレートが減少されない場合より4倍狭く保つことによって、システムのボーレートを効果的に低下させる。したがって、理論的に、DP-QPSKデータレートは、QPSKデータレートの2倍であり、これは、受信機帯域幅のわずか4分の1である、受信機の観点からタイムスロットあたり4ビットの伝送に等しい。したがって、二重偏波は、従来のオンオフキーイング変調形式と比較して、タイムスロットあたり2倍の情報を提供し、QPSK信号は、タイムスロットあたり2倍のビットを提供する。その結果、二重偏波データ変調信号はそれぞれ、所望のビットレートのわずか4分の1において、データで変調される必要がある。これは、ボーレート、すなわち、1秒あたり伝送されるシンボルの数が、実際には、ビットレートの2分の1であり得ることを意味する。偏波多重化もまた、使用されるとき、システムは、そのボーレートのものの4倍のビットレートを達成する。減少されたデータレートは、信号を送信するために要求される光学帯域幅を狭くし、同一のスペクトル帯域内でより多くの光学チャネルを可能にする。したがって、電子機器は、実際のデータレートより4倍遅い信号を処理する。情報は、次いで、一般に利用可能なデジタル信号処理(DSP)ハードウェアおよびソフトウェアによって処理されることができ、これは、光学インターワーキングハードウェアの要件を有意に減少させる。

【0005】

DP-QPSK受信は、コヒーレント検出の使用を必要とする、信号の光学位相の検出に基づく。コヒーレント検出では、類似波長で動作する局部発振器の出力は、受信側で着信信号と混合され、4つの光検出器のアレイを使用して、信号の光学位相を復元する能力を提供する。コヒーレント受信機は、着信信号の周波数および位相をロックするように設計され、したがって、着信二重偏波QPSKビットを適切に復元可能である。検出後、実電圧が、データが復元され得るように、その個別のタイプ(同相または直交位相)に再割当される。デジタル事後処理技法が、多くの場合、伝送プロセスによって導入される歪曲および誤差を補償するために使用される。

【発明の概要】

【課題を解決するための手段】

【0006】

本教示は、長距離光ファイバネットワークを経由して、高データレートDP-QPSK信号を伝送するためのデジタル時分割多重光学送信機を実装するための方法および装置に関する。本教示によるいくつかの方法および装置は、高データレート伝送のために、ニオブ酸リチウム系時分割多重光学送信機のロックイン安定化を使用する。例えば、本教示に

よる送信機は、長距離光ファイバネットワークを経由して、伝送のために、 $100\text{ Gb}/\text{秒}$ でDP-QPSK信号を発生させることができる。DP-QPSK変調形式は、特に、都市圏ネットワークならびに長距離光ファイバネットワークにおける高データレート光学伝送（ $100\text{ Gb}/\text{秒}$ 以上）に魅力的である。

【0007】

本教示による高データレートDP-QPSK光学送信機は、2つの並列Mach-Zehnderタイプ上部構造を有する、Mach-Zehnderタイプ光学変調器を有するように説明される。第1のMach-Zehnderタイプ上部構造は、第1の偏波のために使用される。第2のMach-Zehnderタイプ上部構造は、第2の偏波のために使用される。2つの並列Mach-Zehnder上部構造はそれぞれ、2つの並列子Mach-Zehnder光学変調器を含む。当業者は、ニオブ酸リチウムから形成されるMach-Zehnder変調器、GaAs上のGaAlAs等のIII-V化合物半導体から形成されるMach-Zehnder変調器、およびInP等のIII-VI半導体から形成されるMach-Zehnder変調器等、多数のタイプのMach-Zehnder変調器が使用されることができると理解するであろう。

本願明細書は、例えば、以下の項目も提供する。

(項目1)

DP-QPSK光学送信機であって、前記光学送信機は、

a) 外部Mach-Zehnder変調器であって、前記外部Mach-Zehnder変調器は、

i. 光学ビームをレーザ源から受信する光学入力と、

ii. 第1の親Mach-Zehnder変調器を備える第1のアームであって、前記第1の親Mach-Zehnder変調器は、

1. 第1のアーム中に光学的に結合された第1の子Mach-Zehnder変調器と、

2. $\pi/2$ 光学位相シフトに光学的に結合され、第2のアーム中に光学的に結合された第2の子Mach-Zehnder変調器であって、前記第1の親Mach-Zehnder変調器は、第1の偏波でQPSK信号を変調させる、第2の子Mach-Zehnder変調器と

を備える、第1のアームと、

iii. 第2の親Mach-Zehnder変調器を備える第2のアームであって、前記第2の親Mach-Zehnder変調器は、

1. 第1のアーム中に光学的に結合された第1の子Mach-Zehnder変調器と、

2. $\pi/2$ 光学位相シフトに光学的に結合され、第2のアーム中に光学的に結合された第2の子Mach-Zehnder変調器と

を備える、第2のアームと、

iv. 前記第2のアームに光学的に結合された光学偏波回転子であって、前記第2の親Mach-Zehnder変調器は、第2の偏波でQPSK信号を変調させる、光学偏波回転子と

を備え、前記外部Mach-Zehnder変調器は、二重偏波QPSK信号発生中に埋め込まれた前記第1および第2の偏波を多重化する、外部Mach-Zehnder変調器と、

b) 前記第1の親Mach-Zehnder変調器の出力に光学的に結合された第1の光学検出器であって、前記第1の光学検出器は、前記第1の親Mach-Zehnder変調器によって発生されるQPSK信号を前記第1の偏波で検出する、第1の光学検出器と、

c) 前記第2の親Mach-Zehnder変調器の出力に光学的に結合された第2の光学検出器であって、前記第2の光学検出器は、前記第2の親Mach-Zehnder変調器によって発生されるQPSK信号を前記第2の偏波で検出する、第2の光学検出器

と、

d) 前記第1および第2の光学検出器の個別の出力に電氣的に接続された第1および第2の入力と、前記第1の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力、前記第1の親Mach-Zehnder変調器の位相バイアス入力、前記第2の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力、および前記第2の親Mach-Zehnder変調器の位相バイアス入力のうちの少なくとも1つに電氣的に結合された少なくとも1つの出力とを有する、バイアス制御回路であって、前記バイアス制御回路は、前記第1および第2の光学検出器によって検出されたDCおよびAC信号の両方に応答して、DP-QPSK信号を安定化させるバイアス信号を少なくとも1つの出力に発生させる、バイアス制御回路とを備える、光学送信機。

10

(項目2)

前記バイアス制御回路は、前記第1の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力に電氣的に結合された第1および第2の出力と、前記第1の親Mach-Zehnder変調器の位相バイアス入力に電氣的に結合された第3の出力と、前記第2の親Mach-Zehnder変調器の前記第1および第2の子Mach-Zehnder変調器の個別のバイアス入力に電氣的に結合された第4および第5の出力と、前記第2の親Mach-Zehnder変調器の位相バイアス入力に電氣的に結合された第6の出力とを有し、前記バイアス制御回路は、前記第1および第2の光学検出器によって発生された信号に応答して、前記DP-QPSK信号を安定化させるバイアス信号を少なくとも1つの出力に発生させる、項目1に記載の光学送信機。

20

(項目3)

前記レーザ源は、同調可能レーザ源を備える、項目1に記載の光学送信機。

(項目4)

前記光学偏波回転子は、 $\pi/2$ 偏波回転子を備える、項目1に記載の光学送信機。

(項目5)

前記光学偏波回転子は、可変光学偏波回転子を備える、項目1に記載の光学送信機。

(項目6)

前記バイアス制御回路は、前記第1および第2の親Mach-Zehnder変調器を直交点に安定化させる電気信号を少なくとも1つの出力に発生させる、項目1に記載の光学送信機。

30

(項目7)

前記バイアス制御回路は、前記第1および第2の子Mach-Zehnder変調器を最小伝送点にバイアスする電気信号を少なくとも1つの出力に発生させる、項目1に記載の光学送信機。

(項目8)

前記バイアス制御回路は、前記第1および第2の光学検出器によって検出されたDC信号を最大限または最小限のいずれかにし、AC信号を最小限にするバイアス制御信号を少なくとも1つの出力に発生させる、項目1に記載の光学送信機。

40

(項目9)

前記バイアス制御回路は、バイアス信号によって印加されるACパイロットトーンの基本波を最小限にし、前記第1および第2の光学検出器によって検出されたバイアス制御信号を少なくとも1つの出力に発生させる、項目1に記載の光学送信機。

(項目10)

前記第1および第2の親Mach-Zehnder変調器は、前記第1の親Mach-Zehnder変調器が、前記第1の偏波で前記QPSK信号を発生させ、前記第2の親Mach-Zehnder変調器が、前記第2の偏波で前記QPSK信号を発生させるように、直交でバイアスされ、対応する子Mach-Zehnder変調器によって発生さ

50

れた信号間に $\pi/2$ 位相シフトを確立する、項目 1 に記載の光学送信機。

(項目 1 1)

前記第 1 および第 2 の親 Mach-Zehnder 変調器のそれぞれを備える、前記第 1 および第 2 の子 Mach-Zehnder 変調器はそれぞれ、ニオブ酸リチウム Mach-Zehnder 変調器を備える、項目 1 に記載の光学送信機。

(項目 1 2)

前記第 1 および第 2 の光学検出器のうちの少なくとも 1 つは、少なくとも 1 GHz の光学-電気帯域幅を伴う、PIN 光検出器を備える、項目 1 に記載の光学送信機。

(項目 1 3)

前記第 1 および第 2 の光学検出器のうちの少なくとも 1 つは、少なくとも 0.05% の光学-電気結合効率を伴う、PIN 光検出器を備える、項目 1 に記載の光学送信機。

(項目 1 4)

前記バイアス制御回路は、前記第 1 および第 2 の光学検出器のうちの少なくとも 1 つによって発生される DC 光電流に対応する電圧を少なくとも 1 つの出力を発生させる、アナログプロセッサを備える、項目 1 に記載の光学送信機。

(項目 1 5)

前記バイアス制御回路は、変調されたデジタルデータに応答して、前記第 1 および第 2 の光学検出器のうちの少なくとも 1 つによって発生された AC 電気信号を変換する、アナログ/デジタルコンバータを備え、デジタルプロセッサは、前記 AC 電気信号を処理し、前記光学送信機を安定化させるバイアス信号を判定する、項目 1 に記載の光学送信機。

(項目 1 6)

前記バイアス制御回路は、前記第 1 および第 2 の検出器のうちの少なくとも 1 つによって受信されるパイロットトーンを監視し、監視されるパイロットトーンに응答して、前記光学送信機を安定化させるバイアス制御信号を 1 度に少なくとも 1 つの出力に発生させる、項目 1 に記載の光学送信機。

(項目 1 7)

前記バイアス制御回路は、 $2V_{\pi}$ のピーク/ピーク電圧振幅で電気 NRZ 信号を処理し、対応する PSK 信号を発生させる、項目 1 に記載の光学送信機。

(項目 1 8)

前記バイアス制御回路は、パイロットトーンの基本波を抑制する電気信号を少なくとも 1 つの出力に発生させる、項目 1 に記載の光学送信機。

(項目 1 9)

前記バイアス制御回路は、前記第 1 および第 2 の光検出器のうちの少なくとも 1 つによって発生される平均 DC 光電流を最大限にする電気信号を少なくとも 1 つの出力に発生させる、項目 1 に記載の光学送信機。

(項目 2 0)

前記 DP-QPSK 光学送信機の出力に光学的に結合された第 3 の光検出器をさらに備え、前記バイアス制御回路は、前記第 3 の光学検出器の出力に電氣的に接続された第 3 の入力を備える、項目 1 に記載の光学送信機。

(項目 2 1)

DP-QPSK 信号を発生させる方法であって、前記方法は、

a) 入射光学ビームを、第 1 の偏波を伴う第 1 の光学ビームおよび第 2 の偏波を伴う第 2 の光学ビームに分割することと、

b) 第 1 および第 2 の子 Mach-Zehnder 変調器を備える第 1 の親 Mach-Zehnder 変調器を用いて、前記第 1 の偏波を伴う前記第 1 の光学ビームから第 1 の QPSK 信号を発生させることと、

c) 第 1 および第 2 の子 Mach-Zehnder 変調器を備える第 2 の親 Mach-Zehnder 変調器を用いて、前記第 2 の偏波を伴う前記第 2 の光学ビームから第 2 の QPSK 信号を発生させることと、

d) 第 1 および第 2 の DC および AC QPSK 信号を検出することと、

10

20

30

40

50

e) 前記第1および第2のQPSK信号のうちの一方の偏波を前記第1および第2のQPSK信号のうちの他方に対して90度回転させることと、

f) 前記第1および第2のQPSK信号のうちの一方の偏波を回転させた後、前記第1および第2のQPSK信号をDP-QPSK信号中に組み合わせることと、

g) 前記第1および第2の親Mach-Zehnder変調器のための位相バイアス制御信号を発生させることと、

h) 前記検出された第1および第2のQPSK信号に応答して、前記第1および第2の親Mach-Zehnder変調器のうちの少なくとも1つを備える前記第1および第2の子Mach-Zehnder変調器のための、前記DP-QPSK信号を安定化させるバイアス制御信号を発生させることと

10

を含む、方法。

(項目22)

前記第1および第2のQPSK信号を検出することは、前記第1および第2のQPSK信号を含むDC信号を検出することを含む、項目21に記載の方法。

(項目23)

前記バイアス制御信号を発生させることは、前記第1および第2の親Mach-Zehnder変調器のうちの少なくとも1つを直交点に安定化させ、対応する子Mach-Zehnder変調器によって発生された信号間に $\pi/2$ 位相シフトを確立する、項目21に記載の方法。

(項目24)

20

パイロットトーンを前記バイアス制御信号に連続して追加することをさらに含む、項目21に記載の方法。

(項目25)

前記バイアス制御信号を発生させることは、前記第1および第2のQPSK信号中で検出されるパイロットトーンの基本波を最小限にする信号を発生させることを含む、項目25に記載の方法。

(項目26)

前記バイアス制御信号を発生させることは、平均DC光電流を最大限にする電気信号を発生させることを含む、項目21に記載の方法。

(項目27)

30

前記第1および第2のQPSK信号を検出することは、少なくとも1GHzの光学-電気帯域幅で検出することを含む、項目21に記載の方法。

(項目28)

前記第1および第2のQPSK信号を検出することは、少なくとも0.05%の結合効率で検出することを含む、項目21に記載の方法。

(項目29)

前記バイアス制御信号を発生させることは、 $2V\pi$ のピーク/ピーク電圧振幅で電気NRZ信号を少なくとも1つの出力に発生させることを含む、項目21に記載の方法。

(項目30)

前記バイアス制御信号を発生させることは、前記子Mach-Zehnder変調器のうちの少なくとも1つを最小伝送点でバイアスする電気信号を少なくとも1つの出力に発生させることを含む、項目21に記載の方法。

40

(項目31)

第3の光検出器によって発生された誤差信号に応答して、光学TE-TMモードコンバータを制御するバイアス制御信号を使用して、前記第1および第2のQPSK信号のうちの一方の偏波を回転させ、前記DP-QPSK信号を安定化させることをさらに含む、項目21に記載の方法。

(項目32)

二重偏波I-Q変調信号を発生させる方法であって、前記方法は、

a) 入射光学ビームを、第1の偏波を伴う第1の光学ビームおよび第2の偏波を伴う第

50

2の光学ビームに分割することと、

b) 第1および第2の子Mach-Zehnder変調器を備える第1の親Mach-Zehnder変調器を用いて、前記第1の偏波を伴う前記第1の光学ビームから第1のI-Q変調信号を発生させることと、

c) 第1および第2の子Mach-Zehnder変調器を備える第2の親Mach-Zehnder変調器を用いて、前記第2の偏波を伴う前記第2の光学ビームから第2のI-Q変調信号を発生させることと、

d) 第1および第2のDCおよびAC I-Q変調信号を検出することと、

e) 前記第1および第2のI-Q変調信号のうちの一方の偏波を第1および第2のQPSK信号のうちの他方に対して90度回転させることと、

f) 前記第1および第2のI-Q変調信号のうちの一方の偏波を回転させた後、前記第1および第2のI-Q変調信号をDP-I-Q変調信号中に組み合わせることと、

g) 前記第1および第2の親Mach-Zehnder変調器のための位相バイアス制御信号を発生させることと、

h) 前記検出された第1および第2のI-Q変調信号に応答して、前記第1および第2の親Mach-Zehnder変調器のうちの少なくとも1つを備える前記第1および第2の子Mach-Zehnder変調器のための、前記DP-I-Q変調信号を安定化させるバイアス制御信号を発生させることと

を含む、方法。

(項目33)

前記二重偏波I-Q変調信号は、二重偏波BPSK信号を含む、項目32に記載の方法

。

(項目34)

前記二重偏波I-Q変調信号は、二重偏波m-ary PSK信号を含む、項目32に記載の方法。

(項目35)

前記二重偏波I-Q変調信号は、二重偏波m-ary QAM信号を含む、項目32に記載の方法。

(項目36)

前記二重偏波I-Q変調信号は、二重偏波OFDM信号を含む、項目32に記載の方法

。

(項目37)

DP-QPSK送信機を安定化させる方法であって、前記方法は、

a) 第1の子Mach-Zehnder変調器の入力に印加されるバイアス信号を制御することによって、第1の親Mach-Zehnder変調器の第1のアーム内の前記第1の子Mach-Zehnder変調器を最小伝送点に安定化させることと、

b) 第2の子Mach-Zehnder変調器の入力に印加されるバイアス信号を制御することによって、前記第1の親Mach-Zehnder変調器の第2のアーム内の前記第2の子Mach-Zehnder変調器を最小伝送点に安定化させることと、

c) 前記第1の親Mach-Zehnder変調器の位相入力に印加されるバイアス信号を制御することによって、前記第1の親Mach-Zehnder変調器を直交点に安定化させることと、

d) 第1の子Mach-Zehnder変調器の入力に印加されるバイアス信号を制御することによって、第2の親Mach-Zehnder変調器の第1のアーム内の前記第1の子Mach-Zehnder変調器を最小伝送点に安定化させることと、

e) 第2の子Mach-Zehnder変調器の入力に印加されるバイアス信号を制御することによって、前記第2の親Mach-Zehnder変調器の第2のアーム内の前記第2の子Mach-Zehnder変調器を最小伝送点に安定化させることと、

f) 前記第1の親Mach-Zehnder変調器の位相入力に印加されるバイアス信号を制御することによって、前記第2の親Mach-Zehnder変調器を直交点に安

10

20

30

40

50

定化させることと
を含む、方法。

(項目 38)

前記 DP-QPSK 送信機を安定化させる方法は、電気時分割多重化技法を使用して、
周期的に行われる、項目 37 に記載の方法。

(項目 39)

前記第 1 および第 2 の親 Mach-Zehnder 変調器のうち的一方によって発生され
た信号の偏波回転を調節し、前記 DP-QPSK 送信機を安定化させることをさらに含
む、項目 37 に記載の方法。

【0008】

10

本教示は、好ましいかつ例示的实施形態に従って、さらなるその利点とともに、付随の
図面と関連して検討される以下の発明を実施するための形態でより具体的に説明される。
当業者は、以下に説明される図面が、例証目的にすぎないことを理解するであろう。図面
は、必ずしも、正確な縮尺ではなく、代わりに、概して、教示の原理の例証に応じて、強
調される。図面中、同様の参照文字は、概して、種々の図全体を通して、同一特徴および
構造要素を指す。図面は、本出願人の教示の範囲をいかようにも限定することを意図する
ものではない。

【図面の簡単な説明】

【0009】

【図 1】図 1 は、本教示による、DP-QPSK 光学送信機の一実施形態のブロック図を
図示する。

20

【図 2】図 2 は、図 1 に関連して説明される、本教示による DP-QPSK 送信機のバイ
アス制御回路内で使用されるアナログ信号プロセッサの一実施形態を図示する。

【図 3】図 3 は、両方とも、子 Mach-Zehnder 変調器のうちの一つに印加される DC 電圧の関数として、AC 光検出器出力電力 (dBm) および DC 光検出器出力電流
(ミリアンペア) のグラフを図示する。

【図 4】図 4 は、両方とも、親 Mach-Zehnder 変調器のうちの一つに印加される DC バイアス電圧の関数として、包絡線検出器の AC 出力電力 (dBm) および包絡線
検出器の DC 出力電圧 (ボルト) のグラフを図示する。

【図 5】図 5 は、本教示による、切替を行い、デジタル閉ループコントローラを実装し、
100-Gb/秒 DP-QPSK 光学変調器等の高データレート光学変調器をバイアス安
定化させる DP-QPSK 送信機を安定化させる方法の一実施形態の流れ図を図示する。

30

【図 6】図 6 は、本教示による、DP-QPSK 変調器をバイアス安定化させる方法を図
示する。

【図 7】図 7 A は、本教示による、DP-QPSK 送信機のための実験試験装置を図示す
る。図 7 B は、図 7 A に示される DP-QPSK 送信機のための実験試験設定装置を使用
して発生された X および Y 偏波 QPSK 信号ならびに組み合わせられた DP-QPSK 信
号のアイダイアグラムとして、実験結果を図示する。

【発明を実施するための形態】

【0010】

40

(様々な実施形態の説明)

明細書では、「一実施形態」または「ある実施形態」という言及は、その実施形態に関
連して説明される特定の特徵、構造、または特性が、本教示の少なくとも一実施形態内に
含まれることを意味する。本明細書の種々の場所における語句「一実施形態では」の表出
は、必ずしも、全て、同一の実施形態を参照するわけではない。

【0011】

本教示の方法の個々のステップは、本教示が動作可能のままである限り、任意の順序で
、および/または同時に、行われてもよいことを理解されたい。さらに、本教示の装置お
よび方法は、本教示が動作可能のままである限り、説明される実施形態の任意の数または
全てを含むことができることを理解されたい。

50

【0012】

ここで、本教示が、付随の図面に示されるように、その例示的实施形態を参照して、より詳細に説明される。本教示は、種々の実施形態および実施例と併せて説明されるが、本教示がそのような実施形態に限定されることを意図しない。対照的に、本教示は、当業者によって理解されるように、種々の代替、修正、および均等物を包含する。本明細書の教示へのアクセスを有する当業者は、本明細書に説明される本開示の範囲内にある、付加の実装、修正、および実施形態、ならびに他の使用分野を認識するであろう。

【0013】

図1は、本教示による、DP-QPSK光学送信機100の一実施形態のブロック図を図示する。DP-QPSK光学送信機100は、DP-QPSK変調器102と、マイクロプロセッサ制御下、変調器102構成要素を差動駆動させる、関連付けられたハードウェアとを含む。本教示の光学送信機の多くの側面が、D-QPSK変調形式に関連して説明される。しかしながら、当業者は、本教示による送信機および伝送方法が、BPSK、m-ary QAM、m-ary PSK、OFDM、およびこれらの変調形態の任意の二重偏波変形等、多数の他のタイプの変調器形式と併用されることができ理解するであろう。加えて、DP-QPSK光学送信機100のいくつかの側面が、Mach-Zehnder変調器(MZM)と関連して説明され、より具体的には、ニオブ酸リチウム系Mach-Zehnder変調器と関連して説明される。しかしながら、当業者は、電界吸収型変調器等の他のタイプの変調器も、本教示による送信機と併用され得ることを理解するであろう。

【0014】

ニオブ酸リチウム系Mach-Zehnder変調器は、100Gb/秒以上における非常に信頼性があり、かつ再現可能な高データレート伝送を発生させ得るように、多数のタイプの環境変動に対して安定している等、高データレート送信機のためのある望ましい特徴を有する。特に、ニオブ酸リチウム系Mach-Zehnder変調器は、大きな動作温度変動下、非常に安定した動作を有することができる。本教示の光学送信機の一側面では、DP-QPSKニオブ酸リチウム光学変調器は、マイクロプロセッサ制御下、自動的に行われ得る、種々のロックイン技法を使用して、安定化される。アナログ信号プロセッサ104、104'およびマイクロプロセッサ106、106'は、親および子Mach-Zehnder変調器の種々の動作点を判定するために使用される。

【0015】

DP-QPSK光学送信機100は、レーザ源から光学ビームを受信する、光学入力110を含む、外部Mach-Zehnder変調器108を含む。多くの実施形態では、レーザ源は、同調可能レーザ源である。外部Mach-Zehnder変調器112の第1のアームは、第1の親Mach-Zehnder変調器114を含む。第1の親Mach-Zehnder変調器114は、第1のアーム118中に光学的に結合される、第1の子Mach-Zehnder変調器116を含む。第2の子Mach-Zehnder変調器120は、 $\pi/2$ 光学位相シフタ122に光学的に結合され、第2のアーム124中に光学的に結合される。第1の親Mach-Zehnder変調器114は、第1の偏波でQPSK信号を変調させる。

【0016】

外部Mach-Zehnder変調器108の第2のアーム126は、第1のアーム132中に光学的に結合される第1の子Mach-Zehnder変調器130を含む、第2の親Mach-Zehnder変調器128を含む。第2の子Mach-Zehnder変調器134は、 $\pi/2$ 光学位相シフタ136に光学的に結合され、第2のアーム138中に光学的に結合される。光学偏波回転子140はまた、外部Mach-Zehnder変調器108の第2のアーム126中に光学的に結合される。いくつかの実施形態では、光学偏波回転子140は、固定 $\pi/2$ 偏波回転子である。他の実施形態では、光学偏波回転子140は、可変偏波回転子である。第2の親Mach-Zehnder変調器128は、第2の偏波でQPSK信号を変調させる。外部Mach-Zehnder変調器1

08は、二重偏波QPSK信号発生中に埋め込まれた第1および第2の偏波を多重化する。

【0017】

ある具体的実施形態では、第1および第2の親Mach-Zehnder変調器114、128ならびに第1および第2の子Mach-Zehnder変調器116、120、130、および134はそれぞれ全て、ニオブ酸リチウム系Mach-Zehnder変調器である。本実施形態では、4つの個々の子Mach-Zehnder変調器116、120、130、および134は、 $2V_{\pi}$ のピーク／ピーク電圧振幅で電気NRZ信号によって駆動され、最小伝送点にバイアスされ、4つのPSK信号を発生させる。他の実施形態では、これらの変調器のうちのいくつかは、III-VまたはII-V半導体Mach-Zehnder変調器等、他のタイプのMach-Zehnder変調器である。さらに他の実施形態では、電界吸収型変調器が、Mach-Zehnder変調器の代わりに、使用されることができる。これらの実施形態では、第1および第2の親Mach-Zehnder変調器114、128は、直交点でバイアスされ、第1および第2の偏波中にQPSK信号を発生させる。

【0018】

第1の光学検出器142は、第1の親Mach-Zehnder変調器114の出力に光学的に結合される。第1の光学検出器142は、第1の偏波で第1の親Mach-Zehnder変調器114によって発生されたQPSK信号を検出する。第2の光学検出器144は、第2の親Mach-Zehnder変調器128の出力に光学的に結合される。第2の光学検出器144は、第2の偏波で第2の親Mach-Zehnder変調器128によって発生されたQPSK信号を検出する。第1および第2の光学検出器142、144は、検出器が所望の光学／電気変換帯域幅を有する限り、任意のタイプの光学検出器であることができる。例えば、第1および第2の光学検出器142、144は、少なくとも1GHzの光学－電気帯域幅および少なくとも0.05%の光学－電気結合効率を伴う、PIN光検出器であることができる。いくつかの実施形態では、第3の光検出器146は、DP-QPSK光学変調器102の出力に光学的に結合されることができる。付加的第3の光検出器146は、二重偏波信号を発生するために使用される可変偏波回転子140をロックイン安定化されるために使用されてもよい。したがって、本教示の光学送信機の特徴の1つは、光学変調器の中に内蔵され得る光検出器を使用したAC項の直接／間接検出である。

【0019】

本教示の一側面は、DP-QPSK光学変調器102の種々の動作点を安定化および追跡するために使用される、種々のアナログプロセッサおよびデジタルコントローラを実装する、ハードウェアおよびソフトウェアである。種々のアナログおよびデジタルコントローラは、積分コントローラであることができる、または比例積分コントローラであることができる。これらのコントローラは、測定されたプロセス変数と所望の設定点との間の差異として「誤差」値を計算する、フィードバックコントローラである。コントローラは、プロセス制御入力を調節することによって、誤差を最小限にすることを試みる。比例積分コントローラは、比例モード、積分モード、または比例積分モードで動作することができる。

【0020】

バイアス制御回路は、偏波毎に、アナログ信号プロセッサ104、104'と、マイクロプロセッサ106、106'を含む。本実施形態では、2つのマイクロプロセッサ106、106'が、制御のために使用される。しかしながら、他の実施形態では、1つのみのマイクロプロセッサが、使用されることができる。アナログ信号プロセッサ104は、第1の光検出器142の出力に電氣的に接続されたアナログ入力を含む。同様に、アナログ信号プロセッサ104'は、第2の光検出器142の出力に電氣的に接続されたアナログ入力を含む。アナログ／デジタルコンバータ105、105'は、アナログプロセッサ104、104'からの出力信号をマイクロプロセッサ106、106'によって処理

され得るデジタル信号に変換する。マイクロプロセッサ106、106'はそれぞれ、デジタル／アナログコンバータ148、148'、150、150'、152、152'に電氣的に接続された3つのデジタル出力を有する。

【0021】

デジタル／アナログコンバータ148、148'、150、150'、152、152'の出力は、個別の加算器回路156、156'、158、158'、160、160'の inputs に結合される。パイロットトーン信号を発生させるパイロットトーン発生器154、154'の出力は、加算器回路156、156'、158、158'、160、160'の他の inputs に電氣的に接続される。加算器回路156、156'、158、158'、160、160'の出力は、差動増幅器162、162'、164、164'、166、166'の個別の inputs に電氣的に接続される。差動増幅器162、162'、164、164'、166、166'はそれぞれ、図1に示されるように、個別の子または親Mach-Zehnder変調器のバイアス inputs に電氣的に接続される、出力および反転出力を含む。すなわち、各子および親Mach-Zehnder変調器は、耐用年数終了時の駆動電圧要件を満たすために、個別の差動増幅器の出力および反転出力によってバイアスされ、出力電圧振幅を増加させる。

10

【0022】

より一般的には、アナログ信号プロセッサ104、104'およびマイクロプロセッサ106、106'を含む、バイアス制御回路は、第1および第2の光学検出器142、144の個別の出力に電氣的に接続された第1および第2の inputs を有する。第1および第2の出力は、第1の親Mach-Zehnder変調器114の第1および第2の子Mach-Zehnder変調器116、120の個別のバイアス inputs に電氣的に結合される。第3の出力は、第1の親Mach-Zehnder変調器114の位相バイアス inputs に電氣的に接続される。第4および第5の出力は、第2の親Mach-Zehnder変調器128の第1および第2の子Mach-Zehnder変調器130、134の個別のバイアス inputs に電氣的に結合される。第6の出力は、第2の親Mach-Zehnder変調器128の位相バイアス inputs に電氣的に接続される。外部Mach-Zehnder変調器108の出力に光学的に結合された第3の光検出器146を含む、実施形態では、第3の光学検出器の出力146は、バイアス制御回路149の inputs に電氣的に接続され、順に、アナログ／デジタルコンバータ107に接続される。

20

30

【0023】

本教示のバイアス制御回路は、第1、第2、および第3の光学検出器142、144、および146によって発生されるDC光電流に対応する電圧を発生させる、アナログプロセッサ104、104'等の多くの異なる構成要素を含むことができる。バイアス制御回路は、変調されたデータに応答して、第1、第2、および第3の光学検出器142、144、および146によって発生されたAC電気信号をデジタルデータに変換する、アナログ／デジタルコンバータを含むことができる。マイクロプロセッサ106、106'または他のデジタルプロセッサは、光学送信機を安定化させるバイアス信号を判定するための信号を取得する。いくつかの実施形態では、本教示によるバイアス制御回路は、第1、第2、および第3の光学検出器142、144、および146によって検出されたDCおよびAC信号の両方に応答して、電気信号を発生させる。バイアス制御回路は、第1、第2、および第3の光学検出器142、144、および146によって受信される、パイロットトーン発生器154、154'によって発生されたパイロットトーン信号を監視し、次いで、連続して、監視されるパイロットトーンに応答して、Mach-Zehnder変調器のうちの少なくともいくつかを安定化させるバイアス制御信号を少なくとも1つの出力に発生させる。

40

【0024】

DP-QPSK動作のために、第1および第2の親Mach-Zehnder変調器114、128は、第1の親Mach-Zehnder変調器114が、第1の偏波でQPSK信号を発生させ、第2の親Mach-Zehnder変調器128が、第2の偏波で

50

Q P S K信号を発生させるように、直交でバイアスされ、対応する子M a c h-Z e h n d e r変調器116および120、130および134によって発生された信号間に $\pi/2$ 位相シフトを確立する。

【0025】

バイアス制御信号はまた、第1、第2、および第3の光学検出器142、144、および146によって発生された信号に応答して、発生されるD P-Q P S K信号を安定化させる。種々の動作モードでは、バイアス制御回路は、第1および第2の親M a c h-Z e h n d e r変調器114、128を直交点または第1、第2、および第3の光学検出器142、144、および146によって検出されるD CおよびA C信号を最小限にする最小伝送点に安定化させる電気信号を発生させる。他の実施形態では、バイアス制御回路は、
10
バイアス信号に印加されるパイロットトーンの基本波を抑制または最小限にする電気信号を発生させる。また、バイアス制御回路は、第1、第2、および第3の光学検出器142、144、および146のうちの少なくとも1つによって発生される平均D C光電流を最大限にする電気信号を少なくとも1つの出力に発生させる。

【0026】

図1の送信機100内の光学変調器構造は、2つの親M a c h-Z e h n d e r変調器114、128および4つの子M a c h-Z e h n d e r変調器116、120、130、134の種々の動作バイアス点に非常に敏感であり、これらの動作バイアス点は、温度等の環境変動に敏感である。温度に対して安定する、100 G b/秒以上のデータレートで動作する信頼性のある光学送信機を構築するために、通常、本明細書に説明されるマイ
20
クロプロセッサによって制御される、自動変調器バイアス制御回路を要求するであろう。本教示の一側面は、本教示の光学送信機が、2つの親M a c h-Z e h n d e r変調器114、128および4つの子M a c h-Z e h n d e r変調器116、120、130、134の種々のバイアス点の自動ロックイン安定化を行う、アナログおよびデジタル信号処理を含むことである。

【0027】

D P-Q P S K変調器の時分割多重(T D M)ロックイン安定化を実装するために、同期乗算器の出力は、直接、高速アナログ/デジタルコンバータを使用して、パイロットトーンの基本周波数の少なくとも20倍のレートでサンプリングされる。このサンプリングされた信号は、マイクロプロセッサ106、106'内でデジタル的に処理され、積分、
30
比例、または比例積分コントローラである、デジタルコントローラを実装する。デジタルループコントローラの出力は、次いで、個別のデジタル/アナログコンバータにダイレクトされ、その出力は、高速デジタル/アナログコンバータを使用して、D P-Q P S K変調器内に埋め込まれた個別の子または親M Z Mを駆動させる、差動ドライバ増幅器によって増幅される。

【0028】

図2は、図1に関連して説明される、本教示によるD P-Q P S K送信機100のバイアス制御回路内で使用されるアナログ信号プロセッサ200の一実施形態を図示する。図1および2を参照すると、2つのアナログ信号プロセッサが、本教示による、D P-Q P S K送信機100内で使用される。第1のアナログ信号プロセッサ104は、第1の光検出器142の出力に電氣的に接続された入力をも有し、第2のアナログ信号プロセッサ104'は、第2の光検出器144の出力に電氣的に接続された入力をも有する。したがって、第1の光検出器142は、X-偏波Q P S K信号を検出し、第2の光検出器144は、Y-偏波Q P S K信号を検出する。ハードウェアおよび動作方法の以下の説明は、アナログ信号プロセッサ104、104'のうちの一方に関する。しかしながら、ハードウェアおよび動作方法は、他方のアナログ信号プロセッサに対しても同一であることを理解されたい。
40

【0029】

光検出器142は、50オームインピーダンス202で終端される。本教示の一側面は、偏波毎にQ P S K変調信号を検出するために使用される、光検出器のD C光電流を鏡映
50

する、電流ミラー204の使用である。電流ミラー回路204は、光検出器142と直列に電氣的に接続される。電流ミラー回路204は、光検出器142を通して流れるDC光電流を鏡映する、DC電流を発生させる。電流ミラー回路204は、偏波あたりの光検出器の平均DC光電流を正確に監視する。本光電流に対応する電圧は、次いで、基準電圧から減算され、結果として生じる電圧差は、4つの子Mach-Zehnder変調器116、120、130、および134のロックイン安定化のために、直接、検出されたAC項とともに、同期乗算器にフィードバックされる。電流ミラー204の出力は、偏波毎の2つの変調されたDPSSK信号間の干渉である、XまたはY偏波QPSSK信号の誤差信号のDC部分である。

【0030】

本教示の別の側面は、偏波毎の光検出器142に続いて、高速電子増幅器206および包絡線検出器208とのAC誤差項の間接検出の使用である。包絡線検出器208は、親Mach-Zehnder変調器114、128がその対応する直交点にロックイン安定化されるたびに、インおよびアウトに切り替えられる。包絡線検出器208のDC出力電圧は、そのAC対応物とともに、同期乗算器にフィードバックされる。より具体的には、光検出器142の出力は、誤差信号のAC部分を増幅させる、高速増幅器206に電氣的に接続される。高速増幅器206は、AC誤差信号情報をパスするために十分に高い帯域幅を有する。例えば、高速増幅器206の帯域幅は、100GHzデータ伝送のために、少なくとも1つの1GHzであるべきである。加えて、高速増幅器208の結合効率は、アナログ信号処理ハードウェアによって処理され得るように十分な信号をパスするために十分に高くあるべきである。

【0031】

高速増幅器206の出力は、さらなる処理のために、包絡線検出器208または低域通過フィルタ212のいずれかを選択する、スイッチ210に電氣的に接続される。スイッチ210は、マイクロプロセッサ106によって制御される。第1のスイッチ位置では、スイッチ210は、位相を安定化するために、検出されたXまたはY偏波QPSSK信号を処理するための包絡線検出器208を通る第1の信号経路214を選択する。第1のスイッチ位置では、スイッチ210は、子Mach-Zehnder変調器116、120、130、および134のそれぞれを安定化させるために、低域通過フィルタ212を通る第2の信号経路216を選択する。

【0032】

第1の信号経路214では、検出されたX、Y偏波QPSSK信号は、包絡線検出器208を通過する。包絡線検出器208は、入力信号によって搬送されるDCおよびAC電力を検出する、ダイオードピーク検出器等のRFピーク検出器である。包絡線検出器208は、誤差信号のDCおよびAC部分の両方をパスする。包絡線検出器208の帯域幅は、パイロットトーンを含む、誤差信号のAC部分をパスするために十分に高くなるように選定される。例えば、包絡線検出器208の帯域幅は、データを100-Gb/秒で伝送するいくつかのシステム内では、少なくとも1つの1MHzである。

【0033】

誤差信号のDCおよびAC部分は、次いで、信号のDC部分のみをパスするように選定される、第2の低域通過フィルタ218を通過する。例えば、第2の低域通過フィルタ218は、本質的に、DC誤差信号のみをパスする、100Hz低域通過フィルタであることができる。加えて、第2のスイッチ220は、第1の位置に位置付けられると、パイロットトーン信号を含む、10kHz帯域内のAC誤差信号のみをパスするように、10kHz帯域通過フィルタ222を包絡線検出器208の出力に結合する。第2のスイッチ220もまた、マイクロプロセッサ106によって制御される。

【0034】

第2の信号経路216では、検出されたX、Y偏波QPSSK信号は、低域通過フィルタ212を通過する。一実施形態では、低域通過フィルタ212は、1MHzを下回る誤差信号のDC部分および誤差信号のAC部分をパスする、1MHz低域通過フィルタである

10

20

30

40

50

。第2のスイッチ220は、第2の位置に位置付けられると、第2の信号経路216内の10kHz帯域通過フィルタ222に電氣的に接続される。10kHz帯域通過フィルタ222は、パイロットトーン信号を含む、10kHz帯域内の誤差信号のみをパスする。

【0035】

加算器回路224は、切替構成に応じて、種々の方法で電流ミラー204、包絡線検出器208、および低域通過フィルタ212からの信号を組み合わせるために使用される。加算器回路224は、100Hz低域通過フィルタ218と電流ミラー204の出力との間で選択する、第3のスイッチ226の出力に電氣的に接続された第1の入力を含む。加算器回路224の第2の入力は、第2のスイッチ220の出力に電氣的に接続された10kHz帯域通過フィルタ222の出力に電氣的に接続される。

10

【0036】

加算器回路224の出力は、乗算器228の第1の入力に電氣的に接続される。パイロットトーン発生器154の出力は、パイロットトーン信号を時間的に遅延させる、遅延ネットワーク232に電氣的に接続される。遅延ネットワーク232の出力は、乗算器228の第2の入力に電氣的に接続される。遅延ネットワーク232によって発生される遅延は、誤差のみがパイロットトーン周波数で検出されるように調節される。乗算器228の出力は、図1の光学送信機と関連して説明されるアナログ／デジタルコンバータ105に電氣的に接続される。

【0037】

送信機100の位相を安定化させるために、第1のスイッチ210は、第1の信号経路214を選択し、第2のスイッチ220は、10kHz帯域通過フィルタ222を包絡線検出器208の出力に電氣的に接続し、第3のスイッチ226は、100Hz低域通過フィルタ218を加算器回路224の第1の入力に電氣的に接続する。加算器回路224は、100Hz低域通過フィルタ218でフィルタリングされた包絡線検出器208によって検出された信号のDC部分と、10kHz帯域通過フィルタ222でフィルタリングされた包絡線検出器208によって検出された信号のAC部分を組み合わせる。乗算器228は、広帯域干渉雑音を遅延された基準パイロットトーン信号で乗算し、検出されたパイロットトーンを広帯域干渉雑音の残りと分離する。アナログ／デジタルコンバータ105は、マイクロプロセッサ106によって処理され得るように、乗算された信号をデジタル信号に変換する。いくつかの動作方法では、第1の信号経路214から第2の信号経路216に切り替えるたびに、アナログ／デジタルコンバータ105の出力は、マイクロプロセッサ106によって処理される。

20

30

【0038】

図3は、両方とも、子Mach-Zehnder変調器に印加されるDC電圧の関数として、AC光検出器出力電力(dBm)302およびDC光検出器出力電流(ミリアンペア)304のグラフ300を図示する。これらのグラフ300は、本教示のDP-QPSK送信機のための子Mach-Zehnder変調器に対する所望のバイアス条件を図示する。Mach-Zehnder変調器に印加されるバイアス電圧がゼロから20ボルトに増加されるにつれて生じる、AC光検出器出力電力の3つのAC最小値が存在する。第1および第3のAC最小値は、最大伝送が生じ、光検出器のDC出力電流が最大値であるときに生じる。光検出器の出力電流が最大である最大伝送のバイアス条件は、Mach-Zehnder変調器バイアス電圧が2および15ボルトであるときに生じる。第2のAC最小値は、最小伝送が生じ、光検出器の出力電流が最小値である、約7ボルトで生じる。変調器の出力電力は、最小伝送のために約-30dBである。Mach-Zehnder変調器はそれぞれ、DCオフ条件にある、その最小伝送点にバイアスされる。すなわち、変調器は、変調器を駆動させるNRZ信号が存在しないようにバイアスされる。

40

【0039】

子Mach-Zehnder変調器に印加されるDC電圧の関数としてのAC光検出器出力電力(dBm)302およびDC光検出器出力電流(ミリアンペア)304のグラフ300は、送信機がACパイロットトーン単独のみを監視することになる場合、送信機が

50

、第2のAC最小値の代わりに、第1または第3のAC最小値をロックし得ることを示す。その結果、ACパイロットトーンおよびDC光電流は両方とも、同時に、偏波毎に監視され、4つの子Mach-Zehnder変調器のそれぞれ毎に、正しいバイアス点安定化を判定しなければならない。

【0040】

したがって、図3に示されるグラフ300の特性は、子Mach-Zehnder変調器を最小伝送にバイアス安定化させるために、パイロットトーン(AC)の基本波を抑制し、かつNRZ信号が $2V_{\pi}$ のピーク／ピーク電圧振幅で個別の子Mach-Zehnder変調器を駆動させるとき、適切なロックイン安定化のために、光検出器の平均DC光電流がその最大値(DC)であることを保証することの両方が必要であることを図示する。理論上、AC項のみを使用することができるが、次いで、DC電圧範囲は、限定される必要があり、そうでなければ、バイアス安定化方式は、AC項が、再び、その最小値を経験する最大伝送点に変調器をもたらし得る。しかしながら、100-Gb／秒DP-QPSK変調器の耐用年数終了時のDCバイアス電圧要件を満たすために、動作DCバイアス電圧範囲は、制限されることができない。したがって、子Mach-Zehnder変調器116、120、130、および134のためのロックイン安定化を行いながら、AC項およびDC項の両方を監視することが必要である。

10

【0041】

図4は、両方とも、親Mach-Zehnder変調器に印加されるDCバイアス電圧の関数として、包絡線検出器208のAC出力電力(dBm)402および包絡線検出器のDC出力電圧(ボルト)404のグラフ400を図示する。これらのグラフ402、404は、本教示のDP-QPSK送信機のための親Mach-Zehnder変調器の所望のバイアス条件を図示する。包絡線検出器402のAC出力電力のグラフは、パイロットトーン信号のためのものである。親Mach-Zehnder変調器の位相を安定化させるために、包絡線検出器208のACおよびDC出力は両方とも、最小値でなければならない。したがって、グラフ402、404によると、親Mach-Zehnder変調器の位相を安定化させるために、DCバイアス電圧は、4、11、または17ボルトのいずれかにロックされるべきである。

20

【0042】

親Mach-Zehnder変調器に印加されるDC電圧の関数としての包絡線検出器208のAC出力電力(dBm)402および包絡線検出器のDC出力(ボルト)404のグラフ400は、送信機がACパイロットトーン単独のみを監視することになる場合、送信機が、誤った直交点、故に、100-Gb／秒光学送信機の出力において変調されたデータの偏波にロックし得ることを示す。すなわち、包絡線検出器208のDCおよびAC出力の両方とも、親Mach-Zehnder変調器が、その個別の直交点に安定化されるように、正しいバイアス安定化点を判定するために同時に監視されなければならない。

30

【0043】

したがって、2つの親Mach-Zehnder変調器114、128は、対応する2つの子Mach-Zehnder変調器116および120、130および134によって発生された2つのPSK信号間に適切な90度光学位相シフトを得て、XおよびY偏波のそれぞれ毎にQPSK信号を発生させるように、直交点でバイアスされる。2つの親Mach-Zehnder変調器114、128を直交点にバイアス安定化させるために、2つの変調されたPSK信号間の干渉を測定する、包絡線検出器208によって発生されるDC信号を最小値にする必要がある。干渉は、これらの2つのPSK信号が、偏波あたり位相直交(所望のQPSK信号)において組み合わせられるとき、最小値である。また、包絡線検出器によって間接的に検出されるパイロットトーン(AC)の基本波を抑制する必要がある。原理上、包絡線検出器によって発生されるDC電圧のみ、親Mach-Zehnder変調器114、128をバイアス安定化させるために監視されることができ、次いで、動作DC電圧範囲は、制限されなければならない、これは、デバイスが10

40

50

0-Gb/秒光学変調器の耐用年数終了時要件を満たさないため、望ましくない。したがって、親Mach-Zehnder変調器のためのロックイン安定化を行いながら、DCおよびAC項の両方を監視する必要がある。

【0044】

図5は、切替を行い、デジタルループコントローラを実装し、100-Gb/秒DP-QPSK光学変調器等の高データレート光学変調器をバイアス安定化させる、本教示によるDP-QPSK送信機を安定化させる方法の一実施形態の流れ図500を図示する。多くの動作モードでは、4つの個々の子Mach-Zehnder変調器116、120、130、および134は、個々に、4つのPSK信号を発生させるバイアス点でロックイン安定化される。また、2つの親Mach-Zehnder変調器114、128は、伝送のために、二重偏波QPSK(PD-QPSK)信号を発生させるバイアス点でロックイン安定化される。6つの異なる比例積分ループコントローラを使用した時分割多重化の切替が、バイアス安定化のために使用される。

10

【0045】

図1、2、5、および6を参照すると、本教示による方法の第1のステップ502では、アナログ信号プロセッサ104は、初期化され、アナログおよびデジタル入力ならびに出力が、構成される。第2のステップ504では、バイアス安定化アルゴリズムが、DP-QPSK変調器の関連安定化バイアス点を取得するために開始される。初期取得ループでは、DP-QPSK変調器は、少なくとも10回の反復の間、時分割多重デジタルループコントローラを使用して、ロックイン安定化される。すなわち、図6のDP-QPSK変調器をバイアス安定化させる方法600に従って、どの子または親Mach-Zehnder変調器が、次に安定化されるべきかの判定が行われる。例えば、方法は、最初に、X偏波において第1(I)、次いで、第2(Q)の子Mach-Zehnder変調器を安定化させ、次いで、X偏波において親Mach-Zehnder変調器を安定化させ、次いで、Y偏波において第1(I)、次いで、第2(Q)の子Mach-Zehnder変調器を安定化させ、次いで、Y偏波において親Mach-Zehnder変調器を安定化させることができる。本明細書に説明されるいくつかの実施形態では、子Mach-Zehnder変調器116、120、130、134および親Mach-Zehnder変調器114および128はそれぞれ、連続して、安定化される。しかしながら、本教示による他の装置および方法では、子Mach-Zehnder変調器116、120、130、134および親Mach-Zehnder変調器114および128のうちの少なくともいくつかは、X偏波およびY偏波の両方において、同時に安定化される。

20

30

【0046】

ここで、本教示による、DP-QPSK変調器をバイアス安定化させる方法である、図6を参照する。第1のステップ601は、偏波スイッチを「1」に設定する(X偏波の場合「1」およびY偏波の場合「2」)。第2のステップ602は、チャンネルスイッチを安定化されるI-子MZMの場合「1」、Q-子MZMの場合「2」、親MZMの場合「3」に設定する。第3のステップ603は、どのMach-Zehnder変調器がX偏波またはY偏波QPSKにおいて安定化される必要があるかを判定する。X偏波の場合の第1(I)の子Mach-Zehnder変調器604は、アナログ信号プロセッサ104内の第2の信号経路216を使用して安定化される。第4のステップ606は、アナログ信号プロセッサ104内の第2の信号経路216を使用して、X偏波に対して第2(Q)の子Mach-Zehnder変調器を安定化させる。第5のステップ608は、アナログ信号プロセッサ104内の第1の信号経路214を使用して、X偏波に対して親Mach-Zehnder変調器114を安定化させる。本方法は、次いで、Y偏波に対しても繰り返される。

40

【0047】

第6のステップ610は、アナログ信号プロセッサ104'内の第2の信号経路216を使用して、Y偏波に対して第1(I)の子Mach-Zehnder変調器130を安定化させる。第7のステップ612は、アナログ信号プロセッサ104'内の第2の信号

50

経路216を使用して、Y偏波に対して第2(Q)の子Mach-Zehnder変調器134を安定化させる。第8のステップ614は、アナログ信号プロセッサ104'内の第1の信号経路214を使用して、Y偏波に対して親Mach-Zehnder変調器128を安定化させる。

【0048】

各ステップ後、親および子Mach-Zehnder変調器のためのバイアス制御回路を制御する、アナログ/デジタル信号プロセッサ104、200およびマイクロプロセッサ106の状態は、ステップ616において切り替えられる。取得動作モードでは、安定化は、XおよびY偏波毎に、3つのMach-Zehnder変調器(2つの子および1つの親Mach-Zehnder変調器)のために、DP-QPSK変調器をバイアス安定化する方法600を用いて行われる。プロセスは、次いで、全ての子および親Mach-Zehnder変調器安定化のために、10回、繰り返される(図5におけるステップ506)。

【0049】

第4のステップ508は、全てのMach-Zehnder変調器が、DP-QPSK変調器をバイアス安定化する方法600を使用して安定化されているかどうか判定するための決定ステップである。Mach-Zehnder変調器のいずれかが、何らかの理由から、安定化されることができない場合、取得エラーが、ステップ510において発行される。子および親Mach-Zehnder変調器が全て、その個別の点に安定化される場合、方法は、追跡動作モードで繰り返される。追跡動作モードでは、子および親Mach-Zehnder変調器の個別のバイアス点が、DP-QPSK変調器をバイアス安定化する方法600と関連して説明されるように、時分割多重ベースで継続的に安定化される。

【0050】

追跡動作モードの第1のステップ512では、図6と関連して説明されるDP-QPSK変調器をバイアス安定化する方法600が、実行される。どの子または親Mach-Zehnder変調器が次に追跡されるべきかの判定が行われる。例えば、方法は、最初に、第1(I)、次いで、第2(Q)の子Mach-Zehnder変調器をX偏波において追跡し、次いで、親Mach-Zehnder変調器をX偏波において追跡し、次いで、第1(I)、次いで、第2(Q)の子Mach-Zehnder変調器をY偏波において追跡し、次いで、親Mach-Zehnder変調器をY偏波において追跡することができる。本明細書に説明されるいくつかの実施形態では、子Mach-Zehnder変調器116、120、130、134ならびに親Mach-Zehnder変調器114および128はそれぞれ、連続して追跡されることができる。しかしながら、本教示による他の装置および方法では、子Mach-Zehnder変調器116、120、130、134ならびに親Mach-Zehnder変調器114および128のうちの少なくともいくつかは、X偏波およびY偏波の両方で同時に追跡される。

【0051】

追跡動作モードの第2のステップ514では、決定ステップが、全ての4つの子および2つの親Mach-Zehnder変調器が安定しているかどうか判定するために行われる。任意の1つ以上のMach-Zehnder変調器が、その個別のバイアス点に対して追跡されることができない場合、追跡エラーが、ステップ516において発行される。

【0052】

追跡動作モードでは、統合された同調可能レーザアセンブリの動作波長が、ネットワークによって変更されるたびに、親Mach-Zehnder変調器の光学位相は、リセットされる必要がある。これを促進するために、変調器バイアス安定化アルゴリズムは、第3のステップ518において、1回、変調器バイアスリセット入力を読み取る。第4のステップ520では、変調器バイアスリセット入力の論理状態に応じて、決定が行われる。変調器バイアスリセット入力が、論理「0」である場合、ステップ512において行われるDP-QPSK変調器をバイアス安定化する方法600は、追跡動作モードによって実

行される。変調器バイアスリセット入力、論理「1」である場合、光学送信機のバイアス制御回路は、自動的に、同調可能DP-QPSK光学送信機の動作波長の変化にตอบสนองして、 $\lambda/4$ 位相差を正しく設定するように、第1および第2の偏波にQPSK信号を発生させる、第1および第2の親Mach-Zehnder変調器の対応する位相をリセットする。また、子Mach-Zehnder変調器116、120、130、134は、DCバイアスにわずかな波長依存性を有する。子Mach-Zehnder変調器116、120、130、134へのバイアス信号もまた、波長が変化するたびに、リセットされることができる。加えて、マイクロプロセッサは、本波長依存性を補償するようにプログラムされることができる。デジタルループコントローラがリセットされると、変調器バイアス安定化アルゴリズムは、自動的に、取得動作モードに切り替わる。

10

【0053】

図7Aは、本教示によるDP-QPSK送信機のための実験試験装置700を図示する。実験試験設定装置700は、本教示による、DP-QPSK送信機およびバイアス制御回路を用いて発生された100-Gb/秒DP-QPSK信号を特性評価するように設計された。実験試験装置700は、その出力にCW光学電力を発生させる、統合された同調可能レーザ源702を含む。同調可能レーザ源702の出力は、図1に関連して説明される、DP-QPSK変調器108等、本教示によるDP-QPSK変調器704の入力に光学的に結合される。

【0054】

625MHz基準クロック706が、4つのシングルエンド変調器ドライバ増幅器710を駆動させ、順に、図1の光学送信機と関連して説明されるように、4つの子Mach-Zehnder変調器116、120、130、および134のRF入力を駆動させる、4つの25Gb/秒信号を発生させるマルチプレクサ708を駆動させるために使用される。基準クロック706は、データレートの40分の1のクロックレートを有する。DP-QPSK変調器704の出力は、変調されたPD-QPSK光学信号を増幅させる、EDFA712に光学的に接続される。EDFA712の出力は、変調された光学信号をオシロスコープ716によって監視するために適切なレベルに減衰させる、可変光学減衰器714に光学的に接続される。可変光学減衰器714の出力は、X、Y偏波QPSK変調光学信号および組み合わせられたDP-QPSK光学信号のアイダイヤグラムを示す、オシロスコープ716に光学的に結合される。

20

30

【0055】

図7Bは、図7Aに示されるDP-QPSK送信機のための実験試験設定装置を使用して発生されたXおよびY偏波QPSK信号ならびに組み合わせられたDP-QPSK信号のアイダイヤグラムとして、実験結果を図示する。第1のアイダイヤグラム750は、Y偏波された25-Gb/秒QPSK信号を示す。第2のアイダイヤグラム752は、X偏波された25-Gb/秒QPSK信号を示す。第3のアイダイヤグラム754は、4つのレベルを有する多重化DP-QPSK信号を示す。

【0056】

(均等物)

本出願人の教示が、種々の実施形態と関連して説明されたが、本出願人の教示がそのような実施形態に限定されることを意図しない。対照的に、本出願人の教示は、当業者によって理解されるように、本教示の精神および範囲から逸脱することなく、本明細書に行われ得る、種々の代替、修正、および均等物を包含する。

40

【図 1】

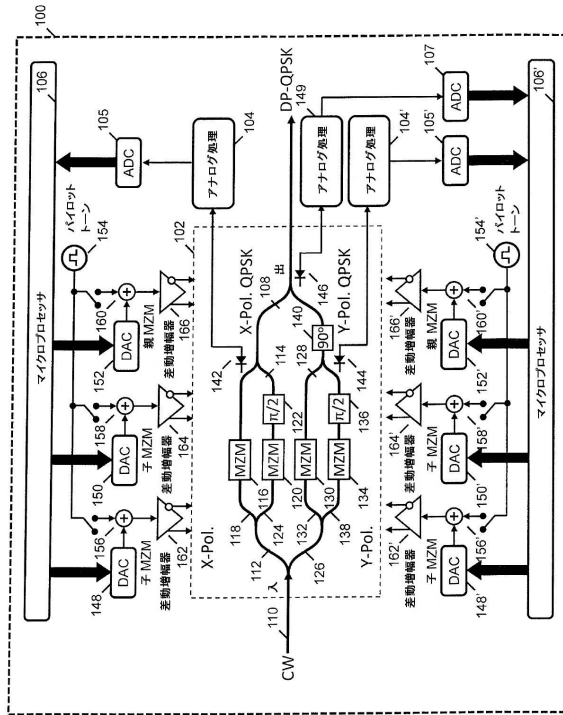


Fig. 1

【図 2】

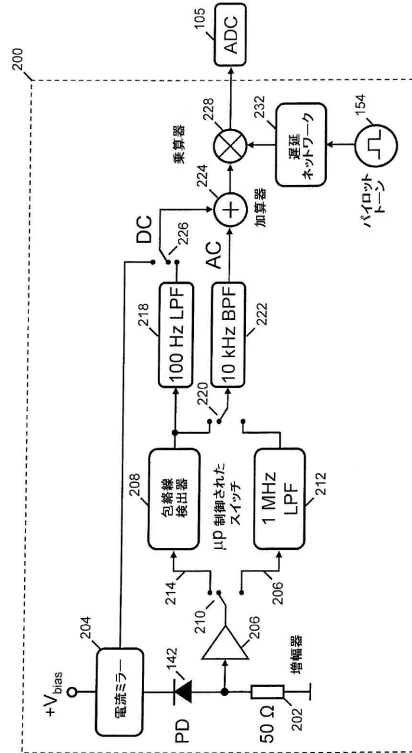


Fig. 2

【図 3】

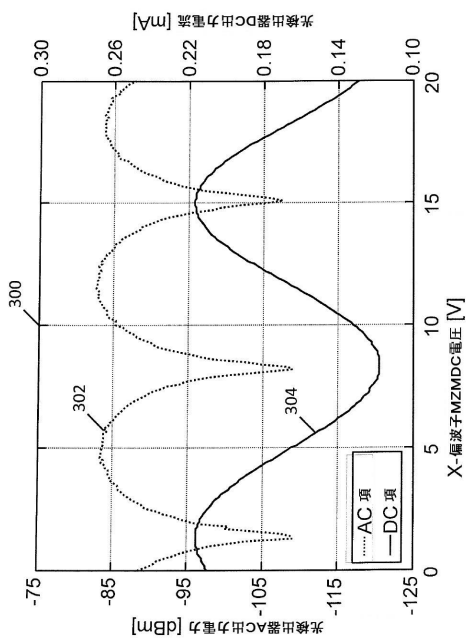


Fig. 3

【図 4】

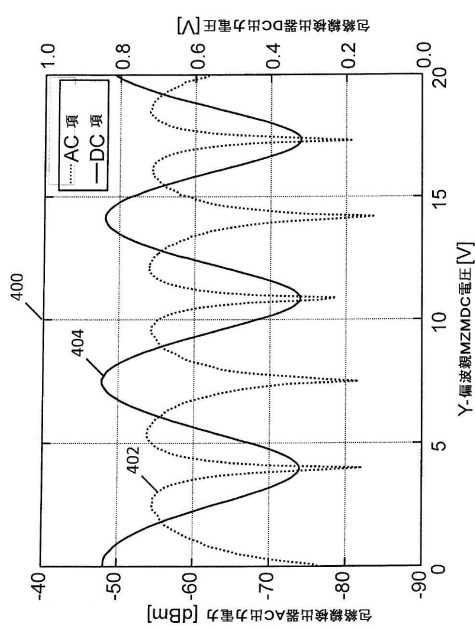
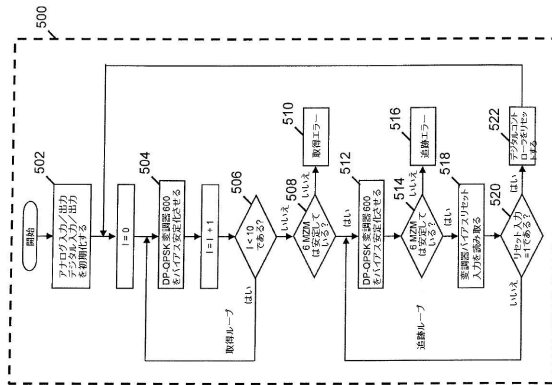


Fig. 4

【図 5】



【図 6】

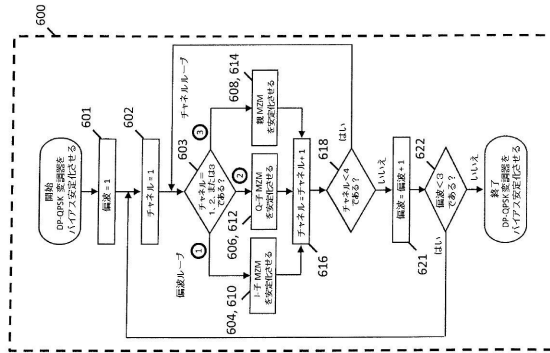


Fig. 6

【図 7】

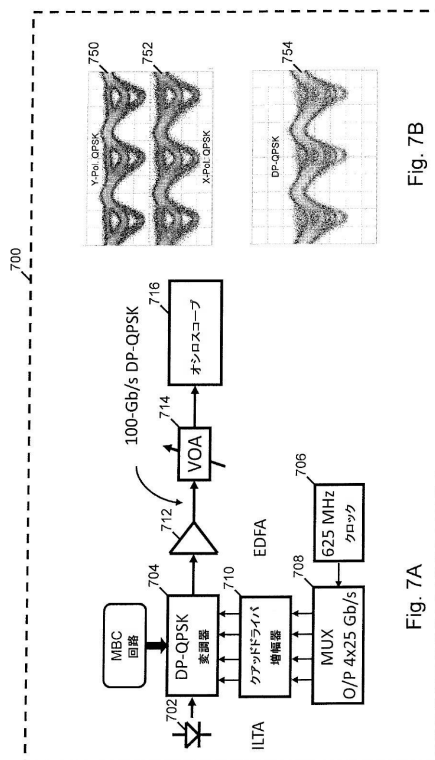


Fig. 7B

Fig. 7A

フロントページの続き

- (72)発明者 バンダーレ, スハス ペー.
アメリカ合衆国 ペンシルベニア 19056, レビットタウン, ベテランズ ハイウェイ
1338
- (72)発明者 エレイフェジ, ハイダー エヌ.
アメリカ合衆国 ペンシルベニア 18951, クエーカータウン, バークレー アベニュー
1189
- (72)発明者 キム, キュ
アメリカ合衆国 ペンシルベニア 19454, ノース ウェールズ, ロングリート ドライ
ブ 105
- (72)発明者 コリアー, マーク
アメリカ合衆国 ペンシルベニア 18938, ニュー ホープ, ウェックス ポンド 20
3

審査官 後澤 瑞征

- (56)参考文献 特開2011-028087 (JP, A)
特開2008-187223 (JP, A)
特開2010-081287 (JP, A)
特開2010-243953 (JP, A)
特開2003-338805 (JP, A)
特開2009-246578 (JP, A)
特開2011-188044 (JP, A)
特開2011-166249 (JP, A)
特開2007-133176 (JP, A)
特開2008-197639 (JP, A)
特開2010-28741 (JP, A)
特開2007-43638 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B10/00-10/90
H04J14/00-14/08
G02F 1/01