



(12)发明专利

(10)授权公告号 CN 105470282 B

(45)授权公告日 2020.03.31

(21)申请号 201510805838.2

(22)申请日 2015.11.20

(65)同一申请的已公布的文献号
申请公布号 CN 105470282 A

(43)申请公布日 2016.04.06

(73)专利权人 TCL集团股份有限公司
地址 516006 广东省惠州市仲恺高新技术
开发区十九号小区

(72)发明人 陈亚文

(74)专利代理机构 深圳市君胜知识产权代理事
务所(普通合伙) 44268

代理人 王永文 刘文求

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 21/77(2017.01)

(56)对比文件

CN 103107133 A,2013.05.15,

CN 103151305 A,2013.06.12,

CN 104538357 A,2015.04.22,

审查员 徐晓雷

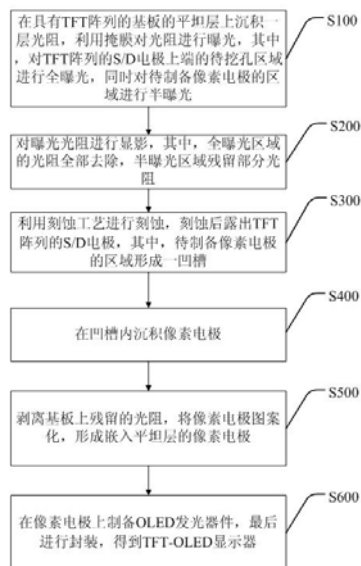
权利要求书1页 说明书4页 附图3页

(54)发明名称

一种无像素bank的TFT-OLED及制备方法

(57)摘要

本发明公开一种无像素bank的TFT-OLED及制备方法,本发明通过在TFT阵列的S/D电极上端的挖孔区域全曝光,待制备像素电极的区域半曝光,在刻蚀挖孔的过程中,待制备像素电极区域的TFT阵列的平坦层上端的光阻较薄,刻蚀过程中被刻蚀掉,因此该待制备像素电极区域的TFT阵列平坦层上形成一个凹槽,随后直接沉积像素电极,接着进行光阻剥离,以使像素电极图案化,此时的像素电极在TFT阵列平坦层的凹槽内,而没有凸出在TFT阵列平坦层表面,因而不需要额外的像素bank来覆盖像素电极边缘,以防止制备OLED时发生短路,大大简化了TFT-OLED显示器的制备工艺,节约了制备成本。



1. 一种无像素bank的TFT-OLED的制备方法,其特征在于,包括步骤:

A、在具有TFT阵列的基板的平坦层上沉积一层光阻,利用掩膜对光阻进行曝光,其中,对TFT阵列的S/D电极上端的待挖孔区域进行全曝光,同时对待制备像素电极的区域进行半曝光;

B、对曝光光阻进行显影,其中,全曝光区域的光阻全部去除,半曝光区域残留部分光阻;

C、利用刻蚀工艺进行刻蚀,刻蚀后露出TFT阵列的S/D电极,其中,待制备像素电极的区域形成一凹槽;

待制备像素电极的区域形成深度为50~200nm的凹槽;

D、在凹槽内沉积像素电极;

像素电极的厚度与TFT阵列的凹槽深度一致;

E、剥离基板上残留的光阻,将像素电极图案化,形成嵌入平坦层的像素电极;

F、在像素电极上制备OLED发光器件,最后进行封装,得到TFT-OLED。

2. 根据权利要求1所述的无像素bank的TFT-OLED的制备方法,其特征在于,所述步骤A中,所述基板为玻璃基板或柔性基板。

3. 根据权利要求1所述的无像素bank的TFT-OLED的制备方法,其特征在于,所述步骤A中,通过等离子增强化学气相沉积得到所述平坦层。

4. 根据权利要求1所述的无像素bank的TFT-OLED的制备方法,其特征在于,所述步骤A中,所述TFT阵列为非晶硅TFT阵列、多晶硅TFT阵列或金属氧化物TFT阵列。

5. 根据权利要求1所述的无像素bank的TFT-OLED的制备方法,其特征在于,所述步骤C中,所述刻蚀工艺为干法刻蚀工艺。

6. 根据权利要求1所述的无像素bank的TFT-OLED的制备方法,其特征在于,待制备像素电极的区域形成深度为100~150nm的凹槽。

7. 根据权利要求1所述的无像素bank的TFT-OLED的制备方法,其特征在于,所述步骤D中,像素电极为透明导电金属氧化物或导电金属。

8. 一种无像素bank的TFT-OLED,其特征在于,采用如权利要求1~7任一所述的无像素bank的TFT-OLED的制备方法制备得到。

一种无像素bank的TFT-OLED及制备方法

技术领域

[0001] 本发明涉及显示器技术领域,尤其涉及一种无像素bank的TFT-OLED及制备方法。

背景技术

[0002] 随着显示面板朝着轻薄、低能耗、便携带的趋势发展,以有机电致发光二极管(OLED)为代表的新一代显示技术受到了越来越广泛的关注。相比于LCD显示技术,OLED具有轻薄、低功耗、低驱动电压、更良好的视角和对比度、以及更快的响应速度等优点。

[0003] OLED显示器的一个重要组成部分是TFT阵列,目前TFT-OLED显示器件的制备过程通常为:在TFT阵列制备完成后,通过一次光刻工艺在TFT阵列的S/D电极上端挖一个孔露出S/D电极,然后沉积一层ITO,随后再次通过一次光刻工艺将ITO图案化形成与TFT阵列的S/D电极相连的像素电极,但是制程较为复杂,并且由于此时的ITO在TFT阵列的平坦层上形成了一层凸起,为了防止像素电极的边缘处在制备OLED器件的过程中发生短路,因此需要额外增加一层像素界定层(像素bank),覆盖像素电极ITO的边缘部分,这使得进一步复杂了制备工艺,增大了制备成本,此外像素bank的使用相对也减小了TFT-OLED显示器的开口率。

[0004] 因此,现有技术还有待于改进和发展。

发明内容

[0005] 鉴于上述现有技术的不足,本发明的目的在于提供一种无像素bank的TFT-OLED及制备方法,旨在解决现有TFT-OLED的制备方法复杂、制备成本高及开口率小的问题。

[0006] 本发明的技术方案如下:

[0007] 一种无像素bank的TFT-OLED的制备方法,其中,包括步骤:

[0008] A、在具有TFT阵列的基板的平坦层上沉积一层光阻,利用掩膜对光阻进行曝光,其中,对TFT阵列的S/D电极上端的待挖孔区域进行全曝光,同时对待制备像素电极的区域进行半曝光;

[0009] B、对曝光光阻进行显影,其中,全曝光区域的光阻全部去除,半曝光区域残留部分光阻;

[0010] C、利用刻蚀工艺进行刻蚀,刻蚀后露出TFT阵列的S/D电极,其中,待制备像素电极的区域形成一凹槽;

[0011] D、在凹槽内沉积像素电极;

[0012] E、剥离基板上残留的光阻,将像素电极图案化,形成嵌入平坦层的像素电极;

[0013] F、在像素电极上制备OLED发光器件,最后进行封装,得到TFT-OLED。

[0014] 所述的无像素bank的TFT-OLED的制备方法,其中,所述步骤A中,所述基板为玻璃基板或柔性基板。

[0015] 所述的无像素bank的TFT-OLED的制备方法,其中,所述步骤A中,通过等离子增强化学气相沉积得到所述平坦层。

[0016] 所述的无像素bank的TFT-OLED的制备方法,其中,所述步骤A中,所述TFT阵列为非

晶硅TFT阵列、多晶硅TFT阵列或金属氧化物TFT阵列。

[0017] 所述的无像素bank的TFT-OLED的制备方法,其中,所述步骤C中,所述刻蚀工艺为干法刻蚀工艺。

[0018] 所述的无像素bank的TFT-OLED的制备方法,其中,所述步骤C中,待制备像素电极的区域形成深度为50~200nm的凹槽。

[0019] 所述的无像素bank的TFT-OLED的制备方法,其中,待制备像素电极的区域形成深度为100~150nm的凹槽。

[0020] 所述的无像素bank的TFT-OLED的制备方法,其中,所述步骤D中,像素电极为透明导电金属氧化物或导电金属。

[0021] 所述的无像素bank的OLED显示器的制备方法,其中,所述步骤D中,像素电极的厚度与TFT阵列的凹槽深度一致。

[0022] 一种无像素bank的TFT-OLED,其中,采用如上任一所述的无像素bank的OLED显示器的制备方法制备得到。

[0023] 有益效果:本发明通过半曝光工艺在需要沉积像素电极区域的平坦层上刻蚀形成一个凹槽,从而将像素电极沉积在凹槽内,形成嵌入TFT阵列平坦层中的像素电极;同时通过光阻剥离将像素电极图案化,免去了像素bank的使用;另外,还免去了传统像素电极图案化的一次光刻工艺,从而大大简化了TFT-OLED的TFT基板的制作工艺,节约了制备成本。

附图说明

[0024] 图1为本发明一种无像素bank的TFT-OLED的制备方法较佳实施例的流程图。

[0025] 图2为图1中步骤S200后得到的截面示意图。

[0026] 图3为图1中步骤S300后得到的截面示意图。

[0027] 图4为图1中步骤S400后得到的截面示意图。

[0028] 图5为图1中步骤S500后得到的截面示意图。

具体实施方式

[0029] 本发明提供一种无像素bank的TFT-OLED及制备方法,为使本发明的目的、技术方案及效果更加清楚、明确,以下对本发明进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0030] 请参阅图1,图1为本发明一种无像素bank的TFT-OLED的制备方法较佳实施例的流程图,如图所示,其包括步骤:

[0031] S100、在具有TFT阵列的基板的平坦层上沉积一层光阻,利用掩膜对光阻进行曝光,其中,对TFT阵列的S/D电极上端的待挖孔区域进行全曝光,同时对待制备像素电极的区域进行半曝光;

[0032] S200、对曝光光阻进行显影,其中,全曝光区域的光阻全部去除,半曝光区域残留部分光阻;

[0033] S300、利用刻蚀工艺进行刻蚀,刻蚀后露出TFT阵列的S/D电极,其中,待制备像素电极的区域形成一凹槽;

[0034] S400、在凹槽内沉积像素电极;

[0035] S500、剥离基板上残留的光阻,将像素电极图案化,形成嵌入平坦层的像素电极;

[0036] S600、在像素电极上制备OLED发光器件,最后进行封装,得到TFT-OLED。

[0037] 本发明通过在制作TFT-OLED像素电极的过程中采用半曝光工艺,即:TFT阵列的S/D电极上端的挖孔区域全曝光,待制备像素电极的区域半曝光,在S/D电极刻蚀挖孔的过程中,待制备像素电极区域的TFT阵列的平坦层上端的光阻较薄,刻蚀过程中被刻蚀掉,因此该待制备像素电极区域的TFT阵列平坦层上由于失去了光阻的保护而被刻蚀掉一部分,形成一个凹槽,随后直接沉积像素电极,接着进行光阻剥离,以使像素电极图案化,此时的像素电极在TFT阵列平坦层的凹槽内,而没有凸出在TFT阵列平坦层表面,因而不需要额外的像素bank来覆盖像素电极边缘,以防止制备OLED时发生短路,大大简化了TFT-OLED的制备工艺,节约了制备成本。

[0038] 图2~图5为图1中各步骤后得到的截面示意图。请参见图2,一具有TFT阵列1的基板2,在TFT阵列1上覆盖有平坦层3,所述平坦层3起平整的作用,便于后续功能层的制备。所述平坦层3的材料为现有常规材料即可,本发明在此不再详细赘述。本发明可通过等离子增强化学气相沉积得到所述平坦层3。然后在平坦层3上沉积一层光阻4,利用掩膜对光阻4进行曝光,且对TFT阵列1的S/D电极上端的挖孔区域进行全曝光,同时对TFT阵列1的待制备像素电极的区域进行半曝光;接着对曝光光阻进行显影,S/D电极上端的挖孔区域光阻进行去除,待制备像素电极的区域残留一层光阻,得到图2所示的TFT基板的截面示意图。优选地,所述基板2可以为玻璃基板或柔性基板。优选地,所述TFT阵列1可以为非晶硅TFT阵列、多晶硅TFT阵列(如高温多晶硅TFT阵列或低温多晶硅TFT阵列)或金属氧化物TFT阵列。TFT阵列是对显示器进行驱动的电路基板,通常是通过反复实施成膜、光刻及蚀刻工序,在基板上制备出所述TFT阵列,TFT阵列制备工序为现有技术,本发明在此不再详细赘述。

[0039] 如图3所示,接着利用刻蚀工艺进行刻蚀,刻蚀后露出TFT阵列1的S/D电极,TFT阵列1的待制备像素电极的区域形成一凹槽。优选地,TFT阵列1的待制备像素电极的区域形成深度为50~200nm的凹槽。更优选地,TFT阵列的待制备像素电极的区域形成深度为100~150nm(如120nm)的凹槽。优选地,所述刻蚀工艺为干法刻蚀工艺,干法刻蚀是用等离子体进行薄膜刻蚀的技术。

[0040] 如图4所示,随后在凹槽内沉积像素电极,得到嵌于TFT阵列平坦层的凹槽内的像素电极5。此时的像素电极在TFT阵列平坦层的凹槽内,而没有凸出在TFT阵列平坦层表面,因而不需要额外的像素bank来覆盖像素电极边缘,以防止制备OLED时发生短路,大大简化了TFT-OLED的制备工艺,节约了制备成本。优选地,像素电极5可以为透明导电金属氧化物或导电金属。且所述像素电极5的厚度与TFT阵列1的凹槽深度一致。

[0041] 如图5所示,剥离基板上残留的光阻4,将像素电极5图案化,形成嵌入TFT阵列平坦层内的像素电极5。最后,在像素电极5上制备OLED发光器件,最后进行封装,得到TFT-OLED。像素电极5上OLED发光器件的制备为现有技术,本发明在此不再赘述。通过将光阻剥离将像素电极5图案化,从而免去了像素bank的使用,同时也免去了传统像素电极图案化的一次刻蚀工艺。

[0042] 通过上述各工艺步骤,本发明的像素电极在TFT阵列平坦层的凹槽内,而没有凸出在TFT阵列平坦层表面,因而不需要额外的像素bank来覆盖像素电极边缘,以防止制备OLED时发生短路,大大简化了TFT-OLED显示器的制备工艺,节约了制备成本。

[0043] 基于上述制备方法,本发明还提供一种无像素bank的TFT-OLED,其采用如上任一所述的无像素bank的OLED显示器的制备方法制备得到。

[0044] 综上所述,本发明提供一种无像素bank的TFT-OLED及制备方法,通过半曝光工艺在TFT阵列平坦层上形成凹槽,然后在凹槽内沉积像素电极,同时通过光阻剥离将像素电极图案化,从而免去了像素bank的使用,同时也免去了传统像素电极图案化的一次刻蚀工艺,大大简化了TFT-OLED显示器的制备工艺,节约了制备成本。

[0045] 应当理解的是,本发明的应用不限于上述的举例,对本领域普通技术人员来说,可以根据上述说明加以改进或变换,所有这些改进和变换都应属于本发明所附权利要求的保护范围。

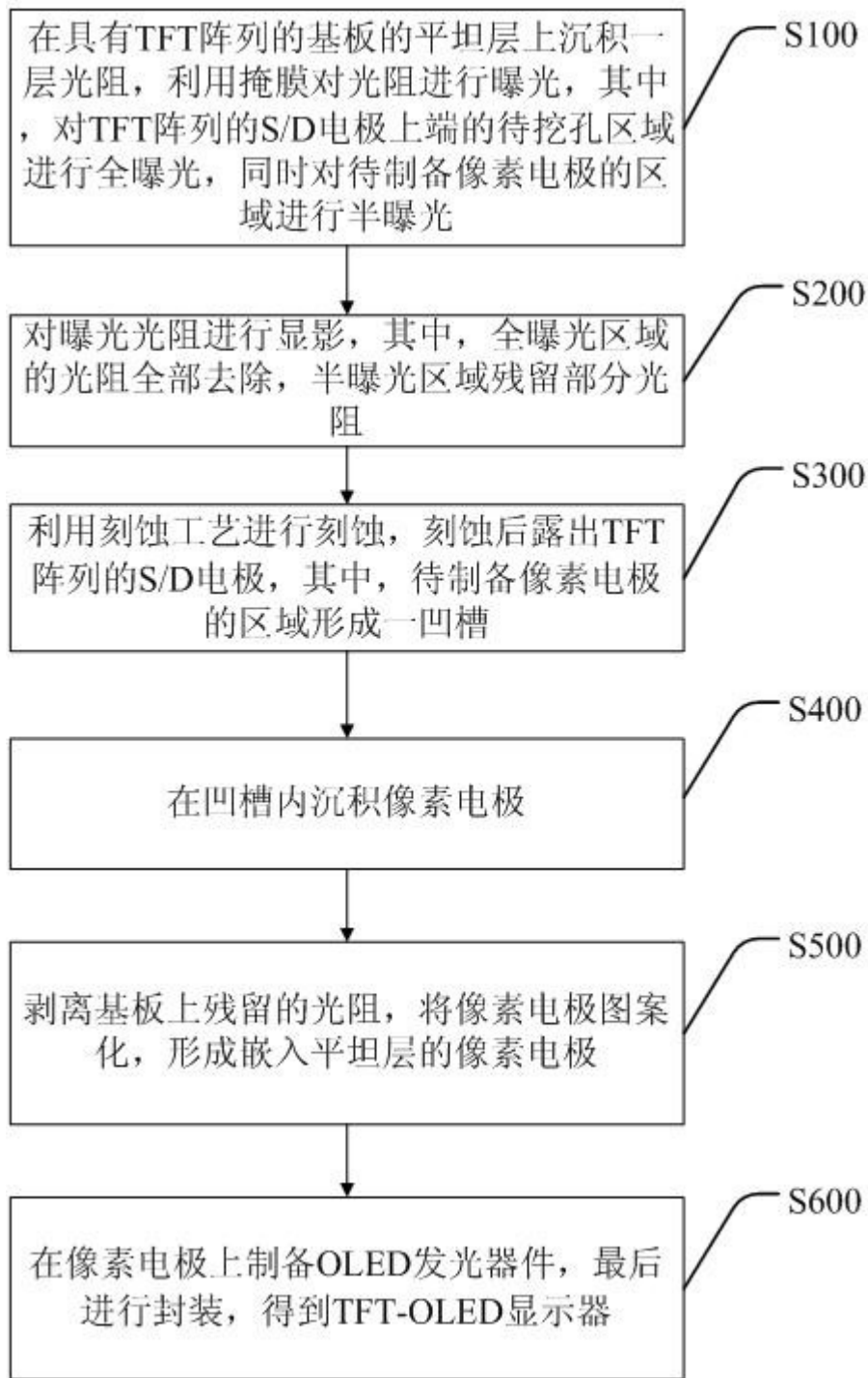


图1

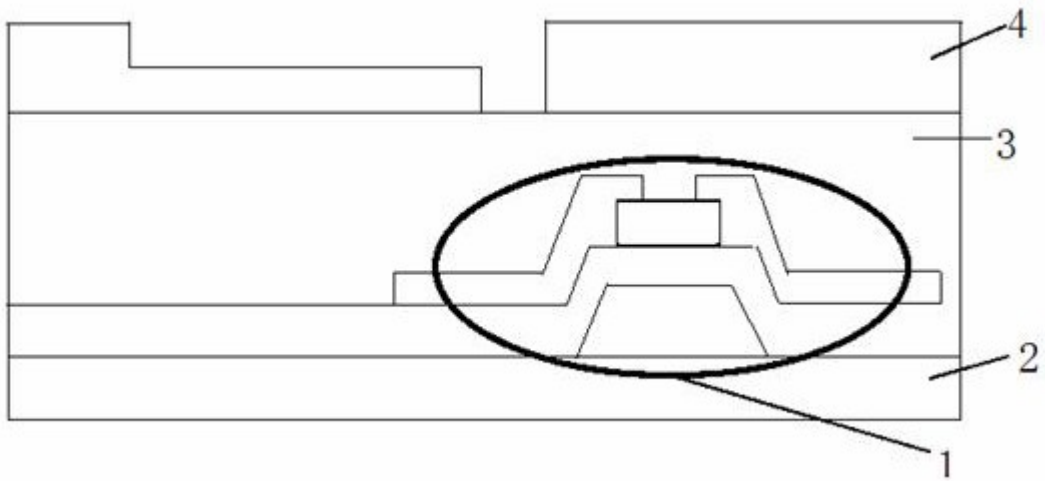


图2

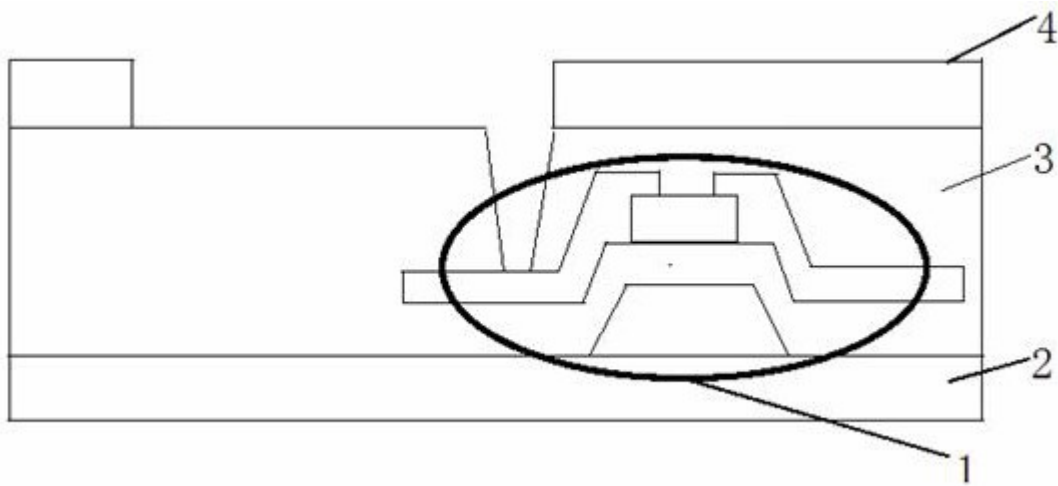


图3

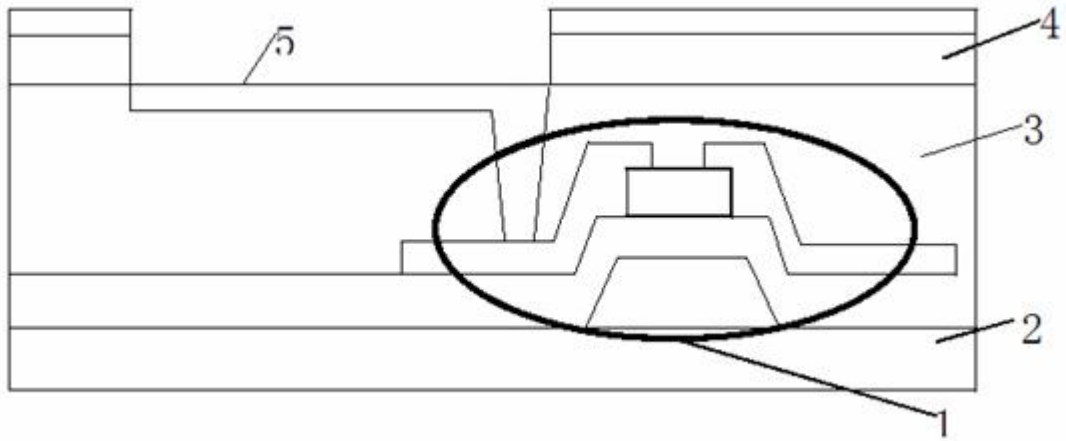


图4

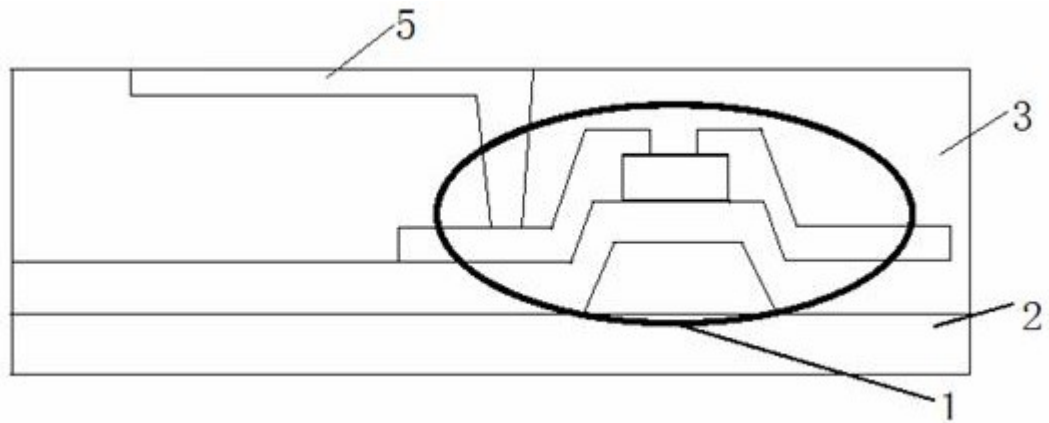


图5