

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，
其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：
美國、2004.03.22、60/555,193

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

其係無法製造作為由時脈訊號所驅動之相同的積體電路 (IC, integrated circuit) 之部分者。舉例而言，諸如英特爾奔騰 (Intel Pentium) 處理器之微處理器係需要一個單獨的時脈 IC。結果，需要準確時脈訊號之實質每個電路係需要一個晶片外 (off-chip) 的時脈產生器。

針對於該種非整合的解決方式係存在數個結果。舉例而言，因為該種處理器係必須透過外側的電路 (諸如：一印刷電路板 (PCB, printed circuit board)) 而連接，耗電係相對地提高了。於仰賴於一有限的電源供應器 (諸如：於行動通訊之電池電力) 之應用中，該種額外的耗電係不利的。

此外，該種非整合的解決方式係由於需要額外的 IC 而增加空間與面積需求，無論是於 PCB 或於成品，此亦為不利於行動環境。甚者，該種額外的構件係增加製造與生產成本，由於一個額外的 IC 係必須被製造且組裝於主要電路 (諸如：一微處理器)。

與其他電路形成積體電路之其他的時脈產生器通常並非極為準確，尤其經過製造過程、電壓與溫度 (PVT, process, voltage, and temperature) 變化。舉例而言，環式 (ring)、弛張 (relaxation) 與相位移振盪器係可提供一時脈訊號以適用於某些低靈敏度的應用，但是無法提供於某些較為複雜的電子電路 (諸如：於需要有效處理能力的應用中) 所需之較高的準確度。此外，此等時脈產生器或振盪器係經常表現出可觀的頻率漂移、顫動，具有相當低的 Q 值，且為受到來自雜訊或其他干擾之其他的失真。

結果，對於可為單片式整合於其他電路(作為單一個 IC)且為高度準確於 PVT 變化之一種時脈產生器或時序參考器的需求係仍然存在。該種時脈產生器或時序參考器係應為自由運作及自我參考，且應不需要鎖定或參考至另一個參考訊號。該種時脈產生器或時序參考器係應表現出最小的頻率漂移且具有相當低的顫動，且應為適用於需要高度準確的系統時脈之應用。該種時脈產生器或時序參考器係應提供多個操作模式，其包括：一時脈模式、一參考模式、一省電(power conservation)模式、與一脈衝模式。

【發明內容】

於種種範例實施例中，本發明係提出一種頻率控制器與溫度補償器，其用以提供頻率控制與選擇，以用於一低顫動、自由運作及自我參考之時脈產生器及/或時序與頻率參考器，其於 PVT 變化下係為高度準確，且其可為單片式整合於其他電路以形成單一個積體電路。並不需要單獨的參考振盪器。本發明之種種範例實施例係包括於製造過程、電壓與溫度(PVT)變化下用於產生高度準確的頻率之特徵。此等特徵係包括頻率調諧與選擇、及對於歸因於溫度及/或電壓變動與製造過程變化所可引起的頻率變化之補償。

此外，本發明之種種範例的實施例係提出一種時脈產生器及/或時序與頻率參考器，其具有包括諸如一省電模式、一時脈模式、一參考模式、與一脈衝模式之模式的多個操作模式。此外，種種的實施例係提供於不同的頻率之

多個輸出訊號，且提供於此等種種訊號之間的低等待時間 (latency) 與無閃訊號 (glitch-free) 之切換。

顯著而言，本發明之種種範例的實施例係產生顯著且相當高的頻率，諸如於數百 MHz (百萬赫茲) 與 GHz (十億赫茲) 之範圍，其接著為分割至複數個較低的頻率。各個該種分割以 “N” (作為整數之比率的一有理數) 係造成顯著的雜訊降低，隨著相位雜訊為降低 N 倍而且雜訊功率為降低 N^2 倍。結果，本發明之種種範例的實施例係造成其相較於其他振盪器 (諸如：環式振盪器) 所可得到者之顯著較低的顫動。

種種的裝置實施例係包括一諧振器、一放大器、與一頻率控制器，其可包括種種的構件或模組，諸如：一溫度補償器、一過程變化補償器、一電壓隔離器、一分頻器、與一頻率選擇器。該諧振器係提供其具有一諧振頻率之一第一訊號。溫度補償器係響應於溫度而調整該諧振頻率，且過程變化補償器係響應於製造過程變化而調整該諧振頻率。此外，種種的實施例亦可包括：一分頻器，以分割其具有諧振頻率之第一訊號成為其具有對應的複數個頻率之複數個第二訊號，該複數個頻率係實質為等於或低於諧振頻率；及，一頻率選擇器，以提供來自該複數個第二訊號之一輸出訊號。該頻率選擇器可更包含一閃訊號抑制器。輸出訊號係可提供於種種形式之任一者，諸如：差動或單端、以及實質方波或正弦。

本發明係提出一種用於諧振器的頻率控制之裝置，該

諧振器係適以提供具有一諧振頻率之一第一訊號，該種裝置包含：一放大器，可耦接至該諧振器；及，一頻率控制器，耦接至該放大器且可耦接至該諧振器，該頻率控制器係適以響應於複數個變數之至少一個變數而修正諧振頻率。該複數個變數係包含溫度、製造過程、電壓、與頻率，該放大器係可為一負互導放大器。

該頻率控制器係更適以響應於溫度而修正通過該負互導放大器之一電流，且可包括響應於溫度之一電流源。該電流源係可具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。該頻率控制器係可更適以修正通過該負互導放大器之一電流或修正該負互導放大器之一互導，以選擇該諧振頻率。該頻率控制器係可更適以響應於一電壓或響應於製造過程變化而修正通過該負互導放大器之一電流。該頻率控制器係可更適以響應於製造過程變化而修正該負互導放大器之一互導。

於另一個範例的實施例，本發明係提出一種裝置，其包含：一諧振器，適以提供具有一諧振頻率之一第一訊號；一負互導放大器，耦接至該諧振器；以及一溫度補償器，耦接至該負互導放大器及諧振器，該溫度補償器係適以響應於溫度而修正該諧振頻率。

該溫度補償器係更適以響應於溫度而修正通過該負互導放大器之一電流，且可更包含其響應於溫度之一電流

源。該電流源係可具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。該電流源係典型地透過一或多個電流鏡而耦接至該負互導放大器。

於另一個範例的實施例，本發明係提出一種裝置，其包含：一諧振器，該諧振器適以提供具有一諧振頻率之一第一訊號；一負互導放大器，耦接至該諧振器；一電流鏡，耦接至該負互導放大器；以及一電流源，耦接至該電流鏡，藉著響應於溫度而改變通過該電流鏡與負互導放大器之一電流，該電流源係適以修正該諧振頻率。該電流源係可具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。

本發明亦可包括一模式選擇器，其耦接至該頻率選擇器，其中，該模式選擇器係適以提供複數個操作模式，可選自包含一時脈模式、一時序與頻率參考模式、一省電模式、與一脈衝模式之一群組。

針對於一個參考模式，本發明亦可包括：一同步化電路，耦接至模式選擇器；以及一控制振盪器，耦接至同步化電路且適以提供一第三訊號；其中，於時序與頻率參考模式中，該模式選擇器係更適以耦接輸出訊號至同步化電路，以控制第三訊號之時序與頻率。該種同步化電路係可為一延遲鎖定(delay-locked)迴路、一相位鎖定(phase-locked)

迴路、或一注入鎖定(injection locking)電路。

此等與另外的實施例係更詳細論述於後。藉由本發明與其實施例之以下的詳細說明、藉由申請專利範圍以及藉由圖式，將能清楚地明瞭本發明之諸多其他的優點與特徵。

【實施方式】

儘管本發明係容許諸多不同形式之實施例，其係顯示於圖式且將詳細說明於特定實例與實施例，但需瞭解的是：本揭示內容係為本發明的理念之例證且不在於限制本發明所示的特定實例與實施例。

如上所述，本發明之種種的實施例係提供諸多優點，包括具有能力以整合一種高度準確(於 PVT 下)、低顫動、自由運作及自我參考之時脈產生器及/或時序與頻率參考器於其他電路，諸如於第 1 圖所示。第 1 圖係說明根據本發明揭示內容之一個範例系統實施例 150 的方塊圖。於第 1 圖所示，系統 150 係單一個積體電路，其具有單片式整合於另一(或第二)電路 180 之本發明的一種時脈產生器及/或時序/頻率參考器 100、以及介面(I/F)(或輸入/輸出(I/O)電路) 120。介面 120 係通常將提供電力(諸如：來自一電源供應器(未顯示))、接地、與其他線路或匯流排至時脈產生器 100，諸如：用於校準與頻率選擇。如圖所示，一或多個輸出時脈訊號係提供於匯流排 125，如為複數個頻率，諸如：一第一頻率(f_0)、一第二頻率(f_1)、等等、到一第($n+1$)頻率(f_n)。此外，一省電模式(或低電力模式(LP))係提供(亦

於匯流排 125)。第二電路 180 (或 I/F 120)亦可提供輸入至時脈產生器 100，諸如：透過選擇訊號(S_0 、 S_1 、到 S_n)、及一或多個校準訊號(C_0 到 C_n)。或者是，選擇訊號(S_0 、 S_1 、到 S_n)及一或多個校準訊號(C_0 到 C_n)係可透過介面 120 (諸如：於匯流排 135)且連同電源(於線路 140)與接地(於線路 145)而直接提供至時脈產生器 100。

除了一個低電力模式之外，時脈產生器及/或時序/頻率參考器 100 係具有進一步詳述於後之另外的模式。舉例而言，於一時脈模式，裝置 100 係將提供一或多個時脈訊號(作為輸出訊號)至第二電路 180。第二電路 180 係可為任何型式或種類的電路，諸如：一微處理器、一數位訊號處理器(DSP)、一射頻電路、或例如其可利用一或多個輸出時脈訊號之任何其他電路。此外，舉例而言，於一時序或頻率參考模式，來自裝置 100 之輸出訊號係可為一參考訊號，諸如：用於一第二振盪器之同步化的一參考訊號。結果，術語“時脈產生器及/或時序/頻率參考器”係將可互換使用於本文，瞭解的是：時脈產生器係亦將通常為提供一方波的訊號，其可為提供一時序/頻率參考器或否，其可改為利用一實質正弦的訊號。此外，如進一步詳述於後，本發明之種種的實施例亦提供一脈衝模式，其中，來自時脈產生器及/或時序/頻率參考器 100 之輸出訊號係提供於短脈衝群(burst)或區間(interval)，例如：用於提高的指令處理效率與較低的耗電。

應為注意的是：種種的訊號係稱為例如“實質”正弦

或方波。此係順應其可能致使該等訊號為實際不同於教科書所見的較理想描繪者之引入的種種變動、雜訊源、與其他失真。舉例而言，如進一步詳細論述於後，範例“實質”方波訊號係描繪於第 15A 與 15B 圖，且呈現種種的失真，諸如：衝量不足(undershoot)、過衝量(overshoot)、與其他的變化，然而視為實際之極高品質的方波。

本發明之數個重要特徵係於系統 150。第一，一種高度準確、低顫動、自由運行及自我參考的時脈產生器 100 係單片式整合於其他(第二)電路 180，以形成單一個積體電路(系統 150)。此係明顯對比於先前技藝，於其，一種參考振盪器係運用以提供一時脈訊號，諸如：一晶體參考振盪器，其無法為整合於其他電路且為晶片外式(off-chip)，如其必須為透過一電路板而連接至任何另外電路之一第二及單獨元件。舉例而言，根據本發明，系統 150 (包括：時脈產生器 100)係可隨同其他、第二電路而製造，運用習用的 CMOS、BJT、BiCMOS、或是其利用於現代 IC 製造之其他製造技術。

第二，並不需要單獨的參考振盪器。代之，根據本發明，時脈產生器 100 係自我參考及自由運作，俾使其為未參考或鎖定至另一訊號，諸如為同步化於一相位鎖定迴路(PLL)、延遲鎖定迴路(DLL)、或是經由注入鎖定(injection locking)至一參考訊號，其為先前技藝之典型者。

第三，時脈產生器 100 係提供複數個輸出頻率與一個省電模式，俾使頻率係可為以低的等待時間及一種無閃訊

號模式而切換。舉例而言，第二電路 180 係可轉換至一省電模式，諸如：一電池或較低頻率模式，且要求(透過選擇訊號)一較低時脈頻率以使得耗電為最小，或要求一低功率的時脈訊號以進入一睡眠模式。如更為詳細論述於後，該種頻率切換係提供為具有實質可忽略的等待時間，具有低的等待時間為引入用於閃訊號防止(正比於所利用之閃訊號防止級的數目)，運用僅為少數的時脈週期，而非其為需要以改變來自一 PLL/DLL 振盪器之輸出頻率的數千個時脈週期。

此外，給定於下文所論述之時脈產生器及/或時序/頻率參考器 100 的極高可利用輸出頻率，新的操作模式係可利用。舉例而言，時脈啟動時間係有效或實質為可忽略，而允許時脈產生器及/或時序/頻率參考器 100 為重複起始與停止，諸如：針對於省電而整體關閉或為脈動式。舉例而言，非為連續運行作為一時脈，該時脈產生器及/或時序/頻率參考器 100 係可操作於相當短、離散的區間或短脈衝群(即：脈動式)，週期式或非週期式，用於由一第二電路 180 (諸如：一處理器)之指令處理。如更為詳細論述於後，關於快速的啟動時間，該種脈衝式操作係提供電力節省，由於更多的指令(每秒鐘為百萬個指令或 MIPS (million instructions per second))為處理於每微瓦(mW, milliwatt)之功率消耗。此外，除了其他用途之外，該種脈衝式操作亦可為利用以週期性同步化一第二時脈或振盪器。結果，時脈產生器及/或時序/頻率參考器 100 (與於下文所論述之其

他的實施例)係具有複數個操作模式，包括：一時脈模式、一時序及/或頻率參考模式、一省電模式、與一脈衝模式。

第四，如更為詳細論述於後，時脈產生器及/或時序/頻率參考器 100 係包括特徵為於製造過程、電壓、與溫度 (PVT) 變化之高度準確的頻率產生。此等特徵係包括頻率調諧與選擇、以及對於其可為歸因於溫度及/或電壓變動與製造過程變化所引起的頻率變化之補償。

第五，時脈產生器及/或時序/頻率參考器 100 係產生一顯著且相當高的頻率，諸如：於數百 MHz 與 GHz 範圍，其接著為分割至複數個較低頻率。各個該種分割以 “N” (作為整數之一比率的一有理數) 係造成顯著的雜訊降低，隨著相位雜訊為降低 N 而且雜訊功率為降低 N^2 。結果，本發明之時脈產生器係造成其相較於其他振盪器 (諸如：環式振盪器) 所可得到者之顯著較低的顫動。

此等特徵係更為詳細說明於第 2 圖，其係說明根據本發明揭示內容之一第一範例裝置 200 之實施例的方塊圖。如於第 2 圖所示，裝置 200 係一時脈產生器及/或時序/頻率參考器，其提供一或多個輸出訊號，諸如：其具有複數個頻率的任一者 (運用頻率選擇器 205 所選擇) 之一時脈或參考訊號。裝置 (時脈產生器) 200 係包括一振盪器 210 (具有一諧振元件)、一頻率控制器 215、一分頻器 220、一模式選擇器 225、以及上述之頻率選擇器 205。根據本發明，振盪器 210 係產生其具有一相當高頻率 f_0 之一訊號。歸因於上述之 PVT 變化，頻率控制器 215 係利用以頻率選擇或

調諧該振盪器 210，俾使振盪頻率 f_0 係可選自複數個潛在振盪頻率，即：頻率控制器 215 係提供其為準確於 PVT 變化之頻率的輸出訊號。

舉例而言，給定此等 PVT 變化，來自一個振盪器(諸如：振盪器 210)之輸出頻率係可變化為 $\pm 5\%$ 。對於一些應用，諸如：其利用環式振盪器者，該頻率變化性係可接受。然而，根據本發明，對於時脈產生器 200 之較大的準確度係合意，尤其是對於較靈敏或複雜的應用，諸如：提供用於整合的微處理器、微控制器、數位訊號處理器、通信控制器、等等之時脈訊號。結果，頻率控制器 215 係利用以針對於此等 PVT 變化而調整，俾使來自該振盪器之輸出頻率係所選擇或期望的頻率 f_0 ，其具有為大小的數倍等級之較小許多的變異，諸如： $\pm 0.25\%$ ，且具有相當低的顫動。

欲改善性能及減小顫動(雜訊)與其他的干擾，不用產生一低頻率輸出且將其相乘為高達一較高的頻率(如同其運用 PLL 與 DLL 所典型作成者)，本發明係產生一相當高頻率輸出 f_0 ，其接著為運用分頻器 220 而分割至一或多個較低的頻率(f_1 到 f_n)。具有來自分頻器 220 之複數個頻率的一或多者之時脈訊號係可接著運用頻率選擇器 205 而選擇。如上所述，該頻率選擇係提供為無閃訊號且具有低等待時間，而提供極快且無閃訊號的頻率切換。此外，複數個操作模式係運用模式選擇器 225 而提供。

第 3 圖係更詳細說明根據本發明揭示內容之一第二範例裝置實施例的方塊圖，如為時脈產生器及/或時序/頻率

參考器 300。參考第 3 圖，時脈產生器及/或時序/頻率參考器 300 係包含一諧振器 310、一持續放大器 305、一溫度補償器 315、一過程變化補償器 320、一頻率校準模組 325、一或多個係數暫存器 340，且視所選擇的實施例而定，亦可包括：一分頻器與方波產生器 330、一電壓隔離器 355、一諧振頻率選擇器 360、一輸出頻率選擇器 335、以及模式選擇器 345。持續放大器 305、溫度補償器 315、過程變化補償器 320、電壓隔離器 355、諧振頻率選擇器 360、以及頻率校準模組 325 係經常為納入於一頻率控制器，諸如：頻率控制器 215。亦應注意的是：於時序或頻率參考器實施例係可能為不需要(方塊 330 之)方波產生器。

諧振器 310 係可為其儲存能量之任何型式的諧振器，諸如：耦接以形成一種 LC 槽路(tank)之一電感器(L)與一電容器(C)，其中，該 LC 槽路係具有複數個 LC 槽路組態之一個選擇的組態，或者是電氣或機電式等效於或是典型表示於此技藝為一電感器耦接至一電容器。除了 LC 諧振器之外，其他的諧振器係視為等效且為於本發明之範疇內；舉例而言，諧振器 310 係可為一陶瓷諧振器、一機械諧振器(例如：XTAL)、一微機電(MEMS, microelectromechanical)諧振器、或一薄膜體聲音諧振器。於其他實例，種種的諧振器係可為由電氣或機電式類比而表示為 LC 諧振器，且亦為於本發明之範疇內。於範例的實施例，一 LC 槽路係已經利用作為一諧振器，以提供高的 Q 值。

持續放大器 305 係提供對於諧振器 310 之起始以及持續的放大。溫度補償器 315 係提供對於諧振器 310 之頻率控制，以基於歸因於溫度的變化而調整振盪頻率。於選擇的實施例，視所期望或需要之控制的程度而定，溫度補償器 315 係可包括於電流以及頻率之控制，如對於選擇的實施例之下文所示。同理，過程變化補償器 320 係提供對於諧振器 310 之頻率控制，以調整振盪頻率，基於半導體製造技術所固有的過程變化：於一給定鑄造工廠的過程變化（例如：批次或運轉變化、於一給定晶圓之變化、與於同一晶圓之晶片對晶片的變化）以及於不同鑄造工廠與鑄造製程（例如：130 奈米與 90 奈米製程）之間的過程變化。頻率校準模組 325 係利用以自其可發生於諧振器 310 的振盪頻率之間而微調及選擇所期望的輸出頻率 f_0 ，即：自複數個可利用或潛在的頻率而選擇輸出頻率 f_0 。於選擇的實施例，係數暫存器 340 為運用以儲存其利用於更為詳述於後之種種範例補償器與校準實施例的係數值。

除了溫度與過程補償之外，電壓隔離器 355 係提供隔離自電壓之變化（諸如：來自一電源供應器），且可為分離實施或作為其他構件之部分者，諸如：溫度補償器 315 之部分者。除了對於此等 PVT 變化的頻率調整之外，諧振頻率亦可為透過諧振頻率選擇器 360 而獨立選擇，用於得到來自一可利用頻率範圍之一選擇頻率。

針對時脈訊號產生，時脈產生器 300 係利用一分頻器（於模組 330）以轉換輸出振盪頻率 f_0 至複數個較低的頻率（ f_1

到 f_n)，且運用一方波產生器(亦於模組 330)以轉換一實質正弦的振盪訊號至用於時脈應用之一實質方波的訊號。頻率選擇器 335 係接著提供其具有該複數個頻率之一或多個可利用的輸出訊號之選擇，且模式選擇器 345 亦可提供操作模式選擇，諸如：提供一低電力模式、一脈衝模式、一參考模式、等等。運用此等構件，時脈產生器 300 係提供複數個高度準確(於 PVT 下)、低顫動、且穩定的輸出頻率 f_0 、 f_1 到 f_n ，具有歸因於該等 PVT 變化之最小至可忽略的頻率漂移，因而提供針對於靈敏或複雜應用之充分的準確度與穩定度，如上所述。

第 4 圖係高階示意方塊圖，其說明根據本發明揭示內容之範例的頻率控制器、振盪器、與頻率校準實施例。如於第 4 圖所示，該諧振器係實施為一諧振 LC 槽路 405，且該頻率控制器係實施為數個元件，即：一負互導放大器 410 (運用以實施該持續放大器)、一溫度響應式(或溫度相依式)電流產生器(I(T)) 415、一溫度響應式(或溫度相依式)頻率($f_0(T)$)補償模組 420、一過程變化補償模組 425，且亦可包括一頻率校準模組 430。種種的溫度響應式或溫度相依式模組 415 與 420 係靈敏或響應於溫度變動，且提供對應調整，俾使諧振頻率係準確於此等 PVT 變化。

諧振 LC 槽路 405 及一持續放大器係可同樣描述為一諧波振盪器或諧波核心(core)，且所有該等變化為於本發明之範疇內。應為注意的是：儘管諧振 LC 槽路 405 係一電感器 435 為並聯於一電容器 440，其他的電路拓撲結構

(topology)亦為習知且為等效於已述者，諸如：一電感為串聯於一電容。另一種等效的拓撲結構係說明於第 8 圖。此外，如上所述，其他型式的諧振器係可利用且均視為等效於本文所示之範例的諧振 LC 槽路。甚者，如更為詳細論述於後，另外的電容(固定及可變)係分布於種種的模組且為有效形成諧振 LC 槽路 405 之部分者。此外，對應的電阻(或阻抗) R_L 445 與 R_C 450 係分離顯示，但應瞭解為分別為電感器 435 與電容器 440 之內在者，其發生為製造之部分者，且非為個別電感器 435 與電容器 440 之額外或單獨的構件。反之，該等電阻亦可納入為對於 PVT 變化之補償的部分者。

諧振 LC 槽路或振盪器 405 之電感器 435 與電容器 440 係尺寸為實質或大概提供所選擇的振盪頻率 f_0 、或是於 f_0 之振盪頻率範圍。此外，電感器 435 與電容器 440 係可尺寸為具有或符合 IC 佈局面積要求，較高的頻率為需要較少的面積。熟悉此技藝人士係將知悉的是： $f_0 \approx 1/2\pi\sqrt{LC}$ ，但是僅為一第一階的近似，如下文所論述，因為諸如阻抗 R_L 與 R_C 、以及溫度與過程變化與其他失真之其他的因素係影響 f_0 。舉例而言，電感器 435 與電容器 440 係可尺寸為產生於 1 至 5 GHz 範圍之一諧振頻率；於其他的實施例，較高或較低的頻率係可為合意，且所有該等頻率係於本發明之範疇內。此外，電感器 435 與電容器 440 係可運用任何半導體或其他電路處理技術而製造，且可為例如 CMOS 相容、雙極性接面電晶體相容，而於其他實施例，電感器 435

與電容器 440 係可運用絕緣體上矽 (SOI, silicon-on-insulator)、金屬 - 絕緣體 - 金屬 (MiM, metal-insulator-metal)、聚矽 - 絕緣體 - 聚矽 (PiP, polysilicon-insulator-polysilicon)、砷化鎵 (GaAs)、應變矽 (strained-silicon)、半導體異接面技術、或基於微機電 (MEMS-based) 技術而製造，此亦為舉例而非為限制。應為瞭解的是：所有該等施行與實施例係於本發明之範疇內。此外，除了或取代諧振 LC 槽路 405，其他的諧振器及/或振盪器實施例亦可為利用且亦為於本發明之範疇內。如運用於本文，“LC 槽路 (tank)” 係將意指且涉及其可能提供振盪之任何與所有的電感器與電容器電路佈局、組態、或拓撲結構，無論是如何實施。應為注意的是：運用諸如 CMOS 技術之一種習用製程以製造振盪器 405 之能力係允許時脈產生器為與其他電路 (諸如：第二電路 180) 而整體或單片式製造，且提供本發明之一個顯著的優點。

此外，於第 4 圖所示之電容 440 係僅為涉及於諧振 LC 槽路 405 之諧振與頻率決定的整體電容之一部分，且為一固定電容。於選擇的實施例，此固定電容係可代表其根本利用於振盪器之總電容的約為 10% 至 90%，舉例而言。如更為詳細論述於後，整體電容係分布，俾使額外之固定與可變的電容係選擇性納入於時脈產生器及/或時序/頻率參考器 300，且例如為由溫度響應式頻率 ($f_0(T)$) 補償模組 420 與過程變化補償模組 425 所提供，而提供以選擇諧振頻率 f_0 且允許諧振頻率 f_0 為實質無關於溫度與過程變化。

優點係一負互導放大器 410 之選擇以提供起始與持續的放大，因為振盪振幅及頻率係均為由持續放大器之互導所影響，除了提供溫度補償之外，又提供振幅調變以及頻率微調(或調諧)。負互導放大器 410 係響應於跨於諧振 LC 槽路 405 (如圖示為跨於節點 470 與 475) 之一電壓而將注入電流至諧振 LC 槽路 405 (且明確為於電容器 440)。接著，該電流注入係將改變(且失真)電壓波形(由於電壓為電流之積分)，而造成於頻率之改變或變化，概括為反比於互導 g_m 之大小，如於第 5A 圖所示。應為注意的是：此互導係一個負值，由於增益係提供以抵消其內在該諧振元件之損失。結果，每當“互導放大器”為運用於本文，應瞭解為意指且僅為對於“負互導放大器”之一縮寫。接著，互導係亦為偏壓電流之一個函數，實質(大概)為正比於通過放大器 410 之電流($yI(x)$)的平方根(針對於 MOSFET)，且實質(大概)為正比於通過放大器 410 之電流($yI(x)$) (針對於 BJT)，其為溫度相依，而造成其為溫度及電流偏壓相依之一波形失真，如於第 5B 圖所示。此外，如於第 5C 圖所示，振盪頻率亦為關於該持續負互導放大器的互導且為其一個函數，而提供振盪頻率選擇。甚者，除了溫度相依(如為 $I(T)$) 之外，電流亦可變化為其他的變數之一個函數(如為 $I(x)$)，諸如：電壓或外部調諧，且亦可為諸如由一個因數“ y ”(如後所述)而放大，結果，電流係稱作為“ $yI(x)$ ”。

本發明之重要創新的突破係包括：有利地利用此等潛在失真，以提供於產生該振盪器的選擇 f_0 值之頻率補償、

及透過持續放大器之互導的調變之頻率調變。結果，如將更為詳細論述於後，第一，互導係可修正或改變以針對於頻率選擇，第二，以補償其歸因於溫度或電壓之該等頻率變化，藉著概括為於即時或接近即時之基礎而修正電流 $yI(x)$ 。根據本發明，所選擇的頻率 f_0 、與關於溫度變化之其穩定度係可透過互導 g_m 之適當選擇及 $I(T)$ 之選擇而決定。換言之，根據本發明，偏壓電流係作成溫度相依，如為 $I(T)$ (或更概括為 $yI(x)$)，其依次為影響互導 g_m ，其依次為影響振盪頻率 f_0 。此種方法亦可利用於其他的變數，諸如：電壓變動。

第 6 圖係說明根據本發明揭示內容之範例負互導放大器、溫度響應式電流產生器 ($I(T)$)、與 LC 槽路諧振器實施例的電路圖。如於第 6 圖所示，諧振 LC 槽路 500 係耦接至一負互導放大器，其係實施為一互補交叉耦接對的放大器 505 (由電晶體 M1、M2、M3 與 M4 所組成)，接著透過其實施為電流鏡 510 (電晶體 525A 與 525B) 之一電壓隔離器而耦接至一溫度響應式電流產生器 ($I(x)$) 515。電流鏡 510 亦可為實施於一種串級拓撲結構 (520A 與 520B)，諸如以提供關於電源供應器的變化之改良穩定度且隔離該振盪器與電源供應器 (電壓隔離)。溫度響應式電流產生器 515 係可實施為利用諸如其分別為於第 7A、7B、與 7C 圖所示之與絕對溫度成互補 (CTAT, complementary to absolute temperature)、與絕對溫度成比例 (PTAT, proportional to absolute temperature)、或與絕對溫度平方成比例 (PTAT²,

proportional to absolute temperature squared)、以及於第 7D 圖所示之 CTAT、PTAT、與 $PTAT^2$ 的組合之拓撲結構。於各個實例，注入至負互導放大器(互補交叉耦接對的放大器) 505 之電流 $I(T)$ (或 $yI(x)$)係具有溫度相依性，諸如：增大電流(PTAT 或 $PTAT^2$)或減小電流(CTAT)為增高溫度之一個函數，如圖示。舉例而言，如於第 7D 圖所示，此等溫度響應式電流產生器之一或多個組合亦可實施為諸如 CTAT 並聯於 PTAT。

一特定的溫度響應式或溫度相依式電流產生器之選擇亦為利用的製程之一個函數；舉例而言，CTAT 係可用於 TSMC(Taiwan Semiconductor)之製程。更概括而言，由於不同製造者係利用不同的材料，諸如：鋁或銅， R_L 係典型為變化，而造成不同的溫度係數，其接著為改變該振盪器之溫度係數，因而需要於 $I(T)$ 補償之差異。對應而言，不同比率之 CTAT、PTAT、與 $PTAT^2$ 補償係可能為所需以提供一有效平坦的頻率響應而作為溫度之一個函數。並未單獨顯示的是，於第 7A、7B、7C、與 7D 圖所示之種種的溫度響應式電流產生器係可包括一起始電路，其可實施為於此技藝所習知者。此外，包含選擇的溫度響應式電流產生器組態之電晶體係可為不同的偏壓，諸如：對於 CTAT (M7 與 M8)及 $PTAT^2$ (M13 與 M14)為偏壓於強的反向(inversion)且對於 PTAT (M9 與 M10)及 $PTAT^2$ (M11 與 M12)為於次臨限(subthreshold)，針對於圖示的範例拓撲結構。

第 8 圖係電路方塊圖，說明根據本發明揭示內容之另

外範例的負互導放大器、溫度響應式(或溫度相依式)電流產生器($I(T)$ 或 $I(x)$)與 LC 槽路振盪器實施例。如於第 8 圖所示，諧振 LC 槽路 550 係具有相較於前述者之一不同的拓撲結構，但亦為耦接至一負互導放大器，其係實施為一互補交叉耦接對的放大器 505 (電晶體 M1、M2、M3 與 M4)，接著為透過複數個電流鏡 510 (或 520)與 530 而耦接至一溫度響應式(或溫度相依式)電流產生器($I(T)$ 或 $I(x)$) 515。如圖所示，複數個電流鏡係利用以接續提供增益且增大其進入負互導放大器 505 與諧振 LC 槽路 550 之電流 $I(T)$ 。經常，提供電流至節點 B 且其驅動該負互導放大器之於電流鏡的尾端(tail)元件(例如：於第 6 圖之電晶體 M6)係選擇為一 PMOS 元件，且因此數級之鏡射係可為所需(如圖示)以提供一 PMOS 電流鏡輸入至 g_m 放大器。PMOS 係經常為選擇，因為於現代 CMOS 製程，PMOS 元件係經常為埋入式通道元件，其習知為相較於等尺寸與類似偏壓的 NMOS 元件而呈現較小的閃爍(flicker)雜訊。於尾端元件之減低的閃爍雜訊係降低該振盪器之相位雜訊與顫動，因為閃爍雜訊係由於電路之非線性的主動元件而升頻轉換於振盪頻率。

如上所述，提供電流至負互導放大器 505 之電流鏡 510 或 520 (或其他電路)係應具有高阻抗而作為其輸出以降低電源供應器頻率漂移，諸如：藉著運用長的電晶體幾何結構與串級(cascode)組態以提高輸出電阻，且提供重大的穩定度於節點 B。此外，一分流電容器 570 亦可為運用以濾

波且因而降低來自種種的尾端元件之閃爍雜訊。

視所選擇的應用而定，具有其 $I(T)$ (或 $yI(x)$)偏壓之負互導放大器 505 的運用係可提供充分的頻率穩定度，俾使另外的頻率控制器構件係可能為不必要或合意於該應用。然而，於其他的實施例，額外的準確度與較小的頻率漂移係可為提供，運用其更為詳細論述於下文之一或多個構件。

除了提供一溫度相依的電流 $yI(x)$ (或 $I(T)$)之外，種種的電晶體 M1、M2、M3、與 M4 係各自具有於導通期間之一關聯的電阻，其亦可能傾向以引起於振盪期間之頻率失真與頻率漂移。於各個半週期，M1 與 M2 或 M3 與 M4 係導通。該電阻亦為溫度相依。結果，電晶體 M1、M2、M3、與 M4 係應為調整其尺寸(寬度與長度)，以亦為補償該等頻率效應。應為注意的是：注入至諧振 LC 槽路 405 之電流係須為充分以持續振盪(如於第 5C 圖所示)且結果將具有一最小值，其可能限制頻率控制的程度或能力，其可為透過負互導放大器 410 (或 505)與溫度相依式電流產生器 415 (或 515)所易於實施。結果， $I(T)$ 與電晶體(M1、M2、M3、與 M4)尺寸決定係應為共同選擇而提供振盪啟動，以順應對於耗電限制之最大電流，且配合所選擇的 IC 面積與佈局。舉例而言，互導 g_m 係可選擇以提供大約為充分的電流，以確保啟動且持續振盪，其具有頻率特性為隨著溫度上升而減低頻率，隨後為決定電晶體 M1、M2、M3 與 M4 的尺寸為足夠大以使得頻率為無關於溫度或隨著溫度上升而增

640 之二進制加權的固定電容器 (C_f) 620 與可變電容器 (C_v) 615 所組成。任何的型式之固定電容器 620 與可變電容器 (變容器) 615 係可利用；於所選擇的實施例，變容器 615 係累積模式 MOSFET (A-MOS, accumulation mode MOSFET)、反向模式 MOSFET (I-MOS, inversion mode MOSFET)、及/或接面/二極體變容器。各個可切換電容模組 640 係具有一相同的電路佈局，且各者係差異為二進制加權的電容，可切換電容模組 640₀ 為具有一個單位之一電容、可切換電容模組 640₁ 為具有二個單位之一電容、等等、可切換電容模組 640_(w-1) 為具有 $2^{(w-1)}$ 個單位之一電容，且各個單位係代表一特定的電容值 (典型為於毫微微法拉 (fF) 或微微法拉 (pF))。

於各個可切換模組 640 之內，各個固定與可變電容係初始為相等，而可變電容係允許為響應於提供至節點 625 之控制電壓而改變。此控制電壓係接著為隨著溫度而改變，造成的是：由控制電容器模組 635 所提供之一整體或總電容亦變化為溫度之一函數，且其接著利用以改變諧振頻率 f_0 。此外，於各個可切換模組 640 之內，固定電容 C_f 或可變電容 C_v (非二者) 為運用切換係數 p_0 到 $p_{(w-1)}$ 而切換至電路。舉例而言，於所選擇的實施例，對於一個給定或選擇的模組 640，當其對應的“p”係數為一邏輯高 (或高電壓)，對應的固定電容 C_f 係切換進入電路而且對應的可變電容 C_v 係切換離開電路 (且分別為耦接至一電源軌道 V_{DD} 或接地 (GND))，取決於元件是否為 AMOS 或 IMOS，以避

免一浮接的節點且使得呈現至槽路的電容為最小)，而當其對應的“p”係數為一邏輯低(或低電壓)，對應的固定電容 C_f 係切換離開電路而對應的可變電容 C_v 係切換進入電路且耦接至其提供於節點 625 之控制電壓。

於一個範例實施例，總計為八個可切換電容性模組 640 (與對應的第一複數個八個切換係數 p_0 到 p_7) 係已經實施以提供 256 個組合之固定與可變電容。結果，作為溫度變化的一個函數之於振盪頻率的有效控制係提供。

第 10 圖係說明根據本發明揭示內容之一個範例溫度相依電壓控制模組 650 的電路圖，電壓控制模組 650 係利用以提供控制電壓於(頻率溫度補償模組 420 之)可控制電容模組 635。如圖所示，電壓控制模組 650 係運用電流產生器 655 而產生一溫度相依的電流 $I(T)$ (或更概括為一電流 $I(x)$)，如先前所論為運用 PTAT、 $PTAT^2$ 及/或 CTAT 電流產生器之一或多個組合，且可共用其利用於負互導放大器 410 之 $I(T)$ 產生器 415 而非為提供一單獨的產生器 655。溫度相依的電流 $I(T)$ (或 $I(x)$) 係透過電流鏡 670 而鏡射至一陣列或排之複數個可切換電阻性模組或分支 675 與一固定電容性模組或分支 680，均為並聯配置。電阻器 685 係可為任何型式或組合之不同型式，舉例而言，諸如：擴散電阻器(p 或 n)、聚矽(polysilicon)、金屬電阻器、自我對準金屬矽化(salicide)或非自我對準金屬矽化(unsalicide)的聚矽電阻器、或井(well)電阻器(p 或 n 井)。各個可切換電阻性模組 675 係藉著一第二複數(“x”)個切換係數 q_0 至 $q_{(x)}$ 。

至固定與可變部分之一組合，可變部分係響應而提供溫度補償以及因此控制於諧振頻率 f_0 。其為切換至電路(控制電容器模組 635)之可變電容 C_v 係愈多，則對於環境溫度的變動之響應係愈大。

除了提供溫度補償之外，應注意的是：一個切換或可控制電容模組 635 亦可為利用以選擇或調諧該諧振頻率 f_0 。

再次參考第 4 圖，另一個補償模組亦為利用以提供較大的控制與準確度於諧振頻率 f_0 ，亦針對於較大的準確度與較少的變異量(或頻率漂移)為可能需要之應用，諸如：以提供於 PVT 之大約為 $\pm 0.25\%$ 或較佳者的一頻率準確度。於此等情形一過程變化補償模組 425 係可利用以提供控制於諧振頻率 f_0 而無關於製造過程變化，諸如：於第 11 與 12 圖所示之範例模組。

第 11 圖係說明根據本發明揭示內容之一個範例第一過程變化補償模組 760 的電路圖。第一過程變化補償模組 760 係可利用作為於第 4 圖之過程補償模組 460，各個模組為附接至諧振 LC 槽路 405 之一軌道或側邊(線路 470 與 475)。此外，各個第一過程變化補償模組 760 係由其儲存於暫存器 465 之一第三複數(“y”)個切換係數 r_0 到 $r_{(y-1)}$ 所控制。第一過程變化補償模組 760 係提供一陣列之可切換電容模組，其具有二進制加權的第一固定電容 750，用於諧振頻率 f_0 之調整及選擇，藉著切換進出複數個固定電容 750，透過對應的複數個切換電晶體 740 (由一個對應“r”係數

所控制)。再者，由於各個電容分支係切換進出該陣列或電路 760，對應的第一固定電容係相加或相減自其可利用於諧振 LC 槽路的振盪之總電容，藉以調變該諧振頻率。第三複數 (“y”) 個切換係數 r_0 到 $r_{(y-1)}$ 亦為運用測試 IC 而在製造後所決定，概括為藉著第一與第二複數個切換係數之決定的一個反覆運作 (iterative) 過程。此計算係運用頻率校準模組 (325 或 430) 與其已知為具有一預定頻率之一參考振盪器而達成。決定的 “r” 係數係接著儲存於該生產或處理批次之 IC 的對應暫存器 465。或者，舉例而言，各個 IC 係可為各別校準。

欲避免另外的頻率失真，數個另外的特徵係可實施於此第一過程變化補償模組 760。第一，欲避免另外的頻率失真，MOS 電晶體 740 之導通的電阻係應為小，且因此該電晶體之寬度/長度比為大。第二，大的電容係可分為二個分支，二個對應的電晶體 740 為由相同的 “r” 係數所控制。第三，欲提供該諧振 LC 槽路為具有在所有條件之下的一類似負載，當一第一固定電容 750 為切換進出該電路 760，作為一 “虛設 (dummy)” 電容器 (具有顯著較小的電容或由製程之設計規則所允許之最小的尺寸) 之一個對應的第二固定電容 720 係對應切換出入該電路，基於對應的 “r” 係數之逆數 (inverse)。結果，電晶體 740 之大約或實質為相同的導通電阻係恆為存在，僅為電容之量係改變。

作為運用 “虛設” 電容之一個替代者，金屬熔絲或類似者係可利用以取代電晶體 740。金屬熔絲係將保持原狀

電晶體，且因此其透過 MOS 電晶體之損失或負載係消除。代之，該負載係呈現為一低損失的電容；該低損失亦意味著：該振盪器起動功率為較小。於第二過程變化補償模組 860，一 MOS 變容器 850 係切換至接地或電源軌道(電壓 V_{DD})，藉以基於變容器 850 之幾何結構而提供最小的電容或最大的電容至諧振 LC 槽路 405。對於 AMOS，切換至電壓 V_{DD} 係將提供最小的電容且切換至接地係將提供最大的電容，而對於 IMOS 係相反的情形。再者，第二過程變化補償模組 860 係由一個陣列之二進制加權的可變電容(諸如：變容器 850)而組成，用於諧振頻率 f_0 之調整及選擇，藉著耦接一選擇的變容器 850 至接地或 V_{DD} ，透過一個對應的“r”係數。

由於各個電容分支係切換至接地或 V_{DD} ，對應的可變電容係相加至或是不納入於可利用於諧振 LC 槽路之振盪的總電容，藉以調變該諧振頻率。更特定而言，對於一種 A-MOS 實施，耦接至 V_{DD} (如 V_{in})係提供較小的電容且耦接至 V_{DD} ($V_{in}=0$)係提供較大的電容，而對於一種 I-MOS 實施為相反者，於其，耦接至 V_{DD} (如 V_{in})係提供較大的電容且耦接至 V_{DD} ($V_{in}=0$)係提供較小的電容，假設的是：於 LC 槽路之軌道(第 4 圖之節點或線路 470 與 475)的電壓係介於零伏特與電壓 V_{DD} 之間且顯著或實質為遠離各個電壓位準。該第三複數個切換係數 r_0 到 $r_{(y-1)}$ 係亦為運用測試 IC 而在製造後所決定，亦概括為藉著第一與第二複數個切換係數之決定的一反覆運作過程。決定的“r”係數係接著儲

數器 905。基於彼等結果，第三複數個切換係數 r_0 到 $r_{(y-1)}$ 係決定，且時脈產生器(200 或 300)係校準至一選擇的參考頻率。再者，個別的 IC 亦可為各別校準及測試。

再次參考第 2、3 與 4 圖，熟悉此技藝人士所將理解的是：於 PVT 下之高度準確、低顫動、自由運行且自我參考的振盪器係已敘述，而提供其具有一可選擇且可調諧的諧振頻率 f_0 之一差動、實質正弦訊號為可利用於節點 470 與 475。針對於諸多應用，此訊號係充分且可為直接利用(且可為輸出於第 2 圖之線路 250、或第 3 圖之線路 350、或第 4 圖之軌道或線路 470 與 475 之間)。舉例而言，此訊號係可利用作為一時序或頻率參考。根據本發明，另外的應用係可利用，包括：時脈產生(實質方波)、頻率分割、低等待時間的頻率切換、與模式選擇，如下所述。

第 14 圖係方塊圖，說明根據本發明揭示內容之一個範例的分頻器與方波產生器 1000、一個範例的非同步頻率選擇器 1050、以及範例的閃訊號抑制模組 1080。如上所述，分頻器與方波產生器 1000 係可納入或包含模組 220 及/或 330，且頻率選擇器 1050 係可納入或包含模組 205 及/或 335。

參考第 14 圖，來自該振盪器之輸出訊號(即：具有一頻率 f_0 之一實質正弦訊號，諸如：於第 2 圖之線路 250、或第 3 圖之線路 350、或第 4 圖之軌道或線路 470 與 475 之間的輸出)係輸入至分頻器與方波產生器 1000。此實質正弦訊號之頻率係由任何一或多個任意值“N”所分割成

為“ m ”個不同的頻率(包括 f_0 於適當處)，且轉換為實質方波訊號，而造成其具有 $m+1$ 個不同的可利用頻率(如頻率 f_0 、 f_1 、 f_2 、到 f_m)之複數個實質方波訊號為輸出於線路或匯流排 1020。具有 $m+1$ 個不同可利用頻率之此等實質方波訊號的任一者係透過範例的非同步頻率選擇器 1050 而為非同步可選擇，非同步頻率選擇器 1050 係如圖所示而可實施為一多工器。具有 $m+1$ 個不同可利用頻率之此等實質方波訊號的任一者之選擇係可透過複數個選擇線路(S_m 到 S_0) 1055 所達成，而提供其具有選擇頻率之一實質方波訊號為輸出於線路 1060。

作為非同步頻率選擇之部分者，閃訊號(glitch)抑制亦為由閃訊號抑制模組 1080 所提供，閃訊號抑制模組 1080 係可實施於複數個方式，包括：透過第 14 圖所示的一或多個範例 D 型正反器(DFF, D flip-flop)之運用。一閃訊號係可發生於一非同步頻率變遷(transition)，其中，一高態或一低態係未維持於一段充分的時間週期且可能引起亞穩定度於其為由輸出時脈訊號所驅動之電路。舉例而言，一非同步頻率變遷係可能造成於一第一頻率之一低態為變遷至於一第二頻率之一高態，於此時，該高態為將要變遷回到於第二頻率之一低態，而造成一電壓尖脈波(spike)或閃訊號(glitch)。欲避免潛在的閃訊號為提供作為一輸出時脈訊號之部分者，所選擇的實質方波訊號(具有選擇的頻率)係於線路 1060 而提供至一第一 DFF 1065，其提供一保存(holding)狀態；若一閃訊號為發生，其將為保存而直到一

時脈邊緣為觸發該 DFF。欲避免閃訊號為發生於時脈邊緣，該等 DFF 係可提供時脈為小於最大的可利用頻率，或是一或多個額外的 DFF (諸如：DFF 1070) 係可運用，於等待另一個時脈訊號之期間，來自 DFF 1065 之 Q 輸出係將已經穩定化至一第一狀態(高或低)或一第二狀態(低或高)，諸如至電源或接地軌道。本發明人已經證實的是：2 個 DFF 係充分，潛在附加之額外的 DFF 係可為期望，但是額外的 DFF 係引起增加的切換等待時間。儘管說明為利用範例的 DFF，其他的正反器或計數器係可利用，且熟悉此技藝人士係將知悉其可達成此結果之種種其他等效實施，且所有該等變化為於本發明之範疇內。

根據本發明揭示內容之該種範例的低等待時間頻率切換係說明於第 15 圖。第 15 圖係亦為說明本發明之“實質”方波，其為利用於種種技術之典型的實際方波，且呈現可諧振的變化、衝量不足、與過度衝量於其個別的高與低態(而非為教科書實例之完全的“平坦性”)。第 15A 圖係說明自 1 MHz 至 33 MHz 之非同步的無閃訊號切換，而第 15B 圖係說明自 4 MHz 至 8 MHz、接著至 16 MHz、且接著至 33 MHz 之測量的無閃訊號切換。

再次參考第 14 圖，分頻器與方波產生器 1000 係可實施於無數的方式，諸如：差動或單端式，圖示的分割器係僅為範例。由於來自第 4 圖所示的振盪器之輸出係差動式(跨於線路與軌道 470 與 475)，第一分割器 1005 亦為差動式且提供互補的輸出，以提出一實質固定的負載至振盪器

及維持相位對準，且為快速，以支援諸如於 GHz 範圍之高頻。此外，可能為必要或適當以拒絕第一分割器 1005 之弛張模式振盪。第二分割器 1010 亦可為差動式且提供任何任意的頻率分割(由“M”所分割)，諸如：由一個整數、2 的倍數、一有理數、或任何其他的量或數目、等等所分割。針對於該類分割器之拓撲結構或組態係習知於此技藝，且任何該種分割器係可利用。舉例且非為限制而言，該類分割器係可為一個序列(多級)的計數器或正反器 1075，諸如於第 16 圖所示者，其提供於 2 的倍數之頻率分割，各級之輸出係提供用於下一級之一時脈訊號且亦為反饋至其本身的輸入，如圖所示。如圖所示，複數個頻率係接著為可利用以輸出於線路或匯流排 1020，諸如： $f_0/2$ 、 $f_0/4$ 、等等、到 $f_0/2^N$ 。此外，如圖所示，緩衝器 1085 亦可利用為自該振盪器至第一分割器 1005 以提供充分的電壓而驅動該分割器 1005，且亦為於分割器級之間以隔離其亦可影響訊號上升與下降時間之狀態相依的負載變化。

亦應注意的是：種種的正反器之運用亦提供一實質方波，由於任何的實質正弦訊號係已經提供作為時脈於一正反器，其輸出係接著為拉至一高或低電壓。其他的方波產生器亦可為利用，如於此技藝所習知或成為習知者。於所示的實施例，欲維持相位對準，差動訊號係透過最後分割而維持。跟著最後頻率分割，該複數個訊號(各者具有一不同頻率)係然後成為方形(於模組 1015)以提供實質平均分割(例如 50:50)的工作週期，俾使訊號為於一第一(高)狀態

之時間係實質相等於該訊號為於一第二(低)狀態之時間。

第 17 圖係說明根據本發明揭示內容之一個範例模式選擇模組的方塊圖。一高度準確、高性能的參考器(諸如：本發明之一種時脈產生器(100、200 或 300))為不必要之情況係存在，諸如於一種低電力、待命(standby)模式。於此等情況，根據本發明，並無時脈輸出係提供，或是一低電力、降低性能的時脈 1105 輸出係提供。舉例而言，於相當低的頻率，一種低性能的環式振盪器係可為以低耗電而提供適合的性能。如於第 17 圖所示，針對此等情況，低功率振盪器 1105 之輸出係可選擇(透過多工器 1100)，且提供作為至其他電路之一時脈輸出。然而，於較高頻率，該種低性能的振盪器係消耗頗多的功率，典型為顯著超過本發明之振盪器。作為頻率的一函數之一“平滑轉折(break-even)”點係典型為存在，其後，時脈產生器(100、200 或 300)係提供較高的性能及較低的耗電，且可為選擇(透過多工器 1100)，且提供作為至其他電路之一時脈輸出。結果，時脈產生器(100、200 或 300)亦可為利用以提供一低電力模式。

此外，運用模式選擇器 1110 之時，其他的模式係可選擇，諸如：一種無電力模式，而非為僅是一低電力或睡眠模式，由於時脈產生器(100、200 或 300)係可相當快速重新啟動，或是一脈衝模式，其中，時脈產生器(100、200 或 300)係於短脈衝群或區間、週期性或非週期性、而反覆停止及重新啟動。種種的參考模式係論述於後。

明顯對比於先前技藝，運用時脈產生器及/或時序/頻率參考器(100、200 或 300)之此種脈衝式時脈係提供電力節省或保存。當較多電力可能為消耗於一給定的短脈衝群期間，由於時脈為具有一相當高的頻率，較多的指令係處理於該區間，隨後為無或有限的耗電於無脈衝或不導通區間之期間，而造成其相較於一種連續運作時脈之較高的MIPS/mW。反之，歸因於先前技藝的時脈之相當長的啟動時間與鎖定，該種脈衝式時脈係造成較多的耗電與較小的效率於先前技藝。

第 18 圖係說明根據本發明揭示內容之用於第二振盪器之一個範例同步化模組 1200 的方塊圖。如上所述，時脈產生器及/或時序/頻率參考器(100、200 或 300)係可提供一參考模式以同步化其他的振盪器或時脈，其可能為低功率或否，諸如：第二振盪器 1210 (例如：環式、張弛、或相位移振盪器)。來自時脈產生器及/或時序/頻率參考器(100、200 或 300)之一輸出訊號係隨著需要而進一步為頻率分割以形成複數個可利用的參考頻率，一參考頻率係選自此複數個頻率。此係可運用上述的模組而達成，諸如：藉著運用現存的分頻器(例如 220、330、1000)、且接著為提供來自頻率選擇器 1050 (或 205 或 335)之參考訊號。舉例而言，參考第 3 圖，模式選擇器 345 係可選擇一參考模式，且提供來自頻率選擇器 335 之輸出參考訊號至一第二振盪器(具有同步化模組) 375。諸如 PLL 或 DLL 1205 之一同步化模組係接著利用以同步化來自第二振盪器 1210 之輸出訊號

至其為由時脈產生器及/或時序/頻率參考器(100、200或300)所提供之參考訊號。除了一個連續同步化模式之外，一種脈衝式的同步化亦可為提供，其中，時脈產生器及/或時序/頻率參考器(100、200或300)係提供一脈衝式的輸出，且同步化係發生於此等脈衝區間(如為一同步化區間)之期間。

第 19 圖係說明根據本發明揭示內容之一種範例方法的流程圖，且提供一有用的摘要。該種方法係開始於起始步驟 1220，諸如：透過時脈產生器及/或時序/頻率參考器(100、200或300)啟動。應為注意的是：儘管於第 19 圖所示為連續的步驟，此等步驟係可發生於任何的順序，且通常可隨著時脈產生器及/或時序/頻率參考器(100、200或300)操作而為同時發生。參考第 19 圖，具有一諧振頻率之一諧振訊號係產生於步驟 1225，諸如：透過 LC 槽路 405 或諧振器 310。於步驟 1230，諧振頻率係響應於溫度而調整，諸如：透過一溫度補償器 315，其係調整電流與頻率。於步驟 1235，諧振頻率係響應於製造過程變化而調整，諸如：透過過程變化補償器 320。於步驟 1240，具有諧振頻率之諧振訊號係分割成為具有對應的複數個頻率之複數個第二訊號，其中，該複數個頻率係實質為等於或低於諧振頻率，諸如：透過分頻器 330 或 1000。於步驟 1245，一輸出訊號係選自該複數個第二訊號，舉例而言，諸如：透過頻率選擇器 335 或 1050。視選擇的實施例或模式而定，舉例而言，選擇的輸出訊號係可直接提供作為一個參考訊號。

於其他的實施例，諸如：當輸出訊號係一差動訊號而非為單端訊號，且當諧振訊號係一實質正弦的訊號，於步驟 1250，如為需要，該種方法係繼續為轉換該差動、實質正弦的訊號至一單端、實質方波的訊號，其具有實質為等高與低的工作週期，諸如以產生一時脈輸出訊號，例如運用模組 330 或 1000。於步驟 1255，一操作模式亦為選自複數個操作模式，其中，複數個操作模式係可為選自其包含一時脈模式、一時序與頻率參考模式、一省電模式、與一脈衝模式之一群組，舉例而言，諸如：運用模式選擇器 225 或 345。於步驟 1260，當一參考模式係選擇於步驟 1255，該種方法係繼續進行至步驟 1265，以響應於輸出訊號而同步化一第三訊號(例如：來自一第二振盪器)，諸如於第 18 圖所示。跟隨步驟 1260 或 1265，於返回步驟 1270，該種方法係可能結束或重複(繼續)(諸如：藉著時脈產生器及/或時序/頻率參考器(100、200 或 300)為連續運作)。

此外，總而言之，本發明係提出一種用於諧振器的頻率控制之裝置，該諧振器係適以提供具有一諧振頻率之一第一訊號，該種裝置包含：一放大器，可耦接至該諧振器；以及一頻率控制器，耦接至該放大器且為可耦接至該諧振器，該頻率控制器係適以響應於複數個變數之至少一個變數而修正該諧振頻率。該複數個變數係包含溫度、製造過程、電壓、與頻率，該放大器係可為一負互導放大器。

該頻率控制器係更適以響應於溫度而修正通過該負互導放大器之一電流，且可包括響應於溫度之一電流源。該

電流源係可具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。該頻率控制器係可更適以修正通過該負互導放大器之一電流或修正該負互導放大器之一互導，以選擇該諧振頻率。該頻率控制器係可更適以響應於一電壓或響應於製造過程變化而修正通過該負互導放大器之一電流。該頻率控制器係可更適以響應於製造過程變化而修正該負互導放大器之一互導。

該頻率控制器亦可包括一電壓隔離器，其耦接至諧振器且適以實質隔離該諧振器免於一電壓變化，該電壓隔離器係諸如一電流鏡、或是具有串級組態之一電流鏡。

於另一個範例的實施例，本發明係提出一種裝置，其包含：一諧振器，適以提供具有一諧振頻率之一第一訊號；一負互導放大器，耦接至該諧振器；以及一溫度補償器，耦接至該負互導放大器及諧振器，該溫度補償器係適以響應於溫度而修正該諧振頻率。

該溫度補償器係更適以響應於溫度而修正通過該負互導放大器之一電流，且可更包含響應於溫度之一電流源。該電流源係可具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。該電流源係典型為透過一或多個電流鏡而耦接至該負互導放大器。

該電流源係可包括：一第一電晶體；一第二電晶體，耦接至第一電晶體；一二極體，耦接至第一電晶體；以及一電阻器，耦接至第二電晶體。由該電流源所提供之電流係跨於該二極體之一電壓與該電阻器之一電阻之一函數，其中，該電壓與電阻係溫度相依，且該第一與第二電晶體係可操作於強的反向。

另一個第二電流源係可包括：一第一電晶體；一第二電晶體，耦接至第一電晶體；以及一電阻器，耦接至第二電晶體。由該電流源所提供之電流係跨於該電阻器之一電壓、該電阻器之一電阻、與第一與第二電晶體的個別尺寸之一函數，其中，該電壓與電阻係溫度相依，且該第一與第二電晶體係可操作於次臨限電壓。

另一個第三電流源係可包括：複數個電晶體；以及一電阻器，耦接至該複數個電晶體之一電晶體。由該電流源所提供之電流係跨於該電阻器之一電壓的平方之一函數，其中，該電壓係溫度相依。於第三電流源，該複數個電晶體之一第一組的電晶體係可操作於強的反向，且該複數個電晶體之一第二組的電晶體係可操作於次臨限電壓。

於另一個範例的實施例，本發明係提出一種裝置，其包含：一諧振器，該諧振器適以提供具有一諧振頻率之一第一訊號；一負互導放大器，耦接至該諧振器；一電流鏡，耦接至該負互導放大器；以及一電流源，耦接至該電流鏡，該電流源係適以修正該諧振頻率，藉著響應於溫度而改變通過該電流鏡與負互導放大器之一電流。該電流源係可具

有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。該裝置亦可包括：耦接至該電流鏡之複數個電流源，該複數個電流源係具有選自複數個組態之至少二個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。

此外，總而言之，本發明係提出一種裝置，其包含：一諧振器，適以提供具有一諧振頻率之一第一訊號；一放大器，耦接至該諧振器；以及一頻率控制器(耦接至該諧振器)，其適以選擇具有複數個頻率之一第一頻率的一諧振頻率。該種裝置亦包括一分頻器(耦接至諧振器)，其適以分割具有第一頻率之第一訊號成為具有對應的複數個頻率之複數個第二訊號，該複數個頻率係實質為等於或低於第一頻率，諸如：藉由除以一個有理數。

該第一訊號係可為一差動訊號或一單端訊號。當第一訊號係一差動訊號，該分頻器係更適以轉換該差動訊號成為一單端訊號。同理，當第一訊號係一實質正弦訊號，該分頻器係更適以轉換該實質正弦訊號為一實質方波訊號。

於種種的實施例，該分頻器更包含連續串聯耦接之複數個正反器或計數器，其中，一個選擇的正反器或計數器之一輸出係一個先前的正反器或計數器之一頻率為除以二；或更為概括而言，該分頻器更包含連續串聯耦接之複數個分割器，其中，相較於一個先前的分割器之輸出，一

個連續的分割器之一輸出係為一較低頻率。該複數個分割器可為差動、單端、或差動且單端，諸如：差動，且隨後係為一最終的單端級。該分頻器亦可包括一方波產生器，其適以轉換第一訊號成為具有一實質等高與低的工作週期 (duty cycle) 之一實質方波訊號。

本發明亦可包括一頻率選擇器，耦接至該分頻器，且適以提供來自該複數個第二訊號之一輸出訊號。該頻率選擇器可更包含一多工器與一閃訊號抑制器。

本發明亦可包括一模式選擇器，耦接至該頻率選擇器，其中，該模式選擇器係適以提供複數個操作模式，可為選自其包含一時脈模式、一時序與頻率參考模式、一省電模式、與一脈衝模式之一群組。

針對一參考模式，本發明亦可包括一同步化電路，耦接至模式選擇器；以及一控制振盪器，耦接至同步化電路且適以提供一第三訊號；其中，於時序與頻率參考模式中，該模式選擇器係更適以耦接輸出訊號至同步化電路，以控制第三訊號之時序與頻率。同步化電路係可為一延遲鎖定迴路、一相位鎖定迴路、或一注入鎖定電路。

於選擇的實施例，該放大器係可為一負互導放大器。該頻率控制器係可更適以響應於溫度而修正其通過該負互導放大器之一電流，且可包含其響應於溫度之一電流源。該電流源係可具有選自複數個組態之一或多個組態，諸如：包含與絕對溫度成互補 (CTAT)、與絕對溫度成比例 (PTAT)、及與絕對溫度平方成比例 (PTAT²) 組態之複數個

組態。此外，頻率控制器係可更適以修正通過該負互導放大器之一電流以選擇該諧振頻率，修正該負互導放大器之一互導以選擇該諧振頻率，或響應於一電壓而修正通過該負互導放大器之一電流。該頻率控制器係亦可包括一電壓隔離器，其耦接至諧振器且適以實質隔離該諧振器免於一電壓變化，且可包含一電流鏡，其可更具有一種串級組態。該頻率控制器係可更適以響應於製造過程變化、溫度變化、或電壓變化而修正該諧振器之一電容或一電感。

該頻率控制器係可具有針對於此等種種功能之種種的實施例，且可更包含：一係數暫存器，適以儲存一第一複數個係數；以及一第一陣列，具有耦接至該係數暫存器及諧振器之複數個可切換電容性模組，各個可切換電容性模組係具有一固定電容與一可變電容，各個可切換電容性模組為響應於該第一複數個係數的一個對應係數以切換於該固定電容與可變電容之間以及切換各個可變電容至一控制電壓。該複數個可切換電容性模組係可為二進制加權(binary-weighted)，或是具有另一種加權方式。該頻率控制器亦可包括：一第二陣列，具有耦接至該係數暫存器之複數個可切換電阻性模組且更具有一電容性模組，該電容性模組與複數個可切換電阻性模組係更耦接至一節點以提供該控制電壓，各個可切換電阻性模組為響應於儲存於該係數暫存器之一第二複數個係數的一個對應係數以切換該可切換電阻性模組至該控制電壓節點；以及一溫度相依的電流源，透過一電流鏡耦接至第二陣列。

該頻率控制器亦可包括一過程變化補償器，其耦接至該諧振器且適以響應於製造過程變化而修正該諧振頻率。於一個範例實施例，該過程變化補償器可包含：一係數暫存器，適以儲存複數個係數；以及一陣列，具有耦接至該係數暫存器及該諧振器之複數個可切換電容性模組，各個可切換電容性模組係具有一第一固定電容與一第二固定電容，各個可切換電容性模組為響應於該複數個係數的一個對應係數以切換於該第一固定電容與第二固定電容之間。該複數個可切換電容性模組係可為二進制加權，或是具有另一種加權方式。

於另一個範例實施例，該過程變化補償器可包含：一係數暫存器，適以儲存複數個係數；以及一陣列，具有耦接至該係數暫存器及該諧振器之複數個可切換可變電容性模組，各個可切換可變電容性模組為響應於該複數個係數的一個對應係數以切換於一第一電壓與一第二電壓之間。該複數個可切換可變電容性模組亦可為二進制加權，或是具有另一種加權方式。

本發明亦可包括：一頻率校準模組，耦接至該頻率控制器且適以響應於一參考訊號而修正該諧振頻率。舉例而言，該頻率校準模組可包括：一分頻器，耦接至該頻率控制器，該分頻器係適以轉換自具有該第一頻率之第一訊號而得出的一輸出訊號至一較低頻率，以提供一分割訊號；一頻率偵測器，耦接至該分頻器，該頻率偵測器係適以將參考訊號該分割訊號做一比較且提供一或多個上(up)訊號

或下(down)訊號；以及一脈衝計數器，耦接至該頻率偵測器，該脈衝計數器係適以決定於該一或多個上訊號或下訊號之間的一差異，其作為於該輸出訊號與參考訊號之間的差異之一指示者。

運用於本發明之諧振器係可包含耦接以形成一 LC 槽路之一電感器(L)與一電容器(C)，LC 槽路係具有複數個 LC 槽路組態之一選擇的組態，諸如：串聯、並聯、等等，且可包括其他的構件。於其他實施例，該諧振器係選自一群組，其包含：一陶瓷諧振器、一機械諧振器、一微機電諧振器、與一薄膜體聲音(film bulk acoustic)諧振器，或其係電氣等效於一電感器(L)為耦接至一電容器(C)之任何其他的諧振器。

本發明之裝置係可利用作為一種時序及頻率參考器，或作為一種時脈產生器。此外，本發明亦可包括：一第二振盪器(諸如：環式、張弛、或相位移振盪器)，其提供一第二振盪器輸出訊號；以及一模式選擇器，其耦接至該頻率控制器及第二振盪器，該模式選擇器係適以切換至第二振盪器輸出訊號，以提供一省電模式。另外的操作模式係可由耦接至該頻率控制器之一模式選擇器所提供，該模式選擇器係可適以週期性啟動及停止該諧振器而提供一脈衝式的輸出訊號，或是適以選擇性啟動及停止該諧振器而提供一省電模式。

於另一個選擇的實施例，本發明之裝置係包含：一諧振器，適以提供具有一諧振頻率之一第一訊號；一放大器，

耦接至該諧振器；一溫度補償器，耦接至該放大器及諧振器，該溫度補償器係適以響應於溫度而修正該諧振頻率；一過程變化補償器，耦接至該諧振器，該過程變化補償器係適以響應於製造過程變化而修正該諧振頻率；一分頻器，耦接至該諧振器，該分頻器係適以分割具有該諧振頻率之第一訊號成為具有對應的複數個頻率之複數個第二訊號，該複數個頻率係實質為等於或低於該諧振頻率；以及一頻率選擇器，耦接至該分頻器，該頻率選擇器係適以提供來自該複數個第二訊號之一輸出訊號。

於另一個選擇的實施例，本發明之裝置係產生一時脈訊號，且包含：一 LC 諧振器，適以提供具有一諧振頻率之一差動、實質正弦的第一訊號；一負互導放大器，耦接至該 LC 諧振器；一溫度補償器，耦接至該負互導放大器及 LC 諧振器，該溫度補償器係適以響應於溫度而修正於該負互導放大器之一電流且更適以響應於溫度而修正於該 LC 諧振器之一電容；一過程變化補償器，耦接至該 LC 諧振器，該過程變化補償器係適以響應於製造過程變化而修正該 LC 諧振器之電容；一分頻器，耦接至該諧振器，該分頻器係適以轉換及分割具有該諧振頻率之第一訊號成為具有對應的複數個頻率之複數個單端、實質方波的第二訊號，該複數個頻率係實質為等於或低於該諧振頻率，且各個第二訊號係具有一實質等高與低的工作週期；以及一頻率選擇器，耦接至該分頻器，該頻率選擇器係適以提供來自該複數個第二訊號之一輸出訊號。

由前文可知：於未偏離本發明之新穎概念的精神與範疇前提下，係可實施諸多的變化與修改。應瞭解的是：關於本文所說明之特定方法與裝置並不在於限制。申請專利範圍之範疇內的所有該等修改係由申請專利範圍所涵蓋。

【圖式簡單說明】

當配合構成本說明書之一部分者的圖式與實例來參照揭示內容時，本發明之目的、特徵與優點係將更為容易理解。

第 1 圖係說明根據本發明揭示內容之一個範例系統實施例的方塊圖。

第 2 圖係說明根據本發明揭示內容之一第一範例裝置實施例的方塊圖。

第 3 圖係說明根據本發明揭示內容之一第二範例裝置實施例的方塊圖。

第 4 圖係說明根據本發明揭示內容之範例頻率控制器、振盪器與頻率校準實施例的高階示意方塊圖。

第 5A 圖係說明電流注入一振盪器之振盪器電壓波形(頻率)失真的範例圖形。

第 5B 圖係說明關於溫度之振盪器電壓波形(頻率)失真或變化的範例圖形。

第 5C 圖係說明作為一持續放大器之互導的一個函數之振盪器波形的範例圖形。

第 6 圖係說明根據本發明揭示內容之第一範例負互導放大器、溫度響應式電流產生器(I(T))、與 LC 槽路振盪器

實施例的電路圖。

第 7A 圖係說明根據本發明揭示內容之一個範例溫度響應式之與絕對溫度互補(CTAT)電流產生器的電路圖。

第 7B 圖係說明根據本發明揭示內容之一個範例溫度響應式之與絕對溫度成比例(PTAT)電流產生器的電路圖。

第 7C 圖係說明根據本發明揭示內容之一個範例溫度響應式之與絕對溫度平方成比例($PTAT^2$)電流產生器的電路圖。

第 7D 圖係說明根據本發明揭示內容之具有 CTAT、PTAT、與 $PTAT^2$ 組態之一個範例溫度響應式電流產生器的電路圖。

第 8 圖係說明根據本發明揭示內容之第二範例負互導放大器、溫度響應式電流產生器($I(T)$)、與 LC 槽路振盪器實施例的電路與方塊圖。

第 9 圖係說明根據本發明揭示內容之使用於一頻率溫度補償模組之一個範例控制電容器模組的電路圖。

第 10 圖係說明根據本發明揭示內容之使用於一頻率溫度補償模組之一個範例電壓控制模組 650 的電路圖。

第 11 圖係說明根據本發明揭示內容之一個範例第一過程變化補償模組的電路圖。

第 12 圖係說明根據本發明揭示內容之一個範例第二過程變化補償模組的電路圖。

第 13 圖係說明根據本發明揭示內容之一個範例頻率校準模組的方塊圖。

215	頻率控制器
220	分頻器
225	模式選擇器
250	線路
300	時脈產生器及/或時序/頻率參考器
305	持續放大器
310	諧振器
315	溫度補償器
320	過程變化補償器
325	頻率校準模組
330	分頻器與方波產生器
335	輸出頻率選擇器
340	係數暫存器
345	模式選擇器
350	線路
355	電壓隔離器
360	諧振頻率選擇器
375	第二振盪器
405	諧振 LC 槽路或振盪器
410	負互導放大器
415	溫度響應式電流產生器
420	溫度響應式頻率補償模組
425	過程變化補償模組
430	頻率校準模組

五、中文發明摘要：

於種種的實施例中，本發明係提出一種頻率控制器與溫度補償器，用於一時脈產生器及/或時序與頻率參考器之頻率控制及選擇。種種的裝置實施例係包括：一諧振器，適以提供具有一諧振頻率之一第一訊號；一放大器；一溫度補償器，適以響應於溫度而修正諧振頻率；以及一過程變化補償器，適以響應於製造過程變化而修正諧振頻率。此外，種種實施例亦可包括：一分頻器，適以分割具有諧振頻率之第一訊號成為具有對應的複數個頻率之複數個第二訊號，該複數個頻率係實質為等於或低於該諧振頻率；以及一頻率選擇器，適以提供來自該複數個第二訊號之一輸出訊號。該輸出訊號係可以種種形式之任一者形成，諸如：差動或單端、及實質方波或正弦。

六、英文發明摘要：

In various embodiments, the invention provides a frequency controller and a temperature compensator for frequency control and selection in a clock generator and/or a timing and frequency reference. The various apparatus embodiments include a resonator adapted to provide a first signal having a resonant frequency; an amplifier; a temperature compensator adapted to modify the resonant frequency in response to temperature; and a process variation compensator adapted to modify the resonant frequency in response to fabrication process variation. In addition, the various embodiments may also include a frequency divider adapted to divide the first signal having the resonant frequency into a plurality of second signals having a corresponding plurality of frequencies substantially equal to or lower than the resonant frequency; and a frequency selector adapted to provide an output signal from the plurality of second signals. The output signal may be provided in any of various forms, such as differential or single-ended, and substantially square-wave or sinusoidal.

七、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

300	時脈產生器及/或時序/頻率參考器
305	持續放大器
310	諧振器
315	溫度補償器
320	過程變化補償器
325	頻率校準模組
330	分頻器與方波產生器
335	輸出頻率選擇器
340	係數暫存器
345	模式選擇器
350	線路
355	電壓隔離器
360	諧振頻率選擇器
375	第二振盪器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

公告本

發明專利說明書

99年8月0日修正替換頁

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94108591

※ 申請日期：94.3.21

※ IPC 分類：H03L 1/00 (2006.01)

一、發明名稱：(中文/英文)

用於諧振頻率控制及選擇之互導及電流調整

TRANSCONDUCTANCE AND CURRENT MODULATION FOR
RESONANT FREQUENCY CONTROL AND SELECTION

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

整合裝置科技公司 / Integrated Device Technology, Inc.

代表人：(中文/英文)

葛列格 T. 沃德 / WARDER, Greg T.

住居所或營業所地址：(中文/英文)

美國加州聖荷西市銀克里克谷路 6024號

6024 Silver Creek Valley Road, San Jose, CA 95138, U.S.A.

國 籍：(中文/英文)

美國 / U.S.A

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 麥可 雪諾 麥寇魁達爾

MCCORQUODALE, MICHAEL SHANNON

2. 史考特 麥可 帕尼亞

PERNIA, SCOTT MICHAEL

國 籍：(中文/英文)

1.~2. 美國 / U.S.A.

九、發明說明：

【相關申請案交互參照】

此申請案係關於西元 2004 年 3 月 22 日所提出之發明人為 Michael Shannon McCorquodale 且名稱為“具有微機械射頻參考之單片及自上而下時脈合成法”的美國臨時專利申請案序號 60/555,193 之一件變更案且主張其優先權，其與本案為共同讓渡，其內容以參照方式而納入於本文，且主張之優先權係針對所有共同揭示之標的。

此申請案係關於與本案為同時提出之發明人為 Michael Shannon McCorquodale 與 Scott Michael Pernia 且名稱為“用於諧振頻率控制及選擇之互導及電流調整”的美國專利申請案序號 11/084,962 號且主張其優先權，其與本案為共同讓渡，其內容以參照方式而納入於本文，且主張之優先權係針對所有共同揭示之標的。

【發明所屬之技術領域】

本發明係概括關於振盪或時脈訊號產生，且尤指一種頻率控制器與溫度補償器，用於一時脈訊號產生器及時序/頻率參考器，其係為自由運作、自我參考、於製造過程、電壓與溫度改變下係為準確，具有低顫動(jitter)，且其可為單片式整合於其他電路以形成單一個積體電路。

【先前技術】

準確的時脈產生器或時序參考器係通常為仰賴於晶體振盪器，諸如：石英振盪器，其提供於一特定頻率之一機械式、諧振的振動。關於該晶體振盪器之困難度係在於：

74110200
9/10/2004

於選擇的實施例，電感 435 係已經固定，但是亦可為實施於可變方式，或作為固定與可變的電感之一組合。結果，熟悉此技藝人士將知悉的是：針對於頻率調諧及溫度與過程非相依性，固定與可變的電容之詳細論述係類似關於電感選取。舉例而言，不同的電感係可切換為進出該振盪器，以類似提供調諧。此外，單一個電感器之電感亦可為調變。結果，所有該等電感與電容變化係於本發明之範疇內。

亦如於第 4 圖所示，諧振 LC 槽路 405 與所得到的輸出訊號(其稱為於節點或線路 470 與 475 的一第一(輸出)訊號係一差動(differential)訊號且提供共模拒絕(common-mode rejection)。其他的組態(包括：非差動或其他之單端的組態)亦為於本發明之範疇內。舉例而言，於單端的組態，種種的模組(例如：485、460)之僅有一個例證將為所需，而非為二者之運用於如圖所示之一種平衡的組態。同理，下文論述之其他的構件與特徵(諸如：分頻器)亦將具有一種單端而非為差動的組態。此外，圖示的種種實施例係利用於種種形式之 MOSFET 電晶體(諸如：CMOS、AMOS、IMOS、等等)；其他的實施亦為可利用，諸如：運用雙極性接面電晶體(BJT)、BiCMOS、等等。所有該等實施例係視為等效且為於本發明之範疇內。

負互導放大器 410 係選擇以透過互導(g_m)調變與其電阻器之導通電阻(on-resistance)而提供溫度補償。互導(g_m)調變係亦可為獨立利用於頻率選擇。本發明之另一個重大

高，隨後為藉著 $I(T)$ 之適當的選擇而微調該頻率-溫度關係。於選擇的典型實施例，於 PVT 之下，此係造成約為 $\pm 0.25\%$ 至 0.5% 的頻率準確度，其可超過對於諸多應用所為充分者。

再次參考第 4 圖，另外的補償模組亦為利用以提供於諧振頻率 f_0 之較大的控制與準確度，諸如：用於其可能需要較大的準確度與較少的變異(或頻率漂移)之應用、或是不允許先前技術以提供充分的準確度於 PVT 變化之技術，諸如以提供大約為 $\pm 0.25\%$ 或更佳之一頻率準確度。於此等情況，溫度相依(或溫度響應)頻率($f_0(T)$)補償模組 420 係可為利用，諸如：範例的溫度響應式頻率($f_0(T)$)補償模組 420。舉例而言，此模組 420 係可實施為利用可控制電容模組 485，其各者為耦接至諧振 LC 槽路 405 之各別側邊或軌道(線路 470 與 475)且其各者為於共同控制之下，該共同控制係由一第一複數(“w”)個切換係數(p_0 到 $p_{(w-1)}$)(暫存器 495)與一電壓控制器(V_{CTRL}) 480 所提供，電壓控制器 440 係提供由一第二複數(“x”)個切換係數(q_0 到 $q_{(x-1)}$)(暫存器 455)所決定的一控制電壓，代表性的實例係說明於第 9 與 10 圖。

第 9 圖係電路圖，說明根據本發明揭示內容之一個範例的可控制電容模組 635，其可為利用作為於頻率溫度補償模組 420 之可控制電容模組 485 (且附接至諧振 LC 槽路 405 之各側(節點或線路 470 與 475))。如圖所示，可控制電容模組 635 係由一排或陣列之複數(w)個可切換電容模組

1)之一個對應“q”係數而切換為進出於電壓控制模組 650。當可切換電阻性模組 675 係切換至電路(諸如當其對應係數為一邏輯高或高電壓)，跨於其對應電阻器 685 之所得到的電壓亦為溫度相依，歸因於溫度相依電流 $I(T)$ 。於一個選擇實施例，三個可切換電阻性模組 675 係利用，而提供 8 個分支組合。結果，提供至節點 625 之控制電壓亦為溫度之一個函數，因而提供對於可控制電容模組 635 之可變電容器 615 的一溫度相依性或靈敏度。

第一複數個切換係數 p_0 到 $p_{(w-1)}$ 與第二複數個切換係數 q_0 到 $q_{(x-1)}$ 為藉著測試其具有本發明之時脈產生器的一個代表性 IC 而在製造後所決定。於範例的實施例，第一複數個切換係數 p_0 到 $p_{(w-1)}$ 為首先決定，藉著測試種種組合的係數，以提供一粗略階層之調整，而造成如為變動環境溫度的一個函數之實質或幾乎為平坦的頻率響應。第二複數個切換係數 q_0 至 $q_{(x-1)}$ 為接著決定，亦為藉著測試種種組合的係數，以提供一較為精細階層之調整，而造成如為變動環境溫度的一個函數之實質或顯著為平坦的頻率響應。該第一與第二複數個係數為接著載入至於選擇處理作業(或批次)所製造的所有 IC 之個別的暫存器 495 與 455。視製造處理而定，於其他情況之下，對於較高的準確度者為可能，各個 IC 係可為各別校準。結果，關連於由負互導放大器 410 與 $I(T)$ 產生器 415 所提供之溫度補償，該時脈產生器之整體的頻率響應係實質為無關於溫度變動。

結果，提供至諧振 LC 槽路 405 之整體的電容係分配

以包括對應固定電容 750，且可為“燒斷(blown)”（開路）以自諧振 LC 槽路 405 而移除對應固定電容 750。

第 12 圖係說明根據本發明揭示內容之一個範例第二過程變化補償模組 860 的電路圖。取代模組 760，第二過程變化補償模組 860 係可利用作為於第 4 圖之過程補償模組 460，各個模組為附接至諧振 LC 槽路 405 之一軌道或側邊（線路 470 與 475）。此外，各個第二過程變化補償模組 860 亦將為由其儲存於暫存器 465 之第三複數個切換係數 r_0 到 $r_{(y-1)}$ 所控制。（然而，因為不同的電路為運用於各個範例的過程變化補償模組 760 或 860，對應之第三複數個切換係數 r_0 到 $r_{(y-1)}$ 係誠然將為彼此不同。）

應為注意的是：第 12 圖係提供不同於其他的圖式所利用者之一變容器圖例，其中，一變容器 850 係由一 MOS 電晶體所代表而非為具有一個箭頭通過於其之一電容器。熟悉此技藝人士所將知悉的是：變容器係經常為 A-MOS 或 I-MOS 電晶體，或是更概括為 MOS 電晶體，諸如於第 12 圖所示者，且藉著短路該電晶體之源極與汲極而構成。結果，其他所示的變容器係可視為包括（作為潛在的實施例）如於第 12 圖所構成之 A-MOS 或 I-MOS 電晶體。此外，變容器 850 亦關於彼此為二進制加權。

第二過程變化補償模組 860 係具有類似的結構概念，但是具有不同於第一過程變化補償模組 760 之另外顯著的差異。第二過程變化補償模組 860 係提供一陣列或排之複數個可切換的可變電容性模組 865，而不具有 MOS 開關 /

存於該生產或處理批次之 IC 的對應暫存器 465。再者，個別的 IC 亦可為各別校準及測試。

亦應注意的是：對於諸如溫度補償器 315 (或 410 與 415) 與過程變化補償器 320 (或 425 與 460) 之模組的所述實施例 (諸如於第 6 至 12 圖所示者) 係可針對於其他目的而利用。舉例而言，對於補償器 315 (或 410 與 415) 之種種所述實施例係可作成相依於過程變化而非為溫度。同理，對於補償器 320 (或 425 與 460) 之種種所述實施例係可作成相依於溫度而非為過程變化。結果，針對於此等與其他的模組之實施例係不應該視為受限於所述的範例電路與結構，因為熟悉此技藝人士係將知悉另外且等效的電路及應用，其均為於本發明之範疇內。

再次參考第 3 與 4 圖，時脈產生器及/或時序/頻率參考器 300 亦可包括一頻率校準模組 (325 或 430)。此頻率校準模組係一件單獨的專利申請案之主題，但是其高階的功能性係簡述於後。第 13 圖係說明根據本發明揭示內容之一個範例頻率校準模組 900 (其可利用作為模組 325 或 430) 的高階方塊圖。頻率校準模組 900 係包括：一數位分頻器 910、一基於計數器的頻率偵測器 915、一數位脈衝計數器 905、與一校準暫存器 930 (其亦可利用作為暫存器 465)。運用一測試 IC，來自時脈產生器 (200 或 300) 之輸出訊號係頻率分割 (於 910) 且於頻率偵測器 915 為相較於一已知參考頻率 920。視時脈產生器 (200 或 300) 關於該參考為是否快或慢而定，下 (down) 或上 (up) 的脈衝係提供至脈衝計

第 14 圖係說明根據本發明揭示內容之一個範例分頻器、方波產生器、非同步頻率選擇器、與閃訊號抑制模組的方塊圖。

第 15A 圖及第 15B 圖係說明根據本發明揭示內容之範例低等待時間的頻率切換的圖形。

第 16 圖係說明根據本發明揭示內容之一個範例分頻器的方塊圖。

第 17 圖係說明根據本發明揭示內容之一個範例電源模式選擇模組的方塊圖。

第 18 圖係說明根據本發明揭示內容之用於第二振盪器之一個範例同步化模組的方塊圖。

第 19 圖係說明根據本發明揭示內容之一個範例方法的流程圖。

【主要元件符號說明】

100	時脈產生器及/或時序/頻率參考器
120	介面
125、135	匯流排
140	線路
145	線路
150	系統
180	第二電路
200	時脈產生器及/或時序/頻率參考器
205	頻率選擇器
210	振盪器

435	電感器
440	電容器
445、450	電阻器
455	暫存器
460	過程補償模組
465	暫存器
470、475	節點
480	電壓控制器
485	電容模組
495	暫存器
500	諧振 LC 槽路
505	負互導放大器
510、520、530	電流鏡
515	溫度響應式電流產生器
520A、520B	串級拓撲結構
525A、525B	電晶體
550	諧振 LC 槽路
570	分流電容器
615	可變電容器
620	固定電容器
625	節點
635	可控制電容模組
640	可切換電容模組
650	電壓控制模組

655	電流產生器
670	電流鏡
675	可切換電阻性模組
680	固定電容性模組
685	電阻器
720、750	固定電容
740	切換電晶體
760	第一過程變化補償模組
850	變容器
860	第二過程變化補償模組
865	可切換的可變電容性模組
900	頻率校準模組
905	數位脈衝計數器
910	數位分頻器
915	頻率偵測器
920	參考頻率
930	校準暫存器
1000	分頻器與方波產生器
1005	第一分割器
1010	第二分割器
1015	模組
1020	線路或匯流排
1050	非同步頻率選擇器
1055	選擇線路

1060	線路
1065、1070	D型正反器
1075	計數器或正反器
1080	閃訊號抑制模組
1085	緩衝器
1100	多工器
1105	低功率振盪器
1110	模式選擇器
1200	同步化模組
1205	同步化模組
1210	第二振盪器

十、申請專利範圍：

1. 一種用於參考訊號的頻率控制之裝置，該裝置包含：
一參考諧振器，其係適以提供具有一諧振頻率之該參考訊號；

一負互導放大器，其係耦接至該參考諧振器；及

一頻率控制器，耦接至該負互導放大器且係耦接至該參考諧振器，該頻率控制器係適以響應於複數個變數之至少一個變數而修正該諧振頻率。

2. 如申請專利範圍第 1 項之裝置，其中該複數個變數係包含溫度、製造過程、電壓、與頻率。

3. 如申請專利範圍第 1 項之裝置，其中，該頻率控制器係更適以響應於溫度而修正通過該負互導放大器之一電流。

4. 如申請專利範圍第 3 項之裝置，其中，該頻率控制器係更包含響應於溫度之一電流源。

5. 如申請專利範圍第 4 項之裝置，其中，該電流源係具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。

6. 如申請專利範圍第 1 項之裝置，其中，該頻率控制器係更適以修正通過該負互導放大器之一電流，以選擇該諧振頻率。

7. 如申請專利範圍第 1 項之裝置，其中，該頻率控制器係更適以修正該負互導放大器之一互導，以選擇該諧振頻

率。

8.如申請專利範圍第1項之裝置，其中，該頻率控制器係更適以響應於一電壓而修正通過該負互導放大器之一電流。

9.如申請專利範圍第1項之裝置，其中，該頻率控制器係更適以響應於製造過程變化而修正該負互導放大器之一互導。

10.如申請專利範圍第1項之裝置，其中，該頻率控制器係更適以響應於製造過程變化而修正通過該負互導放大器之一電流。

11.如申請專利範圍第1項之裝置，其中，該頻率控制器係更包含一電壓隔離器，其耦接至該諧振器且適以實質隔離該諧振器免於一電壓變化。

12.如申請專利範圍第11項之裝置，其中，該電壓隔離器係包含一電流鏡。

13.如申請專利範圍第12項之裝置，其中，該電流鏡係具有串級組態。

14.如申請專利範圍第1項之裝置，其中，該諧振器係下列諧振器其中之一或更多個：一電感器(L)與一電容器(C)，配置以形成一LC槽路諧振器；一陶瓷諧振器；一機械諧振器；一微機電諧振器；及一薄膜體聲音諧振器。

15.一種用於參考訊號的頻率控制之裝置，包含：

一參考諧振器，該參考諧振器係適以提供具有一諧振頻率之一第一訊號；

一負互導放大器，耦接至該參考諧振器；及

一溫度補償器，耦接至該負互導放大器及該參考諧振器，該溫度補償器係適以響應於溫度而修正該諧振頻率。

16.如申請專利範圍第15項之裝置，其中，該溫度補償器係更適以響應於溫度而修正通過該負互導放大器之一電流。

17.如申請專利範圍第16項之裝置，其中，該溫度補償器係更包含響應於溫度之一電流源。

18.如申請專利範圍第17項之裝置，其中，該電流源係更包含：

一第一電晶體；

一第二電晶體，耦接至該第一電晶體；

一二極體，耦接至該第一電晶體；及

一電阻器，耦接至該第二電晶體。

19.如申請專利範圍第18項之裝置，其中，由該電流源所提供之電流係跨於該二極體之一電壓與該電阻器之一電阻之一函數，該電壓與電阻係溫度相依。

20.如申請專利範圍第18項之裝置，其中，該第一與第二電晶體係可操作於強的反向。

21.如申請專利範圍第17項之裝置，其中，該電流源係更包含：

一第一電晶體；

一第二電晶體，耦接至該第一電晶體；及

一電阻器，耦接至該第二電晶體。

22.如申請專利範圍第 21 項之裝置，其中，由該電流源所提供之電流係跨於該電阻器之一電壓、該電阻器之一電阻、與該第一與第二電晶體的個別尺寸之一函數，該電壓與電阻係溫度相依。

23.如申請專利範圍第 21 項之裝置，其中，該第一與第二電晶體係可操作於次臨限電壓。

24.如申請專利範圍第 17 項之裝置，其中，該電流源係更包含：

複數個電晶體；及

一電阻器，耦接至該複數個電晶體之一電晶體。

25.如申請專利範圍第 24 項之裝置，其中，由該電流源所提供之電流係跨於該電阻器之一電壓的平方之一函數，其中該電壓係溫度相依。

26.如申請專利範圍第 24 項之裝置，其中，該複數個電晶體之一第一組的電晶體係可操作於強的反向，且該複數個電晶體之一第二組的電晶體係可操作於次臨限電壓。

27.如申請專利範圍第 17 項之裝置，其中，該電流源係具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。

28.如申請專利範圍第 17 項之裝置，其中，該電流源係透過一或多個電流鏡而耦接至該負互導放大器。

29.一種用於參考訊號的頻率控制之裝置，包含：

一參考諧振器，該參考諧振器係適以提供具有一諧振

頻率之一參考訊號；

一負互導放大器，耦接至該參考諧振器；

一電流鏡，耦接至該負互導放大器；及

一電流源，耦接至該電流鏡，藉著響應於溫度而改變通過該電流鏡與負互導放大器之一電流，該電流源係適以修正該諧振頻率。

30.如申請專利範圍第29項之裝置，其中，該電流源係具有選自複數個組態之一或多個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。

31.如申請專利範圍第30項之裝置，更包含：耦接至該電流鏡之複數個電流源，該複數個電流源係具有選自複數個組態之至少二個組態，該複數個組態係包含與絕對溫度成互補(CTAT)、與絕對溫度成比例(PTAT)、及與絕對溫度平方成比例($PTAT^2$)組態。

32. 一種用於參考訊號的頻率控制之裝置，包含：

一諧振器，該諧振器係適以提供具有一諧振頻率之第一訊號；

一負互導放大器，耦接至該諧振器；

一電流鏡，耦接至該負互導放大器；及

複數個電流源，耦接至該電流鏡，複數個電流源係適以藉著響應於溫度而改變通過該電流鏡與負互導放大器之一電流，而修正該諧振頻率，該複數個電流源係具有選自複數個組態之至少二個組態，該複數個組態係包含與絕對

溫度成互補 (CTAT)、與絕對溫度成比例 (PTAT)、及與絕對溫度平方成比例 (PTAT²) 組態。

十一、圖式：

如次頁。

2014-02-11 本

FIG. 1

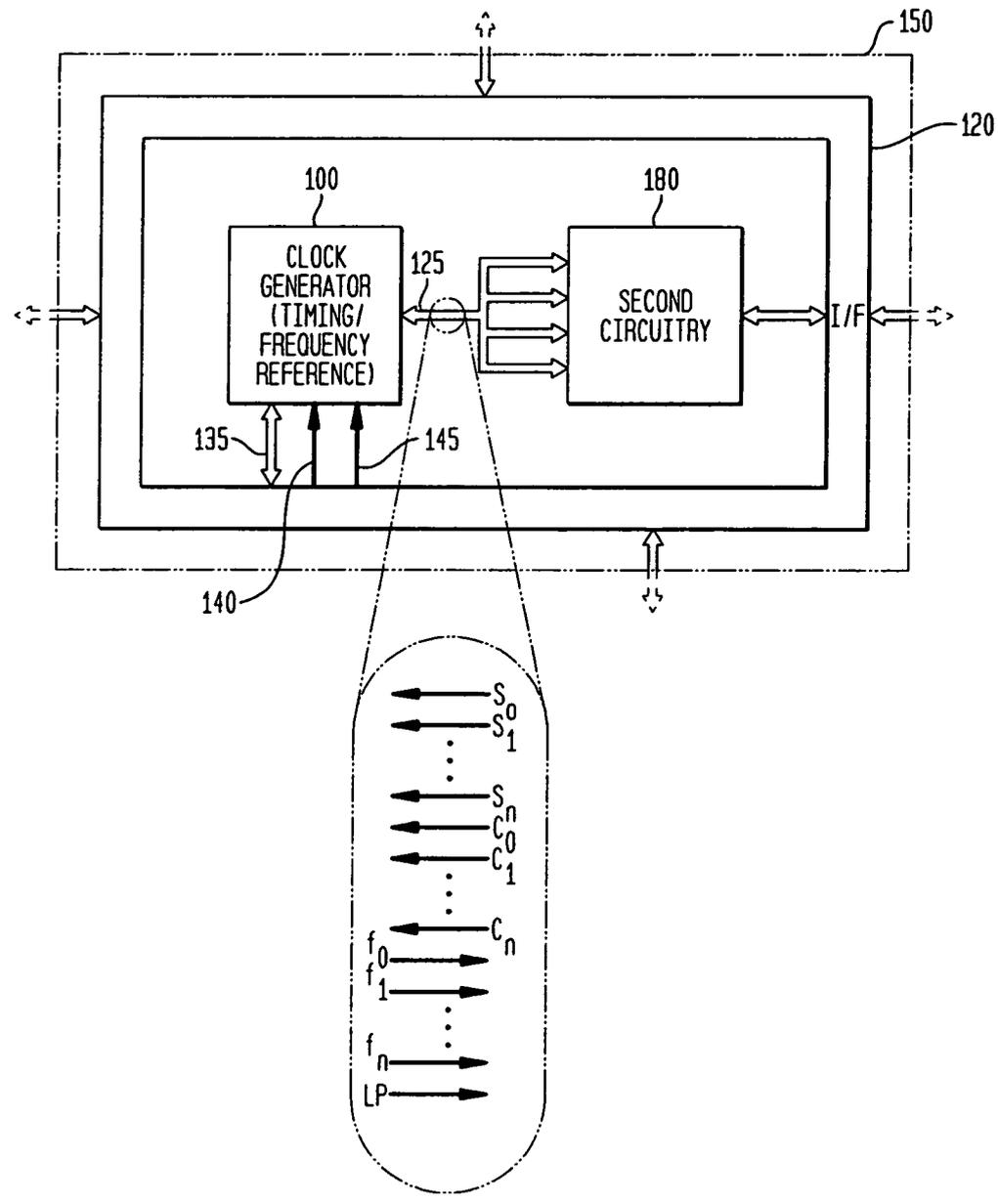


FIG. 2

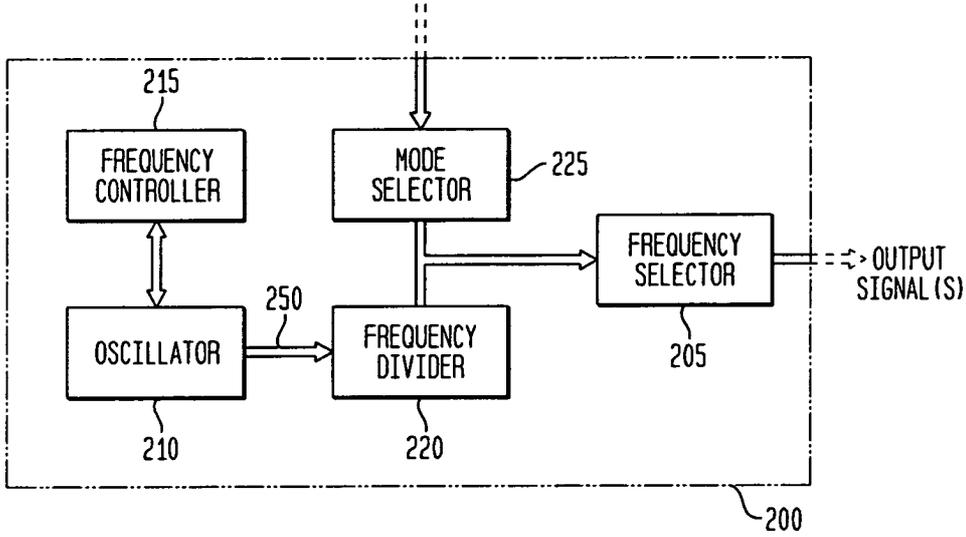


FIG. 3

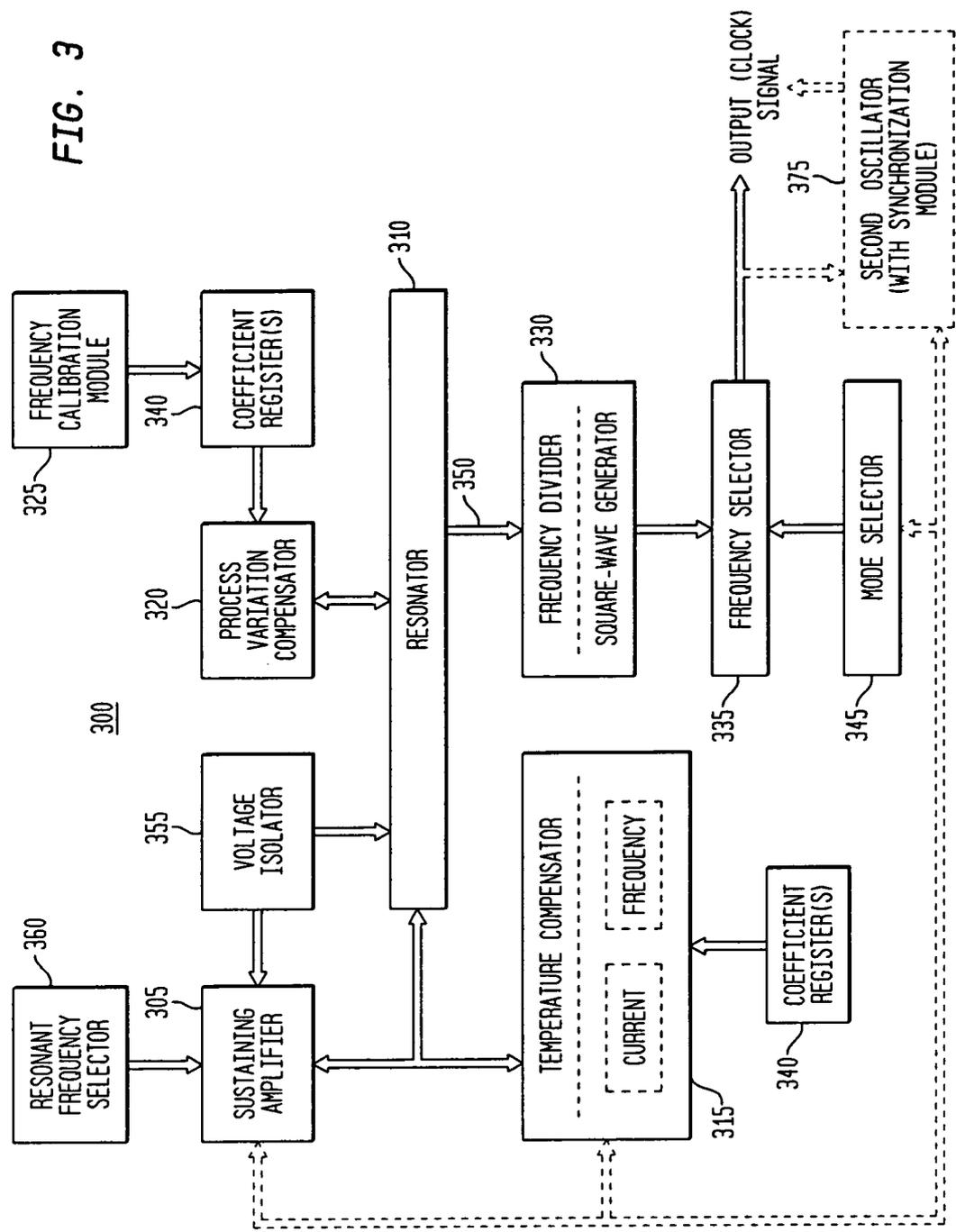


FIG. 4

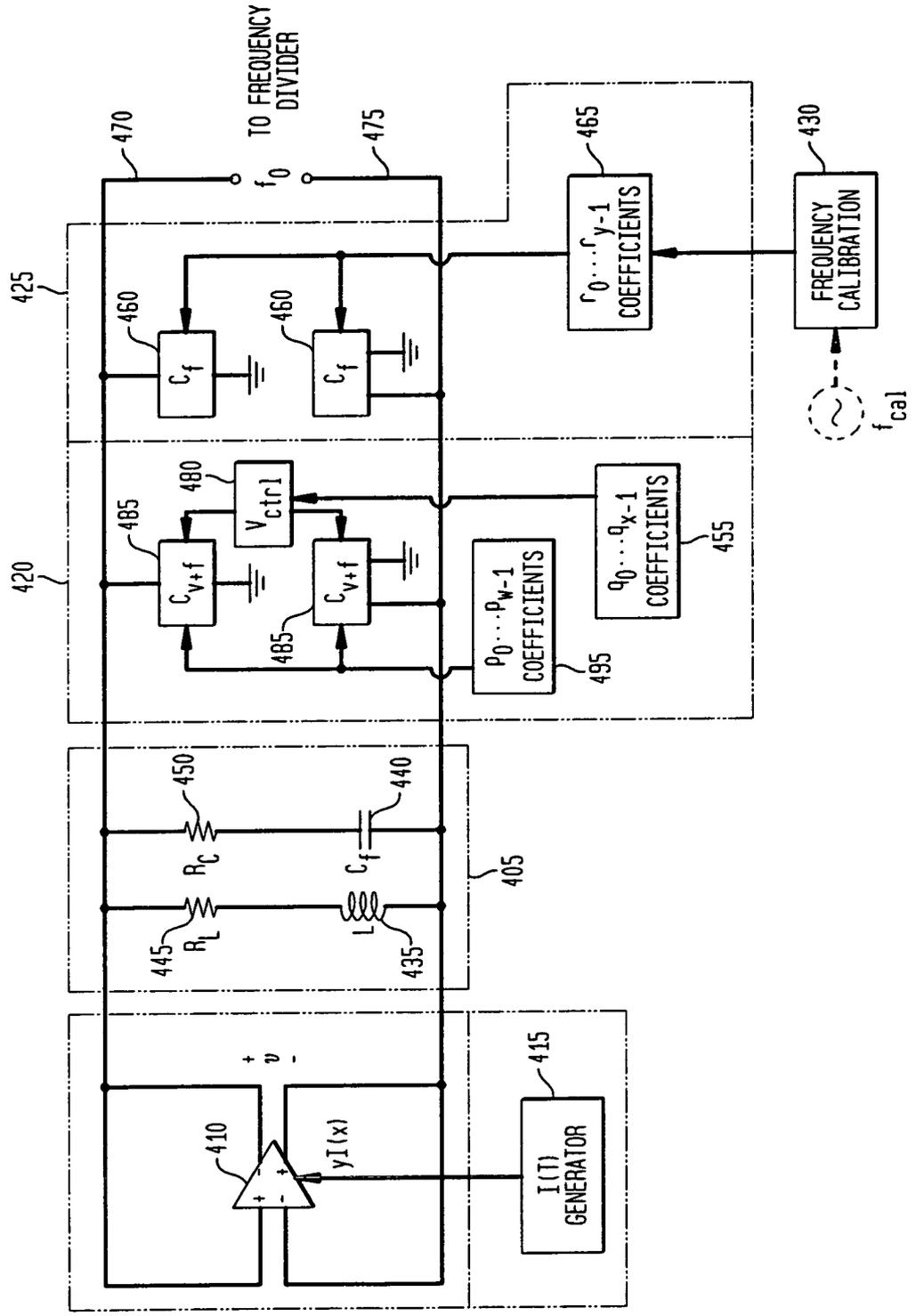


FIG. 5A

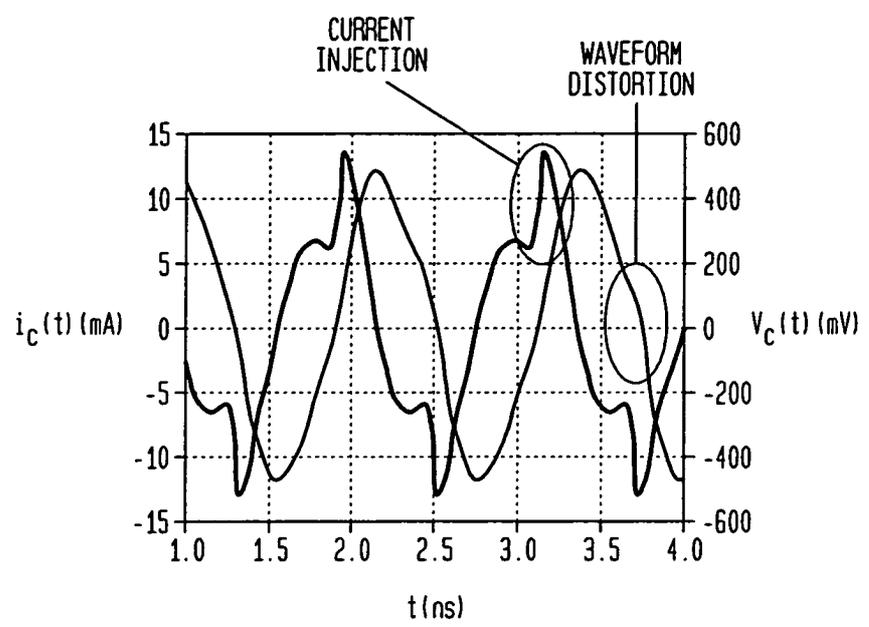


FIG. 5B

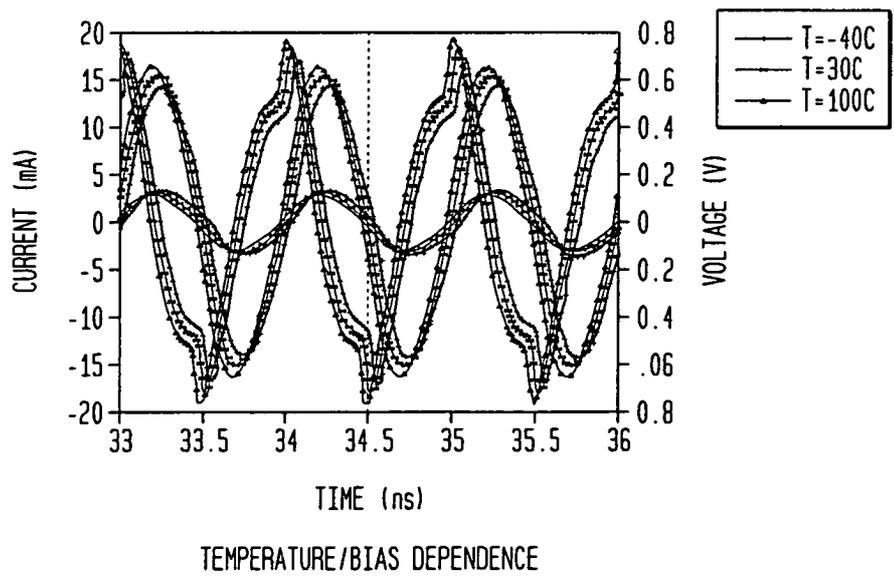


FIG. 5C

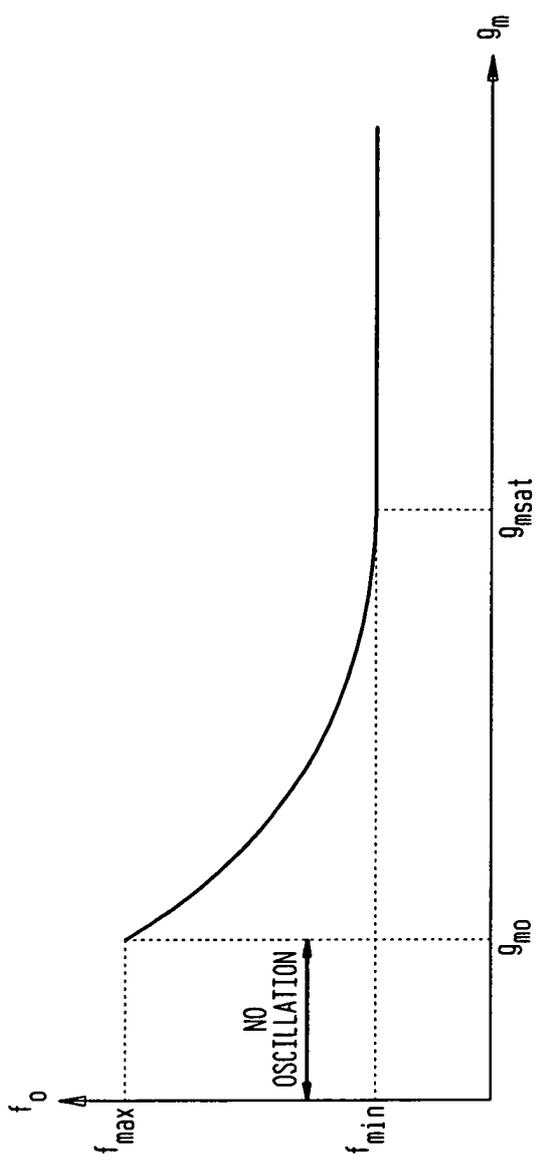


FIG. 6

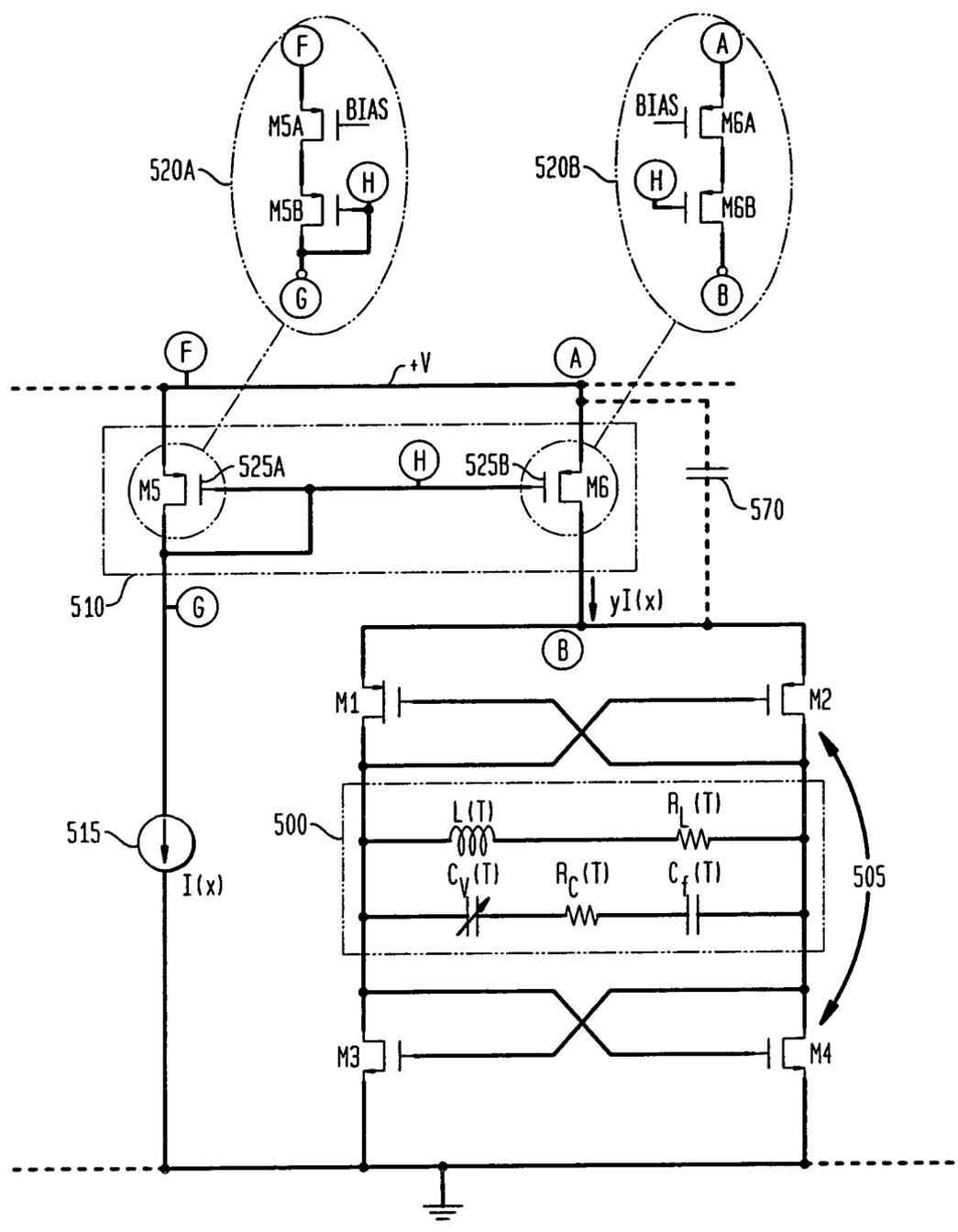


FIG. 7A

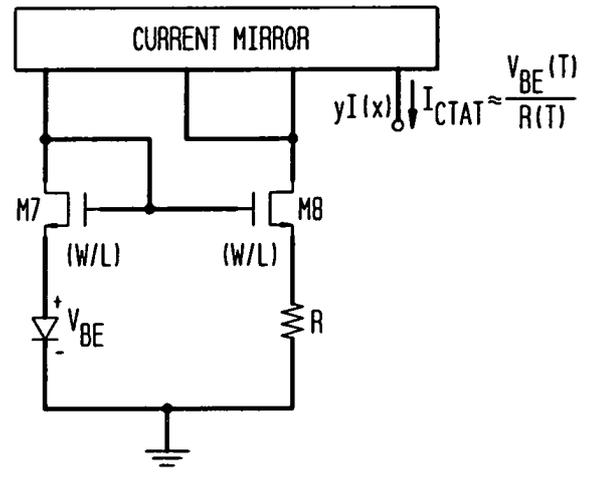
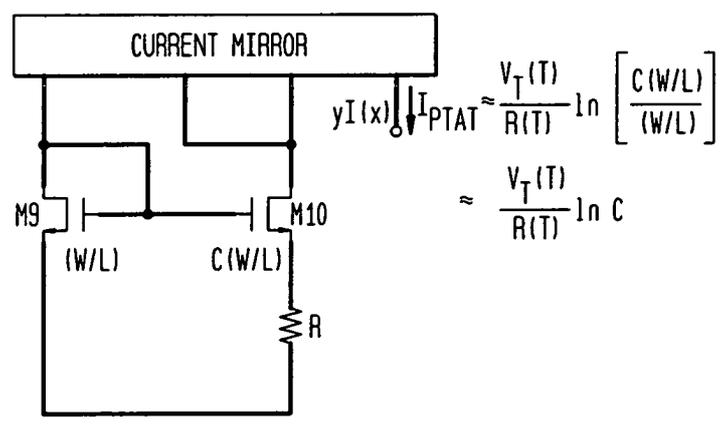


FIG. 7B



9/17

FIG. 7C

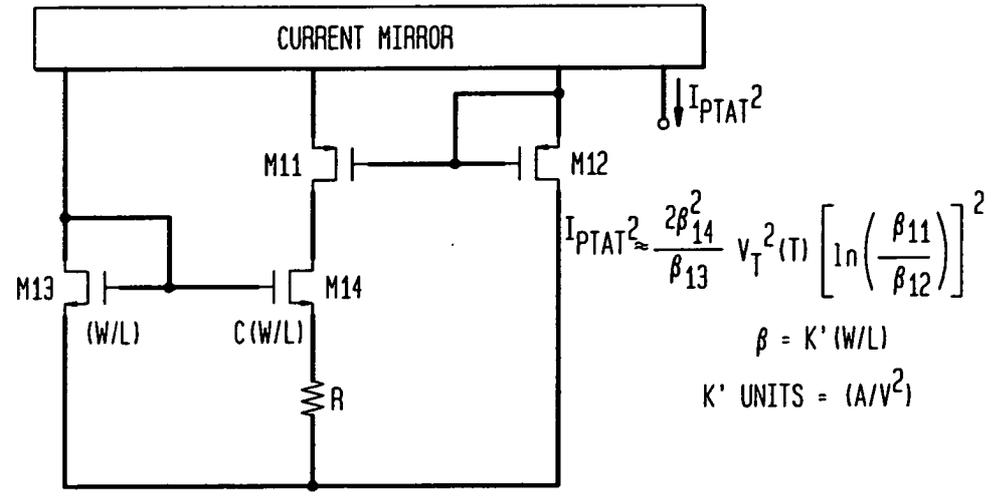


FIG. 7D

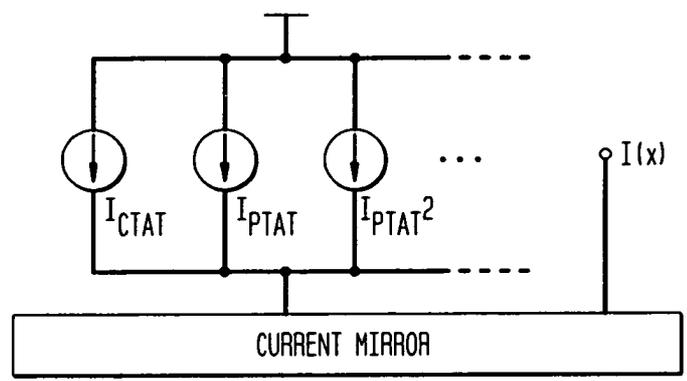


FIG. 8

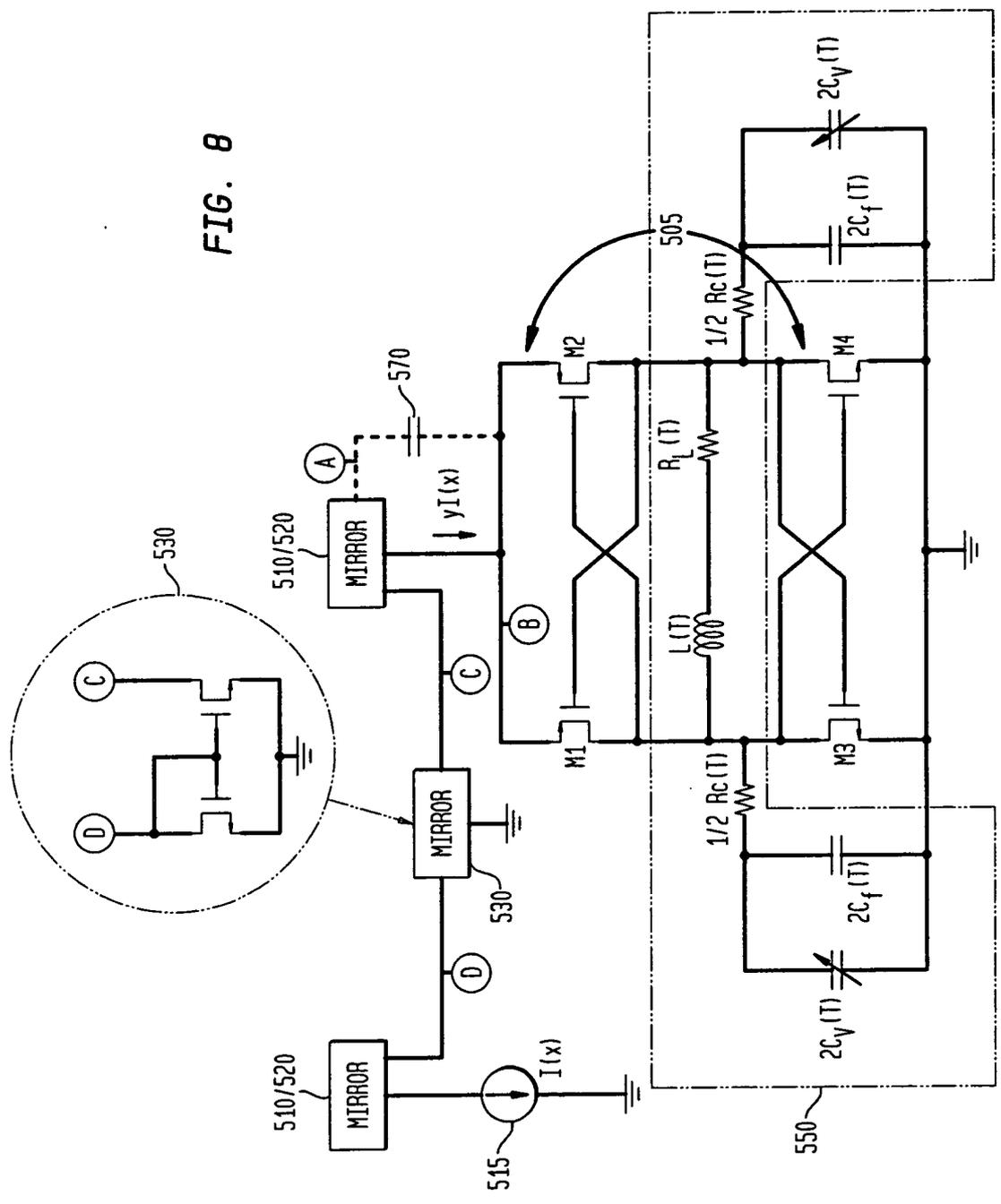
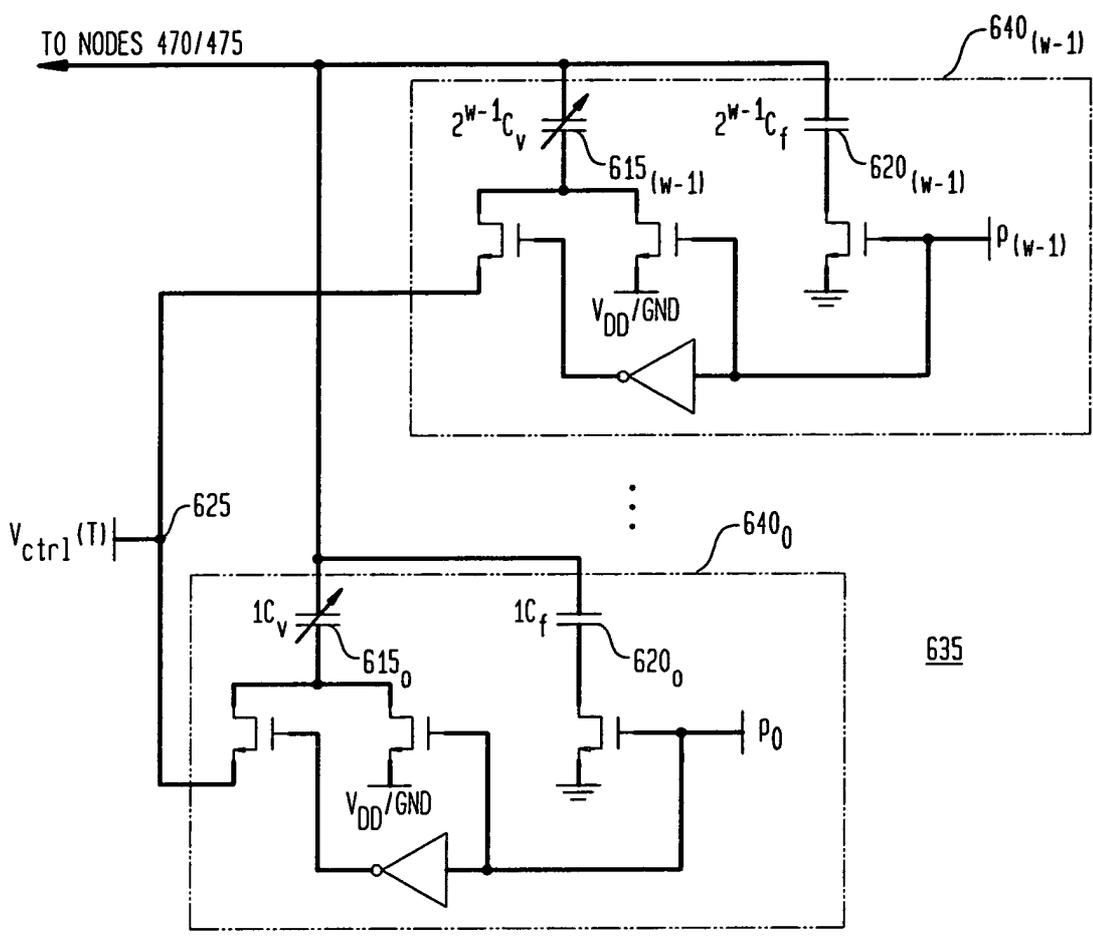


FIG. 9



635

FIG. 10

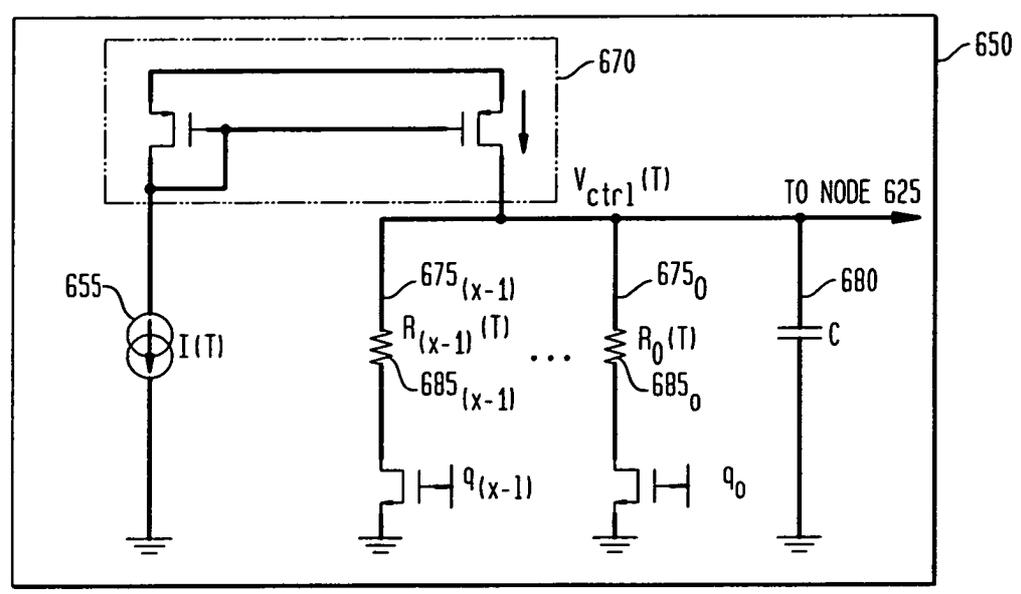


FIG. 11

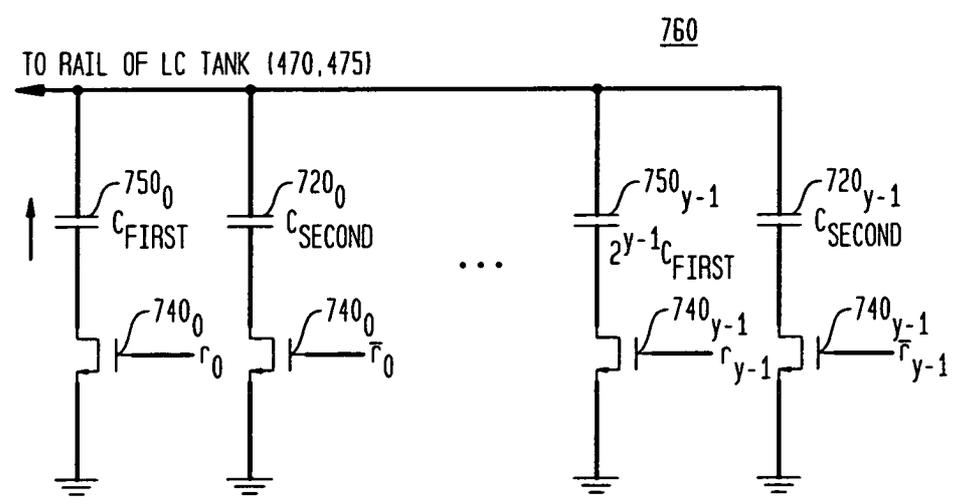


FIG. 12

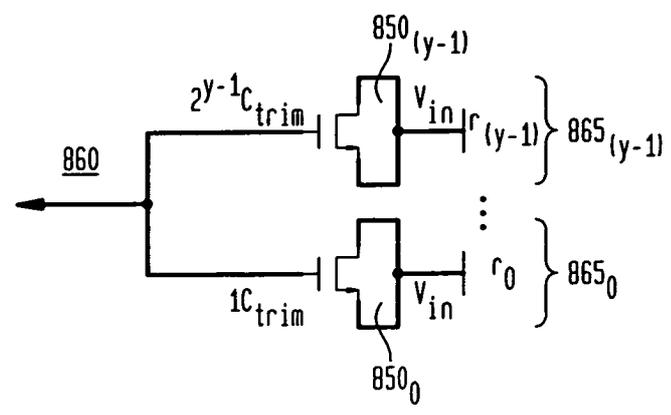


FIG. 13

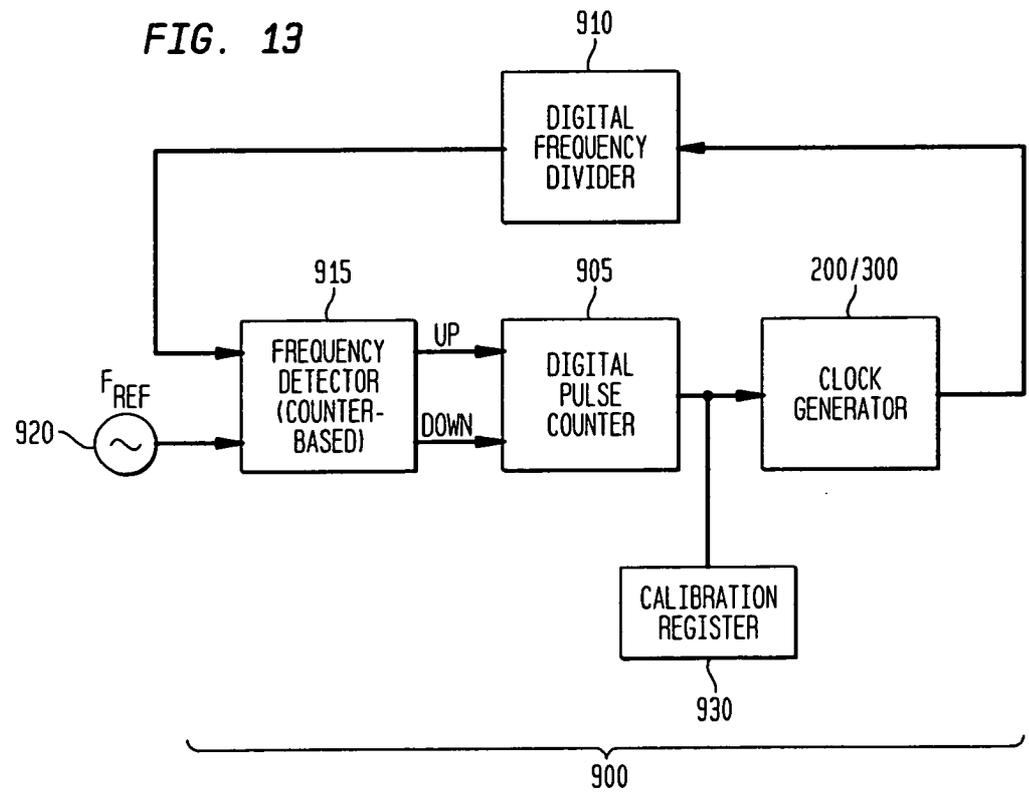


FIG. 14

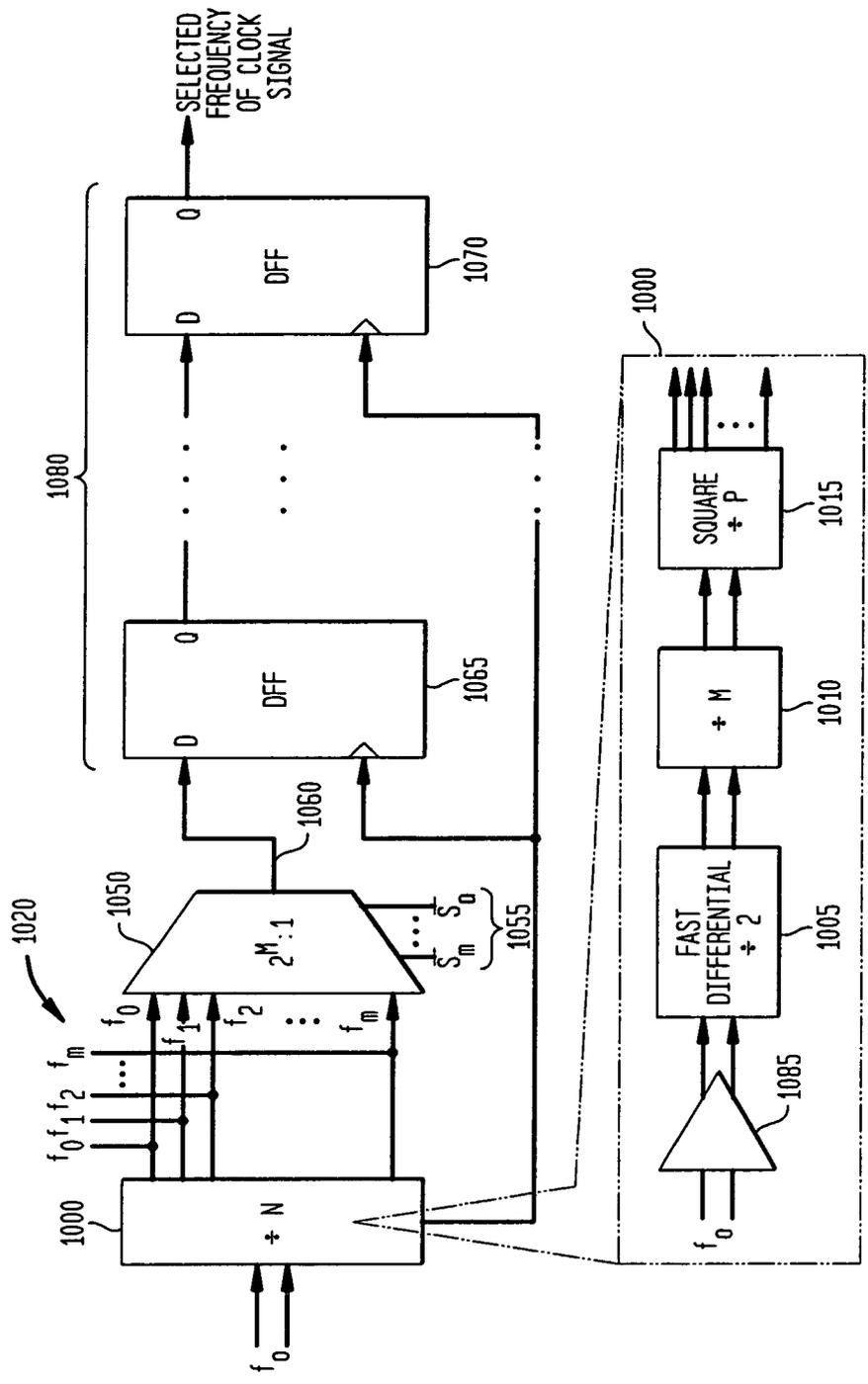


FIG. 15B

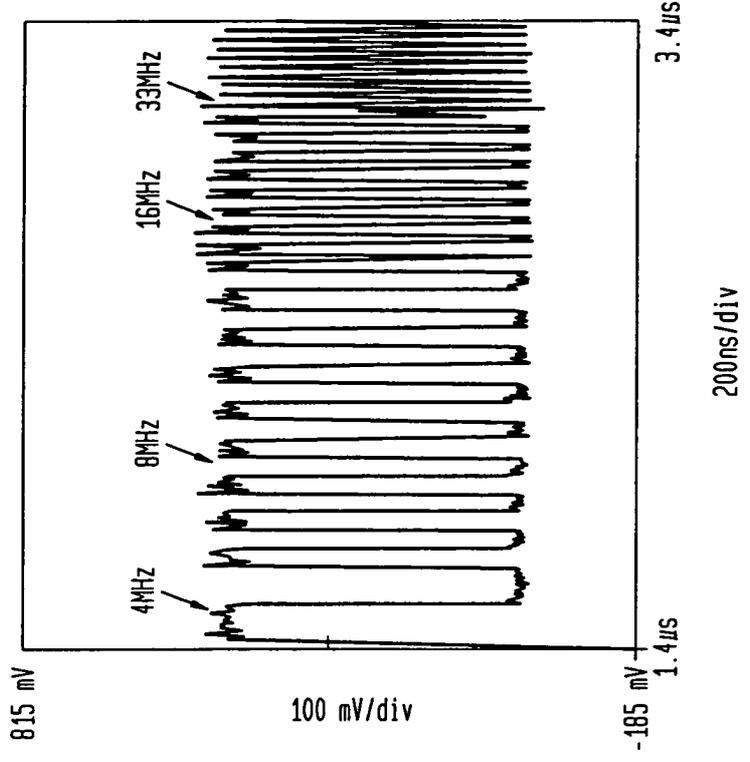


FIG. 15A

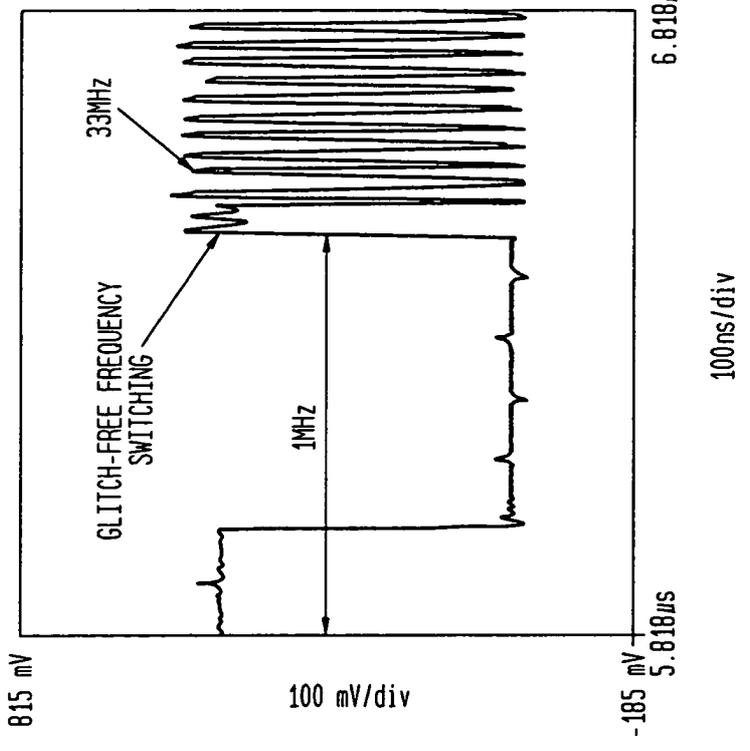


FIG. 16

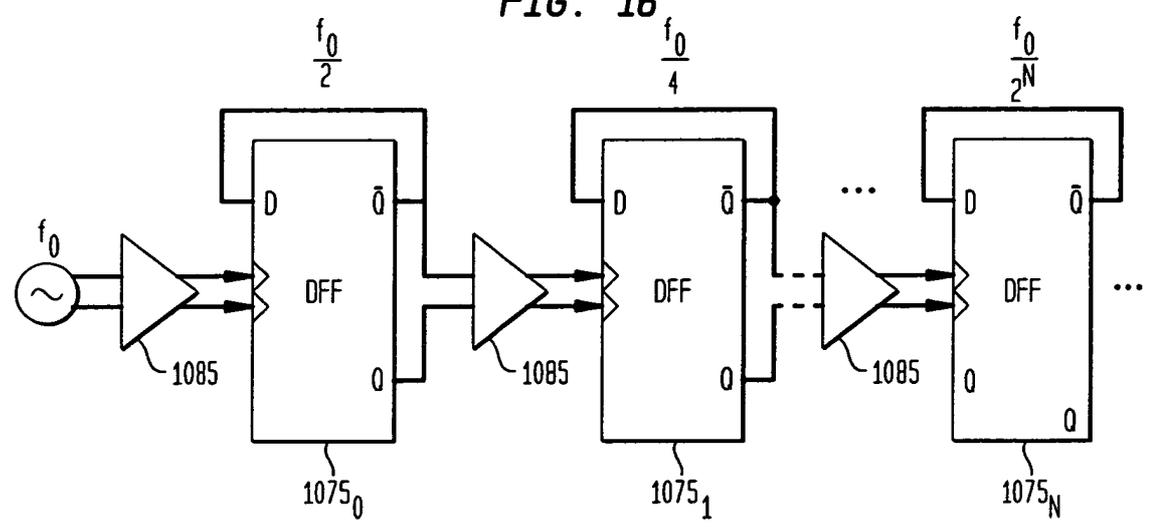


FIG. 17

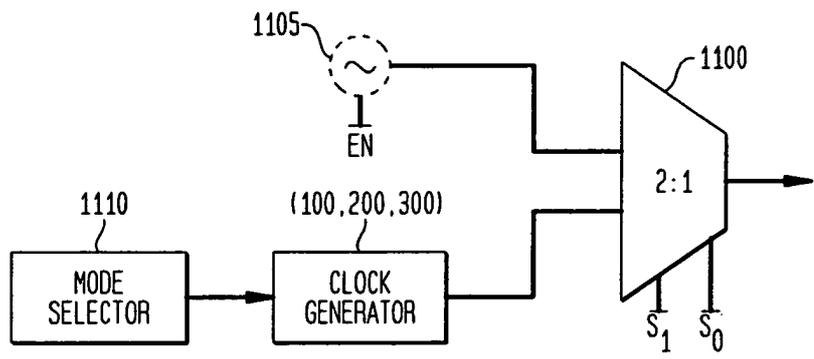
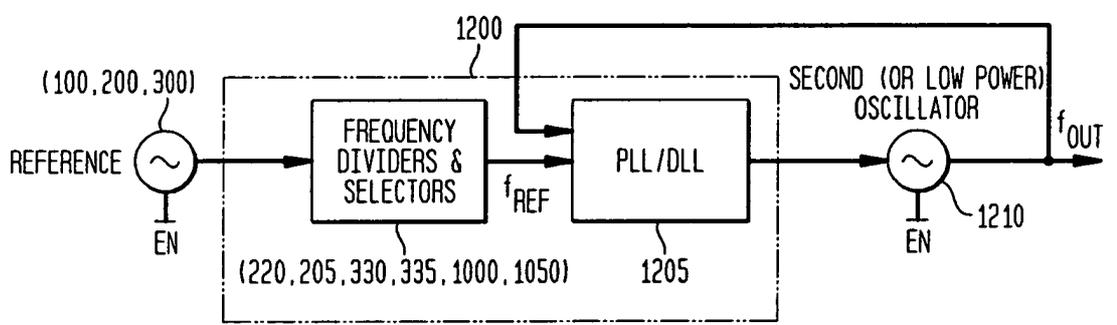


FIG. 18



17/17

FIG. 19

