

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4194472号
(P4194472)

(45) 発行日 平成20年12月10日(2008.12.10)

(24) 登録日 平成20年10月3日(2008.10.3)

| | | | |
|--------------|------|-----------|----------------|
| (51) Int.Cl. | | F I | |
| HO 4 N | 1/41 | (2006.01) | HO 4 N 1/41 B |
| HO 4 N | 7/30 | (2006.01) | HO 4 N 7/133 Z |

請求項の数 8 (全 21 頁)

| | | | |
|-----------|-------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2003-374819 (P2003-374819) | (73) 特許権者 | 000001007 |
| (22) 出願日 | 平成15年11月4日(2003.11.4) | | キヤノン株式会社 |
| (65) 公開番号 | 特開2005-142673 (P2005-142673A) | | 東京都大田区下丸子3丁目30番2号 |
| (43) 公開日 | 平成17年6月2日(2005.6.2) | (74) 代理人 | 100076428 |
| 審査請求日 | 平成18年11月6日(2006.11.6) | | 弁理士 大塚 康德 |
| | | (74) 代理人 | 100112508 |
| | | | 弁理士 高柳 司郎 |
| | | (74) 代理人 | 100115071 |
| | | | 弁理士 大塚 康弘 |
| | | (74) 代理人 | 100116894 |
| | | | 弁理士 木村 秀二 |
| | | (72) 発明者 | 瓦田 昌大 |
| | | | 東京都大田区下丸子3丁目30番2号 キ |
| | | | ヤノン株式会社内 |

最終頁に続く

(54) 【発明の名称】 画像処理方法及び装置

(57) 【特許請求の範囲】

【請求項 1】

2次元画像データを所定の画素数から成る画素エリアに分割し、前記画素エリアごとにウェーブレット変換を行う画像処理装置であって、

前記画素エリアを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理手段を有し、

前記1次元ウェーブレット変換処理手段が、

高域周波数成分と低域周波数成分とが交互に出現するように前記画素ラインを1次元ウェーブレット変換するとともに、

隣り合う画素ラインにおいては、前記高周波成分と前記低周波成分との出現順序を逆転させて変換を行い、前記画素エリアの分割境界の方向と同じ方向の周波数成分について、前記分割境界の面に異なる周波数成分の係数が交互に並ぶようにすることを特徴とする画像処理装置。

【請求項 2】

前記1次元ウェーブレット変換処理手段によって行なわれる演算が、高周波成分を得るための第1の演算と、低周波成分を得るための第2の演算とから構成され、前記1次元ウェーブレット変換処理手段が前記画素ライン毎に前記第1の演算と前記第2の演算の順序を入れ替えた演算を施すことを特徴とする請求項1記載の画像処理装置。

【請求項 3】

1つのインタレース画像を構成する2つのフィールド画像に独立してウェーブレット変

10

20

換を行う画像処理装置であって、

前記フィールド画像データを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理手段と、

前記フィールド画像データ的一方に対し、各画素の横方向のアドレスに奇数のオフセットを付加するオフセット付加手段とを有し、

前記1次元ウェーブレット変換処理手段が、

前記画素ラインに含まれる画素の横方向のアドレスが奇数である画素に対しては高域周波数成分又は低域周波数成分の一方が出現するように、偶数である画素に対しては高域周波数成分又は低域周波数成分の他方が出現するように前記画素ラインを変換し、前記2つのフィールド画像から1つのインタレース画像を構成した際に前記インタレース画像における縦方向の1次元周波数成分に異なる周波数成分が交互に並ぶようにすることを特徴とする画像処理装置。

10

【請求項4】

2次元画像データを所定の画素数から成る画素エリアに分割し、前記画素エリアごとにウェーブレット変換を行う画像処理方法であって、

前記画素エリアを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理ステップを有し、

前記1次元ウェーブレット変換処理ステップが、

高域周波数成分と低域周波数成分とが交互に出現するように前記画素ラインを1次元ウェーブレット変換するとともに、

20

隣り合う画素ラインにおいては、前記高周波成分と前記低周波成分との出現順序を逆転させて変換を行い、前記画素エリアの分割境界の方向と同じ方向の周波数成分について、前記分割境界の面に異なる周波数成分の係数が交互に並ぶようにすることを特徴とする画像処理方法。

【請求項5】

前記1次元ウェーブレット変換処理ステップによって行なわれる演算が、高周波成分を得るための第1の演算と、低周波成分を得るための第2の演算とから構成され、前記1次元ウェーブレット変換処理ステップが前記画素ライン毎に前記第1の演算と前記第2の演算の順序を入れ替えた演算を施すことを特徴とする請求項4記載の画像処理方法。

【請求項6】

30

1つのインタレース画像を構成する2つのフィールド画像に独立してウェーブレット変換を行う画像処理方法であって、

前記フィールド画像データを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理ステップと、

前記フィールド画像データ的一方に対し、各画素の横方向のアドレスに奇数のオフセットを付加するオフセット付加ステップとを有し、

前記1次元ウェーブレット変換処理ステップが、

前記画素ラインに含まれる画素の横方向のアドレスが奇数である画素に対しては高域周波数成分又は低域周波数成分の一方が出現するように、偶数である画素に対しては高域周波数成分又は低域周波数成分の他方が出現するように前記画素ラインを変換し、前記2つのフィールド画像から1つのインタレース画像を構成した際に前記インタレース画像における縦方向の1次元周波数成分に異なる周波数成分が交互に並ぶようにすることを特徴とする画像処理方法。

40

【請求項7】

コンピュータに、請求項4乃至請求項6のいずれか1項に記載の画像処理方法に記載の各工程を実行させるためのプログラム。

【請求項8】

請求項7記載のプログラムを記録したコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明は、デジタル信号の変換に関し、特に画像に離散ウェーブレット変換 (DWT : Discrete Wavelet Transformation) を行う画像処理に関する。

【 背景技術 】

【 0 0 0 2 】

近年、DWTを用いたJ P E G 2 0 0 0という画像符号化がI S O / I E Cにて規格化された (I S O / I E C - 1 5 4 4 4)。J P E G 2 0 0 0は、入力された2次元画像に2次元のDWT変換を施したのち、量子化して算術符号化による圧縮を行う符号化方式である。なお、以下の説明において、「ウェーブレット変換」とは「離散ウェーブレット変換」の意味で使われる場合がある。

10

【 0 0 0 3 】

J P E G 2 0 0 0では、1枚の画像をタイル (T i l e) と呼ばれる区分領域に分割し、T i l e毎に符号化処理を行う。画像全体を1枚のT i l eとして符号化することもできる。

【 0 0 0 4 】

そして、DWTもT i l e単位で行われる。J P E G 2 0 0 0に用いられているDWTには、リフティング演算が採用されている。リフティング演算とは、1次元に連なるデータにおいて、あるデータに対し、その前後に存在する1つ以上のデータの和に係数を掛けたものを加える演算を繰り返すことで、フィルタリングとサブサンプリングを同時に行う演算である (J P E G 2 0 0 0におけるリフティング演算については、例えば特許文献1参照)。J P E G 2 0 0 0規格で定められている非可逆フィルタのリフティング演算 (順変換) は、下記の漸化式で表される。

20

【 0 0 0 5 】

【 数 1 】

$$[\text{step } 1] \quad Y(2n+1) = X_{\text{ext}}(2n+1) + \alpha(X_{\text{ext}}(2n) + X_{\text{ext}}(2n+2))$$

$$[\text{step } 2] \quad Y(2n) = X_{\text{ext}}(2n) + \beta(Y(2n-1) + Y(2n+1))$$

$$[\text{step } 3] \quad Y(2n+1) = Y(2n+1) + \gamma(Y(2n) + Y(2n+2))$$

$$[\text{step } 4] \quad Y(2n) = Y(2n) + \delta(Y(2n-1) + Y(2n+1))$$

30

$$[\text{step } 5] \quad Y(2n+1) = KY(2n+1)$$

$$[\text{step } 6] \quad Y(2n) = \frac{1}{K} Y(2n)$$

【 0 0 0 6 】

ただし、

$$= -1 \quad . \quad 5 \quad 8 \quad 6 \quad 1 \quad 3 \quad 4 \quad 3 \quad 4 \quad 2 \quad 0 \quad 5 \quad 9 \quad 9 \quad 2 \quad 4$$

$$= -0 \quad . \quad 0 \quad 5 \quad 2 \quad 9 \quad 8 \quad 0 \quad 1 \quad 1 \quad 8 \quad 5 \quad 7 \quad 2 \quad 9 \quad 6 \quad 1$$

$$= 0 \quad . \quad 8 \quad 8 \quad 2 \quad 9 \quad 1 \quad 1 \quad 0 \quad 7 \quad 5 \quad 5 \quad 3 \quad 0 \quad 9 \quad 3 \quad 4$$

$$= 0 \quad . \quad 4 \quad 4 \quad 3 \quad 5 \quad 0 \quad 6 \quad 8 \quad 5 \quad 2 \quad 0 \quad 4 \quad 3 \quad 9 \quad 7 \quad 1$$

40

$$K = 1 \quad . \quad 2 \quad 3 \quad 0 \quad 1 \quad 7 \quad 4 \quad 1 \quad 0 \quad 4 \quad 9 \quad 1 \quad 4 \quad 0 \quad 0 \quad 1$$

nは整数である。 ... (式 1)

【 0 0 0 7 】

上述したように、リフティング演算ではあるデータに対する演算を行うために、そのデータの前後に存在するデータが必要であるが、画像の端部のデータに対しては演算に必要な画素が実在しない。そのため、J P E G 2 0 0 0のリフティング演算は、画像の端部で画素列を折り返して、仮想の画素列を補う。補う画素列の個数は、端部の画素の座標が奇数の場合は3画素、偶数の場合は4画素である。

【 0 0 0 8 】

この画素の折り返しを図11により説明する。図11において、アルファベットA ~ F

50

を実在する画素列とし、画素の座標を画素 A から F にかけて順に 0 ~ 5 とすると、偶数アドレスの画素 A については B, C, D, E の 4 画素が逆順で画素 A の左側に、奇数アドレスの画素 F については、列が折り返したような仮想の画素列が、実在する画素列の端部に補われる。

【 0 0 0 9 】

リフティング演算の結果、画素の座標が偶数 ($Y(2n)$) の場合は低周波成分、画素の座標が奇数 ($Y(2n+1)$) の場合は高周波成分が表れる。従って、式 1 における step 2,4,6 の演算はローパスフィルタ処理、step 1,3,5 の演算はハイパスフィルタ処理と見ることができる。DWT は、式 1 の漸化式に示されるリフティング演算を 1 次元方向に繰り返し行い、画像データを低周波成分と高周波成分とに分割する。さらに、この演算を左端から右端に向かう横方向と、上端から下端に向かう縦方向に画素ライン毎に順次適用することで、画像データを 2 次元のサブバンドに分割する。

10

【 0 0 1 0 】

図 1 2 は、ウェーブレット変換によって縦 4 画素横 4 画素の画像がサブバンドに分割される様子を示したものである。図中の L、H は変換係数に含まれる周波数成分を表しており、L は低周波成分、H は高周波成分を表している。また、カッコ内に示された数字は、元画像における画素の座標を表しており、左側の値が上端から下端に向かう縦方向の座標、右側の値が左端から右端に向かう横方向の座標を表している。

【 0 0 1 1 】

2 次元 DWT では、はじめに上端から下端に向かう縦の画素ライン毎に左端から右端まで 1 次元のリフティング演算が行われる。図 1 2 (a) は、縦の画素ライン毎に 1 次元のリフティング演算を行った結果を示している。リフティング演算の後、演算結果を L、H の成分ごとにまとめる並び替えを行う。係数を並び替えた結果を図 1 2 (b) に示す。続いて、左端から右端に向かう横の画素ライン毎に上端から下端まで 1 次元のリフティング演算を行う。この結果を図 1 2 (c) に示す。続いて、縦の画素ライン毎の演算と同様に、演算結果を L、H の成分ごとにまとめる並び替えを行う。この結果を図 1 2 (d) に示す。結果として、ウェーブレット変換で生成された係数は、図 1 2 (e) のようにサブバンドにまとめられる。

20

【 0 0 1 2 】

図 1 3 は、縦 4 画素横 4 画素の画像にウェーブレット変換を施して生成されたサブバンドの係数が、元の画像においてどこに位置しているかを示している。図 1 3 (a) は上端から下端に向かう縦の画素ライン毎の 1 次元の DWT により生成された係数の分布を元の画素の位置関係で示しており、図 1 3 (b) は 2 次元の DWT により生成された係数の分布を元の画素の位置関係で示している。図 1 3 より、画素ラインのアドレスが奇数であるか偶数であるかによって、ウェーブレット変換で生成される係数の周波数成分が異なることがわかる。

30

【 0 0 1 3 】

上述したように、J P E G 2 0 0 0 でウェーブレット変換は T i l e 毎に適用されるので、ここで T i l e にウェーブレット変換が施されたときの係数の分布について説明する。図 1 4 は、縦 4 画素横 8 画素の画像を縦横各 4 画素の 2 つの T i l e に分割した場合において、ウェーブレット変換により生成された係数の分布を、元の画素の位置関係で示したものである。図 1 4 (a) は、2 次元の DWT により生成された係数の分布を示したものである。また、図 1 4 (b) は、図 1 4 (a) に示す係数のうち、T i l e 分割境界の方向と同じ縦方向の周波数成分の分布のみを示したものである。図 1 4 (b) より、T i l e 分割を行うと、T i l e 分割境界の方向と同じ縦方向の周波数成分に関して、分割境界面に同じ周波数成分の係数が並ぶことがわかる。

40

【 0 0 1 4 】

【特許文献 1】特開 2 0 0 2 - 1 5 2 0 4 5 号公報

【発明の開示】

【発明が解決しようとする課題】

50

【 0 0 1 5 】

通常、J P E G 2 0 0 0 の非可逆圧縮の量子化では、高周波成分を含む係数は、低周波成分を含む係数より大きな量子化ステップで量子化される。これは、低周波成分の視認性に比べて高周波成分の視認性が劣るという人間の視覚特性を利用して、効率よく符号化するためである。結果として、高周波成分を含む係数の量子化誤差は大きくなり、低周波成分を含む係数より劣化する。そして、上述したように、2次元DWTの変換係数は画素ラインのアドレスに応じて高周波成分と低周波成分が並んだ構成を有するため、画素ラインのアドレスに応じて劣化の大きな画素と小さな画素が並ぶことになる。

【 0 0 1 6 】

また、図12を用いて説明したように、J P E G 2 0 0 0 のリフティング演算では画像の端部で画素列を折り返して、仮想の画素列を補う。そのため、不可逆変換を行うと、逆ウェーブレット変換時（復号時）に、仮想の画素列に係る画質劣化が、実際の画素列の生成に影響を与えて、実際の画素列の画質が劣化してしまう。

【 0 0 1 7 】

ここで、仮想の画素列を補間することに伴う画質劣化は、仮想の画素列の影響を最も受ける最端部の画素において最も著しくなる。リフティング演算では補間の必要な画素をその周辺の画素を用いて補間するので、低周波成分の保存性に優れている反面、高周波成分の保存性には優れていない。このため、仮想の画素列を補間したことによる画質劣化は、画像の端部に低周波成分を含む変換係数が生成される場合は軽微であるが、高周波成分を含む変換係数が生成される場合には、復号された画像の端部に著しい画質劣化が生じる可能性がある。

【 0 0 1 8 】

また、図14を用いて説明したように、J P E G 2 0 0 0 の非可逆圧縮を行う場合、T i l e の境界部分に、境界と同一方向に関して同一の周波数成分を含む係数が並び、特にT i l e 境界の一方に高周波成分を含む係数が一列に並ぶ場合がある。

【 0 0 1 9 】

この場合、T i l e 分割境界面に、画素補間に起因する画質劣化の著しい画素が並ぶことになり、結果としてT i l e 分割境界面に不連続面が視認されやすくなってしまう。

【課題を解決するための手段】

【 0 0 2 0 】

本発明は、上記問題点を鑑みてなされたものであり、ウェーブレット変換において、T i l e 境界面に異なる周波数成分を含む係数を並ばせることで、画質劣化の視認性を軽減することを主な目的とする。

【 0 0 2 1 】

上述の目的は、2次元画像データを所定の画素数から成る画素エリアに分割し、画素エリアごとにウェーブレット変換を行う画像処理装置であって、画素エリアを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理手段を有し、1次元ウェーブレット変換処理手段が、高域周波数成分と低域周波数成分とが交互に出現するように画素ラインを1次元ウェーブレット変換するとともに、隣り合う画素ラインにおいては、高周波成分と低周波成分との出現順序を逆転させて変換を行い、画素エリアの分割境界の方向と同じ方向の周波数成分について、分割境界の面に異なる周波数成分の係数が交互に並ぶようにすることを特徴とする画像処理装置によって達成される。

【 0 0 2 2 】

また、上述の目的は、1つのインタレース画像を構成する2つのフィールド画像に独立してウェーブレット変換を行う画像処理装置であって、フィールド画像データを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理手段と、フィールド画像データ的一方に対し、各画素の横方向のアドレスに奇数のオフセットを付加するオフセット付加手段とを有し、1次元ウェーブレット変換処理手段が、画素ラインに含まれる画素の横方向のアドレスが奇数である画素

に対しては高域周波数成分又は低域周波数成分の一方が出現するように、偶数である画素に対しては高域周波数成分又は低域周波数成分の他方が出現するように画素ラインを変換し、2つのフィールド画像から1つのインタレース画像を構成した際にインタレース画像における縦方向の1次元周波数成分に異なる周波数成分が交互に並ぶようにすることを特徴とする画像処理装置によっても達成される。

【0023】

また、上述の目的は、2次元画像データを所定の画素数から成る画素エリアに分割し、画素エリアごとにウェーブレット変換を行う画像処理方法であって、画素エリアを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理ステップを有し、1次元ウェーブレット変換処理ステップが、高域周波数成分と低域周波数成分とが交互に出現するように画素ラインを1次元ウェーブレット変換するとともに、隣り合う画素ラインにおいては、高周波成分と低周波成分との出現順序を逆転させて変換を行い、画素エリアの分割境界の方向と同じ方向の周波数成分について、分割境界の面に異なる周波数成分の係数が交互に並ぶようにすることを特徴とする画像処理方法によっても達成される。

【0024】

また、上述の目的は、1つのインタレース画像を構成する2つのフィールド画像に独立してウェーブレット変換を行う画像処理方法であって、フィールド画像データを構成する縦方向の画素ライン又は横方向の画素ライン単位で1次元ウェーブレット変換を行う1次元ウェーブレット変換処理ステップと、フィールド画像データ的一方に対し、各画素の横方向のアドレスに奇数のオフセットを付加するオフセット付加ステップとを有し、1次元ウェーブレット変換処理ステップが、画素ラインに含まれる画素の横方向のアドレスが奇数である画素に対しては高域周波数成分又は低域周波数成分の一方が出現するように、偶数である画素に対しては高域周波数成分又は低域周波数成分の他方が出現するように画素ラインを変換し、2つのフィールド画像から1つのインタレース画像を構成した際にインタレース画像における縦方向の1次元周波数成分に異なる周波数成分が交互に並ぶようにすることを特徴とする画像処理方法によっても達成される。

【0025】

また、上述の目的は、本発明の方法をコンピュータに実現させるプログラムや、当該プログラムを格納したコンピュータ装置読み取り可能な記録媒体によっても達成される。

【発明の効果】

【0026】

本発明によれば、画像を複数のTileに分割してウェーブレット変換する際に、同じ周波数成分を含む係数が一列に並ばないようにすることで、Tile分割したことによるTile端部の不連続面の視認性を低下させることができる。

【発明を実施するための最良の形態】

【0027】

以下、添付図面を参照して本発明をその好適な実施形態に基づき詳細に説明する。

<第1の実施形態>

はじめに、本発明の第1の実施形態に係る画像処理装置について説明する。

本発明の第1の実施形態に係る画像処理装置は、画像データを入力して、その画像データに、所定の分解レベルまで、上端から下端へ向かう縦の画素ラインおよび左端から右端へ向かう横の画素ライン毎に1次元のリフティング演算を繰り返し行うことで2次元の離散ウェーブレット変換を実現し、算出されたサブバンド係数を出力する。

【0028】

図1を用いて装置の大まかな構成を説明すると、本実施形態に係る画像処理装置は、1次元の画素ラインの座標により演算切替器103の出力先を切り替えて、バッファメモリ102から出力された1次元の画素列を、画素補間器A104～1次元リフティング演算器A106という第1の系統、あるいは画素補間器B105～1次元リフティング演算器B107という第2の系統で処理することで、画素列に1次元のウェーブレット変換を施

し、サブバンド係数を生成する。そして、所定の分解レベルに達するまで、横方向および縦方向において共に低周波成分を含む LL 成分を含むサブバンド (LL サブバンド) の係数に 2 次元の離散ウェーブレット変換を繰り返し行う。

【 0 0 2 9 】

ここで、本発明の第 1 の実施形態に係る画像処理装置が行う、画素補間器 A 1 0 4 ~ 1 次元リフティング演算器 A 1 0 6 の第 1 の系統と、画素補間器 B 1 0 5 ~ 1 次元リフティング演算器 B 1 0 7 の第 2 の系統の処理内容について説明する。

【 0 0 3 0 】

本実施形態に係る画像処理装置は、T i l e に分割された画像 (T i l e 画像) をリフティング演算するとき、縦方向あるいは横方向の画素の座標が偶数であるか奇数であるかにより、リフティング演算の順序を変更する。すなわち、上端から下端へ向かう縦の画素ライン毎に演算を行う場合は、その画素の横方向の座標 (ラインの座標) に従って、また、左端から右端までの横の画素ライン毎に演算を行う場合は、その画素の縦方向の座標に従って、リフティング演算の順序を変更する。

【 0 0 3 1 】

このため、画素ラインの座標が偶数であるときのリフティング演算および演算に応じた画素補間処理と、画素ラインの座標が奇数であるときの同処理との 2 種類の処理を行う。すなわち、画像処理装置は、画素ラインの座標ごとに演算切替器 1 0 3 の出力先を切り替えながら、画素ラインの座標が偶数であるときは、演算切替器 1 0 3 を通じて第 1 の系統 (画素補間器 A 1 0 4 ~ 1 次元リフティング演算器 A 1 0 6) を用い、画素ラインの座標が奇数であるときは、同様にして第 2 の系統 (画素補間器 B 1 0 5 ~ 1 次元リフティング演算器 B 1 0 7) を用いる。

【 0 0 3 2 】

はじめに、第 1 の系統 (画素補間器 A 1 0 4 ~ 1 次元リフティング演算器 A 1 0 6) での処理について説明する。画素補間器 A 1 0 4 は、画素列の始点の座標および終点の座標が奇数であるか偶数であるかに応じて、図 1 1 を用いて説明したように、所定の個数の画素を画素列の端に補間する。本実施形態で画素補間器 A 1 0 4 が補間する画素の個数は、座標が偶数の場合は 4 画素、奇数の場合は 3 画素である。

【 0 0 3 3 】

画素を補間された入力画素列は、1 次元リフティング演算器 A 1 0 6 にて、1 次元のリフティング演算が施される。ここでのリフティング変換の漸化式は次の通りである。

【 0 0 3 4 】

【数 2】

$$[\text{step 1}] \quad Y(2n+1) = X_{\text{ext}}(2n+1) + \alpha(X_{\text{ext}}(2n) + X_{\text{ext}}(2n+2))$$

$$[\text{step 2}] \quad Y(2n) = X_{\text{ext}}(2n) + \beta(Y(2n-1) + Y(2n+1))$$

$$[\text{step 3}] \quad Y(2n+1) = Y(2n+1) + \gamma(Y(2n) + Y(2n+2))$$

$$[\text{step 4}] \quad Y(2n) = Y(2n) + \delta(Y(2n-1) + Y(2n+1))$$

$$[\text{step 5}] \quad Y(2n+1) = KY(2n+1)$$

$$[\text{step 6}] \quad Y(2n) = \frac{1}{K} Y(2n)$$

【 0 0 3 5 】

ただし、

$$\begin{aligned} &= -1 \quad . \quad 5 \quad 8 \quad 6 \quad 1 \quad 3 \quad 4 \quad 3 \quad 4 \quad 2 \quad 0 \quad 5 \quad 9 \quad 9 \quad 2 \quad 4 \\ &= -0 \quad . \quad 0 \quad 5 \quad 2 \quad 9 \quad 8 \quad 0 \quad 1 \quad 1 \quad 8 \quad 5 \quad 7 \quad 2 \quad 9 \quad 6 \quad 1 \\ &= 0 \quad . \quad 8 \quad 8 \quad 2 \quad 9 \quad 1 \quad 1 \quad 0 \quad 7 \quad 5 \quad 5 \quad 3 \quad 0 \quad 9 \quad 3 \quad 4 \\ &= 0 \quad . \quad 4 \quad 4 \quad 3 \quad 5 \quad 0 \quad 6 \quad 8 \quad 5 \quad 2 \quad 0 \quad 4 \quad 3 \quad 9 \quad 7 \quad 1 \\ K &= 1 \quad . \quad 2 \quad 3 \quad 0 \quad 1 \quad 7 \quad 4 \quad 1 \quad 0 \quad 4 \quad 9 \quad 1 \quad 4 \quad 0 \quad 0 \quad 1 \end{aligned}$$

10

20

30

40

50

n は整数

… (式 2)

【 0 0 3 6 】

次に、第 2 の系統 (画素補間器 B 1 0 5 ~ 1 次元リフティング演算器 B 1 0 7) での処理について説明する。画素補間器 B 1 0 5 は、画素列の始点の座標および終点の座標が奇数であるか偶数であるかに応じて、所定の個数の画素を画素列の端に補間する。画素補間器 B 1 0 5 において、補間する画素の個数は、端に位置する画素の座標が偶数の場合は 3 画素、奇数の場合は 4 画素である。

【 0 0 3 7 】

画素を補間された入力画素列は、1 次元リフティング演算器 B 1 0 7 にて、1 次元のリフティング変換が施される。ここでのリフティング変換の漸化式は次の通りである。

【 0 0 3 8 】

【 数 3 】

$$[\text{step } 1] \quad Y(2n) = X_{\text{ext}}(2n) + \alpha(X_{\text{ext}}(2n-1) + X_{\text{ext}}(2n+1))$$

$$[\text{step } 2] \quad Y(2n+1) = X_{\text{ext}}(2n+1) + \beta(Y(2n) + Y(2n+2))$$

$$[\text{step } 3] \quad Y(2n) = Y(2n) + \gamma(Y(2n-1) + Y(2n+1))$$

$$[\text{step } 4] \quad Y(2n+1) = Y(2n+1) + \delta(Y(2n) + Y(2n+2))$$

$$[\text{step } 5] \quad Y(2n) = KY(2n)$$

$$[\text{step } 6] \quad Y(2n+1) = \frac{1}{K} Y(2n+1)$$

… (式 3)

【 0 0 3 9 】

(式 3) に示す漸化式は、(式 2) に示す漸化式について、1 次元の入力画素列における画素の座標が奇数のときの演算処理と偶数のときの演算処理とを入れ替えたものである。従って、(式 3) のリフティング演算の結果、画素の座標が偶数 ($Y(2n)$) の場合は高周波成分、画素の座標が奇数 ($Y(2n+1)$) の場合は低周波成分が表れる。すなわち、(式 3) における step 2, 4, 6 の演算はハイパスフィルタ処理、step 1, 3, 5 の演算はローパスフィルタ処理と見ることができ、これは(式 2) におけるローパスフィルタ処理とハイパスフィルタ処理を入れ替えたものと見ることができる。

【 0 0 4 0 】

本発明の第 1 の実施形態に係る画像処理装置に入力された画像は、まず上端から下端へ向かう縦の画素ライン毎に左端から右端までの 1 次元のリフティング演算が施される。縦の画素ライン毎のリフティング演算は、左端から右端へ向かう横方向の座標が偶数の画素ラインには(式 2) を、奇数の画素ラインには(式 3) を用いる。この演算結果を図 2 (a) に示す。縦の画素ライン毎にリフティング演算を行った後、ウェーブレット変換では、演算結果を L、H の成分ごとに係数をまとめるために、係数の並び替えを行う。並び替えの結果を図 2 (b) に示す。

【 0 0 4 1 】

本発明の第 1 の実施形態に係る画像処理装置は、縦の画素ライン毎のリフティング演算に続けて、横の画素ライン毎に上端から下端まで 1 次元のリフティング演算を行う。横の画素ライン毎のリフティング演算についても、上端から下端に向かう縦方向の座標が偶数の画素ラインには(式 2) を、奇数の画素ラインには(式 3) を用いる。この演算結果を図 2 (c) に示す。横の画素ライン毎にリフティング演算を行った後、ウェーブレット変換では、演算結果を L、H の成分ごとに係数をまとめるために、係数の並び替えを行う。この結果を図 2 (d) に示す。

【 0 0 4 2 】

図 3 は、縦 4 画素横 4 画素の画像に第 1 の実施形態に係るウェーブレット変換を施して

生成されたサブバンドの係数が、元の画像においてどこに位置しているかを示している。図3(a)は上端から下端に向かう縦の画素ライン毎の1次元のウェーブレット変換により生成された係数の分布を元の位置関係で示しており、図3(b)は第1の実施形態に係る2次元のウェーブレット変換により生成された係数の分布を元の画素の位置関係で示している。

【0043】

図13との比較から明らかなように、本実施形態の画像処理装置による処理結果は、縦方向あるいは横方向の1次元の周波数成分に関して、ウェーブレット変換で生成された係数の周波数成分は、隣接する係数の周波数成分と異なる成分となっていることがわかる。

【0044】

次に、本実施形態に係る画像処理装置の構成の詳細について、図1を用いて説明する。

バッファメモリ102は、CPU101からの画像データ入力命令に基づいて、ウェーブレット変換を施す画像データを入力する。バッファメモリ102は、CPU101からのデータ列の出力命令に基づいて、データ列を演算切替器103へ出力する。また、1次元リフティング演算器A106あるいは1次元リフティング演算器B107より出力されたサブバンド係数を一時記憶する。また、バッファメモリ102は、CPU101からの係数出力命令に基づいて、演算を終えた全てのサブバンド係数を出力する。

【0045】

演算切替器103は、CPU101からの切替情報に基づいて、入力された1次元のデータ列を画素補間器A104あるいは画素補間器B105へ選択的に出力する。

画素補間器A104は、1次元のデータ列とその始点および終点の座標を入力し、(式2)に基づく1次元のリフティング演算に必要な仮想のデータ列を、始点及び終点の座標が奇数か偶数かに応じてデータ列の両端に各々補間し、1次元リフティング演算器A106へ出力する。画素補間器B105は、(式3)に基づく1次元のリフティング演算に必要な仮想のデータ列を、始点及び終点の座標に応じてデータ列の両端に各々補間し、1次元リフティング演算器B107へ出力する。

【0046】

1次元リフティング演算器A106は、1次元のデータ列を入力し、(式2)に示す漸化式に基づいた1次元のリフティング演算を行い、生成された1次元のサブバンド係数について、低周波成分を含む係数を左側へ、高周波成分を含む係数を右側へ詰めるようにして、サブバンドごとに集まるように並び替えを行い、バッファメモリ102へ出力する。1次元リフティング演算器B107は、(式3)に示す漸化式に基づいて、上記と同様の処理を行う。

【0047】

CPU101は、はじめに、入力する画像データの画像サイズ情報と、ウェーブレット変換の分解レベル数の情報をたとえば図示しない不揮発性メモリから、あるいは図示しない入力装置等からの設定により、もしくは図示しない外部回路または外部装置から取得した後、画像データに2次元のウェーブレット変換を施すために、バッファメモリ102、演算切替器103、画素補間器A104、画素補間器B105へ、上述した各種の情報や命令を出力する。

【0048】

次に、上記構成の画像処理装置の動作について説明する。

図4は、本発明の第1の実施形態に係る画像処理装置の動作を説明するためのフローチャートである。

はじめにステップS401において、CPU101は、入力する画像データの画像サイズ情報と、ウェーブレット変換の分解レベル数の情報を取得する。画像サイズ情報に基づいて、CPU101はバッファメモリ102へ画像サイズ分のメモリ確保命令と画像データの入力命令を送信する。バッファメモリ102は、CPU101より送信されたメモリ確保命令に基づいて、画像サイズ分の領域を確保し、その後、画像データの入力命令を受信すると、画像データを例えばハードディスク等の外部記憶装置から取得し、確保した領

10

20

30

40

50

域に一時記憶する。

【 0 0 4 9 】

次に、ステップ S 4 0 2 において、CPU 1 0 1 は、画像の左端から右端まで（横方向）の座標を順次読み込む。座標を読み込む度に、CPU 1 0 1 は演算切替器 1 0 3 へ入力データの出力先を命令する。

【 0 0 5 0 】

ここで、CPU 1 0 1 が読み込んだ座標が偶数である場合の動作と奇数である場合の動作について説明する。

もし読み込んだ横の画素座標が偶数である場合、CPU 1 0 1 は、バッファメモリ 1 0 2 からの画素列を第 1 の系統（画素補間器 A 1 0 4 ）へ出力するように、演算切替器 1 0 3 へ命令する。演算切替器 1 0 3 は、CPU 1 0 1 からの命令に基づいて、入力データが画素補間器 A 1 0 4 へ出力するよう、内蔵するスイッチを切り替える。その後、CPU 1 0 1 は、読み込んだ横の画素座標に対応する上端から下端までの縦方向の画素ラインについて、画素列の始点と終点における縦方向の座標を、画素補間器 A 1 0 4 へ送信する。その後、CPU 1 0 1 は、その縦方向の画素列を出力するよう、バッファメモリ 1 0 2 へ命令する。バッファメモリ 1 0 2 は、CPU 1 0 1 から送信された命令に基づいて、指定された画素列を演算切替器 1 0 3 へ出力する。

【 0 0 5 1 】

演算切替器 1 0 3 は、バッファメモリ 1 0 2 より送信された画素列を設定に従って画素補間器 A 1 0 4 へ出力する。画素列が入力されると画素補間器 A 1 0 4 は、CPU 1 0 1 より送信された画素列の始点および終点の座標に基づいて、例えば図 1 1 を用いて説明したように、端に位置する画素の座標が偶数の場合は 4 画素、奇数の場合は 3 画素を画素列の両端に補間し、1 次元リフティング演算器 A 1 0 6 へ出力する。画素列が入力されると 1 次元リフティング演算器 A 1 0 6 は、（式 2 ）の漸化式に基づいた 1 次元のリフティング演算を画素列全体に行い、演算で生成されたサブバンド係数をサブバンド毎に並び替えて、バッファメモリ 1 0 2 へ出力する。バッファメモリ 1 0 2 は入力されたサブバンド係数を一時記憶する。

【 0 0 5 2 】

もし読み込んだ横の画素座標が奇数である場合、CPU 1 0 1 は、バッファメモリ 1 0 2 からの画素列を第 2 の系統（画素補間器 B 1 0 5 ）へ出力するように、演算切替器 1 0 3 へ命令する。演算切替器 1 0 3 は、CPU 1 0 1 からの命令に基づいて、入力データが画素補間器 B 1 0 5 へ出力するよう、内蔵するスイッチを切り替える。その後、CPU 1 0 1 は、読み込んだ横の画素座標に対応する上端から下端までの縦方向の画素ラインについて、画素列の始点と終点における縦方向の座標を、画素補間器 B 1 0 5 へ送信する。その後、CPU 1 0 1 は、その縦方向の画素列を出力するよう、バッファメモリ 1 0 2 へ命令する。バッファメモリ 1 0 2 は、CPU 1 0 1 から送信された命令に基づいて、指定された画素列を演算切替器 1 0 3 へ出力する。

【 0 0 5 3 】

演算切替器 1 0 3 は、バッファメモリ 1 0 2 より送信された画素列を設定に従って画素補間器 B 1 0 5 へ出力する。画素列が入力されると画素補間器 B 1 0 5 は、CPU 1 0 1 より送信された画素列の始点および終点の座標に基づいて、端に位置する画素の座標が偶数の場合は 3 画素、奇数の場合は 4 画素だけ補間し、1 次元リフティング演算器 B 1 0 7 へ出力する。画素列が入力されると、1 次元リフティング演算器 B 1 0 7 は、（式 3 ）の漸化式に基づいた 1 次元のリフティング演算を画素列全体に行い、演算で生成されたサブバンド係数をサブバンド毎に並び替えて、バッファメモリ 1 0 2 へ出力する。バッファメモリ 1 0 2 は入力されたサブバンド係数を一時記憶する。

【 0 0 5 4 】

ステップ S 4 0 2 において、以上のような一連の処理を、CPU 1 0 1 が画像の左端から右端まで横方向の画素座標を全てカウントし終わるまで、繰り返し行う。

ここで、縦の画素列毎に左端から右端まで行われる横方向の 1 次元ウェーブレット変換

10

20

30

40

50

を処理し終えたときにおける、バッファメモリ 102 に一時記憶されているサブバンド係数は、1次元リフティング演算器 A 106 あるいは 1次元リフティング演算器 B 107 にてサブバンドごとに並び替えが行われるため、図 2 (b) に示したような、サブバンドごとに係数が集められた状態で一時記憶されている。

【 0 0 5 5 】

次に、ステップ S 4 0 3 において、横の画素ラインの座標ごとに上端から下端まで縦方向の画素列について行ったステップ S 4 0 2 の処理を、上端から下端まで縦の画素ラインの座標ごとに左端から右端まで横方向の画素列に対して同様に行う。

【 0 0 5 6 】

ここで、横の画素ラインの座標ごとに上端から下端まで行われる縦方向の 1 次元ウェーブレット変換を処理し終えたときにおける、バッファメモリ 102 に一時記憶されているサブバンド係数は、サブバンドごとに並び替えて記憶されているため、図 2 (d) に示したような、サブバンドごとに係数が集められた状態で一時記憶されている。

【 0 0 5 7 】

次に、ステップ S 4 0 4 において、CPU 101 は、ステップ S 4 0 1 にて取得した分解レベル数の情報に基づいて、2次元のウェーブレット変換により所定の分解レベルに達したかどうか判断する。もし、所定の分解レベルに達したと判断した場合は、ステップ S 4 0 5 へ進み、メモリバッファ 102 に一時記憶されている全てのサブバンド係数を出力する。もし、所定の分解レベルに達したと判断しなかった場合は、メモリバッファ 102 に一時記憶されているサブバンド係数のうち、横方向および縦方向において共に低周波成分を含む LL サブバンドについて、再度、ステップ S 4 0 2 とステップ S 4 0 3 の処理を行う。

【 0 0 5 8 】

ここで、上述したウェーブレット変換が Tile に施されたときの係数の分布について説明する。図 5 は、縦 4 画素横 8 画素の画像を縦横各 4 画素の 2 つの Tile に分割した場合において、本実施形態に係る画像処理装置によって生成されたウェーブレット変換係数の分布を、元の画素の位置関係で示したものである。図 5 (a) は、本実施形態に係る画像処理装置による 2 次元ウェーブレット変換により生成された係数の分布を示したものである。また、図 5 (b) は、図 5 (a) に示す係数のうち、Tile 分割境界の方向と同じ縦方向の周波数成分の分布のみを示したものである。図 5 (b) より、Tile 分割を行うと、Tile 分割境界の方向と同じ縦方向の周波数成分に関して、分割境界面に異なる周波数成分の係数が交互に並ぶことがわかる。

【 0 0 5 9 】

以上の動作を行うことにより、本発明の第 1 の実施形態に係る画像処理装置は、複数の Tile に分割された画像を J P E G 2 0 0 0 符号化する際に、縦方向および横方向の画素ラインの座標が偶数であるか奇数であるかにより、リフティング演算の順序を変更することで、同じ周波数成分を含む係数が 1 列に並ばないようにすることができる。

【 0 0 6 0 】

< 第 2 の実施形態 >

以下、本発明の第 2 の実施形態に係る画像処理装置について説明する。

本実施形態に係る画像処理装置は、インターレース画像を構成する第 1 のフィールド画像あるいは第 2 のフィールド画像を入力し、フィールド画像を独立して J P E G 2 0 0 0 方式で圧縮する場合に、一方のフィールド画像に対し、J P E G 2 0 0 0 方式で定義される Reference grid と呼ばれる座標系に関して横方向のオフセットを付与して J P E G 2 0 0 0 方式の圧縮を行うことで、フィールド画像からインターレース画像を構成したときに、インターレース画像における上端から下端へ向かう縦方向の 1 次元の周波数成分に関して、同じ周波数成分を含む係数が 1 列に並ばないようにするものである。

【 0 0 6 1 】

ここで、図 6 を用いて本実施形態に係る画像処理装置の大まかな構成を説明する。図 6 において、図 1 と同じ構成には同じ参照数字を付してある。本実施形態に係る画像処理装

10

20

30

40

50

置は、バッファメモリ 102 から出力された 1 次元の画素列が、CPU 601 から出力される入力画像の座標情報に基づいて、画素補間器 A104 ~ 1 次元リフティング演算器 A106 で処理されることで、画素列に 1 次元のウェーブレット変換が施され、サブバンド係数が生成される。Reference grid に CPU 601 がオフセットを付与するフィールド画像が入力画像である場合、オフセットを付与された座標情報が CPU 601 より画素補間器 A104 と 1 次元リフティング演算器 A106 へ送信される。本実施形態に係る画像処理装置は、所定の分解レベルに達するまで、LL 成分を含むサブバンド係数に 2 次元のウェーブレット変換を繰り返し行う。

【0062】

この処理について、図 7 に示す縦 8 画素横 4 画素のインターレース画像を用いて詳細に説明する。図 7 は、第 2 フィールド画像の Reference grid に横方向のオフセットを 1 だけ付与して、画像を 2 次元のウェーブレット変換し、サブバンドに分割する処理を説明するための模式図である。図 7 (a) は、入力されるフィールド画像で構成される元画像のインターレース画像である。また、インターレース画像から分割された第 1 のフィールド画像と第 2 のフィールド画像を図 7 (b) に示す。なお、図 7 中にある“元画像 line No.”とは、インターレース画像における上端から下端に向かう縦のアドレス番号である。また、カッコ内に示された数字は、各フィールド画像におけるオフセット付与後の画素の座標を表しており、左側の値が上端から下端に向かう縦方向の座標、右側の値が左端から右端に向かう横方向の座標を表している。図 7 (b) に示すように、第 2 フィールド画像は横方向に +1 のオフセットが付与されている。

【0063】

図 7 (b) の上段が図 7 (a) のインターレース画像（フレーム画像）を構成する第 1 フィールド画像であり、下段が同じく第 2 フィールド画像である。画像処理装置に入力された所定のフレーム画像は、各フィールド画像毎にまず上端から下端に向かう縦方向の画素ライン毎に左端から右端まで（式 2）を用いた 1 次元リフティング演算が施される。この演算結果を図 7 (c) に示す。縦の画素ライン毎にリフティング演算を行った後、ウェーブレット変換では、演算結果を L、H の成分ごとに係数をまとめるために、係数の並び替えを行う。並び替えの結果を図 7 (d) に示す。

【0064】

本実施形態に係る画像処理装置は、縦の画素ライン毎のリフティング演算に続けて、横の画素ライン毎に上端から下端まで（式 2）を用いた 1 次元リフティング演算を行う。この演算結果を図 7 (e) に示す。ここで、第 1 のフィールド画像については、reference grid の座標値にオフセットを付与しなかったため、左端から右端に向かう横方向のアドレスは 0 つまり偶数で始まる。したがって、リフティング演算で生成される第 1 のフィールド画像のサブバンド係数に関して、係数に含まれる縦方向の 1 次元の周波数成分は、上端から下端にかけて L を先頭に L、H、L、・・・と並ぶ。これに対して、第 2 フィールド画像については、横方向にオフセット値 1 を付与したため、横方向のアドレスは 1 つまり奇数で始まる。したがって、リフティング演算で生成される第 2 のフィールド画像のサブバンド係数に関して、係数に含まれる縦方向の 1 次元周波数成分は、上端から下端にかけて H を先頭に H、L、H、・・・と並ぶ。

【0065】

よって、図 7 (e) より、同じサイズの画像であっても、Reference grid へオフセットを付与するか付与しないかにより、リフティング演算により生成されるサブバンド係数の出方が異なることがわかる。横の画素ライン毎にリフティング演算を行った後、ウェーブレット変換では、演算結果を L、H の成分ごとに係数をまとめるために、係数の並び替えを行う。この結果を図 7 (f) に示す。

【0066】

図 8 は、図 7 に示す第 1 及び第 2 フィールドの変換係数が、元の縦 8 画素横 4 画素のフレーム画像においてどこに位置しているかを示している。図 8 (a) は上端から下端に向かう縦の画素ライン毎の（横方向の）1 次元のウェーブレット変換により生成された係数

の分布を元の位置関係で示している。また、図 8 (b) は同様に 2 次元のウェーブレット変換により生成された係数の分布を元の画素の位置関係で示している。

【 0 0 6 7 】

図 7 (e) に示すように、オフセットが付与されていない第 1 のフィールド画像では、縦の画素ライン毎に左端から右端にかけて L、H、L、H と L を先頭にとサブバンド係数が並び、オフセットが付与された第 2 のフィールド画像では、縦の画素ライン毎に左端から右端にかけて H、L、H、L と H を先頭にサブバンド係数が並んでいるので、第 1 のフィールド画像を偶数ラインに、第 2 のフィールド画像を奇数ラインに配置した図 8 (b) のインターレース画像における縦方向の 1 次元の周波数成分は、L と H が交互に現れる。これらのことから、図 8 より、上端から下端へ向かう縦方向の 1 次元の周波数成分に関して、ウェーブレット変換で生成された係数の周波数成分は、隣接する係数の周波数成分と異なる成分となっていることがわかる。

10

【 0 0 6 8 】

なお、上述した説明では Reference grid に横方向のオフセットを 1 だけ付与していたが、これに限らず、オフセットは任意の正の奇数であれば良い。また、第 2 のフィールド画像ではなく、第 1 のフィールド画像にオフセットを付与しても良い。また、オフセットの差が奇数となれば、両方のフィールド画像にオフセットを付与しても良い。

【 0 0 6 9 】

次に、本発明の第 2 の実施形態に係る画像処理装置の構成の詳細について、図 6 を用いて説明する。なお、図 6 において、本発明の第 1 の実施形態と同等の機能を有する構成部を同一番号で表している。

20

【 0 0 7 0 】

バッファメモリ 1 0 2 は、CPU 6 0 1 からの画像データ入力命令に基づいて、ウェーブレット変換を施す画像データを入力する。バッファメモリ 1 0 2 は、CPU 6 0 1 からのデータ列の出力命令に基づいて、データ列を画素補間器 A 1 0 4 へ出力する。また、1 次元リフティング演算器 A 1 0 6 より出力されたサブバンド係数を一時記憶する。また、バッファメモリ 1 0 2 は、CPU 6 0 1 からの係数出力命令に基づいて、演算を終えた全てのサブバンド係数を出力する。

【 0 0 7 1 】

画素補間器 A 1 0 4 および 1 次元リフティング演算器 A 1 0 6 は、第 1 の実施形態と同様の処理を行い、バッファメモリ 1 0 2 より出力されたデータ列に 1 次元のウェーブレット変換を施す。

30

【 0 0 7 2 】

CPU 6 0 1 は、はじめに、入力する画像データの画像サイズ情報と、ウェーブレット変換の分解レベル数の情報と、入力画像が第 1 のフィールド画像であるか第 2 のフィールド画像であるかを判別するフィールド区分情報を入力する。CPU 6 0 1 は、画像データに 2 次元のウェーブレット変換を施すために、バッファメモリ 1 0 2、演算切替器 1 0 3、画素補間器 A 1 0 4、画素補間器 B 1 0 5 へ、既に上述した各種の情報や命令を各々へ出力する。もし、入力画像の Reference grid のオフセットが値を付与されるフィールド画像である場合、CPU 6 0 1 は画像の Reference grid における横方向の座標に所定のオフセット値を付与する。

40

【 0 0 7 3 】

次に、図 9 に示すフローチャートを用いて本実施形態に係る画像処理装置の動作について説明する。なお、図 9 において、第 1 の実施形態と同等の処理を行うステップを同一番号で表している。また、以下の説明においては、これまでの説明と合わせて Reference grid の横方向の座標に付与するオフセットは 1、オフセットを付与するフィールド画像は第 2 のフィールド画像のみとしている。

【 0 0 7 4 】

はじめにステップ S 9 0 1 において、CPU 6 0 1 は、画像データの画像サイズ情報と、ウェーブレット変換の分解レベル数の情報と、入力画像が第 1 のフィールド画像である

50

が第2のフィールド画像であるかを判別するフィールド区分情報を取得する。画像サイズ情報に基づいて、CPU601は、バッファメモリ102へ画像サイズ分のメモリ確保命令と画像データの入力命令を送信する。バッファメモリ102は、CPU601より送信されたメモリ確保命令に基づいて、画像サイズ分の領域を確保し、その後、画像データの入力命令を受信すると、画像データを入力する。

【0075】

次に、ステップS902において、CPU601は、取得したフィールド区分情報が第1のフィールド画像を示すものであるか、第2のフィールド画像を示すものであるかを判断する。もし、フィールド区分情報が第2のフィールド区分画像を示すものであれば、ステップS903へ進む。もし、入力されたフィールド区分情報が第1のフィールド区分画像を示すものであれば、ステップS904へ進む。

10

ステップS903において、CPU601は、第2のフィールド画像のReference gridの横方向の座標にオフセット値1を付与する。

【0076】

ステップS904において、CPU601は、画像サイズの左端から右端まで横の画素座標を順次読み込む。また、CPU601は、読み込んだ横の画素座標に対応する上端から下端までの縦方向の画素列について、画素列の始点と終点における縦方向の座標を、画素補間器A104および1次元リフティング演算器A106へ送信する。その後、CPU601は、読み込んだ横の画素座標に対応する縦方向の画素列を出力する命令を、バッファメモリ102へ送信する。

20

【0077】

バッファメモリ102は、CPU601から送信された命令に基づいて、指定された画素列を画素補間器A104へ出力する。画素補間器A104に画素列が入力されると、画素補間器A104は、CPU601より送信された画素列の始点および終点の座標値に基づいて、例えば図11を用いて説明したように、端に位置する画素の座標が偶数の場合は4画素、奇数の場合は3画素を画素列の両端に補間し、1次元リフティング演算器A106へ出力する。画素列が入力されると、1次元リフティング演算器A106は、(式2)の漸化式に基づいた1次元リフティング演算を画素列全体に行い、演算で生成されたサブバンド係数はさらにサブバンド毎に並び替えて、バッファメモリ102へ出力する。バッファメモリ102は入力されたサブバンド係数を一時記憶する。

30

【0078】

ステップS904において、以上のような一連の処理を、CPU601が画像の左端から右端まで横方向の座標を全てカウントし終わるまで、繰り返し行う。この結果を図7(c)に示す。なお、図7(c)において、上段の図が第1のフィールド画像の場合、下段の図が第2のフィールド画像の場合の様態である。

【0079】

ここで、縦の画素列毎に左端から右端まで行われる横方向の1次元ウェーブレット変換を処理し終えたときにおける、バッファメモリ102に一時記憶されているサブバンド係数の様態を図7(d)に示す。なお、図7(d)において、上段の図が第1のフィールド画像の場合、下段の図が第2のフィールド画像の場合の様態である。サブバンド係数は、1次元リフティング演算器A106にてサブバンドごとに並び替えが行われるため、サブバンド毎に係数が集められた状態で一時記憶されている。

40

【0080】

次に、ステップS905において、横の画素ラインの座標ごとに上端から下端まで縦方向の画素列について行ったステップS904の処理を、縦の画素座標ごとに左端から右端まで横方向の画素列で同様に行う。この結果を図7(e)に示す。なお、図7(e)において、上段の図が第1のフィールド画像の場合、下段の図が第2のフィールド画像の場合の様態である。

【0081】

ここで、横の画素列毎に上端から下端まで行われる縦方向の1次元ウェーブレット変換

50

を処理し終えたときにおける、バッファメモリ 102 に一時記憶されているサブバンド係数を図 7 (f) に示す。サブバンド係数は、サブバンドごとに並び替えて記憶されるため、サブバンドごとに係数が集められた状態で一時記憶されている。なお、図 7 (f) において、上段の図が第 1 のフィールド画像の場合、下段の図が第 2 のフィールド画像の場合の様態である。

【 0 0 8 2 】

次に、ステップ S 4 0 4 において、第 1 の実施形態と同様に、CPU 6 0 1 は、ステップ S 9 0 1 にて取得した分解レベル数の情報に基づいて、2 次元のウェーブレット変換により所定の分解レベルに達したかどうかを判断する。もし、所定の分解レベルに達したと判断した場合は、ステップ S 4 0 5 へ進み、メモリバッファ 102 に一時記憶されている全てのサブバンド係数を出力する。もし、所定の分解レベルに達したと判断しなかった場合は、メモリバッファ 102 に一時記憶されているサブバンド係数のうち、横方向および縦方向において共に低周波成分を含む LL サブバンドについて、再度、ステップ S 9 0 4 とステップ S 9 0 5 の処理を行う。

【 0 0 8 3 】

ここで、本実施形態における画像処理装置が実施するウェーブレット変換が Tile に施されたときの係数の分布について、縦 8 画素横 8 画素のインターレース画像を用いて説明する。図 10 は、このインターレース画像を縦 8 画素横 4 画素の 2 つの Tile に分割された場合において、本実施形態で実施するウェーブレット変換により生成された係数の分布を、元の画素の位置関係で示したものである。図 10 (a) は、本実施形態における 2 次元のウェーブレット変換により生成された係数の分布を示したものである。また、図 10 (b) は、図 10 (a) に示す係数のうち、Tile 分割境界の方向と同じ縦方向の周波数成分の分布のみを示したものである。図 10 (b) より、Tile 分割を行うと、Tile 分割境界の方向と同じ縦方向の周波数成分に関して、分割境界面に異なる周波数成分の係数が交互に並ぶことがわかる。

【 0 0 8 4 】

以上説明したように、本実施形態に係る画像処理装置は、インターレース画像を構成する第 1 のフィールド画像あるいは第 2 のフィールド画像を入力してそれぞれを独立して JPEG 2000 方式の符号化を行う場合、Reference grid に横方向のオフセットの差が正の奇数となるよう、少なくとも一方のフィールド画像にオフセットを付与し、JPEG 2000 方式の符号化を行うことで、上端から下端へ向かう縦方向の 1 次元周波数成分について、同じ周波数成分を含む係数が 1 列に並ばないようにすることができる。

【 0 0 8 5 】

< 他の実施形態 >

上述の実施形態においては、1 つの機器から構成される画像処理装置についてのみ説明したが、同等の機能を複数の機器から構成されるシステムによって実現しても良い。

尚、前述した実施形態の機能を実現するソフトウェアのプログラムを、記録媒体から直接、或いは有線 / 無線通信を用いて当該プログラムを実行可能なコンピュータを有するシステム又は装置に供給し、そのシステム或いは装置のコンピュータが該供給されたプログラムを実行することによって同等の機能が達成される場合も本発明に含む。

【 0 0 8 6 】

従って、本発明の機能処理をコンピュータで実現するために、該コンピュータに供給、インストールされるプログラムコード自体も本発明を実現するものである。つまり、本発明の機能処理を実現するためのコンピュータプログラム自体も本発明に含まれる。

その場合、プログラムの機能を有していれば、オブジェクトコード、インタプリタにより実行されるプログラム、OS に供給するスクリプトデータ等、プログラムの形態を問わない。

【 0 0 8 7 】

プログラムを供給するための記録媒体としては、例えば、フレキシブルディスク、ハードディスク、磁気テープ等の磁気記録媒体、MO、CD-ROM、CD-R、CD-RW

10

20

30

40

50

、DVD-ROM、DVD-R、DVD-RW等の光/光磁気記憶媒体、不揮発性の半導体メモリなどがある。

【0088】

有線/無線通信を用いたプログラムの供給方法としては、コンピュータネットワーク上のサーバに本発明を形成するコンピュータプログラムそのもの、もしくは圧縮され自動インストール機能を含むファイル等、クライアントコンピュータ上で本発明を形成するコンピュータプログラムとなりうるデータファイル(プログラムデータファイル)を記憶し、接続のあったクライアントコンピュータにプログラムデータファイルをダウンロードする方法などが挙げられる。この場合、プログラムデータファイルを複数のセグメントファイルに分割し、セグメントファイルを異なるサーバに配置することも可能である。

10

つまり、本発明の機能処理をコンピュータで実現するためのプログラムデータファイルを複数のユーザに対してダウンロードさせるサーバ装置も本発明に含む。

【0089】

また、本発明のプログラムを暗号化してCD-ROM等の記憶媒体に格納してユーザに配布し、所定の条件を満たしたユーザに対して暗号化を解く鍵情報を、例えばインターネットを介してホームページからダウンロードさせることによって供給し、その鍵情報を使用することにより暗号化されたプログラムを実行してコンピュータにインストールさせて実現することも可能である。

【0090】

また、コンピュータが、読み出したプログラムを実行することによって、前述した実施形態の機能が実現される他、そのプログラムの指示に基づき、コンピュータ上で稼動しているOSなどが、実際の処理の一部または全部を行ない、その処理によっても前述した実施形態の機能が実現され得る。

20

【0091】

さらに、記録媒体から読み出されたプログラムが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行ない、その処理によっても前述した実施形態の機能が実現され得る。

【図面の簡単な説明】

30

【0092】

【図1】本発明の第1の実施形態に係る画像処理装置の構成例を示すブロック図である。

【図2】本発明の第1の実施形態に係る画像処理装置によるサブバンド分割を説明する図である。

【図3】図2のサブバンド分割において、サブバンドの各係数が元画像のどこに位置しているかを示す模式図である。

【図4】本発明の第1の実施形態に係る画像処理装置の動作を示すフローチャートである。

【図5】縦方向にTile分割した画像を第1の実施形態に係る画像処理装置で処理した際、ウェーブレット変換係数に含まれる周波数成分が元画像のどこに位置しているかを示す模式図である。

40

【図6】本発明の第2の実施形態に係る画像処理装置の構成例を示すブロック図である。

【図7】本発明の第2の実施形態に係る画像処理装置によるサブバンド分割を説明する図である。

【図8】図7のサブバンド分割において、サブバンドの各係数が元画像のどこに位置しているかを示す模式図である。

【図9】本発明の第2の実施形態に係る画像処理装置の動作を示すフローチャートである。

【図10】縦方向にTile分割した画像を第2の実施形態に係る画像処理装置で処理した際、ウェーブレット変換係数に含まれる周波数成分が元画像のどこに位置しているかを

50

示す模式図である。

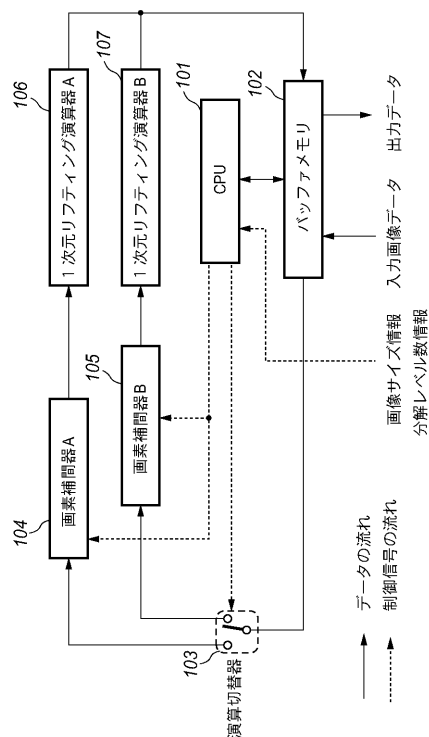
【図 1 1】 J P E G 2 0 0 0 方式の画素補間方法を説明する模式図である。

【図 1 2】 J P E G 2 0 0 0 方式のウェーブレット変換におけるサブバンド分割を説明する図である。

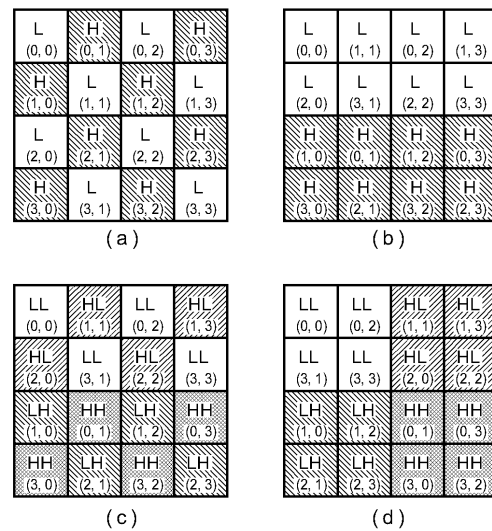
【図 1 3】 図 1 2 のサブバンド分割において、サブバンドの各係数が元画像のどこに位置しているかを示す模式図である。

【図 1 4】 縦方向に T i l e 分割した画像を J P E G 2 0 0 0 方式に基づいて処理した際、ウェーブレット変換係数に含まれる周波数成分が元画像のどこに位置しているかを示す模式図である。

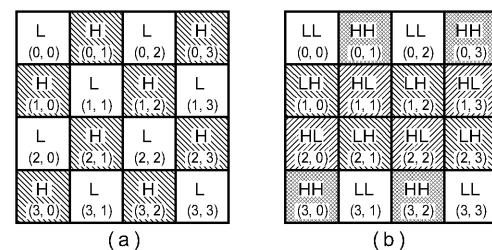
【 図 1 】



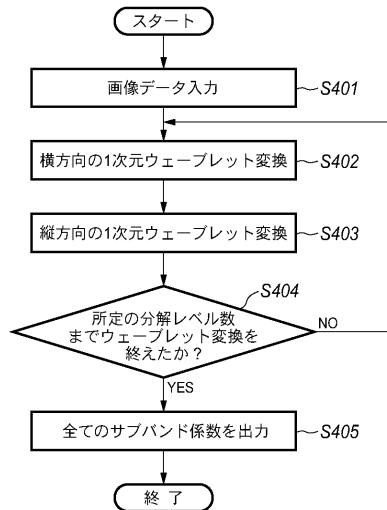
【 図 2 】



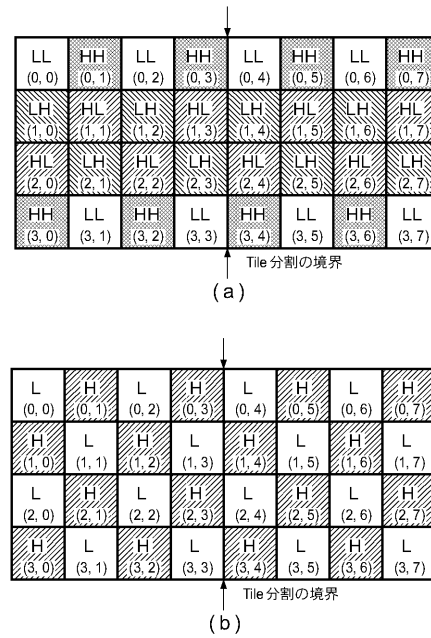
【 図 3 】



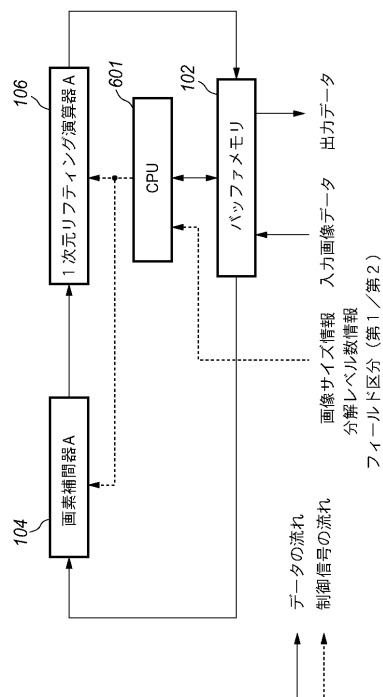
【図 4】



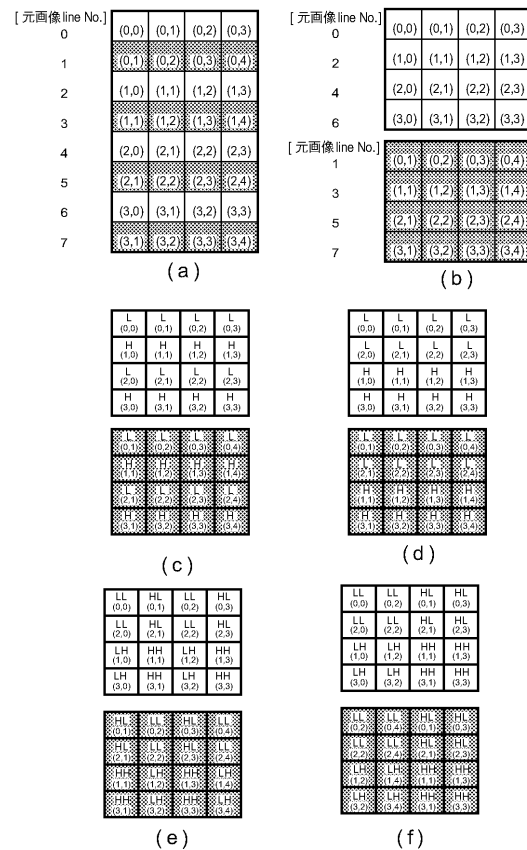
【図 5】



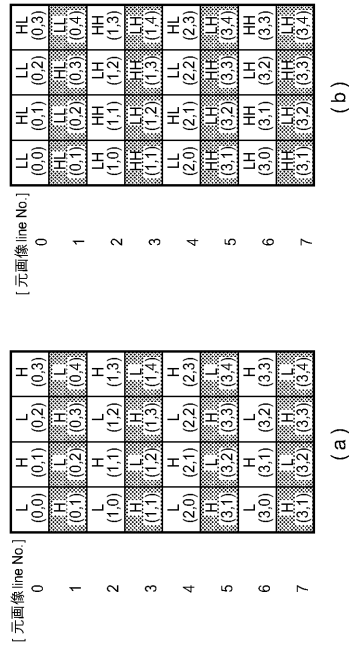
【図 6】



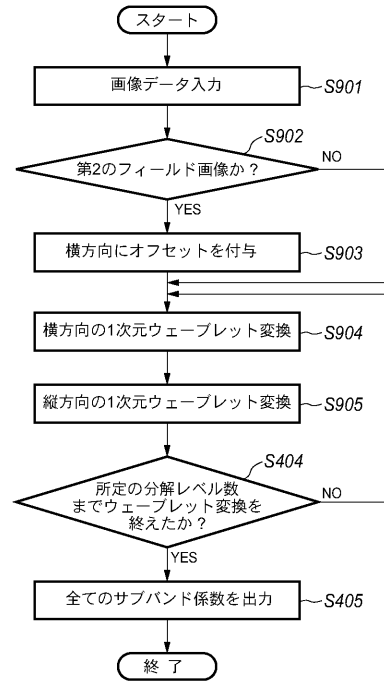
【図 7】



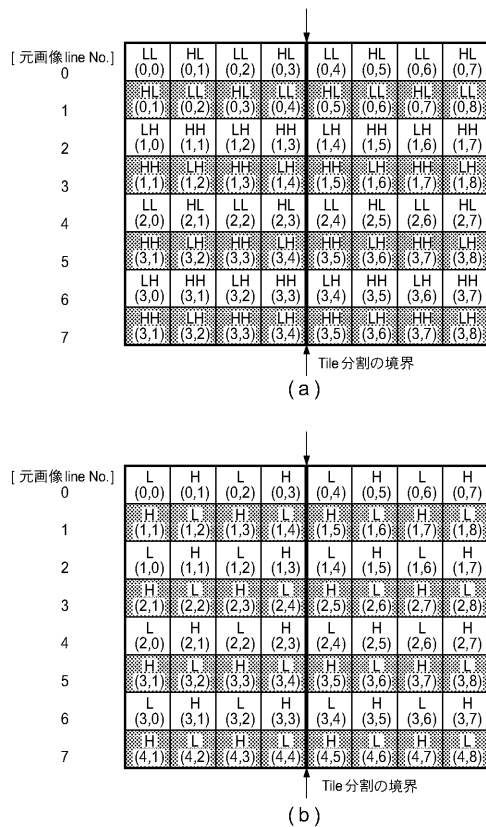
【図 8】



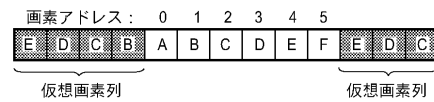
【図 9】



【図 10】



【図 11】



【図 1 2】

| | | | |
|-------------|-------------|-------------|-------------|
| L (0, 0) | L (0, 1) | L (0, 2) | L (0, 3) |
| H (1, 0) | H (1, 1) | H (1, 2) | H (1, 3) |
| L (2, 0) | L (2, 1) | L (2, 2) | L (2, 3) |
| H (3, 0) | H (3, 1) | H (3, 2) | H (3, 3) |

(a)

| | | | |
|-------------|-------------|-------------|-------------|
| L (0, 0) | L (0, 1) | L (0, 2) | L (0, 3) |
| L (2, 0) | L (2, 1) | L (2, 2) | L (2, 3) |
| H (1, 0) | H (1, 1) | H (1, 2) | H (1, 3) |
| H (3, 0) | H (3, 1) | H (3, 2) | H (3, 3) |

(b)

| | | | |
|-------------|-------------|-------------|-------------|
| L (0, 0) | L (0, 1) | L (0, 2) | L (0, 3) |
| H (1, 0) | H (1, 1) | H (1, 2) | H (1, 3) |
| L (2, 0) | L (2, 1) | L (2, 2) | L (2, 3) |
| H (3, 0) | H (3, 1) | H (3, 2) | H (3, 3) |

(a)

| | | | |
|--------------|--------------|--------------|--------------|
| LL (0, 0) | HL (0, 1) | LL (0, 2) | HL (0, 3) |
| LH (1, 0) | HH (1, 1) | LH (1, 2) | HH (1, 3) |
| LL (2, 0) | HL (2, 1) | LL (2, 2) | HL (2, 3) |
| LH (3, 0) | HH (3, 1) | LH (3, 2) | HH (3, 3) |

(b)

| | | | |
|--------------|--------------|--------------|--------------|
| LL (0, 0) | HL (0, 1) | LL (0, 2) | HL (0, 3) |
| LL (2, 0) | HL (2, 1) | LL (2, 2) | HL (2, 3) |
| LH (1, 0) | HH (1, 1) | LH (1, 2) | HH (1, 3) |
| LH (3, 0) | HH (3, 1) | LH (3, 2) | HH (3, 3) |

(c)

| | | | |
|--------------|--------------|--------------|--------------|
| LL (0, 0) | LL (0, 2) | HL (0, 1) | HL (0, 3) |
| LL (2, 1) | LL (2, 2) | HL (2, 1) | HL (2, 3) |
| LH (1, 0) | LH (1, 2) | HH (1, 1) | HH (1, 3) |
| LH (3, 0) | LH (3, 2) | HH (3, 1) | HH (3, 3) |

(d)

| | |
|----|----|
| LL | HL |
| LH | HH |

(e)

【図 1 4】

| | | | | | | | |
|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|
| LL (0, 0) | HL (0, 1) | LL (0, 2) | HL (0, 3) | LL (0, 4) | HL (0, 5) | LL (0, 6) | HL (0, 7) |
| LH (1, 0) | HH (1, 1) | LH (1, 2) | HH (1, 3) | LH (1, 4) | HH (1, 5) | LH (1, 6) | HH (1, 7) |
| LL (2, 0) | HL (2, 1) | LL (2, 2) | HL (2, 3) | LL (2, 4) | HL (2, 5) | LL (2, 6) | HL (2, 7) |
| LH (3, 0) | HH (3, 1) | LH (3, 2) | HH (3, 3) | LH (3, 4) | HH (3, 5) | LH (3, 6) | HH (3, 7) |

Tile 分割の境界

(a)

| | | | | | | | |
|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| L (0, 0) | H (0, 1) | L (0, 2) | H (0, 3) | L (0, 4) | H (0, 5) | L (0, 6) | H (0, 7) |
| L (1, 0) | H (1, 1) | L (1, 2) | H (1, 3) | L (1, 4) | H (1, 5) | L (1, 6) | H (1, 7) |
| L (2, 0) | H (2, 1) | L (2, 2) | H (2, 3) | L (2, 4) | H (2, 5) | L (2, 6) | H (2, 7) |
| L (3, 0) | H (3, 1) | L (3, 2) | H (3, 3) | L (3, 4) | H (3, 5) | L (3, 6) | H (3, 7) |

Tile 分割の境界

(b)

フロントページの続き

審査官 松永 隆志

(56)参考文献 特開 2 0 0 2 - 0 3 4 0 4 5 (J P , A)
特開 2 0 0 3 - 1 0 2 0 1 1 (J P , A)
特開 2 0 0 0 - 2 9 9 8 6 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H 0 4 N 1 / 4 1
H 0 4 N 7 / 3 0