



(12) 发明专利

(10) 授权公告号 CN 111600566 B

(45) 授权公告日 2021.06.01

(21) 申请号 202010314867.X

H03H 9/17 (2006.01)

(22) 申请日 2020.04.21

(56) 对比文件

(65) 同一申请的已公布的文献号

CN 111030634 A, 2020.04.17

申请公布号 CN 111600566 A

CN 111010135 A, 2020.04.14

(43) 申请公布日 2020.08.28

Han-Yun Tsai等. "Tunable filter by FBAR using coupling capacitors". 《2018 Asia-Pacific Microwave Conference (APMC)》. 2019, 第609-611页.

(73) 专利权人 诺思(天津)微系统有限责任公司

He-qun Chu等. "Influence of different piezoelectric materials and thicknesses on the performance of stacked crystal film bulk acoustic wave filters". 《2009 Symposium on Piezoelectricity, Acoustic Waves, and Device Applications (SPAWDA 2009)》. 2010, 第433-437页.

地址 300462 天津市滨海新区开发区西区新业五街27号

(72) 发明人 徐洋 庞慰 郝龙

(74) 专利代理机构 北京金诚同达律师事务所

11651

代理人 汤雄军

审查员 李晓阳

(51) Int. Cl.

H03H 3/02 (2006.01)

H03H 3/04 (2006.01)

H03H 9/02 (2006.01)

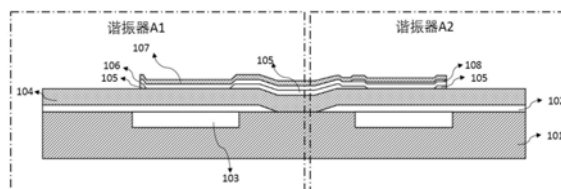
权利要求书3页 说明书10页 附图8页

(54) 发明名称

滤波器、体声波谐振器组件及其制造方法、电子设备

(57) 摘要

本发明涉及一种滤波器,包括:多个串联谐振器;以及多个并联谐振器,其中:每一个谐振器包括基底、声学镜、底电极、顶电极和压电层;至少一个串联谐振器的顶电极以及至少一个并联谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;具有所述抬高部的谐振器包括与对应电极在谐振器的厚度方向上接触的导电层,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;所述至少一个串联谐振器的导电层的厚度大于所述至少一个并联谐振器的导电层的厚度。本发明还涉及一种体声波谐振器组件和一种体声波谐振器组件的制造方法。



1. 一种滤波器,包括:  
多个串联谐振器;以及  
多个并联谐振器,  
其中:  
每一个谐振器包括基底、声学镜、底电极、顶电极和压电层;  
至少一个串联谐振器的顶电极以及至少一个并联谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;  
具有所述抬高部的谐振器包括导电层,所述导电层与具有所述抬高部的谐振器的顶电极和底电极中的对应电极在谐振器的厚度方向上接触,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;  
所述至少一个串联谐振器的导电层的厚度大于所述至少一个并联谐振器的导电层的厚度。
2. 根据权利要求1所述的滤波器,其中:  
具有抬高部的并联谐振器的导电层的厚度小于与其接触的电极的厚度。
3. 根据权利要求2所述的滤波器,其中:  
具有抬高部的串联谐振器的导电层的厚度大于与其接触的电极的厚度;或者  
具有抬高部的串联谐振器的导电层的厚度和与其接触的电极的厚度之和不小于2000Å。
4. 根据权利要求3所述的滤波器,其中:  
具有抬高部的谐振器的导电层设置在压电层的上表面与顶电极的下表面之间。
5. 根据权利要求4所述的滤波器,其中:  
具有抬高部的谐振器的顶电极设置有导电的质量负载层,导电层与顶电极接触,所述顶电极的厚度为顶电极的厚度与质量负载层的厚度之和。
6. 根据权利要求3所述的滤波器,其中:  
具有抬高部的谐振器的导电层设置在压电层的下方而与底电极接触。
7. 根据权利要求1所述的滤波器,其中:  
所述内侧部分为具有多条边的凸多边形区域,所述抬高部围绕所述凸多边形区域设置而形成多边形的电极框,所述电极框包括多个框边。
8. 根据权利要求7所述的滤波器,其中:  
所述电极框的边框在声学镜内存在横向宽度变化。
9. 根据权利要求8所述的滤波器,其中:  
所述电极框的至少一条框边在声学镜内的横向宽度不同于其至少一条其余框边在声学镜内的横向宽度。
10. 根据权利要求1所述的滤波器,其中:  
相邻谐振器的导电层为同层布置的导电层。
11. 根据权利要求1-10中任一项所述的滤波器,其中:  
所述滤波器的至少两个相邻的谐振器均为具有抬高部的谐振器。
12. 根据权利要求11所述的滤波器,其中:

所述滤波器包括顶电极相连的相邻的并联谐振器和串联谐振器,且该相邻的并联谐振器和串联谐振器的导电层设置在顶电极与压电层之间;或者

所述滤波器包括顶电极相连的相邻的并联谐振器和串联谐振器,且该相邻的并联谐振器和串联谐振器的导电层设置在顶电极的上表面,所述导电层形成所述抬高部。

13. 根据权利要求11所述的滤波器,其中:

所述滤波器包括顶电极相连的相邻的串联谐振器,且该相邻的串联谐振器的导电层设置在顶电极与压电层之间;或者

所述滤波器包括顶电极相连的相邻的串联谐振器,且该相邻的串联谐振器的导电层设置在顶电极的上表面,所述导电层形成所述抬高部。

14. 根据权利要求11所述的滤波器,其中:

所述滤波器包括底电极相连的相邻的串联谐振器,且该相邻的串联谐振器的导电层在压电层下方而与底电极接触;或者

所述谐振器包括底电极相连的相邻的串联谐振器与并联谐振器,且该相邻的串联谐振器和并联谐振器的导电层在压电层下方而与底电极接触。

15. 根据权利要求12所述的滤波器,其中:

所述相邻的并联谐振器和串联谐振器中,在相邻的并联谐振器和串联谐振器之间的电极相连区域,串联谐振器的导电层与并联谐振器的导电层在并联谐振器的有效区域的外侧相接。

16. 根据权利要求15所述的滤波器,其中:

所述串联谐振器的导电层延伸过所述电极相连区域的面积的至少50%。

17. 根据权利要求13所述的滤波器,其中:

所述相邻的串联谐振器中,串联谐振器的导电层延伸过相邻的串联谐振器之间的整个电极相连区域。

18. 一种体声波谐振器组件,包括:

第一谐振器和第二谐振器,两个谐振器均为体声波谐振器且均包括基底、声学镜、底电极、顶电极和压电层,所述两个谐振器的顶电极彼此连接或者底电极彼此连接;

第一谐振器和第二谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;

第一谐振器和第二谐振器包括与对应电极在谐振器的厚度方向上接触的导电层,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;

第一谐振器的导电层的厚度不同于第二谐振器的导电层的厚度。

19. 根据权利要求18所述的组件,其中:

两个谐振器的导电层为同层布置的导电层。

20. 一种根据权利要求18的体声波谐振器组件的制造方法,其中,第一谐振器的导电层的厚度大于第二谐振器的导电层的厚度,所述方法包括步骤:

在第一谐振器和第二谐振器的所在区域沉积第一沉积层;

在第一沉积层上与第一谐振器对应的区域沉积第二沉积层;

图形化第一沉积层和第二沉积层以形成第一谐振器的导电层和第二谐振器的导电层,第一谐振器的导电层的厚度为第一沉积层的厚度与第二沉积层的厚度之和,第二谐振器的

导电层的厚度为第一沉积层的厚度。

21. 根据权利要求20所述的方法, 其中:

第一谐振器和第二谐振器的顶电极相连; 且

第一沉积层沉积在第一谐振器和第二谐振器的压电层的上表面。

22. 一种电子设备, 包括根据权利要求18或19所述的体声波谐振器组件或者根据权利要求1-17中任一项所述的滤波器。

## 滤波器、体声波谐振器组件及其制造方法、电子设备

### 技术领域

[0001] 本发明的实施例涉及半导体领域,尤其涉及一种滤波器,一种体声波谐振器组件及其制造方法,以及一种具有该滤波器或谐振器组件的电子设备。

### 背景技术

[0002] 体声波滤波器具有低插入损耗、高矩形系数、高功率容量等优点,因此,被广泛应用在当代无线通讯系统中,是决定射频信号进出通讯系统质量的重要元器件。

[0003] 图1为滤波器的一种常见梯形结构示意图,其中示出了多个串联谐振器以及多个并联谐振器。随着5G对滤波器频率要求越来越高,体声波谐振器的薄膜厚度亦变得越来越薄。如图2所示,电极厚度变小会导致电极阻值显著提升,进而导致滤波器的插损变大。另外,5G频段普遍对滤波器的带宽要求较4G频段更高,从而要求谐振器具有更高的机电耦合系数。在这种要求之下,为了提升谐振器的机电耦合系数,压电材料的厚度不得不提高,同时为了保持谐振器谐振频率不变电极厚度被迫减小,从而导致电极阻值的进一步升高。

[0004] 通过在顶电极与压电层之间设置与顶电极电连接的导电层或导电凸起结构,可以降低谐振器的顶电极的阻值,但是导电层或导电凸起结构的厚度也会影响谐振器的串联阻抗 $R_s$ 和并联阻抗 $R_p$ 。而对于滤波器而言,串联谐振器和并联谐振器的性能都会影响滤波器的通带插损,为了降低滤波器的通带插损,希望串联谐振器的串联阻抗 $R_s$ 较小,而并联谐振器的并联阻抗 $R_p$ 较大。

[0005] 但是,在现有的滤波器中,串联谐振器和并联谐振器的导电层或导电凸起结构为相同的厚度,这不利于进一步降低滤波器的通带插损。

### 发明内容

[0006] 为解决现有技术中的上述技术问题的至少一个方面,本发明提出一种新的结构方案来降低滤波器的通带插损,从而进一步提升滤波器的性能。

[0007] 根据本发明的实施例的一个方面,提出了一种滤波器,包括:

[0008] 多个串联谐振器;以及

[0009] 多个并联谐振器,

[0010] 其中:

[0011] 每一个谐振器包括基底、声学镜、底电极、顶电极和压电层;

[0012] 至少一个串联谐振器的顶电极以及至少一个并联谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;

[0013] 具有所述抬高部的谐振器包括导电层,所述导电层与具有所述抬高部的谐振器的顶电极和底电极中的与对应电极在谐振器的厚度方向上接触,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;

[0014] 所述至少一个串联谐振器的导电层的厚度大于所述至少一个并联谐振器的导电

层的厚度。

[0015] 本发明的实施例也涉及一种体声波谐振器组件,包括:

[0016] 第一谐振器和第二谐振器,两个谐振器均为体声波谐振器且均包括基底、声学镜、底电极、顶电极和压电层,所述两个谐振器的顶电极彼此连接或者底电极彼此连接;

[0017] 第一谐振器和第二谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;

[0018] 第一谐振器和第二谐振器包括与对应电极在谐振器的厚度方向上接触的导电层,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;

[0019] 第一谐振器的导电层的厚度不同于第二谐振器的导电层的厚度。

[0020] 本发明的实施例也涉及一种上述体声波谐振器组件的制造方法,其中,第一谐振器的导电层的厚度大于第二谐振器的导电层的厚度,所述方法包括步骤:

[0021] 在第一谐振器和第二谐振器的所在区域沉积第一沉积层;

[0022] 在第一沉积层上与第一谐振器对应的区域沉积第二沉积层;

[0023] 图形化第一沉积层和第二沉积层以形成第一谐振器的导电层和第二谐振器的导电层,第一谐振器的导电层的厚度为第一沉积层的厚度与第二沉积层的厚度之和,第二谐振器的导电层的厚度为第一沉积层的厚度。

[0024] 本发明的实施例还涉及一种电子设备,包括上述的滤波器或者谐振器组件。

## 附图说明

[0025] 以下描述与附图可以更好地帮助理解本发明所公布的各种实施例中的这些和其他特点、优点,图中相同的附图标记始终表示相同的部件,其中:

[0026] 图1为滤波器的结构示意图,其中示出了多个串联谐振器以及多个并联谐振器;

[0027] 图2为示出电极或电极薄膜的厚度与电极薄膜的方块阻值的关系的曲线图;

[0028] 图3为示出体声波谐振器的串联阻抗 $R_s$ 与凸起结构的厚度的关系的示例图;

[0029] 图4为示出体声波谐振器的并联阻抗 $R_p$ 与凸起结构的厚度的关系的示例图;

[0030] 图5为根据本发明的一个示例性实施例的滤波器的相邻的串联谐振器与并联谐振器的截面示意图,其中两个谐振器共用顶电极或顶电极相连;

[0031] 图6为根据本发明的一个示例性实施例的滤波器的相邻的两个串联谐振器的截面示意图,其中两个谐振器共用顶电极或顶电极相连;

[0032] 图7为根据本发明的一个示例性实施例的滤波器的相邻的两个串联谐振器的截面示意图,其中两个谐振器共用底电极或底电极相连;

[0033] 图8为示例性示出了滤波器的通带插损曲线,其中m1所在曲线对应的滤波器中串联谐振器的凸起结构的厚度为 $1000\text{\AA}$ 且并联谐振器的凸起结构的厚度为 $400\text{\AA}$ ,m2所在曲线对应的滤波器中串联谐振器和并联谐振器的凸起结构的厚度均为 $400\text{\AA}$ ;

[0034] 图9-18示例性示出根据本发明的一个示例性实施例的制造图5所示的结构的制造步骤;

[0035] 图19为根据本发明的一个实施例的滤波器中的谐振器的俯视图;

[0036] 图20为沿图19中的A1-A1线截得的示意性截面图;

[0037] 图21示例性说明图20中的导电层的横截面图;

[0038] 图22为设置了传统凸起结构的谐振器的并联阻抗( $R_p$ )与该凸起结构的宽度 $W$ 的变化曲线图。

### 具体实施方式

[0039] 下面通过实施例,并结合附图,对本发明的技术方案作进一步具体的说明。在说明书中,相同或相似的附图标号指示相同或相似的部件。下述参照附图对本发明实施方式的说明旨在对本发明的总体发明构思进行解释,而不应当理解为对本发明的一种限制。

[0040] 图3为示出体声波谐振器的串联阻抗 $R_s$ 与凸起结构的厚度的关系的示例图,图4为示出体声波谐振器的并联阻抗 $R_p$ 与凸起结构的厚度的关系的示例图。此时,电极厚度为 $1000\text{\AA}$ 。如图3所示,谐振器的串联阻抗 $R_s$ 随凸起结构(图5中的105)厚度增厚而降低;另外,如图4所示,谐振器的并联阻抗 $R_p$ 随凸起结构的厚度先增大后减小,且总体来看,在凸起结构厚度小于与其接触的电极的厚度时较优。所以当滤波器内串并联凸起结构厚度一致时,无法做到串联谐振器的串联阻抗 $R_s$ 低的同时并联谐振器的并联阻抗 $R_p$ 处于较优值。

[0041] 图8为示例性示出了滤波器的通带插损曲线,其中 $m_1$ 所在曲线对应的滤波器中串联谐振器的凸起结构的厚度为 $1000\text{\AA}$ 且并联谐振器的凸起结构的厚度为 $400\text{\AA}$ , $m_2$ 所在曲线对应的滤波器中串联谐振器和并联谐振器的凸起结构的厚度均为 $400\text{\AA}$ ,其中电极的厚度为 $1000\text{\AA}$ 。根据图3和图4可知,当凸起结构的厚度为 $1000\text{\AA}$ 时,串联阻抗 $R_s$ 约为 $1.15\ \Omega$ ,并联阻抗 $R_p$ 约为 $2100\ \Omega$ ;当凸起结构的厚度为 $400\text{\AA}$ 时,串联阻抗 $R_s$ 约为 $1.75\ \Omega$ ,并联阻抗 $R_p$ 约为 $2200\ \Omega$ ,相比于凸起结构的厚度为 $1000\text{\AA}$ 的谐振器,串联阻抗 $R_s$ 有所恶化,但并联阻抗 $R_p$ 有所提高。在常规梯形结构滤波器(如图1所示结构)中,串联谐振器的串联阻抗 $R_s$ 和并联谐振器的并联阻抗 $R_p$ 主要影响滤波器通带中心频率附近插入损耗(简称插损),串联谐振器的并联阻抗 $R_p$ 主要影响滤波器右侧边缘插损,并联谐振器的串联阻抗 $R_s$ 主要影响滤波器左侧边缘插损。因此,当串联谐振器的串联阻抗 $R_s$ 越低,且并联谐振器的并联阻抗 $R_p$ 越高时,得到的滤波器中心频率附近插损越好。当串联谐振器的并联阻抗 $R_p$ 降低时,滤波器右侧边缘插入损耗会变差,但可以通过适当增大谐振器的机电耦合系数来改善。同样的,当并联谐振器的串联阻抗 $R_s$ 降低时,滤波器左侧边缘插入损耗会变差,但可以通过适当增大谐振器的机电耦合系数来调整。从图8可以看出, $m_1$ 所在曲线相对于 $m_2$ 所在曲线,可以将通带插损最高点的位置提升约 $0.15\text{dB}$ (从 $-1.667\text{dB}$ 提升到 $-1.511\text{dB}$ )。进一步的,通过图3和图4可知,如果在并联谐振器中采用厚度为 $600\text{\AA}$ 的凸起结构,相比于凸起厚度为 $400\text{\AA}$ 的谐振器,其并联阻抗 $R_p$ 可以进一步提高到 $2300\ \Omega$ ,串联阻抗 $R_s$ 可以进一步降低到 $1.25\ \Omega$ ,可以进一步提高滤波器左侧和中心插入损耗。如果结合后续图19至21所述的调整机电耦合系数的方法(但不限于这种方法),进一步优化机电耦合系数,就可以进一步实现滤波器通带性能的整体提高。

[0042] 基于以上,本发明提出了一种滤波器,其串联谐振器的凸起结构的厚度大于并联谐振器的凸起结构的厚度,还可以进一步使得串联谐振器和并联谐振器的凸起结构的厚度各取较优值,以降低滤波器的通带插损。

[0043] 下面参照附图5示例性说明滤波器中串联谐振器和并联谐振器的结构,图5为根据

本发明的一个示例性实施例的滤波器的相邻的串联谐振器与并联谐振器的截面示意图。

[0044] 在本发明中,附图标记示例性说明如下:

[0045] 101:基底,可选材料为单晶硅、石英、碳化硅、氮化镓、砷化镓、蓝宝石、金刚石等。

[0046] 102:底电极(含电极引脚),材料可选钼、钽、金、铝、镁、钨、铜,钛、铌、钽、钨或以上金属的复合或其合金等。

[0047] 103:声学镜,本实施例中为空气腔结构,也可以是布拉格反射层或其他等效声波反射结构。

[0048] 104:压电薄膜层或压电层,可选氮化铝,氧化锌,PZT等材料,或包含上述材料的一定原子比的稀土元素掺杂材料。

[0049] 105:凸起结构,材料可选钼、钽、金、铝、镁、钨、铜,钛、铌、钽、钨或以上金属的复合或其合金等。

[0050] 106:顶电极(包括电极引脚),材料可选钼、钽、金、铝、镁、钨、铜,钛、铌、钽、钨或以上金属的复合或其合金等。

[0051] 107:钝化层,一般为介质材料,如二氧化硅、氮化铝、氮化硅等。

[0052] 108:质量负载,与电极或凸起结构的可选材料范围相同。

[0053] 109:刻蚀阻挡层,可以是氮化铝等。

[0054] 110:牺牲层,形成牺牲层的材料可以是二氧化硅、掺杂二氧化硅等。

[0055] 111:光刻胶。

[0056] 113:翼结构。

[0057] 114:桥结构。

[0058] 如图5所示,左侧谐振器为串联谐振器,右侧谐振器为并联谐振器,两颗谐振器通过顶电极相连。此示例中,串联谐振器的凸起结构105的厚度大于并联谐振器的凸起结构105的厚度。在进一步的实施例中,串联谐振器的顶电极加上凸起结构105的总厚度大于 $2000\text{\AA}$ ,并联谐振器的凸起结构厚度小于顶电极的厚度。在可选的实施例中,当谐振器有质量负载时,前文提到的电极厚度可以视为电极厚度加上质量负载厚度的总厚度。此外,从图5中可以看到,串联谐振器的凸起结构105从谐振器A1的有效区域向谐振器外侧延伸,并且覆盖了至少50%以上的顶电极相连区域,进一步的覆盖80%以上顶电极相连区域,所述顶电极相连区域是指串联谐振器A1和并联谐振器A2有效区域以外的顶电极连接部分。通过采用串联谐振器凸起结构延伸加厚顶电极连接部,使其总厚度也达到了 $2000\text{\AA}$ 以上,可以进一步减小滤波器通带的电学损耗,使其插损更优。同时,利于谐振器工作时产生的热量向外传导,从而提高滤波器的功率容量。

[0059] 图6为根据本发明的一个示例性实施例的滤波器的相邻的两个串联谐振器的截面示意图。在图6中,两颗谐振器均为串联谐振器,并且两者之间通过顶电极相连。在进一步的实施例中,两颗串联谐振器的凸起结构105厚度加顶电极106的厚度的总厚度大于 $2000\text{\AA}$ 。同理,从图6中可以看到,两个串联谐振器的凸起结构105均向外延伸,完全覆盖谐振器之间的顶电极相连区域。

[0060] 图7为根据本发明的一个示例性实施例的滤波器的相邻的两个串联谐振器的截面示意图,其中两个谐振器共用底电极或底电极相连。在图7中,两颗谐振器均为串联谐振器,

并且两者之间通过底电极相连。在图7所示的示例中,凸起结构105置于底电极102下方。在进一步的实施例中,串联谐振器的凸起结构105加底电极102的总厚度大于 $2000\text{\AA}$ 。同理,图7中,两个串联谐振器的凸起结构105均向外延伸,完全覆盖谐振器之间的底电极相连区域。

[0061] 虽然没有示出,在一个可选的实施例中,在滤波器中,相邻的串联谐振器与并联谐振器也可以底电极相连,相应的,该相邻的串联谐振器和并联谐振器的导电层在压电层下方而与底电极接触。在本发明中,位于压电层下方包括位于压电层与底电极之间或者位于底电极与基底之间,均在本发明的保护范围之内。

[0062] 在图5以及后续的图6-7中,串联谐振器的顶电极以及并联谐振器的顶电极在顶电极连接端和非顶电极连接端均具有抬高部(对应于后面说明的图20中的d21和d22所标示的区域),所述抬高部的顶面高出顶电极的内侧部分(对应于后面说明的图20中M所标示的区域)的顶面;具有所述抬高部的谐振器包括位于顶电极下方的导电层(对应于凸起结构105),所述导电层使得所述抬高部高出顶电极的内侧部分M的顶面。下面参照附图19-21做进一步说明。

[0063] 图19为根据本发明的一个实施例的滤波器中的谐振器的俯视图,图20为沿图1中的A1-A1线截得的示意性截面图,图21示例性说明图20中的导电层的横截面图。

[0064] 在图19中,谐振器的有效区域为凸五边形结构,本发明不限于此,也可以是其他的凸多边形结构。

[0065] 可以将凸起结构105在五边形不同的边设置不同的宽度(图20中d21和d22,在本发明中,边的宽度为沿谐振器的横向方向或径向方向在声学镜的边界之内的宽度),即五边形每个边上的凸起结构的宽度不同,这里的宽度不同表示至少有一个边的宽度和其余边的宽度不同,通过改变每个边上凸起结构105的宽度,以及每个宽度所占五个边的比例(即调整了宽度的边的数量与多边形的边的总数的比值),可以调整谐振器的机电耦合系数。同时,由于各边都存在凸起结构,使得并联谐振频率处的并联阻抗 $R_p$ (或品质因数 $Q_p$ )能够保持在较高水平,而不会由于调整了每个边上凸起结构的宽度而下降明显。

[0066] 如图20所示,由于凸起结构105的存在,顶电极106在顶电极连接端(图20中的右侧)和非顶电极连接端(图20中的左侧)均具有抬高部,明显的,抬高部在图20中包括桥结构114的一部分和翼结构113,在图20中,抬高部的顶面高出顶电极的内侧部分M的顶面。如图19所示,顶电极的内侧部分M为具有五条边的凸多边形区域,抬高部围绕凸多边形区域设置而形成多边形的电极框(在图20中,电极框由翼结构113以及位于声学镜内侧的桥结构114组成),所述电极框包括多个框边。

[0067] 在谐振器的五边形的凸起结构宽度相同的情况下,凸起结构的宽度和谐振器的机电耦合系数 $kt^2$ 有一定的对应关系:例如当谐振器5个边的凸起结构的宽度均为 $2\mu\text{m}$ 时,对应的 $kt^2$ 为8.0%,当谐振器5个边的凸起结构的宽度均为 $5\mu\text{m}$ 时,对应的 $kt^2$ 为7.5%。总体而言,相同面积的谐振器的机电耦合系数随凸起结构的宽度增大而减小。

[0068] 在本发明中,谐振器的电极框的多个框边设置不同的宽度,在电极框的宽度与凸起结构的宽度一致(内侧起点和外侧终点一致)的情况下,可以由凸起结构105的宽度确定电极框的宽度。示例性的,在如图20和21所示,通过凸起结构105的5个边上设置不同的凸起结构宽度,可以对谐振器的 $kt^2$ 进行调控,而其他性能(如:并联谐振器频率处的Q值)基本无影响,进一步的,还可以选择每个宽度的凸起结构的边的数量进一步调整 $kt^2$ 。例如,当凸起

结构的5个边的宽度均为 $2\mu\text{m}$ 时,  $kt^2=8.0\%$ ;当凸起结构的4个边的宽度均为 $2\mu\text{m}$ 时, 另外一个边的宽度为 $5\mu\text{m}$ 时,  $kt^2=7.9\%$ ;当凸起结构的3个边的宽度均为 $2\mu\text{m}$ 时, 另外2个边的宽度为 $5\mu\text{m}$ 时,  $kt^2=7.8\%$ ;当凸起结构的2个边的宽度均为 $2\mu\text{m}$ 时, 另外3个边的宽度为 $5\mu\text{m}$ 时,  $kt^2=7.7\%$ ;当凸起结构的1个边的宽度均为 $2\mu\text{m}$ 时, 另外4个边的宽度为 $5\mu\text{m}$ 时,  $kt^2=7.6\%$ ;当凸起结构的5个边的宽度均为 $5\mu\text{m}$ 时,  $kt^2=7.5\%$ 。

[0069] 图22为设置了传统凸起结构的谐振器的并联阻抗 $R_p$ 与该凸起结构的宽度 $W$ 的变化曲线图。传统凸起结构是指在一个谐振器中各边凸起结构的宽度均相同的情况。如图22所示, 并联阻抗 $R_p$ 值随宽度 $W$ 的增大呈现周期特性, 每一周期都具有峰值点。如图22所示, 局部峰值对应的突起结构宽度 $a_1$ 、 $a_2$ 、 $a_3$ 、 $a_4$ 、 $a_5$ 等近似满足比例关系 $a_1:a_2:a_3:a_4:a_5:\dots=1:3:5:7:9:\dots$ 。且同时机电耦合系数随凸起结构的宽度增大而单调减小。因此, 在一个谐振器中, 为了调节 $kt^2$ 且同时保证并联阻抗 $R_p$ 值基本不变, 可以采用不同周期中峰值所对应的凸起结构的宽度来进行组合, 如上述情况中,  $2\mu\text{m}$ 为第一个周期的峰值对应的凸起结构宽度,  $5\mu\text{m}$ 为第二个周期的峰值对应的凸起结构宽度, 则选择这两个宽度的凸起结构在一个谐振器上做组合, 可以在调节 $kt^2$ 的基础上, 保持并联阻抗 $R_p$ 在峰值水平。

[0070] 一款滤波器因为具有特定的频率和带宽, 因此对于组成滤波器的谐振器来说, 可以通过设置特定的底电极、压电层和顶电极的厚度来满足此要求, 且在确定了凸起结构的厚度及峰值对应的宽度后, 其机电耦合系数基本上也是确定的。但是在滤波器实际的设计过程中, 为了达到优异的性能, 需要小范围适当调整谐振器的机电耦合系数。本发明中, 可以在不另外增加工艺难度, 且不显著影响谐振器的串联阻抗 $R_s$ 及并联阻抗 $R_p$ 的条件下, 通过在谐振器的每个边上设置不同的凸起结构、以及不同的翼结构和桥结构的宽度来实现机电耦合系数在一定的范围内调整。例如, 可以在谐振器不同的边上选定两个及以上的凸起结构或者桥翼结构的宽度, 并通过控制每个宽度占据五个边的比例来实现机电耦合系数的灵活调整。从而与上述调整串并联谐振器上凸起结构的厚度来共同实现滤波器通带整体插损性能进一步提高。

[0071] 在图19-21所示的实施例中, 凸起结构105是位于顶电极与压电层之间的导电层。该导电层设置在顶电极106与压电层104之间, 抬高部包括位于顶电极连接端的桥部或桥结构114以及位于非顶电极连接端的翼结构113, 所述导电层包括在横向方向上位于声学镜内的插入框(对应于图21中的凸起结构105), 插入框与上述电极框在横向方向具有相同的内侧边界和外侧边界。

[0072] 在图19-21所示的实施例中, 边框之间存在宽度变化, 但是, 本发明不限于此, 也可以是单个边框沿其纵向方向宽度发生变化。

[0073] 图5也示出了一种体声波谐振器组件, 其具有两个谐振器, 且其中, 两个谐振器包括与对应电极在谐振器的厚度方向上接触的导电层, 所述导电层使得抬高部高出顶电极的内侧部分的顶面, 一个谐振器的导电层的厚度不同于另一个谐振器的导电层的厚度。

[0074] 下面参照图9-18示例性说明图5所示的结构的制作方法。在参照图9-18的描述中, 凸起结构105被分为了两层, 而在图5-7所示的实施例中, 并未将两层凸起结构予以区分。

[0075] 如图9所示, 在基底101上形成空腔结构后填充牺牲材料, 再利用CMP(化学机械研磨)工艺磨平。如图9所示, 基底101设置有间隔开的两个空腔结构。

[0076] 如图10所示, 在基底101表面沉积金属层并将金属层图形化成底电极102。虽然没

有示出,可以先在基底上沉积种子层,然后在种子层上沉积和图形化金属层以形成底电极102。如图10所示,对应于两个谐振器的底电极彼此间隔开。

[0077] 如图11所示,在图10所示结构的表面上沉积压电薄膜层104,如氮化铝(AlN)、氮化镓(GaN),所用沉积工艺包括但不限于MOCVD(金属有机化学气相沉积)、MBE(分子束外延)、CBE(化学分子束外延)、LPE(液相外延)等。如图11所示,压电薄膜层104覆盖了对应于谐振器的两个底电极。

[0078] 如图12所示,通过薄膜沉积的工艺在压电薄膜层104的表面沉积第一层凸起结构材料,该第一层凸起结构材料覆盖了串联谐振器和并联谐振器的对应区域。在一个具体的实施例中,其厚度等于并联谐振器的导电层或凸起结构的厚度,更进一步的,其厚度小于顶电极的厚度。

[0079] 如图13所示,在图12所示的结构的基础上,通过薄膜沉积的工艺选择性的在串联谐振器所在区域沉积第二层凸起结构材料,如此,在对应于串联谐振器的区域,用于形成凸起结构的材料的厚度大于对应于并联谐振器的区域的凸起结构的厚度。在进一步的实施例中,使两层凸起结构材料总厚度加上顶电极的厚度,其总和大于 $2000\text{\AA}$ 。可以使用揭开-剥离工艺(lift-off工艺)形成第二层凸起结构材料层。

[0080] 如图14所示,首先在图13所示的结构上依次涂上光刻胶111,接着对光刻胶111进行图形化曝光,然后通过显影除去曝光的光刻胶,以形成期望形成的凸起结构的图形(光刻胶的图形对应于凸起结构的图形),如图14所示。

[0081] 在第一凸起结构材料层上与串联谐振器对应的区域沉积第二凸起结构材料,以上情形包括该第二凸起结构材料仅仅覆盖串联谐振器对应的区域,也包括该第二凸起结构材料还覆盖了串联谐振器与并联谐振器之间的顶电极连接区域,这些均在本发明的保护范围之内。

[0082] 如图15所示,对图14中的结构执行刻蚀工艺,然后将剩余光刻胶剥离,以形成图15所示的凸起结构图形。在图15中,可以看到在左侧的凸起结构为两层结构(具有较大的厚度),而在右侧的凸起结构为单层结构(具有较小的厚度)。

[0083] 如图16所示,通过薄膜沉积的工艺在图15所示的结构上依次沉积顶电极106和一层钝化层107。在图16所示的结构中,两个谐振器的顶电极相连。

[0084] 如图17所示,首先在图16所示的结构上依次涂上光刻胶111,接着对光刻胶111进行图形化曝光,然后通过显影除去曝光的光刻胶,以形成期望形成的顶电极的图形(图17中光刻胶的图形对应于顶电极的图形)。

[0085] 如图18所示,对图17的结构中的钝化层和顶电极执行刻蚀工艺,然后将剩余光刻胶剥离,以形成图18所示的顶电极图形和钝化层图形。

[0086] 最后,经由释放孔(未示出)通入刻蚀剂以释放空腔结构内的牺牲层,以得到对应于图5的结构。

[0087] 在本发明图示所示的实施例中,导电层为插入层,即其位于顶电极的下方,不过,导电层也可以设置在顶电极的上表面而与顶电极接触,此时该导电层构成上述的抬高部,这些也在本发明的保护范围之内。

[0088] 基于以上,本发明提出了如下技术方案:

[0089] 1、一种滤波器,包括:

- [0090] 多个串联谐振器;以及
- [0091] 多个并联谐振器,
- [0092] 其中:
- [0093] 每一个谐振器包括基底、声学镜、底电极、顶电极和压电层;
- [0094] 至少一个串联谐振器的顶电极以及至少一个并联谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;
- [0095] 具有所述抬高部的谐振器包括导电层,所述导电层与具有所述抬高部的谐振器的顶电极和底电极中的与对应电极在谐振器的厚度方向上接触,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;
- [0096] 所述至少一个串联谐振器的导电层的厚度大于所述至少一个并联谐振器的导电层的厚度。
- [0097] 2、根据1所述的滤波器,其中:
- [0098] 具有抬高部的并联谐振器的导电层的厚度小于与其接触的电极的厚度。
- [0099] 3、根据2所述的滤波器,其中:
- [0100] 具有抬高部的串联谐振器的导电层的厚度大于与其接触的电极的厚度;或者
- [0101] 具有抬高部的串联谐振器的导电层的厚度和与其接触的电极的厚度之和不小于 $2000\text{\AA}$ 。
- [0102] 4、根据3所述的滤波器,其中:
- [0103] 具有抬高部的谐振器的导电层设置在压电层的上表面与顶电极的下表面之间。
- [0104] 5、根据4所述的滤波器,其中:
- [0105] 具有抬高部的谐振器的顶电极设置有导电的质量负载层,导电层与顶电极接触,所述顶电极的厚度为顶电极的厚度与质量负载层的厚度之和。
- [0106] 6、根据3所述的滤波器,其中:
- [0107] 具有抬高部的谐振器的导电层设置在压电层的下方而与底电极接触。
- [0108] 7、根据1所述的滤波器,其中:
- [0109] 所述内侧部分为具有多条边的凸多边形区域,所述抬高部围绕所述凸多边形区域设置而形成多边形的电极框,所述电极框包括多个框边。
- [0110] 8、根据7所述的滤波器,其中:
- [0111] 所述电极框的边框在声学镜内存在横向宽度变化。
- [0112] 9、根据8所述的滤波器,其中:
- [0113] 所述电极框的至少一条框边在声学镜内的横向宽度不同于其至少一条其余框边在声学镜内的横向宽度。
- [0114] 10、根据1所述的滤波器,其中:
- [0115] 相邻谐振器的导电层为同层布置的导电层。
- [0116] 11、根据1-10中任一项所述的滤波器,其中:
- [0117] 所述滤波器的至少两个相邻的谐振器均为具有抬高部的谐振器。
- [0118] 12、根据11所述的滤波器,其中:
- [0119] 所述滤波器包括顶电极相连的相邻的并联谐振器和串联谐振器,且该相邻的并联

谐振器和串联谐振器的导电层设置在顶电极与压电层之间;或者

[0120] 所述滤波器包括顶电极相连的相邻的并联谐振器和串联谐振器,且该相邻的并联谐振器和串联谐振器的导电层设置在顶电极的上表面,所述导电层形成所述抬高部。

[0121] 13、根据11所述的滤波器,其中:

[0122] 所述滤波器包括顶电极相连的相邻的串联谐振器,且该相邻的串联谐振器的导电层设置在顶电极与压电层之间;或者

[0123] 所述滤波器包括顶电极相连的相邻的串联谐振器,且该相邻的串联谐振器的导电层设置在顶电极的上表面,所述导电层形成所述抬高部。

[0124] 14、根据11所述的滤波器,其中:

[0125] 所述滤波器包括底电极相连的相邻的串联谐振器,且该相邻的串联谐振器的导电层在压电层下方而与底电极接触;或者

[0126] 所述谐振器包括底电极相连的相邻的串联谐振器与并联谐振器,且该相邻的串联谐振器和并联谐振器的导电层在压电层下方而与底电极接触。

[0127] 15、根据12所述的滤波器,其中:

[0128] 所述相邻的并联谐振器和串联谐振器中,在相邻的并联谐振器和串联谐振器之间的电极相连区域,串联谐振器的导电层与并联谐振器的导电层在并联谐振器的有效区域的外侧相接。

[0129] 16、根据15所述的滤波器,其中:

[0130] 所述串联谐振器的导电层延伸过所述电极相连区域的面积的至少50%。

[0131] 17、根据13所述的滤波器,其中:

[0132] 所述相邻的串联谐振器中,串联谐振器的导电层延伸过相邻的串联谐振器之间的整个电极相连区域。

[0133] 18、一种体声波谐振器组件,包括:

[0134] 第一谐振器和第二谐振器,两个谐振器均为体声波谐振器且均包括基底、声学镜、底电极、顶电极和压电层,所述两个谐振器的顶电极彼此连接或者底电极彼此连接;

[0135] 第一谐振器和第二谐振器的顶电极在顶电极连接端和非顶电极连接端均具有或设置有抬高部,所述抬高部的顶面高出顶电极的内侧部分的顶面;

[0136] 第一谐振器和第二谐振器包括与对应电极在谐振器的厚度方向上接触的导电层,所述导电层使得所述抬高部高出顶电极的内侧部分的顶面;

[0137] 第一谐振器的导电层的厚度不同于第二谐振器的导电层的厚度。

[0138] 19、根据18所述的组件,其中:

[0139] 两个谐振器的导电层为同层布置的导电层。

[0140] 20、一种根据18的体声波谐振器组件的制造方法,其中,第一谐振器的导电层的厚度大于第二谐振器的导电层的厚度,所述方法包括步骤:

[0141] 在第一谐振器和第二谐振器的所在区域沉积第一沉积层;

[0142] 在第一沉积层上与第一谐振器对应的区域沉积第二沉积层;

[0143] 图形化第一沉积层和第二沉积层以形成第一谐振器的导电层和第二谐振器的导电层,第一谐振器的导电层的厚度为第一沉积层的厚度与第二沉积层的厚度之和,第二谐振器的导电层的厚度为第一沉积层的厚度。

[0144] 21、根据20所述的方法,其中:

[0145] 第一谐振器和第二谐振器的顶电极相连;且

[0146] 第一沉积层沉积在第一谐振器和第二谐振器的压电层的上表面。

[0147] 22、一种电子设备,包括根据18或19所述的体声波谐振器组件或者根据1-17中任一项所述的滤波器。

[0148] 需要指出的是,这里的电子设备,包括但不限于射频前端、滤波放大模块等中间产品,以及手机、WIFI、无人机等终端产品。

[0149] 尽管已经示出和描述了本发明的实施例,对于本领域的普通技术人员而言,可以理解在不脱离本发明的原理和精神的情况下可以对这些实施例进行变化,本发明的范围由所附权利要求及其等同物限定。

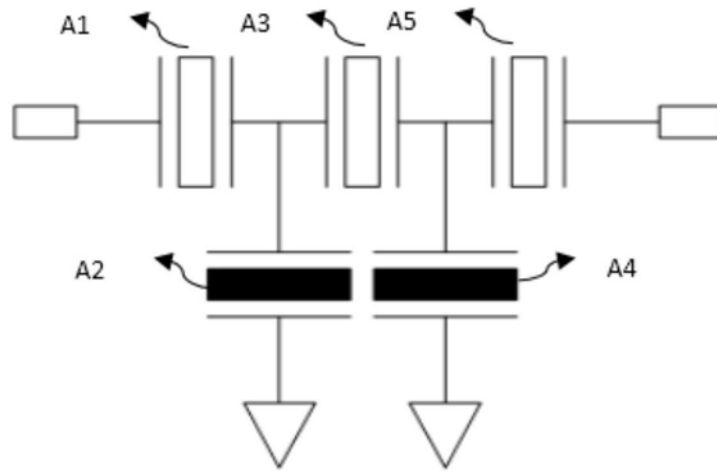


图1

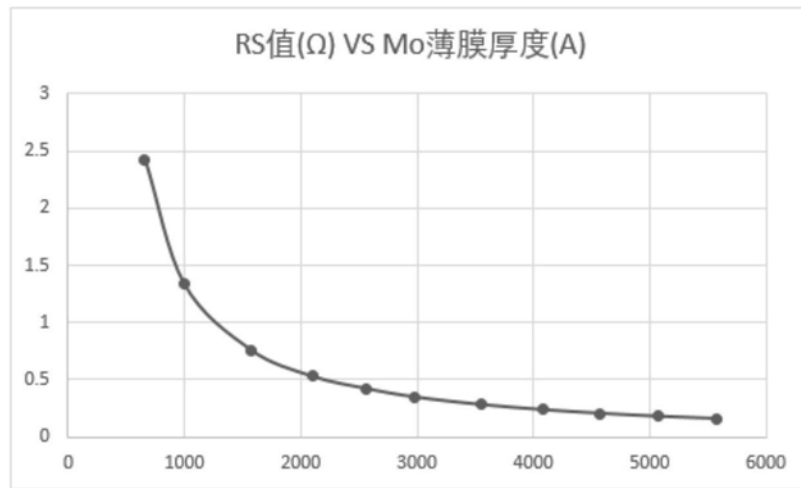


图2

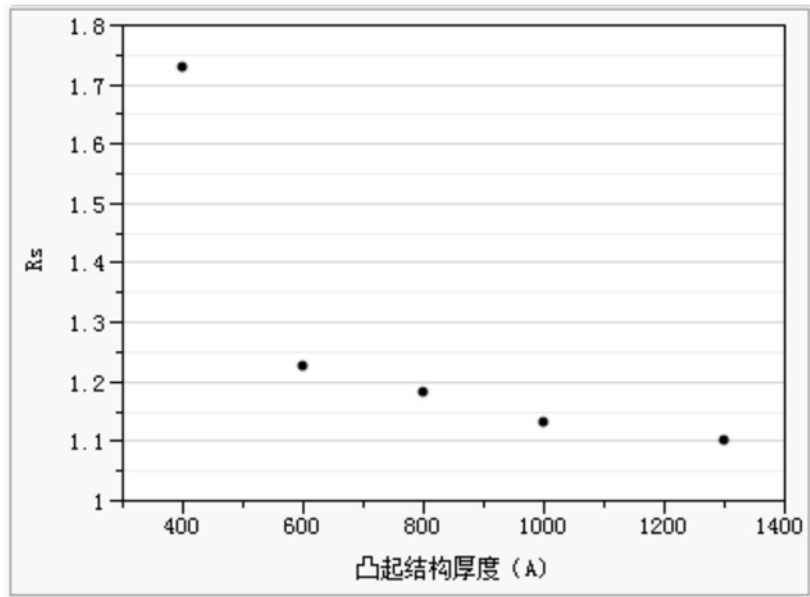


图3

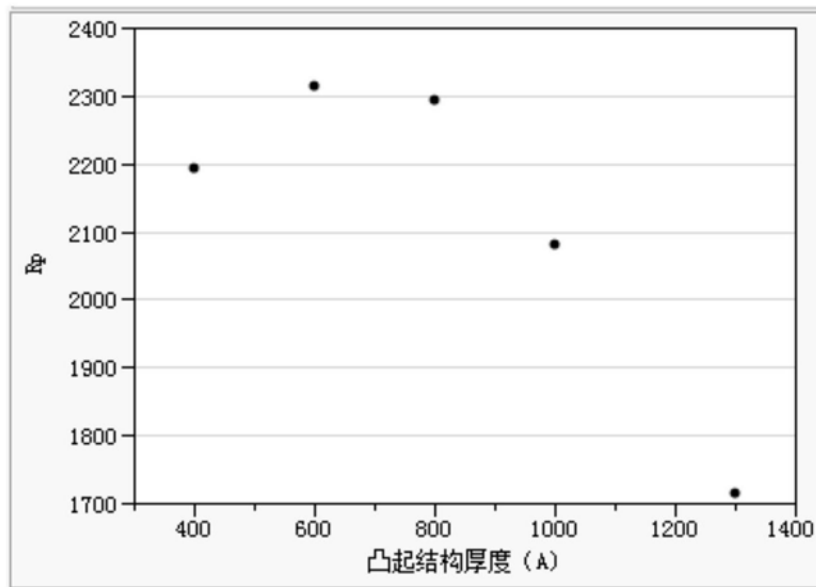


图4

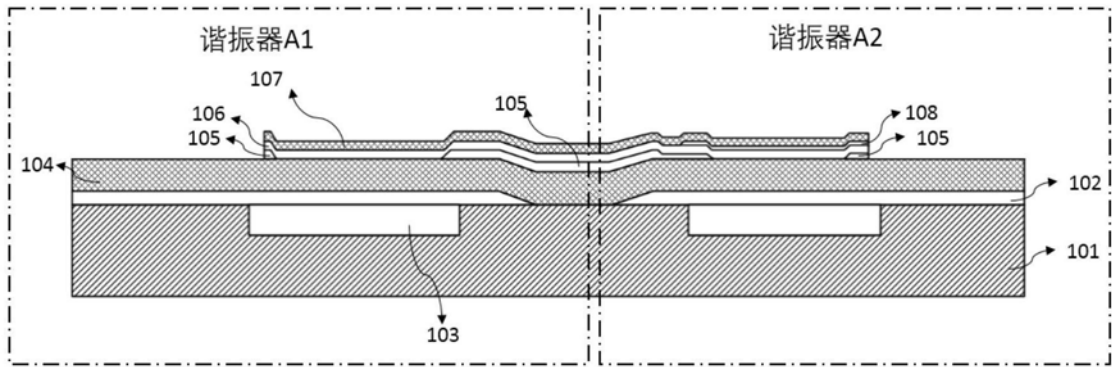


图5

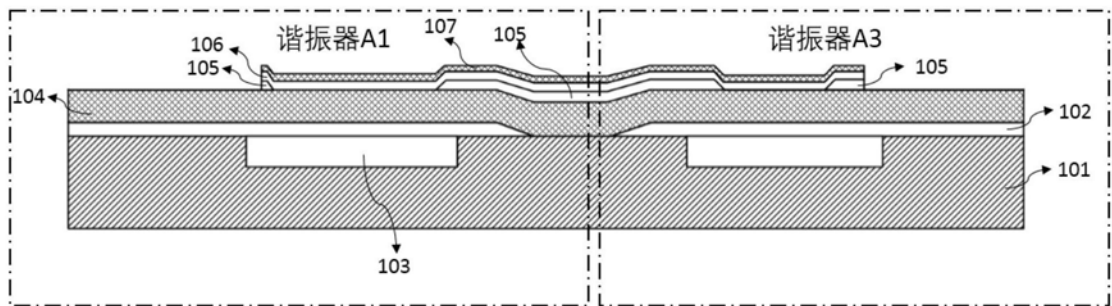


图6

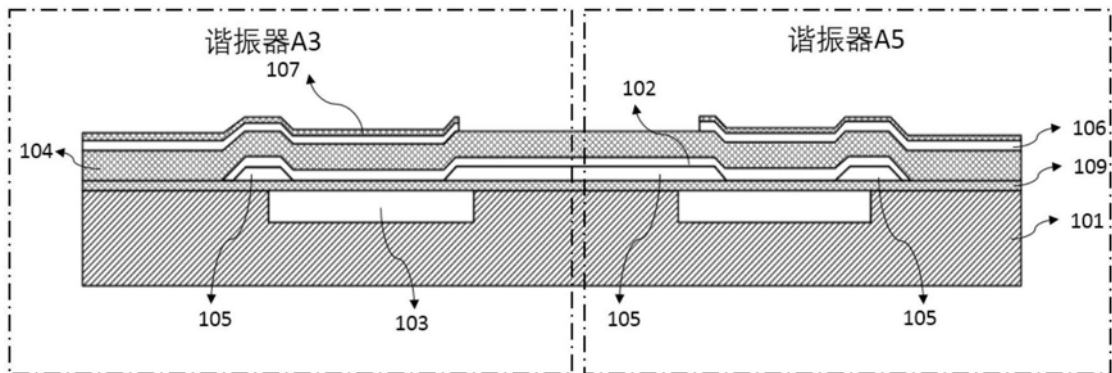


图7

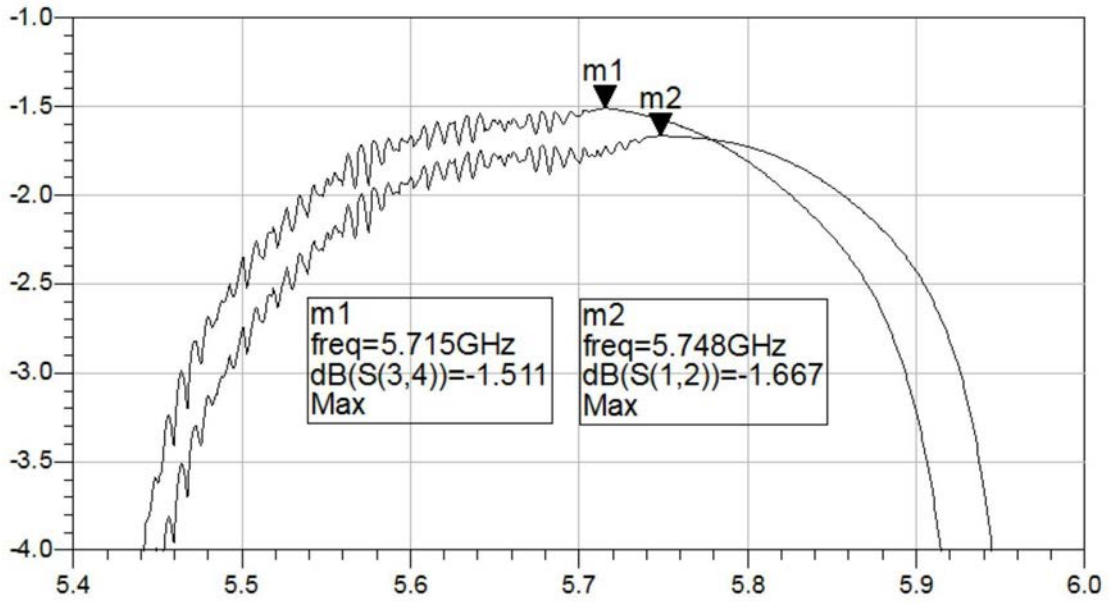


图8



图9

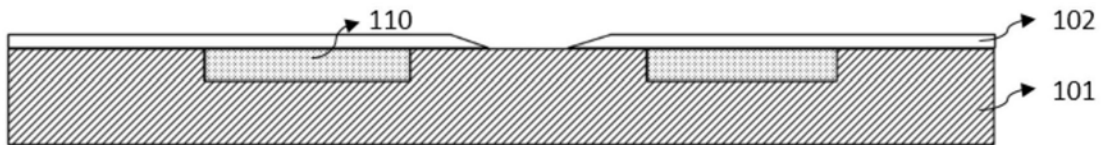


图10

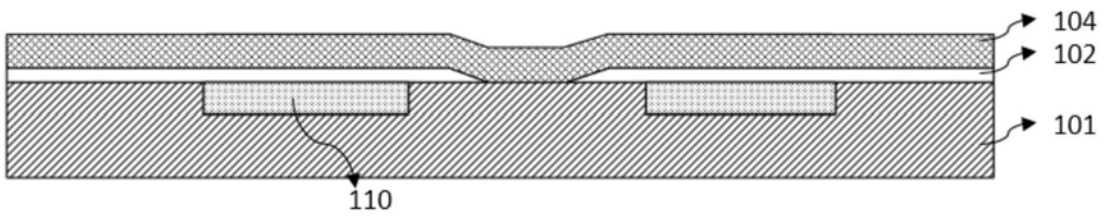


图11

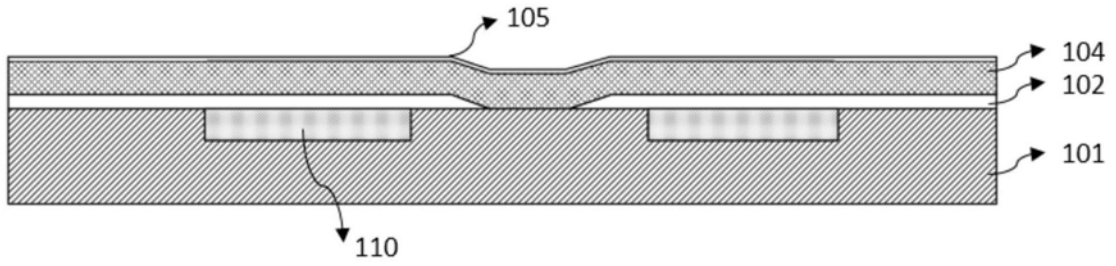


图12

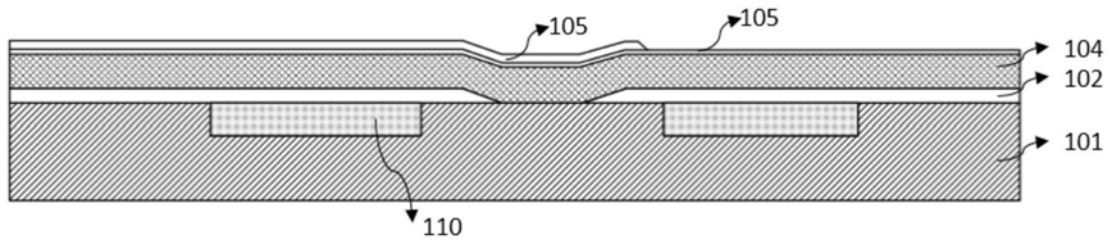


图13

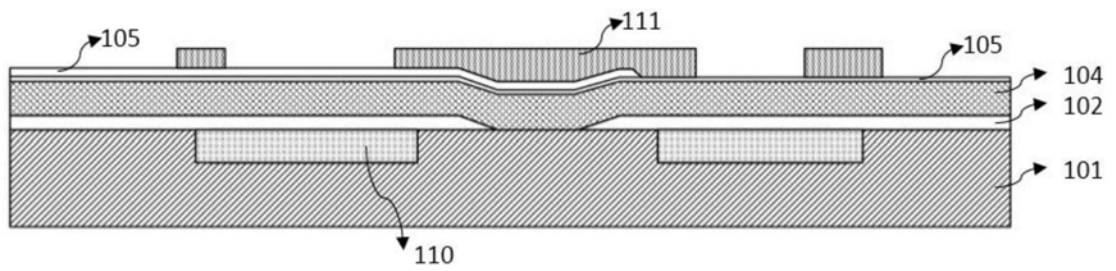


图14

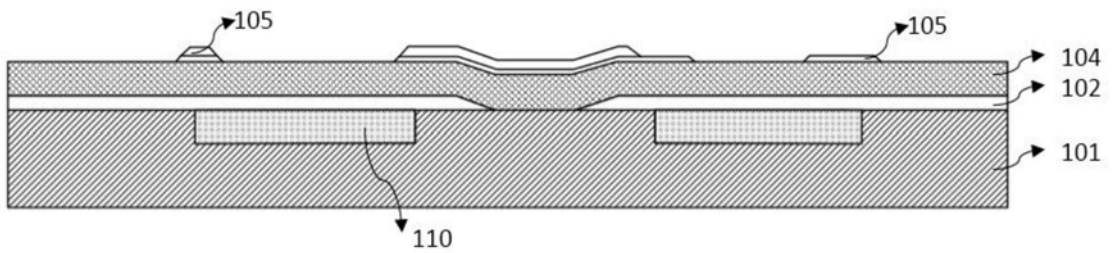


图15

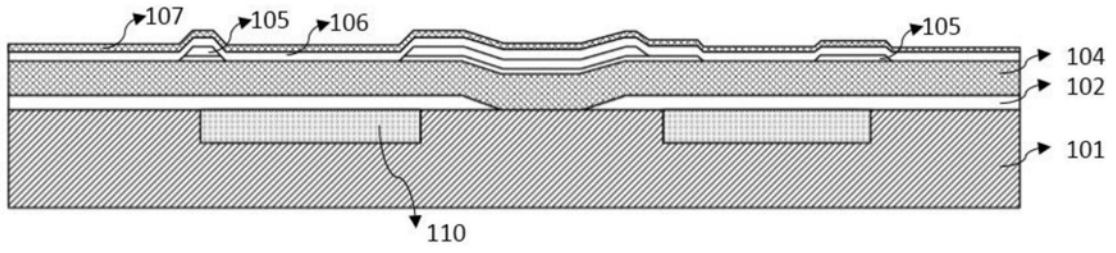


图16

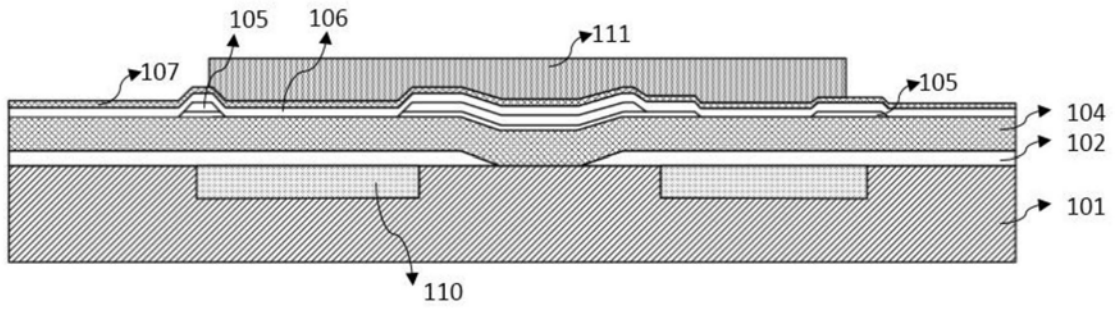


图17

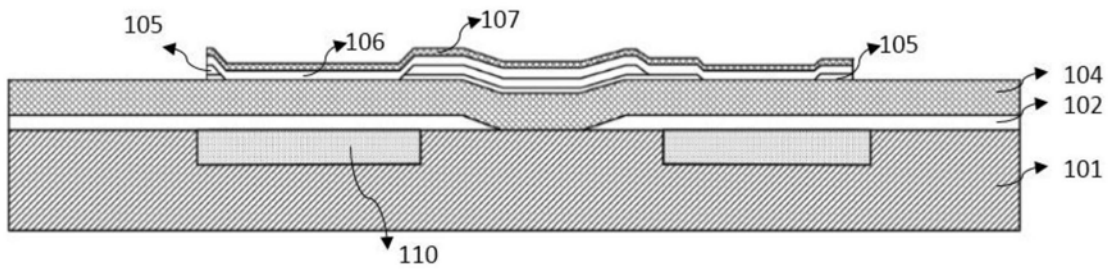


图18

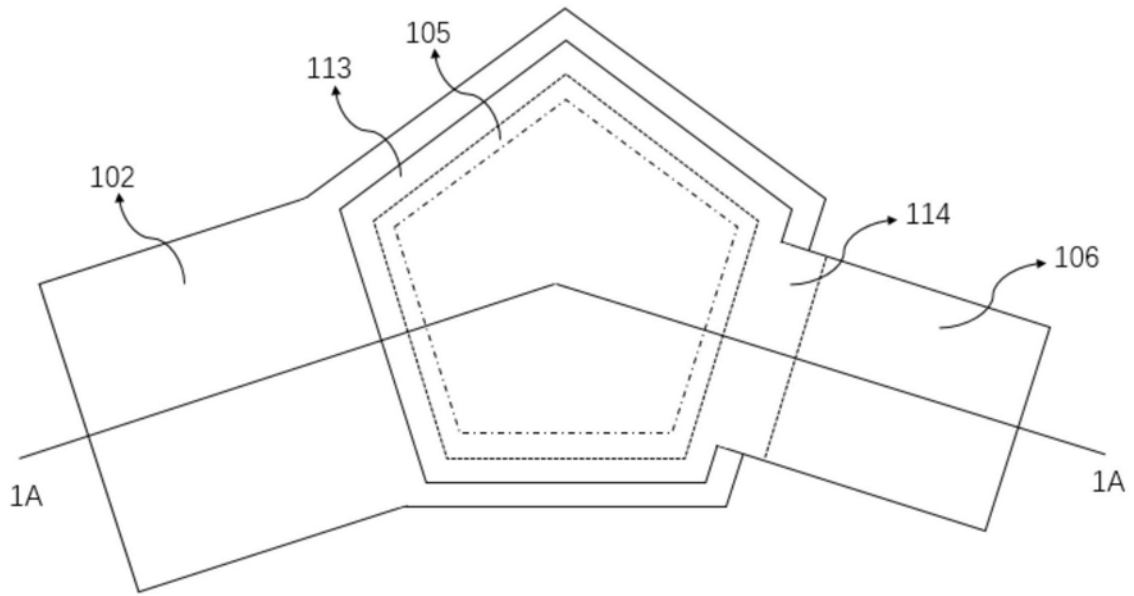


图19

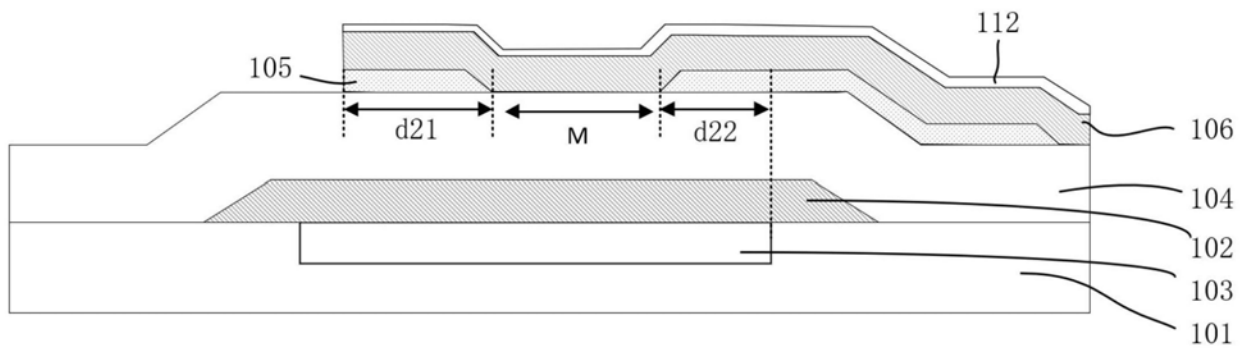


图20

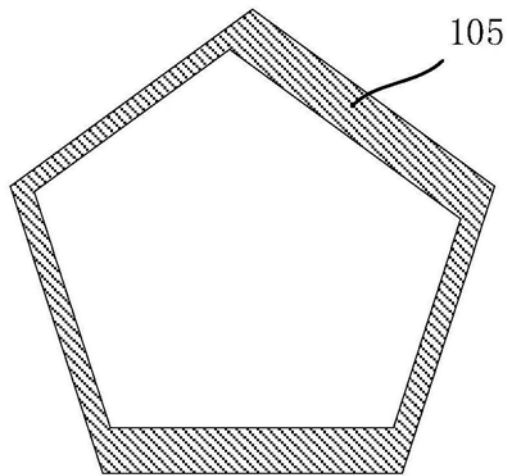


图21

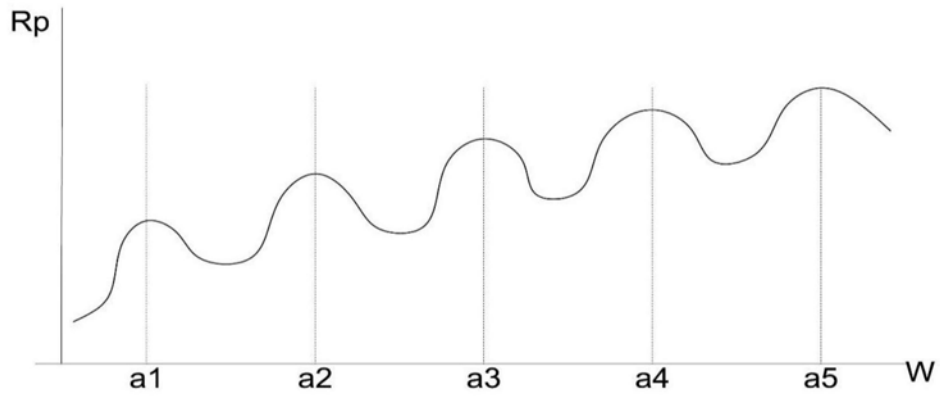


图22