



# [12] 发明专利申请公布说明书

[21] 申请号 200710185197.0

[43] 公开日 2008年6月18日

[11] 公开号 CN 101202050A

[22] 申请日 2007.11.12

[21] 申请号 200710185197.0

[30] 优先权

[32] 2006.12.12 [33] US [31] 11/609,725

[71] 申请人 国际商业机器公司

地址 美国纽约

[72] 发明人 R·G·比斯克博恩

W·I·伊马诺

[74] 专利代理机构 北京市中咨律师事务所

代理人 于静 杨晓光

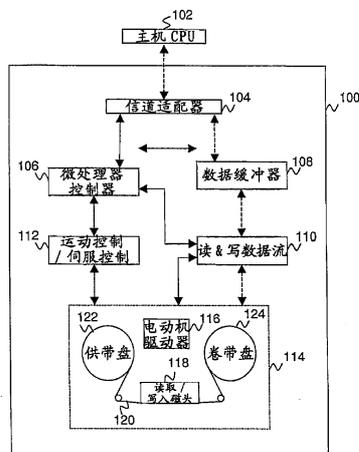
权利要求书 3 页 说明书 11 页 附图 16 页

## [54] 发明名称

用于在磁记录带上写入数据的方法以及磁带磁头

## [57] 摘要

一种用于在受到磁带尺寸变化影响的磁记录带上进行数据换能的磁带磁头。该磁带磁头包括两个或多个换能器元件阵列，这些阵列具有对应于所要换能的不同磁道间隔距离的不同换能器间隔距离。该换能器阵列之一可以用于在额定磁带磁道间隔条件下对磁带进行换能。另一种换能器阵列可以用于在磁带磁道间隔由于磁带收缩而减小时对磁带进行换能。另一种换能器阵列可以用于在磁带磁道间隔由于磁带膨胀而增大时对磁带进行换能。



1. 一种用于在受到磁带尺寸变化影响的磁记录带上进行数据换能的磁带磁头，该磁带磁头包括两个或多个换能器元件阵列，这些阵列具有对应于所要换能的不同磁道间隔距离的不同换能器间隔距离。

2. 根据权利要求1所述的磁带磁头，其中存在两个换能器阵列，其分别利用对应于额定磁带磁道间隔距离的第一换能器间隔距离，以及对应于由于磁带收缩造成的减小的磁带磁道间隔距离的第二换能器间隔距离。

3. 根据权利要求1所述的磁带磁头，其中存在三个换能器阵列，其分别包括对应于额定磁带磁道间隔距离的第一换能器间隔距离、对应于由于磁带收缩造成的减小的磁带磁道间隔距离的第二换能器间隔距离以及对应于由于磁带膨胀造成的增大的磁带磁道间隔距离的第三换能器间隔距离。

4. 根据权利要求1所述的磁带磁头，其中各所述阵列沿着横跨磁道的方向相互间隔开。

5. 根据权利要求1所述的磁带磁头，其中各所述阵列沿着磁带运动方向相互间隔开。

6. 根据权利要求1所述的磁带磁头，其中各所述阵列的每一个包括写入换能器元件和读取换能器元件中的一个或这两个，并且其中各所述阵列的每一个还包括一对伺服读取换能器元件。

7. 根据权利要求1所述的磁带磁头，其中所述阵列得到构成所述磁带磁头模块一部分的公共衬底的支撑。

8. 根据权利要求1所述的磁带磁头，其中所述磁带磁头包括位于第一磁带磁头模块上的第一阵列组以及位于第二磁带磁头模块上的第二阵列组。

9. 根据权利要求1所述的磁带磁头，其中所述第一和第二阵列组的每一个包括读取和写入换能器元件。

10. 根据权利要求9所述的磁带磁头，其中所述读取和写入换能器元件设置为隔行交替结构或者背驮式结构。

11. 根据权利要求 11 所述的磁带磁头，其中所述磁带磁头包括位于第一磁带磁头模块上的第一阵列组、位于第二磁带磁头模块上的第二阵列组以及位于第三磁带磁头模块上的第三阵列组。

12. 根据权利要求 11 所述的磁带磁头，其中所述第一和第三阵列组包括写入换能器元件，并且所述第二阵列组包括读取换能器元件。

13. 根据权利要求 12 所述的磁带磁头，其中所述第二磁带磁头模块设置在所述第一与第三磁带磁头模块之间。

14. 一种用于在磁记录带上写入数据同时适应磁带尺寸变化的方法，包括：

使所述磁带移动经过磁带磁头，该磁带磁头包括两个或多个换能器元件阵列，这些阵列具有对应于所要进行换能的不同磁道间隔距离的不同换能器间隔距离；

确定所述磁带的尺寸条件；

根据所述换能器间隔距离中的哪一个最接近地对应于所述磁带尺寸条件来选择所述换能器阵列之一以用于换能。

15. 根据权利要求 14 所述的方法，其中当所述磁带磁道间隔距离为额定时，利用具有额定换能器间隔距离的第一个所述换能器阵列来对所述磁带进行换能，并且当所述磁带磁道间隔距离由于磁带收缩而减少时，利用具有减小的换能器间隔距离的第二个所述换能器阵列来对所述磁带进行换能。

16. 根据权利要求 15 所述的方法，其中当所述磁带磁道间隔距离由于磁带膨胀而增大时利用所述第一换能器阵列对所述磁带进行换能，同时沿着纵向拉伸所述磁带以将所述增大的磁带磁道间隔距离减小到额定磁带磁道间隔距离。

17. 根据权利要求 15 所述的方法，其中当所述磁带磁道间隔距离由于磁带膨胀而增大时，利用具有增大的换能器间隔距离的第三个所述换能器阵列来对所述磁带进行换能。

18. 根据权利要求 14 所述的方法，其中确定所述磁带尺寸条件包括读

取所述磁带上预先记录的伺服标记。

19. 根据权利要求 18 所述的方法，其中利用每个阵列中的一对伺服读取换能器读取所述伺服标记，该一对伺服读取换能器在每个阵列中以相等距间隔开。

20. 在磁带驱动器中的用于在受到磁带尺寸变化影响的磁记录带上进行数据换能的磁头，包括：

多个磁带磁头模块，每个磁带磁头模块包括：

第一换能器元件阵列，其具有以对应于额定磁带磁道间隔距离的第一换能器间隔距离相互间隔开的换能器元件；

第二换能器元件阵列，各所述换能器元件以对应于由于磁带收缩造成的减小的磁带磁道间隔距离的第二换能器间隔距离相互间隔开；以及

第三换能器元件阵列，各所述换能器元件以对应于由于磁带膨胀造成的增大的磁带磁道间隔距离的第三换能器间隔距离相互间隔开；以及

其中各所述阵列沿着横跨磁道的方向相互间隔开。

## 用于在磁记录带上写入数据的方法以及磁带磁头

### 技术领域

本发明涉及磁带驱动器数据存储系统。更具体的是，本发明涉及用于读取磁记录带上的数据以及在磁记录带上写入数据的薄膜磁带磁头。

### 背景技术

已经使用薄膜制造技术构成了用于磁信息存储系统(例如磁带驱动器)的薄膜磁带磁头，该技术类似于制造盘驱动换能器时使用的技术。在为了线性记录(即其中数据磁道沿着磁带运动方向定向)而构成的典型磁带磁头中，存在两个或多个相邻安装的换能器模块。每个模块包括读取器和/或写入器换能器元件的线性阵列，其沿着垂直于磁带运动方向的跨磁道方向设置。给定换能器阵列中的每个换能器元件设置为写入或读取该磁道上的分立纵向磁道。这种设置如图1所示，该图表示了换能器模块“M”，其具有薄膜换能器元件阵列“E”，这些元件的间隙“G”与磁道“TR”相对准地与磁带“T”接合，该磁道沿着磁带运动方向“D”延伸。在“背驮(piggy back)”设计中(参见图2A)，该换能器阵列“E”包括位于每个磁道位置处的写入换能器“W”和与其间隔紧密的读取换能器“R”。在隔行交替设计中(参见图2B)，该换能器阵列“E”包括交替的读取和写入元件“R”和“W”。在每种设计中，该换能器阵列“E”还可以包括一对伺服读取换能器“SR”，其与用于磁头定位的伺服磁道“ST”对准。

如图3所示，能够将图1的模块“M”与补充磁带磁头“M'”结合固定到安装块“MB”上，该补充磁带磁头包括背驮式或者隔行读取和写入元件。所得到的组件可以称作“磁带磁头”，其具有沿着磁带“T”的磁道方向排列的读取/写入元件对。在背驮设计中，每个磁道存在两个读取/写入元件对(参见图4A)。在隔行交替设计中，每个模块“M”和“M'”的读

取和写入元件设置成针对每个磁道具有一个读取元件和一个写入元件（参见图 4B）。这种双模块设置允许在两个磁带方向实施数据记录（和播放），并且提供了常规的读取同时写入的能力，其中立刻读回写入磁带“T”的数据并且检查是否有错。其它常规的磁带磁头设计包括其中所有数据换能器元件都是读取元件或写入元件的磁头。因此，通过将只读模块与只写模块组合到单一的磁带磁头中，以提供磁道方向排列的读取和写入元件对，就可以实现读取同时写入的能力。如图 5 所示，通过将只读模块“M”放置在一对只写模块“M”之间，就能够提供具有读取和写入能力的双向记录。

如上所述的磁带磁头构造的特性在于，换能器阵列“E”内的间隙间距通常比所述间隙宽度大的多，使得对于正在被该阵列读取或写入的每个磁道而言，在磁道之间存在没有发生换能的空间。因此，对于与相邻读取和写入元件“R”和“W”对准的每对磁道而言，在磁带“T”上存在磁道间空白空间，其未与选定的对同时换能。通过在多次换能发生过程中沿着垂直磁道方向步进磁带磁头，能够将数据记录到该空白空间区域。还能够利用称为“挤压”的方法以小于写入换能器间隙宽度写入磁带磁道。根据这种技术，对于每个连续的换能经过而言，以小于写入元件间隙宽度步进磁带磁头，使得在下次经过过程中重写先前写入磁道的边缘，非常类似于屋顶的瓦片。

尽管前述的磁道写入技术可以将数据密集地压缩到磁带上，但悬而未决的问题是由于换能（读取或者写入）操作之间的磁带尺寸变化造成的磁道重合不良。例如，可以在一组温度和湿度条件下将数据写入磁带“T”，然后随后的读取却暴露在不同的环境条件下。对于常规的磁带材料而言，尺寸的变化可以达到 0.12%。这些磁带尺寸变化将使磁带磁道间隔几何结构变宽或变窄，从而导致磁道与磁带磁头（其间隙间隔几何结构基本没有改变）的重合不良。提供一种静态旋转至额定预定角度的磁头解决了重合不良的问题，这是因为旋转的微小变化改变了换能器阵列“E”的有效磁道间距。然而，这种解决方案需要复杂的结构以及倾斜补偿电路。

在常规磁带磁头中，由于换能器阵列“E”的较大间隙间隔，加重了磁道重合不良的问题，换能器本身的尺寸要求该间隙间隔具有大范围。这是由于对于磁带尺寸的任意比例变化而言，写入的磁道与最外侧换能器之间的实际重合不良取决于换能器之间的跨度。为了说明，假设换能器阵列“E”具有  $x \mu\text{m}$  的换能器元件间隙间距，并且磁带尺寸的比例变化为 0.12%，则在 16 换能器阵列的最外侧换能器元件下所造成的磁带磁道间隔变化为  $15 \times 0.0012x = 0.018x \mu\text{m}$ 。如果  $x$  是  $167 \mu\text{m}$  的典型值（对于当前一代的磁带磁头而言），则  $0.018x = 3 \mu\text{m}$ 。这是 TMR（磁道重合不良）预算的一大部分。另一方面，如果换能器阵列“E”具有  $0.5x \mu\text{m}$  的换能器元件间隙间距，则磁带尺寸的 0.12% 变化将仅在最外侧换能器元件下使磁带磁道间距改变  $15 \times 0.0006x \mu\text{m} = 0.009x$ 。同样假设  $x$  为  $167 \mu\text{m}$  的典型值，则  $0.009x = 1.5 \mu\text{m}$ 。因此， $0.5x$  间隙间距换能器阵列仅经历  $x$  间隙间距阵列所经历的磁带尺寸变化的一半，使得磁道重合不良更少。不幸的是，利用当前的薄膜换能器制造技术减小磁道间距并不是一个微不足道的挑战，特别是归因于写入元件结构的尺寸要求。如果不使用允许磁道间距减小的可选换能器设计（如本申请人先前在共同拥有的专利申请文件中提出的），或者不使用如上所述的复杂磁头旋转技术，则不存在用于解决热引起的磁道重合不良的常规技术。

## 发明内容

通过一种为受到磁带尺寸变化影响的磁记录带进行数据换能而设计的磁带磁头，解决了上述问题并且获得了技术进步。该磁带磁头包括两个或更多个换能器元件阵列，这些阵列具有对应于所要换能的不同磁道间隔距离的不同换能器间隔距离。换能器阵列之一可以用于在额定磁带磁道间隔条件下对磁带进行换能。另一个换能器阵列可以用于在磁带磁道间隔由于磁带收缩而减小时对磁带进行换能。又一换能器阵列可以用于在磁带磁道间隔由于磁带膨胀而变大时对磁带进行换能。或者，能够使用第一换能器阵列，并且能够纵向拉伸该磁带，以将磁带磁道间隔减小到额定磁带磁道

间隔。

根据本文中公开的示例性实施例，这些阵列可以沿着横跨磁道的方向相互间隔开，或者可以沿着磁带运动方向相互间隔开。这些阵列分别可以包括写入换能器元件和读取换能器元件之一或这两个。这些阵列分别可以进一步包括一对伺服读取换能器元件。可以利用构成磁带磁头模块一部分的公共衬底支撑这些阵列，并且可以提供多个模块。例如，该磁带磁头可以包括位于第一磁带磁头模块上的第一阵列组以及位于第二磁带磁头模块上的第二阵列组。在这种两模块配置中，该第一和第二阵列组可以分别包括以隔行配置或者背驮配置之一设置的读取和写入换能器元件。或者，该磁带磁头可以包括位于第一磁带磁头模块上的第一阵列组、位于第二磁带磁头模块上的第二阵列组，以及位于第三磁带磁头模块上的第三阵列组。在这种三模块配置中，该第一和第三阵列组可以包括写入换能器元件，并且该第二阵列组可以包括读取换能器元件。可以将第二磁带磁头模块设置在第一与第三磁带磁头模块之间。

本发明的另一方面提供了一种用于在磁记录带上写入数据同时适应磁带尺寸变化的方法。该方法包括确定该磁带的尺寸条件，如通过读取该磁带上的预先记录的伺服标记，并且根据第一换能器间隔距离和第二换能器间隔距离中的哪一个最接近地对应于该磁带尺寸条件来选择第一和第二换能器阵列中的一个，以用于换能。可以将具有额定换能器间隔距离的第一个换能器阵列用于在额定磁带磁道间隔条件下对该磁带进行换能，并且可以将具有减小的换能器间隔距离的第二个换能器阵列用于在磁带磁道间隔由于磁带收缩而减小时对该磁带进行换能。还可以在磁带磁道间隔距离由于磁带膨胀而变大时利用第一换能器阵列对该磁带换能，同时沿着纵向拉伸该磁带，以将变大的磁带磁道间隔距离减小到接近额定磁带磁道间隔距离。或者，可以将具有变大的换能器间隔距离的第三换能器阵列用于在磁带的磁道间隔距离变大时对该磁带换能。

本发明的另一个方面提供了一种磁带驱动器。该磁带驱动器包括用于对受到磁带尺寸变化影响的磁记录带进行数据换能（transducing data）的

磁带磁头。该磁带磁头包括多个磁带磁头模块，每个模块可以具有换能器元件的第一阵列，其具有以对应于额定磁带磁道间隔距离的第一换能器间隔距离相互间隔开的换能器元件，和换能器元件的第二阵列，这些换能器元件以对应于由于磁带收缩造成的减小磁带磁道间隔距离的第二换能器间隔距离相互间隔开，以及换能器的第三阵列，这些换能器以对应于由于磁带膨胀造成的增大磁带磁道间隔距离的第三换能器间隔距离相互间隔开。这些阵列可以沿着横跨磁道的方向相互间隔开。

### 附图说明

通过以下对于如附图所示的示例性公开实施例的更具体的描述，可以理解本发明的前述和其它特征以及优点，在附图中：

图 1 是表示现有技术的薄膜磁带磁头模块的透视图；

图 2A 是表示具有背驮结构的现有技术的磁带磁头模块的磁带承载表面的部分平面图；

图 2B 是表示具有隔行交替结构的现有技术的磁带磁头模块的磁带承载表面的部分平面图；

图 3 是表示一对图 1 的现有技术的磁带磁头模块的侧视图；

图 4A 是表示用于为磁带进行换能而设置的一对图 2A 的现有技术的背驮式模块的磁带承载表面的部分平面图；

图 4B 是表示用于为磁带进行换能而设置的一对图 2B 的现有技术的隔行交替模块的磁带承载表面的部分平面图；

图 5 是表示为对磁带进行换能而设置的三个现有技术的磁带磁头模块的磁带承载表面的部分平面图，其中两个写入换能器阵列夹着一个读取换能器阵列的配置的；

图 6 是表示根据示例性公开实施例构成的磁带磁头模块的磁带承载表面的部分平面图；

图 7 是图 6 的磁带磁头模块的放大图，表示了一种实现方案，其中所述模块包括写入换能器元件阵列；

图 8 是图 6 的磁带磁头模块的放大图，表示了一种实现方案，其中所述模块包括读取换能器元件阵列；

图 9 是图 6 的磁带磁头模块的放大图，表示了一种实现方案，其中所述模块包括隔行交替的读取和写入换能器元件阵列；

图 10 是图 6 的磁带磁头模块的放大图，表示了一种实现方案，其中所述模块包括背驮式读取和写入换能器元件阵列；

图 11 是表示根据图 6 的两个磁带磁头模块的磁带承载表面的部分平面图，其中每个模块具有隔行交替的读取和写入元件的阵列；

图 12 是表示根据图 6 的两个磁带磁头模块的磁带承载表面的部分平面图，其中每个模块具有背驮式读取和写入元件的阵列；

图 13 是表示根据图 6 的三个磁带磁头模块的磁带承载表面的部分平面图，其中两个模块具有写入元件阵列并且设置在所述写入元件阵列之间的第三模块具有读取元件阵列；

图 14 是表示根据另一个示例性公开实施例构成的磁带磁头模块的磁带承载表面的部分平面图；

图 15 是沿着图 14 中的线 15-15 截取的横截面图；

图 16 是表示采用本发明的磁带驱动器数据存储设备的功能块图；

图 17 是表示使用盒式磁带介质的图 16 的磁带驱动器存储设备的示例性结构的透视图。

### 具体实施方式

现在，将通过附图（不必按比例画出）表示的示例性实施例描述本发明，在所有附图中相同的附图标记表示相同的元件。

现在转到图 6，磁带磁头 2 设计为在受到磁带尺寸变化影响的磁记录带上进行数据换能。该磁带磁头包括两个或多个换能器元件阵列，这些阵列具有对应于所要换能的不同磁道间隔距离（中心到中心间距）的不同换能器间隔距离（中心到中心间距）。换能器阵列之一 4A 具有额定换能器间隔，并且可以用于在额定磁带磁道间隔条件下对磁带进行换能。另一个换

能器阵列 4B 具有减小的换能器间隔, 并且可以用于在磁带磁道间隔由于磁带收缩而减小时对磁带进行换能。又一个换能器阵列 4C 具有增大的磁带磁道间隔, 并且可以用于在磁带磁道间隔由于磁带膨胀变大时对磁带进行换能。或者, 使用该第一换能器阵列 4A, 并且纵向拉伸该磁带以减小磁带磁道间隔, 使其更接近额定磁带磁道间隔。这是因为磁带宽度的变化与磁带延伸的变化的相关性表示为泊松比, 对于韧性介质(例如磁带)而言, 泊松比通常为 0.3-0.5。阵列 4A、4B 和 4C 中的每一个包括 16 个数据换能器 6, 用于用户数据换能, 以及一对伺服读取换能器 8, 用于对磁带伺服磁道进行换能。16 个数据换能器的使用当然是任意的, 并且可以理解在每个阵列中可以包含更少或更多的数据换能器。还应当指出, 换能器阵列 4A、4B 和 4C 之间的换能器间隔之差是指各数据换能器 6。换能器阵列 4A、4B 和 4C 的两个伺服换能器 8 之间的间隔对于每个阵列而言优选是相同的。以下将清楚解释这样做的原因。

可以理解, 换能器阵列 4A 的额定换能器间隔是任意的, 并且其取决于设计偏好。如以上的背景技术所述, 对于当前一代的磁带磁头而言,  $167\ \mu\text{m}$  的数据磁道间隔是普遍的, 并且可以将该值用于换能器阵列 4A 的数据换能器 6 的额定间隔。如果每个阵列存在 16 个数据换能器 6, 则这些数据换能器的跨度为  $15 \times 167 = 2505\ \mu\text{m}$ 。可以分别根据所要换能的磁带的预期收缩和膨胀来选择换能器阵列 4B 的减小换能器间隔距离和换能器阵列 4C 的增大换能器间隔距离。这可以通过实验确定。例如, 如果预期在磁道横向的磁带尺寸的变化为  $\pm 0.12\%$ , 则能够间隔开阵列 4B 的 16 个数据换能器 6, 使得数据换能器跨度长度为  $2505 \times (1 - 0.0012) = 2502\ \mu\text{m}$ , 其比阵列 4A 的额定数据换能器跨度的长度小约 3 微米。能够间隔开阵列 4C 的 16 个数据换能器 6, 使得数据换能器跨度长度为  $2505 \times (1 + 0.0012) = 2508\ \mu\text{m}$ , 其比阵列 4A 的额定数据换能器跨度的长度大约 3 微米。注意, 如果以上的尺寸的 0.12% 变化是预期的最差情况的条件, 则阵列 4B 和 4C 的间隔可以小于以上 3 微米的差异(例如从而反映出尺寸的平均或中间变化)。可以理解, 阵列 4A、4B 和 4C 的换能器间隔的差别在尺寸上是微观的,

并且因此在图 1 中严重夸张了。当未来磁道间隔的减小成为可能时, 阵列 4A、4B 和 4C 的额定、减小和增大的换能器间隔距离会变得更小。

在图 1 的实施例中, 阵列 4A、4B 和 4C 沿着垂直于磁道方向相互间隔开。可以利用常规的薄膜制造技术和材料在共同的衬底 10 上制造这些阵列。可以将常规的外壳 12 接合到衬底 10 的换能器侧, 以保护换能器元件免受磨损的影响, 并且优化磁带磁头 2 的摩擦属性。换能器元件的电导线连接离开读取器延伸到附图纸面中, 因此在图 1 中不可见。所得到的结构可以称作磁带磁头模块 14。

现在转到图 7-10, 换能器阵列 4A、4B 和 4C 的每一个可以包括写入换能器元件和读取换能器元件之一或这两个。图 7 表示了换能器阵列 4A、4B 和 4C 的数据换能器 6 全部为写入换能器的配置。图 8 表示了换能器阵列 4A、4B 和 4C 的数据换能器 6 全部为读取换能器的配置。图 9 表示了换能器阵列 4A、4B 和 4C 的数据换能器 6 是隔行交替的读取和写入换能器的配置。图 10 表示了其中换能器阵列 4A、4B 和 4C 的数据换能器 6 是背驮式的读取和写入换能器的配置。

现在参照图 11-13, 可以将换能器阵列 4A、4B 和 4C 设置在多个模块 14 上形成的多个阵列组 16 中。每个阵列组包括沿着磁道的横向方向(如上所述)或者并列(如以下结合图 14 所述)设置的两个或多个阵列。例如, 如图 11 所示, 该磁带磁头 2 可以包括位于第一磁带磁头模块 14A-1 上的第一阵列组 16A-1 和位于第二磁带磁头模块 14A-2 上的第二阵列组 16A-2。在这种两模块的配置中, 第一和第二阵列组 16A-1 和 16A-2 的每一个包括隔行交替配置的读取和写入换能器元件。该阵列组 16A-1 和 16A-2 设计成在磁带上正在被换能的每个数据磁道上存在一个写入换能器和一个读取换能器。当该磁带从图 11 中的左侧移动到右侧时, 阵列组 16A-1 的阵列 4A、4B 和 4C 的写入换能器将在数据磁道进行写入, 同时阵列组 16A-2 的相应阵列 4A、4B 和 4C 的读取换能器能够用于读取 - 校验写入的数据。当该磁带从图 11 的右侧移动到左侧时, 各阵列组的作用对换。

图 12 表示了另一种两模块的配置。此处, 磁带磁头 2 包括位于第一磁

带磁头模块 14B-1 上的第一阵列组 16B-1 和位于第二磁带磁头模块 14B-2 上的第二阵列 16B-2。在这种两模块的配置中，第一和第二阵列组 16B-1 和 16B-2 的每一个都包括按照背驮式配置设置的读取和写入换能器元件。阵列组 16B-1 和 16B-2 设计成在磁带上的每个数据磁道上存在一个写入换能器和一个读取换能器。当该磁带从图 12 中的左侧移动到右侧时，阵列组 16B-1 的阵列 4A、4B 或 4C 的写入换能器将在数据磁道上进行写入，同时阵列组 16B-2 的相应阵列 4A、4B 或 4C 的读取换能器能够用于读取 - 校验写入的数据。当磁带从图 12 中的右侧移动到左侧时，阵列组的作用互换。

如图 13 所示，另一方面，磁带磁头 2 可以包括位于第一磁带磁头模块 14C-1 上的第一阵列组 16C-1、位于第二磁带磁头模块 14C-2 上的第二阵列组 16C-2 以及位于第三磁带磁头模块 14C-3 上的第三阵列组 16C-3。在这种三模块的配置中，第一和第三阵列组 16C-1 和 16C-3 可以包括写入换能器元件，并且第二阵列组 16C-2 可以包括读取换能器元件。该第二磁带磁头模块 14C-2 可以设置在第一磁带磁头模块 14C-1 与第三磁带磁头模块 14C-3 之间。阵列组 16C-1、16C-2 就 16C-3 设计成在磁带上的每个数据磁道上存在两个写入换能器和一个读取换能器。当该磁带从图 13 中的左侧移动到右侧时，阵列组 16C-1 的阵列 4A、4B 或 4C 的写入换能器将在数据磁道进行写入，同时阵列组 16C-2 的相应阵列 4A、4B 或 4C 的读取换能器能够用于读取 - 校验写入的数据。当该磁带从图 13 中的右侧移动到左侧时，阵列组 16C-3 的阵列 4A、4B 或 4C 的写入换能器将在数据磁道上进行写入，同时阵列组 16C-2 的相应阵列 4A、4B 或 4C 的读取换能器能够用于读取 - 校验写入的数据。

在使用磁带磁头 2 的过程中，可以方便地读取磁记录带上的数据或者将数据写入磁记录带，同时适应磁带尺寸的变化。在读取或写入数据之前，该磁带的尺寸条件被确定。可以使磁带移动经过磁带磁头 2 的额定阵列 4A 并且读取该磁带上的预先记录的伺服标记来确定该磁带的尺寸条件。如果使用常规的基于定时的伺服，则伺服读取换能器 8 将根据这两个磁道上是否能够实现额定伺服标记定时条件来探测该伺服磁道标记是否额定地间隔

开。如果否，则可以根据定时变化和定时伺服标记的方向确定磁带膨胀或收缩的情况。该信息用于根据换能器阵列 4A、4B 或 4C 中哪一个换能器间隔距离最接近地对应于所述磁带尺寸条件来选择换能器阵列 4A、4B 或 4C 之一，以用于换能。

现在参考图 14，磁带磁头 18 表示了图 6 实施例的另一种可选方案，其中具有不同换能器间隔距离的两个或多个换能器元件阵列沿着磁带运动方向排列。仅作为例子来说明，示出了三个阵列 20A、20B 和 20C，其中阵列 20A 采用额定换能器间隔距离，阵列 20B 采用减小的换能器间隔距离，阵列 20C 采用增大的换能器间隔距离。如图 15 所示，能够分别在衬底层 22A、22B 和 22C 上制造换能器阵列 20A、20B 和 20C。可以将外壳 24 接合到衬底层 22B 的有换能器的一侧。与磁带磁头 2 的情况中一样，能够将磁带磁头 18 制造为具有写入换能器、或读取换能器，或者具有设置为隔行交替或者背驮结构的写入换能器和读取换能器这两者的组合。还如以上结合磁带磁头 2 所述的，能够将磁带磁头 18 的换能器阵列 20A、20B 和 20C 设置在多个模块上。

参照图 16，可以将本文中所述的发明概念具体化为利用主数据处理设备 102 存储和再现数据的磁带驱动器数据存储设备（磁带驱动器）100，该主数据处理设备 102 可以是适合与该磁带驱动器 100 进行数据交换的其它处理装置的一般目的计算机。该磁带驱动器 100 包括多个组件，这些组件提供了一种用于读取磁带介质上的主数据以及将主数据写入到磁带介质上的控制和数据传输系统。仅作为例子来说，这些组件通常可以包括信道适配器 104、微处理器控制器 106、数据缓冲器 108、读取/写入数据流电路 110、运动控制系统 112 以及磁带接口系统 114，该磁带接口系统包括电动机驱动电路 116 和读取/写入磁头单元 118。

该微处理器控制器 106 提供了针对磁带驱动器 100 的操作的总控制功能。如常规一样，该微处理器控制器 106 实施的功能是可以根据希望的磁带驱动器操作特性借助微码程序（未示出）进行编程的。在数据写入操作（对于数据读取而言所有数据流反向）过程中，微处理器控制器 106 激励

信道适配器 104 以实施所需要的主接口协议，从而接收信息数据块。该信道适配器 104 将该数据块传送到数据缓冲器 108，该数据缓冲器存储该数据，以用于随后的读取/写入处理。该数据缓冲器 108 又将从信道适配器 104 接收到的数据块发送到读取/写入数据流电路 110，该读取/写入数据流电路将该设备数据格式化可以在磁带介质上记录的物理格式的数据。该读取/写入数据流电路 110 负责在微处理器控制器 106 的控制下执行读取/写入数据传输操作。将来自读取/写入数据流电路 110 的格式化物理数据发送到磁带接口系统 114。该磁带接口系统包括位于读取/写入磁头单元 118 中的一个或多个读取/写入磁头以及驱动器电动机组件（未示出），用于实施将安装在供带盘 122 和卷带盘 124 上的磁带介质 120 向前和反向运动。该磁带接口系统 114 的驱动组件受到运动控制系统 112 和电动机驱动电路 116 的控制，以执行磁带运动，例如向前和反向记录和播放、倒带和其它磁带运动功能。此外，在多磁道磁带驱动系统中，该运动控制系统 112 使读取/写入磁头相对于纵向磁带运动方向横向定位，以便将数据记录到多个磁道中。

在大多数情况下，如图 17 所示，将磁带介质 120 安装在磁带盒 126 中，该磁带盒通过插槽 128 插到磁带驱动器 100 中。该磁带盒 126 包括包含磁带 120 的外壳 130。将供带盘 122 表示为安装在壳体 130 中。

因此，已经公开了能够适应温度引起的磁带尺寸变化的磁带磁头、方法和磁带驱动器。尽管已经示出并且描述了本发明的各个实施例，但是应当理解，可以根据本文中的教导实现许多变化和另外可选实施例。因此，可以理解，除了根据所附权利要求及其等价描述的精神，本发明不受其他方式限制。

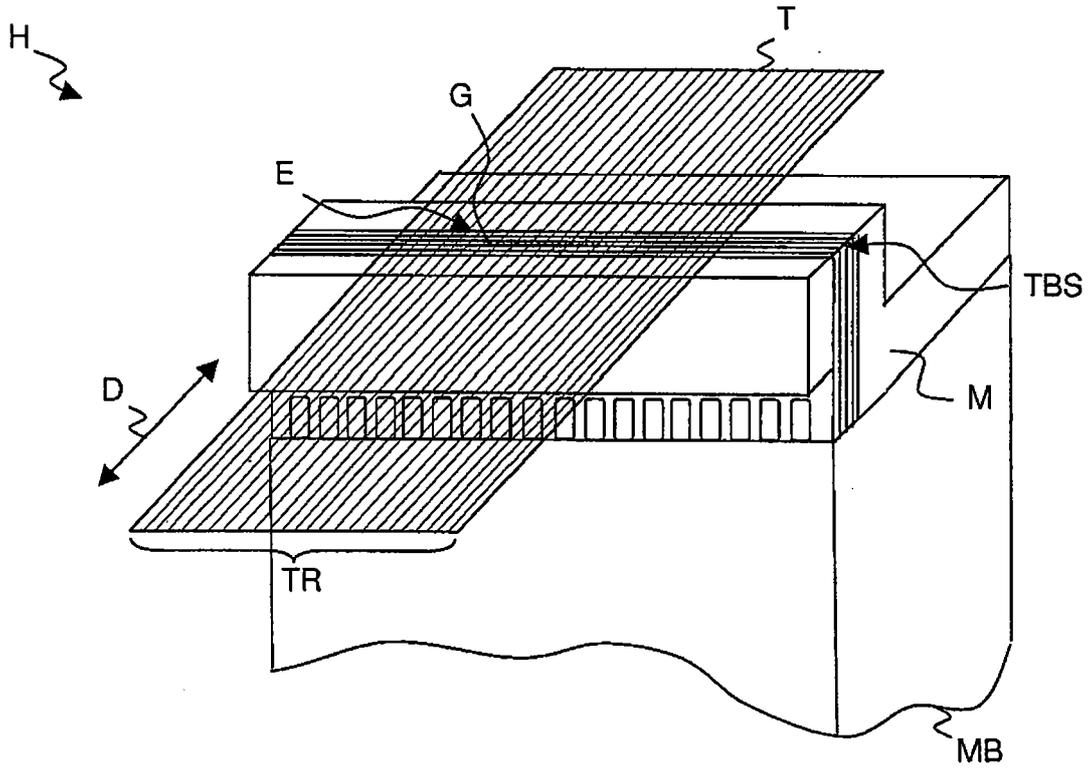


图 1

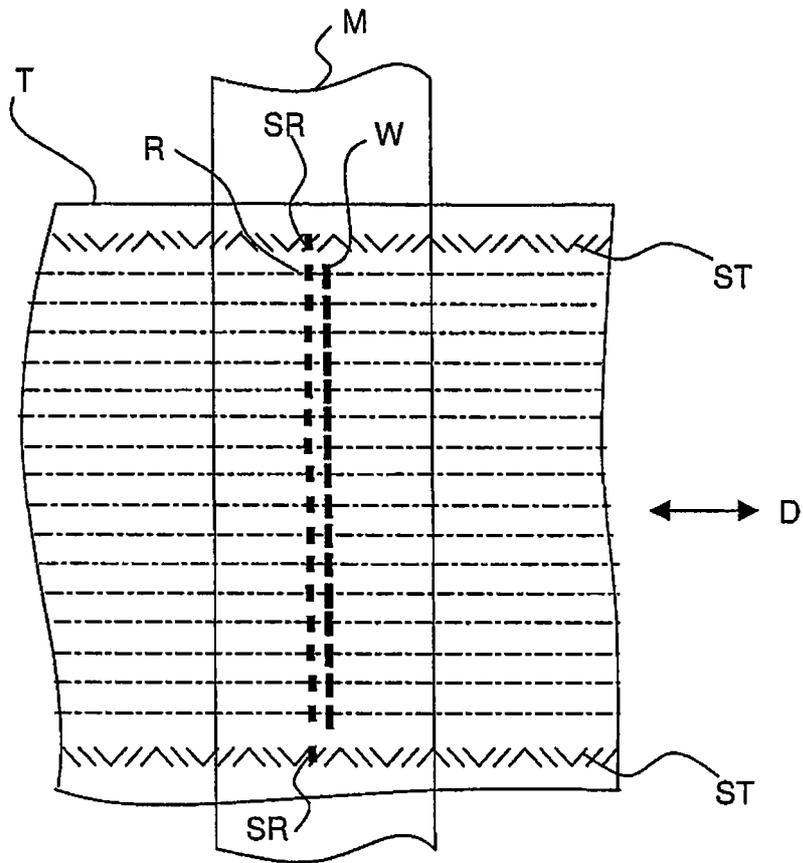


图 2A

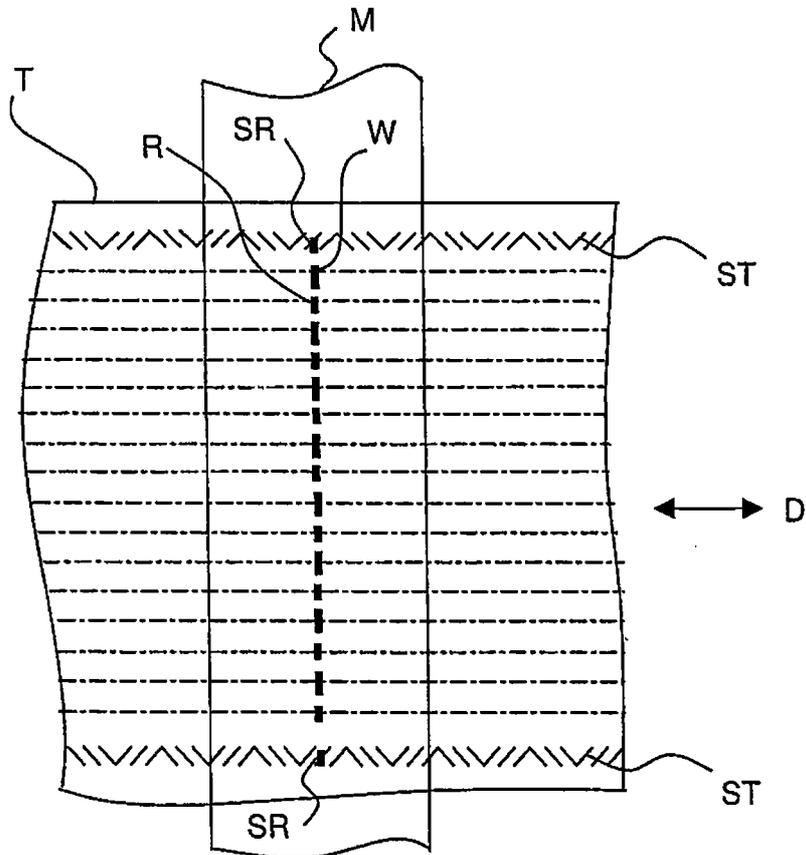


图 2B

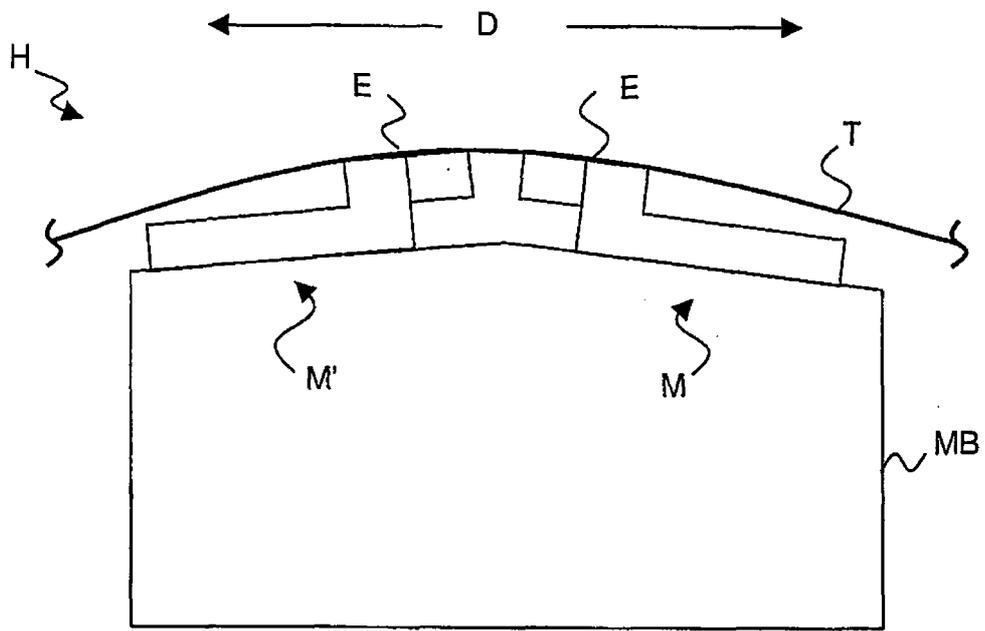


图 3

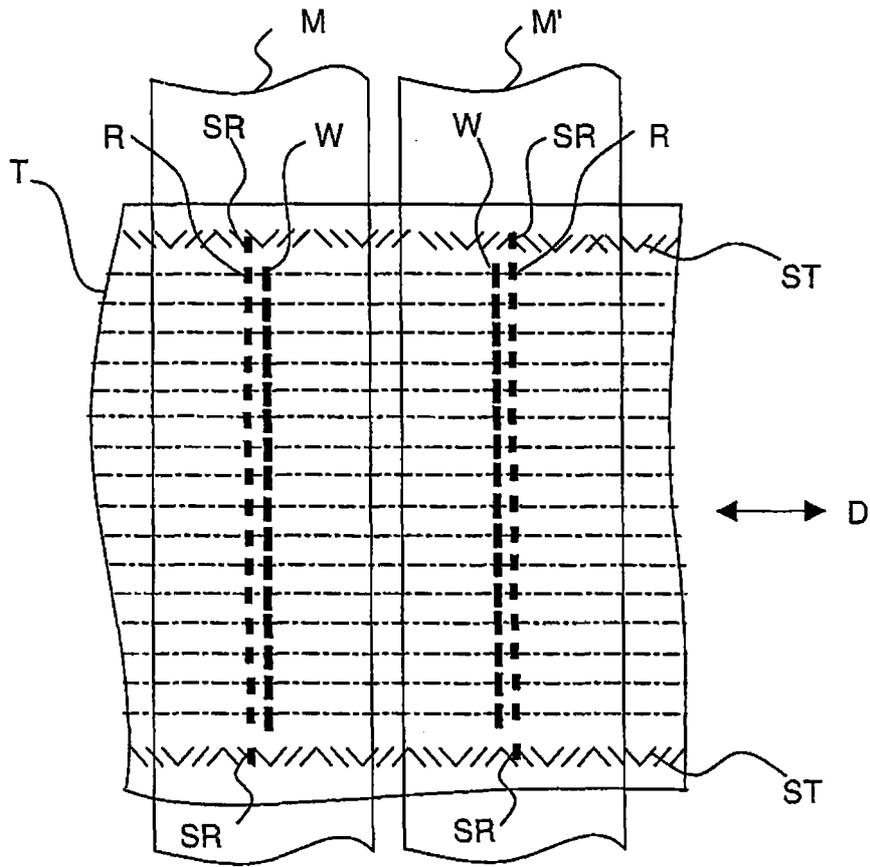


图 4A

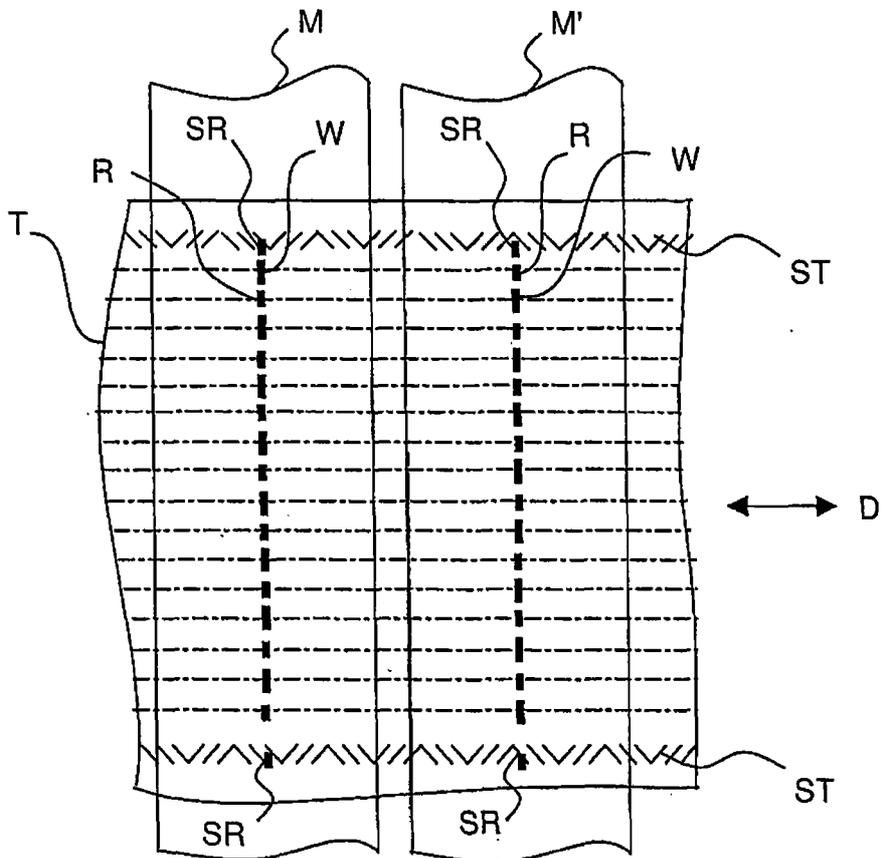


图 4B

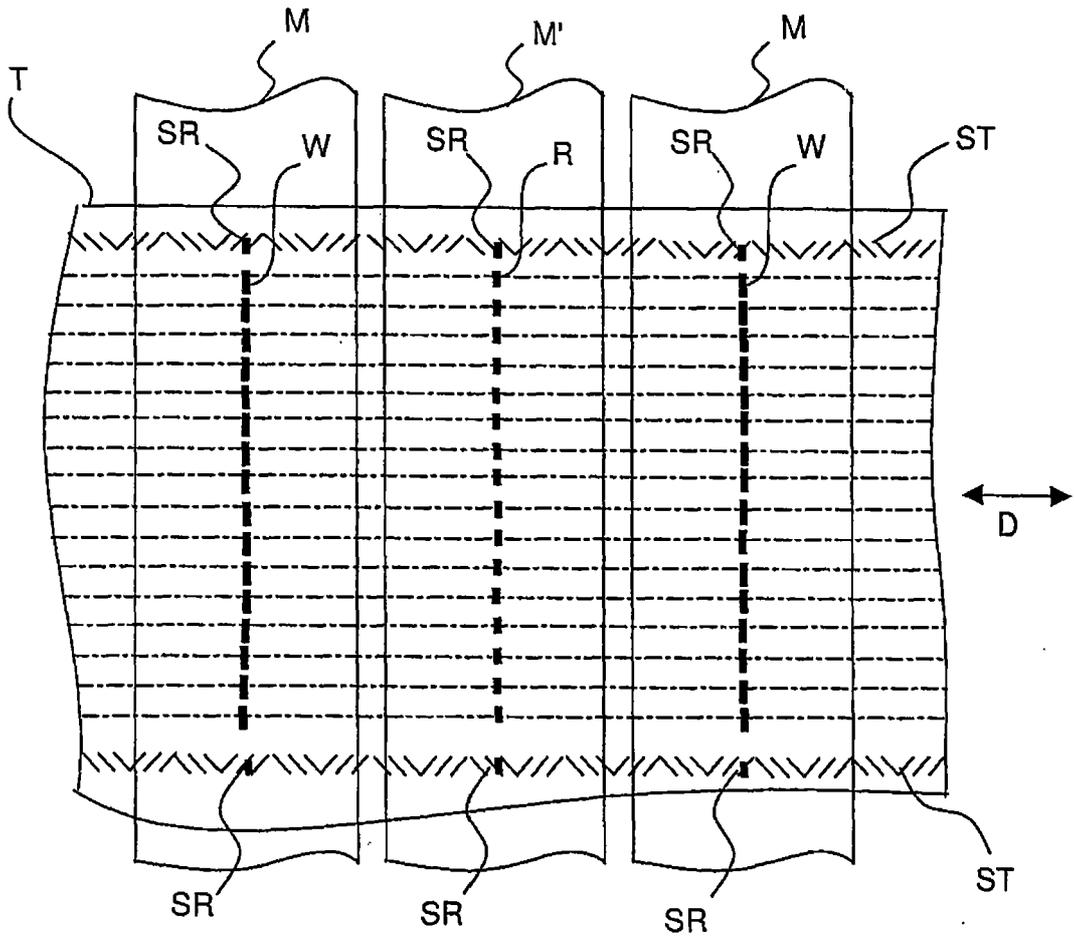


图 5

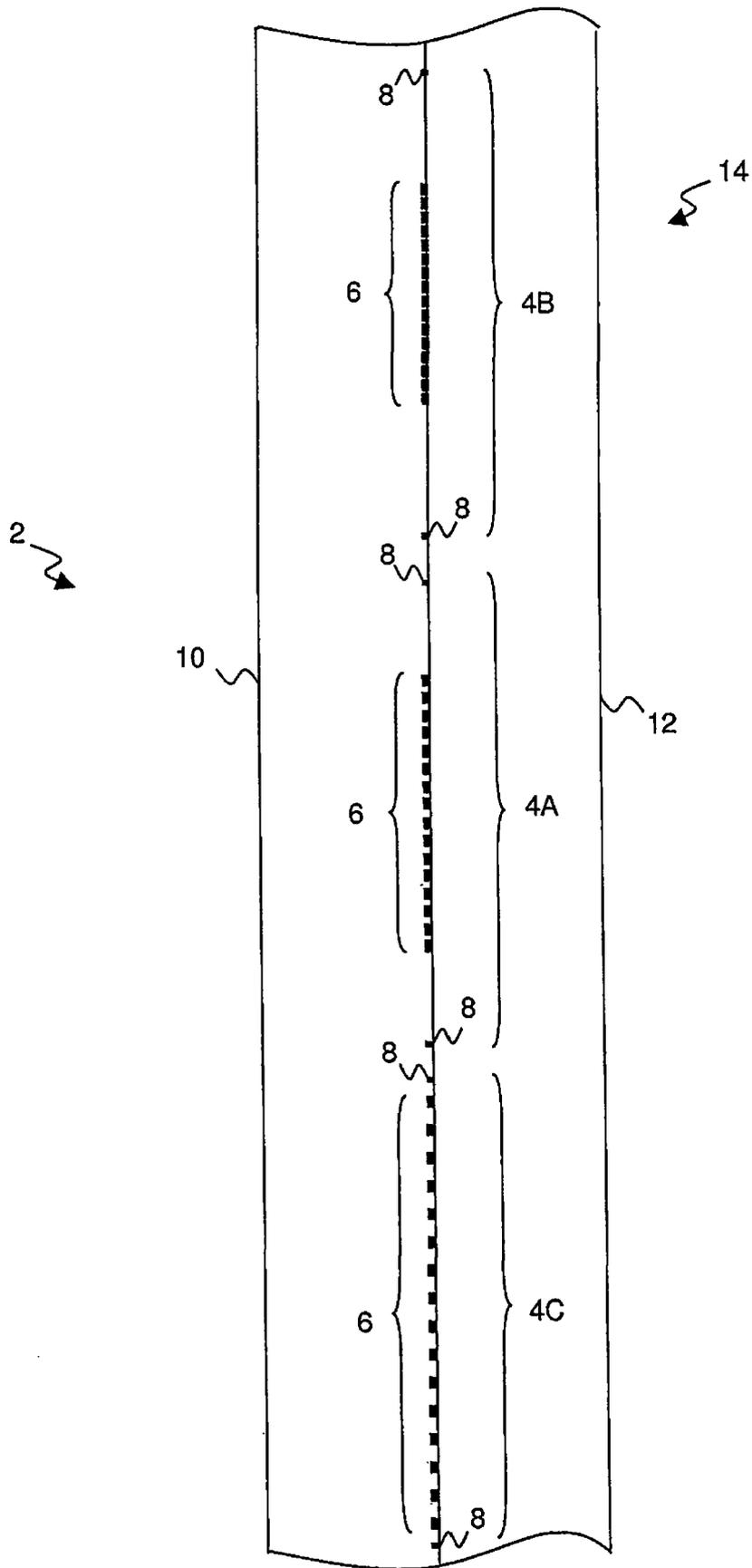


图 6

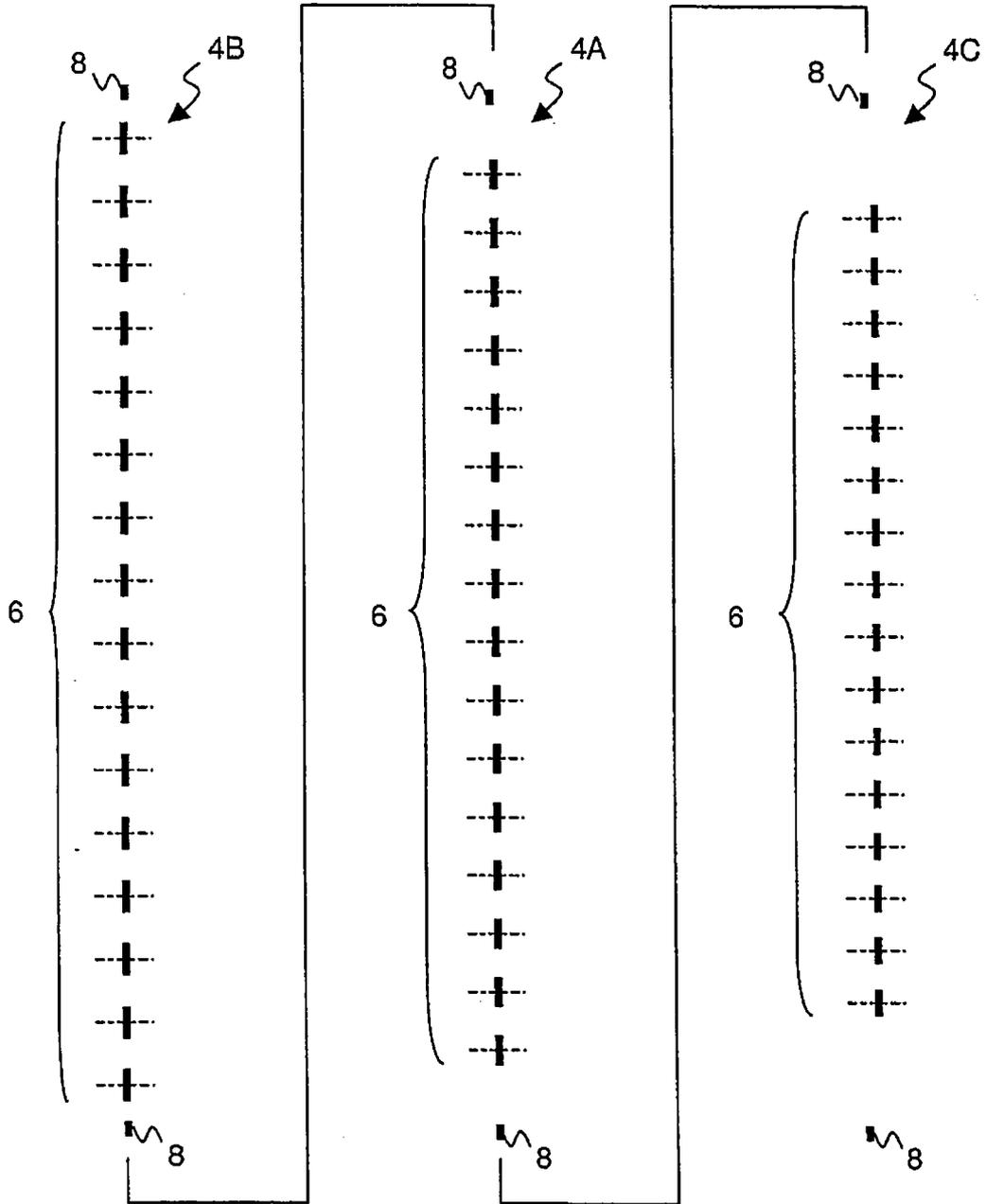


图 7

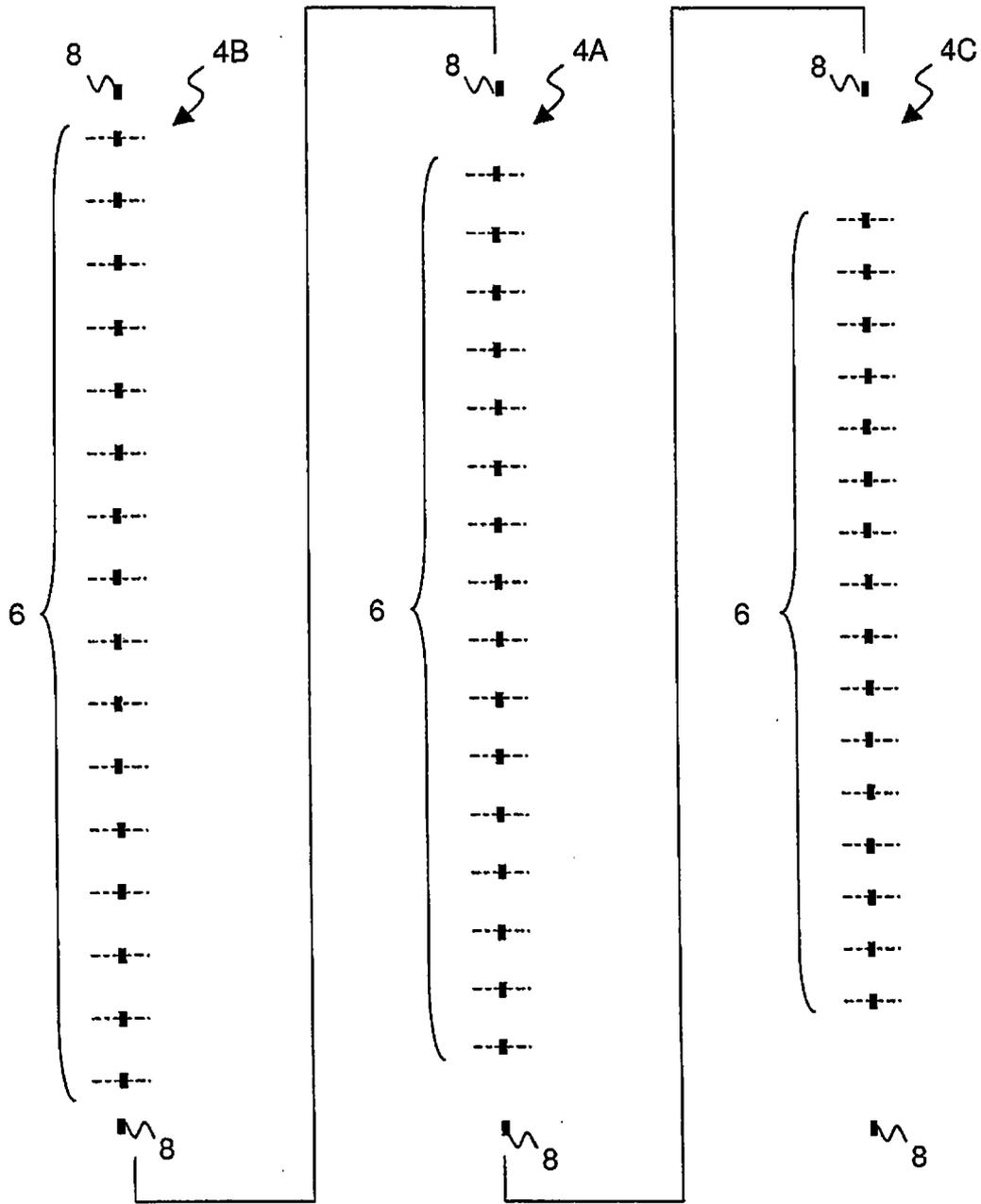


图 8

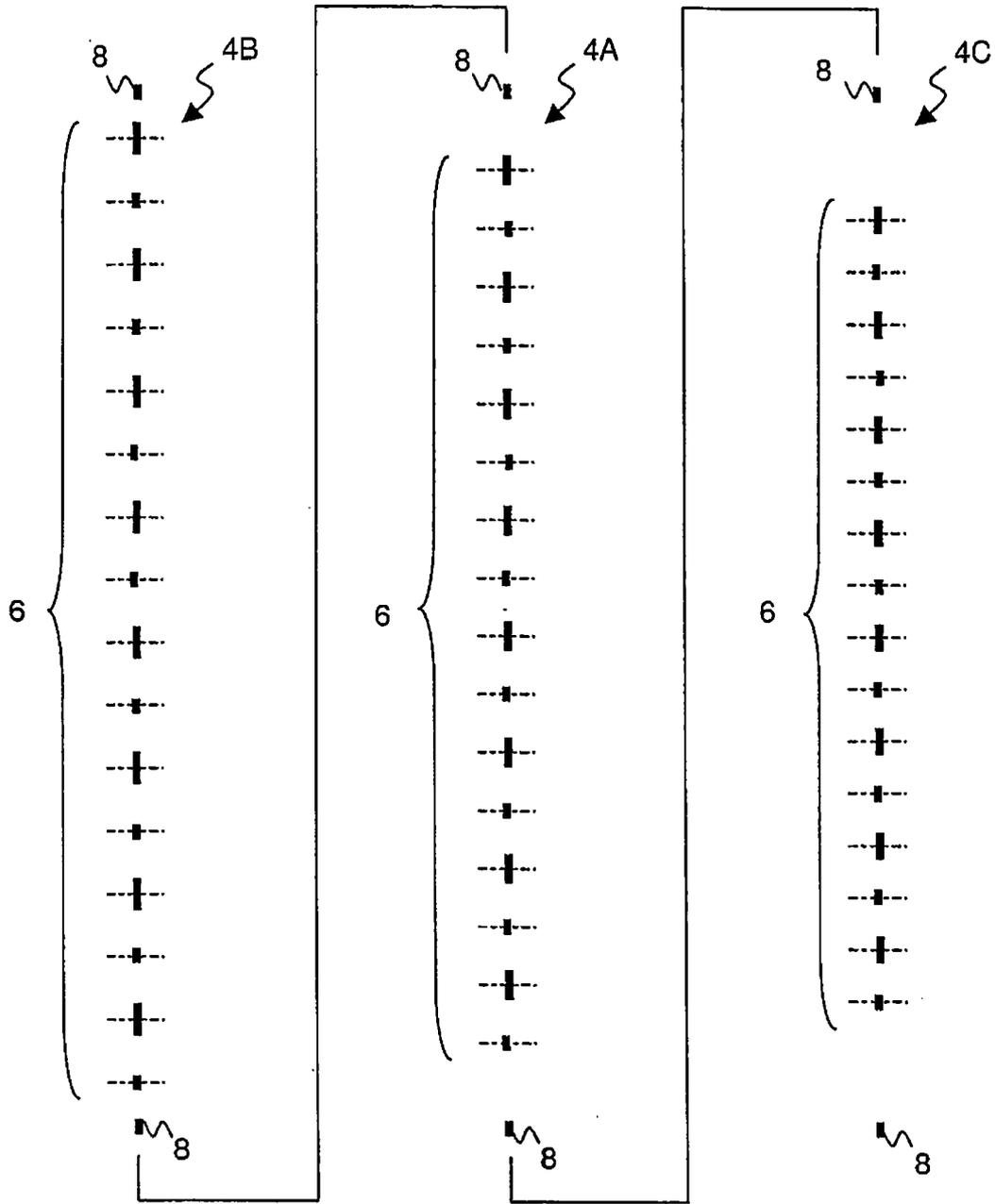


图 9

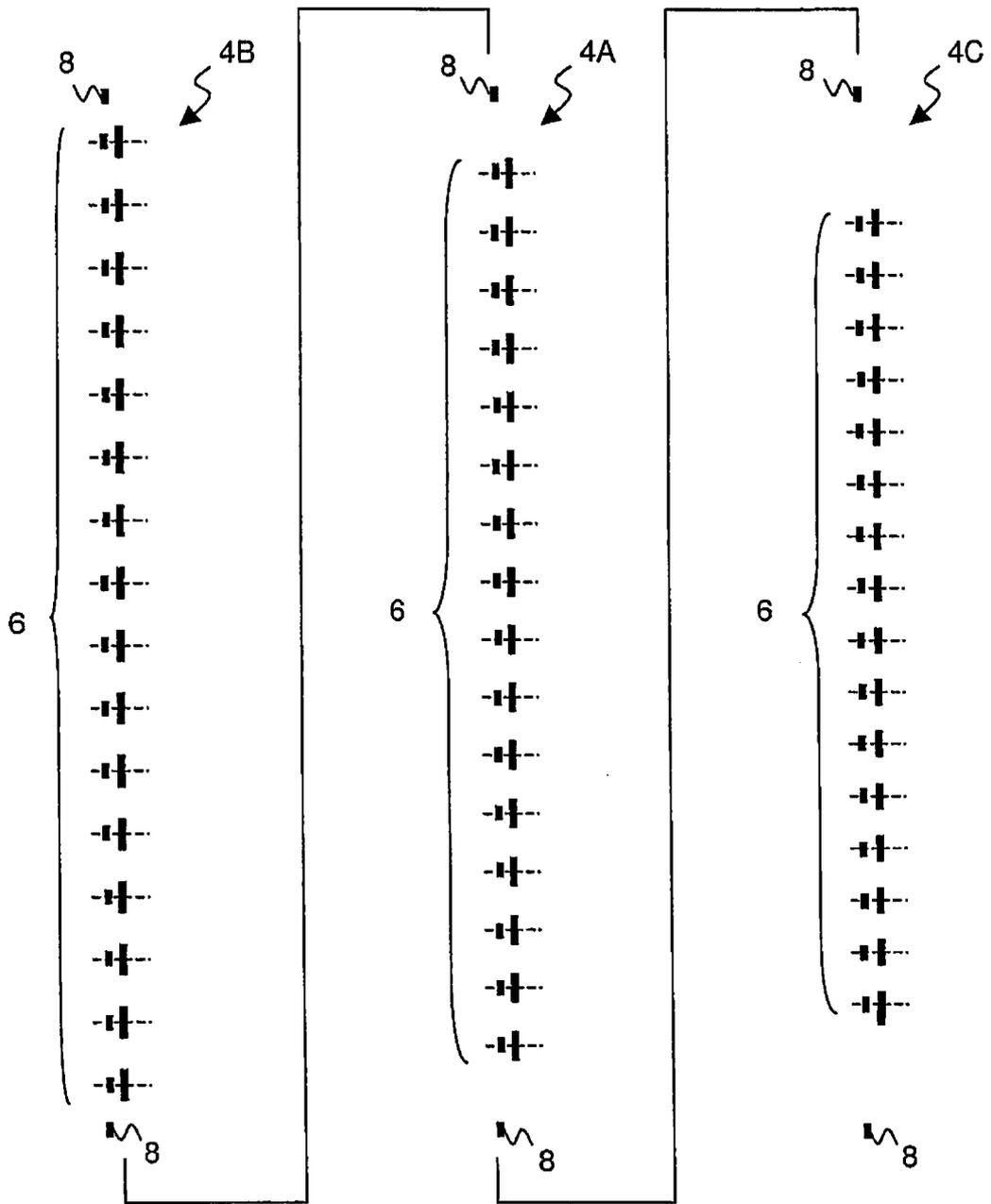


图 10

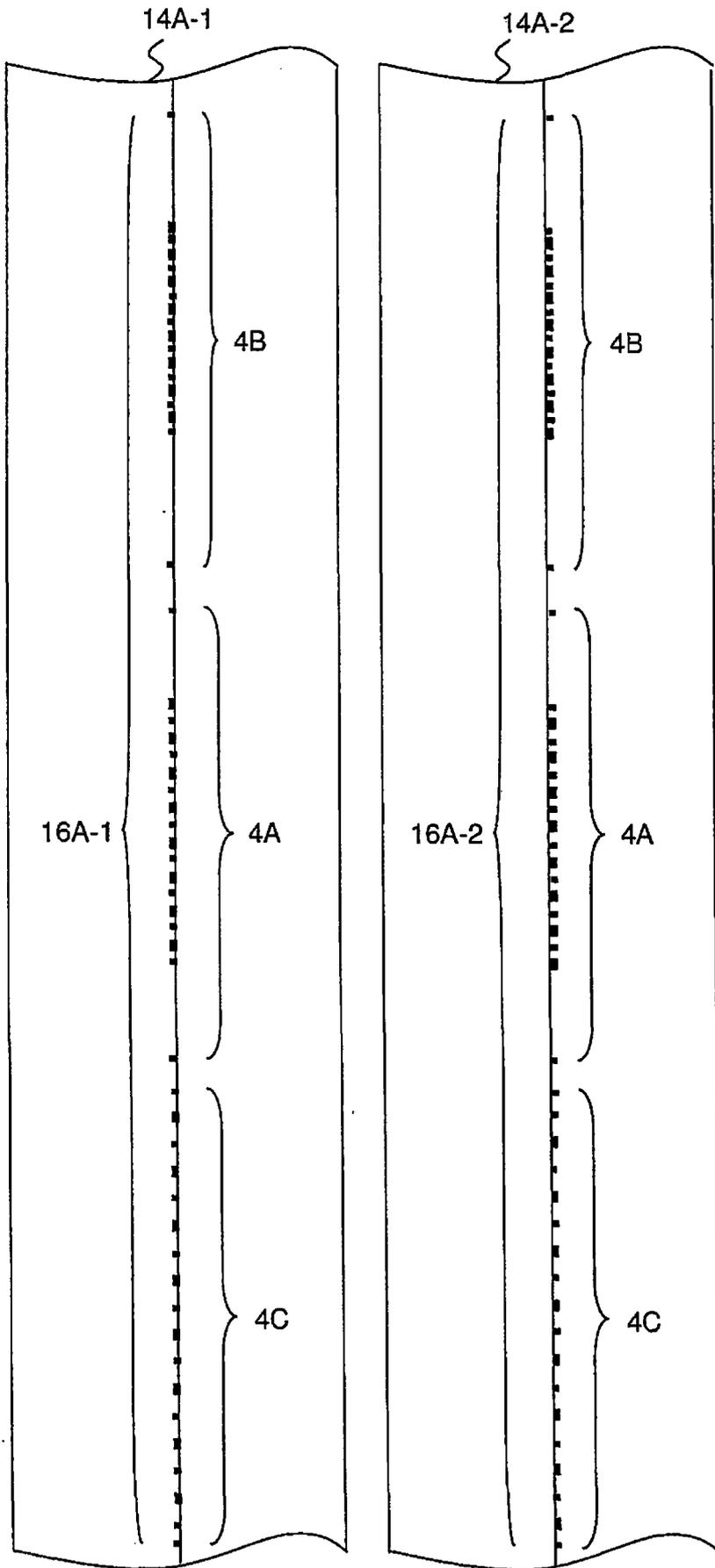


图 11

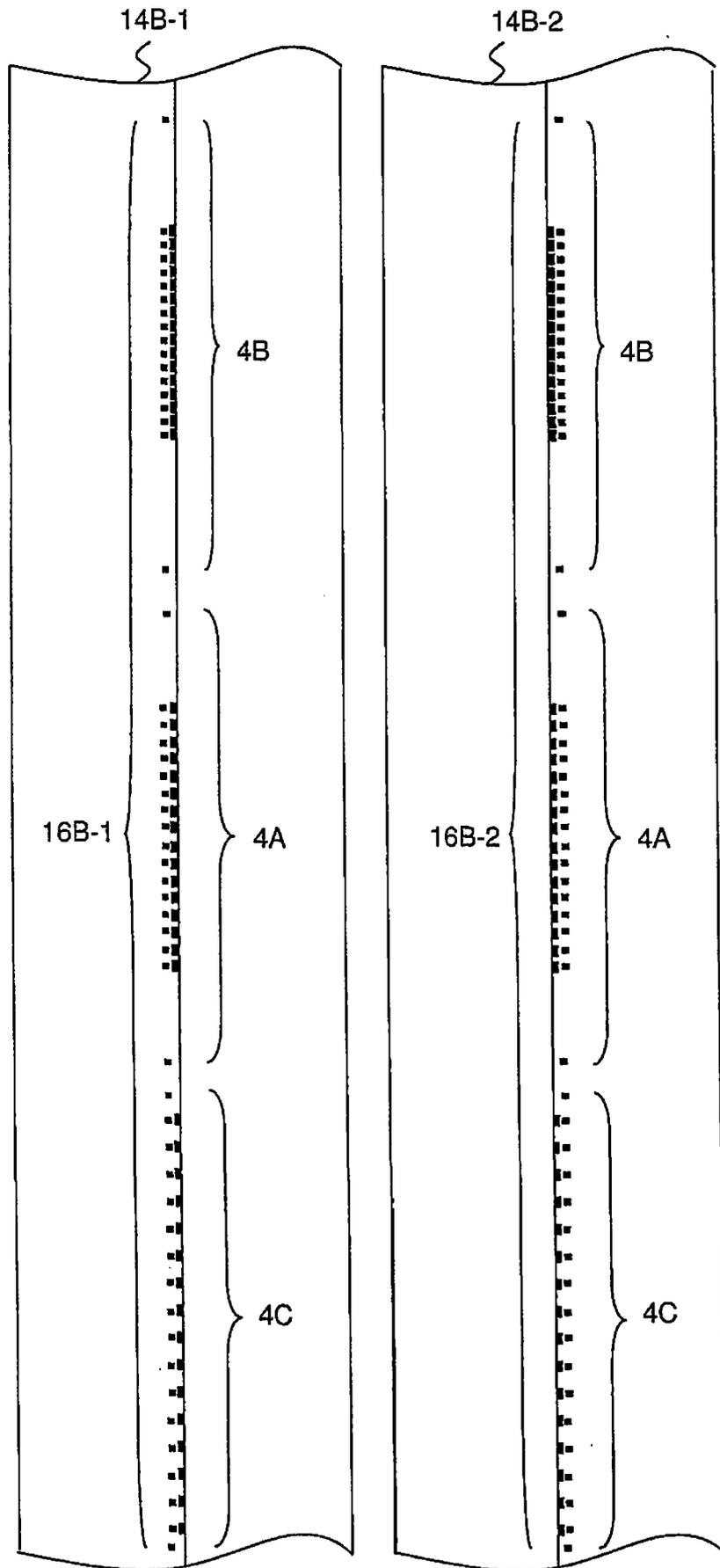


图 12

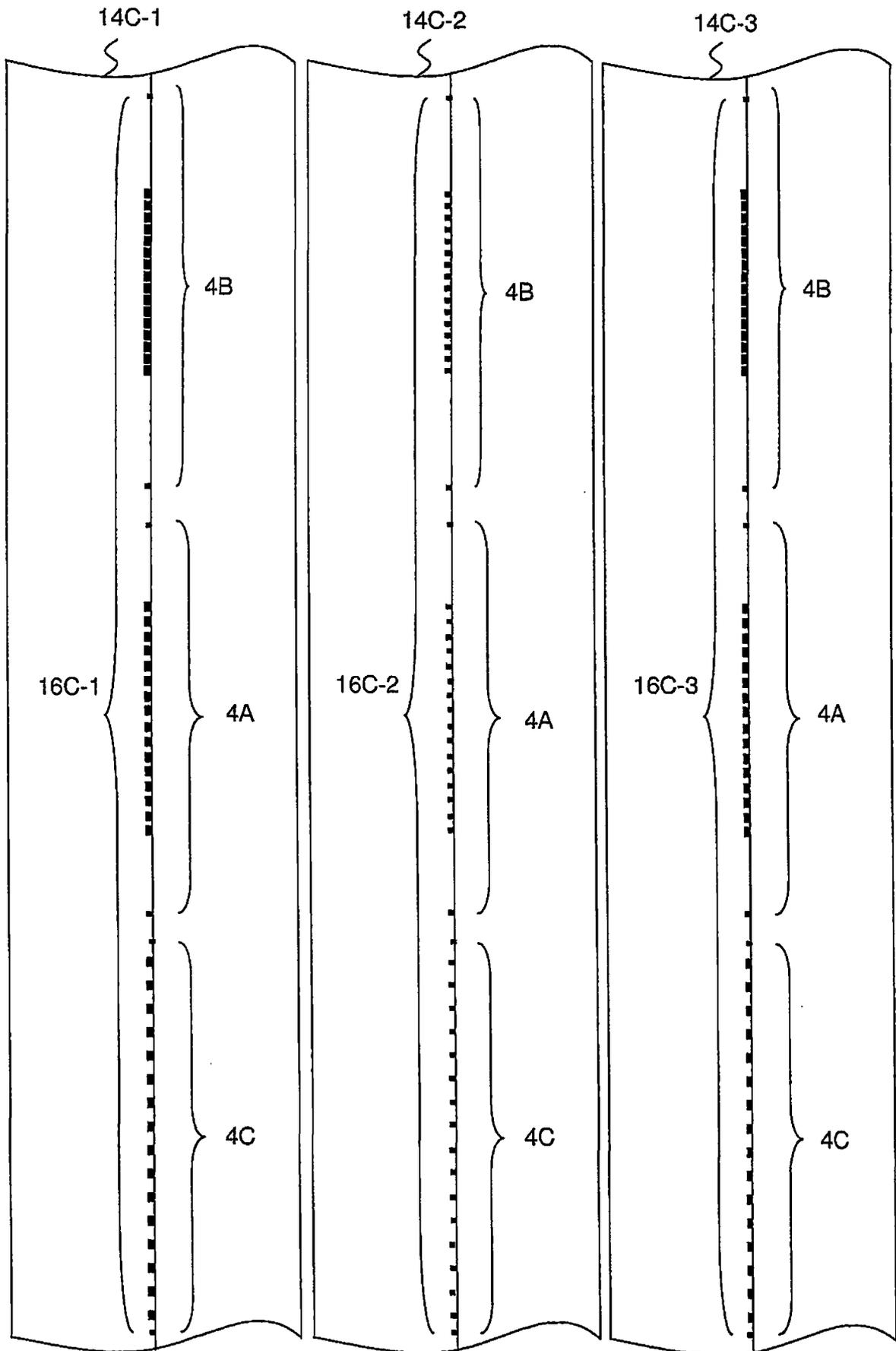


图 13

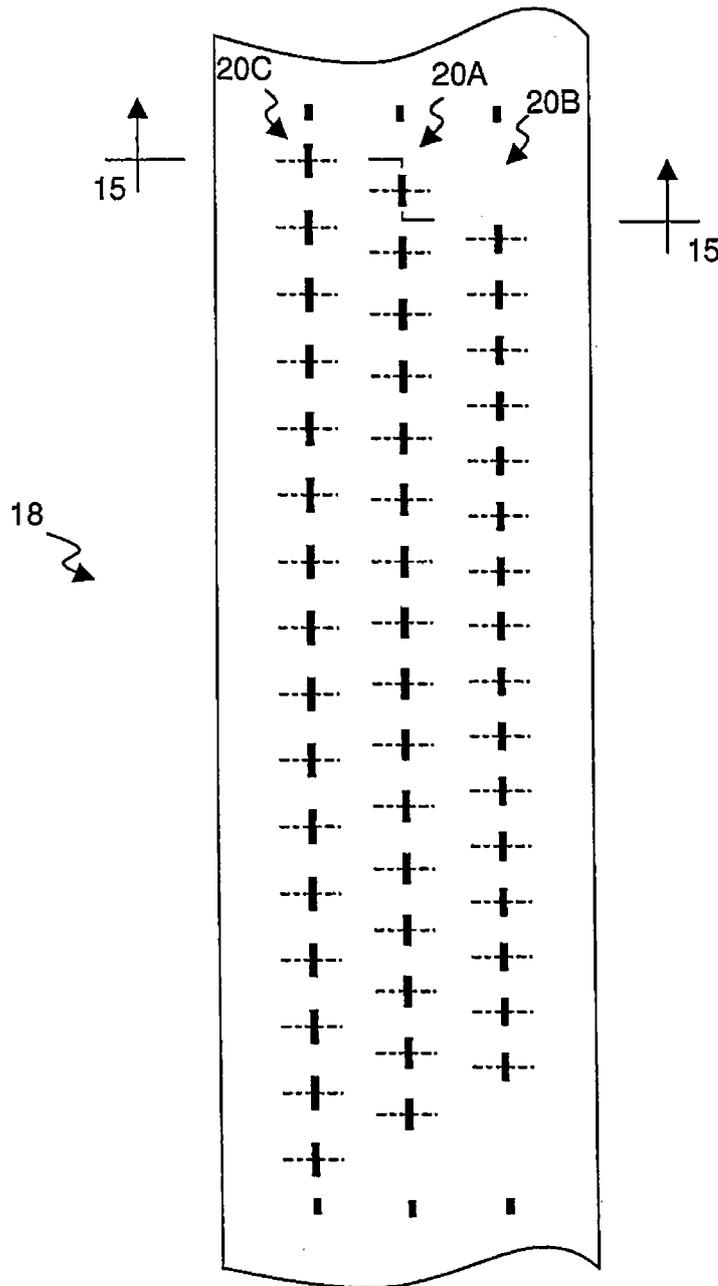


图 14

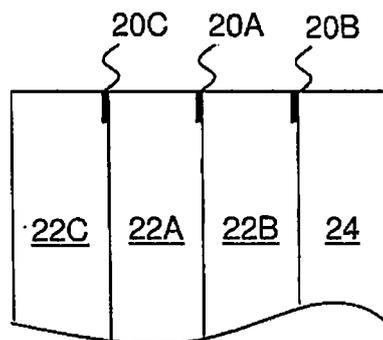


图 15

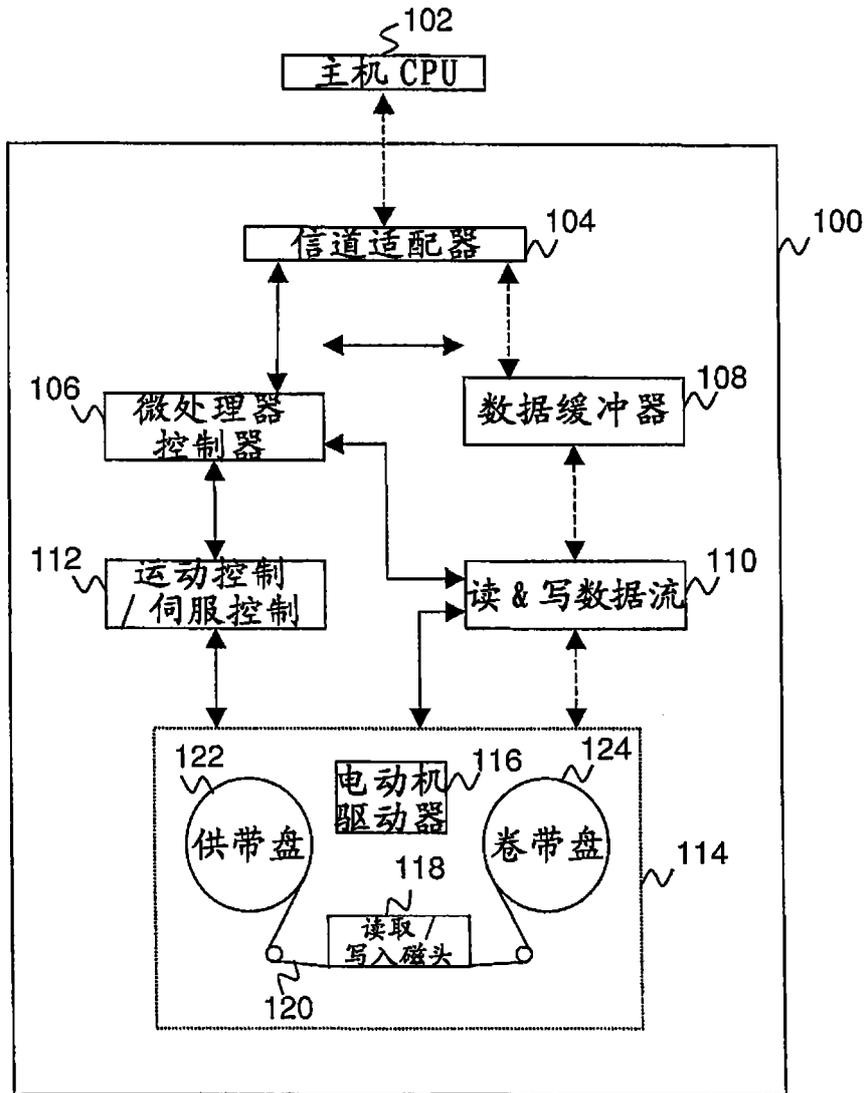


图 16

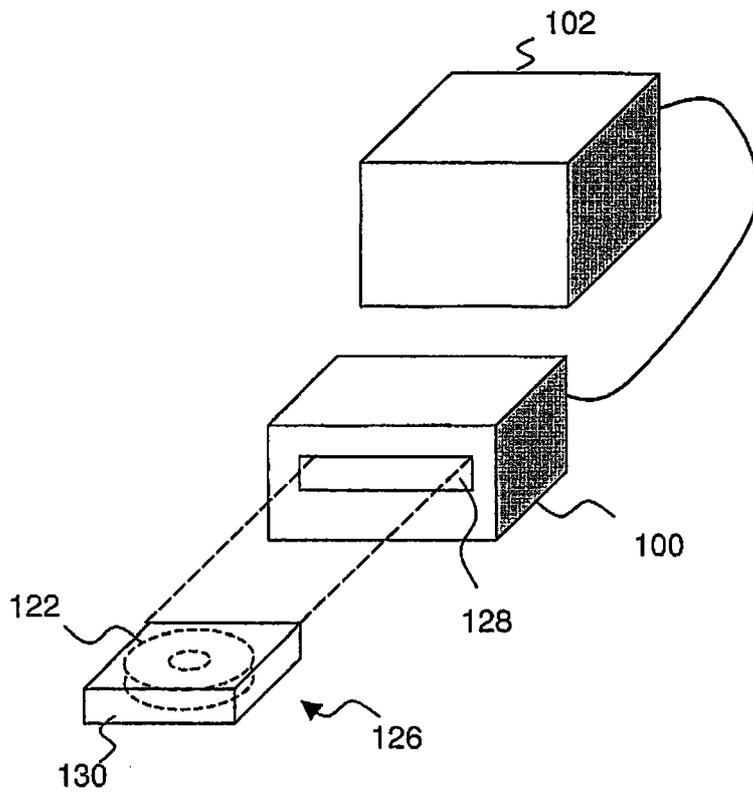


图 17