

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5295286号
(P5295286)

(45) 発行日 平成25年9月18日 (2013. 9. 18)

(24) 登録日 平成25年6月21日 (2013. 6. 21)

(51) Int. Cl.

F I

G O 6 F 12/10 (2006. 01)

G O 6 F 12/10 5 O 3

G O 6 F 12/08 (2006. 01)

G O 6 F 12/08 5 5 1 B

G O 6 F 12/02 (2006. 01)

G O 6 F 12/10 5 O 5 Z

G O 6 F 12/00 (2006. 01)

G O 6 F 12/02 5 7 O F

G O 6 F 12/00 5 9 7 U

請求項の数 9 (全 25 頁)

(21) 出願番号 特願2011-36717 (P2011-36717)
 (22) 出願日 平成23年2月23日 (2011. 2. 23)
 (65) 公開番号 特開2012-174086 (P2012-174086A)
 (43) 公開日 平成24年9月10日 (2012. 9. 10)
 審査請求日 平成25年1月25日 (2013. 1. 25)

(73) 特許権者 000005108
 株式会社日立製作所
 東京都千代田区丸の内一丁目6番6号
 (74) 代理人 110000350
 ポレール特許業務法人
 (72) 発明者 稲田 遼一
 茨城県日立市大みか町七丁目1番1号 株
 式会社日立製作所 日立研究所内
 (72) 発明者 藤田 良
 茨城県日立市大みか町七丁目1番1号 株
 式会社日立製作所 日立研究所内
 (72) 発明者 西村 卓真
 茨城県日立市大みか町五丁目2番1号 株
 式会社日立製作所 情報制御システム社内

最終頁に続く

(54) 【発明の名称】 記憶装置およびそれを搭載した計算機

(57) 【特許請求の範囲】

【請求項 1】

所定の書き込み単位であるページと該書き込み単位よりも大きいデータ消去単位であるブロックを持つ不揮発性メモリと、データの読み出し及び書き込みが出来る R A M と、前記不揮発性メモリおよび前記 R A M への読み出し及び書き込み処理を行うメモリコントローラを有する記憶装置であって、

前記不揮発性メモリは、命令処理装置が書き込みを行ったデータと、該データの格納場所を管理する論理 / 物理アドレス変換テーブルを前記ページ単位に分割した複数の分割変換テーブルを有し、

前記 R A M は、前記複数の分割変換テーブルのうち少なくとも 2 つ以上を保存する論理 / 物理アドレス変換テーブルキャッシュと、前記分割変換テーブルを管理する変換テーブル管理テーブルと、前記論理 / 物理アドレス変換テーブルキャッシュの管理を行うキャッシュ管理テーブルを有し、

前記変換テーブル管理テーブルは、前記分割変換テーブルが前記論理 / 物理アドレス変換テーブルキャッシュに保存されていることを示すキャッシュ有無フラグと、前記論理 / 物理アドレス変換テーブルキャッシュにおける前記分割変換テーブルの保存先を示すキャッシュエントリ番号を有し、

前記キャッシュ管理テーブルは、論理 / 物理アドレス変換テーブルキャッシュのエントリを前記キャッシュエントリ番号ごとに管理し、各キャッシュエントリ番号に対して保持する有効フラグにより、対応するキャッシュエントリ番号に分割変換テーブルが保存されて

10

20

いるか否かを表しており、

前記メモリコントローラは、指定された論理アドレスの分割変換テーブルが論理 / 物理アドレス変換テーブルキャッシュに保存されていない場合には、不揮発性メモリから該当する分割変換テーブルを読み出すとともに、キャッシュ管理テーブルを参照して空いているエントリに読み出した分割変換テーブルを格納し、

前記不揮発性メモリと前記 R A Mの間における前記論理 / 物理アドレス変換テーブルの情報の読み出し及び書き込みは、前記ページ単位で行うことを特徴とする記憶装置。

【請求項 2】

請求項 1 に記載の記憶装置において、

前記論理 / 物理アドレス変換テーブルキャッシュ内に複数の前記分割変換テーブルを保有している場合に、前記分割変換テーブルのいずれを前記論理 / 物理アドレス変換テーブルキャッシュから前記不揮発性メモリに書き込むかを、前記分割変換テーブルの使用頻度を示す追い出しカウントによって決定することを特徴とした記憶装置。

10

【請求項 3】

請求項 1 に記載の記憶装置において、

前記論理 / 物理アドレス変換テーブルキャッシュ内に複数の前記分割変換テーブルを保有し、書き込み対象として選択した前記論理 / 物理アドレス変換テーブルキャッシュ内の分割変換テーブルを前記論理 / 物理アドレス変換テーブルキャッシュから前記不揮発性メモリに書き込む場合に、書き込み対象として選択された前記論理 / 物理アドレス変換テーブルキャッシュ内の前記分割変換テーブルの情報が、前記不揮発性メモリ内の前記分割変換テーブルの情報と一致している場合には、前記書き込み対象として選択された分割変換テーブルの前記不揮発性メモリへの書き込み処理は行わないことを特徴とした記憶装置。

20

【請求項 4】

請求項 1 に記載の記憶装置において、

前記不揮発性メモリの記憶領域は、1 つ以上のブロックからなるスクラッチブロックと、1 つ以上のブロックからなるデータブロックと、1 つ以上のブロックからなる消去済みブロックで構成され、

前記 R A M は、前記スクラッチブロックの管理を行うスクラッチブロック管理テーブルと、前記データブロックの管理を行うデータ管理テーブルと、前記消去済みブロックの管理を行う消去済みブロック管理テーブルを有し、

30

前記論理 / 物理アドレス変換テーブルキャッシュ内の前記分割変換テーブルを前記不揮発性メモリに書き込む場合には、前記スクラッチブロック内の空きページに書き込むとともに、前記変換テーブル管理テーブルを更新し、

前記スクラッチブロックの空きページが無くなった場合には、そのスクラッチブロックを前記データブロックの 1 つとして扱い、新しいスクラッチブロックとして前記消去済みブロックのうちいずれか 1 つを割り当て、

前記消去済みブロックが不足した場合には、前記データブロックの中から有効データが少ないブロックを消去対象として選択し、前記消去対象ブロックから有効なデータだけを前記スクラッチブロックにコピーした後、前記消去対象ブロックを消去することを特徴とする記憶装置。

40

【請求項 5】

請求項 4 に記載の記憶装置において、

前記 R A M 内に、各ブロックの消去回数および有効ページ数を管理する物理ブロック管理テーブルを有することを特徴とした記憶装置。

【請求項 6】

請求項 4 に記載の記憶装置において、

前記スクラッチブロックと前記データブロックを一定量に分割した論理グループ番号ごとに管理することを特徴とする記憶装置。

【請求項 7】

命令処理装置と、記憶装置を有する計算機であって、

50

前記記憶装置として、請求項 1 から請求項 6 のいずれかに記載の記憶装置を有することを特徴とする計算機。

【請求項 8】

不揮発性メモリと、RAMと、前記不揮発性メモリおよび前記RAMへの読み出し及び書き込み処理を行うメモリコントローラを有する記憶装置であって、

前記不揮発性メモリは、データの格納場所を管理する論理/物理アドレス変換テーブルを所定の単位に分割した複数の分割変換テーブルを有し、

前記RAMは、前記複数の分割変換テーブルのうち少なくとも2つ以上を保存する論理/物理アドレス変換テーブルキャッシュと、前記分割変換テーブルを管理する変換テーブル管理テーブルと、前記論理/物理アドレス変換テーブルキャッシュの管理を行うキャッシュ管理テーブルを有し、

前記変換テーブル管理テーブルは、前記分割変換テーブルが前記論理/物理アドレス変換テーブルキャッシュに保存されていることを示すキャッシュ有無フラグと、前記論理/物理アドレス変換テーブルキャッシュにおける前記分割変換テーブルの保存先を示すキャッシュエントリ番号を有し、

前記キャッシュ管理テーブルは、論理/物理アドレス変換テーブルキャッシュのエントリを前記キャッシュエントリ番号ごとに管理し、各キャッシュエントリ番号に対して保持する有効フラグにより、対応するキャッシュエントリ番号に分割変換テーブルが保存されているか否かを表しており、

前記メモリコントローラは、指定された論理アドレスの分割変換テーブルが論理/物理アドレス変換テーブルキャッシュに保存されていない場合には、不揮発性メモリから該当する分割変換テーブルを読み出すとともに、キャッシュ管理テーブルを参照して空いているエントリに読み出した分割変換テーブルを格納し、

前記不揮発性メモリと前記RAMの間における前記論理/物理アドレス変換テーブルの情報の読み出し及び書き込みを行うことを特徴とする記憶装置。

【請求項 9】

請求項 8 に記載の記憶装置において、

前記変換テーブル管理テーブルは、前記論理/物理アドレス変換テーブルキャッシュ内に保有する前記分割変換テーブルの中から前記不揮発性メモリに書き込む分割変換テーブルを決定することを特徴とした記憶装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、記憶装置およびそれを搭載した計算機に関する。

【背景技術】

【0002】

情報機器の補助記憶装置として、一般には磁気ディスク記憶装置が用いられている。この磁気ディスク記憶装置では、データの読み出し及び書き込みはセクタと呼ばれる記憶単位ごとに行われている。

【0003】

近年、上記のような磁気ディスク記憶装置に代わり、半導体メモリを記憶媒体とする記憶装置が増えてきている。その中でも、電氣的に消去可能かつ再書き込み可能な不揮発性メモリEEPROM(Electrically Erasable Programmable Read only Memory)の一種であるフラッシュメモリを用いた記憶装置が主流となってきている。

【0004】

このフラッシュメモリは、磁気ディスクと比べて読み出し及び書き込み速度に優れるが、使用上の制限が4つ存在する。1つ目は、データの読み出し及び書き込み単位(一般にページと呼ばれる)と消去単位(一般にブロックと呼ばれ、複数のページから構成される)が決まっており、ブロックはページよりもサイズが大きいことである。2つ目は、デー

10

20

30

40

50

タを上書きする際には、1度データを消去した後に、再度書き込みを行う必要があることである。3つ目は、ブロック内のあるページにデータを書き込む場合、連続したページ番号順に書き込む必要があることである。4つ目は、ブロックごとに消去回数の上限が決まっていることである。

【0005】

特許文献1では、上記のフラッシュメモリ特性を考慮し、記憶装置の高性能化および長寿命化を行うためのメモリ制御方法を提案している。ここでは、「不揮発性半導体メモリを管理する際に、物理ブロックをスクラッチブロック、データブロック、消去済みブロックの3種類に分けている。ホスト装置からのデータ書き込みは、スクラッチブロックに対して行う。スクラッチブロック内の空きページが無くなった場合には、このブロックを以降はデータブロックとして扱い、消去済みブロックの中から1つを新たにスクラッチブロックとして割り当てる。また、消去済みブロックが不足した場合は、データブロックの中から有効なデータの少ないブロックを選択し、当該ブロックに含まれるすべての有効なデータをスクラッチブロックにコピーした後、ブロック消去を行い、消去済みブロックを得る。」としている。

10

【0006】

また、特許文献2には、記憶装置に搭載するRAM容量を抑えるための方法が提案されている。ここでは、「揮発性記憶手段に記憶される第1のアドレス変換テーブル、不揮発性記憶手段に記憶される第2のアドレス変換テーブルを備える。受信された要求に係る論理セクタアドレスと揮発性記憶手段によって記憶された第1のアドレス変換テーブルとから、不揮発性記憶手段に記憶される第2のアドレス変換テーブルの物理ロケーションを取得する。第1のアドレス取得手段によって取得された物理ロケーションに基づいて、不揮発性記憶手段に記憶された第2のアドレス変換テーブルを得る。受信手段によって受信された要求に係る論理セクタアドレスと当該第2のアドレス変換テーブルとから、不揮発性記憶手段に対しデータを書き込む。」としている。

20

【0007】

また、特許文献3には、ホスト計算機からの書き込み要求に対する応答速度を速める方法が提案されている。ここでは、「WC(ライトキャッシュ)追い出し制御部は、WCリソース使用量を上限値C1mtより値が小さいAF(Auto Flush)閾値Cafと比較する。WCリソース使用量がAF閾値Cafを越えているときは、NANDメモリでの整理の状態を確認する。NANDメモリでの整理が十分に進んでいる場合には、早めにWCからNANDメモリにデータを追い出す。」としている。

30

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特願2009-275048号公報

【特許文献2】特開平11-203191号公報

【特許文献3】特開2010-157142号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0009】

特許文献1には、ページ単位でデータ構造を管理するメモリ制御方式が記載されている。このメモリ制御方式は、データをページ単位で管理するために高速な処理が可能であるが、ブロック単位で管理する方法に比べて論理/物理アドレス変換テーブルの容量が大きくなる。しかも、この論理/物理アドレス変換テーブルは記憶装置の記憶容量に比例して増加する。そのため、記憶装置の大容量化を行うと、論理/物理アドレス変換テーブルを格納するための大容量メモリが必要となり、記憶装置の大型化やコストの増大につながるという問題がある。

【0010】

特許文献2では、論理/物理アドレス変換テーブルをRAMとフラッシュメモリに分割

50

して保存することで、R A M容量を削減する方法が記載されている。この方法によれば、特許文献1で課題としたR A M容量の大幅削減を可能とするが、計算機からの書き込み処理に対して、テーブル情報とデータの2ページ分の書き込みが発生してしまう。そのため、テーブル情報を書き込まない場合と比べて処理速度が低下し、フラッシュメモリの書き換え回数を消耗するという問題がある。

【0011】

上記課題を解決するために、不揮発性メモリに論理/物理アドレス変換テーブルを保存し、R A Mには論理/物理アドレス変換テーブルの一部をキャッシュとして保持することで、R A M容量を削減しつつ、処理速度の低下を抑制する方法が考えられる。

【0012】

このようなキャッシュを用いたデータ管理方法の一例が、特許文献3に記載されたW C (ライトキャッシュ)とN A N Dフラッシュメモリ間でのデータ制御方法である。

【0013】

このデータ制御方法では、W C内のデータ管理情報として、W Cトラック情報を使用している。W Cトラック情報は、キャッシュ内に保持しているトラックのアドレスやトラック内の有効セクタ数などの情報を有しているが、キャッシュのエントリ分の情報しか保持していない。同様のキャッシュ管理情報を論理/物理アドレス変換テーブル情報のキャッシュ管理に適用したとしても、キャッシュに保持されていないテーブル情報が不揮発性メモリ内のどの物理アドレスに保存されているか把握できないという問題がある。

【0014】

そこで、本発明では、記憶装置の大型化やコストの増大を阻止しながら、処理速度が低下せず、かつ不揮発性メモリ内の物理アドレス管理を可能とする記憶装置およびそれを搭載した計算機を提供することを目的とする。

【課題を解決するための手段】

【0015】

上記課題を解決するために、本発明では不揮発性メモリに論理/物理アドレス変換テーブルを保存し、R A Mには論理/物理アドレス変換テーブルの一部をキャッシュとして保持することで、R A M容量を削減しつつ、処理速度の低下を抑制する。また、キャッシュに保持されていないテーブル情報が不揮発性メモリのどこに保持されているかを管理し、テーブル情報がキャッシュに保持されているか否かを識別する情報を有することで、論理/物理アドレス変換テーブルのキャッシュ管理を実現する。

【0016】

本願は上記課題を解決する手段を複数含んでいるが、その一例を挙げるならば、ある所定の書き込み単位であるページ2220と前記書き込み単位よりも大きいデータ消去単位であるブロック222を持つ不揮発性メモリ22と、データの読み出し及び書き込みが出来るR A M23と、前記不揮発性メモリ22および前記R A M23への読み出し及び書き込み処理を行うメモリコントローラ21を有する記憶装置2であって、前記不揮発性メモリ22は、命令処理装置4が書き込みを行ったデータ221と、前記データ221の格納場所を管理する論理/物理アドレス変換テーブル220を前記ページ2220単位に分割した複数の分割変換テーブル240を有し、前記R A M23は、前記分割変換テーブル240の少なくとも1つ以上を保存する論理/物理アドレス変換テーブルキャッシュ230と、前記分割変換テーブル240を管理する変換テーブル管理テーブル235と、前記論理/物理アドレス変換テーブルキャッシュ230の管理を行うキャッシュ管理テーブル236を有し、前記変換テーブル管理テーブル235は、前記分割変換テーブルが前記論理/物理アドレス変換テーブルキャッシュ230に保存されていることを示すキャッシュ有無フラグ2352と、前記論理/物理アドレス変換テーブルキャッシュ230における前記分割変換テーブル240の保存先を示すキャッシュエントリ番号2355を有し、前記不揮発性メモリ22と前記R A M23の間における前記論理/物理アドレス変換テーブル220の情報の読み出し及び書き込みは、前記ページ2220単位で行うことを特徴

10

20

30

40

50

とする。

【発明の効果】

【0017】

本発明によれば、論理／物理アドレス変換テーブルを不揮発性メモリ内に保存し、RAMには論理／物理アドレス変換テーブルの必要とする一部分のみを保持することで、RAM容量を削減することができる。また、RAMに保持した論理／物理アドレス変換テーブルをキャッシュとして使用することで、不揮発性メモリに対する論理／物理アドレス変換テーブル情報の書き込み回数を削減させ、処理速度の低下を抑制することができる。

【0018】

上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

10

【図面の簡単な説明】

【0019】

【図1】本発明の実施例を説明するためのハードウェア構成例を示す図。

【図2】不揮発性メモリの内部構成図。

【図3】本実施例における不揮発性メモリの使用状態を表した図。

【図4】ブロックとページの関係を纏めた図。

【図5a】ブロックヘッダページ2221のデータ構成例を示す図。

【図5b】データページ2222のデータ構成例を示す図。

【図5c】テーブルページ2223のデータ構成例を示す図。

【図6】論理／物理アドレス変換テーブルの構成を表した図。

20

【図7】スラッシュブロック管理テーブルの構成を表した図。

【図8】データブロック管理テーブルの構成を表した図。

【図9】消去済みブロックテーブルの構成を表した図。

【図10】物理ブロック管理テーブルの構成を表した図。

【図11】変換テーブル管理テーブルの構成を表した図。

【図12】キャッシュ管理テーブルの構成を表した図。

【図13】命令処理装置からデータ読み出し処理を受けた場合の処理フローチャート。

【図14】分割変換テーブルの読み出し処理の処理フローチャート。

【図15】分割変換テーブルの書き込み処理の処理フローチャート。

【図16】書き込み可能なページの特定処理の処理フローチャート。

30

【図17】各種管理テーブルの更新処理の処理フローチャート。

【図18】命令処理装置からデータ書き込み処理を受けた場合の処理フローチャート。

【図19】各種管理テーブルを更新する処理の処理フローチャート。

【図20】ブロック消去処理の際の処理フローチャート。

【発明を実施するための形態】

【0020】

以下、図面を用いて本発明の実施例を説明する。

【実施例】

【0021】

図1は本実施例におけるハードウェア構成の例である。図1に示す計算機1は、記憶装置2、命令処理装置4、主記憶メモリ5、入出力制御装置6、ネットワーク制御装置7、表示装置8を持ち、各装置は相互にデータバス3によって接続されている。

40

【0022】

これらのうち、記憶装置2は、命令処理装置4からの処理に従い、データの読み出し及び書き込みを行う。

【0023】

命令処理装置4は、記憶装置2もしくは主記憶メモリ5に格納されている命令を処理し、記憶装置2および主記憶メモリ5に対するデータの読み出し及び書き込みや、入出力制御装置6、ネットワーク制御装置7、表示装置8に対する処理を行う。

【0024】

50

主記憶メモリ 5 は、命令処理装置 4 からの処理に従い、データの読み出し及び書き込みを行う。

【 0 0 2 5 】

入出力制御装置 6 は、外部機器（図示せず）とデータバス 3 間でのデータの入出力を制御する装置である。この外部機器の例としては、キーボードやマウス、あるいは外付けの記憶装置 2 などが挙げられる。

【 0 0 2 6 】

ネットワーク制御装置 7 は、ネットワーク（図示せず）とデータバス 3 間でのデータの入出力を制御する装置である。

【 0 0 2 7 】

表示装置 8 は、命令処理装置 4 からの処理に従い、データの表示などを行う装置である。

【 0 0 2 8 】

記憶装置 2 は、I / F（インターフェース）制御部 2 0、メモリコントローラ 2 1、1 つ以上の不揮発性メモリ 2 2、および R A M 2 3 から構成される。

【 0 0 2 9 】

I / F 制御部 2 0 は、命令処理装置 4 とメモリコントローラ 2 1 間のデータの制御を行う。メモリコントローラ 2 1 は、命令処理装置 4 からの命令に従い、不揮発性メモリ 2 2 内のデータの読み出し及び書き込みを行い、それに付随して R A M 2 3 内のデータ更新を行う。

【 0 0 3 0 】

不揮発性メモリ 2 2 には、論理 / 物理アドレス変換テーブル 2 2 0、およびデータ 2 2 1 を格納する。本実施例で記載の不揮発性メモリ 2 2 とは、所定の書き込み単位（ページ）と書き込み単位より大きい消去単位（ブロック）を持ち、データを書き換える場合には、書き込みの前に消去動作を必要とする不揮発性メモリを指す。なお、不揮発性メモリ 2 2 の内容については、図 2、図 3 を用いて詳細に後述する。また、論理 / 物理アドレス変換テーブル 2 2 0 の一例が図 6 に示されている。

【 0 0 3 1 】

R A M 2 3 には、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0、スクラッチブロック管理テーブル 2 3 1（図 7）、データブロック管理テーブル 2 3 2（図 8）、消去済みブロック管理テーブル 2 3 3（図 9）、物理ブロック管理テーブル 2 3 4（図 1 0）、変換テーブル管理テーブル 2 3 5（図 1 1）、キャッシュ管理テーブル 2 3 6（図 1 2）を格納する。

【 0 0 3 2 】

なお、R A M 2 3 内に保持する論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 は、不揮発性メモリ 2 2 に保存している論理 / 物理アドレス変換テーブル 2 2 0 の一部を保存するものである。

【 0 0 3 3 】

この R A M 2 3 は、M R A M（M a g n e t i c R A M）のような不揮発性メモリであっても、S R A M（S t a t i c R A M）や D R A M（D y n a m i c R A M）のような揮発性メモリであってもよい。ただし、不揮発性メモリを用いる場合には、データ書き換え時に消去動作を必要としない不揮発性メモリである必要がある。また、この R A M 2 3 はメモリコントローラ 2 1 の内部であってもよい。

【 0 0 3 4 】

図 2 は、不揮発性メモリ 2 2 の内部構成を示した図である。不揮発性メモリは 1 つ以上の消去単位から構成され、この消去単位をブロック 2 2 2 と呼ぶ。また、このブロック 2 2 2 は 1 つ以上の書き込み単位から構成され、これをページ 2 2 2 0 と呼ぶ。本実施例では、不揮発性メモリ 2 2 のブロック（2 2 2）数は M ブロック、1 ブロック当たりのページ（2 2 2 0）数は N ページとして扱う。なお、ページ 2 2 2 0 の種類と構成が図 5 に示されており、後述する。

10

20

30

40

50

【 0 0 3 5 】

図 3 は、本実施例における不揮発性メモリ 2 2 の使用状態を示した図である。本実施例では、ブロック 2 2 2 をスクラッチブロック群 2 2 3、データブロック群 2 2 4、消去済みブロック群 2 2 5 の 3 つのグループのいずれかに分類して使用する。従って、スクラッチブロック群 2 2 3、データブロック群 2 2 4、消去済みブロック群 2 2 5 の 3 つのグループの合計ブロック数は、M 個である。

【 0 0 3 6 】

スクラッチブロック群 2 2 3 は、1 つ以上のスクラッチブロック 2 2 3 0 から構成される。スクラッチブロック 2 2 3 0 は、ブロックヘッダページ 2 2 2 1、データページ 2 2 2 2、テーブルページ 2 2 2 3、空きページ 2 2 2 4 から構成される。ただし、データページ 2 2 2 2 もしくはテーブルページ 2 2 2 3 のどちらかを有していないこともある。

10

【 0 0 3 7 】

データブロック群 2 2 4 は、1 つ以上のデータブロック 2 2 4 0 から構成される。データブロック 2 2 4 0 は、ブロックヘッダページ 2 2 2 1、データページ 2 2 2 2、テーブルページ 2 2 2 3 から構成される。ただし、スクラッチブロック 2 2 3 0 と同様に、データページ 2 2 2 2 もしくはテーブルページ 2 2 2 3 のどちらかを有していないこともある。データブロック 2 2 4 0 は、スクラッチブロック 2 2 3 0 とは異なり、空きページ 2 2 2 4 を有していない。

【 0 0 3 8 】

消去済みブロック群 2 2 5 は、1 つ以上の消去済みブロック 2 2 5 0 から構成される。消去済みブロック 2 2 5 0 は、ブロックヘッダページ 2 2 2 1 と空きページ 2 2 2 4 から構成され、データページ 2 2 2 2 およびテーブルページ 2 2 2 3 は保有しない。

20

【 0 0 3 9 】

図 4 は、ブロックとページとの関係を纏めた図である。横方向にスクラッチブロック 2 2 3 0、データブロック 2 2 4 0、消去済みブロック 2 2 5 0 の各ブロックを記載し、縦方向にブロックヘッダページ 2 2 2 1、データページ 2 2 2 2、テーブルページ 2 2 2 3、空きページ 2 2 2 4 の各ページを記載している。この図で、 \square は、当該ページを備えることを意味し、 \times は当該ページを備えないことを意味する。また、 \square は当該ページのいずれかを備えないことがあることを意味している。なお、ブロックヘッダページ 2 2 2 1、データページ 2 2 2 2、テーブルページ 2 2 2 3 の構成については、図 5 a、図 5 b、図 5 c に示されている。

30

【 0 0 4 0 】

不揮発性メモリ 2 2 内のブロック 2 2 2 は、上記 3 グループのいずれかに所属し、データ書き込みやブロック消去の処理によって、その所属を動的に移行していく。つまり、例えば特許文献 1 に示すように、スクラッチブロックがデータブロックに移行し、消去済みブロックの一部を新たにスクラッチブロックに割り当て、データブロックを消去済みブロックに移行するといった具合に、所属の動的移行を行う。

【 0 0 4 1 】

また、図 1 における論理 / 物理アドレス変換テーブル 2 2 0 は、実際にはテーブルページ 2 2 2 3 のようにページ単位に分割して保存される形となる。

40

【 0 0 4 2 】

図 5 は、ページ 2 2 2 0 に格納するデータ構造を示した図である。図 3 で説明したように、ここには 3 種類のデータ構造がある。ブロックヘッダページ 2 2 2 1 と、データページ 2 2 2 2 と、テーブルページ 2 2 2 3 である。

【 0 0 4 3 】

このうち、ブロックヘッダページ 2 2 2 1 内には、図 5 a に示すように、少なくともブロック消去回数 2 2 2 1 0 の情報を格納する。空き領域 2 2 2 1 1 は、情報を書き込まない領域であるが、この部分に不良ブロックを表すフラグやエラー発生回数の情報を格納してもよい。

【 0 0 4 4 】

50

データページ 2 2 2 2 は、図 5 b に示すように、データページヘッダ情報 2 2 2 2 0 とデータ 2 2 2 2 1 を有する。データページヘッダ情報 2 2 2 2 0 は、ページ属性 2 2 2 2 2、論理アドレス 2 2 2 2 3、データ書き込み番号 2 2 2 2 4 を含む。

【 0 0 4 5 】

ページ属性 2 2 2 2 2 には、このページがデータページ 2 2 2 2 であるのか、テーブルページ 2 2 2 3 であるのかを判別する際に使用するフラグを格納する。論理アドレス 2 2 2 2 3 には、命令処理装置 4 が付与した論理アドレス情報を格納する。データ書き込み番号 2 2 2 2 4 は、論理アドレス番号 2 2 2 2 3 が同一であるデータページ 2 2 2 2 が複数存在した場合に、データ 2 2 2 2 1 の新旧を判別するために使用する番号である。

【 0 0 4 6 】

本来ならば、データ 2 2 2 2 1 の新旧は後述する各種の管理テーブルによって管理されるため、データ書き込み番号 2 2 2 2 4 は必須ではない。しかし、データ書き込み番号 2 2 2 2 4 があると、何らかの原因によって R A M 内のテーブル情報が破壊された場合でも復旧可能となるため、本実施例では記載している。

【 0 0 4 7 】

テーブルページ 2 2 2 3 は、図 5 c に示すように、テーブルページヘッダ情報 2 2 2 3 0 と論理 / 物理アドレス変換テーブル値 2 2 2 3 1 を有する。テーブルページヘッダ情報 2 2 2 3 0 は、ページ属性 2 2 2 3 2、テーブル管理番号 2 2 2 3 3、テーブル書き込み番号 2 2 2 3 4 を含む。このうち、ページ属性 2 2 2 3 2 は、図 5 b のデータページ 2 2 2 2 におけるページ属性 2 2 2 2 2 と同じ機能のものであり、ここでの説明を省略する。

【 0 0 4 8 】

テーブル管理番号 2 2 2 3 3 は、図 1 の変換テーブル管理テーブル 2 3 5 の管理単位であり、1 ページ容量分の論理 / 物理アドレス変換テーブル、つまり 1 つのテーブルページ 2 2 2 3 に対して 1 つの番号が与えられる。テーブルページ 2 2 2 3 内にテーブル管理番号 2 2 2 3 3 があることで、後述するブロック消去処理の際に、どのテーブル管理番号 2 2 2 3 3 のテーブルページ 2 2 2 3 をコピーしているのかがすぐに分かり、変換テーブル管理テーブル 2 3 5 の更新が容易となる。

【 0 0 4 9 】

なお、ブロック消去処理とは、消去済みブロックが不足した場合に、データブロックの一部を消去済みブロックに移行するための処理である。このとき、データブロック内のデータをスクラッチブロックにコピーするが、どのページをコピーしたのかが管理されている必要がある。

【 0 0 5 0 】

テーブル書き込み番号 2 2 2 3 4 は、テーブル管理番号 2 2 2 3 3 が同一であるテーブルページ 2 2 2 3 が複数存在する場合に、論理 / 物理アドレス変換テーブル値 2 2 2 3 1 の新旧を判別するために使用する番号である。テーブル書き込み番号 2 2 2 3 4 もデータ書き込み番号 2 2 2 2 4 と同様に必須の情報ではないが、この情報があると変換テーブル管理テーブル 2 3 5 の情報が何らかの原因で破壊された場合でも復旧可能となるため、本実施例では記載している。

【 0 0 5 1 】

図 6 は、図 1 の論理 / 物理アドレス変換テーブル 2 2 0 の構成を示した図である。図 1 において、不揮発性メモリ 2 2 内の論理 / 物理アドレス変換テーブル 2 2 0、および R A M 2 3 内の論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 は、命令処理装置 4 が指定するアドレス（論理アドレス 2 2 0 2）に対応する、データを格納しているアドレス（物理アドレス 2 2 0 3）を管理するテーブルである。

【 0 0 5 2 】

このため、図 6 の論理 / 物理アドレス変換テーブル 2 2 0 は、論理アドレス 2 2 0 2 と物理アドレス 2 2 0 3 を対にして記憶している。このうち、メモリ内データの格納場所を定義する物理アドレス 2 2 0 3 は、物理ブロック番号 2 2 0 4 と物理ページ番号 2 2 0 5 の組み合わせによって表わされる。

10

20

30

40

50

【 0 0 5 3 】

また、論理アドレス 2 2 0 2 と物理アドレス 2 2 0 3 の組み合わせごとに、テーブル管理番号 2 2 0 1 と論理グループ番号 2 2 0 0 が付与されている。テーブル管理番号 2 2 0 1 は、テーブルページ 2 2 2 3 におけるテーブル管理番号 2 2 2 3 3 (図 5 c 参照) と同様に、変換テーブル管理テーブル 2 3 5 (図 1) における管理番号を表している。このテーブル管理番号 2 2 0 1 単位で分割された論理 / 物理アドレス変換テーブルを以降は分割変換テーブル 2 4 0 と呼称する。図 6 の例では、論理 / 物理アドレス変換テーブル 2 2 0 内の太い黒線で囲まれた部分が 1 つの分割変換テーブル 2 4 0 となる。また、論理アドレス空間を一定割合で分割したものを論理グループ番号 2 2 0 0 として示している。

【 0 0 5 4 】

10

図 6 の論理 / 物理アドレス変換テーブル 2 2 0 では、論理グループ番号 2 2 0 0 やテーブル管理番号 2 2 0 1 が昇順に並んでいるが、実際の論理 / 物理アドレス変換テーブル 2 2 0 は、テーブルページ 2 2 2 3 ごとに分割されているため、このようなきれいな並びになるとは限らない。また、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 においても、論理 / 物理アドレス変換テーブル 2 2 0 と論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の間でテーブル情報の入れ替えが発生するため、図 6 のように論理グループ番号 2 2 0 0 やテーブル管理番号 2 2 0 1 が昇順できれいに並ぶとは限らない。

【 0 0 5 5 】

図 7 は、図 1 のスクラッチブロック管理テーブル 2 3 1 の構成を表した図である。スクラッチブロック管理テーブル 2 3 1 は、論理グループ番号 2 3 1 0 ごとに 1 つ以上割り当てられるスクラッチブロック 2 2 3 0 (図 3) を管理するためのテーブルである。それぞれのスクラッチブロック 2 2 3 0 は、スクラッチブロック番号 2 3 1 1 によって管理され、スクラッチブロックの利用状態を表すフラグ 2 3 1 2 と、対応する物理ブロック番号 2 3 1 3 が付与される。利用状態を表すフラグ 2 3 1 2 は、このスクラッチブロックに対して書き込み可能である場合は 1、空きページが無く書き込み不可能である場合は 0 を示す。

20

【 0 0 5 6 】

図 8 は、図 1 のデータブロック管理テーブル 2 3 2 の構成を表した図である。データブロック管理テーブル 2 3 2 は、論理グループ番号 2 3 2 0 に対して 1 つ以上割り当てられるデータブロック 2 2 4 0 (図 3) の管理を行うテーブルである。それぞれのデータブロック 2 2 4 0 は、データブロック番号 2 3 2 1 によって管理され、データブロックの利用状態を表すフラグ 2 3 2 2 と対応する物理ブロック番号 2 3 2 3 が付与される。利用状態を表すフラグ 2 3 2 2 は、このデータブロックからデータが読み出し可能である場合は 1、すでにこのデータブロックが消去されている場合は 0 を示す。

30

【 0 0 5 7 】

図 9 は、図 1 の消去済みブロック管理テーブル 2 3 3 の構成を表した図である。消去済みブロック管理テーブル 2 3 3 は、データ消去が行われた消去済みブロック 2 2 5 0 の管理を行うテーブルである。消去済みブロック 2 2 5 0 (図 3) は、消去済みブロック管理番号 2 3 3 0 によって管理され、ブロックの利用状態を表すフラグ 2 3 3 1 と対応する物理ブロック番号 2 3 3 2 が付与される。利用状態を表すフラグ 2 3 3 1 は、このブロックが消去済みブロック群に所属している場合は 1、新しいスクラッチブロック 2 2 3 0 として割り当てられるなどの処理によって、所属が消去済みブロック群から変更された場合には 0 を示す。

40

【 0 0 5 8 】

図 10 は、図 1 の物理ブロック管理テーブル 2 3 4 の構成を表した図である。物理ブロック管理テーブル 2 3 4 は、各ブロック 2 2 2 0 の利用状況を管理している。各ブロックは物理ブロック番号 2 3 4 0 によって管理され、ブロックごとに消去回数 2 3 4 1、有効ページ数 2 3 4 2、有効ページフラグ 2 3 4 3、書き込み先ページ番号 2 3 4 4 の情報を保持している。

【 0 0 5 9 】

50

消去回数 2 3 4 1 は、このブロックが消去された回数を示している。

【 0 0 6 0 】

有効ページ数 2 3 4 2 は、ブロック内の有効なデータを格納しているページの数を示している。また、有効ページフラグ 2 3 4 3 は、有効なデータを格納しているページの位置を示しており、有効データを格納しているページは 1、無効なデータを格納しているページは 0 で表わされる。有効ページフラグ 2 3 4 3 の最も右が 0 ページ目を表しており、最も左が N - 1 ページ目を表している。

【 0 0 6 1 】

書き込み先ページ番号 2 3 4 4 は、次に書き込み可能なページ番号を表している。このブロックがデータブロック群 2 2 4 に所属しており、書き込み可能なページが無い場合には、書き込み先ページ番号は N となる。

10

【 0 0 6 2 】

図 1 1 は、図 1 の変換テーブル管理テーブル 2 3 5 の構成を表した図である。変換テーブル管理テーブル 2 3 5 は、図 6 の分割変換テーブル 2 4 0 をテーブル管理番号 2 3 5 0 ごとに管理している。各テーブル管理番号 2 3 5 0 に対して、保存フラグ 2 3 5 1、キャッシュ有無フラグ 2 3 5 2、更新フラグ 2 3 5 3、追い出しカウント 2 3 5 4、キャッシュエントリ番号 2 3 5 5、物理アドレス 2 3 5 6 の情報を保持している。

【 0 0 6 3 】

このうち、保存フラグ 2 3 5 1 は、このテーブル管理番号 2 3 5 0 の分割変換テーブル 2 4 0 が不揮発性メモリ 2 2 内に保存されているか否かを表すフラグである。すでに不揮発性メモリ 2 2 に保存されている場合は 1、まだ保存されていない場合は 0 となる。

20

【 0 0 6 4 】

キャッシュ有無フラグ 2 3 5 2 は、このテーブル管理番号 2 3 5 0 の分割変換テーブル 2 4 0 が、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保持されているか否かを表すものであり、保持されている場合は 1、保存されていない場合には 0 を示す。

【 0 0 6 5 】

更新フラグ 2 3 5 3 は、この分割変換テーブル 2 4 0 が論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保持されている場合に、テーブル情報が更新されたことを表すフラグである。命令処理装置 4 からの要求などによってテーブル情報が更新された場合は 1、更新されていない場合は 0 を示す。更新フラグ 2 3 5 3 を用いて更新の有無を判定することで、更新されていない分割変換テーブル 2 4 0 を不揮発性メモリ 2 2 に対して書き込むことを無くし、処理速度の低下を抑える。

30

【 0 0 6 6 】

追い出しカウント 2 3 5 4 は、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の容量が満杯になった場合に、どの分割変換テーブル 2 4 0 を不揮発性メモリ 2 2 に書き込むか決定するためのものである。本実施例では、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 からのテーブル追い出しに L R U (L e a s t R e c e n t l y U s e d) 方式を用いているが、他の方式を使用してもよい。他の方式を使用する場合には、追い出しカウント 2 3 5 4 は無くてもよい。

【 0 0 6 7 】

キャッシュエントリ番号 2 3 5 5 は、分割変換テーブル 2 4 0 の論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 上での保存先を示す。

40

【 0 0 6 8 】

物理アドレス 2 3 5 6 は、分割変換テーブル 2 4 0 の不揮発性メモリ 2 2 上での保存先を示す。物理アドレス 2 3 5 6 は、物理ブロック番号 2 3 5 7 と物理ページ番号 2 3 5 8 の組み合わせからなる。

【 0 0 6 9 】

通常のデータキャッシュの場合では、キャッシュ内に保持しているエントリ分の情報が保持しない。しかし、本実施例においても同様の管理方法とすると、不揮発性メモリ 2 2 から論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 へ分割管理テーブル 2 4 0 の情

50

報を読み出す処理が行えない。そのため、論理 / 物理アドレス変換テーブルキャッシュ 230 に保持されているかどうかに関わらず、全ての分割変換テーブル 240 の情報を変換テーブル管理テーブル 235 に保持している。また、どのテーブル管理番号 2350 のテーブル情報が論理 / 物理アドレス変換テーブルキャッシュ 230 に保持されているかを識別するために、キャッシュ有無フラグ 2352 の情報を変換テーブル管理テーブル 235 内に格納している。

【0070】

図 12 は、図 1 のキャッシュ管理テーブル 236 の構成を表した図である。キャッシュ管理テーブル 236 は、論理 / 物理アドレス変換テーブルキャッシュ 230 のエントリをキャッシュエントリ番号 2360 ごとに管理している。各キャッシュエントリ番号 2360 に対して、有効フラグ 2361 を保持している。

10

【0071】

有効フラグ 2361 は、対応するキャッシュエントリ番号 2360 に分割変換テーブル 240 が保存されているか否かを表すものである。分割変換テーブル 240 が保存されている場合は 1、保存されていない場合には 0 を示す。

【0072】

図 1 の不揮発性メモリ 22、あるいは RAM 23 内の各テーブルなどは以上のように構成されている。これらテーブル構成の中で、本発明は特に図 6 の論理 / 物理アドレス変換テーブル、図 11 の変換テーブル管理テーブル、図 12 のキャッシュ管理テーブルに工夫がされている。

20

【0073】

係るテーブルなどを利用して、図 13 の処理フローチャートによりデータ読み出し処理を実行する。また、図 18 の処理フローチャートによりデータ書き込み処理を実行する。さらに、図 20 の処理フローチャートによりブロック消去処理を実行する。なお、これらの処理は、記憶装置 2 内のメモリコントローラ 21 により実行される。

【0074】

[データ読み出し処理]

図 13 は、データ読み出し時の処理フローチャートを表した図である。また、図 13 の各部ステップの詳細説明のために、図 14 から図 17 が使用される。

【0075】

30

図 1 において、データ読み出し処理は、命令処理装置 4 が読み出し対象の論理アドレスを指定することから開始される。

【0076】

図 13 のフローでは、ステップ S500 において、記憶装置 2 内のメモリコントローラ 21 が、データバス 3 および I / F 制御部 20 を介して、命令処理装置 4 から読み出し対象の論理アドレスを受信する。

【0077】

次に、メモリコントローラ 21 は、ステップ S51 において上記論理アドレスに対応する図 6 の分割変換テーブル 240 が、論理 / 物理アドレス変換テーブルキャッシュ 230 に存在しているか否かを確認する。存在しない場合には、不揮発性メモリ 22 から分割変換テーブル 240 を読み出す処理を行う。ステップ S51 における読み出し処理の詳細については、図 14 を用いて後述する。

40

【0078】

ステップ S51 の処理結果として、指定された論理アドレスに対応する分割変換テーブル 240 が、論理 / 物理アドレス変換テーブルキャッシュ 230 上に入手できた。この場合に、次のステップ S501 では、論理 / 物理アドレス変換テーブルキャッシュ 230 上の分割変換テーブル 240 を用いて、上記論理アドレスに対応する物理アドレスを特定する。分割変換テーブル 240 は、図 6 の構成を備えているので、物理アドレス 2203 として、物理ブロック番号 2204 と、物理ページ番号 2205 の組み合わせが得られている。

50

【 0 0 7 9 】

次に、ステップ S 5 0 2 では、図 1 1 の変換テーブル管理テーブル 2 3 5 において、ステップ S 5 0 1 で使用した分割管理テーブル 2 4 0 の追い出しカウント 2 3 5 4 を 0 に変更する。また、上記分割管理テーブル以外の分割管理テーブル 2 4 0 において、キャッシュ有無フラグ 2 3 5 2 が 1 であるテーブルの追い出しカウント 2 3 5 4 を 1 だけ加算する。ステップ S 5 0 2 での一連の処理により、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の容量が満杯になった場合に、古い（追い出しカウント 2 3 5 4 の数が多い）分割変換テーブル 2 4 0 から順に、不揮発性メモリ 2 2 に戻されて書き込まれる。これにより、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の容量が一定に保たれる。

【 0 0 8 0 】

10

その後、ステップ S 5 0 3 では、ステップ S 5 0 1 で特定した物理アドレスを用いて、不揮発性メモリ 2 2 からデータ 2 2 1 を読み出す。

【 0 0 8 1 】

次に、ステップ S 5 2 では、図 1 の論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の容量が満杯である場合には、不揮発性メモリ 2 2 に対して、分割変換テーブル 2 4 0 を書き込む処理を行う。書き込み処理の詳細については、図 1 5 を用いて後述する。

【 0 0 8 2 】

最後に、ステップ S 5 0 4 では、命令処理装置 4 に対して、読み出し終了報告を行う。

【 0 0 8 3 】

以上が読み出し時の概略処理であるが、ステップ S 5 1 およびステップ S 5 2 は処理をさらに細分化できるので、細分化した処理について説明する。図 1 4 は、ステップ S 5 1 の詳細な処理フローチャートを表した図である。この処理は、論理アドレスに対応する分割変換テーブル 2 4 0 を、読み出すための処理である。

20

【 0 0 8 4 】

ステップ S 5 1 では、まずステップ S 5 1 0 において命令処理装置 4 から受信した論理アドレスに対応する分割変換テーブル 2 4 0 が、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保持されているか、図 1 1 の変換テーブル管理テーブル 2 3 5 内のキャッシュ有無フラグ 2 3 5 2 を用いて確認する。キャッシュ有無フラグ 2 3 5 2 が 0 である場合には、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保持されていないので、ステップ S 5 1 1 の処理に入る。キャッシュ有無フラグ 2 3 5 2 が 1 である場合には、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保持されているので、ステップ S 5 1 の処理は終了となる。

30

【 0 0 8 5 】

ステップ S 5 1 1 では、引き続き図 1 1 の変換テーブル管理テーブル 2 3 5 の保存フラグ 2 3 5 1 が、1 である（分割変換テーブル 2 4 0 が不揮発性メモリ 2 2 に記憶されている）ことを確認する。保存フラグ 2 3 5 1 が 1 である場合には、ステップ S 5 1 2 の処理、0 である場合には、ステップ S 5 1 4 の処理を実行する。

【 0 0 8 6 】

保存フラグ 2 3 5 1 が 1 である場合には、ステップ S 5 1 2 において、この分割変換テーブル 2 4 0 の格納先である物理アドレス 2 3 5 6 を図 1 1 で確認する。

40

【 0 0 8 7 】

ステップ S 5 1 3 では、不揮発性メモリ 2 2 から対応する分割変換テーブル 2 4 0 を読み出す。そして、図 1 2 のキャッシュ管理テーブル 2 3 6 の有効フラグ 2 3 6 1 を確認し、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の空いているエントリに、読み出した分割変換テーブル 2 4 0 の情報を格納する。

【 0 0 8 8 】

なお、ステップ S 5 1 1 において保存フラグ 2 3 5 1 が 0 である場合には、ステップ S 5 1 4 において図 6 のキャッシュ管理テーブル 2 3 6 の有効フラグ 2 3 6 1 を確認し、論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 の空いているエントリの選択を行う。

【 0 0 8 9 】

50

その後、ステップ S 5 1 5 において、図 1 1 の変換テーブル管理テーブル 2 3 5 のキャッシュ有無フラグ 2 3 5 2 を 1 に変更し、更新フラグ 2 3 5 3 と追い出しフラグ 2 3 5 4 を 0 に初期化し、キャッシュエントリ番号 2 3 5 5 をステップ S 5 1 3 もしくはステップ S 5 1 4 で選択したエントリ番号に更新する。また、図 1 2 のキャッシュ管理テーブル 2 3 6 において、上記キャッシュエントリ番号 2 3 5 5 に対応する有効フラグ 2 3 6 1 を 1 に変更する。以上がステップ S 5 1 の処理の詳細である。

【 0 0 9 0 】

図 1 5 はステップ S 5 2 の詳細な処理フローチャートを表した図である。ステップ S 5 2 は、この全体処理により、分割変換テーブル 2 4 0 を不揮発性メモリ 2 2 へ書き込む処理を行う。

10

【 0 0 9 1 】

ステップ S 5 2 の最初のステップ S 5 2 0 では、まず論理 / 物理アドレス変換テーブル キャッシュ 2 3 0 の容量が満杯であるかどうかを確認する。満杯である場合 (Y E S) には、ステップ S 5 2 2 側に移り分割変換テーブル 2 4 0 を不揮発性メモリ 2 2 へと書き込む処理を行う。満杯でない場合 (N O) には、ステップ S 5 2 の処理は終了となる。

【 0 0 9 2 】

不揮発性メモリ 2 2 への分割変換テーブル 2 4 0 の書き込みを行う場合は、まずステップ S 5 2 1 において、図 1 1 の変換テーブル管理テーブル 2 3 5 内のキャッシュ有無フラグ 2 3 5 2 と追い出しカウンタ 2 3 5 4 を参照する。そして、キャッシュ有無フラグ 2 3 5 2 が 1 (論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保存されている) であり、かつこの中で追い出しカウンタ 2 3 5 4 が最も大きい分割変換テーブル 2 4 0 を書き込み対象として選択する。

20

【 0 0 9 3 】

その後、ステップ S 5 2 2 において、選択した分割変換テーブル 2 4 0 の更新フラグ 2 3 5 3 (図 1 1) を確認し、更新フラグ 2 3 5 3 が 1 (更新あり) である場合には、ステップ S 5 3 に移り書き込み先ページの特定を行う。更新フラグ 2 3 5 3 が 0 (更新なし) である場合には、ステップ S 5 2 4 に移る。なお、ステップ S 5 3 の詳細は、図 1 6 で後述する。

【 0 0 9 4 】

ステップ S 5 2 3 では、ステップ S 5 3 で特定した物理アドレスに対して選択した分割変換テーブル 2 4 0 を書き込む。

30

【 0 0 9 5 】

ステップ S 5 4 では、書き込み終了後、図 7 のスクラッチブロック管理テーブル 2 3 1 、図 8 のデータブロック管理テーブル 2 3 2 、図 1 0 の物理ブロック管理テーブル 2 3 4 の更新処理を行う。なお、ステップ S 5 4 の詳細は、図 1 7 で後述する。

【 0 0 9 6 】

最後に、ステップ S 5 2 4 では、書き込み以前の変換テーブル管理テーブル 2 3 5 (図 1 1) の物理アドレス 2 3 5 6 から、図 1 0 の物理ブロック管理テーブル 2 3 4 の対応する物理ブロック番号 2 3 4 0 を選択し、有効ページ数 2 3 4 2 を 1 つ減算し、有効ページフラグ 2 3 4 3 の該当ページ部分を 0 に更新する。

40

【 0 0 9 7 】

また、変換テーブル管理テーブル 2 3 5 (図 1 1) において、書き込みを行ったテーブル管理番号 2 3 5 0 と対応する保存フラグ 2 3 5 1 を 1 (不揮発性メモリ 2 2 に保存) に変更し、キャッシュ有無フラグ 2 3 5 2 を 0 (論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 に保存せず) に変更する。また、図 1 1 の物理アドレス 2 3 5 6 の部分を不揮発性メモリ 2 2 の書き込み先の物理アドレスに更新する。

【 0 0 9 8 】

そして、書き込みを行った分割管理テーブル 2 4 0 のキャッシュエントリ番号 2 3 5 5 (図 1 1) を参照し、図 1 2 のキャッシュ管理テーブル 2 3 6 において、対応するキャッシュエントリ番号 2 3 6 0 の有効フラグ 2 3 6 1 を 0 (分割管理テーブル 2 4 0 保存せず

50

）に変更する。

【 0 0 9 9 】

なお、ステップ S 5 2 2 において、更新フラグ 2 3 5 3 が 0（更新なし）である場合には、ステップ S 5 3、ステップ S 5 2 3、ステップ S 5 4 の処理は行わない。また、ステップ S 5 2 4 でも、物理ブロック管理テーブル 2 3 4（図 1 0）の更新、変換テーブル管理テーブル 2 3 5（図 1 1）における物理アドレス 2 3 5 6 の更新は行わない。以上がステップ S 5 2 の処理の詳細である。

【 0 1 0 0 】

図 1 5 のステップ S 5 2 内の主要な処理であるステップ S 5 3 およびステップ S 5 4 は、さらに処理を細分化することができる。

10

【 0 1 0 1 】

図 1 6 は、ステップ S 5 3 の詳細な処理フローチャートを表した図である。ステップ S 5 3 の最初のステップ S 5 3 0 では、まず書き込み対象の分割変換テーブル 2 4 0（図 6）が所属する論理グループ番号 2 2 0 0 に対して、スクラッチブロック 2 2 3 0（図 7）が割り当てられているか確認する。この確認は、スクラッチブロック管理テーブル 2 3 1 内で、論理グループ番号 2 2 0 0 と一致する論理グループ番号 2 3 1 0 のフラグ 2 3 1 2 の値を判定することで行う。フラグ 2 3 1 2 が 1（書き込み可能）であればスクラッチブロック 2 2 3 0 が既に割り当てられていると判定し、0（書き込み不可）であれば割り当てられていないと判定する。既に割り当てられている場合には、ステップ S 5 3 3 へと移行する。

20

【 0 1 0 2 】

割り当てられていない場合には、ステップ S 5 3 1 において、図 3 の消去済みブロック 2 2 5 0の中からブロックを1つ選択して、図 7 のスクラッチブロック管理テーブル 2 3 1 の物理ブロック番号 2 3 1 3 部分に登録し、フラグ 2 3 1 2 を 1（書き込み可能）に変更する。

【 0 1 0 3 】

その後、ステップ S 5 3 2 において、割り当てた図 3 の消去済みブロック 2 2 5 0 に対して、図 9 の消去済みブロック管理テーブル 2 3 3 内のフラグ 2 3 3 1 を 0（消去済みブロック群に所属せず）に変更する。

【 0 1 0 4 】

30

次に、ステップ S 5 3 3 では、図 7 のスクラッチブロック管理テーブル 2 3 1 を確認し、スクラッチブロック番号 2 3 1 1 に対応する物理ブロック番号 2 3 1 3 を確認する。

【 0 1 0 5 】

そして、ステップ S 5 3 4 では、ステップ S 5 3 3 で確認した物理ブロック番号 2 3 1 3 を、図 1 0 の物理ブロック管理テーブル 2 3 4 の物理ブロック番号 2 3 4 0 と参照し、該当ブロックの書き込み先ページ番号 2 3 4 4 を得る。ステップ S 5 3 は以上で完了となる。

【 0 1 0 6 】

また図 1 7 は、ステップ S 5 4 の詳細な処理フローチャートを表した図である。ステップ S 5 4 の最初のステップ S 5 4 0 では、まず書き込みによって図 3 のスクラッチブロック 2 2 3 0 の空きページが無くなったかどうかを確認する。空きページがない場合には、ステップ S 5 4 1 の処理に入り、空きページがある場合にはステップ S 5 4 2 に移る。

40

【 0 1 0 7 】

空きページが無くなった場合には、ステップ S 5 4 1 において、以下の一連の処理を実行する。まず、図 7 のスクラッチブロック管理テーブル 2 3 1 において、このスクラッチブロックのフラグ 2 3 1 2 を 0（書き込み不可）に変更する。その後、図 8 のデータブロック管理テーブル 2 3 2 において、上記スクラッチブロックが所属していた論理グループ番号 2 3 1 0 と対応する論理グループ番号 2 3 2 0 の中で、フラグ 2 3 2 2 が 0（読み出し不可）であるデータブロック番号 2 3 2 1 を選択する。そして、選択したデータブロック番号 2 3 2 1 のフラグ 2 3 2 2 を 1（読み出し可能）に変更し、さらに物理ブロック番

50

号 2 3 2 3 部分に上記スクラッチブロックの物理ブロック番号 2 3 1 3 を登録する。

【 0 1 0 8 】

スクラッチブロックに空きページが存在する場合には、ステップ S 5 4 1 の処理は行わない。ステップ S 5 4 1 もしくはステップ S 5 4 0 の後、ステップ S 5 4 2 においては、図 1 0 の物理ブロック管理テーブル 2 3 4 の有効ページ数 2 3 4 2 および書き込み先ページ番号 2 3 4 4 を 1 つ加算し、有効ページフラグ 2 3 4 3 を更新する。以上で、ステップ S 5 4 の処理は終了となる。

【 0 1 0 9 】

[データ書き込み処理]

図 1 8 は、データ書き込み時の処理フローチャートを表した図である。一部、データ読み出し時と同一のステップ S 番号を持つ処理が存在するが、これらの処理については処理内容も同一であるため、説明を省略する。

10

【 0 1 1 0 】

データ書き込み処理は、ステップ S 6 0 0 において、メモリコントローラ 2 1 がデータバス 3 および I / F 制御部 2 0 を介して、命令処理装置 4 から書き込みデータと論理アドレスを受信するところから開始される。

【 0 1 1 1 】

次に、メモリコントローラ 2 1 は、ステップ S 5 3 においてデータを書き込む物理アドレスの特定を行う。この処理は図 1 6 で詳細に説明したとおりなので、説明は省略する。

【 0 1 1 2 】

その後、ステップ S 6 0 1 において、ステップ S 5 3 で特定した物理アドレスに対して、データを書き込む。

20

【 0 1 1 3 】

ステップ S 6 1 では、書き込み終了後、各種管理テーブルの更新を行う。この処理は図 1 9 を用いて後述する。

【 0 1 1 4 】

最後に、ステップ S 6 0 2 において、命令処理装置 4 に対して、書き込み終了報告を行う。

【 0 1 1 5 】

以上が書き込み時の処理であるが、ステップ S 6 1 は処理をさらに細分化できるので、細分化した処理について説明する。図 1 9 はステップ S 6 1 の詳細な処理フローチャートを表した図である。

30

【 0 1 1 6 】

ステップ S 6 1 では、まずステップ S 5 4 において、データ書き込みに対して、スクラッチブロック管理テーブル 2 3 1、データブロック管理テーブル 2 3 2、物理ブロック管理テーブル 2 3 4 の更新処理を行う。この処理は図 1 7 で詳細に説明したとおりなので、ここでの説明は省略する。

【 0 1 1 7 】

次に、ステップ S 5 1 において、分割変換テーブル 2 4 0 の読み出しを行う。この処理は図 1 4 で詳細に説明したとおりなので、ここでの説明は省略する。

40

【 0 1 1 8 】

ステップ S 6 1 0 では、図 3 の論理 / 物理アドレス変換テーブルキャッシュ 2 3 0 上の分割変換テーブル 2 4 0 から、論理アドレスに対応する書き込み前の物理アドレスを特定し、この書き込み前の物理アドレスを用いて物理ロジック管理テーブル 2 3 4 (図 1 0) の有効ページ数 2 3 4 2 の減算、及び有効ページフラグ 2 3 4 3 の無効化を行う。また、分割変換テーブル 2 4 0 の物理アドレス 2 2 0 3 部分を図 1 8 のステップ S 5 3 で特定した物理アドレスに書き換える。

【 0 1 1 9 】

その後、ステップ S 6 1 1 で、図 1 1 の変換テーブル管理テーブル 2 3 5 において、ステップ S 6 1 0 で更新した分割変換テーブル 2 4 0 のテーブル管理番号 2 3 5 0 に対応す

50

る追い出しカウント 2 3 5 4 を 0 に変更する。また、上記以外でキャッシュ有無フラグ 2 3 5 2 が 1 であるテーブル管理番号 2 3 5 0 の追い出しフラグ 2 3 5 4 を 1 だけ加算する。

【 0 1 2 0 】

その後、ステップ S 5 2 において、分割変換テーブル 2 4 0 の書き込みを行う。この処理は図 1 5 で詳細に説明したとおりなので、ここでの説明は省略する。

【 0 1 2 1 】

以上がステップ S 6 1 の処理の詳細である。

【 0 1 2 2 】

[ブロック消去処理]

10

図 2 0 は、ブロック消去時の処理フローチャートを表した図である。図 1 のメモリコントローラ 2 1 は、ステップ S 7 0 0 において、図 3 の消去済みブロック 2 2 5 0 の数が一定数以下になった場合に、ブロック消去処理を開始する。

【 0 1 2 3 】

まず、ステップ S 7 0 1 では、メモリコントローラ 2 1 は、図 8 のデータブロック管理テーブル 2 3 2 を参照し、登録されている物理ブロック番号 2 3 2 3 を取得する。取得した物理ブロック番号 2 3 2 3 と対応する図 1 0 の物理ブロック管理テーブル 2 3 4 内の物理ブロック番号 2 3 4 0 の有効ページ数 2 3 4 2 を参照する。そして、データブロック管理テーブル 2 3 2 に登録されているブロックの中で、最も有効データページ数の少ないブロックを消去対象として選択する。

20

【 0 1 2 4 】

次に、ステップ S 7 0 2 では、消去対象として選択したブロックの有効ページ数 2 3 4 2 が 0 であるか確認する。

【 0 1 2 5 】

有効ページ数 2 3 4 2 が 0 でない場合は、ステップ S 7 0 3 において、物理ブロック管理テーブル 2 3 4 の有効ページフラグ 2 3 4 3 を参照し、有効ページのデータをスクラッチブロック 2 2 3 0 へコピーする。

【 0 1 2 6 】

このコピー作業を、選択したブロックの有効ページ数 2 3 4 2 が 0 になるまで繰り返し、有効ページ数 2 3 4 2 が 0 になった場合は、ステップ S 7 0 4 に移って、該当ブロックを消去する。

30

【 0 1 2 7 】

最後に、ステップ S 7 0 5 では、各種テーブルについての一連の更新処理を実行する。まず、図 8 のデータブロック管理テーブル 2 3 2 の消去したブロック番号と一致する物理ブロック番号 2 3 2 3 のフラグ 2 3 2 2 を 0 (読み出し不可)に変更し、データブロック管理テーブル 2 3 2 からこのブロックの登録を抹消する。そして、消去したブロック番号を図 9 の消去済みブロック管理テーブル 2 3 3 のフラグ 2 3 3 1 が 0 (消去済みブロック群に所属せず)である消去済みブロック番号 2 3 3 0 のエントリに登録し、フラグ 2 3 3 1 を 1 (消去済みブロック群に所属)に変更する。また図 1 0 の物理ブロック管理テーブル 2 3 4 において、消去したブロック番号に対応する物理ブロック番号 2 3 4 0 の消去回数 2 3 4 1 を 1 つ加算する。

40

【 0 1 2 8 】

図 2 0 の上記消去処理を、消去済みブロック 2 2 5 0 の数が一定数以上となるまで繰り返し行う。以上がブロック消去時の処理である。

【 0 1 2 9 】

なお、本発明は上記の実施例に限定されるものではなく、さまざまな変形例が含まれる。例えば、上記した実施例は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。

【 0 1 3 0 】

また、上記の各構成、機能、処理部、処理手段等は、それらの一部または全部を、例え

50

ば集積回路で設計する等によるハードウェアで実現してもよい。また、上記の各構成、機能等は、プロセッサがそれぞれの機能を実現するプログラムを解釈し、実行することによるソフトウェアで実現してもよい。

【 0 1 3 1 】

また、制御線や情報線は説明上必要と考えられるものを示しており、製品上必ずしも全ての制御線や情報線を示しているとは限らない。実際には、殆ど全ての構成が相互に接続されていると考えて良い。

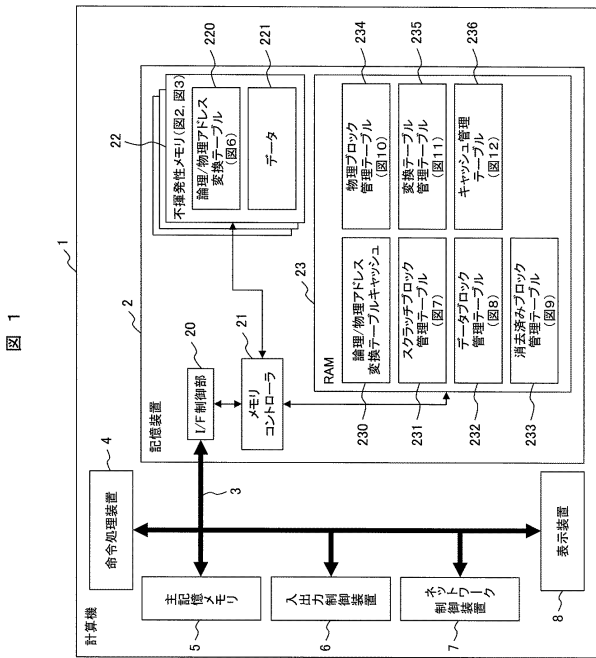
【符号の説明】

【 0 1 3 2 】

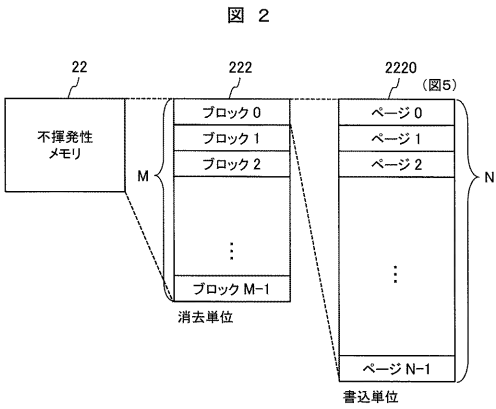
1 : 計算機	10
2 : 記憶装置	
3 : データバス	
4 : 命令処理装置	
5 : 主記憶メモリ	
6 : 入出力制御装置	
7 : ネットワーク制御装置	
8 : 表示装置	
2 0 : I / F 制御部	
2 1 : メモリコントローラ	
2 2 : 不揮発性メモリ	20
2 3 : R A M	
2 2 0 : 論理 / 物理アドレス変換テーブル	
2 2 1 : データ	
2 3 0 : 論理 / 物理アドレス変換テーブルキャッシュ	
2 3 1 : スクラッチブロック管理テーブル	
2 3 2 : データブロック管理テーブル	
2 3 3 : 消去済みブロック管理テーブル	
2 3 4 : 物理ブロック管理テーブル	
2 3 5 : 変換テーブル管理テーブル	
2 3 6 : キャッシュ管理テーブル	30
2 2 2 : ブロック	
2 2 2 0 : ページ	
2 2 3 0 : スクラッチブロック	
2 2 4 0 : データブロック	
2 2 5 0 : 消去済みブロック	
2 2 2 1 : ブロックヘッダページ	
2 2 2 2 : データページ	
2 2 2 3 : テーブルページ	
2 2 2 4 : 空きページ	
2 2 2 1 0 : ブロック消去回数	40
2 2 2 1 1 : 空き領域	
2 2 2 2 1 : データ	
2 2 2 2 2 : ページ属性	
2 2 2 2 3 : 論理アドレス	
2 2 2 2 4 : データ書き込み番号	
2 2 2 3 1 : 論理 / 物理アドレス変換テーブル値	
2 2 2 3 2 : ページ属性	
2 2 2 3 3 : テーブル管理番号	
2 2 2 3 4 : テーブル書き込み番号	
2 2 0 0 : 論理グループ番号	50

2 2 0 1 : テーブル管理番号	
2 2 0 2 : 論理アドレス	
2 2 0 3 : 物理アドレス	
2 4 0 : 分割変換テーブル	
2 3 1 0 : 論理グループ番号	
2 3 1 1 : スクラッチブロック番号	
2 3 1 2 : フラグ	
2 3 1 3 : 物理ブロック番号	
2 3 2 0 : 論理グループ番号	
2 3 2 1 : データブロック番号	10
2 3 2 2 : フラグ	
2 3 2 3 : 物理ブロック番号	
2 3 3 0 : 消去済みブロック番号	
2 3 3 1 : フラグ	
2 3 3 2 : 物理ブロック番号	
2 3 4 0 : 物理ブロック番号	
2 3 4 1 : 消去回数	
2 3 4 2 : 有効ページ数	
2 3 4 3 : 有効ページフラグ	
2 3 4 4 : 書き込み先ページ番号	20
2 3 5 0 : テーブル管理番号	
2 3 5 1 : 保存フラグ	
2 3 5 2 : キャッシュ有無フラグ	
2 3 5 3 : 更新フラグ	
2 3 5 4 : 追い出しカウント	
2 3 5 5 : キャッシュエントリ番号	
2 3 5 6 : 物理アドレス	
2 3 6 0 : キャッシュエントリ番号	
2 3 6 1 : 有効フラグ	

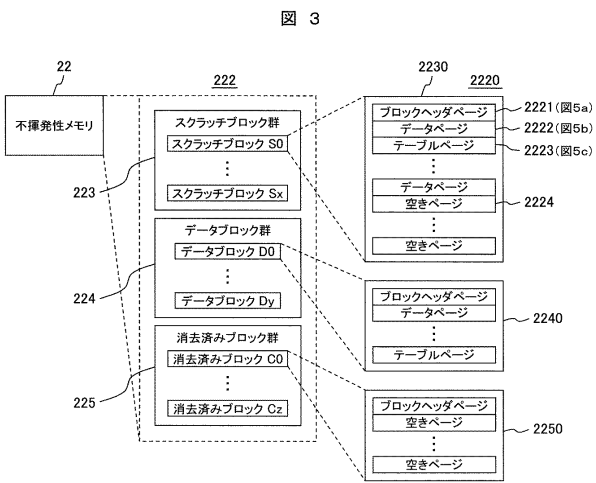
【図 1】



【図 2】



【図 3】

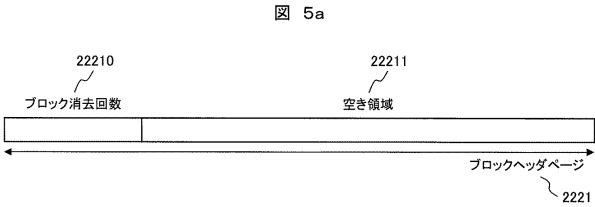


【図 4】

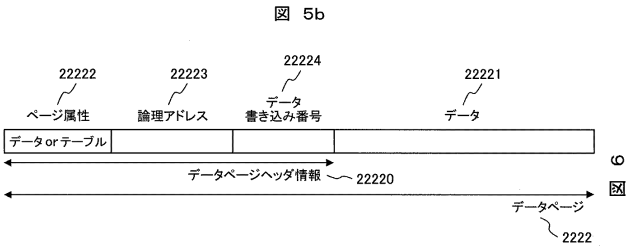
	スクラッチブロック 2230	データブロック 2240	消去済みブロック 2250	
ブロックヘッダページ 2221 (図5a)	○	○	○	○
データページ 2222 (図5b)	△	△	×	×
テーブルページ 2223 (図5c)	△	△	×	×
空きページ 2224	○	×	○	○

○: 有り ×: 無し △: いずれか一方がないことがある

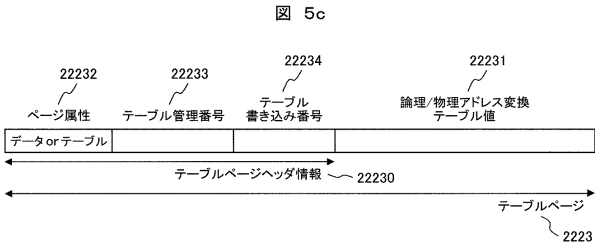
【図 5 a】



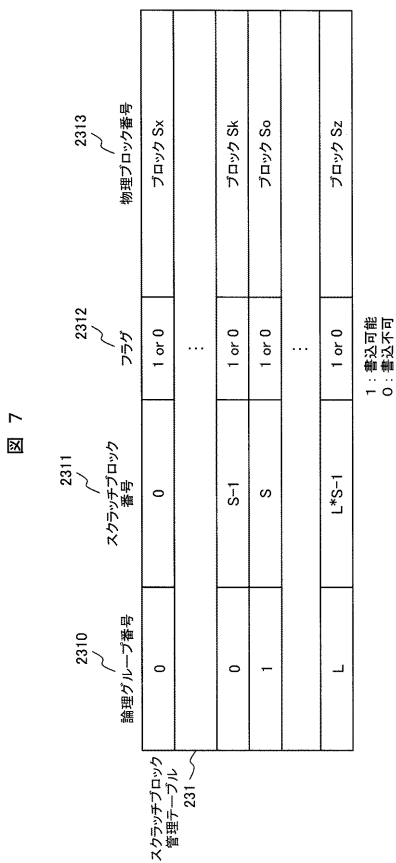
【図 5 b】



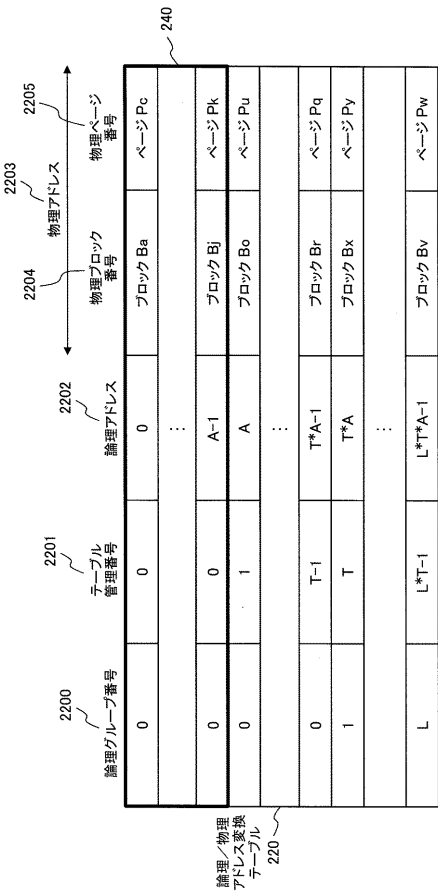
【図 5 c】



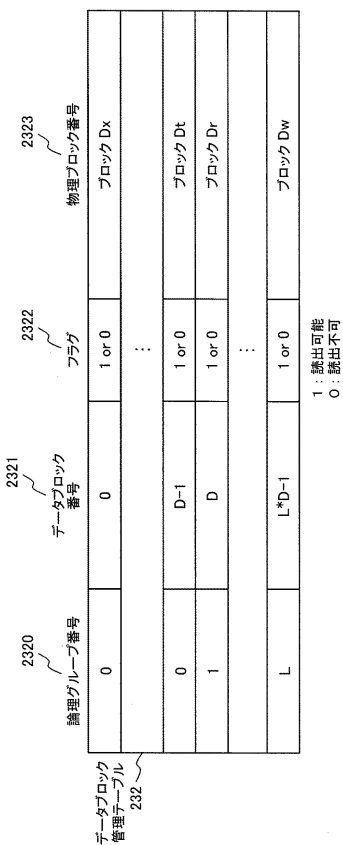
【図 7】



【図 6】

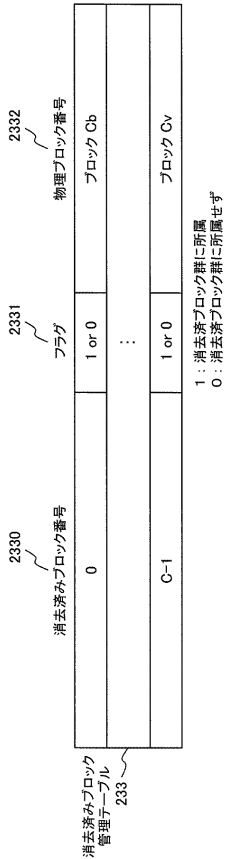


【図 8】



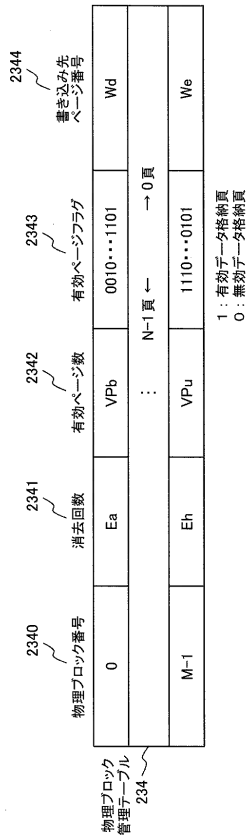
【図 9】

図 9



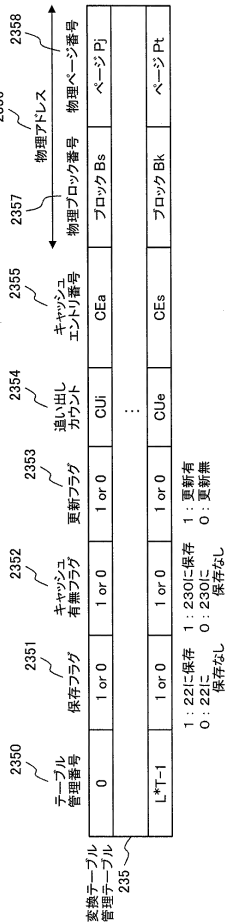
【図 10】

図 10



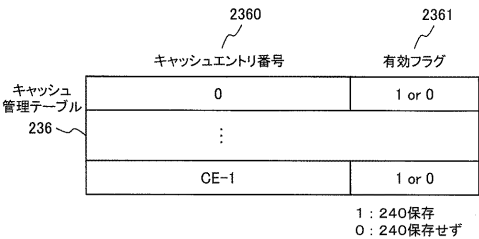
【図 11】

図 11



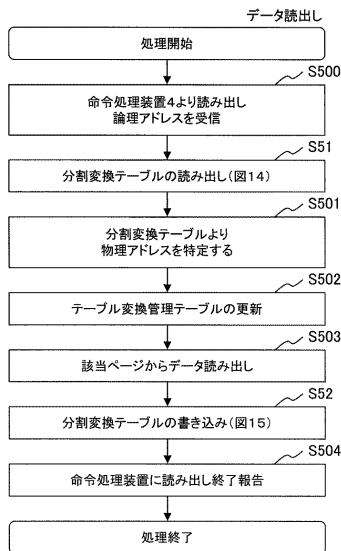
【図 12】

図 12



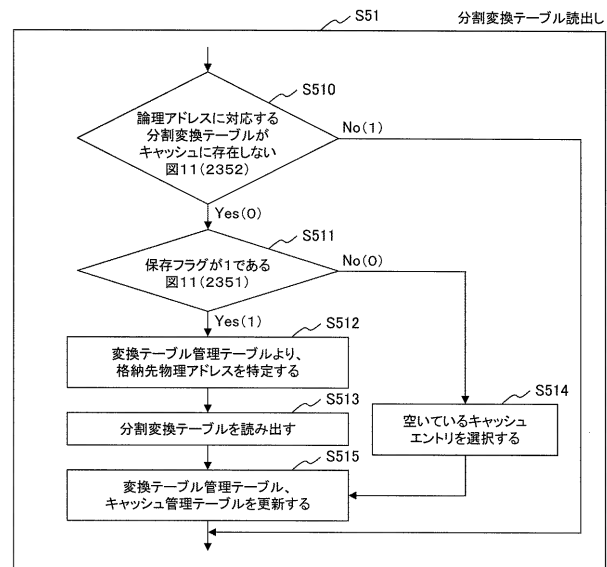
【図 13】

図 13



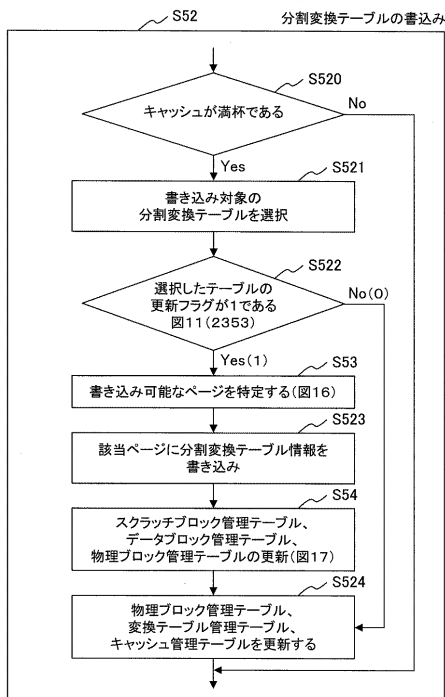
【図 14】

図 14



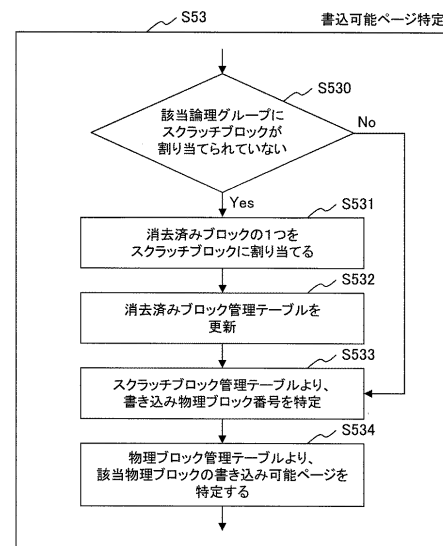
【図 15】

図 15



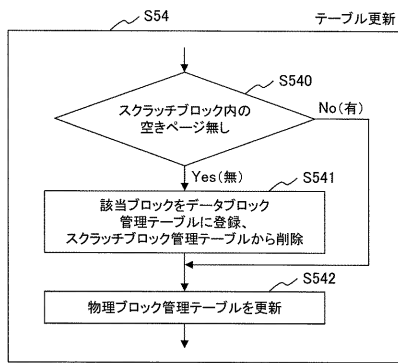
【図 16】

図 16



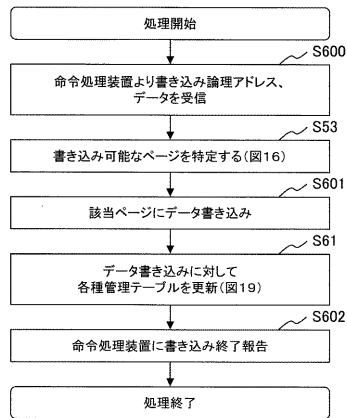
【図 17】

図 17



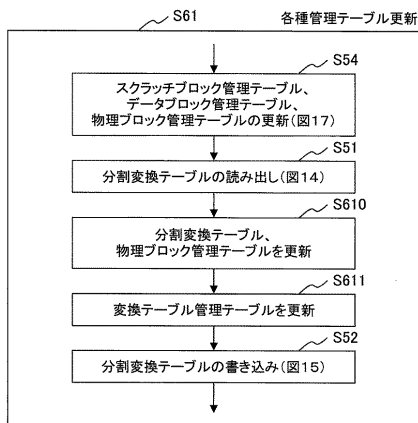
【図 18】

図 18



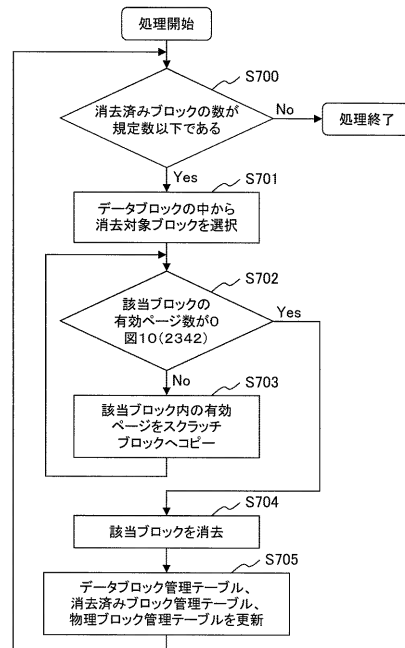
【図 19】

図 19



【図 20】

図 20



フロントページの続き

(72)発明者 松田 光司

茨城県日立市大みか町五丁目2番1号 株式会社日立製作所 情報制御システム社内

審査官 渡部 博樹

(56)参考文献 特開2001-142774(JP,A)

特開2009-282836(JP,A)

国際公開第2011/007511(WO,A1)

(58)調査した分野(Int.Cl., DB名)

G06F12/00 - G06F12/06

G06F12/08 - G06F12/12

G06F13/16 - G06F13/18