

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 11 月 8 日 (08.11.2018)



(10) 国际公布号
WO 2018/201709 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) **H01L 27/12** (2006.01)
H01L 21/428 (2006.01)
- (21) 国际申请号: PCT/CN2017/113574
- (22) 国际申请日: 2017 年 11 月 29 日 (29.11.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710308737.3 2017年5月4日 (04.05.2017) CN
- (71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号,
Beijing 100015 (CN)。 合肥鑫晟光电科技有
限公司 (HEFEI XINSHENG OPTOELECTRONICS

TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省
合肥市新站区工业园内, Anhui 230012 (CN)。

- (72) 发明人: 操彬彬 (CAO, Binbin); 中国北京市经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。
孙林 (SUN, Lin); 中国北京市经济技术开发区
地泽路 9 号, Beijing 100176 (CN)。 王超 (WANG,
Chao); 中国北京市经济技术开发区地泽
路 9 号, Beijing 100176 (CN)。

- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN &
ASSOCIATES); 中国北京市海淀区彩和坊路 10
号 1 号楼 10 层, Beijing 100080 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家
保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,
BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,
CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) Title: THIN FILM TRANSISTOR, MANUFACTURING METHOD THEREFOR, ARRAY SUBSTRATE, AND DISPLAY DEVICE

(54) 发明名称: 薄膜晶体管及其制造方法、阵列基板、显示装置

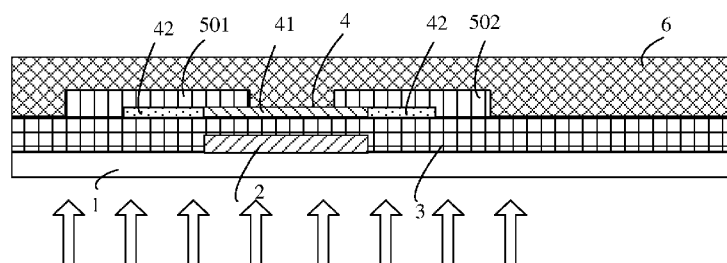


图 1e

(57) Abstract: A manufacturing method for a thin film transistor, comprising: providing a substrate (1); forming a gate (2), an active layer (4), a drain (502) and a source (501) on the substrate (1), the active layer (4) comprising a channel region (41) at least partially overlapped with the gate (2) and second portions (42) located on both sides of the channel region (41); carrying out a laser annealing process from one side of the substrate (1) to block the channel region (41) from being irradiated by laser, so that the resistivity of the second portions (42) of the active layer (4) is lower than the resistivity of the channel region (41); and the second portions (42) of the active layer (4) are electrically connected with the source (501) and the drain (502). The method can reduce the overlap resistance between the active layer (4) and the source (501) and between the active layer (4) and the drain (502), and improve the on-state current, mobility and switching ratio of the thin film transistor. Further disclosed are a thin film transistor, an array substrate (14), and a display device (13).

(57) 摘要: 一种薄膜晶体管的制造方法, 包括: 提供衬底基板 (1); 在衬底基板 (1) 上形成栅极 (2)、有源层 (4)、漏极 (502) 和源极 (501), 有源层 (4) 包括至少部分与栅极 (2) 重叠的沟道区 (41) 和位于沟道区 (41) 两侧的第二部分 (42); 从衬底基板 (1) 的一侧进行激光退火工艺处理, 使沟道区 (41) 被遮挡而不受到激光的照射, 以使有源层 (4) 的第二部分 (42) 的电阻率低于沟道区 (41) 的电阻率; 有源层 (4) 的第二部分 (42) 与源极 (501) 和漏极 (502) 电连接。该方法可以减小有源层 (4) 和源极 (501) 和漏极 (502) 间的搭接电阻, 提升薄膜晶体管的开态电流、迁移率和开关比。还公开了薄膜晶体管以及阵列基板 (14)、显示装置 (13)。

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

薄膜晶体管及其制造方法、阵列基板、显示装置

技术领域

5 本公开涉及一种薄膜晶体管及其制造方法、阵列基板、显示装置。

背景技术

随着显示器件的越发成熟，氧化物有源层的需求越来越高。氧化物半导体作为有源层材料，相比传统的非晶硅 (a-Si) 材料具有载流子迁移率高、制备温度低、大面积均匀性优良、光学透过率高等优势，这些优势也决定了氧化物薄膜晶体管(Oxide TFT)适用于制备高分辨率的薄膜晶体管液晶显示器 (TFT-LCD)、有源矩阵有机发光二极管面板 (AM-OLED)、柔性显示、透明显示等新型显示器件。

15 发明内容

本公开一实施例提供了一种薄膜晶体管的制造方法，其包括：提供衬底基板；在所述衬底基板上形成栅极、有源层、漏极和源极，所述有源层包括至少部分与所述栅极重叠的沟道区和位于所述沟道区两侧的第二部分；以及从所述衬底基板的一侧进行激光退火工艺处理，使所述沟道区被遮挡而不受到所述激光的照射，且使所述有源层的第二部分的电阻率低于所述沟道区的电阻率；其中，所述有源层的第二部分与所述源极和所述漏极电连接。

例如，该薄膜晶体管的制造方法的一个示例中，所述薄膜晶体管为底栅型薄膜晶体管；在所述衬底基板的未设置有所述有源层的一侧以所述栅极作为掩模进行所述激光退火工艺处理。

25 例如，该薄膜晶体管的制造方法的一个示例中，所述薄膜晶体管为底栅型薄膜晶体管；所述制造方法还包括在所述有源层的远离所述衬底基板的一侧形成与至少部分所述沟道区重叠的遮挡层，在所述衬底基板的设置有所述有源层的一侧以所述遮挡层作为掩模进行所述激光退火工艺处理。

例如，该薄膜晶体管的制造方法的一个示例中，所述薄膜晶体管为顶栅型薄膜晶体管；在所述衬底基板的设置有所述有源层的一侧以所述栅极作为掩模进行所述激光退火工艺处理。

5 例如，该薄膜晶体管的制造方法的一个示例中，所述薄膜晶体管为顶栅型薄膜晶体管；所述制造方法还包括在所述有源层的靠近所述衬底基板的一侧形成与至少部分所述沟道区重叠的遮挡层，在所述衬底基板的未设置有所述有源层的一侧以所述遮挡层作为掩模进行所述激光退火工艺处理。

例如，该薄膜晶体管的制造方法的一个示例还包括在形成所述源极和漏极之前，在所述有源层上形成刻蚀阻挡层。

10 例如，该薄膜晶体管的制造方法的一个示例还包括在所述源极和漏极上形成绝缘层，其中，所述激光退火工艺处理在形成所述源极和漏极上的绝缘层后执行。

例如，该薄膜晶体管的制造方法的一个示例中，所述激光退火工艺处理在形成所述源极和漏极后执行。

15 例如，该薄膜晶体管的制造方法的一个示例中，所述激光退火工艺处理在形成所述有源层后且形成所述源极和漏极前执行。

例如，该薄膜晶体管的制造方法的一个示例中，所述激光退火工艺处理在形成所述刻蚀阻挡层后且形成所述源极和漏极前执行。

20 例如，该薄膜晶体管的制造方法的一个示例中，所述激光退火工艺为准分子激光退火工艺或连续震荡激光退火工艺。

例如，该薄膜晶体管的制造方法的一个示例中，进行所述激光退火处理时，激光能量为 $100\text{-}300\text{mj}/\text{cm}^2$ 。

25 本公开至少一实施例还提供一种薄膜晶体管，其包括：设置在衬底基板上的栅极、栅极绝缘层、有源层、漏极和源极。所述有源层包括经由本公开实施例中所述的激光退火工艺处理形成，包括至少部分与所述栅极重叠的沟道区和未与所述栅极重叠的第二部分；所述第二部分的电阻率低于所述沟道区电阻率；所述有源层的第二部分与所述源极和所述漏极电连接。

例如，该薄膜晶体管的一个示例中，所述薄膜晶体管为底栅型薄膜晶体管。

30 例如，该薄膜晶体管的一个示例还包括遮挡层，遮挡层设置于所述有源层的远离所述衬底基板的一侧，且与至少部分所述沟道区重叠。

例如，该薄膜晶体管的一个示例中，所述薄膜晶体管为顶栅型薄膜晶体管。

例如，该薄膜晶体管的一个示例还包括遮挡层，遮挡层设置于所述有源层的靠近所述衬底基板的一侧，且与至少部分所述沟道区重叠。

5 例如，该薄膜晶体管的一个示例还包括设置在所述有源层上的刻蚀阻挡层。

本公开至少一实施例还提供一种阵列基板，其包括本公开的实施例提供的任意一种薄膜晶体管。

10 本公开至少一实施例还提供一种显示装置，其包括本公开的实施例提供的任意一种阵列基板。

附图说明

15 为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

图 1a-1g 为本公开一实施例提供的一种底栅型薄膜晶体管的制造方法示意图；

图 1h 为在本实施例提供的薄膜晶体管的制造方法中氧化铟镓锌(IGZO)的方块电阻随激光能量变化的曲线图；

20 图 2 为本公开一实施例提供的另一种底栅型薄膜晶体管的制造方法示意图；
图 3 为本公开一实施例提供的又一种底栅型薄膜晶体管的制造方法示意图；
图 4a-4f 为本公开一实施例提供的又一种底栅型薄膜晶体管的制造方法示意图；

25 图 5a-5h 为本公开一实施例提供的又一种底栅型薄膜晶体管的制造方法示意图；

图 6 为本公开一实施例提供的又一种底栅型薄膜晶体管的制造方法示意图；
图 7 为本公开一实施例提供的又一种底栅型薄膜晶体管的制造方法示意图；
图 8a-8j 为本公开一实施例提供的一种顶栅型薄膜晶体管的制造方法示意图；

30 图 9 为本公开一实施例提供的另一种顶栅型薄膜晶体管的制造方法示意图；
图 10a-10k 为本公开一实施例提供的又一种顶栅型薄膜晶体管的制造方法

示意图；

图 11 为本公开一实施例提供的又一种顶栅型薄膜晶体管的制造方法示意图；

5 图 12 为本公开一实施例提供的又一种顶栅型薄膜晶体管的制造方法示意图；

图 13 为本公开一实施例提供的一种底栅型薄膜晶体管示意图；

图 14 为本公开一实施例提供的另一种底栅型薄膜晶体管示意图；

图 15 为本公开一实施例提供的又一种底栅型薄膜晶体管示意图；

图 16 为本公开一实施例提供的一种顶栅型薄膜晶体管示意图；

10 图 17 为本公开一实施例提供的另一种顶栅型薄膜晶体管示意图；

图 18 为本公开一实施例提供的一种阵列基板示意图；

图 19 为本公开一实施例提供的另一种阵列基板示意图；

图 20 为本公开一实施例提供的又一种阵列基板示意图；

图 21 为本公开一实施例提供的又一种阵列基板示意图；

15 图 22 为本公开一实施例提供的又一种阵列基板示意图；

图 23 为本公开一实施例提供的又一种阵列基板示意图；

图 24 为本公开一实施例提供的一种显示装置示意图。

具体实施方式

20 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其它实施例，都属于本发明保护的范围。

25 除非另作定义，此处使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除
30 其他元件或者物件。“内”、“外”、“上”、“下”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地

改变。

在用于描述本公开的实施例的附图中，层或区域的厚度被放大或缩小，即这些附图并非按照实际的比例绘制。本公开实施例附图只涉及到与本公开实施例相关的结构，其他结构可参考通常设计。

- 5 本公开至少一实施例提供了一种薄膜晶体管的制造方法，其包括：提供衬底基板；在所述衬底基板上形成栅极、有源层、漏极和源极，所述有源层包括至少部分与所述栅极重叠的沟道区和位于所述沟道区两侧的第二部分；以及从所述衬底基板的一侧进行激光退火工艺处理，使所述沟道区被遮挡而不受到所述激光的照射，且使所述有源层的第二部分的电阻率低于所述沟道区的电阻率；其中，所述有源层的第二部分与所述源极和所述漏极电连接。

- 10 本公开至少一实施例还提供一种薄膜晶体管，其包括：设置在衬底基板上的栅极、有源层、漏极和源极。所述有源层包括至少部分与所述栅极重叠的沟道区和未与所述栅极重叠的第二部分；所述第二部分经由激光退火工艺处理从而其电阻率低于所述沟道区的电阻率；所述有源层的第二部分与所述源极和所述漏极电连接。

本公开至少一实施例还提供一种阵列基板，其包括本公开的实施例提供的任意一种薄膜晶体管。

本公开至少一实施例还提供一种显示装置，其包括本公开的实施例提供的任意一种阵列基板。

- 20 下面通过几个实施例对本公开涉及的方法、结构及技术效果作详细说明。

- 本公开一实施例提供了一种薄膜晶体管的制造方法，其包括：提供衬底基板；在衬底基板上形成栅极、有源层、漏极和源极，有源层包括至少部分与栅极重叠的沟道区和位于沟道区两侧的第二部分；以及从衬底基板的一侧进行激光退火工艺处理，其中，使沟道区被遮挡而不受到激光的照射，且使有源层的第二部分的电阻率低于沟道区的电阻率；其中，有源层的第二部分与源极和所述漏极电连接。

- 25 示范性地，图 1a-1g 为本实施例提供的一种底栅型薄膜晶体管的制造方法示意图。如图 1a 所示，提供衬底基板 1，在衬底基板 1 上形成栅极薄膜并对该栅极薄膜进行构图工艺以形成栅极 2。例如，可以采用磁控溅射或化学气相沉积法形成栅极薄膜层。例如，该衬底基板 1 可以是玻璃基板、塑料基板或石英基板等。

本公开的实施例中，例如，该栅极 2 的材料可以为金属，例如铜基金属。该铜基金属例如可以为铜 (Cu)、铜钼合金 (Cu/Mo)、铜钛合金 (Cu/Ti)、铜钼钛合金 (Cu/Mo/Ti)、铜钼钨合金 (Cu/Mo/W)、铜钼铌合金 (Cu/Mo/Nb) 等。例如，该栅极的材料也可以为铬基金属，例如铬钼合金 (Cr/Mo)、铬钛合金 (Cr/Ti)、铬钼钛合金 (Cr/Mo/Ti) 等。但栅极 2 的材料不限于以上列举的种类，本实施例对此不作限定。

本公开的实施例中，构图工艺例如可以为光刻构图工艺，该光刻构图工艺例如可以包括：在需要被构图的结构层上涂覆光刻胶层，使用掩模板对光刻胶层进行曝光，对曝光的光刻胶层进行显影以得到光刻胶图案，使用光刻胶图案对结构层进行蚀刻，然后可选地去除光刻胶图案。例如，根据需要，构图工艺还可以是丝网印刷、喷墨打印方法等。本实施例对所采用的构图工艺的种类不作限定。

如图 1b 所示，在栅极 2 上形成栅极绝缘层薄膜并对该栅极绝缘层薄膜进行构图工艺以形成栅极绝缘层 3。在栅极绝缘层 3 上形成有源层薄膜并对该有源层薄膜进行构图工艺形成有源层 4。例如，可以采用涂覆或沉积的方法形成栅极绝缘层薄膜。例如，可以采用化学气相沉积法形成有源层薄膜。有源层 4 包括与栅极 2 重叠的沟道区 41 和位于沟道区 41 两侧的第二部分 42。有源层 4 的第二部分 42 与栅极 2 不重叠，即在平行于衬底基板 1 的方向上，有源层 4 的表面的面积大于栅极 2 的面积。

本实施例中，例如，栅极绝缘层的材料可以包括氮化硅 (SiN_x)、氧化硅 (SiO_x)、氧化铝 (Al_2O_3)、氮化铝 (AlN) 或其他适合的材料。

本实施例中，例如，薄膜晶体管可以为氧化物薄膜晶体管，有源层可以采用氧化物半导体材料制备。例如该氧化物半导体材料可以是氧化铟镓锌 (IGZO)、氧化铟锌 (IZO)、氧化锌 (ZnO)、氧化镓锌 (GZO) 等金属氧化物。但栅极绝缘层的材料不限于以上列举的种类。

如图 1c 所示，在有源层 4 上沉积源极和漏极薄膜并对该源极和漏极薄膜进行构图工艺以形成源极 501 和漏极 502。有源层 4 的第二部分 42 与源极 501 和漏极 502 电连接。

例如，激光退火工艺处理可以在形成源极 501 和漏极 502 上的绝缘层后执行。如图 1d 所示，在源极 501 和漏极 502 上形成绝缘层 6。例如，可以采用涂覆或沉积的方法形成绝缘层 6。例如，绝缘层 6 的材料可以包括硅的氧化

物、硅的氮化物、硅的氮氧化物等。当然，绝缘层 6 的材料不限于以上列举种类。

如图 1e 所示，在形成绝缘层 6 后，在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理。有源层 4 的沟道区 41 被栅极 2 遮挡而不受到激光的照射，电阻率变化不大，不影响其作为高迁移率的有源层使用；而未被栅极 2 遮挡的第二部分 42 在激光的照射下电阻率急剧降低，趋于导体化，从而使得有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这样可以使有源层 4 与源极 501 和漏极 502 间的搭接电阻显著降低，从而能够降低薄膜晶体管导通时的电阻，达到提升薄膜晶体管的开态电流，迁移率和开关比的技术效果。这有利于提高经由该薄膜晶体管传导的信号

的传导速度。

在形成绝缘层 6 后进行激光退火工艺处理与在形成绝缘层 6 前进行激光退火工艺处理相比至少有如下优点：

(1) 栅极 2 对高能激光有一定的反射作用，使得照射到有源层 4 的光强增加，更有利于降低有源层 4 的第二部分 42 的电阻。

(2) 绝缘层 6 具有保温作用，也更有利于有源层 4 对激光能量的吸收。

进行激光退火时，例如，所使用的激光的波长可以为 200-350nm，激光能量可以为 100-300mj/cm²。比如，当有源层的材料为氧化铟镓锌(IGZO)时，使用能量为 100-300mj/cm² 的激光进行激光退火后，有源层 4 的第二部分 42 的电阻降低约 5 个数量级。图 1h 是 IGZO 的方块电阻随激光能量变化的曲线图。此处用 IGZO 的方块电阻来表征其电阻率的大小。如图 1h 所示，激光能量为 0-150mj/cm² 时，随着激光能量的增加，IGZO 的方块电阻下降幅度逐渐增大；激光能量为 150~300mj/cm² 时，IGZO 的方块电阻的下降幅度差别不大，其下降幅度都较大。需要说明的是，此处激光工艺参数仅为示例，可以根据需要

使用其他参数。

如图 1f 所示，在绝缘层 6 上形成过孔 7。过孔 7 暴露漏极 502。例如，过孔 7 可以采用光刻工艺形成。

如图 1g 所示，在过孔 7 和绝缘层 6 上形成像素电极层薄膜，并对所述像素电极层薄膜进行构图工艺以形成像素电极层 8。例如，可以采用磁控溅射法或化学气相沉积法形成像素电极层薄膜，例如可以采用光刻工艺实现所述构图。

在本实施例的另一个示例中，如图 2 所示，在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理也可以在形成有源层 4 之后且形成源极 501 和漏极 502 之前进行。图 2 所示的方法的其他步骤与图 1a-1g 所示的方法相同，可以达到与图 1a-1g 所示的示例相似的技术效果。

5 在本实施例的另一个示例中，如图 3 所示，在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理也可以在形成源极 501 和漏极 502 之后执行，例如在形成绝缘层 6 之前进行。图 3 所示的方法的其他步骤与图 1a-1g 所示的方法相同，可以达到与图 1a-1g 所示的示例相似的技术效果。

10 图 4a-4f 为本实施例提供的又一种底栅型薄膜晶体管的制造方法示意图。如图 a 所示，该薄膜晶体管的制造方法还包括在有源层 4 的远离衬底基板 1 的一侧形成与至少部分沟道区 41 重叠的遮挡层 11。遮挡层 11 是不透明的。如图 4b 所示，在衬底基板 1 的设置有有源层 4 的一侧以遮挡层 11 作为掩模进行激光退火工艺处理。这种方法可以使有源层 4 的沟道区 41 被遮挡层 11 15 遮挡而不受到激光的照射，其电阻率变化不大，不影响其作为高迁移率的有源层使用；而未被遮挡层 11 遮挡的第二部分 42 在激光的照射下电阻率急剧降低，趋于导体化，从而使得有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这种方法可以达到与图 1a-1g 所示的示例相同或相似的技术效果。

20 需要说明的是，本实施例中，例如，遮挡层的材料可以是金属，例如铜基金属。该铜基金属例如可以为铜（Cu）、铜钼合金（Cu/Mo）、铜钛合金（Cu/Ti）、铜钼钛合金（Cu/Mo/Ti）、铜钼钨合金（Cu/Mo/W）、铜钼铌合金（Cu/Mo/Nb）等。例如，遮挡层 11 的材料也可以为铬基金属，例如铬钼合金（Cr/Mo）、铬钛合金（Cr/Ti）、铬钼钛合金（Cr/Mo/Ti）等。但遮挡层的 25 材料不限于以上列举的种类，本实施例对此不作限定。例如，可以采用磁控溅射法或化学气相沉积法形成遮挡层薄膜。

如图 4c 所示，在有源层 4 和遮挡层 11 上沉积源极和漏极薄膜并对该源极和漏极薄膜进行构图工艺以形成源极 501 和漏极 502。有源层 4 的第二部分 42 与源极 501 和漏极 502 电连接。

30 如图 4d 所示，在所述源极 501 和漏极 502 上沉积绝缘层薄膜并对该绝缘层薄膜进行构图工艺以形成绝缘层 6。

如图 4e 所示, 在绝缘层 6 上形成过孔 7; 该过孔 7 暴露源极 501 和漏极 502。例如, 过孔 7 可以采用光刻工艺形成。

如图 4f 所示, 在过孔 7 和绝缘层 6 上形成像素电极层薄膜, 并对所述像素电极层薄膜进行构图工艺以形成像素电极层 8。例如, 可以采用磁控溅射法或化学气相沉积法形成像素电极层薄膜, 例如可以采用光刻工艺实现所述构图。

图 5a-5h 为本实施例提供的又一种底栅型薄膜晶体管的制造方法示意图, 该方法适用于制造刻蚀阻挡层型 (ESL) 薄膜晶体管。例如, 该薄膜晶体管的制造方法还包括在形成源极和漏极之前, 在有源层上形成刻蚀阻挡层。

10 如图 5a 所示, 提供衬底基板 1, 在衬底基板 1 上形成栅极薄膜并对该栅极薄膜进行构图工艺以形成栅极 2。例如, 可以采用磁控溅射或化学气相沉积法形成栅极薄膜层。例如, 该衬底基板 1 可以是玻璃基板、塑料基板或石英基板等。

15 如图 5b 所示, 在栅极 2 上沉积栅极绝缘层薄膜并对该栅极绝缘层薄膜进行构图工艺以形成栅极绝缘层 3, 在栅极绝缘层 3 上形成有源层薄膜并对该有源层薄膜进行构图工艺形成有源层 4。例如可以采用化学气相沉积法形成有源层薄膜。有源层 4 包括与栅极 2 重叠的沟道区 41 和位于沟道区 41 两侧的第二部分 42。例如, 有源层 4 的第二部分 42 与栅极 2 不重叠, 即在平行于衬底基板 1 的方向上, 有源层 4 的表面的面积大于栅极 2 的面积。

20 如图 5c 所示, 在有源层 4 上沉积刻蚀阻挡层薄膜并对该刻蚀阻挡层薄膜进行构图工艺以形成刻蚀阻挡层 9。例如, 刻蚀阻挡层 9 可以为金属层, 例如可以为钛或其他通过氧等离子体氧化处理后能转变成非导电性介质薄膜的金属。

25 如图 5d 所示, 在有源层 4 和刻蚀阻挡层 9 上沉积源极和漏极薄膜并对该源极和漏极薄膜进行构图工艺以形成源极 501 和漏极 502。有源层 4 的第二部分 42 与源极 501 和漏极 502 电连接。

如图 5e 所示, 在有源极 501 和漏极 502 上沉积绝缘层薄膜并对该绝缘层薄膜进行构图工艺以形成绝缘层 6。绝缘层 6 的材料可以包括硅的氧化物、硅的氮化物、硅的氮氧化物等。当然, 绝缘层 6 的材料不限于以上列举种类。

30 如图 5f 所示, 在所述绝缘层 6 形成后, 在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理。有源层 4 的沟道区 41 被

栅极 2 遮挡而不受到激光的照射，电阻率变化不大，不影响其作为高迁移率的有源层使用；而未被栅极 2 遮挡的第二部分 42 在激光的照射下电阻率急剧降低，趋于导体化，从而使得有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这样可以使有源层 4 与源极 501 和漏极 502 间的搭接电阻显著降低，从而能够降低薄膜晶体管导通时的电阻，达到提升薄膜晶体管的开态电流，迁移率和开关比的技术效果。这有利于提高经由该薄膜晶体管传导的信号

的传导速度。

如图 5g 所示，在所示绝缘层 6 上形成过孔 7。在绝缘层 6 上形成过孔 7。过孔 7 暴露源极 501 和漏极 502。例如，过孔 7 可以采用光刻工艺形成。

如图 5h 所示，在过孔 7 和绝缘层 6 上形成像素电极层薄膜，并对所述像素电极层薄膜进行构图工艺以形成像素电极层 8。例如，可以采用磁控溅射法或化学气相沉积法形成像素电极层薄膜，例如可以采用光刻工艺实现所述构图。

图 5a-5h 所示的示例的其他工艺条件，例如所用激光能量等，均与图 1a-1g 所示的示例中的描述相同。

在本实施例的另一个示例中，如图 6 所示，在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理也可以在形成有源层 4 和刻蚀阻挡层 9 之后且形成源极和漏极之前进行。图 6 所示的方法的其他步骤与图 1a-1g 所示的方法相同，可以达到与图 1a-1g 所示的示例相似的技术效果。

在本实施例的另一个示例中，如图 7 所示，在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理也可以在形成刻蚀阻挡层 9、源极 501 和漏极 502 之后执行，例如在形成绝缘层 6 之前进行。图 7 所示的方法的其他步骤与图 1a-1g 所示的方法相同，可以达到与图 1a-1g 所示的示例相似的技术效果。

图 8a-8j 为本实施例提供的又一种顶栅型薄膜晶体管的制造方法示意图。该薄膜晶体管的制造方法还包括在有源层的靠近衬底基板的一侧形成与至少部分沟道区重叠的遮挡层，在衬底基板的未设置有有源层的一侧以遮挡层作为掩模进行激光退火工艺处理。

如图 8a 所示，提供衬底基板 1。在衬底基板 1 上形成有源层薄膜并对该有源层薄膜进行构图工艺形成有源层 4。例如可以采用化学气相沉积法形成有

源层薄膜。有源层 4 包括与栅极 2 重叠的沟道区 41 和位于沟道区 41 两侧的第二部分 42。

如图 8b 所示, 在有源层 4 上形成栅极绝缘层 3。例如, 可以采用涂覆或沉积的方法形成栅极绝缘层 3。

5 如图 8c 所示, 在栅极绝缘层 3 上形成栅极薄膜并对该栅极薄膜进行构图工艺以形成栅极 2。例如, 可以采用磁控溅射或化学气相沉积法形成栅极薄膜层。有源层 4 包括与栅极 2 重叠的沟道区 41 和位于沟道区 41 两侧的第二部分 42。

10 如图 8d 所示, 形成覆盖栅极 2 的第二绝缘层 10。第二绝缘层 10 的形成方法和材料与形成栅极绝缘层 3 的相同, 请参考之前的描述。

15 如图 8e 所示, 在形成第二绝缘层 10 后, 在衬底基板 1 的设置有所源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理。有源层 4 的沟道区 41 被栅极 2 遮挡而不受到激光的照射, 电阻率变化不大, 不影响其作为高迁移率的有源层使用; 而未被栅极 2 遮挡的第二部分 42 在激光的照射下电阻率急剧降低, 趋于导体化, 从而使得有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这样可以使有源层 4 与源极 501 和漏极 502 间的搭接电阻显著降低, 从而能够降低薄膜晶体管导通时的电阻, 这有利于提高经由该薄膜晶体管传导的信号传导速度。

20 如图 8f 所示, 通过构图工艺在栅极绝缘层 3 和第二绝缘层 10 中形成过孔 12。

如图 8g 所示, 在第二绝缘层 10 上沉积源极和漏极薄膜并对该源极和漏极薄膜进行构图工艺以形成源极 501 和漏极 502。有源层 4 的第二部分 42 与源极 501 和漏极 502 电连接。

25 如图 8h 所示, 在源极 501 和漏极 502 上形成绝缘层 6。关于绝缘层 6 的形成方法和材料, 请参考之前的描述。

如图 8i 所示, 在绝缘层 6 上形成过孔 7。过孔 7 暴露漏极 502。例如, 过孔 7 可以采用光刻工艺形成。

30 如图 8j 所示, 在过孔 7 和绝缘层 6 上形成像素电极层薄膜, 并对所述像素电极层薄膜进行构图工艺以形成像素电极层 8。例如, 可以采用磁控溅射法或化学气相沉积法形成像素电极层薄膜, 例如可以采用光刻工艺实现所述构图。

图 8a-8j 所示的示例的其他工艺条件, 例如所用激光能量等, 均与图 1a-1g 所示的示例中的描述相同。

在本实施例的另一个示例中, 如图 9 所示, 在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理也可以在形成源极和漏极之前进行。图 9 所示的方法的其他步骤与图 8a-8j 所示的方法相同, 可以达到与图 8a-8j 所示的示例相似的技术效果。

图 10a-10k 为本实施例提供的一种顶栅型薄膜晶体管的制造方法示意图。该薄膜晶体管的制造方法还包括在有源层的靠近衬底基板的一侧形成与至少部分沟道区重叠的遮挡层, 在衬底基板的未设置有所述有源层的一侧以遮挡层作为掩模进行所述激光退火工艺处理。

如图 10a 所示, 提供衬底基板 1。在衬底基板 1 上形成遮挡层薄膜并对该遮挡层薄膜进行构图工艺以形成不透明的遮挡层 11。

如图 10b 所示, 在遮挡层 11 上形成有源层薄膜并对该有源层薄膜进行构图工艺形成有源层 4。例如可以采用化学气相沉积法形成有源层薄膜。有源层 4 包括与遮挡层 11 重叠的沟道区 41 和位于沟道区 41 两侧的第二部分 42。

如图 10c 所示, 在有源层 4 上形成栅极绝缘层 3。例如, 可以采用涂覆或沉积的方法形成栅极绝缘层 3。

如图 10d 所示, 在栅极绝缘层 3 上形成栅极薄膜并对该栅极薄膜进行构图工艺以形成栅极 2。例如, 可以采用磁控溅射或化学气相沉积法形成栅极薄膜层。栅极 2 与部分有源层 4 重叠。

如图 10e 所示, 形成覆盖栅极 2 的第二绝缘层 10。第二绝缘层 10 的形成方法和材料与形成栅极绝缘层 3 的相同, 请参考之前的描述。

如图 10f 所示, 在形成第二绝缘层 10 后, 通过构图工艺在栅极绝缘层 3 和第二绝缘层 10 中形成过孔 12。

如图 10g 所示, 在第二绝缘层 10 上沉积源极和漏极薄膜并对该源极和漏极薄膜进行构图工艺以形成源极 501 和漏极 502。有源层 4 的第二部分 42 与源极 501 和漏极 502 电连接。

如图 10h 所示, 在源极 501 和漏极 502 上形成绝缘层 6。关于绝缘层 6 的形成方法和材料, 请参考之前的描述。

如图 10i 所示, 在衬底基板 1 的未设置有有源层 4 的一侧以遮挡层 11 作为掩模进行激光退火工艺处理。有源层 4 的沟道区 41 被遮挡层 11 遮挡而不

受到激光的照射，电阻率变化不大，不影响其作为高迁移率的有源层使用；而未被遮挡层 11 遮挡的第二部分 42 在高能激光的照射下电阻率急剧降低，趋于导体化，从而使得有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这样可以使有源层 4 与源极 501 和漏极 502 间的搭接电阻显著降低，从而能够降低薄膜晶体管导通时的电阻，达到提升薄膜晶体管的开态电流，迁移率和开关比的技术效果。这有利于提高经由该薄膜晶体管传导的信号

的传导速度。

如图 10j 所示，在绝缘层 6 上形成过孔 7。过孔 7 暴露漏极 502。例如，过孔 7 可以采用光刻工艺形成。

如图 10k 所示，在过孔 7 和绝缘层 6 上形成像素电极层薄膜，并对像素电极层薄膜进行构图工艺以形成像素电极层 8。例如，可以采用磁控溅射法或化学气相沉积法形成像素电极层薄膜，例如可以采用光刻工艺实现所述构图。

图 10a-10k 所示的示例的其他工艺条件，例如所用激光能量等，均与图 1a-1g 所示的示例中的描述相同。

在本实施例的另一个示例中，如图 12 所示，在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理也可以在形成源极和漏极之前进行。图 12 所示的方法的其他步骤与图 8a-8j 所示的方法相同，可以达到与图 8a-8j 所示的示例相似的技术效果。

例如，本实施例的另一种顶栅型薄膜晶体管的制造方法还可以包括在形成栅极之前，在有源层上形成刻蚀阻挡层。其他步骤与之前的顶栅型薄膜晶体管制造方法的相同。

例如，本实施例中的激光退火工艺可以为准分子激光退火工艺或连续震荡激光退火工艺，但不限于这两种激光退火工艺。

需要说明的是，本公开提供的薄膜晶体管的制造方法中，各个步骤不限定为上述实施例中的顺序。

本公开一实施例提供一种薄膜晶体管，其包括：设置在衬底基板上的栅极、有源层、漏极和源极。有源层包括至少部分与栅极重叠的沟道区和未与栅极重叠的第二部分；第二部分经由激光退火工艺处理形成从而其电阻率低于所述沟道区的电阻率；有源层的第二部分与所述源极和所述漏极电连接。

例如，本实施例的薄膜晶体管可以为底栅型薄膜晶体管。示范性地，图 13 为本实施例提供的一种底栅型薄膜晶体管示意图。如图 13 所示，该薄膜晶

5 15 20 25 30

体管包括设置在衬底基板 1 上的栅极 2、栅极绝缘层 3、有源层 4、源极 501 和漏极 502。有源层 4 包括与栅极 2 重叠的沟道区 41 和未与栅极 2 重叠的第二部分 42，第二部分经由在衬底基板 1 的未设置有有源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理形成，从而第二部分 42 的电阻率低于沟道区 41 的电阻率。有源层 4 的第二部分 42 与源极 501 和漏极 502 电连接。在该薄膜晶体管中，有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这样可以使有源层 4 与源极 501 和漏极 502 间的搭接电阻显著降低，从而能够降低薄膜晶体管导通时的电阻，达到提升薄膜晶体管的开态电流，迁移率和开关比的技术效果。这有利于提高经由该薄膜晶体管传导的信号传导速度。

10 15 20 25 30

本实施例中，例如，该栅极 2 的材料可以为金属，例如铜基金属。该铜基金属例如可以为铜（Cu）、铜钼合金（Cu/Mo）、铜钛合金（Cu/Ti）、铜钼钛合金（Cu/Mo/Ti）、铜钼钨合金（Cu/Mo/W）、铜钼铌合金（Cu/Mo/Nb）等。例如，该栅极的材料也可以为铬基金属，例如铬钼合金（Cr/Mo）、铬钛合金（Cr/Ti）、铬钼钛合金（Cr/Mo/Ti）等。但栅极 2 的材料不限于以上列举的种类，本实施例对此不作限定。

本实施例中，例如，薄膜晶体管可以为氧化物薄膜晶体管，有源层可以采用氧化物半导体材料制备。例如该氧化物半导体材料可以是氧化铟镓锌（IGZO）、氧化铟锌（IZO）、氧化锌（ZnO）、氧化镓锌（GZO）等金属氧化物。但栅极绝缘层的材料不限于以上列举的种类。

20 25 30

该薄膜晶体管其他具体细节请参考实施例一，此处不再赘述。

图 14 为本实施例提供的另一种底栅型薄膜晶体管示意图。图 14 所示的薄膜晶体管与图 13 所示的区别在于，其还包括设置在有源层 4 上的刻蚀阻挡层 9，其能够防止有源层 4 被过渡刻蚀，并且能够防止其他杂质进入有源层 4 而影响薄膜晶体管的性能。

25 30

图 15 为本实施例提供的又一种底栅型薄膜晶体管示意图。图 14 所示的薄膜晶体管与图 13 所示的区别在于，其还包括遮挡层 11，遮挡层 11 设置于有源层 4 的远离衬底基板 1 的一侧，且与沟道区 41 重叠。遮挡层 11 在薄膜晶体管的制造过程中，当在衬底基板 1 的设置有所源层 4 的一侧以栅极 2 作为掩模进行激光退火工艺处理时，可以作为掩模以遮挡沟道区 41，从而使有源层 4 的沟道区 41 不受到激光的照射，电阻率变化不大，不影响其作为高迁移率的有源层使用，而未被遮挡层 11 遮挡的第二部分 42 在高能激光的照射

下电阻率急剧降低，趋于导体化，从而使得有源层 4 的第二部分 42 的电阻率低于沟道区 41 的电阻率。这样达到的技术效果请参考上述描述。

例如，本实施例的薄膜晶体管可以为顶栅型薄膜晶体管。示范性地，图 16 为本实施例提供的一种顶栅型薄膜晶体管示意图。图 16 所示的薄膜晶体管与图 13 所示的区别在于，栅极 2 设置于有源层的远离衬底基板 1 的一侧，有源层 4 包括通过在衬底基板 1 的设置有一侧以栅极 2 作为掩模进行激光退火工艺处理形成的与栅极 2 重叠的沟道区 41 和未与栅极 2 重叠的第二部分 42。有源层的第二部分 42 通过过孔与源极 501 和漏极 502 电连接。图 16 所示的薄膜晶体管的其他特征及技术效果与图 13 所示的薄膜晶体管的相同。

例如，图 17 为本实施例提供的另一种顶栅型薄膜晶体管示意图。图 17 所示的薄膜晶体管与图 16 所示的区别在于，其还包括设置在有源层 4 的靠近衬底基板 1 的一侧的与沟道区 41 重叠的遮挡层 11，有源层 4 包括通过在衬底基板 1 的未设置有一侧以遮挡层 11 作为掩模进行激光退火工艺处理形成的与栅极 2 重叠的沟道区 41 和未与栅极 2 重叠的第二部分 42。图 17 所示的薄膜晶体管的其他特征及技术效果与图 16 所示的薄膜晶体管的相同。

本公开的另一实施例提供一种阵列基板，其包括本公开的实施例提供的任何一种薄膜晶体管。

图 19 为本实施例提供的一种阵列基板的结构示意图。如图 19 所示，该阵列基板 14 包括实施例二中的图 13 所示的薄膜晶体管，该阵列基板 14 还包括绝缘层 6 和像素电极层 8，像素电极层 8 通过绝缘层 6 中的过孔 7 与薄膜晶体管的漏极 502 电连接。该阵列基板 14 包括多个阵列单元，该薄膜晶体管可以作为多个阵列单元的开关元件。该阵列基板 14 的阵列基板的薄膜晶体管的有源层 4 与源极 501 和漏极 502 间的搭接电阻较小，从而能够降低薄膜晶体管导通时的电阻，达到提升薄膜晶体管的开态电流，迁移率和开关比的技术效果。这有利于提高经由该薄膜晶体管传导的信号传导速度，从而有利于更好地控制阵列基板的多个阵列单元的工作情况。

例如，像素电极层 8 的材料可以是透明导电材料或金属材料。例如，像素电极层 8 的材料可以包括氧化铟锡(ITO)、氧化铟锌(IZO)、氧化铟镓(IGO)、氧化镓锌(GZO)氧化锌(ZnO)、氧化铟(In_2O_3)、氧化铝锌(AZO)和碳纳米管等。像素电极层的材料不限于上述列举的种类。

例如，该阵列基板 14 可应用于例如液晶显示面板、有机发光二极管显示面板、电子纸显示面板等。

例如，图 20 为本实施例提供的一种阵列基板的结构示意图。图 20 所示的阵列基板与图 19 所示的阵列基板的区别在于，其包括实施例二中的另一种薄膜晶体管，即图 14 所示的薄膜晶体管。图 20 所示的阵列基板的其他特征与技术效果与图 19 所示的阵列基板的相同。

例如，图 21 为本实施例提供的一种阵列基板的结构示意图。图 21 所示的阵列基板与图 19 所示的阵列基板的区别在于，其包括实施例二中的又一种薄膜晶体管，即图 15 所示的薄膜晶体管。图 21 所示的阵列基板的其他特征与技术效果与图 19 所示的阵列基板的相同。

例如，图 22 为本实施例提供的一种阵列基板的结构示意图。图 22 所示的阵列基板与图 19 所示的阵列基板的区别在于，其包括实施例二中的又一种薄膜晶体管，即图 16 所示的薄膜晶体管。图 22 所示的阵列基板的其他特征与技术效果与图 19 所示的阵列基板的相同。

例如，图 23 为本实施例提供的一种阵列基板的结构示意图。图 23 所示的阵列基板与图 19 所示的阵列基板的区别在于，其包括实施例二中的又一种薄膜晶体管，即图 16 所示的薄膜晶体管。图 23 所示的阵列基板的其他特征与技术效果与图 19 所示的阵列基板的相同。

本公开的又一实施例提供了一种显示装置，其包括本公开实施例的任意一种阵列基板。

图 24 为本实施例提供的一种显示装置示意图。例如，该显示装置 13 可以为液晶显示装置，其包括阵列基板 14 和对置基板。阵列基板与对置基板彼此对置以形成液晶盒，在液晶盒中填充有液晶材料。该对置基板例如可以为彩膜基板。阵列基板的每个子像素的像素电极用于施加电场对液晶材料的旋转的程度进行控制从而进行显示操作。在一些示例中，该显示装置还包括为阵列基板提供背光的背光源。

例如，该显示装置 13 还可以为有机发光二极管显示装置(OLED)，其中，阵列基板上形成有有机发光材料叠层，每个像素单元的像素电极作为阳极或阴极用于驱动有机发光材料发光以进行显示操作。

例如，该显示装置 13 还可以为电子纸显示装置，其中，阵列基板上形成有电子墨水层，每个像素单元的像素电极作为用于施加驱动电子墨水中的带

电微颗粒移动以进行显示操作的电压。

需要说明的是，本实施例提供的显示装置不限于是以上列举的液晶显示装置、有机发光二极管显示装置和电子纸显示装置。另外，图 24 只示出了阵列基板 14，显示装置的其他结构可参考本领域常规技术。

- 5 以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，本公开的保护范围应以所述权利要求的保护范围为准。

本申请要求于 2017 年 5 月 4 日递交的中国专利申请第 201710308737.3 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1、一种薄膜晶体管的制造方法，包括：

提供衬底基板；

5 在所述衬底基板上形成栅极、有源层、漏极和源极，所述有源层包括至少部分与所述栅极重叠的沟道区和位于所述沟道区两侧的第二部分；以及

 从所述衬底基板的一侧进行激光退火工艺处理，使所述沟道区被遮挡而不受到所述激光的照射，且使所述有源层的第二部分的电阻率低于所述沟道区的电阻率；

10 其中，所述有源层的第二部分与所述源极和所述漏极电连接。

 2、根据权利要求1所述的薄膜晶体管的制造方法，其中，所述薄膜晶体管为底栅型薄膜晶体管；在所述衬底基板的未设置有所述有源层的一侧以所述栅极作为掩模进行所述激光退火工艺处理。

15 3、根据权利要求1所述的薄膜晶体管的制造方法，其中，所述薄膜晶体管为底栅型薄膜晶体管；所述制造方法还包括在所述有源层的远离所述衬底基板的一侧形成与至少部分所述沟道区重叠的遮挡层，在所述衬底基板的设置有所述有源层的一侧以所述遮挡层作为掩模进行所述激光退火工艺处理。

20 4、根据权利要求1所述的薄膜晶体管的制造方法，其中，所述薄膜晶体管为顶栅型薄膜晶体管；在所述衬底基板的设置有所述有源层的一侧以所述栅极作为掩模进行所述激光退火工艺处理。

25 5、根据权利要求1所述的薄膜晶体管的制造方法，其中，所述薄膜晶体管为顶栅型薄膜晶体管；所述制造方法还包括在所述有源层的靠近所述衬底基板的一侧形成与至少部分所述沟道区重叠的遮挡层，在所述衬底基板的未设置有所述有源层的一侧以所述遮挡层作为掩模进行所述激光退火工艺处理。

 6、根据权利要求1-5任一所述的薄膜晶体管的制造方法，还包括：
 在形成所述源极和漏极之前，在所述有源层上形成刻蚀阻挡层。

30 7、根据权利要求1-2，5-6任一所述的制造方法，还包括在所述源极和漏极上形成绝缘层，其中，所述激光退火工艺处理在形成所述源极和漏极上的绝缘层后执行。

8、根据权利要求 1-2, 5-6 任一所述的制造方法, 其中, 所述激光退火工艺处理在形成所述源极和漏极后执行。

9、根据权利要求 1-6 任一所述的制造方法, 其中, 所述激光退火工艺处理在形成所述有源层后且形成所述源极和漏极前执行。

5 10、根据权利要求 6 所述的制造方法, 其中, 所述激光退火工艺处理在形成所述刻蚀阻挡层后且形成所述源极和漏极前执行。

11、根据权利要求 1-10 任一所述的制造方法, 其中, 所述激光退火工艺为准分子激光退火工艺或连续震荡激光退火工艺。

12、根据权利要求 1-11 任一所述的制造方法, 其中, 进行所述激光退火处理时, 激光能量为 $100-300\text{mj}/\text{cm}^2$ 。

13、一种薄膜晶体管, 包括: 设置在衬底基板上的栅极、有源层、漏极和源极, 其中,

所述有源层包括至少部分与所述栅极重叠的沟道区和未与所述栅极重叠的第二部分; 所述第二部分经由激光退火工艺处理从而其电阻率低于所述沟道区的电阻率;

所述有源层的第二部分与所述源极和所述漏极电连接。

14、根据权利要求 13 所述的薄膜晶体管, 其中, 所述薄膜晶体管为底栅型薄膜晶体管。

15、根据权利要求 14 所述的薄膜晶体管, 其中, 所述薄膜晶体管还包括: 20 遮挡层, 设置于所述有源层的远离所述衬底基板的一侧, 且与至少部分所述沟道区重叠。

16、根据权利要求 13 所述的薄膜晶体管, 其中, 所述薄膜晶体管为顶栅型薄膜晶体管。

17、根据权利要求 16 所述的薄膜晶体管, 其中, 所述薄膜晶体管还包括: 25 遮挡层, 设置于所述有源层的靠近所述衬底基板的一侧, 且与至少部分所述沟道区重叠。

18、根据权利要求 13-17 任一所述的薄膜晶体管, 还包括设置在所述有源层上的刻蚀阻挡层。

19、一种阵列基板, 包括权利要求 13-18 任一所述的薄膜晶体管。

30 20、一种显示装置, 包括如权利要求 19 所述的阵列基板。

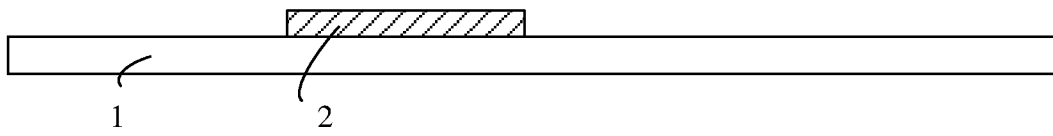


图 1a

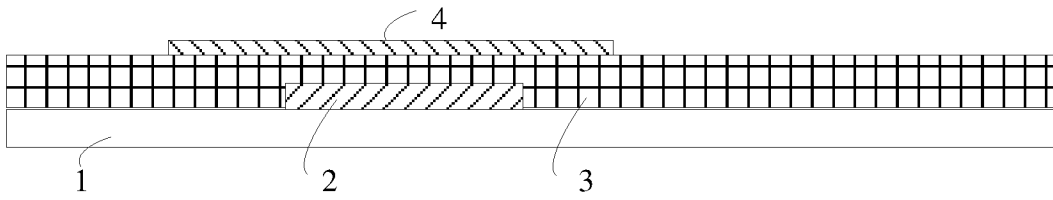


图 1b

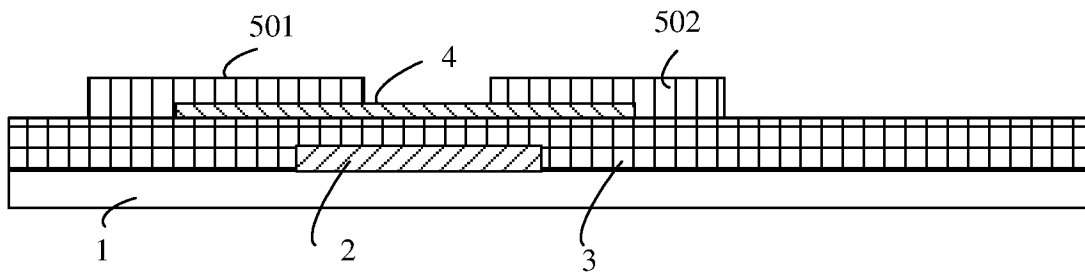


图 1c

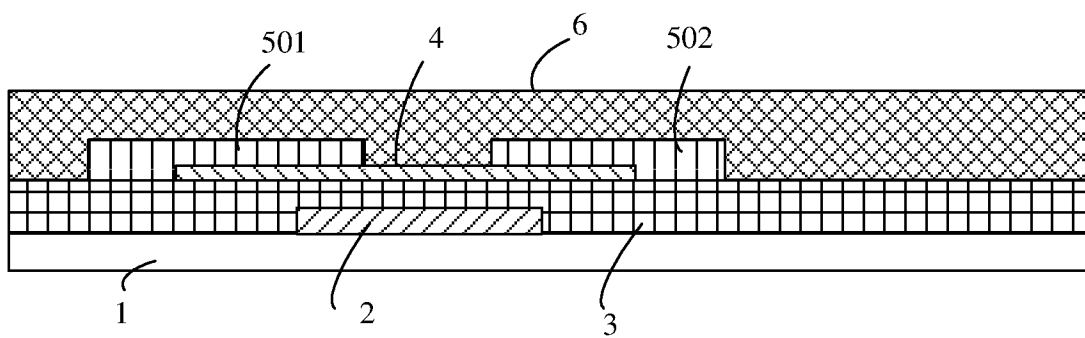


图 1d

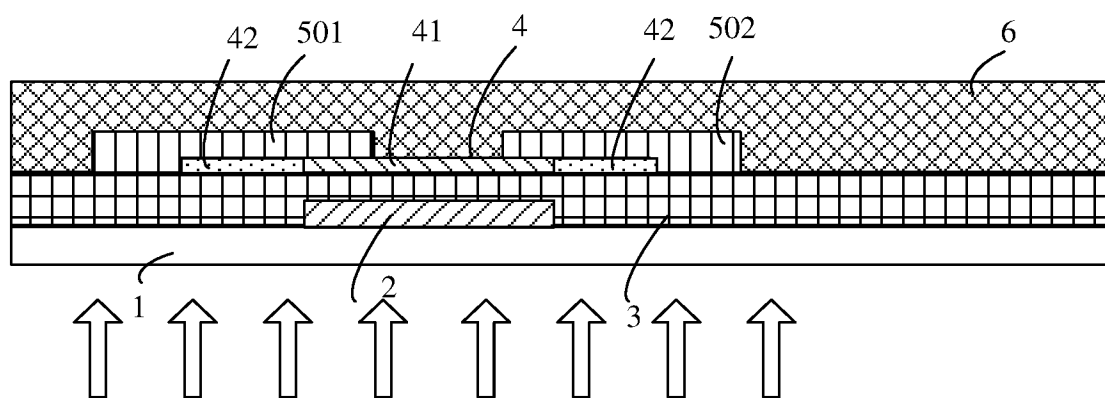


图 1e

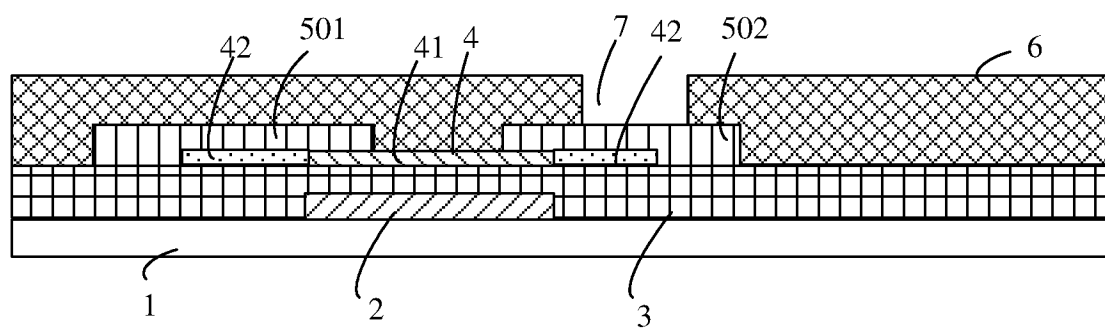


图 1f

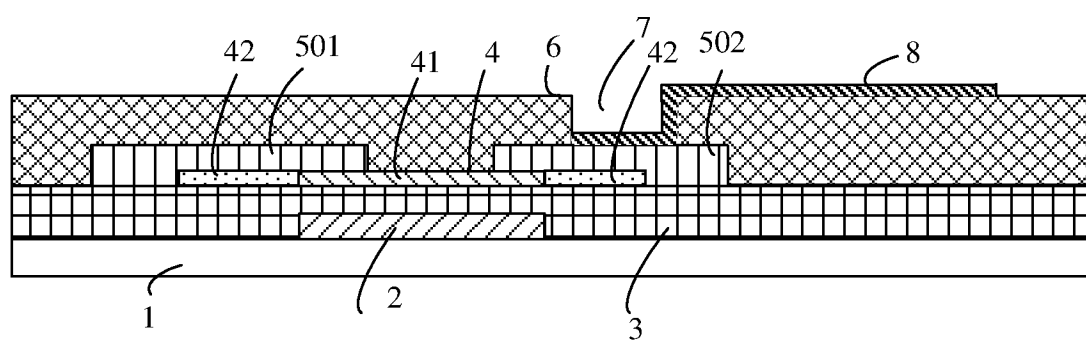


图 1g

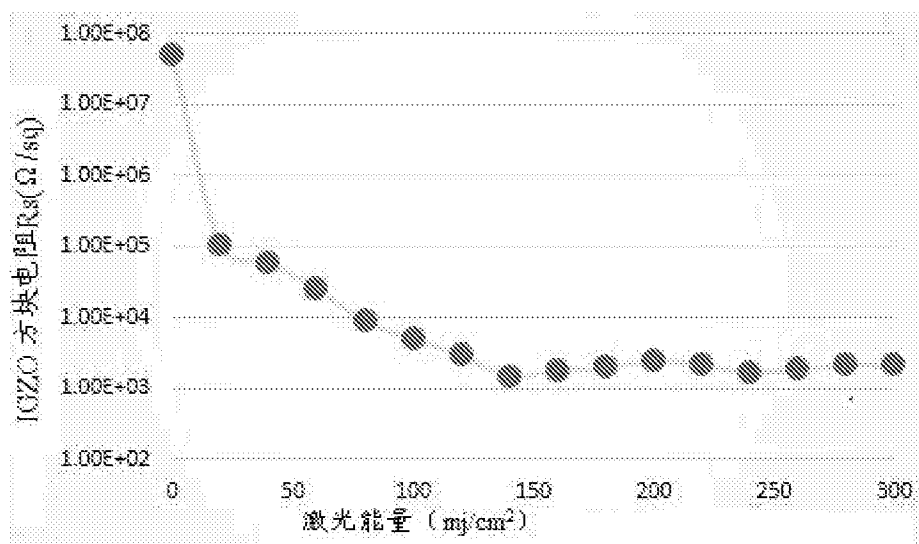


图 1h

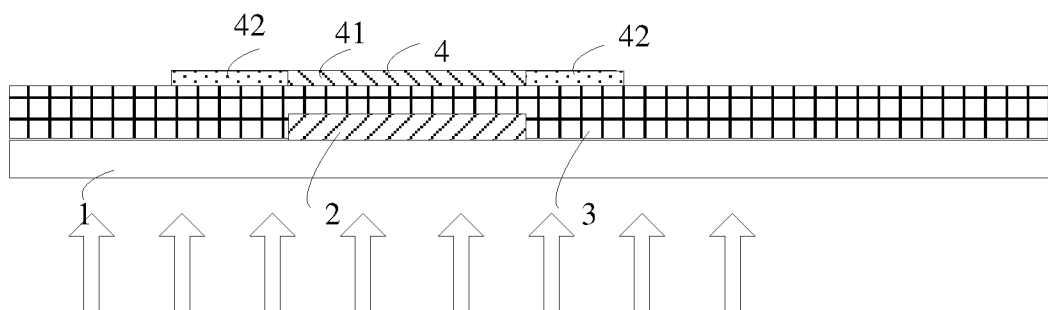


图 2

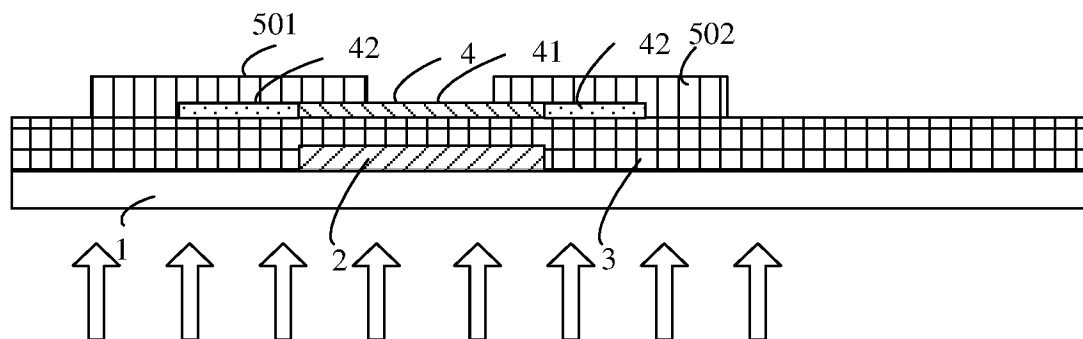


图 3

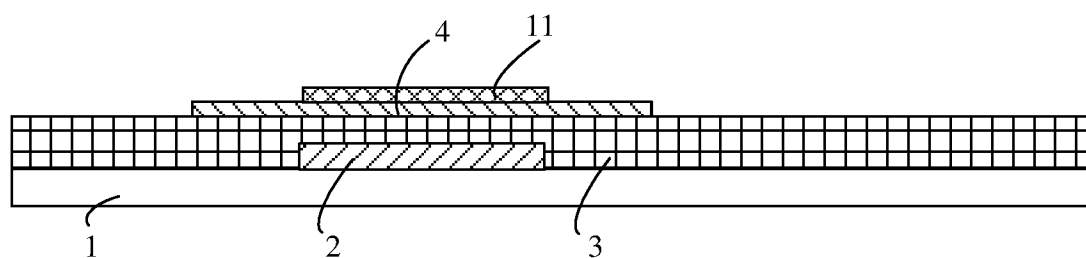


图 4a

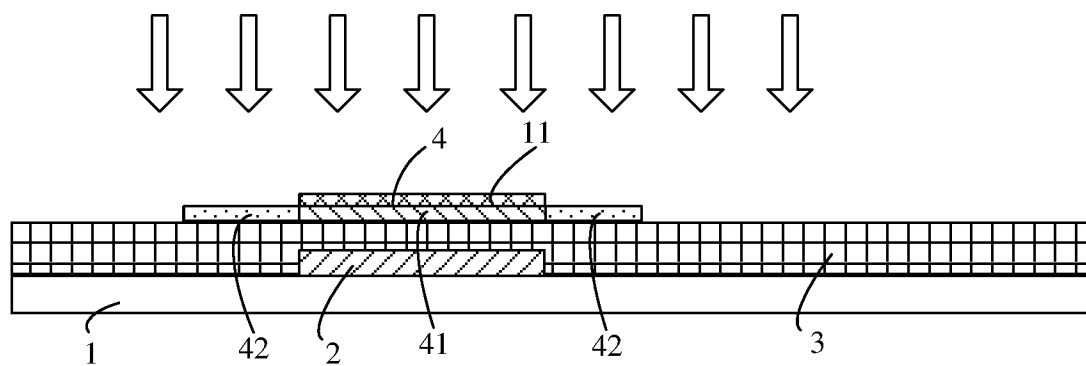


图 4b

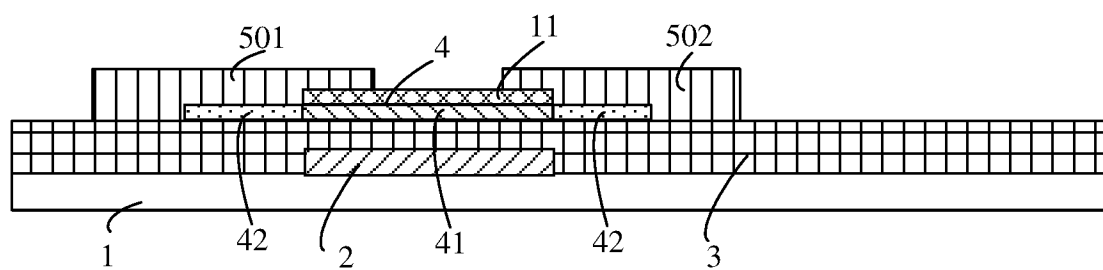


图 4c

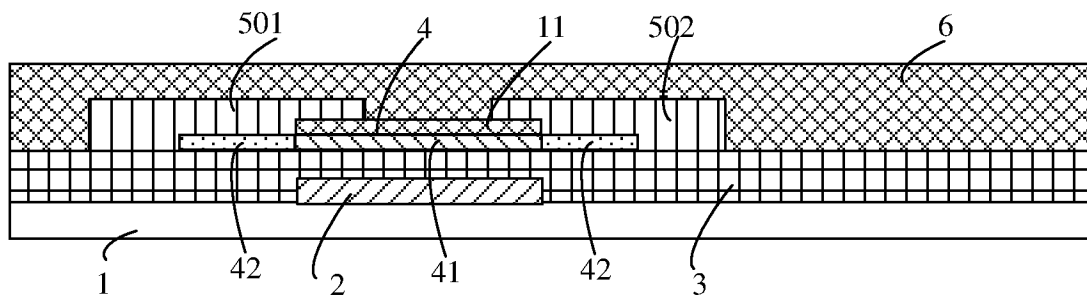


图 4d

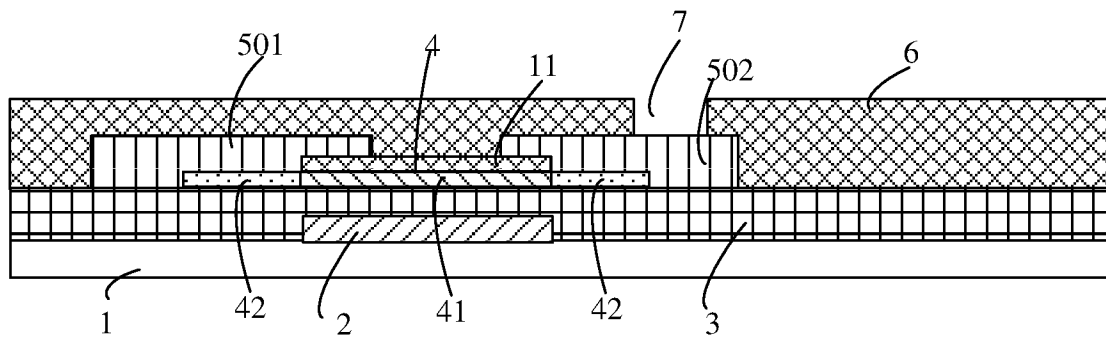


图 4e

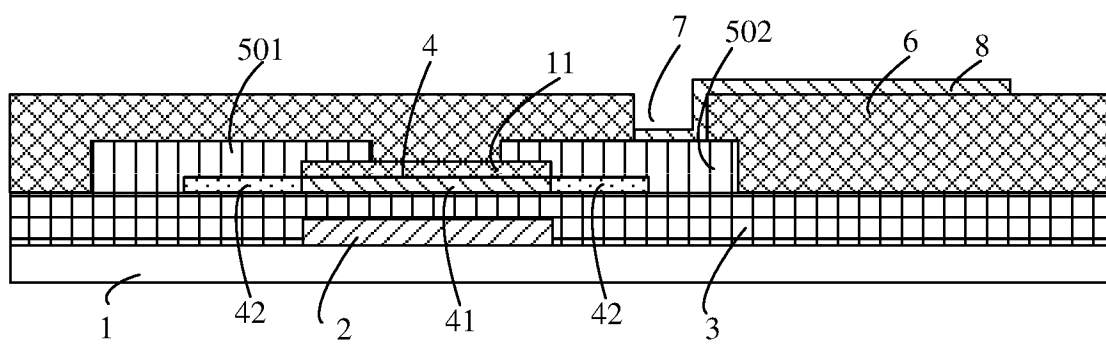


图 4f

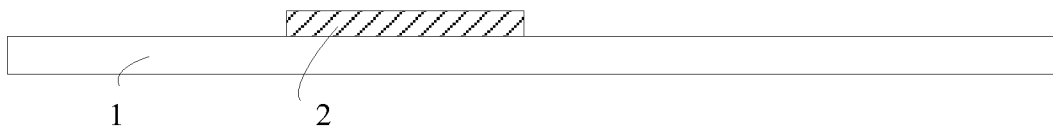


图 5a

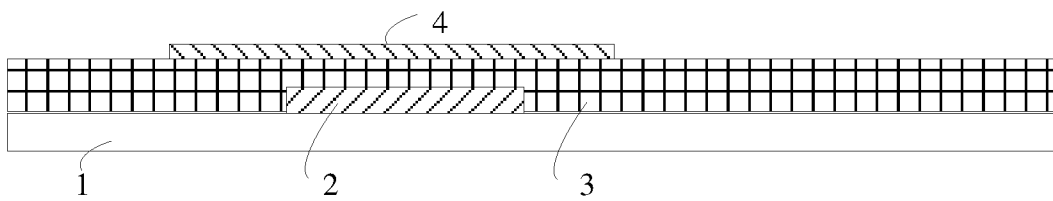


图 5b

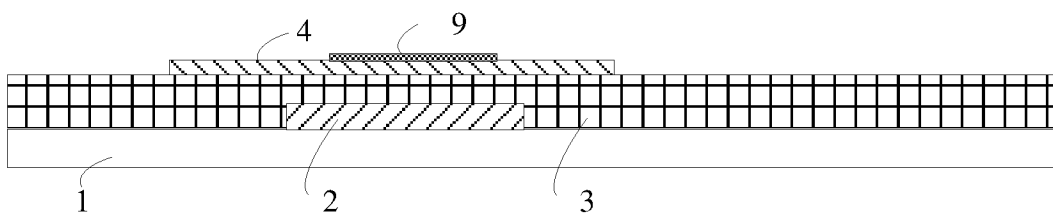


图 5c

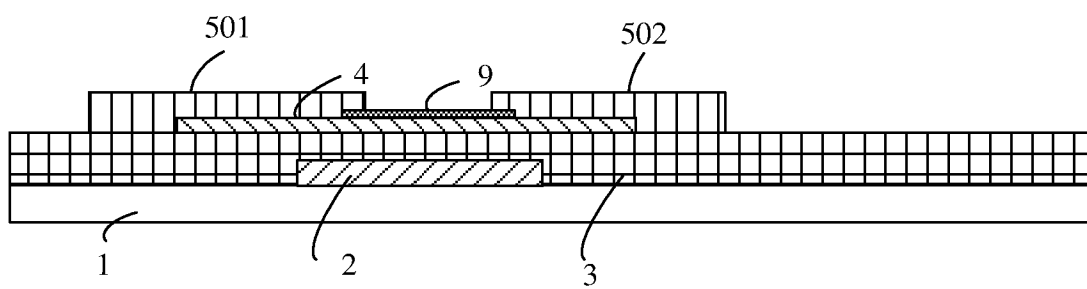


图 5d

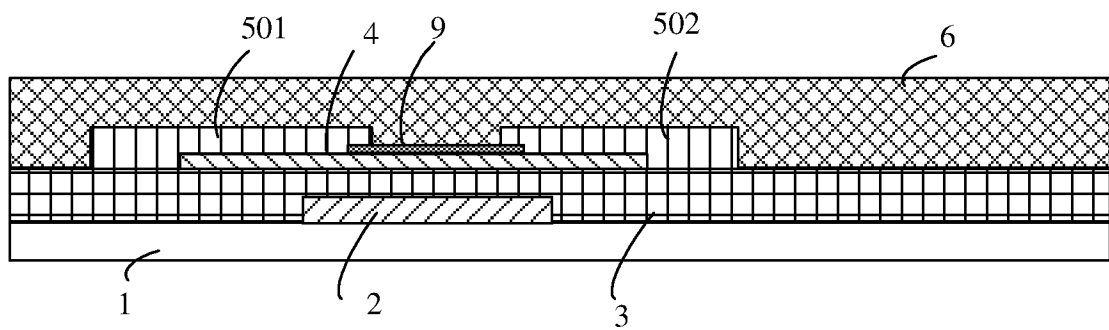


图 5e

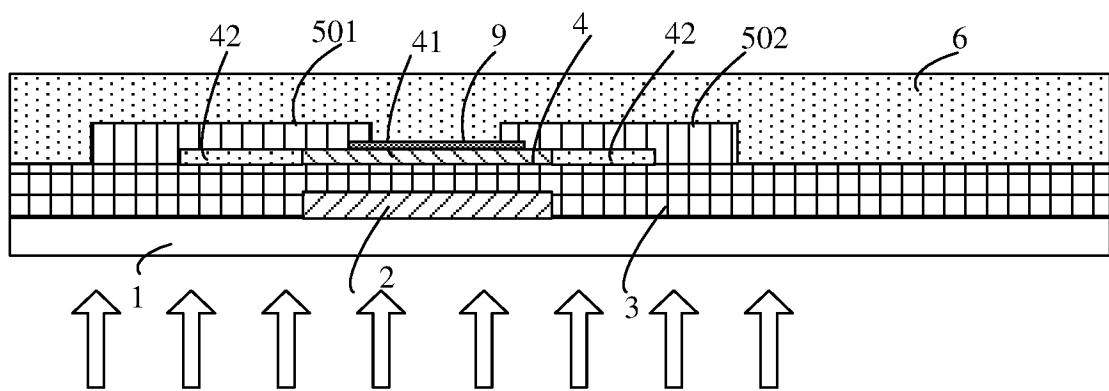


图 5f

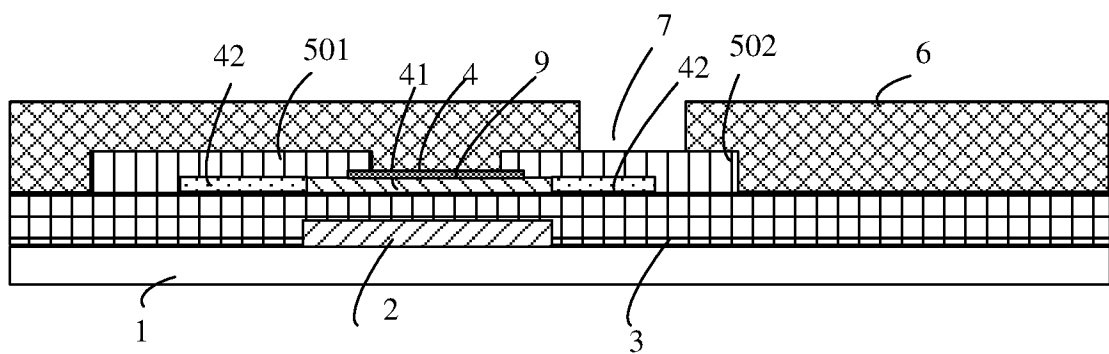


图 5g

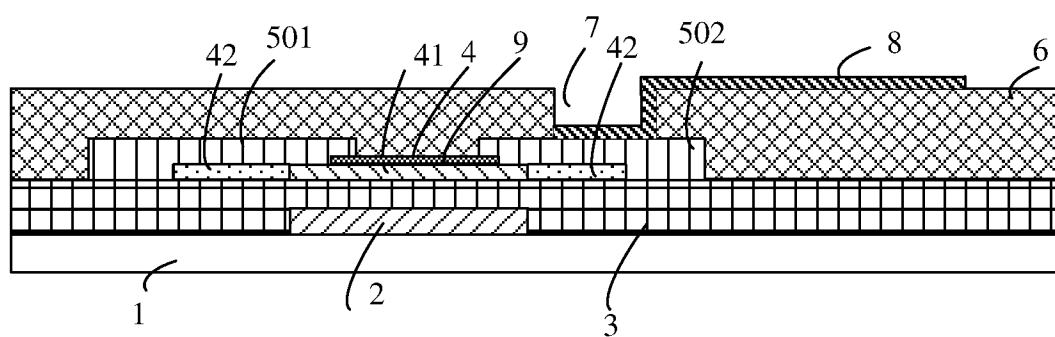


图 5h

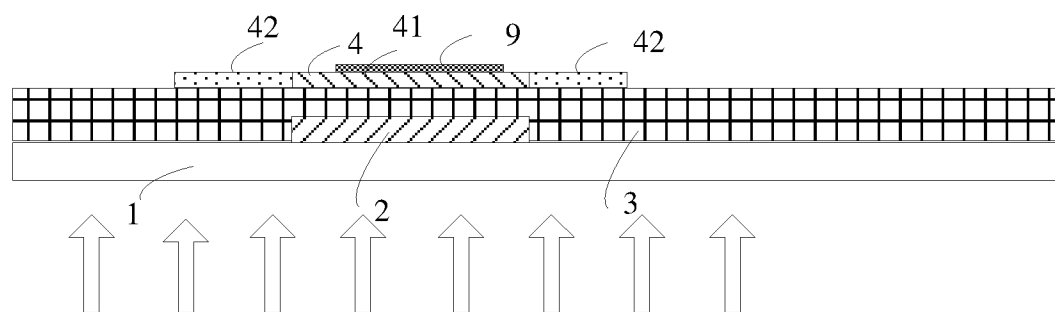


图 6

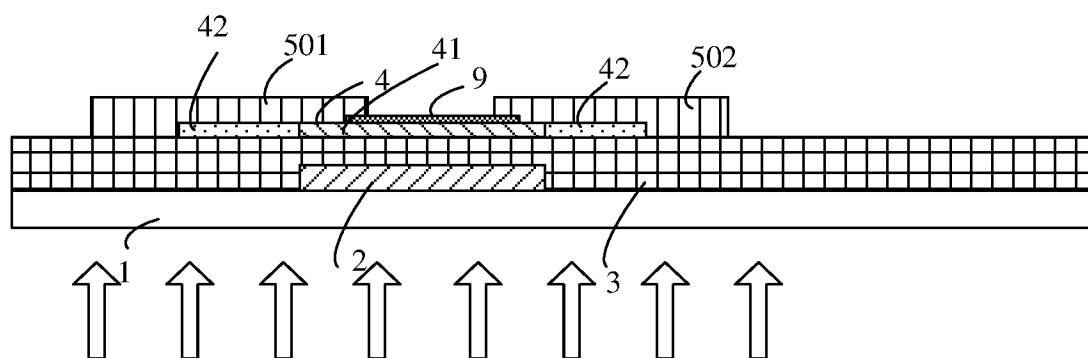


图 7

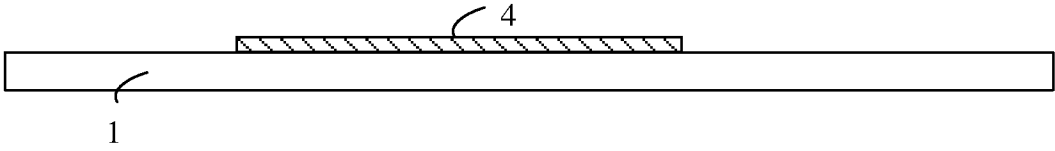


图 8a

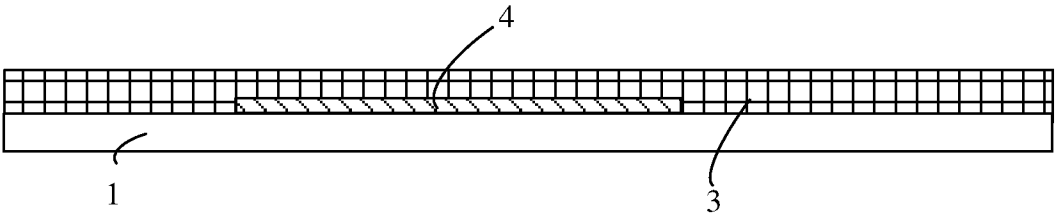


图 8b

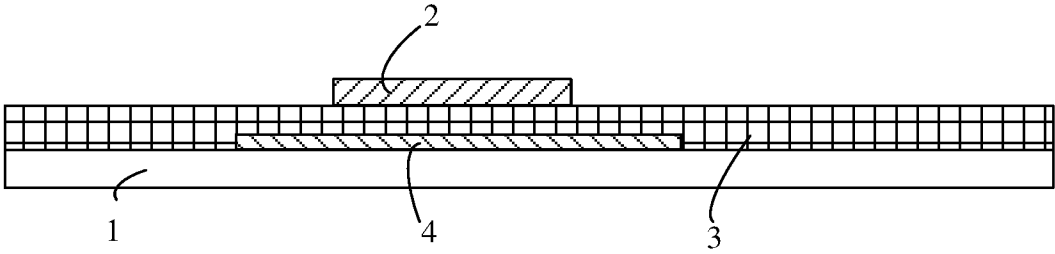


图 8c

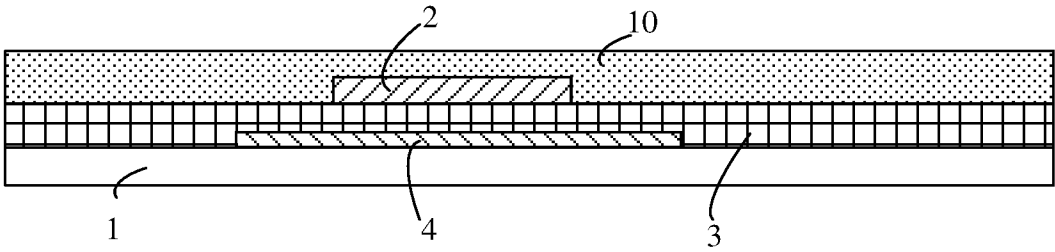


图 8d

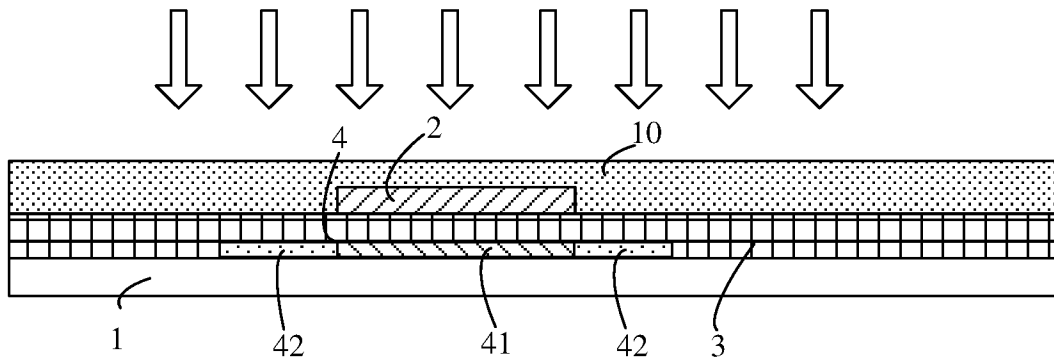


图 8e

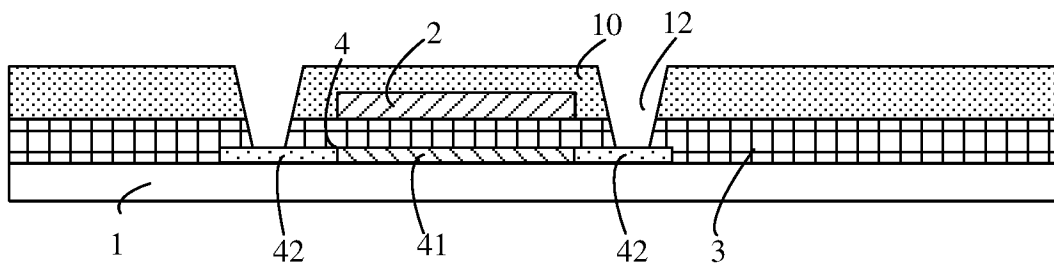


图 8f

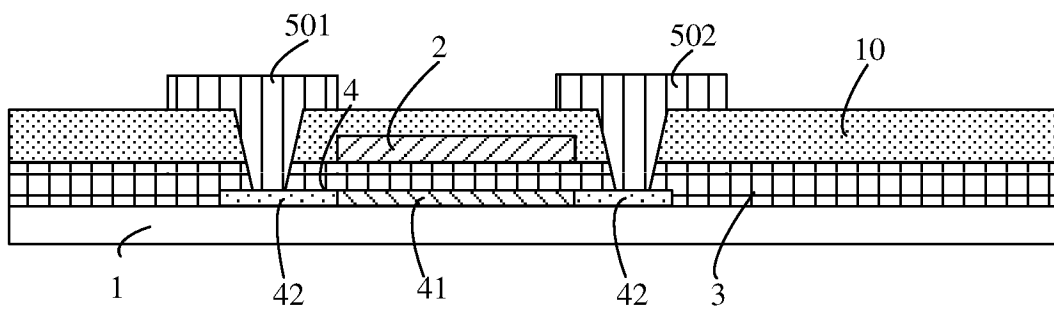


图 8g

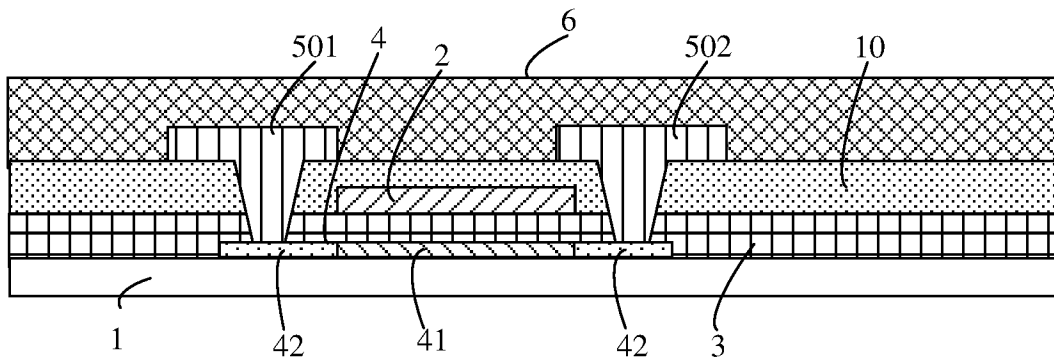


图 8h

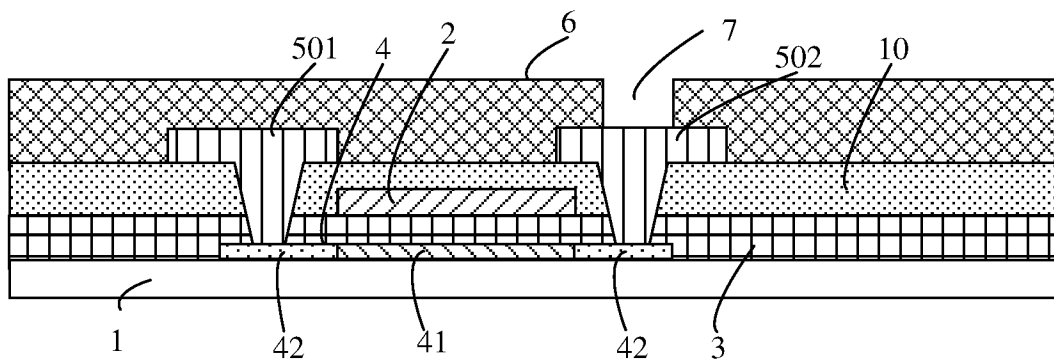


图 8i

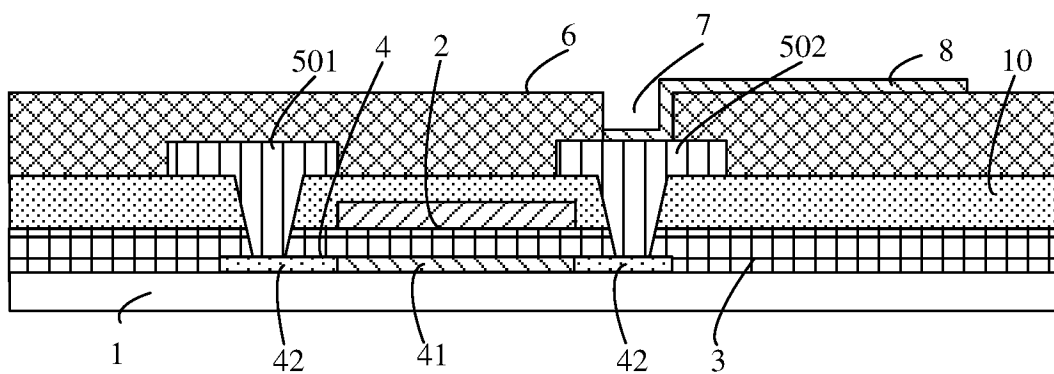


图 8j

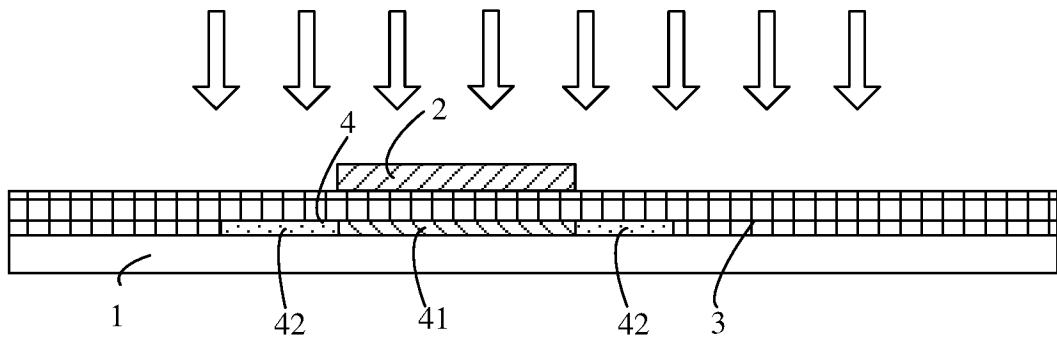


图 9

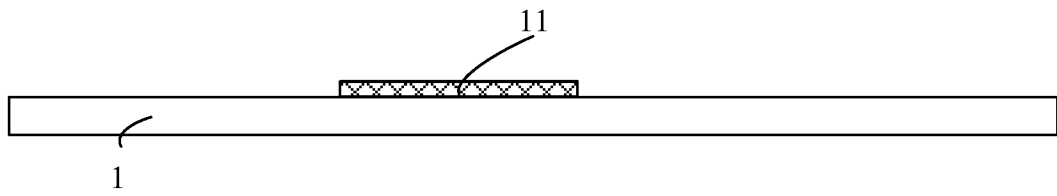


图 10a

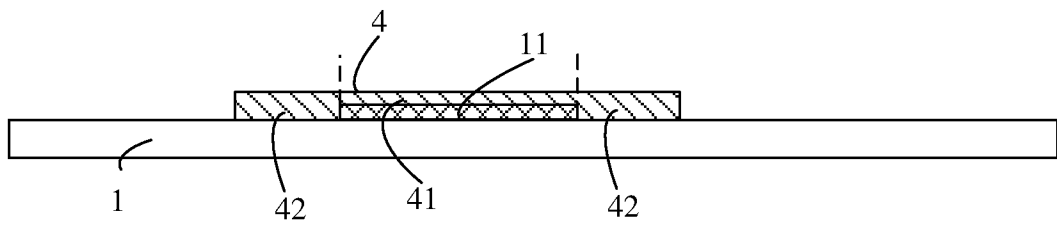


图 10b

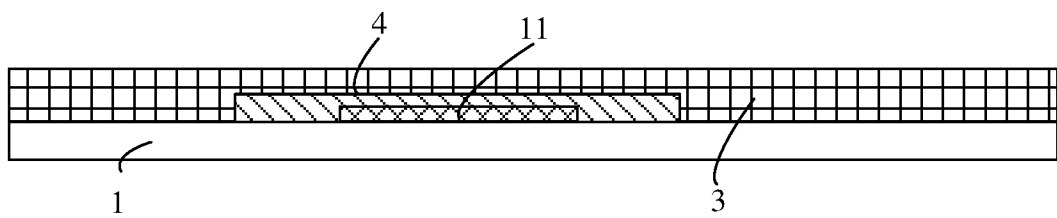


图 10c

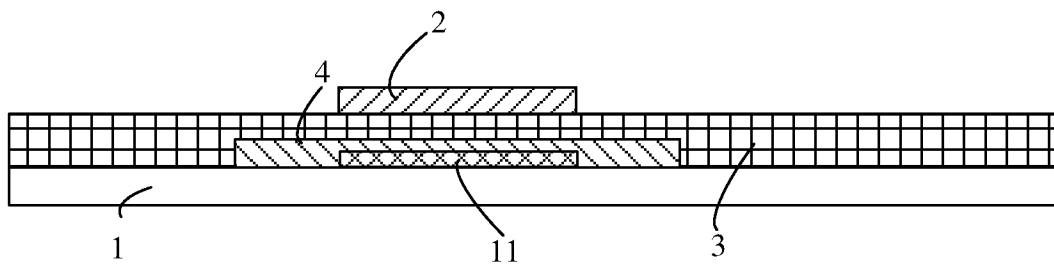


图 10d

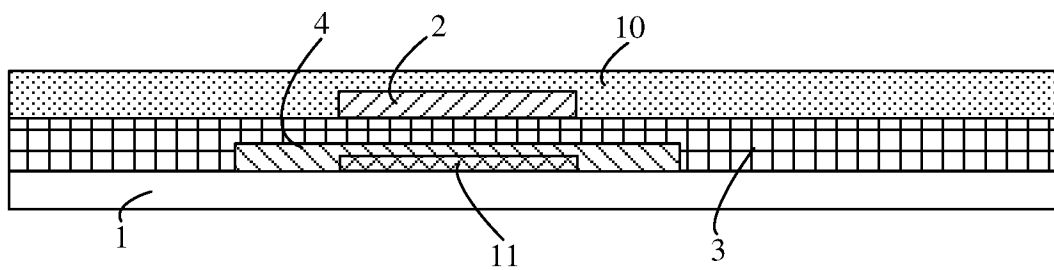


图 10e

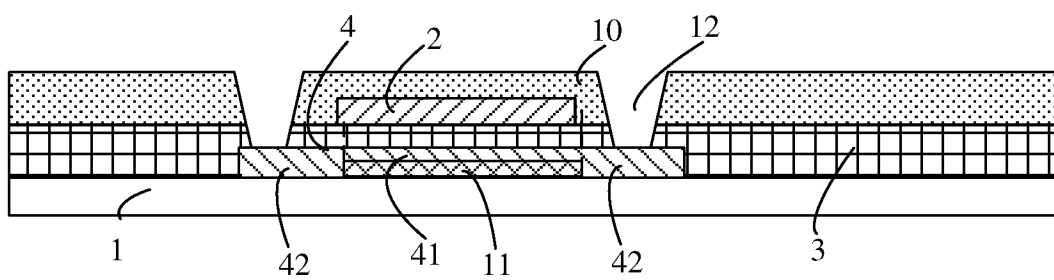


图 10f

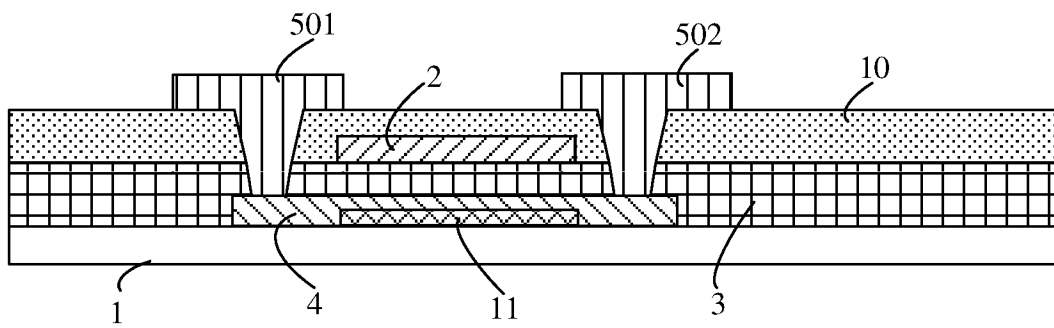


图 10g

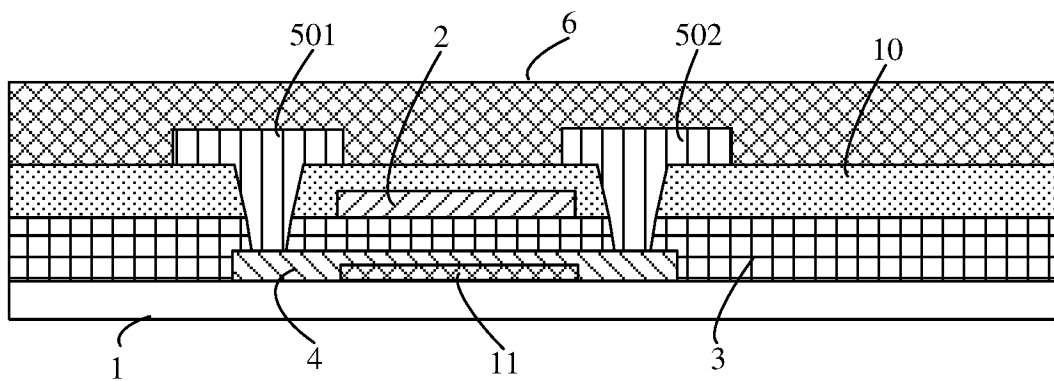


图 10h

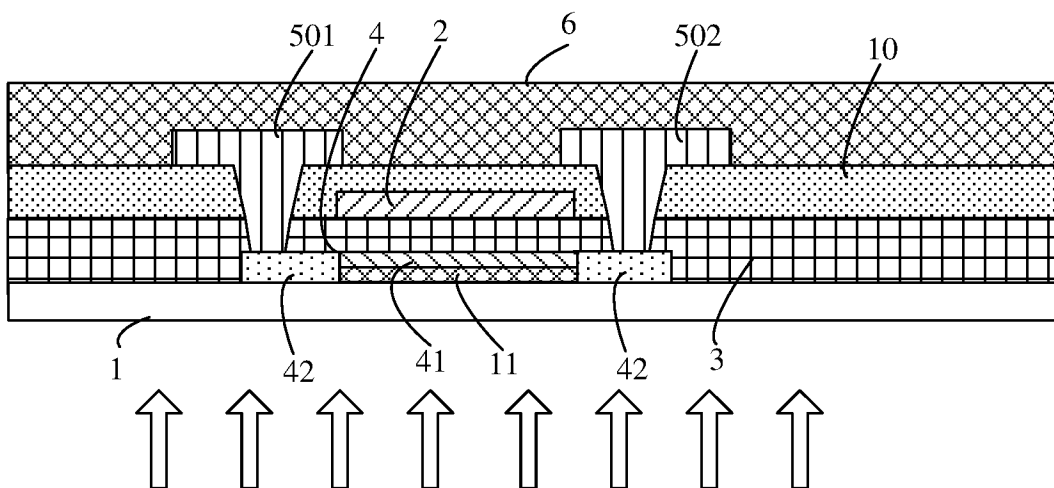


图 10i

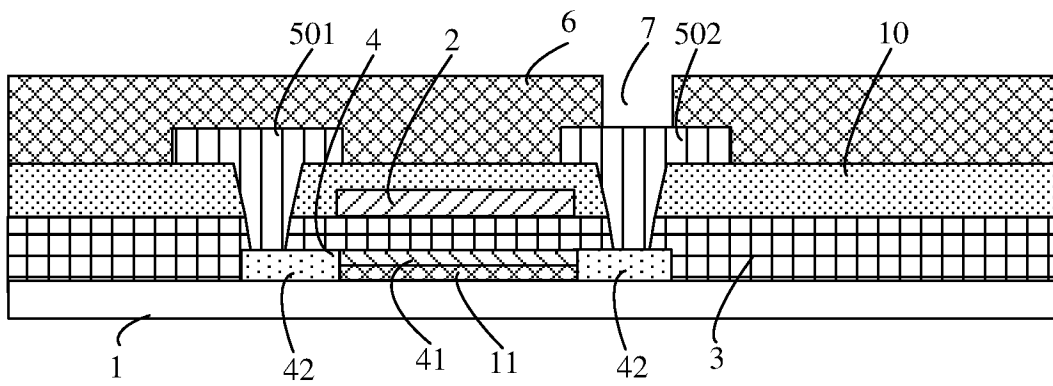


图 10j

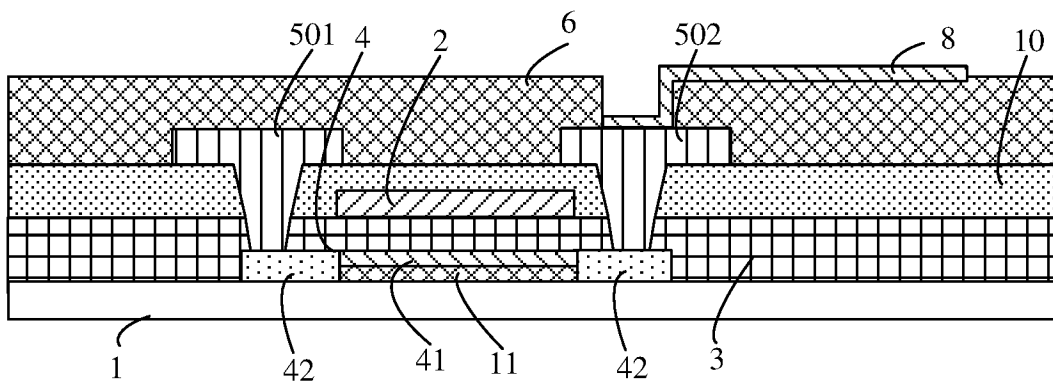


图 10k

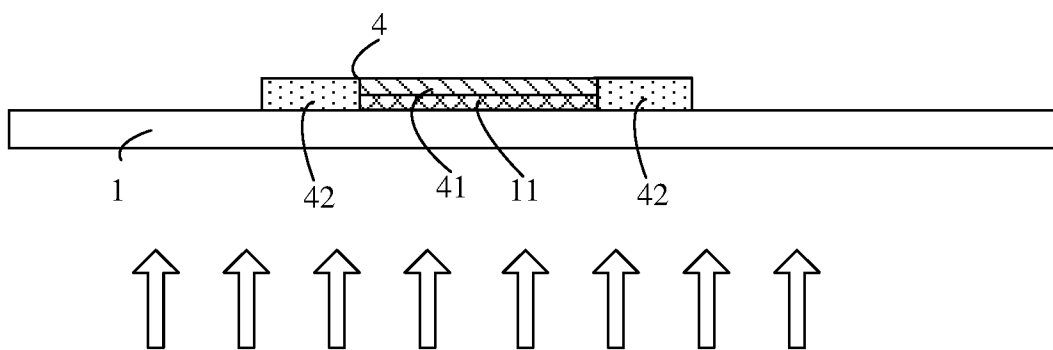


图 11

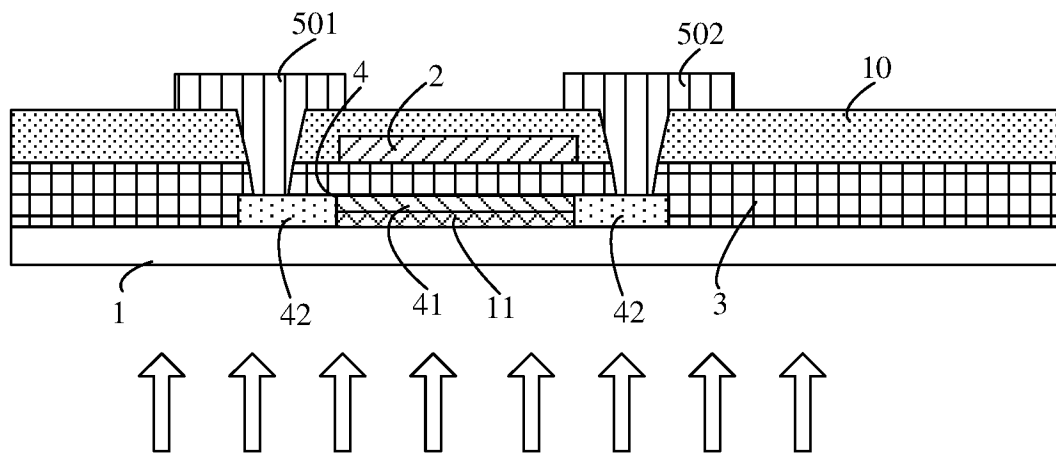


图 12

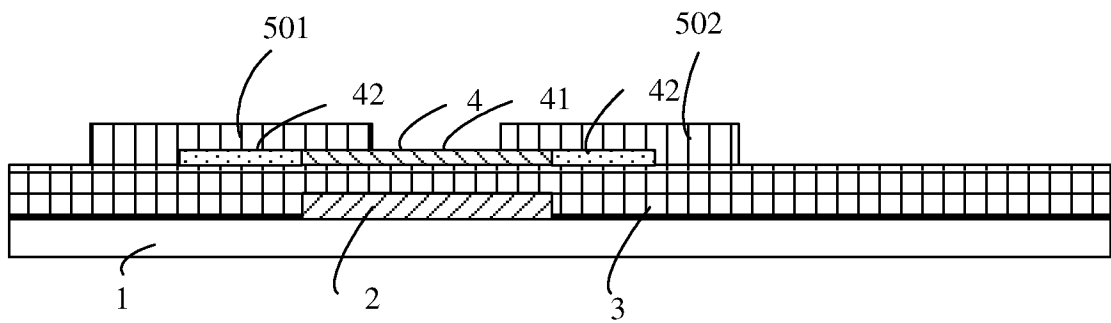


图 13

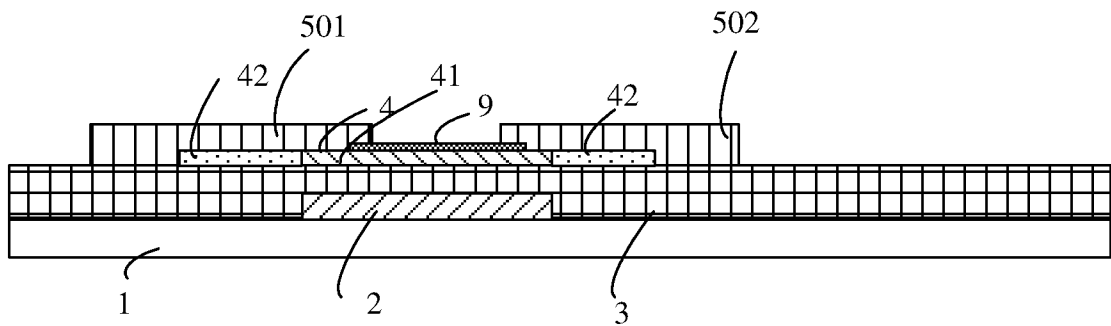


图 14

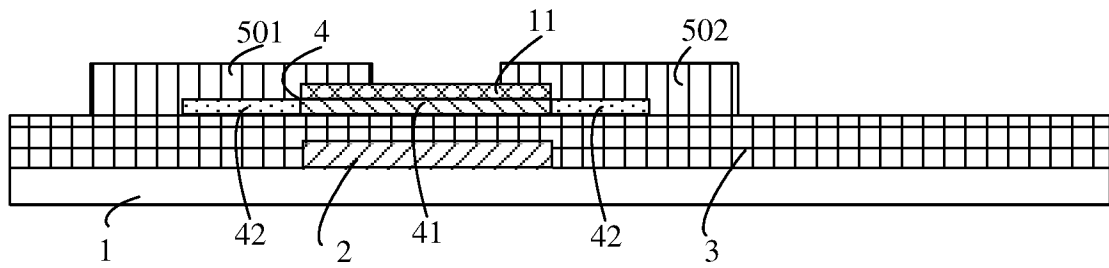


图 15

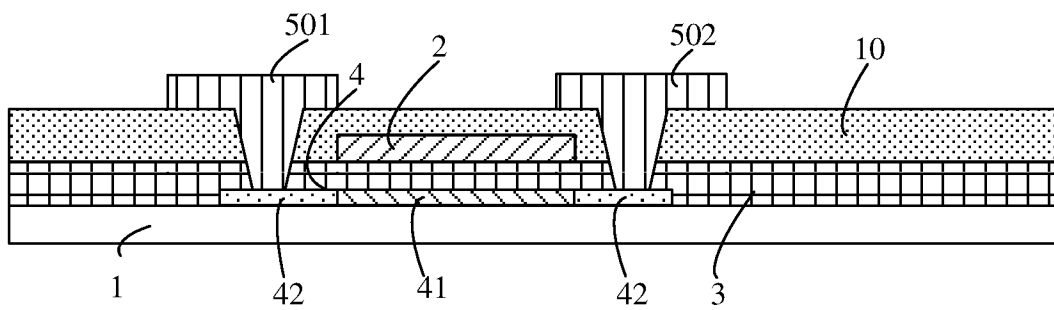


图 16

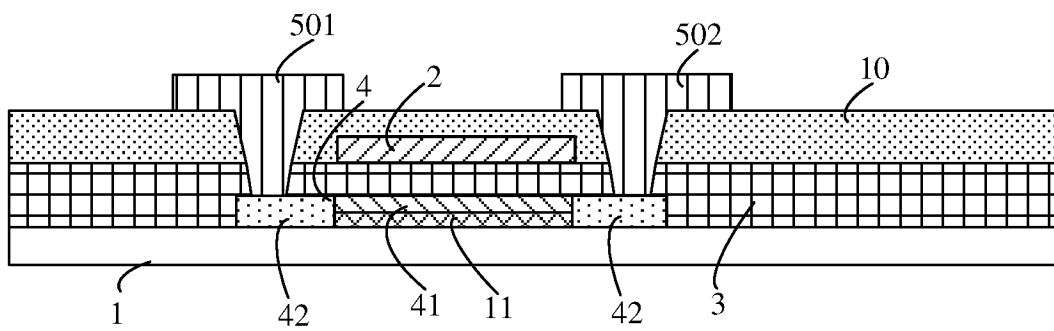


图 17

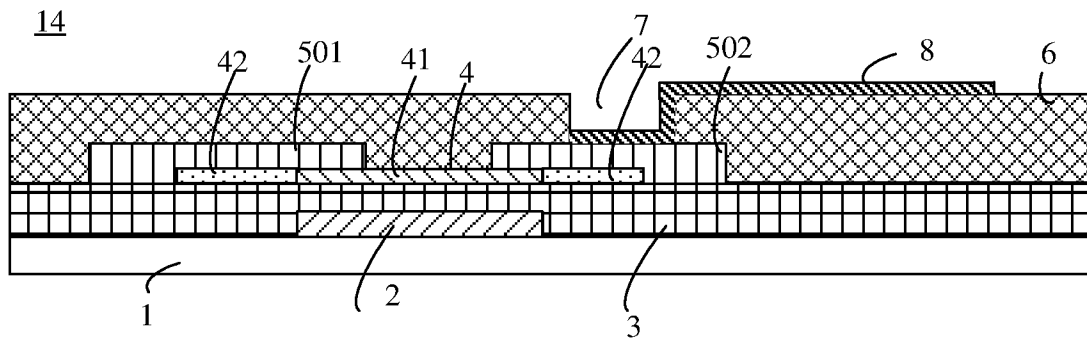


图 18

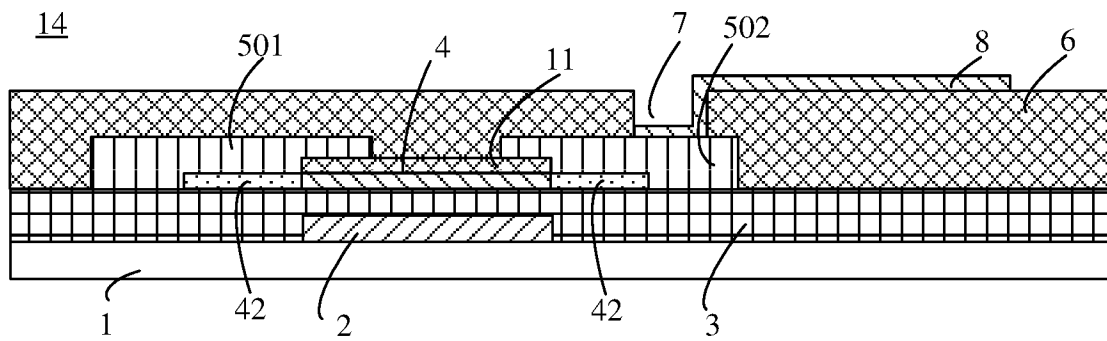


图 19

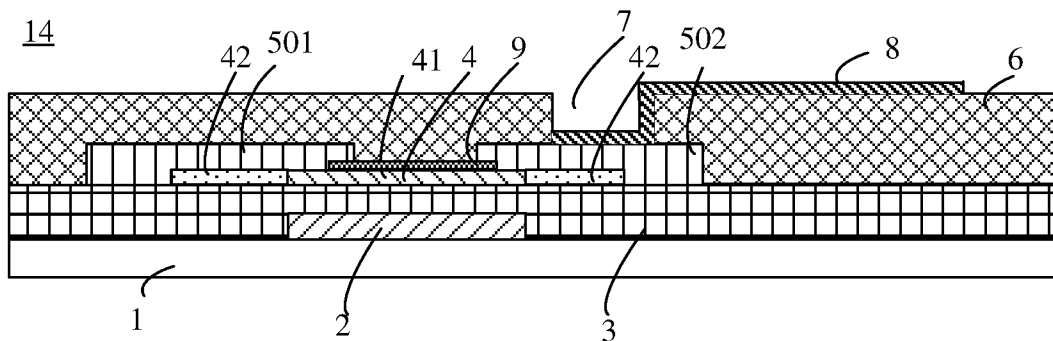


图 20

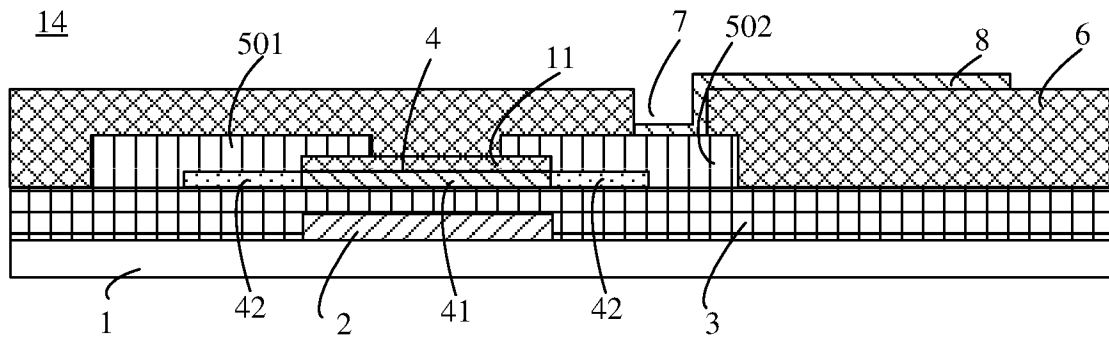


图 21

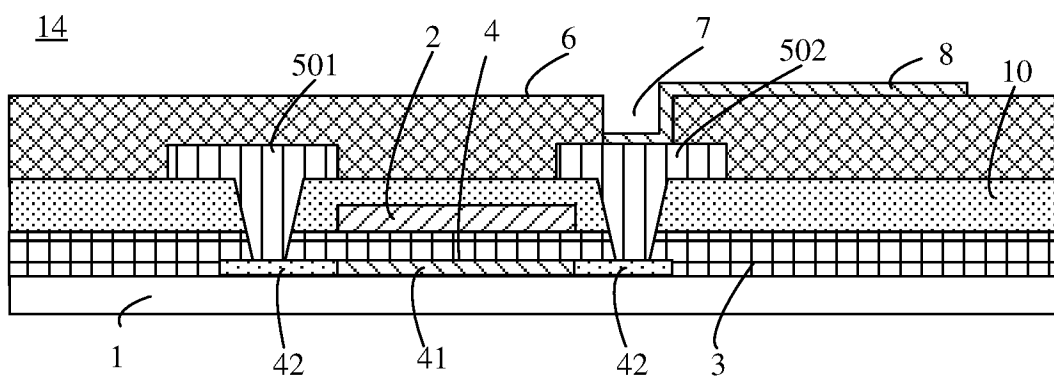


图 22

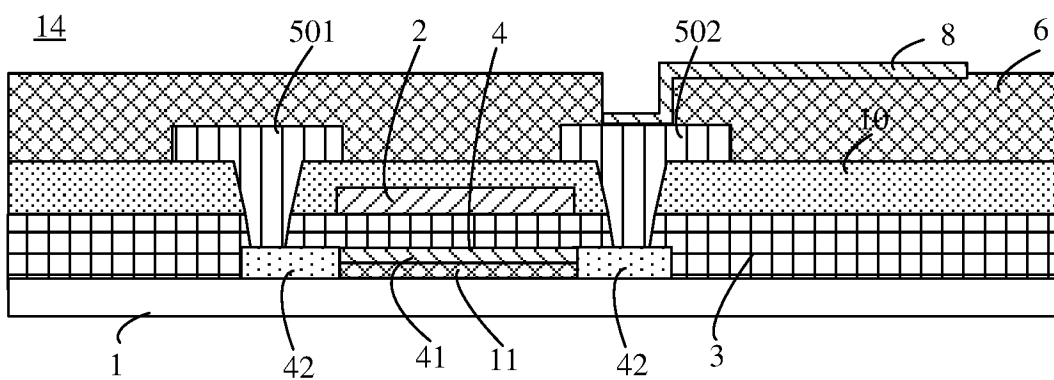


图 23

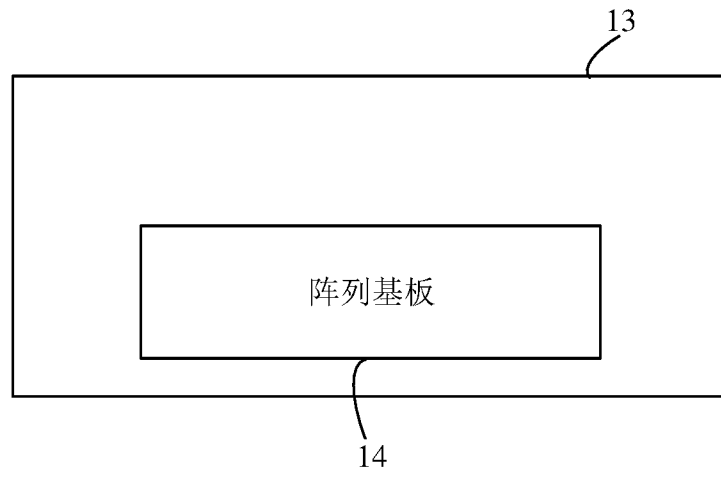


图 24

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/113574

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i; H01L 21/428(2006.01)i; H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, SIPOABS, CNTXT, DWPI, CNKI: 有机, 电致, 发光, 显示, 薄膜晶体管, 底栅, 顶栅, 激光, 退火, 栅极, OLED, display, electroluminescen+, light, thin film transistor, TFT, bottom gate, top gate, laser, anneal+, gate

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 106876481 A (BOE TECHNOLOGY GROUP CO., LTD. ET AL.) 20 June 2017 (2017-06-20) description, paragraphs 0038-0091, and figures 1(a)-10	1-20
X	US 2016013222 A1 (SAMSUNG DISPLAY CO., LTD.) 14 January 2016 (2016-01-14) description, paragraphs 0035-0057, and figures 2A-2H	1-20
A	CN 102064109 A (AU OPTRONICS CORP.) 18 May 2011 (2011-05-18) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

06 February 2018

Date of mailing of the international search report

14 February 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/113574

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	106876481	A	20 June 2017	None			
US	2016013222	A1	14 January 2016	KR	20160008696	A	25 January 2016
				US	9691982	B2	27 June 2017
CN	102064109	A	18 May 2011	CN	102064109	B	29 May 2013

国际检索报告

国际申请号

PCT/CN2017/113574

A. 主题的分类 H01L 29/786(2006.01)i; H01L 21/428(2006.01)i; H01L 27/12(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类														
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS, SIPOABS, CNTXT, DWPI, CNKI:有机, 电致, 发光, 显示, 薄膜晶体管, 底栅, 顶栅, 激光, 退火, 栅极, OLED, display, electroluminescent, light, thin film transistor, TFT, bottom gate, top gate, laser, anneal, gate														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 106876481 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 说明书第0038-0091段、图1(a)-10</td> <td>1-20</td> </tr> <tr> <td>X</td> <td>US 2016013222 A1 (SAMSUNG DISPLAY CO LTD) 2016年 1月 14日 (2016 - 01 - 14) 说明书第0035-0057段、图2A-2H</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 102064109 A (友达光电股份有限公司) 2011年 5月 18日 (2011 - 05 - 18) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 106876481 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 说明书第0038-0091段、图1(a)-10	1-20	X	US 2016013222 A1 (SAMSUNG DISPLAY CO LTD) 2016年 1月 14日 (2016 - 01 - 14) 说明书第0035-0057段、图2A-2H	1-20	A	CN 102064109 A (友达光电股份有限公司) 2011年 5月 18日 (2011 - 05 - 18) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
PX	CN 106876481 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 说明书第0038-0091段、图1(a)-10	1-20												
X	US 2016013222 A1 (SAMSUNG DISPLAY CO LTD) 2016年 1月 14日 (2016 - 01 - 14) 说明书第0035-0057段、图2A-2H	1-20												
A	CN 102064109 A (友达光电股份有限公司) 2011年 5月 18日 (2011 - 05 - 18) 全文	1-20												
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 2018年 2月 6日		国际检索报告邮寄日期 2018年 2月 14日												
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 孙重清 电话号码 (86-10)62412093												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/113574

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	106876481	A	2017年 6月 20日	无	
US	2016013222	A1	2016年 1月 14日	KR	20160008696 A 2016年 1月 25日
				US	9691982 B2 2017年 6月 27日
CN	102064109	A	2011年 5月 18日	CN	102064109 B 2013年 5月 29日