

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年6月30日(30.06.2016)



(10) 国際公開番号

WO 2016/104145 A1

- (51) 国際特許分類:
H04B 1/50 (2006.01) *H04B 1/00* (2006.01)
- (21) 国際出願番号: PCT/JP2015/084487
- (22) 国際出願日: 2015年12月9日(09.12.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-261517 2014年12月25日(25.12.2014) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 小暮武(KOGURE, Takeshi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 小野農史(ONO, Atushi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 永森啓之(NAGAMORI, Hiroyuki); 〒6178555 京都府長岡

京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).

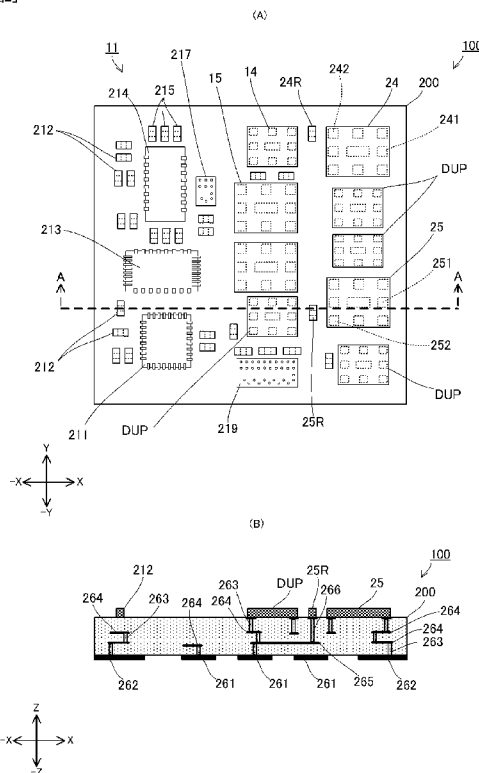
- (74) 代理人: 特許業務法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋1丁目4番34号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー

[続葉有]

(54) Title: HIGH-FREQUENCY MODULE

(54) 発明の名称: 高周波モジュール

[図2]



(57) Abstract: On a substrate (200), a resistor (24R) is arranged between the position of an amplifier circuit (11) and the position of a duplexer (24), so coupling is suppressed in the space between the amplifier circuit (11) and the path from a main switch (26) to a receiving terminal (P24) via the duplexer (24). This high-frequency module (100) suppresses the aforementioned coupling even when the RX terminal (242) of the duplexer (24) is facing the amplifier circuit (11), and therefore, harmonics of the transmission signal in a low region can be kept from leaking to the receiving terminal (P24) via the path formed by said coupling. In other words, in this high-frequency module (100), it is possible to ensure the degree of freedom of board layout while avoiding reduction in the isolation characteristics in the low region and a high region.

(57) 要約: 基板(200)において、抵抗(24R)は、増幅回路(11)の位置とデュプレクサ(24)の位置との間に配置されるので、増幅回路(11)と、デュプレクサ(24)を介したメインスイッチ(26)から受信端子(P24)への経路との間の空間に結合が生じることを抑制する。高周波モジュール(100)は、デュプレクサ(24)のRX端子(242)が増幅回路(11)側に向いても、上述の結合を抑制するので、当該結合によって形成される経路を介して低域の送信信号の高調波が受信端子(P24)へ漏洩することを防止することができる。すなわち、高周波モジュール(100)は、低域及び高域のアイソレーション特性の低下を防止しつつ、基板レイアウトの自由度を確保することができる。



ロシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：高周波モジュール

技術分野

[0001] 本発明は、異なる帯域の信号を同時に無線で送受信する高周波モジュールに関する。

背景技術

[0002] 近年、異なる帯域の信号を同時に無線で送受信する通信方法として、例えばキャリアアグリゲーションが知られている。キャリアアグリゲーションに対応する高周波モジュールとしては、アンテナと、受信回路と、送信信号を増幅する増幅回路と、分波回路とを帯域毎に必要とする。

[0003] キャリアアグリゲーションを実現する高周波モジュールを小型化すると、各帯域のアイソレーション特性が低下する。具体的には、低域用の増幅回路で増幅された送信信号の高調波が、高域用の受信回路へ漏洩しやすくなる。

[0004] そこで、特許文献1に記載された高周波モジュールは、低域用の増幅回路に含まれる整合回路を基板内部のグランドパターンに接続せず、基板裏面のグランド端子に接続することにより、基板内部のグランドパターンを介して送信信号の高調波が高域用の受信回路へ漏洩することを抑制している。

[0005] 低域の送信信号の高調波は、グランドパターンに限らず、他の経路を介することでも、高域用の受信回路へ漏洩することがある。他の経路としては、素子間及び伝送線路間に生じる結合（電磁界結合及び静電結合）によって形成されるものが存在する。例えば、低域用の増幅回路の増幅素子と、高域用の分波回路の素子との間の空間に結合が生じると、当該素子間に経路が形成される。

先行技術文献

特許文献

[0006] 特許文献1：特開2007-124202号公報

発明の概要

発明が解決しようとする課題

[0007] 本願発明者らによれば、高域用の分波回路の素子の向きを調整すると、当該素子と低域用の回路素子との間の結合を抑制できることが分かった。具体的には、高域用の分波回路の素子の各端子のうち受信回路に接続されるRX端子が、低域用の増幅回路と反対側に位置するように高域用の分波回路の素子の向きを調整すれば、上述の結合を抑制できる。また、高域用の分波回路の素子の向きに限らず、高域用の分波回路の素子と、低域用の回路素子とを互いに遠ざけるように各素子を配置しても、上述の結合を抑制できる。

[0008] しかしながら、そのような各素子の配置は、基板レイアウトの自由度を制約する。

[0009] そこで、本発明の目的は、異なる帯域の信号を同時に無線で送受信する高周波モジュールであって、各帯域のアイソレーション特性の低下を防止しつつ、基板レイアウトの自由度を確保できる高周波モジュールを提供することにある。

課題を解決するための手段

[0010] 高周波モジュールは、第1帯域（例えば900MHzを含む帯域）内の信号を送受信するように構成された第1送受信部と、第1帯域より高い第2帯域（1,800MHzを含む帯域）内の信号を送受信するように構成された第2送受信部とが基板に配置されたものである。

[0011] 具体的には、前記第1送受信部及び前記第2送受信部は、それぞれ、アンテナに接続されるアンテナ端子と、受信回路に接続される受信端子と、送信信号を増幅するように構成された増幅回路と、前記増幅回路が増幅した前記第1及び第2帯域内の送信信号をそれぞれ前記アンテナ端子へ通過させ、かつ前記アンテナ端子からの前記第1及び第2帯域内の受信信号をそれぞれ前記受信端子へ通過させるように構成された分波回路とを有す。

[0012] 第1送受信部の増幅回路及び第2送受信部の増幅回路は、アンテナ側と送受信回路側とのインピーダンス整合のために、それぞれ整合回路を含んでもよい。

[0013] 第1送受信部の分波回路は、中心周波数が900MHzの送信信号をアンテナ端子へ出力し、中心周波数が940MHzのアンテナ端子からの受信信号を受信端子へ出力するように、例えば複数のSAW (Surface Acoustic Wave) フィルタで構成される。同様に、第2送受信部の分波回路も、1,800MHzを含む帯域で信号を分波するように、複数のSAWフィルタで構成される。

[0014] 本発明の高周波モジュールは、さらに結合阻害素子を備える。結合阻害素子は、前記第1送受信部及び第2送受信部による信号の送受信に影響を与えないものである。例えば、結合阻害素子は、高周波モジュールにおいて、第1送受信部及び第2送受信部と電氣的に分離されることで、第1送受信部及び第2送受信部による信号の送受信に影響を与えない。

[0015] 本発明の高周波モジュールの結合阻害素子は、前記基板において、前記第2送受信部の分波回路の位置と、前記第1送受信部の増幅回路の位置との間に配置される。

[0016] このように結合阻害素子を基板に配置すると、第1送受信部の増幅回路と、第2送受信部の分波回路との間の空間に結合（電磁界結合及び静電結合）が生じにくくなる。当該結合が生じにくくなるので、第1送受信部の増幅回路から出力された送信信号の高調波が、第2送受信部の分波回路の通過帯域の周波数成分を含む場合であっても、当該高調波は、当該結合によって形成される経路を介して受信端子へ漏洩しにくくなる。

[0017] 例えば、第2送受信部の分波回路の素子の各端子のうち受信端子に接続されるRX端子を第1送受信部の増幅回路側に向けても、上述の漏洩が抑制されるので、第1帯域及び第2帯域のアイソレーション特性は低下しにくくなる。また、第2送受信部の分波回路と第1送受信部の増幅回路とを互いに近づけても、上述の漏洩が抑制されるので、各帯域のアイソレーション特性は低下しにくくなる。

[0018] 以上のように、本発明の高周波モジュールは、結合阻害素子を備えることで、第1送受信部の増幅回路から出力された送信信号の高調波が第2送受信

部の受信端子へ漏洩することを抑制するので、各帯域のアイソレーション特性の低下を防止しつつ、基板レイアウトの自由度を確保できる。

[0019] また、前記結合阻害素子は、前記基板の厚み方向に延伸するビア導体を介して前記基板のグランドに接続されてもよい。これにより、結合阻害素子は、第1送受信部の増幅回路と第2送受信部の分波回路との間の空間のうち、基板内部の空間に生じる結合をさらに抑制することができる。

[0020] さらに、前記ビア導体のみを介して前記結合阻害素子に接続される前記グランド電極は、前記基板において、前記第1送受信部のグランド及び前記第2送受信部のグランドと電氣的に分離されてもよい。これにより、第1送受信部の増幅回路から出力された送信信号の高調波は、共通のグランドパターンを介して、第2送受信部の受信端子へ漏洩しにくくなる。

[0021] また、前記結合阻害素子は、インダクタ及びキャパシタであってもよいが、0（ゼロ）オーム抵抗であってもよい。

発明の効果

[0022] この発明の高周波モジュールは、異なる帯域の信号を同時に無線で送受信しても、各帯域のアイソレーション特性の低下を防止しつつ、基板レイアウトの自由度を確保できる。

図面の簡単な説明

[0023] [図1]本発明の実施形態に係る高周波モジュールの回路例を示す図である。

[図2]（A）は、本発明の実施形態に係る高周波モジュールの上面（素子実装面）図であり、（B）は、A-A断面図である。

[図3]本発明の実施形態に係る高周波モジュールの変形例1に係る高周波モジュールの断面図である。

[図4]本発明の実施形態に係る高周波モジュールの変形例2に係る高周波モジュールの上面（素子実装面）図である。

発明を実施するための形態

[0024] 本発明の実施形態に係る高周波モジュール100の概要について、高周波モジュール100は、LTE（Long Term Evolution）

規格で信号（例えば700MHz～2, 700MHzの信号）を送受信するものである。高周波モジュール100は、信号の送受信のために、送信信号の増幅、周波数分割による送信信号と受信信号との分波、及び通信の帯域切替を行う。高周波モジュール100は、キャリアアグリゲーションを実現する。すなわち、高周波モジュール100は、複数の帯域の信号を同時に無線で送受信する。

[0025] 高周波モジュール100は、低域用の増幅回路の位置と、高域用の分波回路の位置との間に、結合障害素子を基板に配置することで、低域用の増幅回路から出力された送信信号の高調波が高域用の受信回路へ漏洩することを抑制するものである。

[0026] 結合障害素子とは、素子間及び伝送線路間の結合（電磁界結合及び静電結合）を障害するものである。本実施形態では、結合障害素子として0（ゼロ）オーム抵抗の抵抗チップを用いて説明する。

[0027] 次に、高周波モジュール100の詳細について、図1を用いて説明する。図1は、高周波モジュール100の回路例を示す図である。

[0028] 図1に示すように、高周波モジュール100は、低域送受信部10と、高域送受信部20とを備える。

[0029] 低域送受信部10は、入力端子P10と、第1アンテナ端子P17とを備える。入力端子P10には、低域の送信信号が入力される。第1アンテナ端子P17は、低域用のアンテナANT1に接続される。高域送受信部20は、入力端子P20と、第2アンテナ端子P27とを備える。入力端子P20には、前記低域の送信信号に比べて高域の送信信号が入力される。第2アンテナ端子P27は、高域用のアンテナANT2に接続される。

[0030] 本実施形態では、一例として、低域送受信部10が主に送受信する600MHz～1, 000MHzの周波数帯域を第1帯域と設定し、高域送受信部20が主に送受信する1, 600MHz～2, 700MHzの周波数帯域を第2帯域と設定して説明する。

[0031] 低域送受信部10は、増幅回路11と、整合回路12と、サブスイッチ1

３と、複数のデュプレクサ１４及びデュプレクサ１５と、メインスイッチ１６と、を備える。

[0032] 増幅回路１１は、入力端子Ｐ１０に入力された低域（６００MHz～１，０００MHz）の送信信号を増幅し、増幅後の送信信号を整合回路１２へ出力する。整合回路１２は、例えばインダクタ及びキャパシタを備え、第１アンテナＡＮＴ１側と、増幅回路１１側との間でインピーダンスを整合する。

[0033] サブスイッチ１３は、共通端子Ｐ１３と、複数の個別端子Ｐ１３４，Ｐ１３５とを備える。共通端子Ｐ１３は、整合回路１２に接続される。個別端子Ｐ１３４は、デュプレクサ１４に接続される。個別端子Ｐ１３５は、デュプレクサ１５に接続される。

[0034] メインスイッチ１６は、サブスイッチ１３との組により、整合回路１２と第１アンテナＡＮＴ１との経路に用いられるデュプレクサをデュプレクサ１４及びデュプレクサ１５から選択するために、整合回路１２といずれかのデュプレクサとの接続と、該デュプレクサと第１アンテナ端子Ｐ１７との接続と、を切り替える。ただし、切替は、制御ＩＣ２１３（図２（Ａ）を参照）から出力される制御信号に基づく。

[0035] デュプレクサ１４は、例えば、LTE規格のband 19（８００MHzの帯域）において、周波数分割により送信信号と受信信号とを分波する。具体的には、デュプレクサ１４は、共通端子と、２つの個別端子とを備える。デュプレクサ１４は、単一の筐体に一体形成される送信側フィルタSt 14と、受信側フィルタSr 14と、を備える。受信側フィルタSr 14は、平衡－不平衡変換機能を有する。

[0036] デュプレクサ１４の共通端子は、メインスイッチ１６の個別端子Ｐ１６４に接続される。デュプレクサ１４の一方の個別端子には、送信側フィルタSt 14と、サブスイッチ１３の個別端子Ｐ１３４とが接続される。デュプレクサ１４の他方の個別端子には、受信側フィルタSr 14と、受信端子Ｐ１４とが接続される。受信端子Ｐ１４は、高周波モジュール１００が実現される基板以外のメイン基板の受信回路（不図示）に接続される。

[0037] 送信側フィルタ S t 1 4 は、例えば S A W (S u r f a c e A c o u s t i c W a v e) フィルタであり、830MHz〜845MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。受信側フィルタ S r 1 4 は、例えば S A W フィルタであり、875MHz〜890MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。なお、S A W フィルタに代えて、B A W (B u l k A c o u s t i c W a v e) フィルタを用いることができる。

[0038] デュプレクサ 1 5 は、例えば、L T E 規格の b a n d 1 7 (7 0 0 M H z の帯域)において、周波数分割により送信信号と受信信号とを分波する。具体的には、デュプレクサ 1 5 は、共通端子と、2つの個別端子とを備える。デュプレクサ 1 5 は、単一の筐体に一体形成される送信側フィルタ S t 1 5 と、受信側フィルタ S r 1 5 と、を備える。受信側フィルタ S r 1 5 は、平衡―不平衡変換機能を有する。

[0039] デュプレクサ 1 5 の共通端子は、メインスイッチ 1 6 の個別端子 P 1 6 5 に接続される。デュプレクサ 1 5 の一方の個別端子には、送信側フィルタ S t 1 5 と、サブスイッチ 1 3 の個別端子 P 1 3 5 とが接続される。デュプレクサ 1 5 の他方の個別端子には、受信側フィルタ S r 1 5 と、受信端子 P 1 5 とが接続される。受信端子 P 1 5 は、高周波モジュール 1 0 0 が実現される基板以外のメイン基板の受信回路（不図示）に接続される。

[0040] 送信側フィルタ S t 1 5 は、例えば S A W フィルタであり、704MHz〜716MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。受信側フィルタ S r 1 5 は、例えば S A W フィルタであり、734MHz〜746MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。

[0041] メインスイッチ 1 6 の共通端子 P 1 6 は、第1アンテナ端子 P 1 7 に接続される。第1アンテナ A N T 1 は、低域の信号の送受信に適した形状である。

[0042] 高域送受信部 2 0 は、低域送受信部 1 0 と同様の構成を備え、送受信する

信号の帯域が異なる。高域送受信部 20 は、増幅回路 21 と、整合回路 22 と、サブスイッチ 23 と、複数のデュプレクサ 24 及びデュプレクサ 25 と、メインスイッチ 26 と、を備える。

[0043] 増幅回路 21 は、入力端子 P 20 に入力された高域（1, 600MHz～2, 700MHz）の送信信号を増幅し、増幅後の送信信号を整合回路 22 へ出力する。整合回路 22 は、例えばインダクタ及びキャパシタを備え、第 2 アンテナ ANT 2 側と、増幅回路 21 側との間でインピーダンスを整合する。

[0044] サブスイッチ 23 は、共通端子 P 23 と、複数の個別端子 P 234, P 235 とを備える。共通端子 P 23 は、整合回路 22 に接続される。個別端子 P 234 は、デュプレクサ 24 に接続される。個別端子 P 235 は、デュプレクサ 25 に接続される。

[0045] メインスイッチ 26 は、サブスイッチ 23 との組により、整合回路 22 と第 2 アンテナ ANT 2 との接続経路に用いられるデュプレクサをデュプレクサ 24 及びデュプレクサ 25 から選択するために、整合回路 22 といずれかのデュプレクサとの接続と、該デュプレクサと第 2 アンテナ端子 P 27 との接続と、を切り替える。ただし、切替は、制御 IC 213 から出力される制御信号に基づく。

[0046] デュプレクサ 24 は、例えば、LTE 規格の band 1（2, 100MHz の帯域）において、周波数分割により送信信号と受信信号とを分波する。具体的には、デュプレクサ 24 は、共通端子と、2 つの個別端子とを備える。デュプレクサ 24 は、単一の筐体に一体形成される送信側フィルタ S t 24 と、受信側フィルタ S r 24 と、を備える。受信側フィルタ S r 24 は、平衡－不平衡変換機能を有する。

[0047] デュプレクサ 24 の共通端子は、メインスイッチ 26 の個別端子 P 264 に接続される。デュプレクサ 24 の一方の個別端子には、送信側フィルタ S t 24 が接続される。デュプレクサ 24 の他方の個別端子には、受信側フィルタ S r 24 と、受信端子 P 24 とが接続される。受信端子 P 24 は、高周

波モジュール100が実現される基板以外のメイン基板の受信回路（不図示）に接続される。

[0048] 送信側フィルタSt24は、例えばSAWフィルタであり、1,920MHz～1,980MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。受信側フィルタSr24は、例えばSAWフィルタであり、2,110MHz～2,170MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。

[0049] デュプレクサ25は、例えば、LTE規格のband7（2,600MHzの帯域）において、周波数分割により送信信号と受信信号とを分波する。具体的には、デュプレクサ25は、共通端子と、2つの個別端子とを備える。デュプレクサ25は、単一の筐体に一体形成される送信側フィルタSt25と、受信側フィルタSr25と、を備える。受信側フィルタSr25は、平衡－不平衡変換機能を有する。

[0050] デュプレクサ25の共通端子は、メインスイッチ26の個別端子P265に接続される。デュプレクサ25の一方の個別端子には、送信側フィルタSt25が接続される。デュプレクサ25の他方の個別端子には、受信側フィルタSr25と、受信端子P25とが接続される。受信端子P25は、高周波モジュール100が実現される基板以外のメイン基板の受信回路（不図示）に接続される。

[0051] 送信側フィルタSt25は、例えばSAWフィルタであり、2,500MHz～2,570MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。受信側フィルタSr25は、例えばSAWフィルタであり、2,620MHz～2,690MHzを通過帯域とし、その他の帯域を減衰帯域とするフィルタである。

[0052] メインスイッチ26の共通端子P26は、第2アンテナ端子P27に接続される。第2アンテナANT2は、高域の信号の送受信に適した形状で形成される。

[0053] 高周波モジュール100の動作について、LTE規格のband19で送

受信する例で説明する。LTE規格のband 19で送受信する場合、制御IC 213は、デュプレクサ14を介して送信信号を第1アンテナANT 1へ出力するために、サブスイッチ13及びメインスイッチ16の接続を切り替える制御を行う。具体的には、制御IC 213は、共通端子P 13と個別端子P 134とが接続され、共通端子P 16と個別端子P 164とが接続されるように、制御信号をサブスイッチ13及びメインスイッチ16へ出力する。

[0054] 入力端子P 10に入力された送信信号は、増幅回路11で増幅された後、整合回路12、サブスイッチ13、及びデュプレクサ14の送信側フィルタSt 14を順に通過することで、704MHz〜716MHzの周波数成分が主な周波数成分となるように濾波される。その後、送信信号は、メインスイッチ16、及び第1アンテナ端子P 17を順に通過し、第1アンテナANT 1へ出力される。

[0055] LTE規格のband 19の受信について、第1アンテナANT 1が受信した受信信号は、第1アンテナ端子P 17、及びメインスイッチ16を順に通過し、デュプレクサ14に入力される。受信信号は、受信側フィルタSr 14によって、875MHz〜890MHzの周波数成分が受信端子P 14へ出力される。

[0056] 高周波モジュール100は、キャリアアグリゲーションを実現するため、LTE規格のband 19以外のbandでも同時に信号を無線で送受信する。以下、LTE規格のband 19と同時に信号を送受信するbandをband 1として説明する。LTE規格のband 1で信号を送受信する場合、制御IC 213は、デュプレクサ24を介して送信信号を第2アンテナANT 2へ出力するために、サブスイッチ23及びメインスイッチ26の接続を切り替える制御を行う。具体的には、制御IC 213は、共通端子P 23と個別端子P 234とが接続され、共通端子P 26と個別端子P 264とが接続されるように、制御信号をサブスイッチ23及びメインスイッチ26へ出力する。

- [0057] 入力端子P20に入力された送信信号は、増幅回路21で増幅された後、整合回路22、サブスイッチ23、及びデュプレクサ24の送信側フィルタSt24を順に通過することで、1,920MHz～1,980MHzの周波数成分が主な周波数成分となるように濾波される。その後、送信信号は、メインスイッチ26の個別端子P264、共通端子P26、及び第2アンテナ端子P27を順に通過し、第2アンテナANT2へ出力される。
- [0058] LTE規格のband1の受信について、第2アンテナANT2が受信した受信信号は、第2アンテナ端子P27、メインスイッチ26を順に通過し、デュプレクサ24に入力される。受信信号は、受信側フィルタSr24によって、2,110MHz～2,170MHzの周波数成分が受信端子P24へ出力される。
- [0059] 以上のように、高周波モジュール100は、LTE規格のband19（低域）とband1（高域）とにおいて同時に信号を無線で送受信する。高周波モジュール100は、band17とband7とにおいて同時に信号を無線で送受信する。なお、高周波モジュール100は、2つの帯域に限らず、互いに通過帯域の周波数が異なる3つ以上の帯域であってもよく、2つの低域、及び1つの高域の複数の帯域で同時に信号を送受信する態様であっても構わない。高周波モジュール100が、2つの低域と1つの高域の3つの通過帯域で同時に信号を送受信するとき、合計3つの通過帯域を低域、中域、及び高域と定めてもよい。3つ以上の通過帯域の内、低域、高域のいずれかを互いに異なる複数の通過帯域を含むように設定してもよい。
- [0060] 本実施形態に係る高周波モジュール100は、増幅回路11から出力された低域の送信信号の高調波が高域送受信部20の受信端子P24、P25へ漏洩することを抑制するために、抵抗24Rと、抵抗25Rとを備える。抵抗24R及び抵抗25Rは、それぞれ0（ゼロ）オーム抵抗の抵抗チップである。ただし、高周波モジュール100は、抵抗24R及び25Rに代えて、インダクタ及びキャパシタ等の他の素子を備えてもよい。
- [0061] 図1に示すように、抵抗24R及び抵抗25Rは、高周波モジュール100

0の入力端子P 3 0と、出力端子P 3 1との間でシリーズ接続される。抵抗2 4 R及び抵抗2 5 Rは、低域送受信部1 0及び高域送受信部2 0と電氣的に分離される。すなわち、抵抗2 4 R及び抵抗2 5 Rは、低域送受信部1 0及び高域送受信部2 0による信号の送受信に影響を与えない。

[0062] 以下、抵抗2 4 R及び抵抗2 5 Rを含む高周波モジュール1 0 0の回路素子の基板への配置について、図2 (A) 及び図2 (B) を用いて説明する。図2 (A) は、高周波モジュール1 0 0の上面（素子実装面）図である。図2 (B) は、A－A断面図である。

[0063] 図2 (A) に示すように、高周波モジュール1 0 0は、図1 に示す回路例を実現する複数の素子が基板2 0 0に配置されてなる。具体的には、基板2 0 0には、IC 2 1 1と、制御IC 2 1 3と、複数のチップ素子（抵抗、キャパシタ、及びインダクタ等のいずれか）2 1 2と、デュプレクサ1 4, 1 5, 2 4, 2 5と、サブスイッチ1 3, 2 3を含むスイッチIC 2 1 7, メインスイッチ1 6, 2 6を含むスイッチIC 2 1 9とが配置される。

[0064] 基板2 0 0の平面視において、－X側かつ＋Y側の基板2 0 0の隅には、アンプ素子2 1 4と、複数のチップ素子2 1 5とが配置される。これらアンプ素子2 1 4と、複数のチップ素子2 1 5は、低域送受信部1 0の増幅回路1 1を実現する素子である。

[0065] 基板2 0 0の平面視において、基板2 0 0の＋X側にはデュプレクサ2 4とデュプレクサ2 5とが配置される。ただし、実際の高周波モジュール1 0 0は、デュプレクサ1 4, 1 5, 2 4, 2 5以外にもデュプレクサDUPを備えるため、より多くのデュプレクサが図2では示されている。

[0066] ここで、デュプレクサ2 4は、サブスイッチ2 3に接続されるTX端子2 4 1と、受信端子P 2 4に接続されるRX端子2 4 2とを備える。デュプレクサ2 5は、サブスイッチ2 3に接続されるTX端子2 5 1と、受信端子P 2 5に接続されるRX端子2 5 2とを備える。

[0067] 図2に示すように、RX端子2 4 2は、基板2 0 0の平面視において、デュプレクサ2 4の－X側に配置される。TX端子2 4 1は、基板2 0 0の平

面視において、デュプレクサ24の+X側に配置される。換言すれば、デュプレクサ24は、受信端子P24を介して受信回路に接続されるRX端子242が、TX端子241より増幅回路11側となるような向きである。RX端子252は、基板200の平面視において、デュプレクサ25の-X側に配置される。TX端子251は、基板200の平面視において、デュプレクサ25の+X側に配置される。換言すれば、デュプレクサ25は、受信端子P25を介して受信回路に接続されるRX端子252が、TX端子251より増幅回路11側となるような向きである。

[0068] ここで、抵抗24R及び抵抗25Rを備えない、従来技術の高周波モジュールにおいて、高域用のデュプレクサのRX端子が増幅回路側に向くと、当該増幅回路と、当該RX端子から受信回路への経路との間の空間に結合が生じることがある。当該結合により、低域用の増幅回路から出力された送信信号の高調波であって、高域用の分波回路の通過帯域の周波数成分を含む高調波が、高域用の受信回路へ漏洩してしまうことがある。

[0069] そこで、本実施形態に係る高周波モジュール100では、基板200においてデュプレクサ24、25の各位置と増幅回路11の位置との間に抵抗24R及び抵抗25Rを配置することで、低域の送信信号の高調波が受信端子P24、P25へ漏洩することを防止する。

[0070] 具体的には、図2に示すように、基板200において、抵抗24Rは、デュプレクサ24の位置と、増幅回路11の位置との間に配置される。すなわち、基板200において、抵抗24Rは、デュプレクサ24の位置と、アンプ素子214及び複数のチップ素子215の各位置と、の間に配置される。

[0071] このように抵抗24Rを配置することで、増幅回路11と、デュプレクサ24を介したメインスイッチ26から受信端子P24への経路H1とが、抵抗24Rを空間的に介すようになる。これにより、増幅回路11と経路H1との間の空間には電磁界結合及び静電結合（以下、単に結合と称す。）が生じにくくなる。例えば、増幅回路11を実現するアンプ素子214と、経路H1に含まれるデュプレクサ24との間の空間に結合が生じにくくなる。そ

の結果、高周波モジュール１００は、増幅回路１１から出力された送信信号の高調波が、当該結合によって形成される経路を介して受信端子Ｐ２４へ漏洩することを抑制する。

[0072] 同様に、基板２００において、抵抗２５Ｒは、デュプレクサ２５の位置と、増幅回路１１の位置との間に配置される。すなわち、基板２００において、抵抗２５Ｒは、デュプレクサ２５の位置と、アンプ素子２１４及び複数のチップ素子２１５の各位置と、の間に配置される。

[0073] このように抵抗２５Ｒを配置することで、増幅回路１１と、デュプレクサ２５を介したメインスイッチ２６から受信端子Ｐ２５への経路Ｈ２とが、抵抗２５Ｒを空間的に介すようになる。これにより、増幅回路１１と経路Ｈ２との間の空間には結合が生じにくくなる。その結果、高周波モジュール１００は、増幅回路１１から出力された送信信号の高調波が、当該結合によって形成される経路を介して受信端子Ｐ２５へ漏洩することを抑制する。

[0074] また、デュプレクサ２４及びデュプレクサ２５と、増幅回路１１とを互いに近づけて配置したとしても、抵抗２４Ｒ及び抵抗２５Ｒは、増幅回路１１と、経路Ｈ１，Ｈ２との間の空間に生じる結合を抑制するので、増幅回路１１を実現するアンプ素子２１４と、経路Ｈ１，Ｈ２に含まれるデュプレクサ２４及びデュプレクサ２５との間の空間に生じる結合を抑制する。

[0075] 以上のように、高周波モジュール１００は、デュプレクサ２４，２５のＲＸ端子２４２，２５２が増幅回路１１側に向いたり、デュプレクサ２４，２５及び増幅回路１１が互いに近づいたりしても、低域の送信信号の高調波が受信端子Ｐ２４，Ｐ２５へ漏洩することを防止することができる。すなわち、本実施形態に係る高周波モジュール１００は、ＬＴＥ規格の各帯域のアイソレーション特性の低下を防止しつつ、基板２００におけるデュプレクサ２４，２５及びアンプ素子２１４を含む各素子の位置及び向きの設定の自由度（以下、基板レイアウトと称す。）を確保することができる。

[0076] なお、抵抗２４Ｒ及び抵抗２５Ｒは、それぞれ立体形状のチップ素子であり、基板２００に実装されると、基板２００の上面の法線方向に凸となる形

状である。高周波モジュール１００は、当該凸の量がより多い結合阻害素子を備えてもよい。すなわち、高周波モジュール１００は、基板２００の上面の法線方向により高い形状の結合阻害素子を備えてもよい。結合阻害素子は、より高い形状であれば上述の結合を阻害する効果がより高くなる。

[0077] また、抵抗２４Ｒ及び抵抗２５Ｒの詳細な配置について、抵抗２４Ｒは、基板２００において、デュプレクサ２４のうちＲＸ端子２４２の位置と、アンプ素子２１４の位置と、の間に配置される。抵抗２４Ｒは、当該間のうち、ＲＸ端子２４２側に配置される。高周波モジュール１００は、基板２００において、抵抗２４Ｒを、ＲＸ端子２４２の位置により近い位置に配置することで、増幅回路１１とＲＸ端子２４２から受信端子Ｐ２４への経路との間の空間に生じる結合をさらに抑制することができる。

[0078] 同様に、抵抗２５Ｒは、基板２００において、デュプレクサ２５のうちＲＸ端子２５２の位置と、アンプ素子２１４の位置と、の間に配置される。抵抗２５Ｒは、当該間のうち、ＲＸ端子２５２側に配置される。高周波モジュール１００は、基板２００において、抵抗２５Ｒを、ＲＸ端子２５２の位置により近い位置に配置することで、増幅回路１１とＲＸ端子２５２から受信端子Ｐ２５への経路との間の空間に生じる結合をより効果的に抑制することができる。

[0079] また、図２（Ｂ）の断面図に示すように、抵抗２５Ｒは、基板２００の厚み方向（Ｚ方向）に延伸するビア導体２６６と内部配線２６５とを介してグラウンド電極２６１に接続される。グラウンド電極２６１は、アンプ素子２１４、デュプレクサ２４、２５、及び抵抗２４Ｒ、２５Ｒが実装される基板２００の実装面（上面）と対向する下面に配置される。デュプレクサ２５、ＤＵＰは、各端子が内部配線２６４及びビア導体２６３を介して電極２６２及びグラウンド電極２６１に接続される。図示は、省略するが、抵抗２４Ｒも、ビア導体と内部配線とを介してグラウンド電極に接続される。

[0080] 高周波モジュール１００は、抵抗２４Ｒ及び抵抗２５Ｒがそれぞれグラウンドに接続されるビア導体２６６に接続されるので、増幅回路１１と経路Ｈ１

， H 2 との間の空間のうち基板 2 0 0 の内部においても結合が生じることを抑制することができる。ただし、抵抗 2 4 R 及び抵抗 2 5 R は、それぞれグラウンドに接続されないビア導体に接続される態様であってもよい。また、抵抗 2 4 R 及び抵抗 2 5 R は、基板 2 0 0 の上面に実装されるのみで、基板 2 0 0 の配線パターンに接続されない態様であっても構わない。

[0081] 次に、図 3 は、高周波モジュール 1 0 0 の変形例 1 に係る高周波モジュール 1 0 0 A の断面図である。変形例 1 に係る高周波モジュール 1 0 0 A では、抵抗 2 5 R は、ビア導体 2 6 6 A のみを介してグラウンド電極 2 6 1 A に接続される。

[0082] このように、高周波モジュール 1 0 0 A は、内部配線を介さずにビア導体 2 6 6 A と抵抗 2 5 R とを接続することにより、上述の結合を抑制する効果を高めることができる。

[0083] さらに、図 3 に示すように、ビア導体 2 6 6 A のみを介して抵抗 2 5 R に接続されるグラウンド電極 2 6 1 A は、デュプレクサ D U P 等の低域送受信部 1 0 及び高域送受信部 2 0 の各構成が接続されるグラウンド電極 2 6 1 と異なる。これにより、増幅回路 1 1 から出力された送信信号の高調波は、共通の内部配線及び共通のグラウンド電極を介して受信端子 P 2 4 ， P 2 5 へ漏洩しにくくなる。

[0084] 上述の例では、結合阻害素子としての抵抗は、デュプレクサ毎に設けられていたが、以下のように、より多くの抵抗を設けてもよい。

[0085] 図 4 は、高周波モジュール 1 0 0 の変形例 2 に係る高周波モジュール 1 0 0 B の上面（素子実装面）図である。高周波モジュール 1 0 0 B は、デュプレクサ 2 4 ， 2 5 を含む高域送受信部 2 0 の各デュプレクサと、増幅回路 1 1 とを区画するように、複数の抵抗 2 0 R が配置される点において高周波モジュール 1 0 0 と相違する。

[0086] 図 4 に示すように、複数の抵抗 2 0 R は、Y 方向に沿って配列される。これにより、増幅回路 1 1 と、デュプレクサ 2 4 ， 2 5 を介したメインスイッチ 2 6 から受信端子 P 2 4 ， P 2 5 への経路 H 1 ， H 2 と間の空間に結合が

さらに生じにくくなる。

符号の説明

- [0087] 1 0…低域送受信部
1 1…増幅回路
1 2…整合回路
1 3…サブスイッチ
1 4, 1 5…デュプレクサ
1 6…メインスイッチ
2 0…高域送受信部
2 0 R…抵抗
2 1…増幅回路
2 2…整合回路
2 3…サブスイッチ
2 4, 2 5…デュプレクサ
2 4 R, 2 5 R…抵抗
2 6…メインスイッチ
1 0 0, 1 0 0 A, 1 0 0 B…高周波モジュール
2 0 0…基板
2 1 1…I C
2 1 3…制御I C
2 1 4…アンプ素子
2 1 2, 2 1 5…チップ素子
2 1 7, 2 1 9…スイッチI C
2 4 1, 2 5 1…TX端子
2 4 2, 2 5 2…RX端子
2 6 1, 2 6 1 A…グランド電極
2 6 2…電極
2 6 3, 2 6 6, 2 6 6 A…ビア導体

2 6 4 , 2 6 5 …内部配線

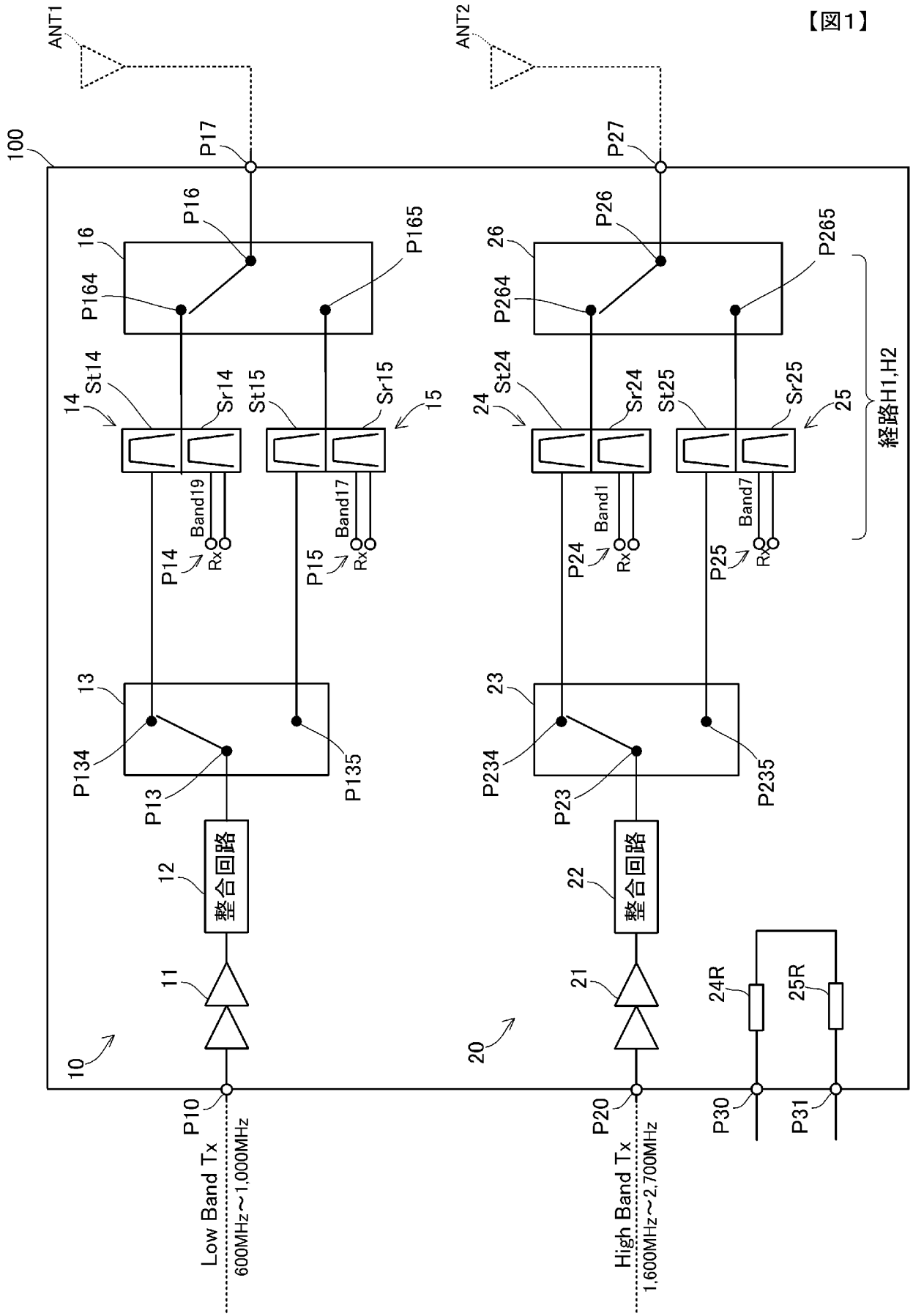
請求の範囲

- [請求項1] 第1帯域内の信号を送受信するように構成された第1送受信部と、
 前記第1帯域より高い第2帯域内の信号を送受信するように構成された第2送受信部と、
 が基板に配置された高周波モジュールであって、
 前記第1送受信部及び前記第2送受信部は、それぞれ、アンテナに接続されるアンテナ端子と、受信回路に接続される受信端子と、送信信号を増幅するように構成された増幅回路と、前記増幅回路が増幅した前記第1及び第2帯域内の送信信号をそれぞれ前記アンテナ端子へ通過させ、かつ前記アンテナ端子からの前記第1及び第2帯域内の受信信号をそれぞれ前記受信端子へ通過させるように構成された分波回路とを有し、
 前記基板において、前記第2送受信部の分波回路の位置と、前記第1送受信部の増幅回路の位置との間に配置される結合阻害素子であって、前記第1送受信部及び第2送受信部による信号の送受信に影響を与えない結合阻害素子をさらに備える、
 高周波モジュール。
- [請求項2] 前記結合阻害素子は、前記基板の厚み方向に延伸するビア導体を介して前記基板のグラウンドに接続される、
 請求項1に記載の高周波モジュール。
- [請求項3] 前記基板は、前記結合阻害素子が実装される第1面と、前記第1面に対向する第2面とを有し、
 前記基板は、前記第2面に複数のグラウンド電極をさらに備え、
 前記結合阻害素子は、前記ビア導体のみを介して前記グラウンド電極に接続される、
 請求項2に記載の高周波モジュール。
- [請求項4] 前記ビア導体のみを介して前記結合阻害素子に接続される前記グラウンド電極は、前記基板において、前記第1送受信部のグラウンド及び前

記第 2 送受信部のグラウンドと電氣的に分離される、
請求項 3 に記載の高周波モジュール。

[請求項 5] 前記結合阻害素子は、ゼロオーム抵抗である、
請求項 1 ～ 4 のいずれかに記載の高周波モジュール。

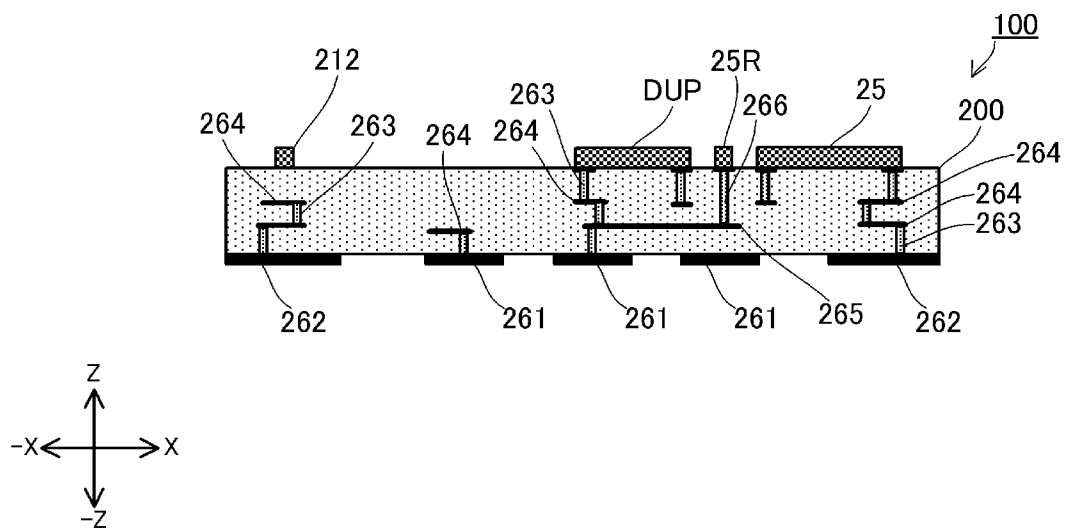
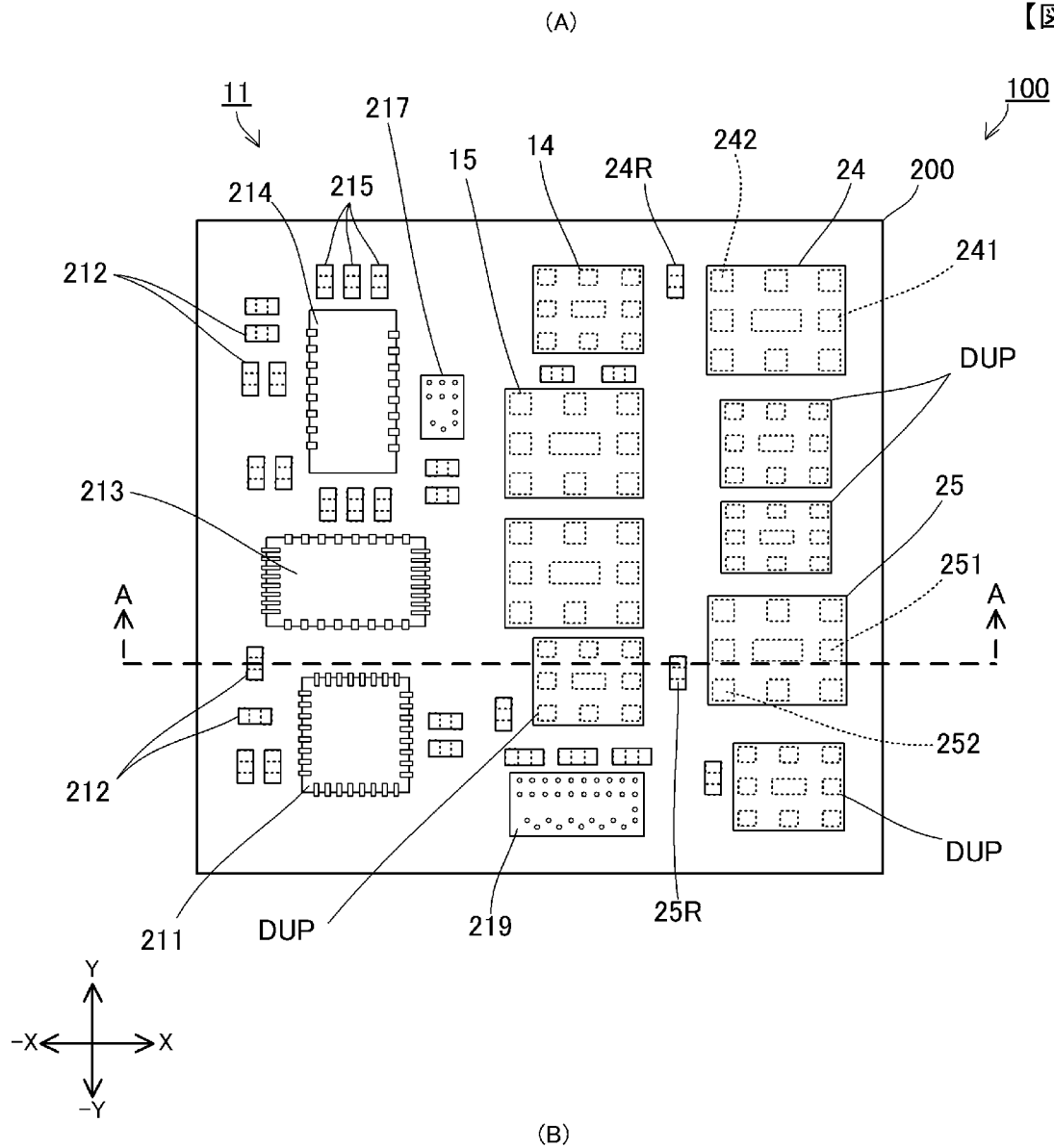
【図1】



【図1】

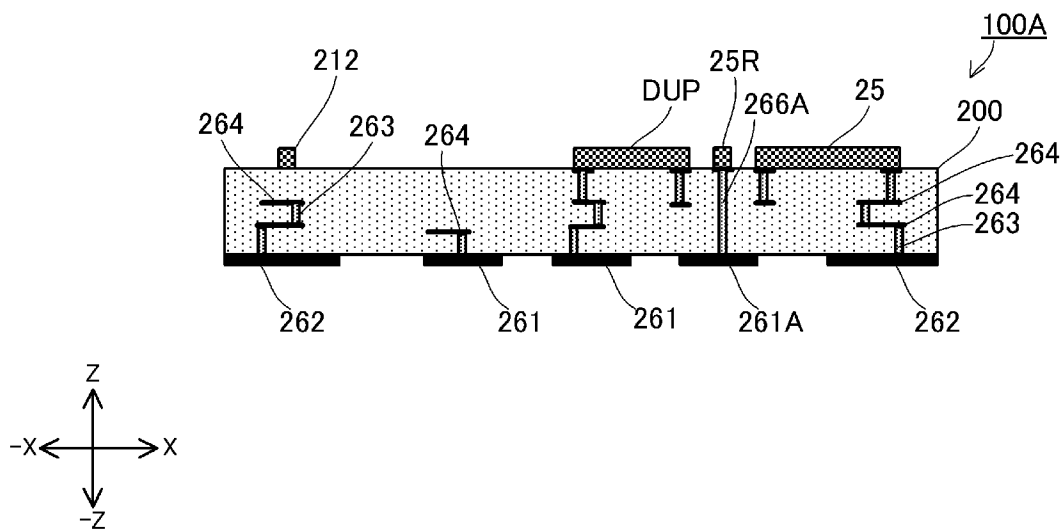
[図2]

【図2】



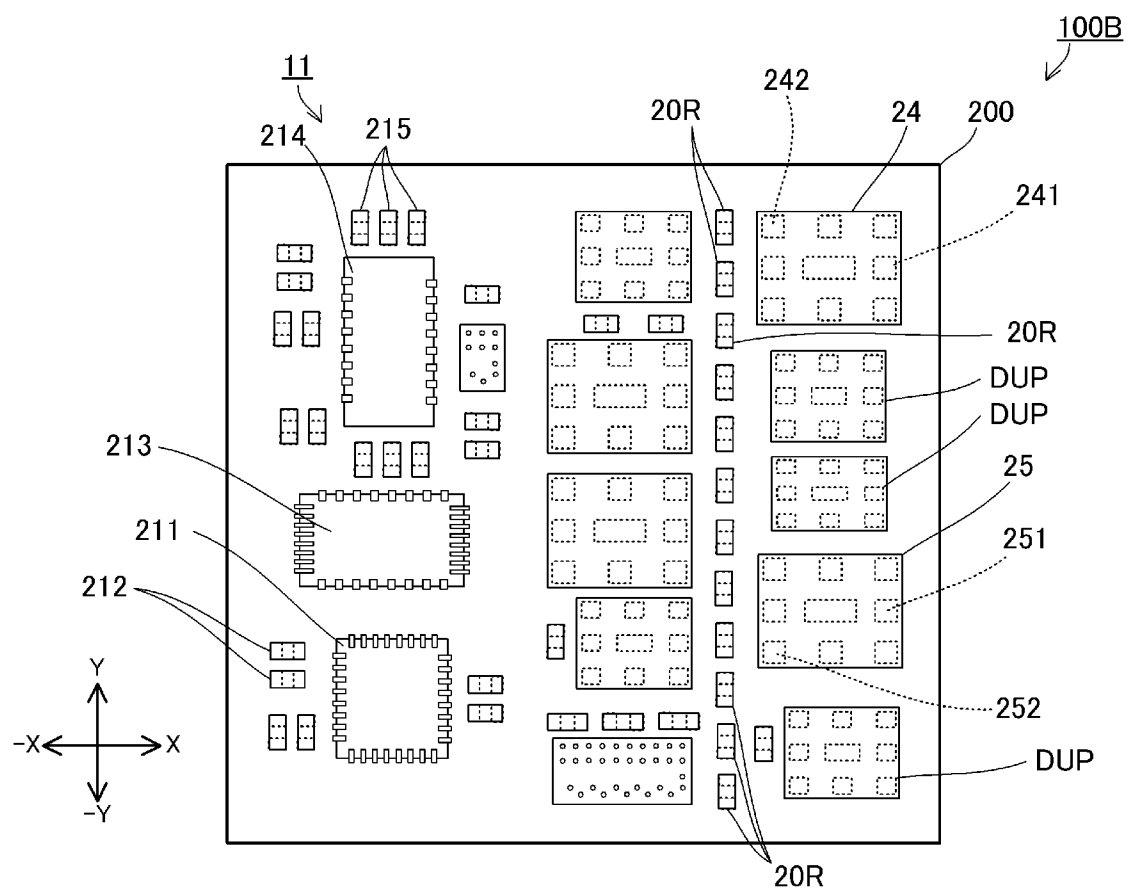
[図3]

【図3】



[図4]

【図4】



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/084487

A. CLASSIFICATION OF SUBJECT MATTER

H04B1/50(2006.01)i, H04B1/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B1/50, H04B1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-244336 A (Kyocera Corp.), 08 September 2005 (08.09.2005), paragraphs [0022] to [0040]; fig. 1 to 3 (Family: none)	1-5
Y	JP 2007-242695 A (Alps Electric Co., Ltd.), 20 September 2007 (20.09.2007), paragraph [0033]; fig. 3 to 4 (Family: none)	1-5
Y	JP 2004-260739 A (NGK Spark Plug Co., Ltd.), 16 September 2004 (16.09.2004), paragraphs [0038] to [0040]; fig. 2 (Family: none)	3-4

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
20 January 2016 (20.01.16)

Date of mailing of the international search report
02 February 2016 (02.02.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04B1/50(2006.01)i, H04B1/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04B1/50, H04B1/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-244336 A（京セラ株式会社）2005.09.08, 段落 [0022] - [0040], 図1-3（ファミリーなし）	1-5
Y	JP 2007-242695 A（アルプス電気株式会社）2007.09.20, 段落 [0033], 図3-4（ファミリーなし）	1-5
Y	JP 2004-260739 A（日本特殊陶業株式会社）2004.09.16, 段落 [0038] - [0040], 図2（ファミリーなし）	3-4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

20.01.2016

国際調査報告の発送日

02.02.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

石川 雄太郎

5W

5090

電話番号 03-3581-1101 内線 3576