

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2010-50634
(P2010-50634A)

(43) 公開日 平成22年3月4日(2010.3.4)

(51) Int.Cl.
H03M 13/09 (2006.01)
H03M 13/29 (2006.01)

F I
H03M 13/09
H03M 13/29

テーマコード (参考)
5J065

審査請求 未請求 請求項の数 14 O L (全 23 頁)

(21) 出願番号	特願2008-212022 (P2008-212022)	(71) 出願人	000000295
(22) 出願日	平成20年8月20日 (2008. 8. 20)		沖電気工業株式会社
		(74) 代理人	100090620
			弁理士 工藤 宣幸
		(72) 発明者	西 敬
			東京都港区西新橋三丁目16番11号 沖電気工業株式会社内
		Fターム(参考)	5J065 AD01 AD10 AE02 AH22

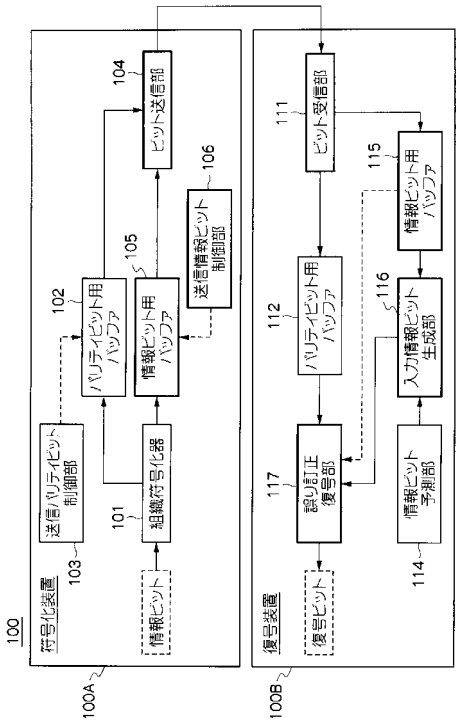
(54) 【発明の名称】 符号化装置、復号装置及び符号化システム

(57) 【要約】

【課題】 符号化処理するシンボル数に変更が生じた場合でも、回路規模増大を回避しながら柔軟に復号でき、並列アルゴリズムを用いて復号するときに並列処理の変更を柔軟にかつ誤り訂正能力を向上できるようにする。

【解決手段】 本発明の符号化装置は、組織符号を生成する誤り訂正符号化器を有し、パリティビットを対向する復号装置に送信するものであり、情報ビットを格納する情報ビット格納部と、誤り訂正符号化器で生成されたパリティビットを格納するパリティビット格納部と、情報ビット格納部に格納されている1又は複数の情報ビットの送信を制御する送信情報ビット制御部と、パリティビット格納部に格納されている1又は複数のパリティビットの送信を制御する送信パリティビット制御部と、送信情報ビット制御部及び又は送信パリティビット制御部の制御により各情報ビットとパリティビットの少なくとも一方を送信するビット送信部とを備える。

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

組織符号を生成する誤り訂正符号化器を有し、パリティビットを対向する復号装置に送信する符号化装置において、

情報ビットを格納する情報ビット格納部と、

上記誤り訂正符号化器で生成されたパリティビットを格納するパリティビット格納部と

、
上記情報ビット格納部に格納されている 1 又は複数の情報ビットの送信を制御する送信情報ビット制御部と、

上記パリティビット格納部に格納されている 1 又は複数のパリティビットの送信を制御する送信パリティビット制御部と、

上記送信情報ビット制御部及び又は上記送信パリティビット制御部の制御により、上記各情報ビットと上記パリティビットの少なくとも一方を送信するビット送信部と

を備えることを特徴とする符号化装置。

【請求項 2】

上記送信情報ビット制御部及び又は上記送信パリティビット制御部は、上記復号装置での復号の際、任意のポイントでの状態を特定できるデータを送信するように制御することを特徴とする請求項 1 に記載の符号化装置。

【請求項 3】

上記任意のポイントでの状態を特定できるデータが、上記組織符号を生成する誤り訂正符号器に応じて変更することを特徴とする請求項 2 に記載の符号化装置。

【請求項 4】

上記任意のポイントが、画像フォーマットのサイズであることを特徴とする請求項 2 又は 3 に記載の符号化装置。

【請求項 5】

上記任意のポイントが、復号装置での処理単位であることを特徴とする請求項 2 又は 3 に記載の符号化装置。

【請求項 6】

上記誤り訂正符号化器が少なくとも 1 個以上のフィードバックを含まない畳み込み符号器を有する場合、上記任意のポイントでの状態を特定できるデータが、1 ビット以上の情報ビットの連続送信データであることを特徴とする請求項 2 ～ 5 のいずれかに記載の符号化装置。

【請求項 7】

上記誤り訂正符号化器が少なくとも 1 個以上のフィードバックを含む畳み込み符号器を有する場合、上記任意のポイントでの状態を特定できるデータが、1 組以上の情報ビット及びパリティビットの組の連続送信データであることを特徴とする請求項 2 ～ 5 のいずれかに記載の符号化装置。

【請求項 8】

上記復号装置から送信された送信要求信号を受信する送信要求信号受信部を備え、上記送信情報ビット制御部が、上記送信要求信号受信部で受信された上記送信要求信号の種類に応じて、上記送信情報ビットの送信制御を切り替えることを特徴とする請求項 1 ～ 7 のいずれかに記載の符号化装置。

【請求項 9】

上記ビット送信部は、送信するビットに対し、上記復号装置で誤りを完全に訂正できるようにする処理を施して送信することを特徴とする請求項 1 ～ 8 のいずれかに記載の符号化装置。

【請求項 10】

対向する符号化装置における組織符号を生成する誤り訂正符号化器が生成したパリティビットを受信する復号装置において、

上記パリティビットに加え、上記符号化装置が送信した情報ビットを受信するビット受

10

20

30

40

50

信部と、

上記ビット受信部で受信した情報ビットを格納する情報ビット格納部と、

上記ビット受信部で受信したパリティビットを格納するパリティビット格納部と、

情報ビットを予測する情報ビット予測部と、

情報ビット予測部の出力と情報ビット格納部の出力とを組み合わせる入力情報ビットを生成する入力情報ビット生成部と、

状態を特定できるポイントで分割した情報ビット及び又はパリティビットを用いて処理単位を特定し、その処理単位毎に組織符号を直列若しくは並列に復号処理する誤り訂正復号部と

を備えることを特徴とする復号装置。

10

【請求項 11】

上記符号化装置側への送信要求信号の送信制御を行う送信要求制御部と、

上記符号化装置に上記送信要求信号を送信する送信要求信号送信部と

を備えることを特徴とする請求項 10 に記載の復号装置。

【請求項 12】

上記送信要求制御部は、画像フォーマットのサイズを指定することを特徴とする請求項 10 又は 11 に記載の復号装置。

【請求項 13】

上記送信要求制御部は、復号装置での処理単位を指定することを特徴とする請求項 10 又は 11 に記載の復号装置。

20

【請求項 14】

請求項 1 ~ 9 のいずれかに記載の符号化装置と、請求項 10 ~ 13 のいずれかに記載の復号装置とを備えることを特徴とする符号化システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、符号化装置、復号装置及び符号化システムに関し、特に、Distributed Video Coding 等に用いられる Slepian-Wolf 符号化システムに適用し得るものである。

【背景技術】

30

【0002】

近年、非特許文献 1 に説明されるような Distributed Video Coding (以下 DVC) という新しい符号化方式に注目が集まっている。

【0003】

この方式は、符号化器で符号化すべき原画像に対して Slepian-Wolf 符号化処理を行い、その符号化データと復号側で行った符号化器側の原画像の予測画像とともに Slepian-Wolf 復号を行うことで画像の符号化を行う新しい符号化方式である。

【0004】

図 2 は、非特許文献 1 で紹介されている DVC のフレームワークを示す説明図である。

40

【0005】

符号化器で符号化すべき原画像 (Wyner-Ziv Frames) を変換係数領域 (DCT) に変換した後、各帯域毎に量子化 (2^{M_k} level Quantizer) し、その値 (q_k) を 2 値で表し、各ビットの情報を、例えば 1 frame 分集めた情報 (Extract bit-planes) 毎に Slepian-Wolf 符号化 (Turbo Encoder) を行い、その結果のうちパリティビットのみを一時保存 (Buffer) し、情報ビットは捨てられる (明確に図示はされていない)。

【0006】

復号器側では、予測画像を生成し (Interpolation/Extrapolation)、その予測画像を変換係数領域 (DCT) に変換し、各帯域毎に予測情報 (S

50

ide Information)としてSlepian-Wolf復号器(Turbo Decoder)に入力する。

【0007】

一方、Slepian-Wolf復号器(Turbo Decoder)は符号化器に対して、一時保存しているパリティビットのうち一部に対して送信要求(Request bits)を行う。受信したパリティビットと上述したSide InformationからSlepian-Wolf復号(Turbo Decoder)を行う。十分な復号が行えなかった場合は、再度符号化器側にパリティビットの一部の追加送信要求(Request bits)を行い、受信したパリティビットと上述したSide InformationからSlepian-Wolf復号(Turbo Decoder)を行う。この処理を、十分な復号が行えるまで続ける。なお、この例では、復号器側からの要求に応じてパリティビットを送信しているが、符号化器でのみ制御しても同様の構成で画像の符号化が実現できることは容易に推測できる。

10

【0008】

その後、Slepian-Wolf復号(Turbo Decoder)の復号値とSide Informationから変換係数を再構築し、逆変換(IDCT)することで復号画像を得る。

【0009】

図3を用いて、Slepian-Wolf符号化/復号とその周辺に関する部分を再度説明する。

20

【0010】

図3はSlepian-Wolf符号化から、ビットの送信までの示した符号化装置10Aと、ビットの受信からSlepian-Wolf復号をするところまでを示した復号装置10Bとを有して構成される。

【0011】

符号化装置10Aの組織符号化器11はSlepian-Wolf符号器である。Slepian-Wolf符号器の具体例としては、情報ビットとパリティビットを別々に生成できる組織符号化器を用いる。ターボ符号化器は組織符号化器に含まれる。組織符号化器11で生成された情報ビットは捨てられるが、生成されたパリティビットはパリティビット用バッファ12に送信され、送信パリティビット制御部13によって指定された一部若しくは全部のパリティビットには、パリティビット送信部14から送信される。

30

【0012】

復号装置10Bではパリティビット受信部15で受信したパリティビットをパリティビット用バッファ16に入力する。パリティビット用バッファ16から保存されているパリティビットを誤り訂正符号部17に入力する。また、情報ビット予測部18で予測した情報を誤り訂正復号部17に入力し、パリティビットとともに誤り訂正復号を行い、その結果を出力する。

【0013】

復号装置10Bの誤り訂正復号部17で行われる誤り訂正復号のアルゴリズムとしては、非特許文献2で紹介されているように、MAP(最大事後確率)アルゴリズムがあり、上述したターボ符号などで用いられている。この方法は、復号器で受信したパリティビットと復号器側で予測した予測情報ビットなどから、各情報ビットの値が0であるか1であるかの確率を計算することで、高性能な誤り訂正復号を実現できる。

40

【0014】

MAPアルゴリズムの例を図4、図5を用いて示す。

【0015】

図4は、例で用いる畳み込み符号器である。ここでは簡単のために、拘束長=3、符号化率1/2、フィードバックを用いない畳み込み符号器を用いている。

【0016】

図5は、復号の際に用いるトレリス線図である。 α は前方状態ブランチメトリックと、

50

β は後方状態ブランチメトリックと呼ばれる値である。

【 0 0 1 7 】

α は、前方（図の左）から順に計算する。例えば、時刻 $k = n$ （状態 a ）のときは、時刻 $k = n - 1$ （状態 a ）の α の値とその際に受信した値が 0 0 である確率、時刻 $k = n - 1$ （状態 c ）の α の値とその際に受信した値が 0 1 である確率を用いて計算することにより、求めることができる。 $k = n$ の際の他の状態（ b , c , d ）や $k = n + 1$ のときなども、同様に求めることができる。よって、 α は前方（図の左）から順に計算して得られる値である。

【 0 0 1 8 】

一方、 β は、後方（図の右）から順に計算する。例えば、時刻 $k = n + 1$ （状態 a ）のときは、時刻 $k = n + 2$ （状態 a ）の β の値とその前に受信した値が 0 0 である確率、時刻 $k = n + 2$ （状態 b ）の β の値とその前に受信した値が 1 1 である確率を用いて計算することにより、求めることができる。 $k = n + 1$ の際の他の状態（ b , c , d ）や $k = n$ のときなども、同様に求めることができる。よって、 β は前方（図の右）から順に計算して得られる値である。

【 0 0 1 9 】

最終的に、すべての時刻（ k ）、すべての状態（ a , b , c , d ）で α 、 β を求めた後、それらの値を用いて復号値を得る。詳細は、非特許文献 2 を参照いただきたい。

【 0 0 2 0 】

【非特許文献 1】Anne Aaron, Shantaun Rane, Eric Setton, And Bernd Girod, “Transform - domain Wyner - Ziv Codec for Video”, In: Proc, SPIE Visual Communications and Image Processing, San Jose, CA, 2004

【非特許文献 2】パナード・スカラー著, “デジタル通信基本と応用”, Digital Communications Fundamental and Applications Second Edition, P.457-P.467

【非特許文献 3】A. J. Vitarbi, “An Intuitive Justification and a Simplified Implementation of the MAP Decoder for Convolutional Codes”, IEEE Journal on Selected Areas in Communications, Vol16, No.2, February 1998, pp.260-264

【発明の開示】

【発明が解決しようとする課題】

【 0 0 2 1 】

非特許文献 2 に示された MAP 復号は、上述したように前方状態ブランチメトリックと、後方状態ブランチメトリックを求めることにより復号する方式である。この方式を実現するには、処理するシンボル数が既知である必要があるが、通常このシンボル数は固定で実現されるため、符号器もそのシンボル数単位での処理を行うこととなる。

【 0 0 2 2 】

一方、画像の符号化では、画像フォーマットが変更（例えば、QCIF（ 177×144 ）→CIF（ 352×288 ））される場合があり、その場合はシンボル数も変更される。

【 0 0 2 3 】

また、画素単位での処理から 8×8 block 単位での処理への変更されることもある。例えば 8×8 DCT の DC 成分は 8×8 block に 1 つの信号であるので、画像サイズが変更されなくても、1 画面での信号数に変更が生じることがあり、処理するシンボル数に変更がある。

【 0 0 2 4 】

この状況に対応するためには、異なるシンボルサイズに対応する MAP 復号器を用意する必要がある。しかし、これは回路規模を増大させるという問題だけでなく、復号側で用意された MAP 復号器の種類にしか対応できないという問題があり、符号器側で処理単位を変更する場合に、柔軟性に著しく欠けるという問題がある。

【 0 0 2 5 】

また、非特許文献 2 に示されたような M A P 復号器を並列処理するためには、非特許文献 3 に示されたような並列アルゴリズムを用いることが多いが、並列処理数を柔軟に変更することが困難な上に、誤り訂正能力が劣化するという問題がある。

【 0 0 2 6 】

そのため、符号化処理するシンボル数に変更が生じた場合でも、回路規模の増大を回避しながら柔軟に復号することができ、並列アルゴリズムを用いて復号するときに並列処理の変更を柔軟にかつ誤り訂正能力を向上させることができる符号化装置、復号装置及び符号化システムが求められている。

【課題を解決するための手段】

【 0 0 2 7 】

かかる課題を解決するために、第 1 の本発明の符号化装置は、組織符号を生成する誤り訂正符号化器を有し、パリティビットを対向する復号装置に送信する符号化装置において、(1) 情報ビットを格納する情報ビット格納部と、(2) 誤り訂正符号化器で生成されたパリティビットを格納するパリティビット格納部と、(3) 情報ビット格納部に格納されている 1 又は複数の情報ビットの送信を制御する送信情報ビット制御部と、(4) パリティビット格納部に格納されている 1 又は複数のパリティビットの送信を制御する送信パリティビット制御部と、(5) 送信情報ビット制御部及び又は送信パリティビット制御部の制御により、各情報ビットとパリティビットの少なくとも一方を送信するビット送信部とを備えることを特徴とする。

【 0 0 2 8 】

第 2 の本発明の復号装置は、対向する符号化装置における組織符号を生成する誤り訂正符号化器が生成したパリティビットを受信する復号装置において、(1) パリティビットに加え、符号化装置が送信した情報ビットを受信するビット受信部と、(2) ビット受信部で受信した情報ビットを格納する情報ビット格納部と、(3) ビット受信部で受信したパリティビットを格納するパリティビット格納部と、(4) 情報ビットを予測する情報ビット予測部と、(5) 情報ビット予測部の出力と情報ビット格納部の出力とを組み合わせる入力情報ビットを生成する入力情報ビット生成部と、(6) 状態を特定できるポイントで分割した情報ビット及び又はパリティビットを用いて処理単位を特定し、その処理単位毎に組織符号を直列若しくは並列に復号処理する誤り訂正復号部とを備えることを特徴とする。

【 0 0 2 9 】

第 3 の本発明の符号化システムは、第 1 の本発明の符号化装置と、第 2 の本発明の復号装置とを備えることを特徴とする。

【発明の効果】

【 0 0 3 0 】

本発明によれば、符号化処理するシンボル数に変更が生じた場合でも、回路規模の増大を回避しながら柔軟に復号することができ、並列アルゴリズムを用いて復号するときに並列処理の変更を柔軟にかつ誤り訂正能力を向上させることができる。

【発明を実施するための最良の形態】

【 0 0 3 1 】

(A) 第 1 の実施形態

以下では、本発明の符号化装置、復号装置及び符号化システムの第 1 の実施形態について図面を参照しながら説明する。

【 0 0 3 2 】

(A - 1) 第 1 の実施形態の構成

図 1 は、第 1 の実施形態の符号化システム 1 0 0 の構成を示す構成図である。図 1 において、第 1 の実施形態の符号化システム 1 0 0 は、入力情報 (図 1 では情報ビットと表現する) を符号化して受信側に対して符号化データを送信する共に、受信側から追加ビット送信要求を受信する符号化装置 1 0 0 A と、受信した符号化データを復号する復号装置 1 0 0 B とから構成される。

10

20

30

40

50

【 0 0 3 3 】

符号化装置 1 0 0 A は、例えばターボ符号のように、入力情報を情報ビットとパリティビットに分けて符号化する組織符号化器 1 0 1 と、組織符号化器 1 0 1 で生成されたパリティビットを保存するパリティビット用バッファ 1 0 2 と、同じく組織符号化器 1 0 1 で生成された情報ビットを保存する情報ビット用バッファ 1 0 5 と、情報ビット、パリティビットのいずれか、若しくは双方を送信するビット送信部 1 0 4 と、ビット送信部 1 0 4 でどんなパリティビットを送信するかを制御する送信パリティビット制御部 1 0 3 と、ビット送信部 1 0 4 でどんな情報ビットを送信するかを制御する送信情報ビット制御部 1 0 6 を有して構成される。

【 0 0 3 4 】

復号装置 1 0 0 B は、送信側から送られてきた情報ビット、パリティビットのいずれか、若しくは双方を受信するビット受信部 1 1 1 と、ビット受信部 1 1 1 で受信したパリティビットを保存するパリティビット用バッファ 1 1 2 と、ビット受信部 1 1 1 で受信した情報ビットを保存する情報ビット用バッファ 1 1 5 と、情報ビットを予測する情報ビット予測部 1 1 4 と、情報ビット予測部 1 1 4 の出力と情報ビット用バッファ 1 1 5 の出力から、誤り訂正復号部 1 1 7 へ入力する入力情報ビットを生成する入力情報ビット生成部 1 1 6 と、入力情報ビット生成部 1 1 6 で生成された入力情報ビットと、パリティビット用バッファ 1 1 2 で保存されているパリティビットとを入力として、誤り訂正復号をする誤り訂正復号部 1 1 7 を有して構成される。

【 0 0 3 5 】

次に、図 1 に示す各構成要素の接続について説明する。

【 0 0 3 6 】

まず、符号化装置 1 0 0 A は、情報ビット、パリティビットのいずれか、若しくは双方の符号化データを出力する出力部を備え、例えば通信路などを通じて復号装置 1 0 0 B と接続されており、出力部からの出力データは復号装置 1 0 0 B に与えられる。

【 0 0 3 7 】

復号装置 1 0 0 B は、符号化装置 1 0 0 A から送信されたデータを入力する入力部を備え、例えば通信路などを通じて符号化装置 1 0 0 A と接続されており、符号化装置 1 0 0 A からの符号化データが与えられる。

【 0 0 3 8 】

次に、符号化装置 1 0 0 A における各構成要素の接続について説明する。

【 0 0 3 9 】

組織符号化器 1 0 1 は、情報ビット及びパリティビットを出力する出力部を備え、パリティビット用バッファ 1 0 2 及び情報ビット用バッファ 1 0 5 と接続されるものである。

【 0 0 4 0 】

パリティビット用バッファ 1 0 2 は、組織符号化器 1 0 1 で生成されたパリティビットを入力する入力部と、送信パリティビット制御部 1 0 3 からの制御信号を入力する入力部と、送信パリティビット制御部 1 0 3 から指示されたパリティビットをビット送信部 1 0 4 へ出力する出力部を備え、それぞれ組織符号化器 1 0 1、送信パリティビット制御部 1 0 3、ビット送信部 1 0 4 に接続されるものである。

【 0 0 4 1 】

送信パリティビット制御部 1 0 3 は、パリティビット用バッファ 1 0 2 へ制御信号を出力する出力部を備え、パリティビット用バッファ 1 0 2 に接続されるものである。

【 0 0 4 2 】

情報ビット用バッファ 1 0 5 は、組織符号化器 1 0 1 で生成（若しくは素通り）された情報ビットを入力する入力部と、送信情報ビット制御部 1 0 6 からの制御信号を入力する入力部と、送信情報ビット制御部 1 0 6 から指示された情報ビットをビット送信部 1 0 4 へ出力する出力部とを備え、それぞれ組織符号化器 1 0 1、送信情報ビット制御部 1 0 6、ビット送信部 1 0 4 に接続されるものである。

【 0 0 4 3 】

10

20

30

40

50

送信情報ビット制御部 106 は、情報ビット用バッファ 105 へ制御信号を出力する出力部を備え、情報ビット用バッファ 105 に接続されるものである。

【0044】

ビット送信部 104 は、パリティビット用バッファ 102 から出力されるパリティビットを入力する入力部と、情報ビット用バッファ 105 から出力される情報ビットを入力する入力部とを備え、それぞれパリティビット用バッファ 102、情報ビット用バッファ 105 と接続されるものである。また、ビット送信部 104 は、例えば通信路などを通じて受信側にビットを送信する出力部も備え、通信路などを通じて復号装置 100B と接続されるものである。

【0045】

次に、復号装置 100B における各構成要素の接続について説明する。

【0046】

ビット受信部 111 は、符号化装置 100A からのデータを入力する入力部を備え、通信路などを通じて符号化装置 100A と接続されるものである。また、ビット受信部 111 は、受信したパリティビットをパリティビット用バッファ 112 へ出力する出力部と、受信した情報ビットを情報ビット用バッファ 115 に出力する出力部を備え、それぞれパリティビット用バッファ 112、情報ビット用バッファ 115 に接続されるものである。

【0047】

パリティビット用バッファ 112 は、ビット受信部 111 で受信したパリティビットを入力する入力部と、保存しているパリティビットを誤り訂正復号部 117 へ出力する出力部を備え、それぞれビット受信部 111、誤り訂正復号部 117 に接続されるものである。

【0048】

情報ビット用バッファ 115 は、ビット受信部 111 で受信した情報ビットを入力する入力部と、保存している情報ビットを入力情報ビット生成部 116 へ出力する出力部と、受信した情報ビットに関する情報を誤り訂正復号部 117 に伝える出力部とを備え、それぞれビット受信部 111、入力情報ビット生成部 116 及び誤り訂正復号部 117 に接続されるものである。

【0049】

情報ビット予測部 114 は、予測した情報ビットを入力情報ビット生成部 116 へ出力する出力部を備え、入力情報ビット生成部 116 に接続されるものである。

【0050】

入力情報ビット生成部 116 は、情報ビット用バッファ 115 から情報ビットを入力する入力部と、情報ビット予測部 114 から予測情報ビットを入力する入力部と、生成した入力情報ビットを誤り訂正復号部 117 へ出力する出力部とを備え、それぞれ情報ビット用バッファ 115、情報ビット予測部 114、誤り訂正復号部 117 に接続されるものである。

【0051】

誤り訂正復号部 117 は、入力情報ビット生成部 116 から入力情報ビットを入力する入力部と、パリティビット用バッファ 112 からパリティビットを入力する入力部と、情報ビット用バッファ 115 から受信した情報ビットに関する情報を入力する入力部とを備え、それぞれ入力情報ビット生成部 116、パリティビット用バッファ 112、情報ビット用バッファ 115 に接続されるものである。

【0052】

図 6 は、復号装置 100B の誤り訂正復号部 117 の構成を示す構成図である。図 6 に示すように、誤り訂正復号部 117 は、分割制御部 119、入力情報ビット分割部 120、入力パリティビット分割部 121、訂正結果統合部 122、誤り訂正復号部 113 を有して構成される。

【0053】

分割制御部 119 は、情報ビット用バッファ 115 の情報を入力する入力部と、その情

10

20

30

40

50

報を入力情報ビット分割部 120 へ分割情報を出力する出力部と、入力パリティビット分割部 121 へ分割情報を出力する出力部とを備え、それぞれ情報ビット用バッファ 115、入力情報ビット分割部 120 及び入力パリティビット分割部 121 に接続されるものである。

【0054】

入力情報ビット分割部 120 は、分割制御部 119 からの情報を入力する入力部と、入力情報ビット生成部 116 から、分割制御部 119 からの情報に基づき、必要な入力情報ビットを入力する入力部と、分割した情報ビットを誤り訂正復号部 113 に出力する出力部とを備え、それぞれ分割制御部 119、入力情報ビット生成部 116、誤り訂正復号部 113 に接続されるものである。

10

【0055】

入力パリティビット分割部 121 は、分割制御部 119 からの情報を入力する入力部と、パリティビット用バッファ 112 から、分割制御部 119 からの情報に基づき、必要なパリティビットを入力する入力部と、分割したパリティビットを誤り訂正復号部 113 に出力する出力部とを備え、それぞれ分割制御部 119、パリティビット用バッファ 112、誤り訂正復号部 113 に接続されるものである。

【0056】

誤り訂正復号部 113 は、入力情報ビット分割部 120 からの情報ビットを入力する入力部と、入力パリティビット分割部 121 からのパリティビットを入力する入力部と、復号結果を訂正結果統合部 122 へ出力する出力部とを備え、それぞれ入力情報ビット分割部 120、入力パリティビット分割部 121 及び訂正結果統合部 122 に接続されるものである。

20

【0057】

訂正結果統合部 122 は、誤り訂正復号部 113 の復号結果を入力する入力部を備え、誤り訂正復号部 113 と接続されるものである。訂正結果統合部 122 は、統合した訂正結果を復号ビットとして出力する。

【0058】

(A-2) 第 1 の実施形態の動作

次に、第 1 の実施形態の符号化システム 100 における動作について図面を参照しながら説明する。

30

【0059】

図 7 は、第 1 の実施形態の符号化システム 100 の動作を示すフローチャートである。

【0060】

まず、符号化すべきデータ（情報ビット）が組織符号化器 101 に入力される（ステップ S101）。組織符号化器 101 は、組織符号（情報ビットとパリティビットとが明確に区別できる符号）を生成する少なくとも 1 以上の符号化器を適用することができ、例えば、畳み込み符号器、ターボ符号器などを用いることができる。

【0061】

組織符号化器 101 により生成された情報ビットは、情報ビット用バッファ 105 に与えられ、情報ビット用バッファ 105 に保存される（ステップ S102）。

40

【0062】

また、同様に、組織符号化器 101 により生成されたパリティビットは、パリティビット用バッファ 102 に与えられ、パリティビット用バッファ 102 に保存される（ステップ S103）。

【0063】

次に、送信パリティビット制御部 103 は、予め決められたテーブルなどに基づき、送信パリティビットに関する制御信号（例えば、パリティビットの送り方、送るべきパリティビットなどを決定した情報）をパリティビット用バッファ 102 に出力する（ステップ S104）。

【0064】

50

これにより、パリティビット用バッファ 102 は、送信パリティビット制御部 103 の制御を受けて、パリティビットをビット送信部 104 に出力することができる。

【0065】

ここで、送信パリティビット制御部 103 が有するテーブルとは、通常パリティビットのパンクチャリングに使用されるパンクチャリングテーブルのようなものを指し、例えば 8 ビットに 1 ビットの割合で、パリティビットを受信側に送信するという制御を可能とするテーブルを適用し得る。

【0066】

次に、送信情報ビット制御部 106 は、予め決められたテーブルなどに基づき、情報ビットに関する制御信号（例えば、情報ビットの送り方、送るべき情報ビットなどを決定した情報）を情報ビット用バッファ 105 に出力する（ステップ S 105）。

10

【0067】

これにより、情報ビット用バッファ 105 は、送信情報ビット制御部 106 の制御を受けて、情報ビットをビット送信部 104 に出力することができる。

【0068】

ここで、送信情報ビット制御部 106 は、復号装置 100A での復号の際、任意のポイントでの状態を特定できるデータを送信することが推奨される。任意のポイントとは、画像フォーマットのサイズや、復号装置での処理単位であり、例えば、復号装置 100A で画像フォーマットの QCIF サイズ（177 × 144）毎の状態を特定できるようにするために、その前若しくは後の情報ビットを 1 ビット以上連続で送る方法を適用できる。なお、どの程度連続させて送るべきかについては組織符号化器 101 の構成に応じて変更することができる。

20

【0069】

ここで、任意のポイントを画像フォーマットのサイズとすることにより、例えば、受信側が QCIF 画像を復号することを前提に MAP 復号を設計し、送信側が CIF 画像を送信する場合、通常、受信側は CIF 画像は復号できないが、CIF 画像を符号化したデータを 4 つに分割し、それぞれのトレリス線図を描いたときに、データの分割ポイントで 1 つの状態に収束するようにできるので QCIF 画像用の MAP 復号器しかなかったとしても CIF 画像を復号できる。

【0070】

30

また、任意のポイントを復号装置での処理単位とすることにより、例えば、受信側が MAP 復号器を複数持っており、それを並列に処理できる場合、送信側は受信側が持っている MAP 復号器の数に合わせて、送信するデータを分割しておき、例えば、MAP 復号器を 2 つ持っている場合には送信するデータを 2 分割し、それぞれのトレリス線図を描いたときに、データの分割ポイントで 1 つの状態に収束するようにしておけば、2 並列処理が簡単にできる。

【0071】

パリティビット用バッファ 102 からの 1 又は複数のパリティビットと、情報ビット用バッファ 105 からの 1 又は複数の情報ビットとのいずれか若しくは双方は、ビット送信部 104 に与えられ、ビット送信部 104 は、送信ビットを送信する（ステップ S 106）。

40

【0072】

符号化装置 100A から送信された送信ビットは、通信路などを通じて受信側に向けて送信され、受信側の復号装置 100B のビット受信部 111 に受信される（ステップ S 107）。

【0073】

ビット受信部 111 により受信された情報ビットは、情報ビット用バッファ 115 に与えられ、情報ビット用バッファに保存される（ステップ S 108）。

【0074】

また、ビット受信部 111 により受信されたパリティビットは、パリティビット用バッ

50

ファ 1 1 2 に与えられ、パリティビット用バッファ 1 1 2 に保存される（ステップ S 1 0 9）。

【 0 0 7 5 】

次に、情報ビット予測部 1 1 4 は、符号化装置 1 0 0 A が送信すべき情報ビットを予測する（ステップ S 1 1 0）。

【 0 0 7 6 】

ここで、情報ビット予測部 1 1 4 による予測方法としては、例えば、既に復号されたデータ等を用いて、今、符号化装置 1 0 0 A で送信すべきデータ（情報ビット若しくは情報ビット列）を予測する方法を適用することができる。例えば、動画像では、前フレームの画像や、前後フレームの画像から補間をするなどして作成した予測画像として用い、その予測画像から情報ビットを予測するなどを適用できる。また例えば、音声では、自己相関を捉えて短期間周期を検出すると共に、エンベロープを捉え、これら得られた過去の波形情報から次の所定期間の音声波形を予測する方法を適用できる。

10

【 0 0 7 7 】

次に、情報ビット予測部 1 1 4 で予測された情報ビットと情報ビット用バッファ 1 1 5 で保存された情報ビットから、誤り訂正復号部 1 1 7 に入力する入力情報ビットを入力情報ビット生成部 1 1 6 で生成する（ステップ S 1 1 1）。例えば、入力情報ビット生成部 1 1 6 は、保存された情報ビットは予測情報ビットの同じ位置に上書きすることなどで入力情報ビットの生成を実現できる。

【 0 0 7 8 】

20

そして、入力情報ビット生成部 1 1 6 により生成された入力情報ビットと、パリティビット用バッファ 1 1 2 に保存されているパリティビットと、情報ビット用バッファ 1 1 5 から情報ビットに関する情報とが、誤り訂正復号部 1 1 7 に入力され、誤り訂正復号処理がなされる（ステップ S 1 1 2）。

【 0 0 7 9 】

誤り訂正復号部 1 1 7 は、例えば、MAP（最大事後確率）アルゴリズムなどを用いて各ビット毎に 0 か 1 かの確率を求めることで復号する。また例えば、ターボ符号の場合には、その結果を異なる畳み込み符号の復号器への事前確率として入力するという相対的な復号器が繰り返して行う繰り返し復号などを行うことで、復号結果を得ることができる。

30

【 0 0 8 0 】

図 8 は、第 1 の実施形態の復号装置 1 0 0 B の誤り訂正復号部 1 1 7 における動作を示すフローチャートである。

【 0 0 8 1 】

情報ビット用バッファ 1 1 5 から情報ビットに関する情報が分割制御部 1 1 9 に入力される（ステップ S 1 7 0 1）。ここで、情報ビットに関する情報とは、受信した情報ビットの位置などの情報が挙げられ、状態を特定できるポイントを判断するために用いられる。

【 0 0 8 2 】

分割制御部 1 1 9 は、情報ビット用バッファ 1 1 5 から得た情報ビットに関する情報に基づいて分割ポイントに関する情報を判断し、分割ポイントに関する情報を入力情報ビット分割部 1 2 0 と入力パリティビット分割部 1 2 1 とのいずれか、若しくは双方に与える（ステップ S 1 7 0 2）。

40

【 0 0 8 3 】

次に、入力情報ビット分割部 1 2 0 は、分割制御部 1 1 9 からの情報に基づき、必要な情報ビットを入力情報ビット生成部 1 1 6 から獲得する（ステップ S 1 7 0 3）。

【 0 0 8 4 】

同様に、入力パリティビット分割部 1 2 1 は、分割制御部 1 1 9 からの情報に基づき、必要なパリティビットを、パリティビット用バッファ 1 1 2 より獲得する（ステップ S 1 7 0 4）。

50

【 0 0 8 5 】

次に、入力情報ビット分割部 1 2 0 によって分割された情報ビットと、入力パリティビット分割部 1 2 1 によって分割されたパリティビットとが、誤り訂正復号部 1 1 3 に入力される（ステップ S 1 7 0 5）。誤り訂正復号部 1 1 3 における復号方法は、非特許文献 2 に示された M A P 復号や、非特許文献 3 に示された S l i d d i n g W i n d o w を用いた方法などを適用できる。

【 0 0 8 6 】

ステップ S 1 7 0 6 では、誤り訂正復号部 1 1 3 がすべての処理が完了したかどうかを判断する。処理が完了していなければ、ステップ S 1 7 0 2 に戻り、まだ処理していない情報ビットやパリティビットなどを用いて、復号処理を行う。

10

【 0 0 8 7 】

一方、すべての処理が完了していれば、訂正結果統合部 1 2 2 が、誤り訂正復号部 1 1 3 による処理結果を統合して、誤り訂正復号部 1 1 7 の復号結果として出力する（ステップ S 1 7 0 7）。

【 0 0 8 8 】

次に、図 4、図 5、図 9、図 1 0 を用いて復号装置 1 0 0 B の誤り訂正復号部 1 1 7 の動作を説明する。また、以下ではデータを複数に分割し、それぞれのトレリス線図を描いたときに、データの分割ポイントで、1 つの状態に収束するために必要な送信情報の決め方を説明する。すなわち、使用する畳み込み符号器がフィードバックを含まないものの場合、情報ビットだけを余分に連続して送れば 1 つ状態に収束し、フィードバックを含むものの場合、情報ビットだけでなくパリティビットも合わせて連続で送ることで 1 つの状態に収束させるようにする。

20

【 0 0 8 9 】

図 5 は、復号の際に用いるトレリス線図である。 α は前方状態ブランチメトリックと、 β は後方状態ブランチメトリックと呼ばれる値である。

【 0 0 9 0 】

α は、前方（図の左）から順に、計算する。例えば、 $k = n$ （状態 a）のときは、時刻 $k = n - 1$ （状態 a）の α の値とその際に受信した値が 0 0 である確率、 $k = n - 1$ （状態 c）の α の値とその際に受信した値が 0 1 である確率を用いて計算することにより、求めることができる。 $k = n$ の際の他の状態（b, c, d）や $k = n + 1$ のときなども、同様に求めることができる。よって、 α は前方（図の左）から順に計算して得られる値である。

30

【 0 0 9 1 】

一方、 β は、後方（図の右）から順に、計算する。例えば、 $k = n + 1$ （状態 a）のときは、 $k = n + 2$ （状態 a）の β の値とその前に受信した値が 0 0 である確率、 $k = n + 2$ （状態 b）の β の値とその前に受信した値が 1 1 である確率を用いて計算することにより、求めることができる。 $k = n + 1$ の際の他の状態（b, c, d）や $k = n$ のときなども、同様に求めることができる。よって、 β は前方（図の右）から順に計算して得られる値である。

40

【 0 0 9 2 】

最終的に、すべての時刻（k）、すべての状態（a, b, c, d）で α 、 β を求めた後、それらの値を用いて、復号値を得る。詳細は、非特許文献 2 を参照いただきたい。

【 0 0 9 3 】

図 4 は、組織符号化器 1 0 1 の符号化器として用いる畳み込み符号化器（フィードバックなし）の構成図である。

【 0 0 9 4 】

図 9 は、図 4 に示す畳み込み符号器を第 1 の実施形態の組織符号化器 1 0 1 の符号化器として用いた場合の復号に用いるトレリス線図を示している。

【 0 0 9 5 】

図 9 において、時刻 $k = n - 2$ から時刻 $k = n - 1$ のときに、情報ビットとして「0」

50

を、時刻 $k = n - 1$ から時刻 $k = n$ のときに、情報ビットとして「0」をそれぞれ誤りなく受信した場合の例を示している。なお、1ビット以上の連続送信データを情報ビットとして用いることができる。

【0096】

この場合、時刻 $k = n - 2$ から時刻 $k = n - 1$ のときに情報ビットが0であるということが100%わかっているので、時刻 $k = n - 2$ から時刻 $k = n - 1$ のときに情報ビットが1の可能性はない。よって、その場合の計算はする必要がなくなる。

【0097】

その様子は、図9の時刻 $k = n - 2$ から時刻 $k = n - 1$ のときに線が図5と比較して減少していることで示している。この場合、時刻 $k = n - 1$ での状態は、a若しくはcに限定されていることがわかる。

10

【0098】

その後、時刻 $k = n - 1$ から時刻 $k = n$ のときに、情報ビットが0であるということが100%わかっているので、時刻 $k = n - 1$ から時刻 $k = n$ のときに情報ビットが1の可能性はない。よって、その場合の計算はする必要がなくなる。

【0099】

その様子は、図9の時刻 $k = n - 1$ から時刻 $k = n$ のときに線が図5と比較して減少していることで示している。この場合、時刻 $k = n$ での状態は、aに特定されていることがわかる。

【0100】

20

このように、図4に示すような畳み込み符号器の場合には、情報ビットを2ビット連続で、かつ誤りなく受信することで状態を特定することがわかる。

【0101】

この性質を利用して、分割処理した場合のトレリス線図を示したものが図10である。時刻 $k = n$ で状態が特定できることにより、時刻 $k = n$ 以前(図10(A))と時刻 $k = n$ (図10(B))以後で、別処理をすることが可能である。これは、別々に順番に処理しても良いし、並列処理をしても良い。

【0102】

次に、図11、図12、図13を用いて復号システム1の誤り訂正復号部117の動作を別の例で説明する。

30

【0103】

図11は、第1の実施形態の組織符号化部101の符号化器として用いる畳み込み符号器(フィードバックあり)の構成図である。

【0104】

図12は、図11に示す畳み込み符号器を組織符号化器101の符号化器として用いた場合の復号に用いるトレリス線図を示している。

【0105】

図12に示す例は、時刻 $k = n - 1$ から時刻 $k = n$ のときに、情報ビットとして「0」、パリティビットとして「0」を、時刻 $k = n$ から時刻 $k = n + 1$ のときに、情報ビットとして「0」、パリティビットとして「1」をそれぞれ誤りなく受信した場合の例を示している。

40

【0106】

この場合のトレリス線図を示したものが図12であるが、図9のときと同様に計算する必要がない場合が発生し、その様子をこのトレリス線図は示している。時刻 $k = n - 1$ 、時刻 $k = n$ 、時刻 $k = n + 1$ での状態が、それぞれ、b, c, dに特定されていることがわかる。

【0107】

このように、図11に示すような畳み込み符号器の場合には、情報ビットを2ビット連続で、かつ誤りなく受信することで状態を特定することがわかる。

【0108】

50

この性質を利用して、分割処理した場合のトレリス線図を示したものが図 13 である。時刻 $k = n - 1$, n , $n + 1$ で状態が特定できることにより、時刻 $k = n - 1$ 以前 (図 13 (A)) と時刻 $k = n + 1$ 以後 (図 13 (B)) で、別処理をすることが可能である。これは、別々に順番に処理しても良いし、並列処理をしても良い。

【0109】

(A-3) 第 1 の実施形態の効果

以上のように、第 1 の実施形態によれば、画像フォーマットを途中で変更するなど、シンボル数に変更が生じたときにでも、情報ビット、若しくは情報ビットとパリティビットの組のように状態を特定できるようなデータを単一、若しくは連続送信することで、様々な画像フォーマットに対して、1 種類の MAP 復号器で復号することが可能となるので、回路規模の増大を防ぐことができる。また、同じ MAP 復号器を複数用意することで、簡単に並列処理ができる上に、非特許文献 3 に示されたような従来の並列処理と比較して、訂正能力を上げることができる。

【0110】

また、第 1 の実施形態によれば、短いシンボル数での処理を可能とできることから、前方状態ブランチメトリックなどのデータを保存するメモリの削減も可能となる。

【0111】

(B) 第 2 の実施形態

次に、本発明の符号化装置、復号装置及び符号化システムの第 2 の実施形態について、図面を参照して説明する。

【0112】

(B-1) 第 2 の実施形態の構成

図 14 は、第 2 の実施形態の符号化システム 200 の構成を示す構成図である。なお、図 1 に示す第 1 の実施形態の構成要素と同一又は対応する構成要素については同一又は対応する符号を付して示す。

【0113】

図 14 において、第 2 の実施形態の符号化システム 200 は、入力情報 (図 14 の情報ビット) を符号化して受信側へ符号化データを送信すると共に、受信側から追加ビット送信要求を受信することができる符号化装置 200A と、符号化データを受信し復号する復号装置 200B から構成される。

【0114】

符号化装置 200A は、例えばターボ符号のように入力情報を情報ビットとパリティビットに分けて符号化する組織符号化器 101 と、組織符号化器 101 で生成されたパリティビットを保存するパリティビット用バッファ 102 と、同じく組織符号化器 101 で生成された情報ビットを保存する情報ビット用バッファ 105 と、情報ビット、パリティビットのいずれか、若しくは双方を送信するビット情報部 104 と、ビット送信部 104 でどんなパリティビットを送信するかを制御する送信パリティビット制御部 103 と、復号装置 200B からの送信要求信号を受信する送信要求信号受信部 202 と、送信要求信号受信部 202 で受信した信号に基づき送信する情報ビットを制御する送信情報ビット制御部 208 とを有して構成される。

【0115】

復号装置 200B は、送信側から送られてきた情報ビット、パリティビットのいずれか若しくは双方を受信するビット受信部 111 と、ビット受信部 111 で受信したパリティビットを保存するパリティビット用バッファ 112 と、ビット受信部 111 で受信した情報ビットを保存する情報ビット用バッファ 115 と、情報ビットを予測する情報ビット予測部 114 と、情報ビット予測部 114 の出力と情報ビット用バッファ 115 の出力とから、誤り訂正復号部 117 へ入力する入力情報ビットを生成する入力情報ビット生成部 116 と、入力情報ビット生成部 116 で生成された入力情報ビットと、パリティビット用バッファ 112 で保存されているパリティビットとを入力として誤り訂正復号をする誤り訂正復号部 117 と、符号化システム 200 に対して送信要求信号を出力する送信要求信

10

20

30

40

50

号送信部 2 1 2 と、送信要求信号送信部 2 1 2 の動作を制御する送信要求信号制御部 2 1 1 とを有して構成される。

【 0 1 1 6 】

次に、第 2 の実施形態の構成要素の接続について説明する。

【 0 1 1 7 】

まず、符号化装置 2 0 0 A は、情報ビット、パリティビットのいずれか、若しくは双方の符号化データを出力する出力部を備え、それぞれは通信路などを通じて、復号装置 2 0 0 B と接続されるものである。

【 0 1 1 8 】

復号装置 2 0 0 B は、符号化装置 2 0 0 A から送信されたデータを入力する入力部を備え、それぞれは通信路などを通じて、符号化装置 2 0 0 A と接続されるものである。

【 0 1 1 9 】

次に、符号化装置 2 0 0 A の各内部構成の接続について説明する。

【 0 1 2 0 】

組織符号化器 1 0 1 は、情報ビット及びパリティビットを出力する出力部を備え、パリティビット用バッファ 1 0 2 及び情報ビット用バッファ 1 0 5 と接続されるものである。

【 0 1 2 1 】

パリティビット用バッファ 1 0 2 は、組織符号化器 1 0 1 で生成されたパリティビットを入力する入力部と、送信パリティビット制御部 1 0 3 からの制御信号を入力する入力部と、送信パリティビット制御部 1 0 3 から指示されたパリティビットをビット送信部 1 0 4 へ出力する出力部を備え、それぞれ組織符号化器 1 0 1、送信パリティビット制御部 1 0 3、ビット送信部 1 0 4 に接続されるものである。

【 0 1 2 2 】

送信パリティビット制御部 1 0 3 は、パリティビット用バッファ 1 0 2 へ制御信号を出力する出力部を備え、パリティビット用バッファ 1 0 2 に接続されるものである。

【 0 1 2 3 】

情報ビット用バッファ 1 0 5 は組織符号化器 1 0 1 で生成（若しくは素通り）された情報ビットを入力する入力部と、送信情報ビット制御部 2 0 8 からの制御信号を入力する入力部と、送信情報ビット制御部 2 0 8 から指示された情報ビットをビット送信部 1 0 4 へ出力する出力部を備え、それぞれ組織符号化部 1 0 1、送信情報ビット制御部 2 0 8、ビット送信部 1 0 4 に接続されるものである。

【 0 1 2 4 】

送信情報ビット制御部 2 0 1 は、送信要求信号受信部 2 0 2 から要求信号を入力する入力部と、情報ビット用バッファ 1 0 5 へ制御信号を出力する出力部とを備え、それぞれ送信要求信号受信部 2 0 2、情報ビット用バッファ 1 0 5 に接続されるものである。

【 0 1 2 5 】

送信要求信号受信部 2 0 2 は、復号装置 2 0 0 B からの要求信号を入力する入力部と、復号装置 2 0 0 B より送信された送信要求信号若しくはそれに関する情報を送信情報ビット制御部 2 0 8 に出力する出力部を備え、それぞれ、復号装置 2 0 0 B、送信情報ビット制御部 2 0 8 に接続されるものである。

【 0 1 2 6 】

ビット送信部 1 0 4 は、パリティビット用バッファ 1 0 2 から出力されるパリティビットを入力する入力部と、情報ビット用バッファ 1 0 5 から出力される情報ビットを入力する入力部とを備え、それぞれパリティビット用バッファ 1 0 2、情報ビットバッファ用 1 0 5 と接続されるものである。また、ビット送信部 1 0 4 は、受信側へ通信路などを通じてビットを送信する出力部も備え、通信路などを通じて復号装置 2 0 0 B と接続されるものである。

【 0 1 2 7 】

次に、復号装置 2 0 0 B の内部構成の接続について説明する。

【 0 1 2 8 】

10

20

30

40

50

送信要求信号制御部 2 1 1 は、符号化装置 2 0 0 A に、送信を要求するデータを特定し、その旨を送信要求信号送信部 2 1 2 に出力する出力部を備え、送信要求信号送信部 2 1 2 に接続されるものである。

【0 1 2 9】

送信要求信号送信部 2 1 2 は、送信要求信号制御部 2 0 1 から制御信号を入力する入力部を備え、送信要求信号制御部 2 1 1 と接続される。また、要求信号を符号化装置 2 0 0 A に出力部も備え、通信路などを通じて符号化装置 2 0 0 A と接続されるものである。

【0 1 3 0】

ビット受信部 1 1 1 は、符号化装置 2 0 0 A からのデータを入力する入力部を備え、通信路などを通じて符号化装置 2 0 0 A と接続されるものである。また、ビット受信部 1 1 1 は、受信したパリティビットをパリティビット用バッファ 1 1 2 へ出力する出力部と、受信した情報ビットを情報ビット用バッファ 1 1 5 に出力する出力部を備え、それぞれパリティビット用バッファ 1 1 2、情報ビット用バッファ 1 1 5 に接続されるものである。

10

【0 1 3 1】

パリティビット用バッファ 1 1 2 は、ビット受信部 1 1 1 で受信したパリティビットを入力する入力部と、保存しているパリティビットを誤り訂正復号部 1 1 7 へ出力する出力部を備え、それぞれビット受信部 1 1 1、誤り訂正復号部 1 1 7 に接続されるものである。

【0 1 3 2】

情報ビット用バッファ 1 1 5 は、ビット受信部 1 1 1 で受信した情報ビットを入力する入力部と、保存している情報ビットを入力情報ビット生成部 1 1 6 へ出力する出力部と、受信した情報ビットに関する情報を誤り訂正復号部 1 1 7 に出力する出力部を備え、それぞれビット受信部 1 1 1、入力情報ビット生成部 1 1 6 及び誤り訂正復号部 1 1 7 に接続されるものである。

20

【0 1 3 3】

情報ビット予測部 1 1 4 は、予測した情報ビットを入力情報ビット生成部 1 1 6 へ出力する出力部を備え、入力情報ビット生成部 1 1 6 に接続されるものである。

【0 1 3 4】

入力情報ビット生成部 1 1 6 は、情報ビット用バッファ 1 1 5 から情報ビットを入力する入力部と、情報ビット予測部 1 1 4 から予測情報ビットを入力する入力部と、生成した入力情報ビットを誤り訂正復号部 1 1 7 へ出力する出力部とを備え、それぞれ、情報ビット用バッファ 1 1 5、情報ビット予測部 1 1 4、誤り訂正復号部 1 1 7 に接続されるものである。

30

【0 1 3 5】

誤り訂正復号部 1 1 7 は、入力情報ビット生成部 1 1 6 から入力情報ビットを入力する入力部と、パリティビット用バッファ 1 1 2 からパリティビットを入力する入力部と、情報ビット用バッファ 1 1 5 から受信した情報ビットに関する情報を入力する入力部とを備え、それぞれ、入力情報ビット生成部 1 1 6、パリティビット用バッファ 1 1 2、情報ビット用バッファ 1 1 5 に接続されるものである。

【0 1 3 6】

40

また、誤り訂正符号部 1 1 7 の内部構成については、第 1 の実施形態で説明する図 6 に示す構成を適用できる。

【0 1 3 7】

(B - 2) 第 2 の実施形態の動作

次に、第 2 の実施形態の符号化システム 2 0 0 における動作を図面を参照して説明する。図 1 5 は、第 2 の実施形態の符号化システム 2 0 0 における動作を示すフローチャートである。

【0 1 3 8】

第 1 の実施形態と異なる点は、符号化装置 2 0 0 A の送信情報ビット制御部 2 0 1 及び送信要求信号受信部 2 0 2 と、復号装置 2 0 0 B の送信要求信号制御部 2 1 1 及び送信要

50

求信号送信部 2 1 2 との動作が加わる点である。

【 0 1 3 9 】

また、これらの新たな構成要素は、符号化装置 2 0 0 A の情報ビット用バッファ 1 0 5 の制御に関するためのものであり、その後の動作は第 1 の実施形態と同じである。よって、以下では、情報ビット用バッファ 1 0 5 の制御の動作について詳細に説明する。

【 0 1 4 0 】

図 1 5 は、第 2 の実施形態の情報ビット用バッファ 1 0 5 の制御処理の動作を示すフローチャートである。

【 0 1 4 1 】

まず、送信要求信号制御部 2 1 1 は、送信要求信号を生成し、送信要求信号送信部 2 1 2 に与える（ステップ S 2 0 1）。ここで、送信要求信号とは、状態を特定したポイントなどが挙げられる。

10

【 0 1 4 2 】

次に、送信要求信号制御部 2 1 1 の制御に基づき、送信要求信号送信部 2 1 2 から符号化装置 2 0 0 A に送信要求信号を送信する（ステップ S 2 0 2）。

【 0 1 4 3 】

復号装置 2 0 0 B の送信要求信号制御部 2 1 2 から符号化装置 2 0 0 A に対して送信要求信号が与えられると、符号化装置 2 0 0 A の送信要求信号受信部 2 0 2 が受信する（ステップ S 2 0 3）。

【 0 1 4 4 】

20

送信情報ビット制御部 2 0 1 は、送信要求信号受信部 2 0 2 が受信した送信要求信号を解析し、その解析結果により情報ビット用バッファ 1 0 5 を制御する。これにより、例えば、Q C I F 用の M A P 復号器しか持っていないとか、M A P 復号器は複数持っている等の情報を送信側で得ることができ、それに応じて、送信するビットを変えることで、トレリス線図を描いたときに、データの分割ポイントで 1 つの状態に収束することができる。また、受信側は、M A P 復号器の復号できるサイズや並列処理数が任意に変わる場合には、その都度情報を得ることで、適応的に処理することができる。M A P 復号器のサイズは、メモリのサイズに依存して構成を変更することが可能だと考えられるので、受信側が P C の場合だと、受信側でメモリがたくさん空いているとき（例えば、メモリ空き容量が閾値を超えているとき）は M A P 復号器のサイズを大きく、空いていないときは M A P 復号器のサイズを小さくできる。また、並列処理数も P C の能力的には、例えば 8 並列ができたとしても、他の処理に使っている場合は、並列処理数が変化することがあるが、その変化に応じて、使える並列処理数を送信側に伝えることで、受信側の能力を最大限に利用することができる。

30

【 0 1 4 5 】

この送信情報ビット制御部 2 0 1 の制御を受けて、情報ビット用バッファ 1 0 5 は、復号装置 2 0 0 B の所望するデータを送信する（ステップ S 2 0 4）。これにより、送信するビットを正しく届けることができる。実際には正しく届かないと、1 つの状態に収束するのは困難であるからである。なお、これ以降の動作については、第 1 の実施形態の動作と同様である。

40

【 0 1 4 6 】

上述した第 2 の実施形態の動作では、送信情報ビットに対して、復号装置 2 0 0 B が所望する情報ビットの送信要求及び送信処理を行う場合を例示したが、組織符号化器の種類によっては、パリティビットも合わせて要求することができ、パリティビットの送信処理は第 1 の実施形態の動作例と同様にして容易に実現できる。

【 0 1 4 7 】

（ B - 3 ）第 2 の実施形態の効果

以上のように、第 2 の実施形態によれば、第 1 の実施形態の効果に加えて、復号器（復号装置）の要求に応じて、情報ビット、若しくは情報ビットとパリティビットとの組のように状態を特定できるようなデータを単一、若しくは連続送信することで、最適なデータ

50

数により実現が可能となる。この仕組みにより、復号側で実施したい並列処理の数にも対応が可能となる。

【0148】

(C) 他の実施形態

第1の実施形態、第2の実施形態ともに、MAP復号のアルゴリズムとして、非特許文献3にSliding windowという方式が示されているが、復号器(復号装置)がその方式を利用していたとしても、本発明は問題なく利用できる。

【0149】

第1の実施形態、第2の実施形態ともに、Turbo符号のようにインターリーブを利用し、繰り返し復号を行う場合は、インターリーブにも考慮した情報ビット、若しくは情報ビットとパリティビットとの組のように状態を特定できるようなデータを追加して送信することで、対応が可能である。

10

【0150】

第1の実施形態、第2の実施形態ともに図示はしなかったが、復号器からのパリティビットの数や種類の指定や、追加送信要求などをしても良い。

【0151】

第1の実施形態は、必ずしも通信路経由でなくても良い。ハードディスクなど記録媒体に記録された符号化データの復号にも用いることができる。

【0152】

第1の実施形態、第2の実施形態ともに、情報ビット用バッファ115からの情報で、分割が可能かどうかを判断する実施形態で示したが、分割可能かどうかを別の手段(例えば符号化器から別の信号)で伝達されたものを利用して判断することももちろんできる。

20

【0153】

第1の実施形態、第2の実施形態ともに、分割した情報ビット及びパリティビットに対しての誤り訂正復号を、順番に(直列に)処理したが、もちろんこれらは並列処理をすることも可能である。

【0154】

第1の実施形態、第2の実施形態ともに、状態を特定するためのデータは誤らないことを前提としたが、誤りのある通信路による通信を想定した場合、それらのデータに誤り訂正符号化することで、誤りのないことを実現することも可能である。

30

【図面の簡単な説明】

【0155】

【図1】第1の実施形態の符号化システムの構成を示す構成ブロック図である。

【図2】Distributed Video Codingのフレームワークを示す説明図である。

【図3】Slepian-Wolf符号化/復号とその周辺に関する部分の従来構成を示すブロック図である。

【図4】畳み込み符号器(フィードバックなし)の構成を示す構成図である。

【図5】復号器のトレリス線図(フィードバックなし)の例を示す説明図である。

【図6】第1の実施形態の誤り訂正復号部の内部構成を示す構成ブロック図である。

【図7】第1の実施形態の符号化システムの動作を示すフローチャートである。

40

【図8】第1の実施形態の誤り訂正復号部における動作を示すフローチャートである。

【図9】第1の実施形態の復号装置のトレリス線図(フィードバックなし)の例を示す説明図である。

【図10】第1の実施形態の分割処理をした場合の復号装置のトレリス線図(フィードバックなし)の例を示す説明図である。

【図11】畳み込み符号器(フィードバックあり)の構成を示す構成図である。

【図12】第1の実施形態の復号装置のトレリス線図(フィードバックあり)の例を示す説明図である。

【図13】第1の実施形態の分割処理をした場合の復号装置のトレリス線図(フィードバックあり)の例を示す説明図である。

50

【図 1 4】第 2 の実施形態の符号化システムの構成を示す構成ブロック図である。

【図 1 5】第 2 の実施形態の符号化システムの動作を示すフローチャートである。

【符号の説明】

【 0 1 5 6 】

1 0 0 及び 2 0 0 ... 符号化システム、

1 0 0 A 及び 2 0 0 A ... 符号化装置、

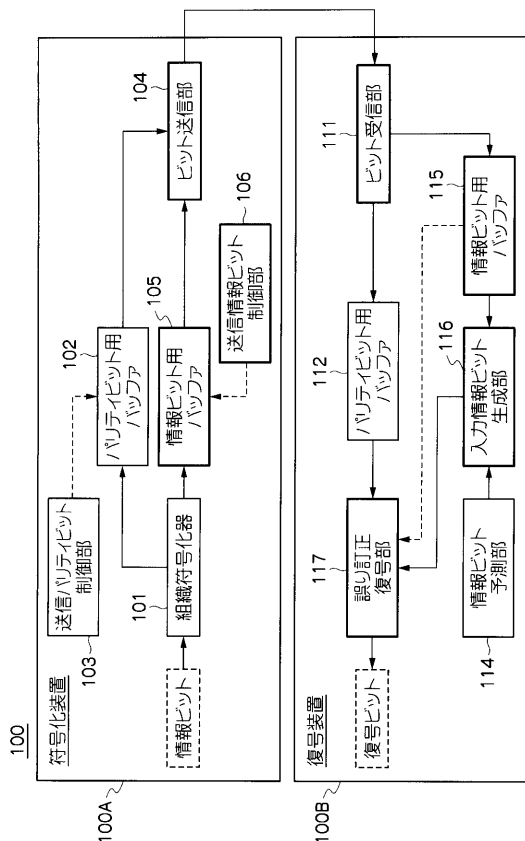
1 0 1 ... 組織符号器、1 0 2 ... パリティビット用バッファ、1 0 3 ... 送信パリティビット制御部、1 0 4 ... ビット送信部、1 0 5 ... 情報ビット用バッファ、1 0 6 及び 2 0 1 ... 送信情報ビット制御部、2 0 2 ... 送信要求信号受信部、

1 0 0 B 及び 2 0 0 B ... 復号装置

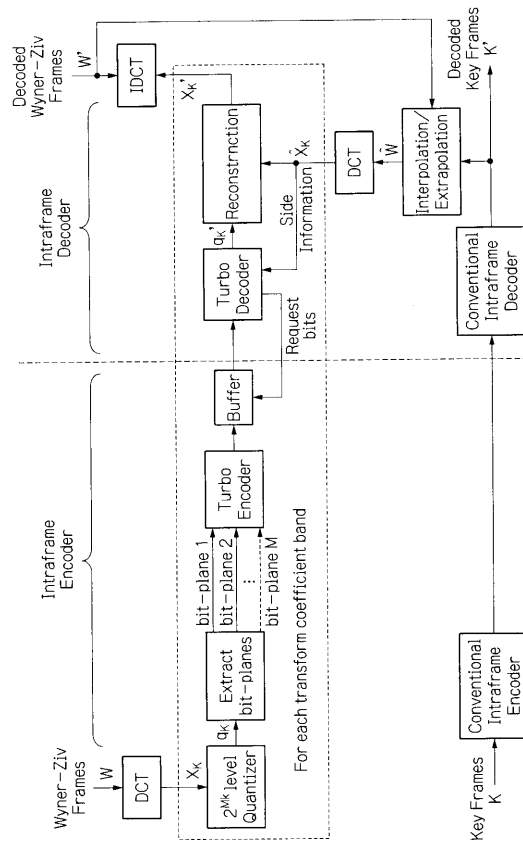
10

1 1 1 ... ビット受信部、1 1 2 ... パリティビット用バッファ、1 1 4 ... 情報ビット予測部、1 1 5 ... 情報ビット用バッファ、1 1 6 ... 入力情報ビット生成部、1 1 7 ... 誤り訂正復号部、2 1 1 ... 送信要求信号制御部、2 1 2 ... 送信要求信号送信部、1 1 3 ... 誤り訂正復号部、1 9 1 ... 分割制御部、1 2 0 ... 入力情報ビット分割部、1 2 1 ... 入力パリティビット分割部、1 2 2 ... 訂正結果統合部。

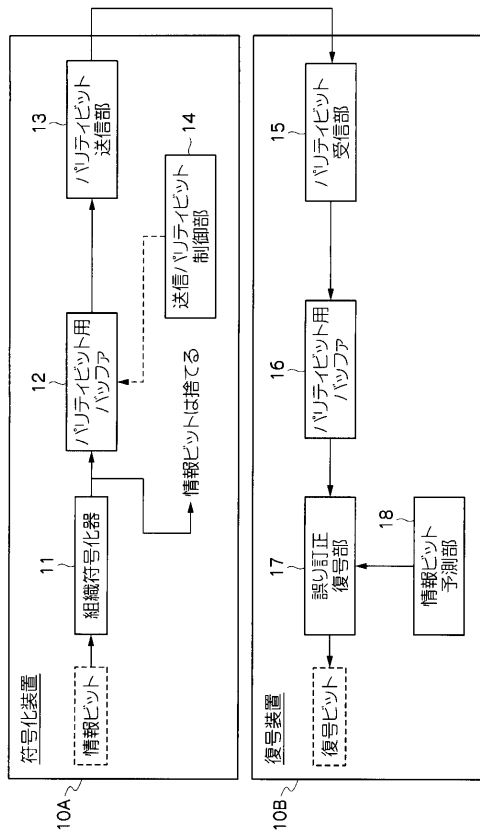
【 図 1 】



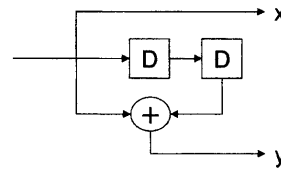
【 図 2 】



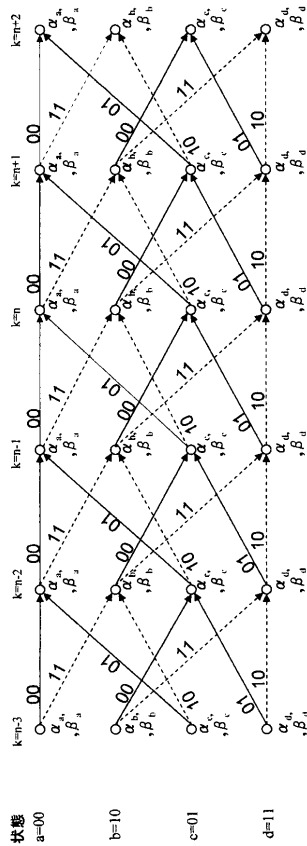
【図 3】



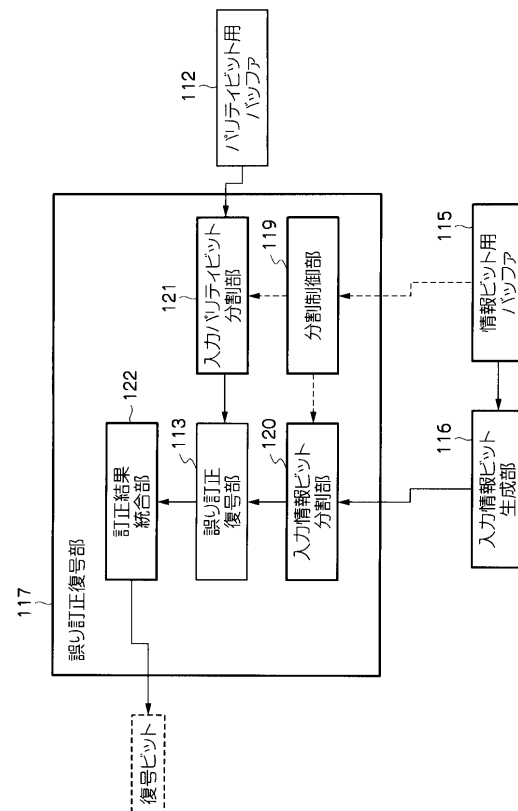
【図 4】



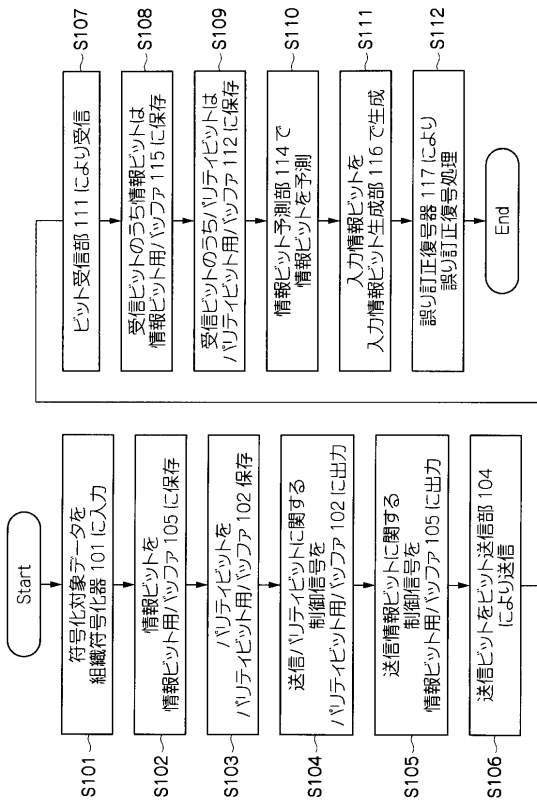
【図 5】



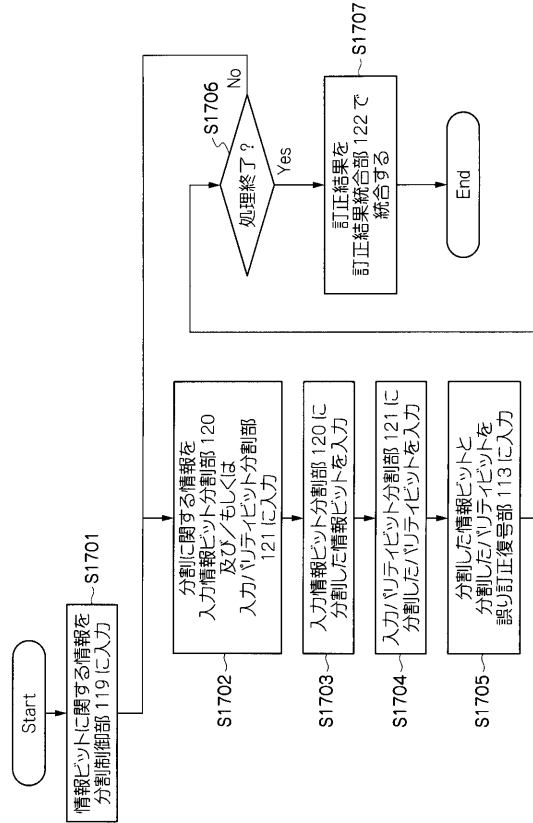
【図 6】



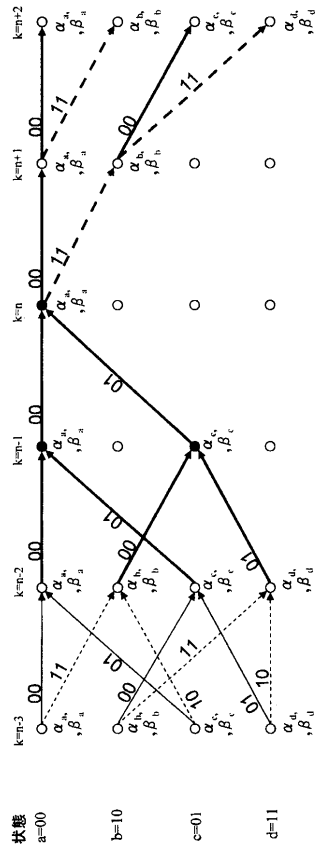
【 図 7 】



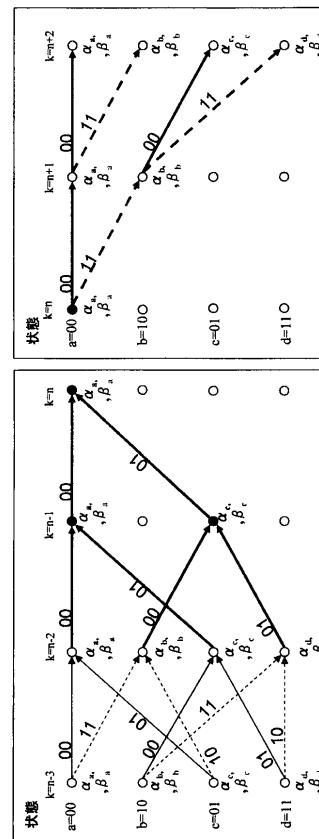
【 図 8 】



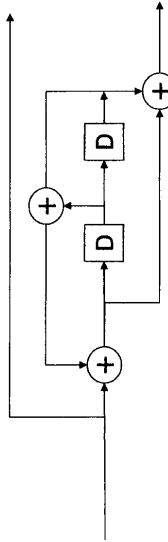
【 図 9 】



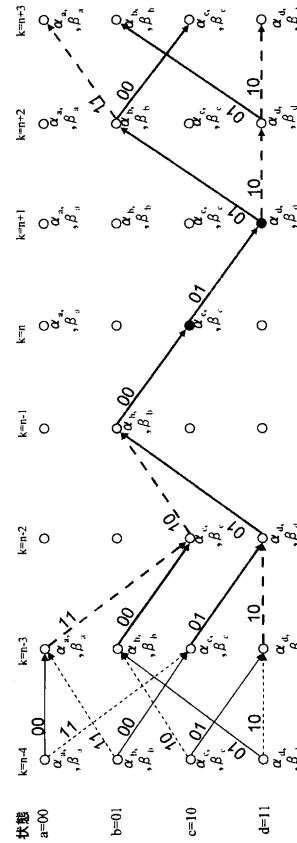
【 図 1 0 】



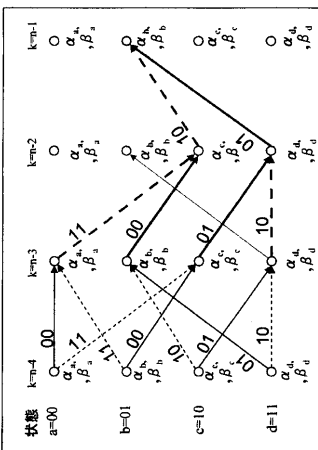
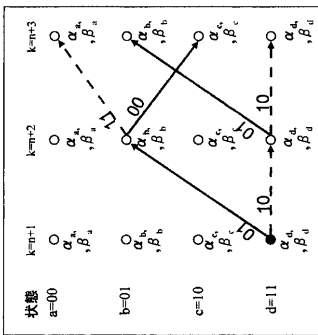
【図 1 1】



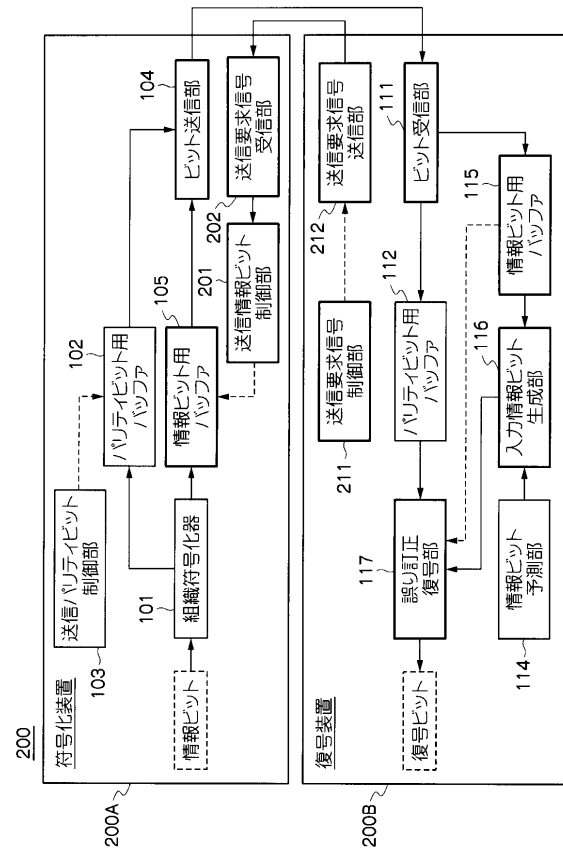
【図 1 2】



【図 1 3】



【図 1 4】



【 図 1 5 】

