

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-163232

(P2017-163232A)

(43) 公開日 平成29年9月14日(2017.9.14)

(51) Int.Cl.			F I			テーマコード (参考)		
<b>H03H</b>	<b>7/38</b>	<b>(2006.01)</b>	H03H	7/38	Z	5K011		
<b>H03H</b>	<b>7/48</b>	<b>(2006.01)</b>	H03H	7/48	Z	5K060		
<b>H03H</b>	<b>7/46</b>	<b>(2006.01)</b>	H03H	7/46	Z			
<b>H04B</b>	<b>1/50</b>	<b>(2006.01)</b>	H04B	1/50				
<b>H04B</b>	<b>1/04</b>	<b>(2006.01)</b>	H04B	1/04	B			

審査請求 未請求 請求項の数 11 O L (全 19 頁)

(21) 出願番号 特願2016-43920 (P2016-43920)  
 (22) 出願日 平成28年3月7日(2016.3.7)

(71) 出願人 000204284  
 太陽誘電株式会社  
 東京都中央区京橋二丁目7番19号  
 (74) 代理人 100087480  
 弁理士 片山 修平  
 (72) 発明者 三宅 智之  
 東京都青梅市新町六丁目16番地3 太陽  
 誘電モバイルテクノロジー株式会社内  
 Fターム(参考) 5K011 BA04 DA02 DA11 DA27 EA06  
 JA01 KA04  
 5K060 CC04 DD04 EE05 HH11 JJ02  
 JJ03 JJ04 LL07

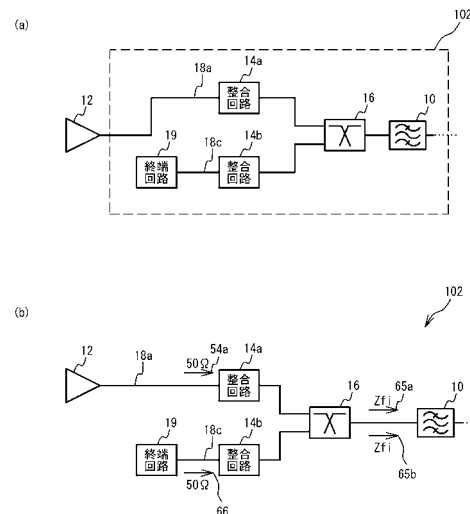
(54) 【発明の名称】 フィルタ回路、デュプレクサ回路およびフロントエンド回路

(57) 【要約】

【課題】 通過帯域より高い周波数における特性を改善すること。

【解決手段】 入力端子を有するフィルタ10と、増幅回路12と前記入力端子との間に接続され、前記フィルタの通過帯域において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第1経路18aと、終端回路19と前記入力端子との間に接続され、前記通過帯域より高い所定の周波数において前記終端回路の終端インピーダンスと前記入力端子の入力インピーダンスとを整合させる第2経路18bと、前記第1経路と前記第2経路とを結合し前記入力端子に接続する結合回路16と、を具備するフィルタ回路。

【選択図】 図12



**【特許請求の範囲】****【請求項 1】**

入力端子を有するフィルタと、

増幅回路と前記入力端子との間に接続され、前記フィルタの通過帯域において前記増幅回路の出カインピーダンスと前記入力端子の入カインピーダンスとを整合させる第 1 経路と、

終端回路と前記入力端子との間に接続され、前記通過帯域より高い所定の周波数において前記終端回路の終端インピーダンスと前記入力端子の入カインピーダンスとを整合させる第 2 経路と、

前記第 1 経路と前記第 2 経路とを結合し前記入力端子に接続する結合回路と、  
を具備するフィルタ回路。

10

**【請求項 2】**

前記結合回路は、前記第 1 経路と前記入力端子との間に接続されたローパスフィルタと、前記第 2 経路と前記入力端子との間に接続されたハイパスフィルタと、の少なくとも一方を有する請求項 1 記載のフィルタ回路。

**【請求項 3】**

前記第 1 経路は、前記増幅回路と前記結合回路との間に接続され、前記フィルタの通過帯域において前記増幅回路の出カインピーダンスと前記入力端子の入カインピーダンスとを整合させる第 1 整合回路を有する請求項 1 または 2 記載のフィルタ回路。

**【請求項 4】**

前記第 2 経路は、前記終端回路と前記結合回路との間に接続され、前記所定の周波数において前記終端回路の終端インピーダンスと前記入力端子の入カインピーダンスとを整合させる第 2 整合回路を有する請求項 1 から 3 のいずれか一項記載のフィルタ回路。

20

**【請求項 5】**

入力端子を有するフィルタと、

増幅回路と前記入力端子との間に接続され、前記フィルタの通過帯域において前記増幅回路の出カインピーダンスと前記入力端子の入カインピーダンスとを整合させる第 1 経路と、

前記増幅回路と前記入力端子との間に接続され、前記通過帯域より高い所定の周波数において前記増幅回路の出カインピーダンスと前記入力端子の入カインピーダンスとを整合させる第 2 経路と、

前記増幅回路の出力を分岐し前記第 1 経路と前記第 2 経路とに接続する分岐回路と、

前記第 1 経路と前記第 2 経路とを結合し前記入力端子に接続する結合回路と、  
を具備するフィルタ回路。

30

**【請求項 6】**

前記分岐回路は、前記増幅回路と前記第 1 経路との間に接続されたローパスフィルタと、前記増幅回路と前記第 2 経路との間に接続されたハイパスフィルタと、の少なくとも一方を有し、

前記結合回路は、前記第 1 経路と前記入力端子との間に接続されたローパスフィルタと、前記第 2 経路と前記入力端子との間に接続されたハイパスフィルタと、の少なくとも一方を有する請求項 5 記載のフィルタ回路。

40

**【請求項 7】**

前記第 1 経路は、前記分岐回路と前記結合回路との間に接続され、前記フィルタの通過帯域において前記増幅回路の出カインピーダンスと前記入力端子の入カインピーダンスとを整合させる第 1 整合回路を有する請求項 5 または 6 記載のフィルタ回路。

**【請求項 8】**

前記第 2 経路は、前記分岐回路と前記結合回路との間に接続され、前記所定の周波数において前記増幅回路の出カインピーダンスと前記入力端子の入カインピーダンスとを整合させる第 2 整合回路を有する請求項 5 から 7 のいずれか一項記載のフィルタ回路。

**【請求項 9】**

50

前記所定の周波数は前記通過帯域の高調波の周波数である請求項 1 から 8 のいずれか一項記載のフィルタ回路。

【請求項 10】

請求項 1 から 9 のいずれか一項記載のフィルタ回路であって、共通端子と送信端子との間に接続され、前記フィルタの出力端子が前記共通端子に接続されたフィルタ回路と、

前記共通端子と受信端子との間に接続された受信フィルタと、  
を具備するデュプレクサ回路。

【請求項 11】

請求項 9 記載のフィルタ回路であって、第 1 共通端子と第 1 送信端子との間に接続され前記フィルタの出力端子が前記第 1 共通端子に接続されたフィルタ回路と、前記第 1 共通  
10  
端子と第 2 受信端子との間に接続された第 1 受信フィルタと、を有し、前記第 1 共通端子がアンテナに接続された第 1 デュプレクサと、

前記アンテナに接続された第 2 共通端子と第 2 送信端子との間に接続された送信フィルタと、前記第 2 共通端子と第 2 受信端子との間に接続され前記高調波の周波数と重なる通過帯域を有する第 2 受信フィルタと、を有する第 2 デュプレクサと、  
を具備するフロントエンド回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フィルタ回路、デュプレクサ回路およびフロントエンド回路であり、例えば  
20  
、増幅回路の出力が入力されるフィルタを有するフィルタ回路、デュプレクサ回路およびフロントエンド回路である。

【背景技術】

【0002】

移動体通信の端末等の送信回路には、送信信号を増幅する増幅回路と、増幅された送信信号をフィルタリングするフィルタと、が用いられる。増幅回路の出力インピーダンスとフィルタの入力インピーダンスとが異なる場合、増幅回路とフィルタとの間にインピーダンス整合回路を設ける（特許文献 1）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特表 2015 - 510359 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、フィルタの通過帯域において増幅回路の出力インピーダンスとフィルタの入力インピーダンスとを整合させても、通過帯域より周波数の高い所定の周波数ではインピーダンスが整合しない場合がある。このため、所定の周波数においてフィルタ特性が劣化することがある。

【0005】

本発明は、上記課題に鑑みなされたものであり、通過帯域より高い周波数における特性を改善することを目的とする。

【課題を解決するための手段】

【0006】

本発明は、入力端子を有するフィルタと、増幅回路と前記入力端子との間に接続され、前記フィルタの通過帯域において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第 1 経路と、終端回路と前記入力端子との間に接続され、前記通過帯域より高い所定の周波数において前記終端回路の終端インピーダンスと前記入力端子の入力インピーダンスとを整合させる第 2 経路と、前記第 1 経路と前記第 2 経路とを結合し前記入力端子に接続する結合回路と、を具備するフィルタ回路である。  
40  
50

## 【0007】

上記構成において、前記結合回路は、前記第1経路と前記入力端子との間に接続されたローパスフィルタと、前記第2経路と前記入力端子との間に接続されたハイパスフィルタと、の少なくとも一方を有する構成とすることができる。

## 【0008】

上記構成において、前記第1経路は、前記増幅回路と前記結合回路との間に接続され、前記フィルタの通過帯域において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第1整合回路を有する構成とすることができる。

## 【0009】

上記構成において、前記第2経路は、前記終端回路と前記結合回路との間に接続され、前記所定の周波数において前記終端回路の終端インピーダンスと前記入力端子の入力インピーダンスとを整合させる第2整合回路を有する構成とすることができる。

10

## 【0010】

本発明は、入力端子を有するフィルタと、増幅回路と前記入力端子との間に接続され、前記フィルタの通過帯域において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第1経路と、前記増幅回路と前記入力端子との間に接続され、前記通過帯域より高い所定の周波数において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第2経路と、前記増幅回路の出力を分岐し前記第1経路と前記第2経路とに接続する分岐回路と、前記第1経路と前記第2経路とを結合し前記入力端子に接続する結合回路と、を具備するフィルタ回路である。

20

## 【0011】

上記構成において、前記分岐回路は、前記増幅回路と前記第1経路との間に接続されたローパスフィルタと、前記増幅回路と前記第2経路との間に接続されたハイパスフィルタと、の少なくとも一方を有し、前記結合回路は、前記第1経路と前記入力端子との間に接続されたローパスフィルタと、前記第2経路と前記入力端子との間に接続されたハイパスフィルタと、の少なくとも一方を有する構成とすることができる。

## 【0012】

上記構成において、前記第1経路は、前記分岐回路と前記結合回路との間に接続され、前記フィルタの通過帯域において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第1整合回路を有する構成とすることができる。

30

## 【0013】

上記構成において、前記第2経路は、前記分岐回路と前記結合回路との間に接続され、前記所定の周波数において前記増幅回路の出力インピーダンスと前記入力端子の入力インピーダンスとを整合させる第2整合回路を有する構成とすることができる。

## 【0014】

上記構成において、前記所定の周波数は前記通過帯域の高調波の周波数である構成とすることができる。

## 【0015】

本発明は、上記フィルタ回路であって、共通端子と送信端子との間に接続され、前記フィルタの出力端子が前記共通端子に接続されたフィルタ回路と、前記共通端子と受信端子との間に接続された受信フィルタと、を具備するデュプレクサ回路である。

40

## 【0016】

本発明は、上記フィルタ回路であって、第1共通端子と第1送信端子との間に接続され前記フィルタの出力端子が前記第1共通端子に接続されたフィルタ回路と、前記第1共通端子と第2受信端子との間に接続された第1受信フィルタと、を有し、前記第1共通端子がアンテナに接続された第1デュプレクサと、前記アンテナに接続された第2共通端子と第2送信端子との間に接続された送信フィルタと、前記第2共通端子と第2受信端子との間に接続され前記高調波の周波数と重なる通過帯域を有する第2受信フィルタと、を有する第2デュプレクサと、を具備するフロントエンド回路である。

## 【発明の効果】

50

## 【 0 0 1 7 】

本発明によれば、通過帯域より高い周波数における特性を改善することができる。

## 【 図面の簡単な説明 】

## 【 0 0 1 8 】

【 図 1 】 図 1 ( a ) は、比較例 1 に係るフィルタ回路の回路図、図 1 ( b ) は、増幅回路の利得の周波数特性の例を示す図、図 1 ( c ) は、増幅回路の出力インピーダンスの例を示すスミスチャートである。

【 図 2 】 図 2 ( a ) は、比較例 1 を用いたデュプレクサ回路の回路図、図 2 ( b ) は、シミュレーションに用いた入力インピーダンスを示すスミスチャートである。

【 図 3 】 図 3 ( a ) は、送信フィルタにおける周波数に対する減衰量のシミュレーション結果を示す図、図 3 ( b ) は、周波数が 1 6 4 5 M H z における位相に対する減衰量を示す図である。

【 図 4 】 図 4 は、実施例 1 に係るフィルタ回路を示す回路図である。

【 図 5 】 図 5 ( a ) は、比較例 1 におけるシミュレーションを行なったフィルタ回路の回路図、図 5 ( b ) は、比較例 1 の減衰特性を示す図である。

【 図 6 】 図 6 は、実施例 1 におけるシミュレーションを行なったフィルタ回路の回路図である。

【 図 7 】 図 7 ( a ) は、実施例 1 の減衰特性を示す図、図 7 ( b ) は、周波数が 3 . 9 G H z における位相に対する減衰量を示す図である。

【 図 8 】 図 8 ( a ) および図 8 ( b ) は、それぞれ比較例 1 および実施例 1 のインピーダンスを説明する図である。

【 図 9 】 図 9 ( a ) から図 9 ( c ) は、実施例 1 の変形例に係るフィルタ回路の回路図 ( その 1 ) である。

【 図 1 0 】 図 1 0 ( a ) から図 1 0 ( c ) は、実施例 1 の変形例に係るフィルタ回路の回路図 ( その 2 ) である。

【 図 1 1 】 図 1 1 ( a ) から図 1 1 ( c ) は、実施例 1 の変形例に係るフィルタ回路の回路図 ( その 3 ) である。

【 図 1 2 】 図 1 2 ( a ) は、実施例 2 に係るフィルタ回路を示す回路図、図 1 2 ( b ) は、実施例 2 のインピーダンスを説明する図である。

【 図 1 3 】 図 1 3 ( a ) から図 1 3 ( c ) は、実施例 2 の変形例に係るフィルタ回路の回路図 ( その 1 ) である。

【 図 1 4 】 図 1 4 ( a ) から図 1 4 ( c ) は、実施例 2 の変形例に係るフィルタ回路の回路図 ( その 2 ) である。

【 図 1 5 】 図 1 5 ( a ) から図 1 5 ( f ) は、ローパスフィルタとして機能する整合回路の例である。

【 図 1 6 】 図 1 6 ( a ) から図 1 6 ( f ) は、ハイパスフィルタとして機能する整合回路の例である。

【 図 1 7 】 図 1 7 ( a ) および図 1 7 ( b ) は、実施例 3 に係るフィルタ回路の回路図である。

【 図 1 8 】 図 1 8 は、比較例 2 に係るフロントエンド回路を示す回路図である。

【 図 1 9 】 図 1 9 は、実施例 4 に係るフロントエンド回路の回路図である。

【 図 2 0 】 図 2 0 は、実施例 5 に係る通信機器の例である。

## 【 発明を実施するための形態 】

## 【 0 0 1 9 】

まず、増幅回路の特性について説明する。増幅回路においては、主信号を増幅するとき、主信号の高調波 ( 2 倍波および 3 倍波等 ) が生成されやすい。また、増幅回路の出力インピーダンスは周波数依存性が大きい。

## 【 0 0 2 0 】

図 1 ( a ) は、比較例 1 に係るフィルタ回路の回路図、図 1 ( b ) は、増幅回路の利得の周波数特性の例を示す図、図 1 ( c ) は、増幅回路の出力インピーダンスの例を示すス

10

20

30

40

50

ミスチャートである。図 1 ( a ) に示すように、フィルタ回路 1 1 0 は、整合回路 1 4 およびバンドパスフィルタ 1 0 を備えている。増幅回路 1 2 の出力がフィルタ回路 1 1 0 に入力する。増幅回路 1 2 の出力は整合回路 1 4 を介しフィルタ 1 0 の入力端子に接続されている。増幅回路 1 2 は、周波数  $f_1$  の主信号を増幅する。整合回路 1 4 は増幅回路 1 2 の出力インピーダンスとフィルタ 1 0 の入力インピーダンスとを整合させる。フィルタ 1 0 は、主信号の周波数  $f_1$  を通過帯域とし、増幅回路 1 2 が増幅した信号をフィルタリングする。増幅回路 1 2 として LTE バンド B 1 8 の送信信号用の増幅回路とし、主信号の周波数  $f_1$  を約 8 2 0 M H z、主信号の 2 倍波の周波数  $f_2$  を約 1 6 4 0 M H z とする。なお LTE バンドは、LTE 規格 ( E - U T R A Operating Band ) に対応する周波数帯である。

10

## 【 0 0 2 1 】

図 1 ( b ) に示すように、周波数  $f_1$  および  $f_2$  での利得はそれぞれ約 1 3 . 2 d B および - 5 0 d B である。図 1 ( c ) に示すように、周波数  $f_1$  における出力インピーダンスは  $4 6 . 0 + j 7 . 9$  である。このときの V S W R ( Voltage Standing Wave Ratio ) は約 1 . 2 であり、出力インピーダンスはほぼ 5 0 となっている。一方、周波数  $f_2$  における出力インピーダンスは  $1 . 7 + j 3 . 1$  であり、V S W R は約 2 9 . 5 である。このように周波数  $f_2$  では出力インピーダンスが 5 0 から大きくずれている。

## 【 0 0 2 2 】

以上のように、増幅回路 1 2 の出力インピーダンスは、主信号を増幅する周波数帯域では、ほぼ基準インピーダンスとなるように設定されている。しかし、周波数の異なる例えば 2 倍波の周波数における増幅回路の出力インピーダンスは、基準インピーダンスとは異なる。一方、フィルタ 1 0 の入力インピーダンスは基準インピーダンス等の一定のインピーダンスであり、かつその周波数依存はほとんどないことを前提に設計されている。

20

## 【 0 0 2 3 】

そこで、通過帯域より高周波側において、フィルタ回路の入力端子に基準インピーダンスである 5 0 と異なるインピーダンスが接続された場合のフィルタ 1 0 の減衰特性をシミュレーションした。

## 【 0 0 2 4 】

図 2 ( a ) は、比較例 1 を用いたデュプレクサ回路の回路図、図 2 ( b ) は、シミュレーションに用いた送信インピーダンスを示すミスチャートである。デュプレクサ回路 1 1 2 は LTE バンド B 1 8 用である。図 2 ( a ) に示すように、デュプレクサ 2 0 は、送信フィルタ 2 0 a および受信フィルタ 2 0 b を有している。送信フィルタ 2 0 a は共通端子 A n t と送信端子 T x との間に接続されている。受信フィルタ 2 0 b は共通端子 A n t と受信端子 R x との間に接続されている。共通端子 A n t と送信フィルタ 2 0 a および受信フィルタ 2 0 b との間に整合回路 2 6 が接続されている。送信端子 T x と送信フィルタ 2 0 a との間に整合回路 2 4 a が接続されている。受信端子 R x と受信フィルタ 2 0 b との間に整合回路 2 4 b が接続されている。整合回路 2 4 a、2 4 b および 2 6 は、インピーダンスを整合させる回路である。共通端子 A n t および受信端子 R x は、5 0 の終端抵抗 R で終端されている。送信端子 T x にはインピーダンス素子 2 8 が接続されている。

30

## 【 0 0 2 5 】

図 2 ( b ) を参照し、インピーダンス素子 2 8 の送信インピーダンス  $Z_{tx}$  を 5 0 ( 図 2 ( b ) の黒点に相当する ) として送信フィルタ 2 0 の減衰特性をシミュレーションした。また、1 . 3 2 G H z 以上において、送信インピーダンス  $Z_{tx}$  の V S W R を 3 0 とし位相を変化させ ( 図 2 ( b ) の X に相当する ) 送信フィルタ 2 0 の減衰特性をシミュレーションした。

40

## 【 0 0 2 6 】

図 3 ( a ) は、送信フィルタにおける周波数に対する減衰量のシミュレーション結果を示す図、図 3 ( b ) は、周波数が 1 6 4 5 M H z における位相に対する減衰量を示す図である。図 3 ( a ) を参照し、太線は送信インピーダンス  $Z_{tx}$  を 5 0 のとしたとき ( 図 2 ( b ) の黒点に対応する ) の減衰特性である。点線は送信インピーダンス  $Z_{tx}$  の V S

50

WRを30とし位相を変えたとき(図2(b)のXに対応する)の減衰特性である。送信インピーダンス $Z_{tx}$ の位相が回転すると送信フィルタ20aの減衰特性が変化する。図3(b)に示すように、送信インピーダンス $Z_{tx}$ が50のとき、位相が変化しても減衰量は一定である。VSWRが30のとき、位相によって減衰量が変化する。この例では位相が90°から130°において、減衰量が劣化する。

#### 【0027】

このように、通過帯域の2倍波において、送信端子Txに送信信号を出力する増幅回路の出力インピーダンスが基準インピーダンスからずれていると、送信フィルタ20aに所望の減衰量が得られない可能性がある。例えば、インピーダンス整合されていれば増幅回路12および/またはフィルタ10の製造ばらつきにより位相が変化してもフィルタ10の減衰量はほとんど変わらない。ところが、図3(b)のように、インピーダンス整合されていないと、増幅回路12および/またはフィルタ10の製造ばらつきにより位相が変化するとフィルタ10の減衰量が大きく変動してしまう。このため、増幅回路12で生成された主信号の高調波(例えば2倍波および/または3倍波)がフィルタ10で十分に抑圧されない可能性がある。

#### 【実施例1】

#### 【0028】

図4は、実施例1に係るフィルタ回路を示す回路図である。図4に示すように、フィルタ回路100は、分岐回路17、整合回路14aおよび14b、結合回路16およびフィルタ10を有する。増幅回路12とフィルタ10との間に分岐回路17、整合回路14aおよび14b、並びに結合回路16が接続されている。分岐回路17はダイプレクサであり、増幅回路12の出力を2つの経路18aと18bに分岐する。経路18aは低周波経路であり、経路18bは高周波経路である。経路18aに整合回路14aが設けられている。経路18bに整合回路14bが設けられている。結合回路16はダイプレクサであり、経路18aと18bとを結合し、フィルタ10の入力端子Inに接続する。

#### 【0029】

増幅回路12の出力インピーダンスはフィルタ10の通過帯域において基準インピーダンス(例えば50)であり、通過帯域より高周波側(例えば通過帯域の2倍波)において基準インピーダンスからずれている。分岐回路17は、通過帯域の主信号50aを経路18aに通過させ、経路18bには通過させない、また、分岐回路17は通過帯域の2倍波(すなわち主信号の2倍波)の信号50bを経路18bに通過させ、経路18aには通過させない。整合回路14aは、通過帯域において増幅回路12の出力インピーダンス(例えば50)をフィルタ10の入力インピーダンスに整合させる。整合回路14bは通過帯域の2倍波の周波数において、増幅回路12の出力インピーダンス(例えば50)をフィルタ10の入力インピーダンスに整合させる。結合回路16は、経路18aの通過帯域の信号と経路18bの2倍波の信号20bとを合成しフィルタ10の入力端子Inに出力する。結合回路16は、経路18aの通過帯域の主信号50aをフィルタ10に通過させ、経路18aの通過帯域の2倍波の信号をフィルタ10に通過させない。また、結合回路16は、経路18bの通過帯域の2倍波の信号50bをフィルタ10に通過させ、経路18bの通過帯域の主信号をフィルタ10に通過させない。フィルタ10は、通過帯域の信号を出力端子Outに出力する。

#### 【0030】

比較例1および実施例1についてシミュレーションを行なった。シミュレーションはLTEバンドB1用デュプレクサについて行なった。図5(a)は、比較例1におけるシミュレーションを行なったフィルタ回路の回路図、図5(b)は、比較例1の減衰特性を示す図である。

#### 【0031】

図5(a)に示すように、整合回路24aは、送信端子Txとグランドとの間に接続されたインダクタL1である。整合回路24bは、受信端子Rxとグランドとの間に接続されたインダクタL2である。整合回路26は、共通端子Antとグランドとの間に接続さ

10

20

30

40

50

れたインダクタ  $L_3$  である。その他の構成は、図 2 ( a ) と同じであり、説明を省略する。送信インピーダンス  $Z_{tx}$  は、3 GHz 以上において、図 2 ( b ) と同様に  $VSWR$  を 3.0 として位相を変化させた。シミュレーションした終端抵抗  $R$  を 50  $\Omega$  とし、各インダクタ  $L_1$  から  $L_3$  のインダクタンスを以下とした。

$$L_1 = 4.3 \text{ nH}, L_2 = 7.5 \text{ nH}, L_3 = 3.3 \text{ nH}$$

【 0 0 3 2 】

図 5 ( b ) に示すように、太実線は送信インピーダンス  $Z_{tx}$  が 50  $\Omega$  で一定としたときの減衰特性である。点線は送信インピーダンス  $Z_{tx}$  の  $VSWR$  を 3.0 として位相を変化させたときの減衰特性である。図 3 ( b ) と同様に、送信インピーダンス  $Z_{tx}$  の  $VSWR$  を 3.0 として位相を変化させると減衰特性がばらつく。通過帯域の 2 倍波に相当する周波数帯域 60 において減衰量がばらついている。

10

【 0 0 3 3 】

図 6 は、実施例 1 におけるシミュレーションを行なったフィルタ回路の回路図である。図 6 に示すように、結合回路 16 は、ローパスフィルタ ( L P F ) 16 a およびハイパスフィルタ ( H P F ) 16 b を備えている。分岐回路 17 は L P F 17 a および H P F 17 b を備えている。L P F 16 a は、経路 18 a に直列にインダクタ  $L_4$  が接続され、シャントにキャパシタ  $C_4$  が接続されている。H P F 16 b はキャパシタ  $C_5$  とインダクタ  $L_5$  とを有する T 型回路である。L P F 17 a はインダクタ  $L_8$  とキャパシタ  $C_8$  とを有する T 型回路である。H P F 17 b はキャパシタ  $C_9$  とインダクタ  $L_9$  とを有する T 型回路である。整合回路 14 a は経路 18 a とグランドとの間に接続されたインダクタ  $L_6$  を有する。整合回路 14 b は経路 18 b に直列に接続されたインダクタ  $L_7$  と経路 18 b とグランドとの間に接続されたキャパシタ  $C_7$  を有する。その他の構成は図 4 および図 5 ( a ) と同じであり説明を省略する。

20

【 0 0 3 4 】

シミュレーションした終端抵抗  $R$  を 50  $\Omega$  とし、各インダクタのインダクタンスおよび各キャパシタのキャパシタンスを以下とした。

インダクタンス

$$L_2 = L_7 = 5 \text{ nH}, L_3 = 3.3 \text{ nH}, L_4 = 4.2 \text{ nH}, L_5 = 2 \text{ nH}$$

$$L_6 = 4.8 \text{ nH}, L_7 = 5.6 \text{ nH}, L_8 = 4.2 \text{ nH}, L_9 = 2 \text{ nH}$$

キャパシタンス

$$C_4 = 4.7 \text{ pF}, C_5 = 0.8 \text{ pF}$$

$$C_7 = 1.0 \text{ pF}, C_8 = 1.9 \text{ pF}, C_9 = 0.8 \text{ pF}$$

30

【 0 0 3 5 】

図 7 ( a ) は、実施例 1 の減衰特性を示す図、図 7 ( b ) は、実施例 1 および比較例 1 の周波数が 3.9 GHz における位相に対する減衰量を示す図である。図 7 ( a ) に示すように、通過帯域の 2 倍波に相当する周波数帯域 60 では、送信インピーダンス  $Z_{tx}$  の  $VSWR$  を 3.0 として位相を変化させて ( 点線 ) も、50  $\Omega$  ( 太実線 ) のときより減衰量が大きくなっている。図 7 ( b ) に示すように、実施例 1 は、比較例 1 に比べ位相が変化しても減衰量が安定している。

【 0 0 3 6 】

40

実施例 1 において、2 倍波の周波数  $f_2$  において減衰量が安定する理由を説明する。図 8 ( a ) および図 8 ( b ) は、それぞれ比較例 1 および実施例 1 のインピーダンスを説明する図である。図 8 ( a ) および図 8 ( b ) の回路は、図 1 ( a ) および図 4 と同じフィルタ回路 110 および 100 であり、説明を省略する。

【 0 0 3 7 】

図 8 ( a ) に示すように、矢印 61 a のように、主信号の周波数  $f_1$  における増幅回路 12 の出力インピーダンスは 50  $\Omega$  である。矢印 62 a のように、整合回路 14 は増幅回路 12 の出力インピーダンスをフィルタ 10 の入力インピーダンス  $Z_{fi}$  に変換する。矢印 61 b のように 2 倍波の周波数  $f_2$  における増幅回路 12 の出力インピーダンスは  $Z_{tx}$  である。矢印 62 b のように、整合回路 14 が変換した後のインピーダンスはフィルタ

50

10の入カインピーダンスと異なる値となる。このように、比較例1においては、主信号においては、インピーダンス整合する（すなわち、増幅回路12の出力インピーダンスとフィルタ10の入カインピーダンスが共役となる）が、2倍波においてはインピーダンス整合しない。

【0038】

図8(b)に示すように、実施例1では、分岐回路17および結合回路16が増幅回路12の出力信号を経路18aと18bとに分岐する。周波数 $f_1$ の主信号は主に経路18aを伝搬し、周波数 $f_2$ の2倍波信号は主に経路18bを伝搬する。経路18aに整合回路14a、経路18bに整合回路13aおよび13bが設けられている。整合回路13aおよび13bは整合回路14bの機能を説明するために仮想的に図示している。

10

【0039】

周波数 $f_1$ における経路18aでは、矢印63aのように、分岐回路17を介した増幅回路12の出力インピーダンスは $50$ である。整合回路14aは、増幅回路12の出力インピーダンスをフィルタ10の入カインピーダンス $Z_{fi}$ に変換する。よって、周波数 $f_1$ においては増幅回路12とフィルタ10とはインピーダンス整合する。

【0040】

周波数 $f_2$ における経路18bでは、矢印63bのように分岐回路17を介した増幅回路12の出力インピーダンスは $Z_{tx}$ である。矢印64bのように整合回路13aは $Z_{tx}$ を $50$ に変換する。さらに、矢印65bのように整合回路13bは $50$ をフィルタ10の入カインピーダンス $Z_{fi}$ に変換する。これにより、周波数 $f_2$ において増幅回路12とフィルタ10とがインピーダンス整合する。以上のように、実施例1では、主信号に加え2倍波においても増幅回路12とフィルタ10とがインピーダンス整合する。これにより、2倍波のフィルタ特性を改善できる。なお、以上の説明では、結合回路16によるインピーダンス変換を考慮していない。結合回路16によりインピーダンスが変換される場合、整合回路14aおよび14bは、増幅回路12の出力インピーダンスを結合回路16を介してフィルタ10を見た入カインピーダンスに整合させればよい。分岐回路17についても同様である。

20

【0041】

実施例1では、周波数 $f_2$ としてフィルタ10の通過帯域の2倍波を例に説明したが、周波数 $f_2$ は例えば通過帯域の3倍波でもよい。また周波数 $f_2$ は通過帯域の任意の高調波の周波数でもよい。周波数 $f_2$ は、通過帯域より周波数の高い任意の周波数でもよい。

30

【0042】

図9(a)から図11(c)は、実施例1の変形例に係るフィルタ回路の回路図である。図9(a)に示すように、LPF16aおよび17aはL-C-LのT型フィルタであり、HPF16bおよび17bは、C-L-CのT型フィルタでもよい。図9(b)に示すように、LPF16aおよび17aはL-CのL型フィルタであり、HPF16bおよび17bは、C-LのL型フィルタでもよい。図9(c)に示すように、LPF16aおよび17aはインダクタであり、HPF16bおよび17bは、キャパシタでもよい。

【0043】

図10(a)に示すように、LPF16aおよび17a並びにHPF16bおよび17bはインダクタおよびキャパシタが各々複数個接続されたフィルタでもよい。図9(a)から図10(a)のように、LPF16aおよび17a並びにHPF16bおよび17bはインダクタおよびキャパシタを用い集中定数回路として任意に設計できる。LPF16aおよび17a並びにHPF16bおよび17bは伝送線路を用いた分布定数回路として設計してもよい。

40

【0044】

図10(b)に示すように、分岐回路17および結合回路16は各々ダイプレクサ部品でもよい。図10(c)に示すように増幅回路12の出力インピーダンスとフィルタ10の入カインピーダンスとが整合している場合、整合回路14aは設けなくてもよい。

【0045】

50

図 1 1 ( a ) に示すように、整合回路 1 4 b が主信号の周波数  $f_1$  より高く、2 倍波の周波数  $f_2$  より低い遮断周波数を有するハイパスフィルタとして機能する場合、HPF 1 6 b および 1 7 b は設けなくてもよい。図 1 1 ( b ) に示すように、整合回路 1 4 a が主信号の周波数  $f_1$  より高く 2 倍波の周波数  $f_2$  より低い遮断周波数を有するローパスフィルタとして機能する場合、LPF 1 6 a および 1 7 a は設けなくてもよい。図 1 1 ( c ) に示すように、整合回路 1 4 b および 1 4 a がそれぞれ図 1 1 ( a ) および図 1 1 ( b ) と同様に機能する場合、LPF 1 6 a および 1 7 a 並びに HPF 1 6 b および 1 7 b は設けなくてもよい。

【 0 0 4 6 】

実施例 1 およびその変形例によれば、図 4 のように、経路 1 8 a ( 第 1 経路 ) は、増幅回路 1 2 と入力端子  $I_n$  との間に接続され、フィルタ 1 0 の通過帯域において増幅回路 1 2 の出力インピーダンスと入力端子  $I_n$  の入力インピーダンスとを整合させる。経路 1 8 b ( 第 2 経路 ) は、増幅回路 1 2 と入力端子  $I_n$  との間に接続され、通過帯域より高い所定の周波数において増幅回路 1 2 の出力インピーダンスと入力端子  $I_n$  の入力インピーダンスとを整合させる。分岐回路 1 7 は、増幅回路 1 2 の出力を分岐し経路 1 8 a と 1 8 b とに接続する。結合回路 1 6 は、経路 1 8 a と経路 1 8 b を結合し入力端子  $I_n$  に接続する。これにより、経路 1 8 b により、通過帯域より高い所定の周波数において増幅回路 1 2 とフィルタ 1 0 とのインピーダンスが整合される。このため、増幅回路 1 2 において生成された高調波等のフィルタ 1 0 の通過帯域より高い所定の周波数のフィルタ特性を向上させることができる。

10

20

【 0 0 4 7 】

また、図 9 ( a ) から図 1 1 ( c ) のように、分岐回路 1 7 は、増幅回路 1 2 と経路 1 8 a との間に接続された LPF 1 7 a と、増幅回路 1 2 と経路 1 8 b との間に接続された HPF 1 7 b と、の少なくとも一方を有している。結合回路 1 6 は、経路 1 8 a と入力端子  $I_n$  との間に接続された LPF 1 6 a と、経路 1 8 b と入力端子  $I_n$  との間に接続された HPF 1 6 b と、の少なくとも一方を有している。これにより、経路 1 8 a と 1 8 b との周波数を分離することができる。

【 0 0 4 8 】

図 1 1 ( a ) および図 1 1 ( b ) のように、整合回路 1 4 b がハイパスフィルタの機能を有することにより、HPF 1 6 b および 1 7 b を省略できる。整合回路 1 4 a がローパスフィルタの機能を有することにより LPF 1 6 a および 1 7 a を省略できる。これにより、フィルタ回路の小型化が可能となる。

30

【 0 0 4 9 】

経路 1 8 a は、分岐回路 1 7 と結合回路 1 6 との間に接続され、フィルタ 1 0 の通過帯域において増幅回路 1 2 の出力インピーダンスと入力端子  $I_n$  の入力インピーダンスとを整合させる整合回路 1 4 a ( 第 1 整合回路 ) を有する。これにより、通過帯域における増幅回路 1 2 の出力インピーダンスとフィルタ 1 0 の入力インピーダンスを整合させることができる。

【 0 0 5 0 】

経路 1 8 b は、分岐回路 1 7 と結合回路 1 6 との間に接続され、所定の周波数において増幅回路 1 2 の出力インピーダンスと入力端子  $I_n$  の入力インピーダンスとを整合させる整合回路 1 4 b ( 第 2 整合回路 ) を有する。これにより、所定の周波数における増幅回路 1 2 の出力インピーダンスとフィルタ 1 0 の入力インピーダンスを整合させることができる。

40

【 0 0 5 1 】

増幅回路 1 2 は主信号の高調波を生成する。よって、所定の周波数はフィルタ 1 0 の通過帯域の高調波の周波数であることが好ましい。これにより、増幅回路 1 2 が生成した高調波を抑制できる。

【 実施例 2 】

【 0 0 5 2 】

50

図12(a)は、実施例2に係るフィルタ回路を示す回路図、図12(b)は、実施例2のインピーダンスを説明する図である。図12(a)に示すように、フィルタ回路102には、実施例1と比較し分岐回路17および経路18bが設けられていない。終端回路19と結合回路16との間に経路18cが設けられている。経路18cに整合回路14bが設けられている。

【0053】

図12(b)に示すように、経路18aに設けられた整合回路14aは、主信号の周波数 $f_1$ において増幅回路12の出力インピーダンス(50)をフィルタ10の入力インピーダンス $Z_{fi}$ に変換する。矢印66のように、終端回路19は2倍波の周波数 $f_2$ において経路18cを基準インピーダンス(例えば50)に終端する。周波数 $f_2$ において、整合回路14bは終端回路19のインピーダンス(50)をフィルタ10の入力インピーダンス $Z_{fi}$ に変換する。これにより、周波数 $f_2$ において、フィルタ10には終端回路19のインピーダンスが見えることになる。よって、比較例1のような2倍波における減衰量の変動を抑制できる。

10

【0054】

図13(a)から図14(c)は、実施例2の変形例に係るフィルタ回路の回路図である。図13(a)に示すように、LPF16aはL-C-LのT型フィルタであり、HPF16bは、C-L-CのT型フィルタでもよい。LPF16aおよびHPF16bはインダクタおよびキャパシタ等の集中定数回路または伝送線路等の分布定数回路を用い設定することができる。

20

【0055】

図13(b)に示すように、結合回路16はダイプレクサ部品でもよい。図13(c)に示すように、周波数 $f_1$ において増幅回路12の出力インピーダンスとフィルタ10の入力インピーダンスとが整合している場合、整合回路14aを設けなくてもよい。周波数 $f_2$ において終端回路19とフィルタ10とがインピーダンス整合している場合、整合回路14bを設けなくてもよい。整合回路14aおよび14bのいずれか一方を設け、他方を設けなくてもよい。

【0056】

図14(a)に示すように、整合回路14bが主信号の周波数 $f_1$ より高く、2倍波の周波数 $f_2$ より低い遮断周波数を有するハイパスフィルタとして機能する場合、HPF16bは設けなくてもよい。図14(b)に示すように、整合回路14aが主信号の周波数 $f_1$ より高く2倍波の周波数 $f_2$ より低い遮断周波数を有するローパスフィルタとして機能する場合、LPF16aは設けなくてもよい。図14(c)に示すように、整合回路14bおよび14aがそれぞれ図14(a)および図14(b)と同様に機能する場合、LPF16aおよびHPF16bは設けなくてもよい。

30

【0057】

実施例2によれば、経路18aは、増幅回路12とフィルタ10の入力端子Inとの間に接続され、フィルタ10の通過帯域において増幅回路12の出力インピーダンスと入力端子Inの入力インピーダンスとを整合させ。経路18c(第2経路)は、終端回路19と入力端子Inとの間に接続され、通過帯域より高い所定の周波数において終端回路19の終端インピーダンスと入力端子Inの入力インピーダンスとを整合させる。結合回路16は、経路18aと経路18cを結合し入力端子Inに接続する。これにより、経路18cにより、通過帯域より高い所定の周波数において終端回路19とフィルタ10とのインピーダンスが整合される。このため、増幅回路12において生成された高調波等のフィルタ10の通過帯域より高い所定の周波数のフィルタ特性を向上させることができる。

40

【0058】

図15(a)から図15(f)は、ローパスフィルタとして機能する整合回路の例である。整合回路14aとして、図15(a)のようにL-C-LのT型フィルタ、図15(b)に示すようにC-L-Cの型フィルタ、図15(c)のように、C-LのL型フィルタ、図15(d)のように、L-CのL型フィルタ、図15(e)のように直列L、図

50

15 (f) のようにシャント C を用いることができる。

【0059】

図16 (a) から図16 (f) は、ハイパスフィルタとして機能する整合回路の例である。整合回路14bとして、図16 (a) のように C - L - C の T 型フィルタ、図16 (b) に示すように L - C - L の型フィルタ、図16 (c) のように、L - C の L 型フィルタ、図16 (d) のように、C - L の L 型フィルタ、図16 (e) のように直列 C、図16 (f) のようにシャント L を用いることができる。

【0060】

以上のように、整合回路14aおよび14bは、集中定数回路を用い任意に設計できる。また、整合回路14aおよび14bは、分布定数回路を用い任意に設計してもよい。

10

【実施例3】

【0061】

図17 (a) および図17 (b) は、実施例3に係るフィルタ回路の回路図である。図17 (a) に示すように、フィルタ回路104において、分岐回路17は増幅回路12の出力を3つの経路18a、18bおよび18dに分岐する。結合回路16は、経路18a、18bおよび18dを結合する。分岐回路17および結合回路16は、経路18dに接続されたバンドパスフィルタ (BPF) 17dおよび16dを有する。経路18a、18dおよび18bは、例えば主信号、主信号の2倍波および主信号の3倍波が伝搬する経路である。LPF 16aおよび17aは主信号を通過させ、2倍波および3倍波を通過させない。BPF 16dおよび17dは、2倍波を通過させ、主信号および3倍波を通過させない。HPF 16bおよび17bは、3倍波を通過させ、主信号および2倍波を通過させない。

20

【0062】

整合回路14aは、主信号における増幅回路12の出力インピーダンスをフィルタ10の入力インピーダンスに整合させる。整合回路14cは、2倍波における増幅回路12の出力インピーダンスをフィルタ10の入力インピーダンスに整合させる。整合回路14bは、3倍波における増幅回路12の出力インピーダンスをフィルタ10の入力インピーダンスに整合させる。これにより、2倍波および3倍波における減衰量の変動を抑制できる。

【0063】

図17 (b) に示すように、分岐回路17および結合回路16としてトリプレクサ部品を用いることができる。

30

【実施例4】

【0064】

図18は、比較例2に係るフロントエンド回路を示す回路図である。図18に示すように、フロントエンド回路114は、ローバンド回路40とハイバンド回路42を有する。アンテナ38はダイプレクサ31を介しローバンド回路40およびハイバンド回路42のスイッチ30に接続される。ダイプレクサ31は、ローバンド回路40で用いる周波数のローバンド信号をローバンド回路40とアンテナ38との間で通過させ、ハイバンド回路42で用いる周波数のハイバンド信号をローバンド回路40とアンテナ38との間で通過させない。スイッチ30は複数のポートの1つを選択しアンテナ用ポートに接続する。スイッチ30の複数のポートは各々デュプレクサまたはフィルタ (不図示) が接続されている。

40

【0065】

デュプレクサ20は、送信フィルタ20aおよび受信フィルタ20bを有している。送信フィルタ20aは共通端子と送信端子Txとの間に接続されている。受信フィルタ20bは共通端子と受信端子Rxとの間に接続されている。送信端子Txはパワーアンプ32の出力端子に接続されている。受信端子RxはIC (Integrated Circuit) 36に接続されている。共通端子はスイッチ30、ダイプレクサ31を介しアンテナ38に接続されている。

50

## 【 0 0 6 6 】

ICのバンドB 1 7またはB 4の送信端子から出力された送信信号はパワーアンプ3 2で増幅される。パワーアンプ3 2から出力された信号は整合回路2 4 aでインピーダンス変換されデュプレクサ2 0の送信フィルタ2 0 aでフィルタリングされスイッチ3 0の1つのポートに出力する。スイッチ3 0がこのポートをアンテナ用ポートに接続すると、送信信号はダイプレクサ3 1を通過しアンテナ3 8から出力される。

## 【 0 0 6 7 】

アンテナ3 8に入力した受信信号はダイプレクサ3 1を通過しスイッチ3 0のアンテナ用ポートに至る。スイッチ3 0がデュプレクサ2 0の接続されたポートを選択すると、受信信号は受信フィルタ2 0 bを通過し整合回路2 4 bでインピーダンス変換されIC 3 6のバンドB 1 7またはB 4の受信端子に至る。受信信号はIC 3 6内のローノイズアンプで増幅される。

10

## 【 0 0 6 8 】

LTEバンドB 1 7の送信帯域は7 0 4 - 7 1 6 MHz、受信帯域は7 3 4 - 7 4 6 MHzである。LTEバンドB 4の送信帯域は1 7 1 0 - 1 7 5 5 MHz、受信帯域は2 1 1 0 - 2 1 5 5 MHzである。バンドB 1 7の送信帯域の3倍波はバンドB 4の受信帯域に重なっている。バンドB 1 7用のパワーアンプ3 2に生成された3倍波が送信フィルタ2 0 aで十分抑圧されないと、矢印7 0のように、バンドB 4の受信フィルタ2 0 bを通過してしまう。このように、バンドB 1 7とB 4のキャリアアグリゲーション動作において、バンドB 1 7の送信をバンドB 4の受信とを同時に行なおうとすると、バンドB 1 7の送信信号の3倍波がバンドB 4の妨害波となってしまう。

20

## 【 0 0 6 9 】

図1 9は、実施例4に係るフロントエンド回路の回路図である。図1 9に示すように、フロントエンド回路1 0 6では、バンドB 1 7の整合回路2 4 aの代わりに、実施例2の整合回路1 4 a、1 4 b、結合回路1 6および終端回路1 9を用いる。整合回路1 4 bは、バンドB 1 7の送信信号の3倍波の周波数において、終端回路1 9のインピーダンスを送信フィルタ2 0 aの入力インピーダンスに整合させる。これにより、バンドB 1 7のパワーアンプ3 2が生成した送信信号の3倍波は結合回路1 6を通過しない。一方、送信信号の3倍波の周波数において送信フィルタ2 0 aの入力は終端回路1 9のインピーダンスに終端されている。これにより、比較例2のように、バンドB 1 7の送信信号の3倍波がバンドB 4の受信信号の妨害波となることを抑制できる。

30

## 【 0 0 7 0 】

実施例4のように、デュプレクサ回路の送信フィルタ2 0 aとして実施例1から3およびその変形例に係るフィルタ回路を用いることができる。これにより、パワーアンプ3 2から出力される高調波等の所定の周波数のフィルタ特性を改善することができる。

## 【 0 0 7 1 】

ハイバンド回路4 2の受信フィルタ2 0 bの通過帯域はローバンド回路4 0の送信フィルタ2 0 aの通過帯域の高調波と重なる。このような構成のフロントエンド回路では、図1 8のように、ローバンド回路4 0の送信信号の高調波がハイバンド回路4 2の受信信号の妨害波となる。よって、ローバンド回路4 0の送信フィルタ2 0 aとして実施例1から3およびその変形例のフィルタ回路を用いることが好ましい。これにより、ローバンド回路4 0の送信信号の高調波がハイバンド回路4 2の受信信号の妨害波となることを抑制できる。

40

## 【 実施例 5 】

## 【 0 0 7 2 】

実施例5は、通信機器の例である。図2 0は、実施例5に係る通信機器の例である。図2 0に示すように、スマートフォン8 0と基地局8 2とは無線通信する。スマートフォン8 0等の移動端末および/または基地局等の固定端末に実施例1から4のフィルタ回路および/またはフロントエンド回路を用いることができる。

## 【 0 0 7 3 】

50

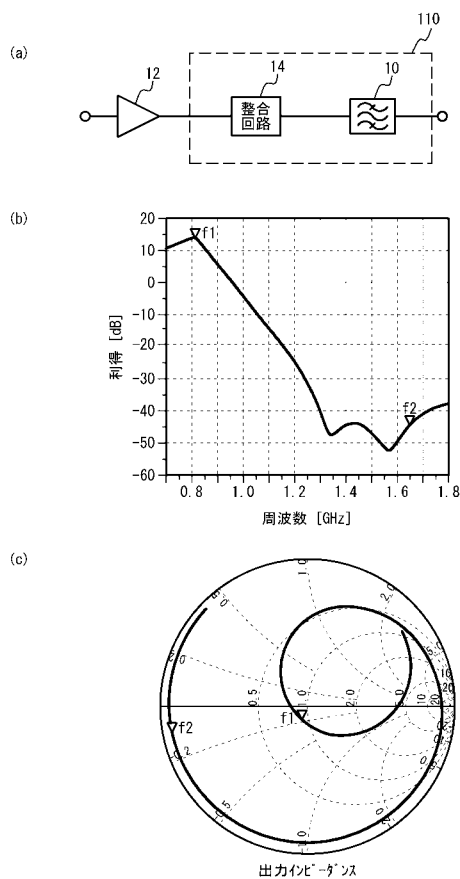
以上、本発明の実施例について詳述したが、本発明はかかる特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【符号の説明】

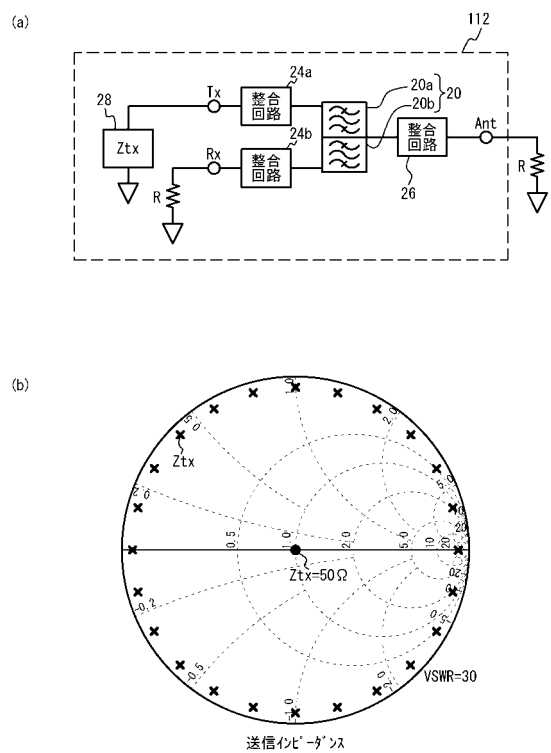
【0074】

- 10        フィルタ
- 12        増幅回路
- 14 a、14 b   整合回路
- 16        結合回路
- 17        分岐回路
- 18 a - 18 d   経路

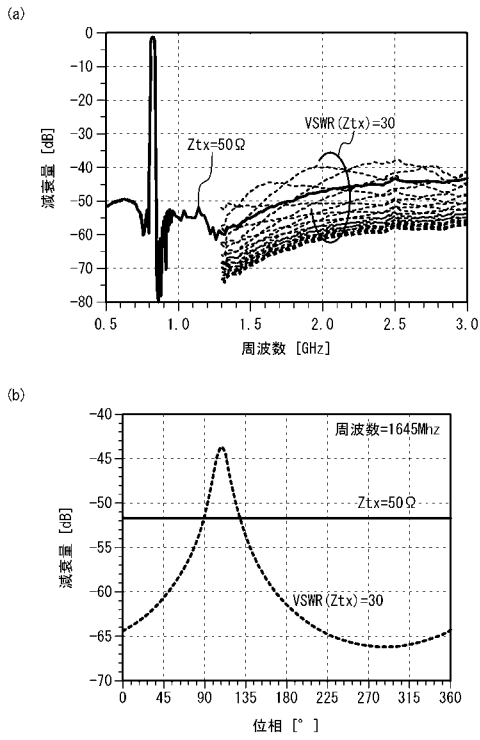
【図1】



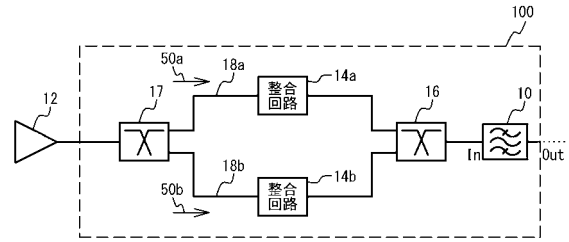
【図2】



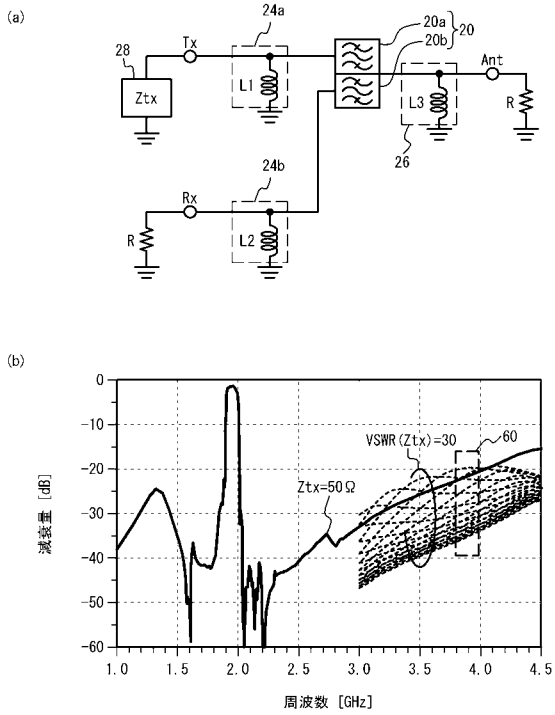
【 図 3 】



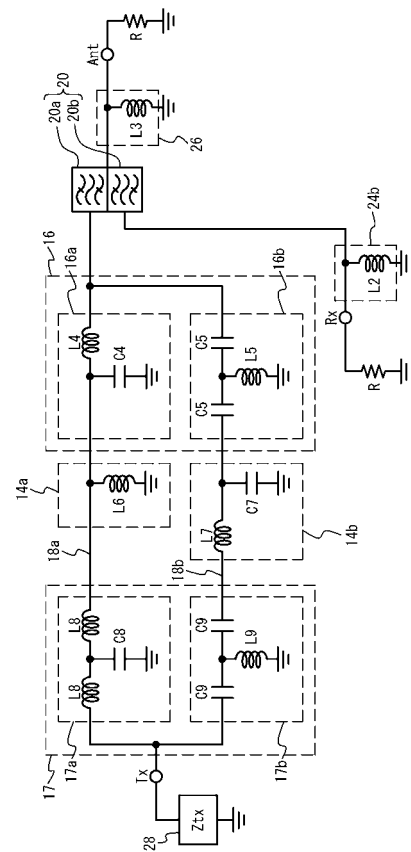
【 図 4 】



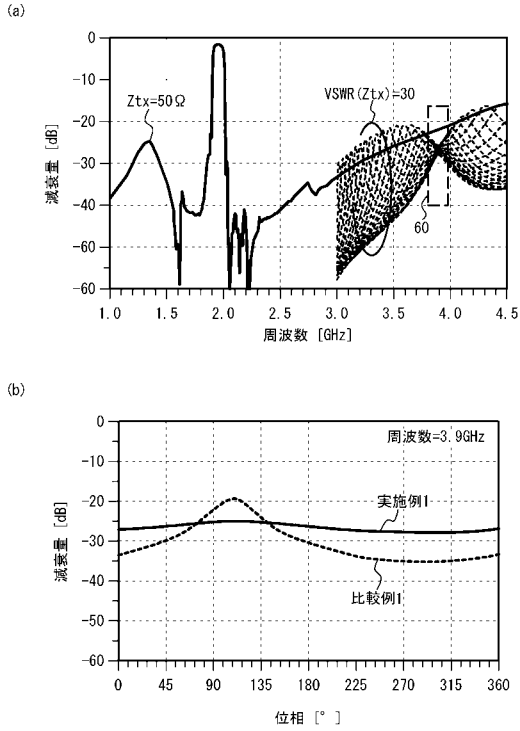
【 図 5 】



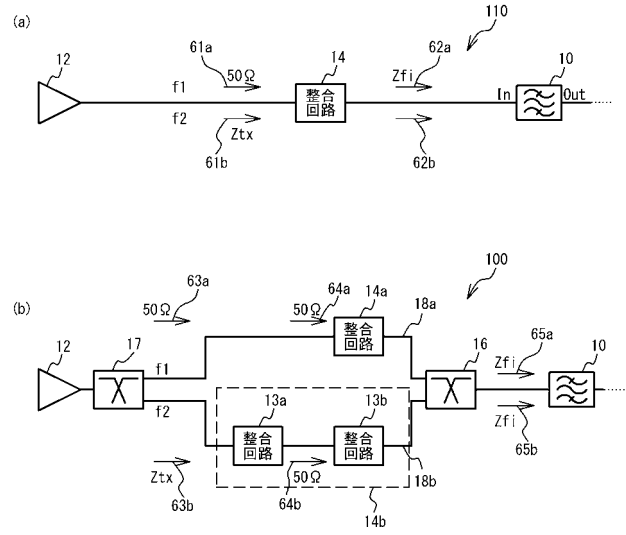
【 図 6 】



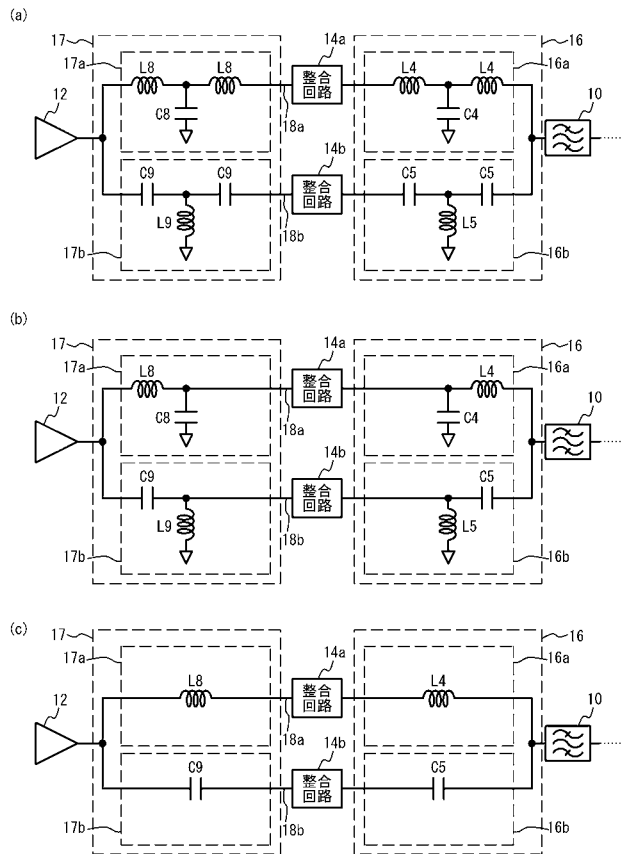
【 図 7 】



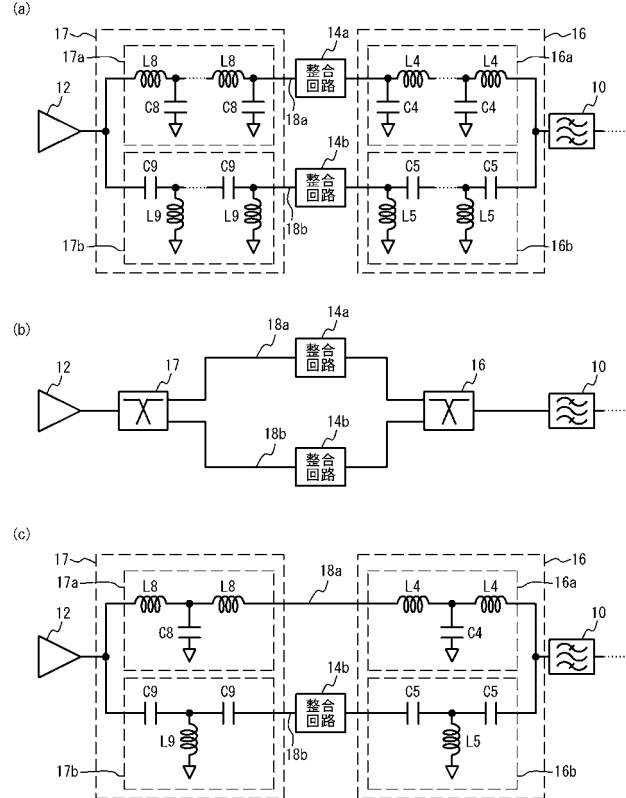
【 図 8 】



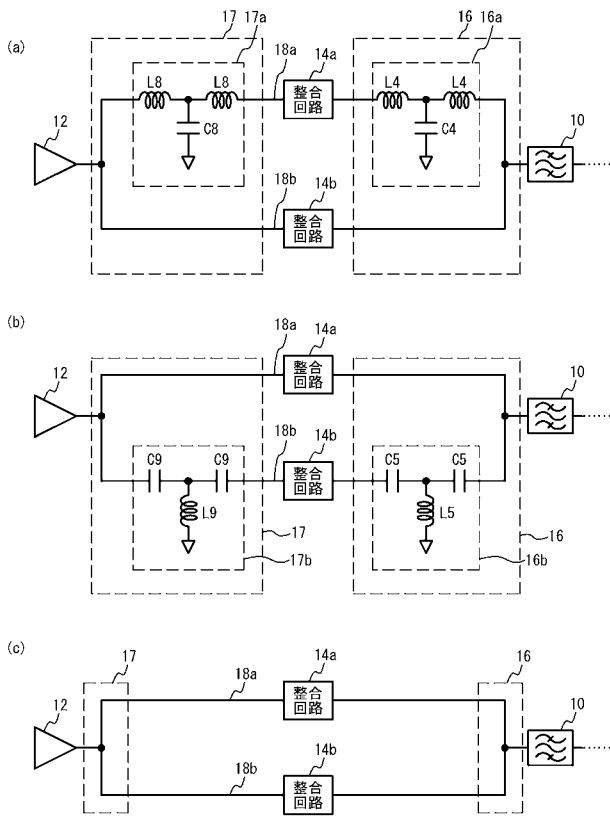
【 図 9 】



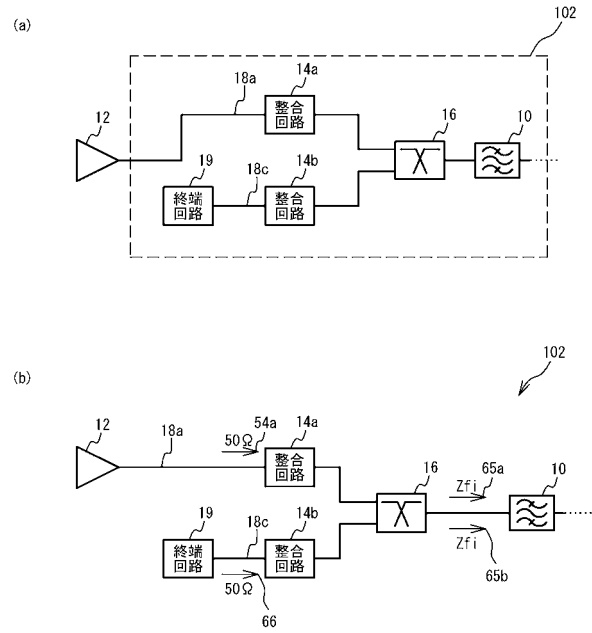
【 図 10 】



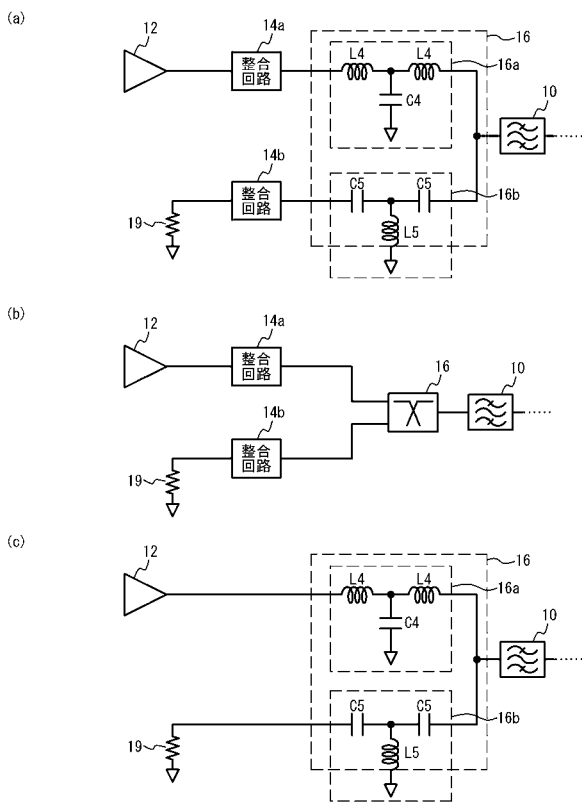
【図 1 1】



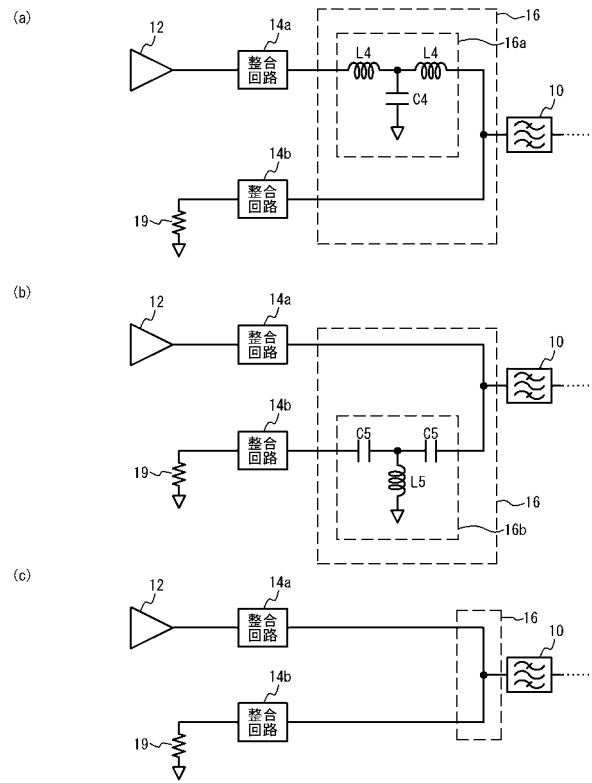
【図 1 2】



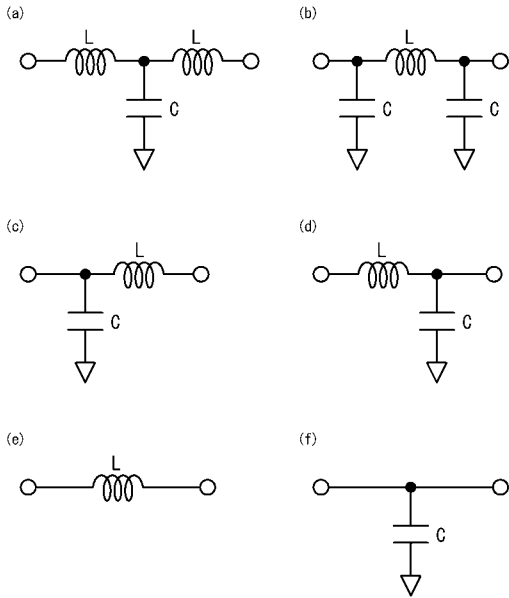
【図 1 3】



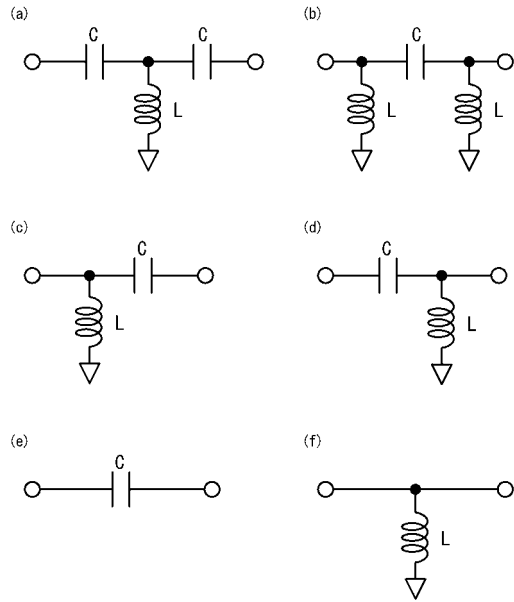
【図 1 4】



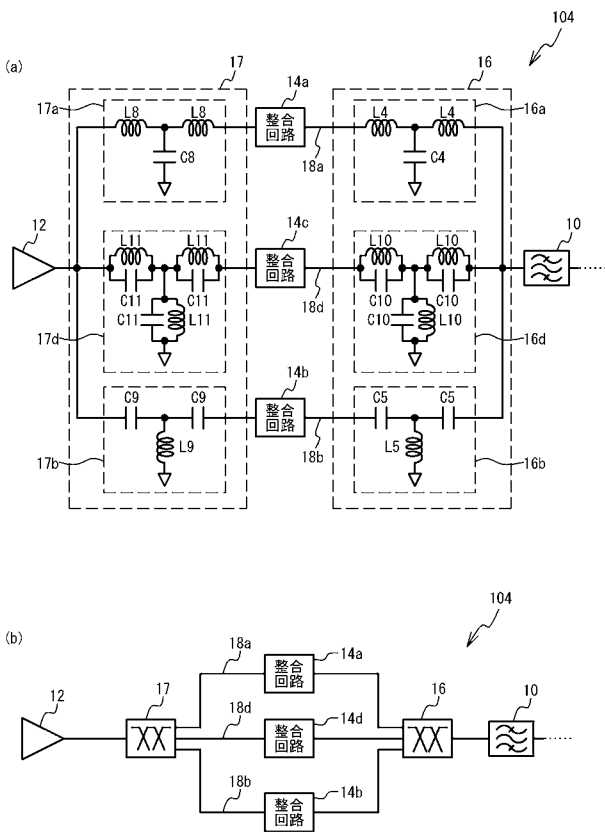
【 図 1 5 】



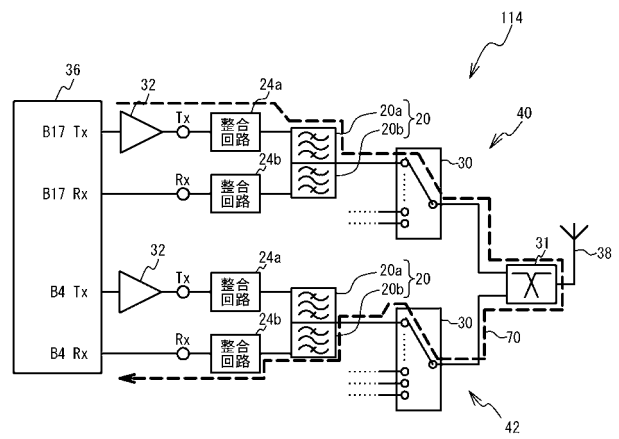
【 図 1 6 】



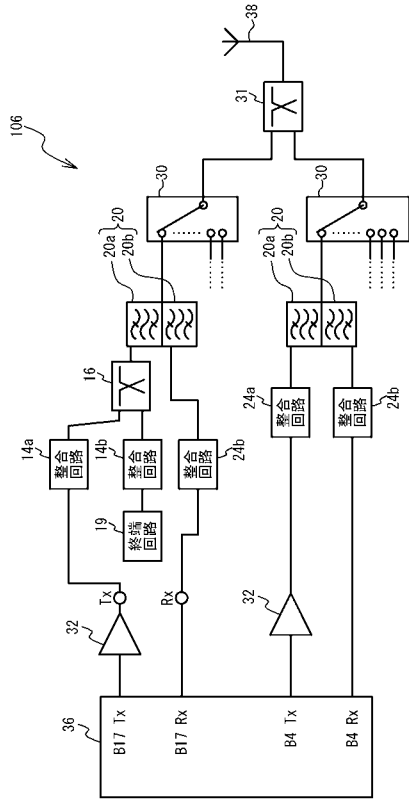
【 図 1 7 】



【 図 1 8 】



【 図 1 9 】



【 図 2 0 】

