



[12] 发明专利申请公开说明书

[21]申请号 94193309.1

[51]Int.Cl⁶

G11B 21 / 10

[43]公开日 1996年9月4日

[22]申请日 94.7.6

[30]优先权

[32]93.7.8 [33]US[31]08 / 089,228

[86]国际申请 PCT / US94 / 07496 94.7.6

[87]国际公布 WO95 / 02246 英 95.1.19

[85]进入国家阶段日期 96.3.7

[71]申请人 麦克斯特公司

地址 美国加利福尼亚州

[72]发明人 柯特·布鲁纳 拉里·胡塞尔

杰夫·雷 罗伯特·梅茨

[74]专利代理机构 柳沈知识产权律师事务所

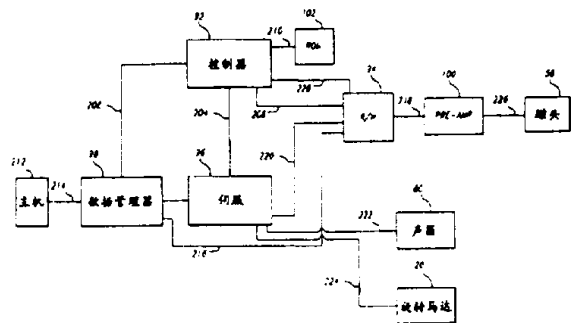
代理人 孙履平

权利要求书 7 页 说明书 27 页 附图页数 14 页

[54]发明名称 硬磁盘机的系统结构

[57]摘要

提供了能够满足 II 型 PCMCIA 规程并能够利用 3.3V 电源有效地工作的便携硬磁盘机的电子结构。



权 利 要 求 书

1、一种用于硬磁盘机的电子结构，其能够与外部设备连接，包括：

存储信息的磁盘；

旋转所述磁盘的旋转马达；

能够与所述磁盘交换信息的致动器臂组件；

与外部设备交换信息的数据管理器芯片；

在所述致动器臂组件和所述数据管理器芯片之间传送信息的读/写芯片；

控制所述致动器臂组件和所述旋转马达的伺服模块芯片；以及

控制所述数据管理器芯片、所述读/写芯片和所述伺服模块芯片的控制器芯片，所述控制器芯片包括核心处理器，该核心处理器具有能够并行地执行取数、译码、读出和执行任务的双总线结构。

2、如权利要求1所述的结构，其中，所述控制器芯片给所述伺服模块芯片提供数字命令来控制所述旋转马达和所述致动器臂组件。

3、如权利要求2所述的结构，其中，所述伺服模块芯片包含给所述致动器臂组件的声圈提供模拟声圈控制信号的声圈控制电路，还包含给所述旋转马达提供模拟旋转马达控制信号的旋转马达控制电路。

4、如权利要求3所述的结构，其中，所述伺服模块芯片包括将所述控制器芯片的所述数字命令变换为提供给所述声圈和旋转马达控制电路的模拟输入信号的数-模转换器。

5、如权利要求1所述的结构，其中，所述伺服模块芯片包括将由所述读/写芯片提供给所述伺服模块芯片的模拟反馈信号变换为传送给所述控制器芯片的数字信号的模-数转换器。

6、如权利要求5所述的结构，其中，所述模拟反馈信号包括伺服脉冲串信号。

7、如权利要求1所述的结构，其中，所述控制器芯片包括检测在所述磁盘扇区内的同步脉冲的脉冲串解调电路。

8、如权利要求1所述的结构，其中，所述控制器芯片包括存储所述磁盘扇区的格雷码信息的格雷码电路。

9、如权利要求1所述的结构，其中，所述控制器芯片包括存储所述磁盘扇区的伺服脉冲串信号的伺服电路。

10、如权利要求1所述的结构，其中，所述控制器芯片包括换向所述旋转马达的旋转马达电路。

11、如权利要求10所述的结构，其中，所述旋转马达电路包括与所述核心处理器连接以便控制所述磁盘转速的定时器电路。

12、如权利要求1所述的结构，其中，所述控制器芯片通过在各自芯片上的串行线和同步串行位端口与所述伺服模块芯片连接。

13、如权利要求1所述的结构，其中，所述各芯片利用3.3V电源进行工作。

14、一种用于硬磁盘机的电子结构，其能够与外部设备连接，包括：

存储信息的磁盘；

旋转所述磁盘的旋转马达；

能够与所述磁盘交换信息并具有能够相对于所述磁盘移动换能

器的声圈的致动器臂组件;

与外部设备交换信息的数据管理器芯片;

在所述换能器和所述数据管理器芯片之间传送信息的读/写芯片;

包含控制所述声圈的声圈控制电路和控制所述旋转马达的旋转马达控制电路的伺服模块芯片, 所述伺服模块芯片还具有将数字命令信号变换为提供给所述声圈和所述旋转马达控制电路的模拟输入信号的数-模转换器; 以及

控制所述数据管理器芯片、所述读/写芯片和所述伺服模块芯片的控制器芯片, 所述控制器芯片能够给所述伺服模块芯片提供数字命令信号来控制所述旋转马达和所述致动器臂组件。

15、如权利要求14所述的结构, 其中, 所述控制器芯片包括核心处理器, 该核心处理器具有能够并行地执行取数、译码、读出和执行任务的双总线结构。

16、如权利要求15所述的结构, 其中, 所述伺服模块芯片包括将由所述读/写芯片提供给所述伺服模块芯片的模拟反馈信号变换为传送给所述控制器芯片的数字信号的模-数转换器。

17、如权利要求16所述的结构, 其中, 所述控制器芯片包括检测在所述磁盘扇区内的同步脉冲的脉冲串解调电路。

18、如权利要求17所述的结构, 其中, 所述控制器芯片包括存储所述磁盘扇区的格雷码信息的格雷码电路。

19、如权利要求18所述的结构, 其中, 所述控制器芯片包括存储所述磁盘扇区的伺服脉冲串信号的伺服电路。

20、如权利要求19所述的结构, 其中, 所述控制器芯片包括换

向所述旋转马达的旋转马达电路。

21、如权利要求20所述的结构，其中，所述旋转马达电路包括与所述核心处理器连接以便控制所述磁盘转速的定时器电路。

22、如权利要求21所述的结构，其中，所述控制器芯片通过在各自芯片上的串行线和同步串行位端口与所述伺服模块芯片连接。

23、如权利要求22所述的结构，其中，所述各芯片利用3.3V电源进行工作。

24、如权利要求23所述的结构，其中，所述模拟反馈信号包括伺服脉冲串信号。

25、一种用于硬磁盘机的电子结构，其能够与外部设备连接，包括：

存储信息的磁盘装置；

旋转所述磁盘装置的旋转马达装置；

与所述磁盘装置交换信息的致动器臂组件装置；

与外部设备交换信息的数据管理器装置；

在所述致动器臂组件装置和所述数据管理器装置之间传送信息的读/写芯片装置；

控制所述致动器臂组件装置和所述旋转马达装置的伺服模块装置；以及

控制所述数据管理器装置、所述读/写装置和所述伺服模块装置的控制器装置，所述控制器装置包括核心处理装置，该核心处理装置具有能够并行地执行取数、译码、读出和执行任务的双总线结构。

26、如权利要求25所述的结构，其中，所述控制器装置给所述

伺服模块装置提供数字命令来控制所述旋转马达装置和所述致动器臂组件装置。

27、如权利要求26所述的结构，其中，所述伺服模块装置包括给所述致动器臂组件装置的声圈提供模拟声圈控制信号的声圈控制电路装置以及给所述旋转马达装置提供模拟旋转马达控制信号的旋转马达控制电路装置。

28、如权利要求27所述的结构，其中，所述伺服模块装置包括将所述控制器装置的所述数字命令变换为提供给所述声圈和旋转马达控制电路装置的模拟输入信号的数-模转换器。

29、如权利要求25所述的结构，其中，所述伺服模块装置包括将由所述读/写装置提供给所述伺服模块装置的模拟反馈信号变换为传送给所述控制器装置的数字信号的模-数转换器。

30、如权利要求29所述的结构，其中，所述模拟反馈信号包括伺服脉冲串信号。

31、如权利要求25所述的结构，其中，所述控制器装置包括检测在所述磁盘装置扇区内的同步脉冲的脉冲串解调电路。

32、如权利要求25所述的结构，其中，所述控制器装置包括存储所述磁盘装置扇区的格雷码信息的格雷码电路装置。

33、如权利要求25所述的结构，其中，所述控制器装置包括存储所述磁盘装置扇区的伺服脉冲串信号的伺服电路装置。

34、如权利要求25所述的结构，其中，所述控制器装置包括换向所述旋转马达装置的旋转马达电路装置。

35、如权利要求34所述的结构，其中，所述旋转马达电路装置包括与所述核心处理装置连接以便控制所述磁盘装置转速的定时器

电路装置。

36、如权利要求25所述的结构，其中，所述控制器装置通过串行线和一对同步串行位端口与所述伺服模块装置连接。

37、如权利要求25所述的结构，其中，所述控制器装置利用3.3V电源进行工作。

38、一种用于硬磁盘机的电子结构，其能够与外部设备连接，包括：

存储信息的磁盘装置；

旋转所述磁盘装置的旋转马达装置；

与所述磁盘装置交换信息的致动器臂组件装置，所述致动器臂组件装置包括能够相对于所述磁盘装置移动换能器的声圈；

与所部设备交换信息的数据管理器装置；

在所述换能器和所述数据管理器装置之间传送信息的读/写装置；

伺服模块装置，包括用于控制所述声圈的声圈控制电路装置和用于控制所述旋转马达装置的旋转马达控制电路装置，所述伺服模块装置还具有将数字命令信号变换为提供给所述声圈和所述旋转马达控制电路装置的模拟输入信号的数-模转换器装置；以及

控制所述数据管理器装置、所述读/写装置和所述伺服模块装置的控制器装置，所述控制器装置能够给所述伺服模块装置提供数字命令信号来控制所述旋转马达装置和所述致动器臂组件装置。

39、如权利要求38所述的结构，其中，所述控制器装置包括核心处理装置，该核心处理装置具有能够并行地执行取数、译码、读出和执行任务的双总线结构。

40、如权利要求39所述的结构，其中，所述伺服模块装置包括将由所述读/写装置提供给所述伺服模块装置的模拟反馈信号变换为传送给所述控制器装置的数字信号的模-数转换器装置。

41、如权利要求40所述的结构，其中，所述控制器装置包括检测在所述磁盘装置扇区内的同步脉冲的脉冲串解调电路装置。

42、如权利要求41所述的结构，其中，所述控制器装置包括存储所述磁盘装置扇区的格雷码信息的格雷码电路装置。

43、如权利要求42所述的结构，其中，所述控制器装置包括存储所述磁盘装置扇区的伺服脉冲串信号的伺服电路装置。

44、如权利要求43所述的结构，其中，所述控制器装置包括换向所述旋转马达装置的旋转马达电路装置。

45、如权利要求44所述的结构，其中，所述旋转马达电路装置包括与所述核心处理装置连接以便控制所述磁盘装置转速的定时器电路。

46、如权利要求45所述的结构，其中，所述控制器装置通过串行线和一对同步串行位端口与所述伺服模块装置连接。

47、如权利要求46所述的结构，其中，所述控制器装置利用3.3V电源进行工作。

48、如权利要求47所述的结构，其中，所述模拟反馈信号包括伺服脉冲串信号。

说明书

硬磁盘机的系统结构

发明的背景

1、发明领域

本发明涉及硬磁盘机的电子结构。

2、相关技术说明

大多数计算机系统包括海量存储器存储设备，例如硬磁盘机。硬磁盘机单元包括能够存储大量二进制信息的磁盘。磁盘一般与被通常称为旋转马达的电子马达旋转的毂盘(hub)连接。磁盘机单元还有磁化和感测磁盘的磁场的磁头。磁头一般位于悬臂式致动器臂的末端，悬臂式致动器臂能够围绕固定在磁盘机基板上的轴承组件(bearing assembly)旋转。致动器臂具有与固定在基板上的磁铁相配合的线圈。给线圈提供电流就在臂上产生力矩，使磁头相对磁盘运动。通常将线圈和磁铁称为声圈马达或VCM。一般磁盘机单元的致动器臂、马达以及其它部件都是相当小和相当易损坏的，因此当受到过量的外部冲击载荷(shock loads)或震动时就会损坏。为此，通常利用螺钉或其它紧固装置将硬磁盘机坚固地安装到计算机系统的机体上(housing)。

硬盘机包含对用户极端重要的程序和其它信息。有时需要将这样的信息传送给不同的计算机系统。从硬盘传送程序通常需要将信息装入到软盘或者通过电话线传送这样的信息。这种方法很费时，

特别是如果程序很长或者有大量的数据的话。已经开发出了能够插入到计算机的插槽中的便携式硬磁盘机。为了减少对磁盘机单元的可能的部件损坏数量，将机体和磁盘组件(disk assembly)设计得非常坚固。这些坚固的组件一般很笨重，一般来说不便于携带和存放。

“个人计算机存储器插卡国际协会(PCMCIA)”最近已公布了能够插入到计算机内的插槽中的便携存储器插卡的规程。PCMCIA标准包括I型格式、II型格式和III型格式，每种格式的区别在于插卡的厚度不同。只通过插入附加插卡就能够给计算机增加存储器。类似地，通过用手推入的方式能够给系统增加调制解调器(modem)或传真(FAX)插卡。各个插卡的标准化格式使用户能够不管计算机系统的类型和构造而将一台计算机的存储器插卡插入到另一台计算机中。

标准化的PCMCIA插卡的大小约为信用卡一般大，包括与计算机中的相应连接器配对的连接器。卡的较小的体积提供了易于携带和存放的电子组件。非常需要符合PCMCIA格式的硬磁盘机单元，以便能够容易地携带硬磁盘机并将其插入到计算机的已有插槽中。这种硬盘卡(hard disk card)必须坚固到能够承受可能施加到磁盘机单元的大的冲击载荷，例如卡掉落到硬的表面上。这种卡的存在还将使用户能够按照与现今使用软盘的方式相同的方式来积聚存储器。

硬磁盘机单元包含若干控制磁盘机的操作的集成电路。这些电路一般包括与致动器臂组件的换能器连接的读/写通道。该读/写通道被连接到与主机连接的接口控制器。该接口控制器与随机存取存储器连接用作存储磁盘和主机之间传送的数据的缓冲器。

磁盘机还包含给声圈提供电流来将磁头保持在磁迹的中心(伺

服例行程序)和将磁头从磁迹移动到磁迹(搜索例行程序)的电路。

此外, 磁盘机一般包含换向(commutate)马达和确保马达和磁盘匀速旋转的电路。

上述电路的操作一般由基于微处理器的控制器进行控制。普通磁盘机还包含作为控制器与其它电路的接口的单独电路。这一芯片通常称为粘逻辑(glue logic)。授权给Squires等人的美国专利第4979056号揭示了具有对接口控制器、读/写通道、致动器和旋转马达电路的操作进行控制的基于微处理器的控制器的硬盘体系结构。

Squires的系统采用在磁迹的相同扇区中将伺服信息作为数据进行存储的嵌入伺服格式。在每一扇区期间, 处理器为磁盘机的声圈和旋转马达电路服务。该处理器采用使旋转马达和声圈连同主机和磁盘之间的数据传送一道地被服务的层级。尽管Squires型的系统提供了基于控制器的系统来有效地在磁盘和主机之间传送数据, 但这种系统一般要求必须将大量电子元件安装到印制电路板上。

授权给Morehouse等人的美国专利4933785和授权给Stefansky等人的美国专利5025335揭示了通常称为HDA的普通硬磁盘机, 具有安装到磁盘机机体上的印制电路板。该HDA通常被密封, 它包括组件(assembly)磁盘、致动器臂和旋转马达。该HDA还可以包括与磁盘机的磁头连接的前置放大器。其余电子元件(接口控制器、读/写通道、致动器电路等)在外部的印制电路板上。该电路板的长和宽和HDA的长和宽一样。因此, 整个组件的厚度由HDA的厚度、印制电路板的厚度和电子元件的高度来确定。

1992年11月13日申请的、转让给本发明相同的受让人的、申请号为07/975008的美国专利申请揭示了包含1.8英寸直径的磁盘和满

足III型PCMCIA规程要求的硬磁盘机。与Morehouse和Stefansky的专利相同，该专利申请包含长宽和HDA的长宽一样的印制电路板。已经发现使用这样的电路板结构将不会提供满足II型的PCMCIA规程的磁盘机。有必要提供满足II型PCMCIA规程的硬磁盘机组件。

满足PCMCIA规程的便携磁盘机可在袖珍便携式计算机中应用。某些便携式计算机被设计为根据3.3V的电源进行工作。普通计算机的电子电路用5.0V电源来工作。已经发现对只用3.3V电源供电的非易失性存储器进行存取将花费较长的时间。较长的存取时间降低了使用该存储器的任何处理器的性能。因此需要能够利用3.3V电源进行工作、但不降低磁盘机的性能的硬磁盘机的电子体系结构。

本发明的目的

本发明是能够完全包括在满足II型PCMCIA规程的硬磁盘机内的电子结构。磁盘机包括旋转磁盘的低外廓形旋转马达(low profile pin motor)。该旋转马达的旋转由伺服芯片内的旋转马达电路控制。磁盘相对于致动器臂组件旋转，其具有存储和检索磁盘信息的换能器。致动器臂被声圈旋转，声圈受伺服芯片内的致动器电路控制。

磁盘机具有机体和使磁盘机能插入到主机中的连接器。换能器利用数据管理器芯片与磁盘和主机之间传送信息的读/写芯片连接。

数据管理器、读/写芯片和伺服芯片都由控制器芯片进行控制。磁盘机的全部电子元件都安装在一块印制电路板上。该电路板的长度约是机体长度的三分之一，位于磁盘和连接器之间。电路板长度的减小使电路板能够放置在与磁盘相同的同一平面内，因此没有增加整个组件的厚度。小型组件提供了满足II型PCMCIA厚度要求的硬磁

盘机。

控制器芯片包含核心处理器和控制磁盘机的操作的状态机。该核心处理器是普通被称为精简指令集芯片(" RISC ")的一种产品,精简指令集芯片具有双总线结构,使处理器能够并行地执行取数(fetching)、译码、读出和执行例行程序。对于给定的功能,本发明的处理器所需的存储器取数比在已有技术的硬磁盘机中使用的处理器所需的存储器取数要少。存储器取数的减少使整个系统可用于包含3.3V电源的系统。

因此,本发明的目的是提供满足II型PCMCIA规程的硬磁盘机。

本发明的另一个目的是提供减小了硬磁盘机组件的印制电路板尺寸的电子结构。

本发明的再一个目的是提供能够利用3.3V电源工作的硬磁盘机的电子结构。

附图概述

在阅读以下详细的说明和附图之后,本领域的普通技术人员将更加明白本发明的目的和优点。

图1是本发明硬磁盘机的透视图;

图2是硬磁盘机的顶部剖视图;

图3是硬磁盘机机体的底视图;

图4是致动器臂组件的剖视图;

图5是表示硬磁盘机的印制电路板和硬磁盘机的连接器的剖视图;

图6是旋转马达的剖视图;

图7是印制电路板的底视图;

图8是磁盘机系统结构的示意图;

图9是系统的数据管理器芯片的示意图;

图10是系统的伺服芯片的示意图;

图11是磁盘扇区的表示;

图12是系统的控制器芯片的示意图;

图13是系统的R/W芯片的示意图;

图14A - G是磁盘机的操作的流程图。

发明的详述

参看附图特别是对照标号, 图1表示本发明的硬磁盘机10。该磁盘机10被形成为能插入到主机(未示出)的插卡(card)。部件10包括机体(housing) 12和连接器14。在最佳实施例中, 机体具有 $85.6 \times 54.0 \times 5.0$ 毫米的尺寸。该尺寸符合“个人计算机存储器插卡国际协会”(PCMCIA)对于II型电子插卡所颁布的规程。PCMCIA是颁布标准电子插卡的尺寸和其它要求的规程的协会。符合PCMCIA规程的每台计算机都将包括能够接纳标准化插卡的插槽。根据这种标准, 就能够容易地将一台计算机的电子插卡插入到另一台计算机, 不必考虑系统的型号或构造。写信给位于1030 G East Duane Avenue, Sunnyvale, California 94086的“个人计算机存储器插卡国际协会”就可以得到PCMCIA标准的副本。

PCMCIA标准包括厚度各不相同的三种插卡。I型插卡约3.3毫米厚, II型插卡约5.0毫米厚, III型插卡约10.5毫米厚。计算机具有多个相邻插槽, 它们的宽度足以接纳II型插卡。I型和II型插卡占用一个插槽, 而III型插卡占用两个插槽。每一计算机插槽包含68根插针连接器(pin connector)。通常安装在母板以便提供与计算

机系统互连。PCMCIA标准原来是为包含内部调制解调器和传真插卡板的存储器和/或逻辑插卡而建立的。本发明提供能够符合PCMCIA II型插卡标准的硬磁盘机单元。

在最佳实施例中，插卡组合件(card assembly) 10的连接器的14具有能够与位于计算机内的68个插针连接器配合的68根插针。连接器14一般由具有多个与位于计算机连接器内的插针(未示出)配合的插座16的绝缘材料制成。该连接器具有分配给电源、地和数据的一些插针(pins)。根据PCMCIA规程的要求，指定给地的插座比指定给电源的插座大，指定给电源的插座比指定给数据的插座大。这样的结构使得插卡可以插入到“正在工作”(“live”)的系统，不会在插卡内产生电压尖峰或电源波动。

现在参看图2-7，硬磁盘机包含被旋转马达20旋转的磁盘18。磁盘18通常由公知技术可知采用覆盖磁层的金属、玻璃、陶瓷或合成基底(composite substrates)制成。如图6所示，旋转马达20包括通过一对锥形轴承26与主轴磁铁24连接的毂盘(hub)22。在毂盘22内的是定子28和与固定在毂盘22的内表面上的磁铁32相配合的若干绕组30。给绕组30提供电流就产生了穿过磁铁32的磁通量以引起毂盘22和磁盘18旋转。毂盘22具有一对锥形内表面34沿与锥形轴承(conical bearings)26相吻合的锥面36滑动。在锥形的毂盘表面36和轴承26之间是使两个部件22和26之间相对无摩擦旋转的润滑油薄层。在锥形轴承26之间为轴承润滑剂提供了储存器的空间38。轴承润滑剂最好是被主轴磁铁24的磁通量保持在毂盘22和轴承26之间的铁磁流体润滑油。锥形轴承26提供了低外廓形旋转马达20，它能够承受可能会施加到手持计算机和/或磁盘机的冲击荷载。

磁盘18被磁盘夹持件(clump)42固定到毂盘肩40。磁盘夹持件42最好用被超声地溶解到马达20的热塑材料制成。热塑塑料塑变到位于毂盘22的多个槽(grooves)44中去。槽44中的塑料防止磁盘18沿Z轴方向的运动。夹持件42的一部分还塑变(flows)到磁盘18的内直径和毂盘22之间的空间中去,以便防止磁盘18的侧向运动。

固定的主轴24被一对盖子45和46紧握。底盖45利用一层粘合剂50固定在基板48上。在最佳实施例中,该粘合剂是“Minnesota制造和Minning公司(“3M”)”销售的材料牌号为AF46。薄膜(film)50还用来将下锥形轴承26固定在盖子45上。上盖46装在固定主轴24上。在最佳实施例中,盖子46和外罩52由粘弹性(viscoelastic)薄膜材料54粘合在一起被粘贴在外罩52上。粘弹性材料54补偿马达20的高度和基板和外罩52之间的空间之间的公差。粘滞弹性体54还减弱了作用于马达20的冲击和震动荷载。

如图2所示,磁盘18相对于具有一对通常称为磁头的换能器58的致动器臂组件56旋转。换能器58包含一线圈,其能够磁化和感测磁盘18每一相应相邻表面的磁场(未示出)。每一磁头58由与致动器臂62连接的柔性杆60支撑。在最佳实施例中,每一柔性杆60由一块或多块被相当有弹性的绝缘材料(未示出)分隔开的导电片(未示出)构成。这些金属片可以为传送给换能器58的信号提供导电通路。磁头58各包含与由磁盘18的旋转产生的气流相配合的滑块(未示出),以便在磁盘的表面和换能器之间形成空气轴承。空气轴承将磁头58抬离磁盘18的表面。柔性杆的柔韧性足以使空气轴承能够使磁头离开磁盘表面和消除磁盘18和马达20轴的振摆。磁头58可以进行水平

或垂直记录。

柔性杆60利用粘合剂被插入到致动器臂62的槽中。在最佳实施例中，可以用点火剂、热或UV光源来对粘合剂进行固化。致动器臂62最好用既轻又坚固的碳化硅来制成。致动器臂62围绕轴承组件66旋转。如图4所示，轴承组件66包括从基板48伸出的轴承块68。参看图2，致动器臂62具有伸入到块68中的V形槽72的三角形的滚动轴承70。滚动轴承70被C形弹簧夹挤压到与块68接触。滚动轴承70的顶点与槽72的顶点接合，以便当致动器臂62相对于轴承组件66旋转时轴承相对于块68滚动。本发明的滚动轴承提供了产生相当小的摩擦并能够承受通常作用于手持磁盘机的冲击荷载的低外廓形轴承组件。

在致动器臂62的末端是位于一对固定线圈78之间的磁铁76。磁铁具有北(N)和南(S)极，因此当电流沿一个方向流过线圈时，北极受到垂直于线圈的力的作用，而当电流沿相反方向流动时，南极感受到同一方向的力。通常称为声圈马达或VCM 80的磁铁和线圈旋转致动器臂62并使磁头58相对于磁盘18运动。如图4所示，线圈78安装在用铁氧体材料制成的C形屏蔽板82上，该C形屏蔽板82为磁通量提供了返回路径并将该磁通量保持在声圈80的区域内。

如图2和5所示，连接器14位于机体12的一端并被在基板48和外罩52上的锯齿状表面84紧握。锯齿状表面84防止连接器14沿任何方向相对于机体12移动。该连接器插座16各具有被焊接到在印制电路板90(PCB)上的导电表面垫片(pads)的尾部86。如图4所示，印制电路板90被基板48支撑，包含了运行磁盘机组件10所需的全部电子元件。

如图7所示，安装在印制电路板90上的是控制器芯片92、读/写通道芯片94和伺服芯片96。每一芯片被封装在利用公知的普通技术焊接到电路板90上的集成电路封壳内。如图2所示，电路板90的另一面安装了数据管理器芯片、前置放大器芯片100和只读存储器(ROM)芯片102。电路板90还包含了例如电阻104和电容106这样的无源元件，以便构成磁盘机组件完整的电子系统。电路板90位于磁盘18和连接器14之间。如图5所示，印制电路板90位于基本上与磁盘18平行的平面上。使电路板90基本上与磁盘18“在同一平面内”减小了磁盘机组件的整个厚度。

如图2所示，印制电路板(printed circuit board)90通过灵活印制电路板108与致动器的臂组件56连接。灵活印制电路板(flexible circuit board)108一般是用以商标KAPTON锁售的聚酰亚胺薄片来构成的，它封装了穿过电路的导电线道。灵活印制电路板108的一端具有被焊接或被超声焊接到柔性杆(flexbeam) 60上的接触片110。如图5所示，电路108的另一端具有接触片110，其被在罩板52上的下压条116压进与印制电路板90接触片相应的可操作的接触点。当罩板52与基板48结合时下压条116给灵活印制电路板108的接触片施加压力。下压条116提供了将灵活印制电路板108与印制电路板90进行连接/脱开的手段，而不必将这两个部件焊在一起。如图2所示，磁盘机组件还包含将印制电路板90分别与声圈80的线圈78和旋转马达20的绕组30进行连接的灵活印制电路126和128。灵活印制电路126和128具有被下压条116压进对应于印制电路板90上的接触片的接触点。

如图3和4所示，固定在外罩52上的是被推向基板48上的相应表面124的弹胶体封条(elastomeric seal)122。弹胶体封条122

封闭通常称为HDA126的区域中的磁盘18、旋转马达20和致动器臂组件56。罩板52利用夹子128固定在基板48上。夹子128具有伸到板48和52上的相应的槽中去的若干个弹簧接头130。夹子128可以具有吸收作用于磁盘机组件10的边缘的外部冲击和震动荷载的弹性体封条134。磁盘机组件10通常被装入到主机中，所以该插卡的边缘被计算机机体支撑。因此，作用于计算机的任何冲击或震动荷载一般也通过磁盘机的边缘传送到磁盘机。弹性体封条134减弱这些荷载，防止损坏或中断磁盘机的操作。夹子128提供了不利用螺钉或其它等价的固定装置将基板48附着到外罩52的装置。螺纹紧固件的消除有助于减小组件的整个高度。如图2和3所示，外罩52具有矩形插头136，它插入到基板48中的相应槽138中，以便对齐这两个部件48和52。

基板48具有过滤室140，它包含在HDA 126之外的通气过滤器142中。基板48具有在HDA 126和过滤室140之间提供气体(fluid)流动的槽(slot)142。当HDA 126内的空气压力比磁盘机10外的环境空气压力低时，压力差就使得空气通过从外罩52和基板48的界面注入使其流过夹子128并进入到HDA区域126和基板48。这一HDA区域126与过滤室140有气体流动，过滤室140也与HDA有气体流动。注入的空气从过滤室流入HDA 126。碳氢化合物、酸性气体和空气中的其它杂质被通气过滤器142俘获。通气过滤器还可以有湿度控制元件。

磁盘机组件10还有清除HDA内杂质的再循环过滤器146。再循环过滤器146位于过滤室的中央利用壁148与HDA隔开。过滤器146将上游室150与下游室151分隔开。磁盘18的旋转使空气经过过滤器146流入上室152、流入下室146，并返回到磁盘18的HDA区域126。磁盘

机还可以有环境控制组件180，其由吸收碳氢化合物、酸性气体和水的材料制成。

图8表示硬磁盘机组件10系统结构的示意图。该系统控制磁盘机的操作。数据通常沿着与磁盘直径同轴的环形磁迹被存储在磁盘12上。在最佳实施例中，磁盘的直径是1.8英寸。虽然是对1.8英寸磁盘进行描述，但应当认识到本发明可应用于其它直径，例如1.3、2.5、3.5英寸等的磁盘。对于1.8英寸盘而言，系统通常将数据存储在每一磁盘表面的130个磁迹中。每一磁迹包含多个伺服扇区。每一扇区能够存储直到768字节的数据。整个组件能够存储高达130兆字节的数据。

如图8所示，系统10包括数据管理器芯片98、控制器芯片92、伺服芯片96和读/写("R/W")芯片94。系统还具有与控制器92连接的只读存储器("ROM")102，以及与磁头58和R/W芯片94连接的前置放大器电路("pre-amp")100。控制器90分别通过串行线路204和206与伺服芯片96和R/W芯片94连接。控制器92利用地址/数据总线208与数据管理器98连接、利用指令总线210与ROM 102连接。数据管理器98利用地址/数据总线214与主机212连接并利用数据总线216与R/W芯片94连接。R/W芯片94利用线路218与前置放大器芯片连接。伺服芯片96通过伺服线路220与R/W芯片94连接。伺服芯片96还分别通过线路222和224与声圈80和旋转马达20连接。前置放大器芯片100通过线路226与磁头58连接。控制器90还通过原始数据线228与R/W芯片94连接。串行线路和地址/数据总线包含需要用来在各个芯片之间传送信息的控制信号线路。虽然在本说明书中使用术语"线路"("line")，但应当认识到该术语"线路"可以包括多条线路。

如图9所示，数据管理器98通过主机接口控制器电路230与主机212连接。接口控制器230包含按照主机协议以提供返回信号交换使与主机212接口的硬件(return handshake)等。在最佳实施例中，接口控制器230遵守PCMCIA协议。接口控制器230通过数据总线234与随机存取存储器(RAM) 232连接。RAM 232提供了数据缓冲器以存储在主机212和磁盘18之间传送的数据。在最佳实施例中，RAM能够存储高达4.0K字节的数据。3.5K字节的存储器通常专门存储在主机和磁盘之间传送的数据。剩余的0.5K字节存储器提供通常专门存储某些预定的磁盘机特性的填充区。当各个磁盘机被组装时，就确定磁盘机单元的各种特征并将其存储在磁盘上。当磁盘机被通电时，控制器执行初始化例行程序。该例行程序的一部分从磁盘检索磁盘机特征并将其存储在RAM的填充区中。

RAM 232的管理由存储器控制器电路236进行控制，它通过地址总线238向存储器232提供地址，通过线路240向存储器232提供致能(enable)控制信号。存储器控制器电路236通过线路242从接口控制器电路接收存取请求。控制器电路236还通过线路246从磁盘控制器电路244接收存取请求。磁盘控制器电路244在磁盘管理器芯片98和R/W芯片94之间提供接口。磁盘控制器电路244通过线路248从接口电路230接收读/写控制信号，通过读和写选通线路250和252将读/写控制信号传送给R/W芯片94。接口、存储器和磁盘控制器电路还通过线路254、256和258与控制器芯片92连接。

存储器控制器256控制RAM 232和接口控制器电路230之间、RAM 232和磁盘控制器电路244之间以及控制器芯片92和数据管理器芯片98之间的数据的存储和检索。RAM 232和控制器芯片92被专用数据

总线208连接在一起。当控制器芯片92想要对RAM 232进行存取时，控制器芯片就提供地址和数据管理器芯片选择(DMCS)控制信号。

为了将数据写入磁盘18，主机212首先提供由接口控制器电路230接收的写请求，该写请求执行必需的信号交换顺序。接口控制器电路230为存储器控制器电路236产生存取请求以便将来自主机的逻辑地址和数据存储到存储器缓冲器232中。存储器控制器电路236然后按照存储器映射方法将数据存储到缓冲器232中。接口控制器电路230产生传送给控制器芯片92的HOSTINT中断信号。

在确认HOSTINT信号之后，控制器芯片92将请求对RAM 232进行存取以便读出由主机212提供的逻辑地址。控制器芯片92将逻辑地址变换为实际磁盘地址。控制器芯片92然后就可以启动搜索例行程序来将磁头58移到磁盘18上的合适的位置。当声圈80已将换能器58移到所需的磁盘扇区时，控制器芯片92就将Z扇区信号提供给数据管理器98。一旦接收到Z扇区信号，磁盘控制器电路244就向存储器控制器电路236提供数据存取请求。存储器控制器电路236通过将RAM 232的相应内容放到总线216上在磁盘18上启动一写顺序。

为了读出数据，主机212提供由接口控制器电路230接收的读请求。被请求的逻辑地址存储在缓冲器232中。产生HOSTINT信号，并且逻辑地址由控制器芯片92进行检索。该控制器芯片92将实际(physical)地址变换为磁盘上的实际扇区；然后由此启动搜索例行程序来移动致动器臂。当换能器在合适的磁盘位置之上时，控制器芯片92就将Z扇区信号提供给数据管理器98。磁盘控制器电路244然后为存储器控制器电路236产生启动RAM 232的存储器存取请求。数据然后通过磁盘控制器电路244从R/W芯片94传送到缓冲器232。存储器

控制器电路236然后通过接口控制器电路230将数据从RAM232传送到主机212。

如图10所示，伺服芯片96包含分别驱动声圈80和旋转马达20的声圈控制电路270和旋转马达控制电路272。伺服芯片96通过双向16位同步串行端口274与控制器芯片92连接。串行端口274通过线路278与数-模(Dac)转换器连接。Dac 278包括旋转马达Dac端口280、声圈Dac端口282和模-数据(Ad)Dac端口284。

声圈端口通过线路288-292给声圈控制电路270提供三个信号Vvcmoffset、Vvcmtrack和Vcmgain range。这三个信号在加法电路294中被求和。Vvcmoffset信号为声圈80提供偏置电压。Vvcm-track信号提供第二电压信号，该信号将改变偏置信号以便更准确地控制声圈80的驱动信号。Vcm gain range信号是另一第二信号，它提供更高分辨率的偏置信号，通常在磁盘机的伺服例行程序期间被使用。Vcm信号的振幅由8位的数据流来确定，该8位的数据流是由控制器芯片92通过双向串行端口274提供给声圈端口280的。该数据命令由串行端口译码的7位地址和一读/写位所伴随。按照该7位地址的内容将数据传送到合适的Dac端口。

加法电路294给偏置磁盘机电路298的运算放大器296提供信号。磁盘机电路298通过引线VcmP 300和VcmN 302与声圈的线圈78连接。声圈控制电路270还包括电流检测器304，其被反馈到运算放大器296以便对提供给声圈80的电流进行直接电流控制。

旋转马达端口280通过路线306-310给旋转马达控制电路272提供信号Vspnoffset、Vspntrack和Vspn gain rage。这些信号被旋转马达电路接收，该旋转马达电路主要包括和声圈电路270一样

的部件、加法电路312、运算放大器314、磁盘机电路316和电流检测器318。该加法电路如上所述地求和 $V_{spn}()$ 信号。类似于声圈信号， $V_{spnoffset}$ 信号提供偏置电压而其它两个信号提供对该偏置电压的调整。磁盘机电路316分别通过线路320-324上的引线A、B和C与旋转马达的绕组连接。磁盘机电路316由主轴控制逻辑326控制，主轴控制逻辑326在接收了控制器芯片92通过 V_{comm} 线路328提供的换向超前信号之后顺序地启动输出线路A、B和C正确组合的磁盘机。每当提供了换向超前信号 V_{comm} ，控制逻辑326就顺序地启动正确的磁盘机，因此按照线路A、B或C的正确组合给旋转马达提供了电流。

旋转马达控制电路272具有与线路A、B和C连接以及通过线路332与马达的中心抽头(CT)连接的反电动势检测器330。该检测器330将反电动势信号提供给比较器334，其将该信号与基准信号进行比较。比较器334通过线路336将 V_{phase} 信号提供给控制器芯片92。控制器芯片92通过 V_{comm} 线路328用 V_{phase} 信号来换向旋转马达20。在最佳实施例中，磁盘机电路316具有附加线路 $SpnGa$ 、 $SpnGb$ 和 $SpnGc$ ，这些附加线路可以与附加磁盘机连接来提高提供给马达的电流电平。这一特征使伺服芯片96能够应用于包含附加磁盘、需要更大的旋转力矩的磁盘机。

伺服芯片96具有接收各种输入信号的模拟多路转换器(multiplexer)338。这些信号被多路传输到数-模转换器(Adc)340，其使用了Dac转换器276的数-模电路。该Adc包括比较器342和产生一串行8位数据串的顺序近似寄存器(SAR)344。

在进行操作时，多路转换器338将模拟信号提供给比较器342。

SAR 344产生被传送给Ad DAC端口284的连续8位字，Ad DAC端口284将该字变换为模拟比较器信号。该模拟比较器信号与多路转换器338的模拟信号作比较。第一个字具有设定为1的最高有效位和设定为0的所有其它位。如果该最高有效位大于该模拟信号，则将位1提供给串行端口274。SAR 344产生下一个8位字，其再被变换为模拟信号和被比较器342进行比较。该新的字具有设定为1的次最低有效位。继续这一过程直到8个位被提供给串行端口274来确定该模拟信号的振幅为止。串行端口274然后通过串行线路304将这些位传送给控制器芯片92。

多路转换器338通过线路346和348分别从反电动势检测器330和电流检测器318接收输入信号Vbemf和Vispn。来自R/W芯片94的A-B和C-D伺服信号通过线路350和352提供给多路转换器338。声圈电流检测器304的输出信号Vivcm通过线路354提供给多路转换器338。这些反馈信号通过Adc 340和串行端口274传送给控制器芯片92。

声圈控制电路270根据控制器芯片92的命令相对于磁盘定位磁头58。控制器芯片92和控制电路270按照搜索例行程序或伺服例行程序移动致动器。在搜索例行程序中，磁头58被从磁盘上的第一磁迹位置移动到磁盘上的第二磁迹位置。伺服例行程序用来将换能器58保持在磁迹的中线上。

在最佳实施例中，磁盘18包含嵌入的伺服信息。图11表示在磁盘的磁迹上的典型扇区。每一扇区的开头是后面跟着ID字段的伺服字段。ID字段包括识别扇区的标题地址。ID字段的后面是数据据字段和纠错码信息。ECC字段的后面是另一ID字段，该ID字段标识后

面包含数据字段DO的一部分数据的数据字段DI。

伺服字段的开头是写和读字段，然后是自动增益控制(AGC)字段，自动增益控制(AGC)字段的后面是无数据的时段(DC间隙)。在DC间隙的末尾是同步脉冲。伺服字段还包括标识扇区的某一柱面(许多磁迹)和若干个伺服脉冲串A、B、C和D的格雷码。伺服脉冲串A和B的外缘位于磁迹的中线上。伺服脉冲串C的中部位于偶数磁迹的磁迹中线上。伺服脉冲串D的下缘位于伺服脉冲串C的上缘上。换能器的位置相对于磁迹中线的位置可以通过读出伺服脉冲串A-D的振幅来确定。AGC字段用来设定伺服同步脉冲的基准电压值。

同步脉冲被识别为在AGC字段后预定数目的无传输的时钟周期后被检测的第一次电压传输。例如，在换能器检测AGC字段之后，在同步脉冲的检测之前可以出现3个时钟周期无任何电压传输。作为另一种方案，格雷码的开始可以提供表示同步脉冲的电压传输。

图12表示包括核心微处理器(core microprocessor)360的控制器芯片92的示意图。在最佳实施例中，核心微处理器是“德克萨斯仪器公司(“TI公司”)在部件牌号DSP TMS320C25下销售的处理器的改进型。该处理器360运行所需的指令集小于普通硬磁盘机控制器、例如英特尔公司在系列牌号80C196下销售的控制器芯片的指令集。指令集的减小导致了较少的存储器存取请求。处理器方框360包括RAM存储器(未示出)。普通RAM器件利用5.0V的标称电源进行工作。需要提供利用3.3V标称值进行工作的硬磁盘机，该电压电平常用于手提便携式计算机。普通RAM器件在工作于3.3V时对处理器的存储器存取请求的响应速度比在工作于5.0V时要慢。较慢的RAM速度降低了处理器的性能。使用对于给定功能需要较少的存储器存

取请求的处理器提供了能够工作于3.3V但又不明显地影响处理器的性能的系统。

DSP微处理器具有用于传送指令和数据的两条单独的内部总线(未示出)。双总线结构使处理器能够并行地执行取数、译码、读出和执行例行程序。DSP的流水线特性显著提高了处理器的性能。DSP处理器具有起寄存器和RAM作用的单板存储器。

控制器芯片还具有与处理器360连接的支撑“单片”硬件。该支撑硬件包括双向16位同步串行端口362,其通过串行线路204和206与伺服芯片96和R/W芯片94连接。该串行端口362还通过总线364与处理器360之后。串行端口362包含提供缓冲器的寄存器,其在处理器360以及芯片94和96之间。端口362还根据处理器360提供的地址为R/W芯片94和伺服芯片96产生片选信号。串行端口362与寄存器文件366连接。

控制器芯片96具有状态机368,它包括格雷码电路370、伺服选通电路372、脉冲串解调电路374、自动增益控制(AGC)电路376和写禁止电路378。脉冲串解调电路374通过线路380控制其它电路的操作。解调电路374通过线路384与定时器电路382连接。格雷码电路370和同步脉冲解调电路376都与原始数据线328连接,以便从R/W芯片94接收原始数据。

定时器电路382具有若干个定时器,其中之一在扇区的伺服脉冲器之前“超时”(“times out”)。一旦该预伺服定时器(pre-servo timer)超时,定时器电路382就通过线路386将AGC信号提供给AGC电路376。AGC信号启动AGC电路376,AGC电路376通过线路388启动R/W芯片94的自动增益控制电路。定时器电路382还通过线路

384将搜索信号提供给脉冲串解调电路374。搜索信号启动脉冲串解调电路374以开始在扇区的伺服脉冲串内搜索同步脉冲。一旦接收到搜索信号，则当在预定数目的时钟周期内(原始数据线228)不出现信号传输时，脉冲串解调电路374就致能内部同步标记字段。如果在该字段被致能后的预定时间内出现了信号传输，脉冲串解调电路374就产生表示同步脉冲的检测的H扇区信号。

H扇区信号通过线路394提供给Z扇区电路392、通过线路390提供给处理器360。解调电路374的H扇区信号对Z扇区电路392内的一对定时器进行设定。该Z扇区电路392在定时器“超时”时通过线路258将Z扇区信号提供给数据管理器98和R/W芯片94。每一数据字段D0和D1最好有一定定时器。该Z扇区电路392只有已经被处理器360通过致能线396启动电路392时电路392才产生Z扇区信号。

脉冲串解调电路374在同步脉冲被检测后启动格雷码电路372。格雷码电路372包括移位寄存器，其存储由原始数据线228提供的格雷码。格雷码于是通过总线398被存储在寄存器文件336的特定地址中，以便随后被处理器360进行检索。同步脉冲的检测还对脉冲串解调电路374中的内部定时器进行设定。当该定时器超时时，脉冲串解调电路374就禁能格雷码电路370；而启动伺服选通电路372。伺服选通电路372通过线路399发送一串行两位信号来启动R/W芯片94内的内部电路，以便将A-B和C-D信号提供给伺服芯片96。A-B和C-D信号然后通过A/D转换器340以及串行端口374和362传送给寄存器文件366。

一旦定时器382产生了搜索信号，则脉冲串解调电路374也致能写禁止电路378。来自数据管理器芯片98的写致能线252通过写禁止

电路378连接到前置放大器100，因此写禁止电路378能够禁止写信号，防止将数据写入到磁盘。写禁止电路378禁止写信号以在伺服脉冲串期间防止将任何数据写入到伺服字段。写禁止电路378还被冲击检测器(未示出)通过线路400进行启动。当磁盘机被加速到超过预定值时，冲击检测器就提供启动信号。冲击检测器和写禁止电路378在磁盘机受到过量冲击时防止数据的写入。

控制器芯片92包含接口模块402，其通过总线404和406与处理器360和寄存器文件366连接。该接口模块402在处理器360和寄存器文件366之间提供了存储器映射。模块化的接口402使支撑单片硬件能够与不同类型的处理器进行连接。模块402通过线路410与译码器408连接。译码器408译码由处理器360提供的地址，以便致能片选控制信号ROM和DM，其通过线路412和256选择ROM 102或数据管理器芯片98。

控制器芯片92包含通过线路414从系统时钟接收时钟信号的振荡器412。振荡器412通过线路418将时钟信号提供给时钟电路416。时钟电路416通过线路420-428为R/W芯片94、数据管理器芯片98、伺服芯片96、微处理器360和控制器92的支撑硬件提供时钟信号。在最佳实施例中，振荡器412产生30 MHz时钟信号。振荡器412通过线路432与休眠电路430连接。当INTb信号通过线路434提供给电路430时，该休眠电路430禁止振荡器412。该INTb信号通常由主处理器(未示出)提供。在预定的时间间隔内没有磁盘存取请求被产生时，通过在寄存器文件366的寄存器内设定一个位，主处理器通常提供休眠信号。

支撑硬件还包含通过Vphase和Vcomm线路336和328与伺服芯片

96连接的旋转电路436。旋转电路436通过线路438和440与寄存器文件366和处理器360连接。一旦旋转电路436接收到Vphase信号，它就通过SPININT线路440给处理器360提供中断信号。Vphase信号还对旋转电路436内的内部Vcomm定时器进行设定。此外，旋转电路436还读一个寄存器文件366中的专用寄存器。该寄存器文件366的内容提供了在当旋转电路436接收Vphase信号和当旋转电路436为伺服模块96的旋转控制电路272产生Vcomm信号之间的时间间隔。

该处理器360具有连续地运行的内部定时器(未示出)。当处理器360确认SPINNINT引线440并且该线路被旋转电路436启动时，该处理器360就读内部定时器的时间和在旋转电路436中的Vcomm定时器的值。Vcomm定时器的值表示在Vphase信号的接收和处理器360对SPININT中断信号的确认之间过去的时间量。从内部处理器定时器的时间值中减去Vcomm时间。所获得的时间与理论(theoretical)时间进行比较，以便确定旋转马达20的转速是否有误差。旋转马达20一般有12个极(poles)，每转产生36个Vphase信号。

或者可以通过计算在AGC字段的末尾和DC间隙的开始之间的脉冲个数来测量旋转马达20的转速。在这一实施例中，在每一磁盘扇区的AGC字段的末尾和DC间隙的开始之间建立了微秒的时间字段。这一时间字段包含预定数目的脉冲。在同步脉冲被检测后，对旋转定时器383进行设定。旋转定时器383在下一个扇区的AGC字段的末尾超时。定时器383通过启动引线(pin)385来启动在脉冲串解调电路374中的计数器375。该计数器375对换能器检测的脉冲个数进行计数。脉冲个数然后被存储在寄存器文件366中。在处理器360结束声圈80例行程序后，处理器360用计数器375检索计数的脉冲个数并

将该计数值与标称值作比较。如果该计数值与标称值不同，该处理器360就产生一数字指令，其传送给伺服模块96以便加速或减速旋转马达20。该处理器360还改变定时器383，以便定时器383将精确地在下一个扇区的AGC字段的末尾超时。这样一来，该处理器就保证了计数器375总是在AGC字段的末尾开始计数，由此确保了准确的旋转马达控制差错值。

该处理器按照这样的层级确认H扇区中断信号、SPININT、HOSTINT和DISKINT，即首先响应H扇区中断(声圈子任务)，其次响应SPININT中断信号(旋转马达子任务)，然后响应HOSTINT或DISKINT中断信号(数据子任务)。因此，一旦脉冲串解调电路374检测到一同步脉冲信号，就通过H扇区线路390向处理器360传送一脉冲。一旦接收到H扇区信号，该处理器360就可以启动伺服例行程序。该处理器360首先读在寄存器文件366内包含格雷码信息的寄存器。该处理器360确定磁头58的柱面位置，然后将包含声圈控制信息的数据写入串行端口362。该串行端口362然后将该数据传送给伺服芯片96。如果格雷码相应于所需的磁迹位置(例如来自磁盘的数据读出或写入)，则处理器就通过致能线396启动Z扇区电路392。

在格雷码被读出之后，处理器360就获得了A-B和C-D伺服信息。处理器360对伺服脉冲串信息进行处理，以便确定磁头58相对于磁迹中线的位置。该处理器360然后将数据写入串行端口362以便以后传送给伺服芯片96。如果处理器360在执行搜索例行程序，就不从寄存器文件366取出伺服信息。

在伺服例行程序后，该处理器确认来自旋转电路436的任何SPININT信号并计算实际马达转速和理论马达转速的差值。在最佳实

施例中，磁盘每旋转一圈，处理器就存储每一扇区的差值并计算平均旋转马达差值。该处理器360然后通常在磁盘18每转一圈就会出现索引扇区期间通过串行端口362将控制数据写入伺服芯片96来控制旋转马达20的转速。

在旋转例行程序后，该处理器360确认任何HOSTINT或DISKINT中断信号。如果HOSTINT引线有效，该处理器360就检索存储在数据管理器98的缓冲器232中的逻辑地址。该处理器360将逻辑地址变换为磁盘上的实际扇区位置。如果磁头58不在所需磁迹的上方，该处理器360就启动搜索例行程序。一旦磁头到达所需的磁盘的扇区，控制器芯片92就将Z扇区信号提供给数据管理器98，数据管理器98然后与R/W芯片94交换数据。有效的DISKINT信号表示数据交换的结束或在交换数据的过程中有差错。寄存器文件366通常有在已出现差错时被设置的差错位。处理器360读该差错位，如果有差错就执行纠错例行程序。

图13表示R/W芯片94的示意图。R/W芯片94包含与控制器芯片92的串行端口362连接的双向16位同步串行端口450。该串行端口450通过线路454与控制器电路452连接。控制器452通过线路458与多路转换器456连接。多路转换器456根据通过串行端口450和控制器电路452从控制器芯片92接收的指令多路传输各磁头的各线路。

R/W芯片94具有通过总线464与检测电路462连接的数据端口460。检测电路462分别通过线路466和468与多路转换器456和控制器电路452连接。该电路462检测换能器提供的电压的转变并通过线路370将数字输出提供给数据端口246。R/W芯片94具有与控制器芯片922的伺服选通电路372连接的译码器472。译码器472通过线路476与

伺服脉冲串电路474连接。译码器472根据从伺服选通接收的脉冲启动伺服脉冲串电路474。该伺服脉冲串电路474通过线路350和352将伺服信号A-B和C-D提供给伺级芯片96。

在最佳实施例中，R/W芯片94是类似于“硅系统公司(“SSI”)”在部件牌号32P4730下销售的集成电路产品。前置放大器芯片最好是由TI在部件牌号TLV2234下销售的普通集成电路。

图14A-G绘出了磁盘驱动器一般操作顺序的流程图。在处理方框500，主机212已经给磁盘机提供了将数据写入逻辑地址A0-A63的请求。其它条件是磁头位置位于磁盘扇区末端。在方框502，数据管理器98将来自主机的物理地址和数据存入RAM缓冲器232并启动HOSTINT中断信号。随着磁盘旋转，扇区的伺服字段接近磁头。在方框504，定时器电路的搜索定时器超时，分别将搜索信号和H扇区信号提供给脉冲串解调电路374和处理器360。在方框506还启动了AGC电路，以便给R/W芯片94提供控制信号来启动自动增益控制。

沿着平行的路径，伺服芯片96的旋转马达控制电路在方框508产生由控制器芯片92的旋转电路436接收的Vphase信号。旋转电路436在方框510为处理器360产生SPININT中断信号并启动内部定时器。旋转电路436还存取寄存器文件366以便确定Vphase信号和Vcomm信号的产生之间的时间间隔。在方框512，旋转电路436的预定时间间隔之后产生Vcomm信号。

在方框506之后，脉冲串解调电路374在方框514从R/W芯片94读出原始数据，并在检测到同步脉冲时启动格雷码电路370。在方框516，脉冲串解调电路374禁止格雷码电路370，并且启动伺服选通电路372，伺服选通电路372将伺服选通脉冲提供给R/W芯片94。R/W

芯片94在方框518将伺服信号A-B和C-D提供给伺服芯片96。在方框518和520, 伺服芯片96将模拟伺服信号变换为数字数据串, 这些数字数据串被传送给控制器芯片92并被存储在寄存器文件366中。伺服脉冲串>ID字段随后在方框522被存储在寄存器文件366中。

在处理方框524时, 处理器360确认H扇区中断信号。在判决框526时, 处理器360确定磁盘机是否在执行搜索例行程序。如果磁盘机在执行搜索例行程序, 处理器就在处理方框528时读出包含格雷码信息的寄存器文件366的内容。在方框530-531时, 该处理器360将格雷码数据与所需磁迹位置作比较、计算搜索电流并产生通过串行端口274和362传送给伺服芯片96的写命令。如果磁盘机在执行伺服例行程序, 处理器360就在处理方框534读出包含伺服脉冲串信息的寄存器文件366的内容。伺服脉冲串信息在处理方框537-538被用来确定磁头58是否在磁迹的中线上和计算声圈校正命令。处理器360然后在方框532产生通过串行端口传送给伺服芯片96的包括声圈控制数据的写命令。数字声圈控制数据由伺服芯片的Dac变换为模拟信号, 该信号被提供给声圈以便移动组件的致动器臂和磁头。

在方框538, 处理器260确认SPININT中断信号, 如果该信号存在的话。该处理器360在处理方框540读处理器内部定时器和旋转电路436的Vcomm定时器以便计算Vphase信号之间的时间间隔并将该时间间隔与累计的时间相加。根据判决方框542, 如果中断次数等于转数, 则在处理方框544和546, 计算旋转校正命令, 处理器360产生通过串行端口传送给伺服芯片96的写命令。根据基准时间和累计时间之间的差来计算旋转校正命令。累计时间在方框547被复位为

零。新的时间间隔值也存储在寄存器文件366中，以便以后供旋转电路436使用。写命令传送给伺服芯片，伺服芯片将数字串变换为被提供给旋转马达控制电路的模拟信号。如果中断次数不等于转数，累计时间就在方框548由处理器360进行存储。

在处理方框550，处理器360确认来自数据管理器98的HOSTINT中断信号。处理器360然后在处理方框552从数据管理器98内的缓冲器332中检索物理地址以及在寄存器文件366中的ID字段数据。在方框554，处理器360将逻辑地址变换为实际扇区位置。根据判决方框556，如果磁头58不在实际扇区位置上方，处理器360就在处理器方框558启动搜索例行程序并产生传送给伺服芯片96的写命令以便移动声圈。移动致动器臂直到磁头在正确的磁迹为止。处理器360继续读格雷码直到实际扇区位置靠近磁头为止。在方框560，处理器360在Z扇区的伺服字段之后启动Z扇区电路392，后者使Z扇区引线启动。Z扇区引线的启动在处理方框562启动了将数据管理器的数据向R/W芯片94的写入，R/W芯片94将该数据写入到该扇区的数据字段。

虽然已参看附图描述了某些示范性实施例，但应当认识到这些实施例只是示例性的，不是对发明的限制，本发明不局限于所述的具体结构，对于本领域的普通技术人员而言，可以进行各种其它的改进。

说明书附图

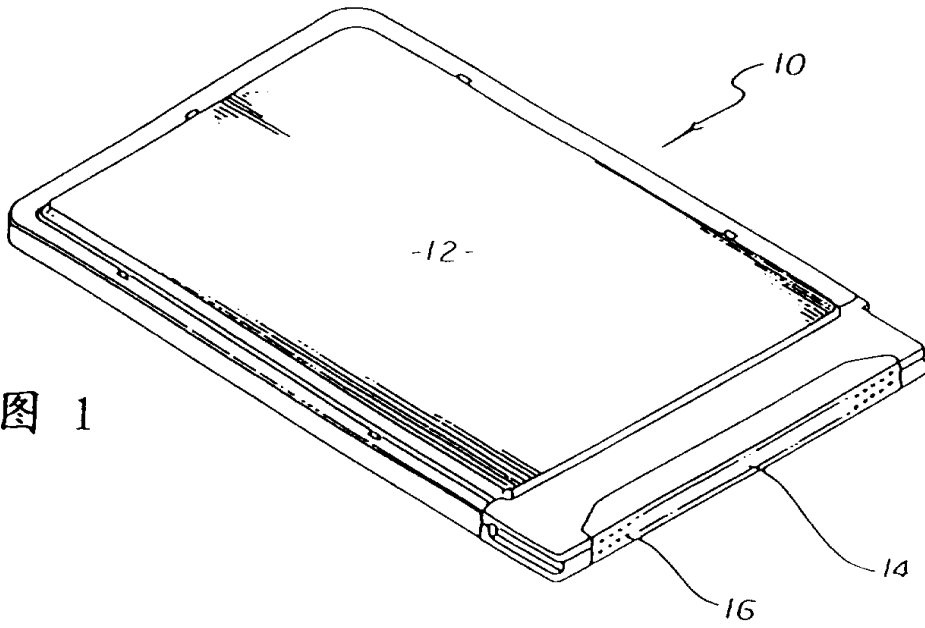


图 1

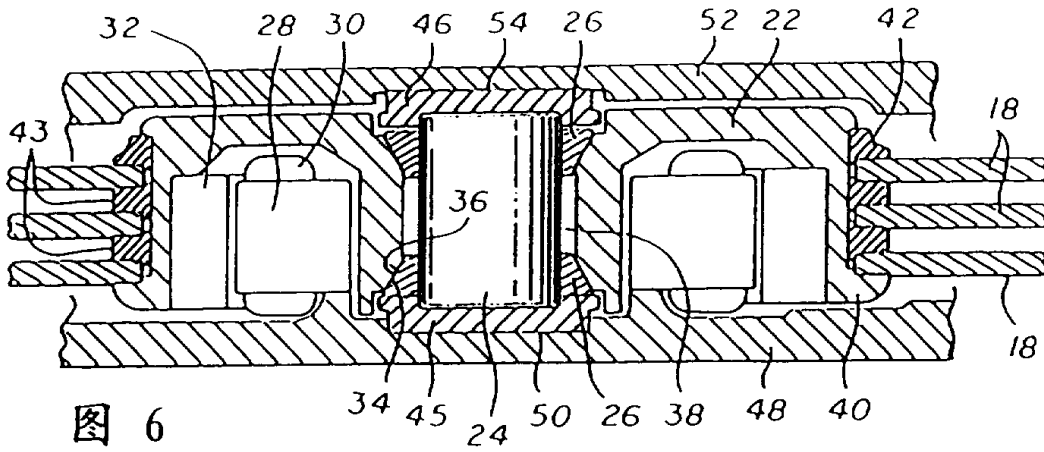


图 6

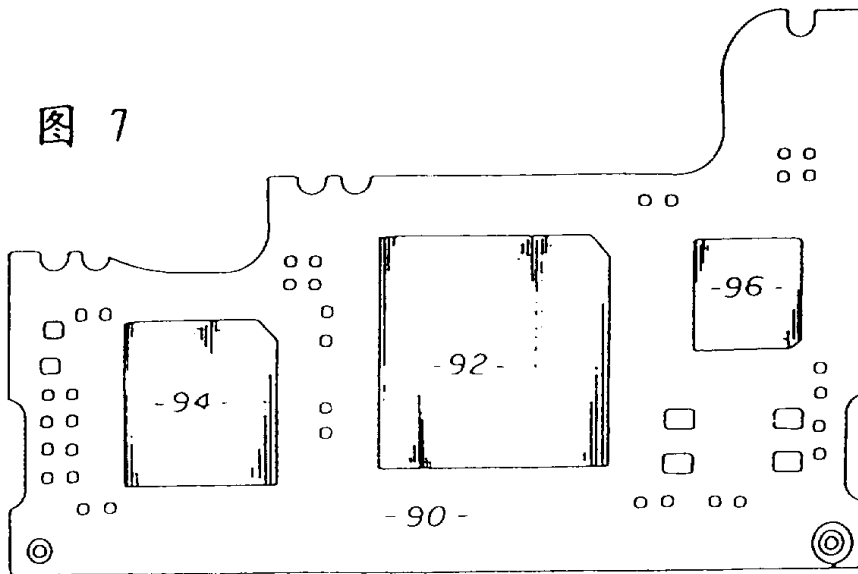


图 7

图 2

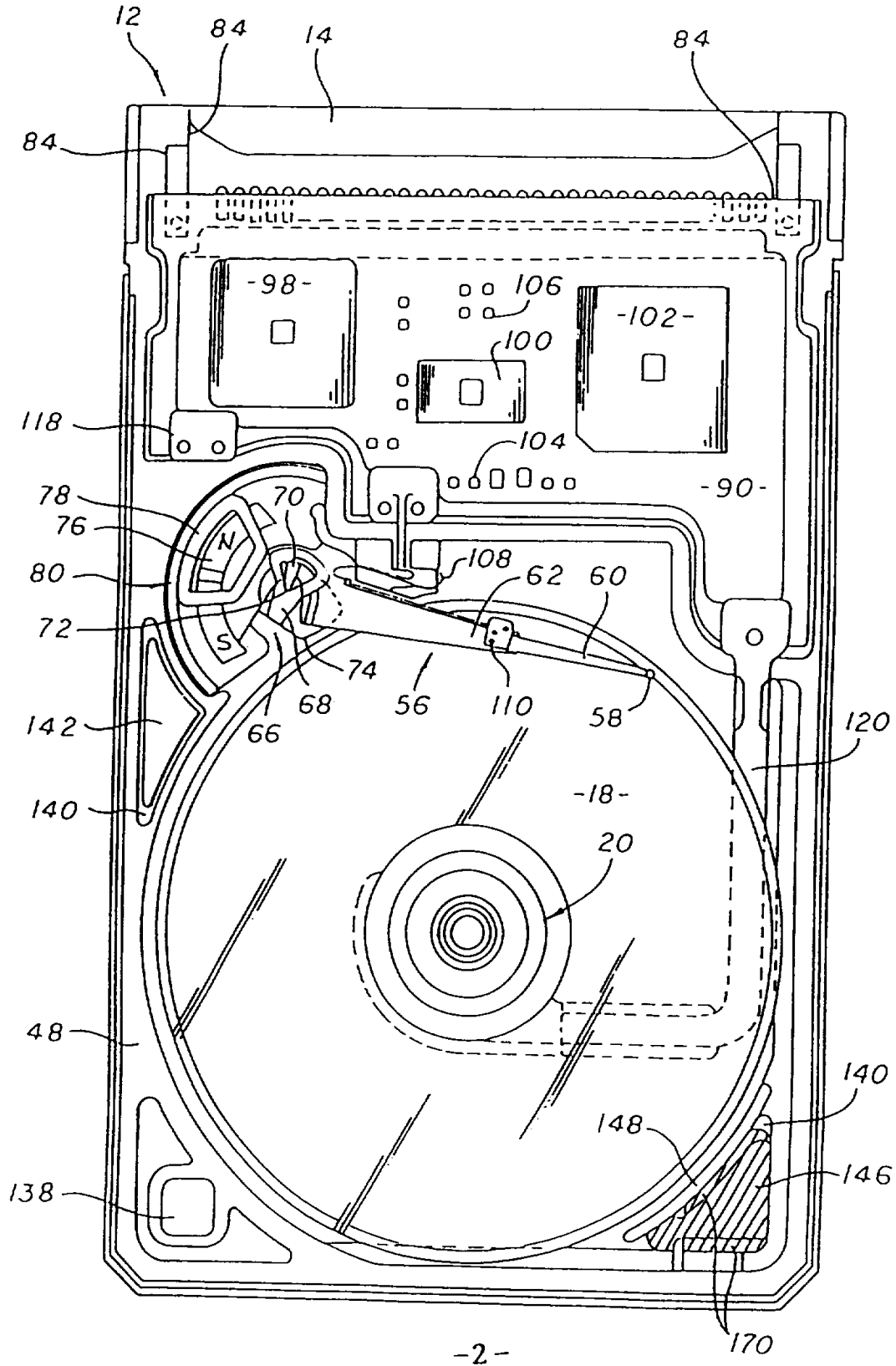
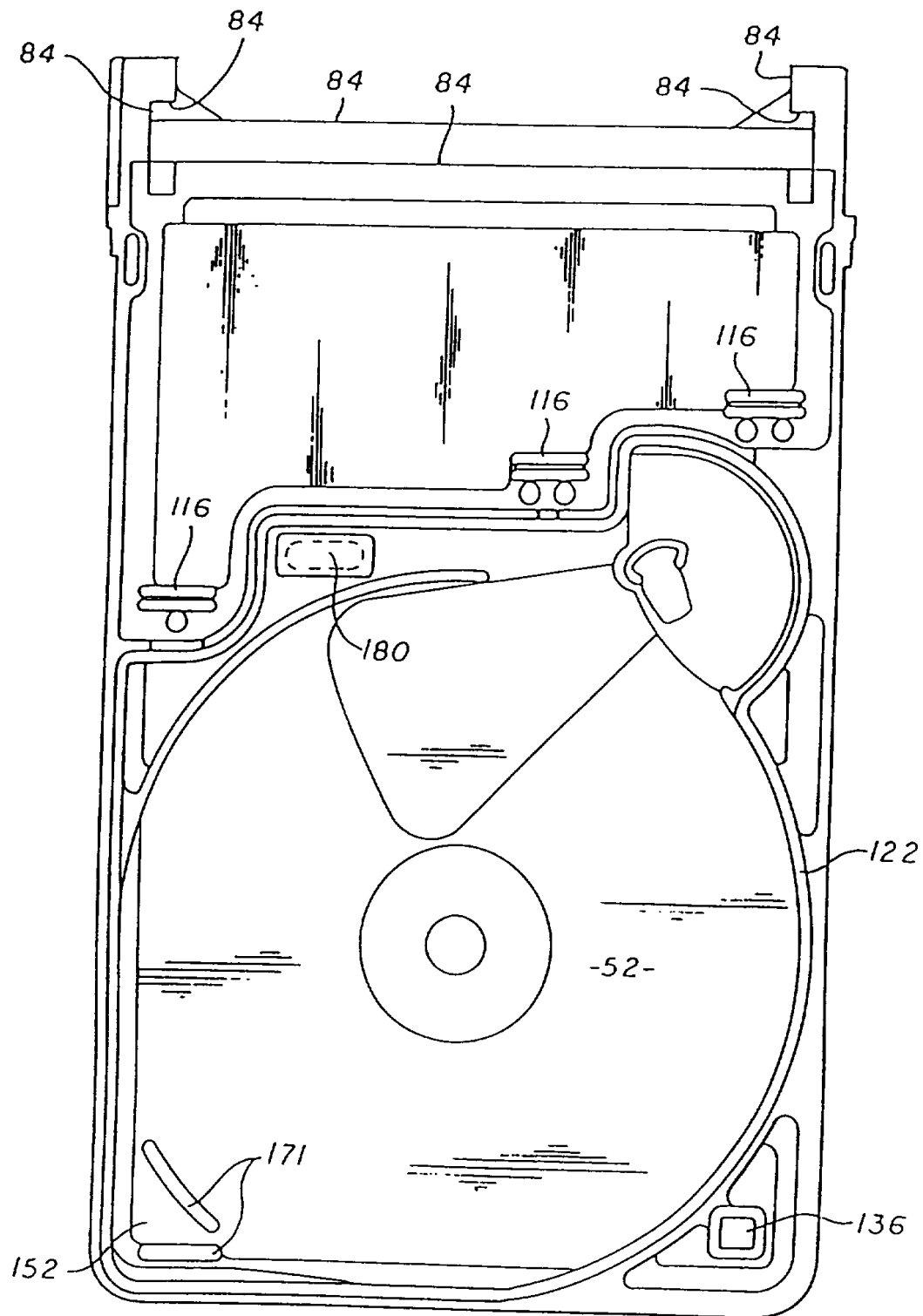


图 3



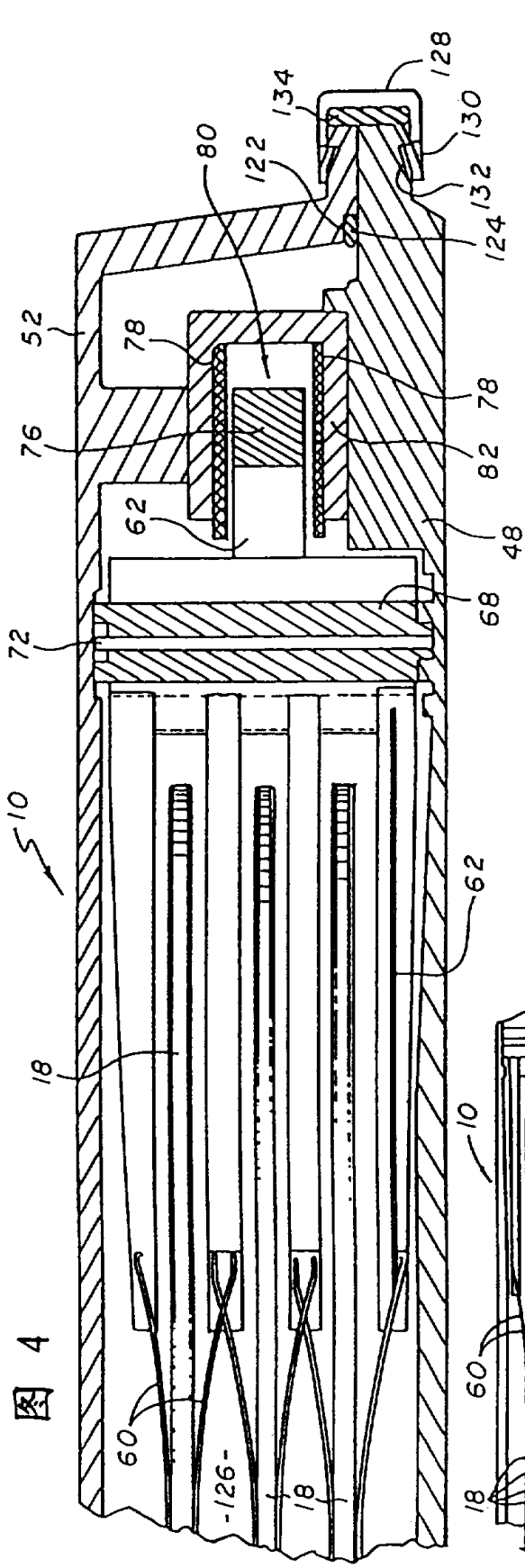


图 4

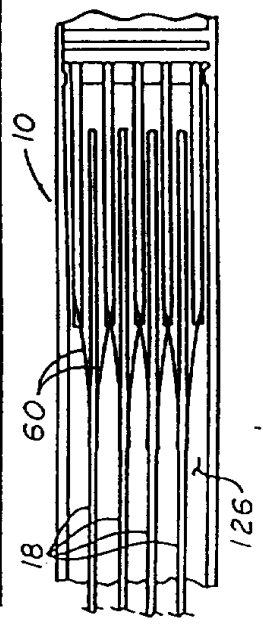


图 4A

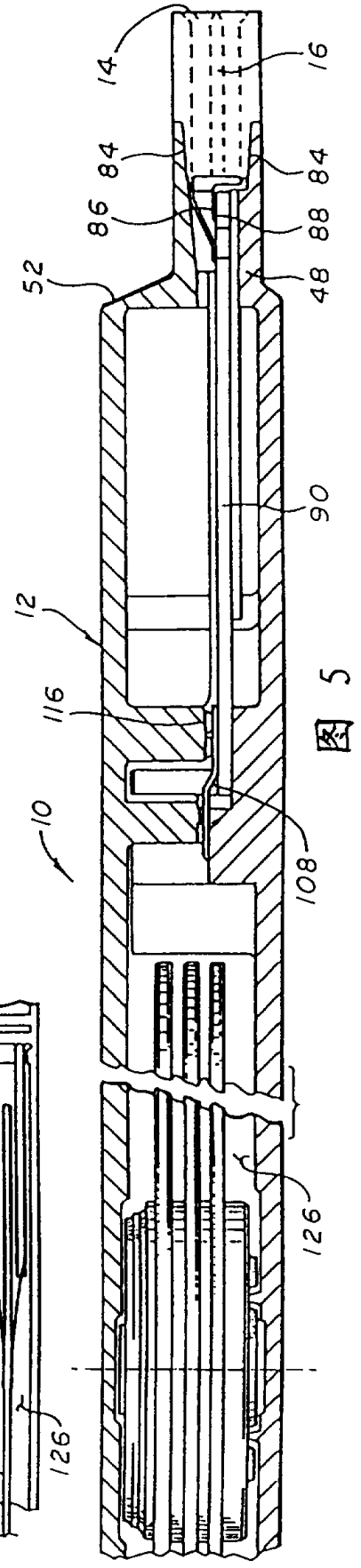


图 5

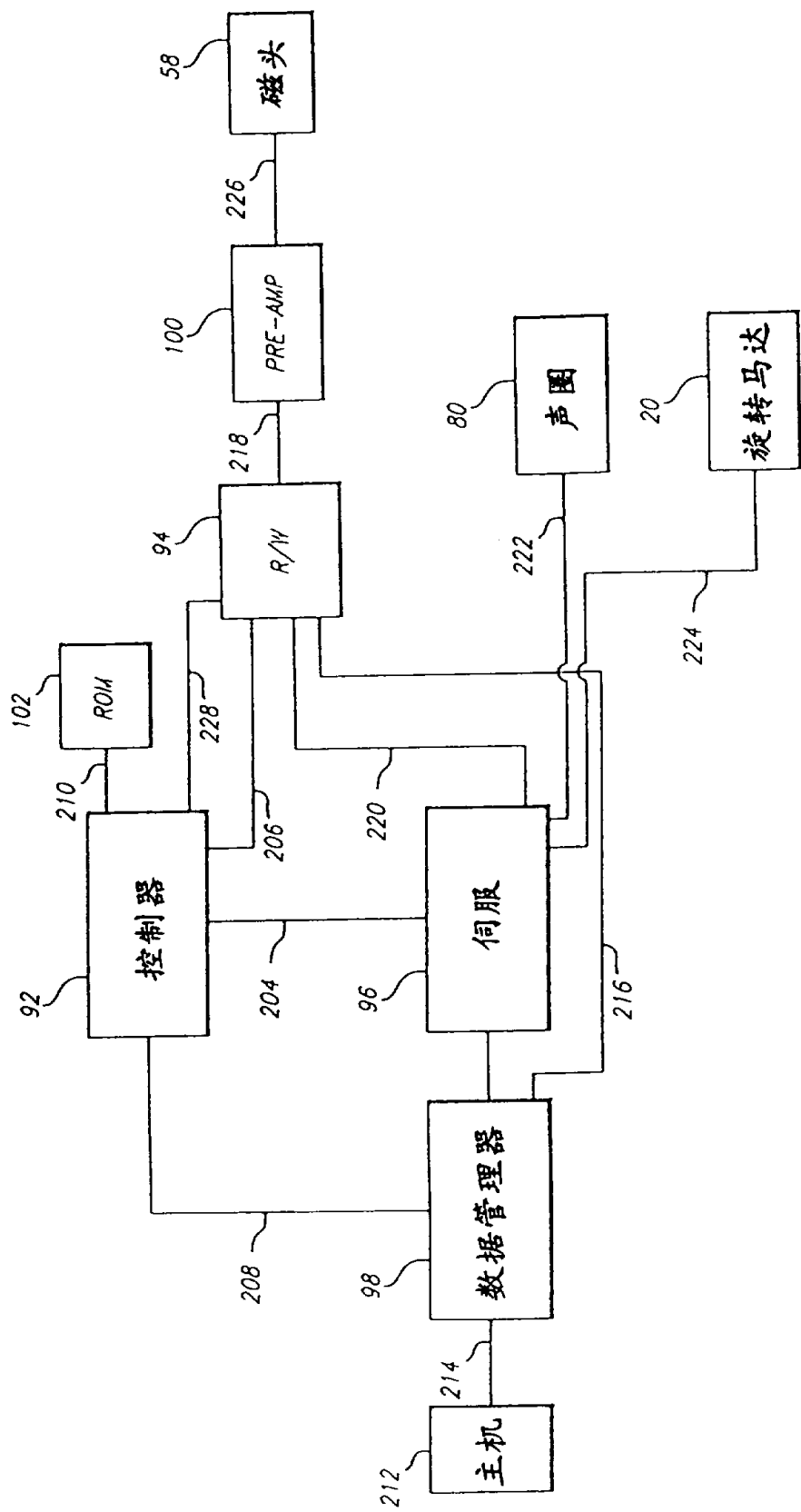


图 8

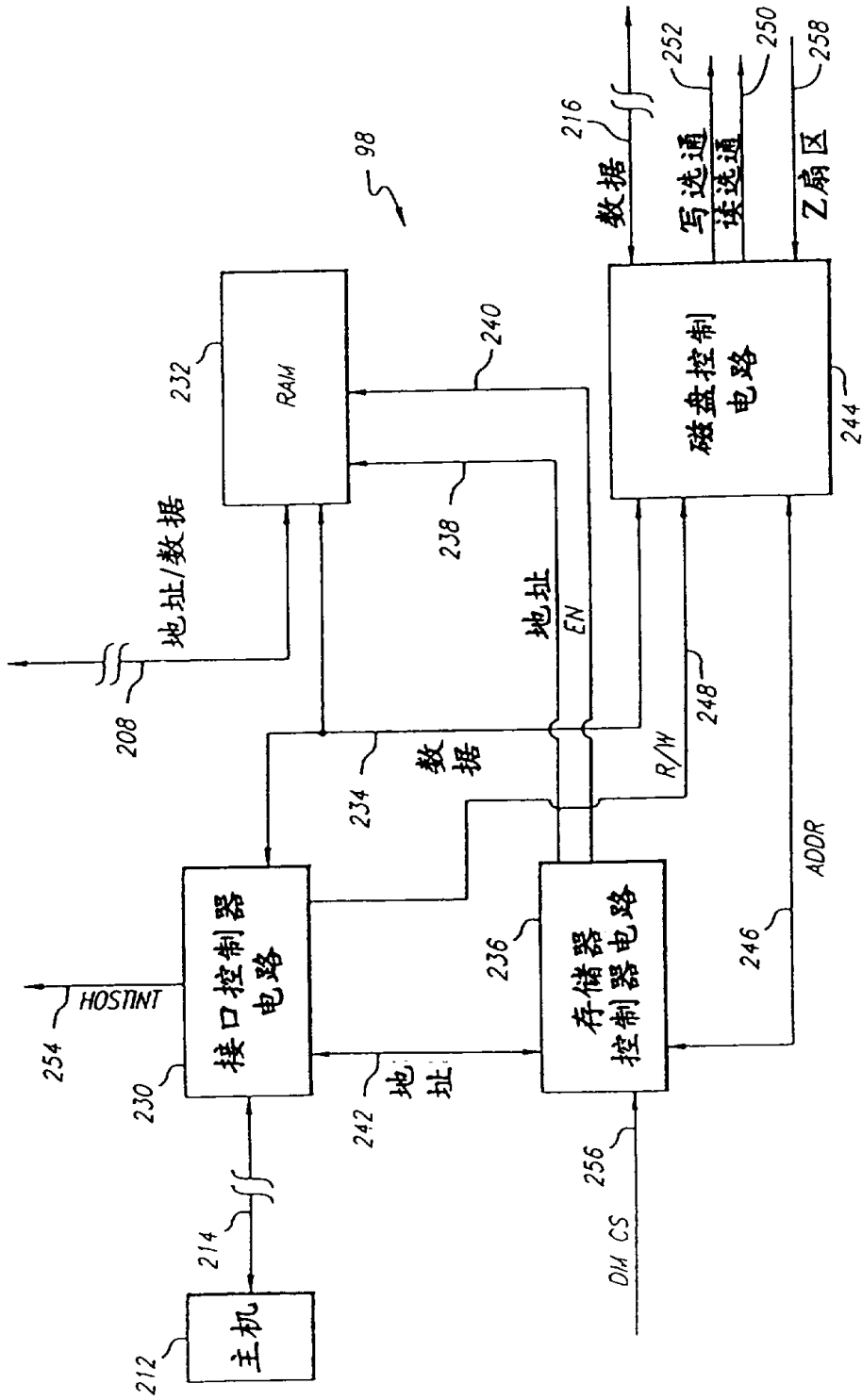


图 9

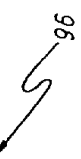
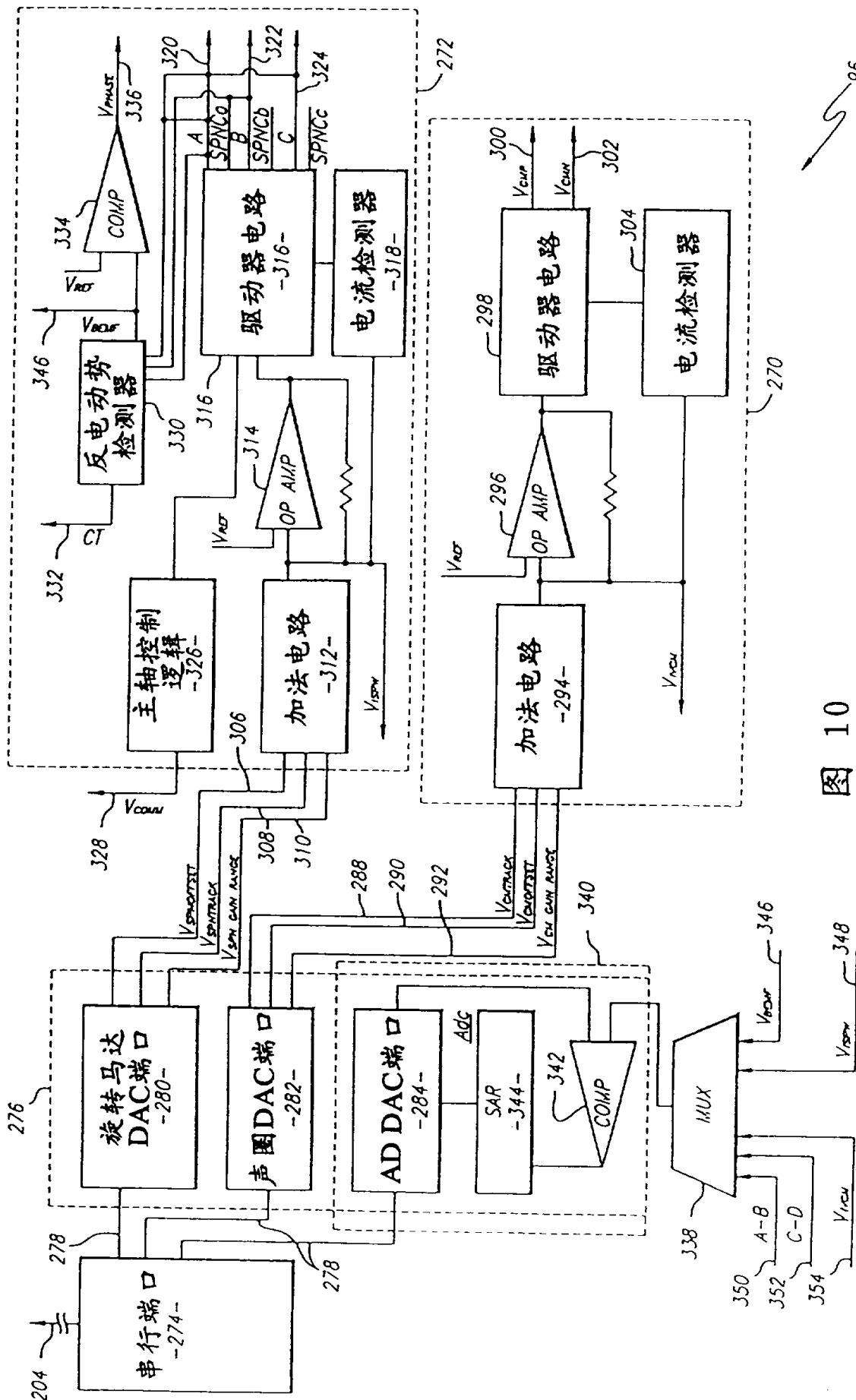


图 10

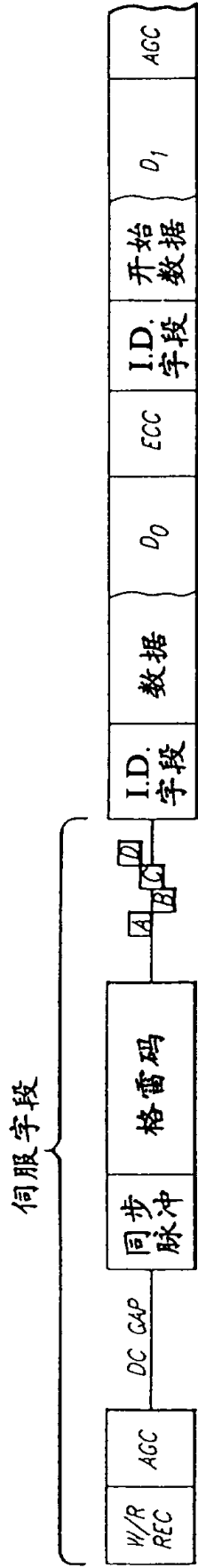


图 11

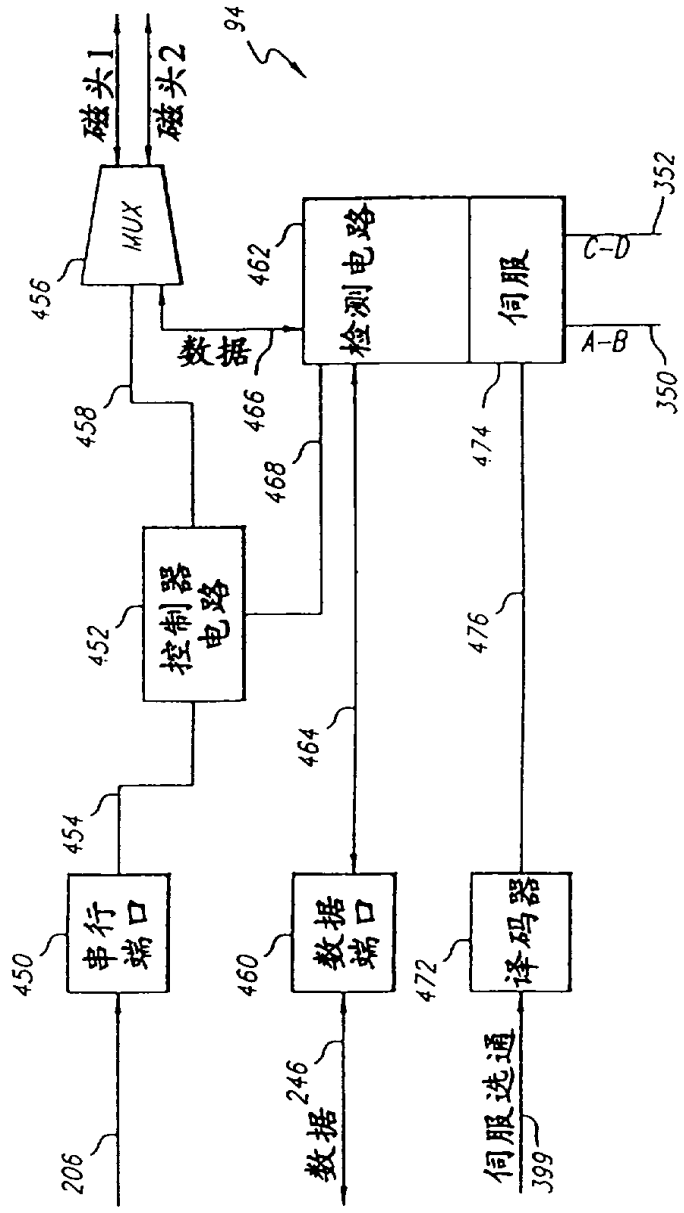


图 13

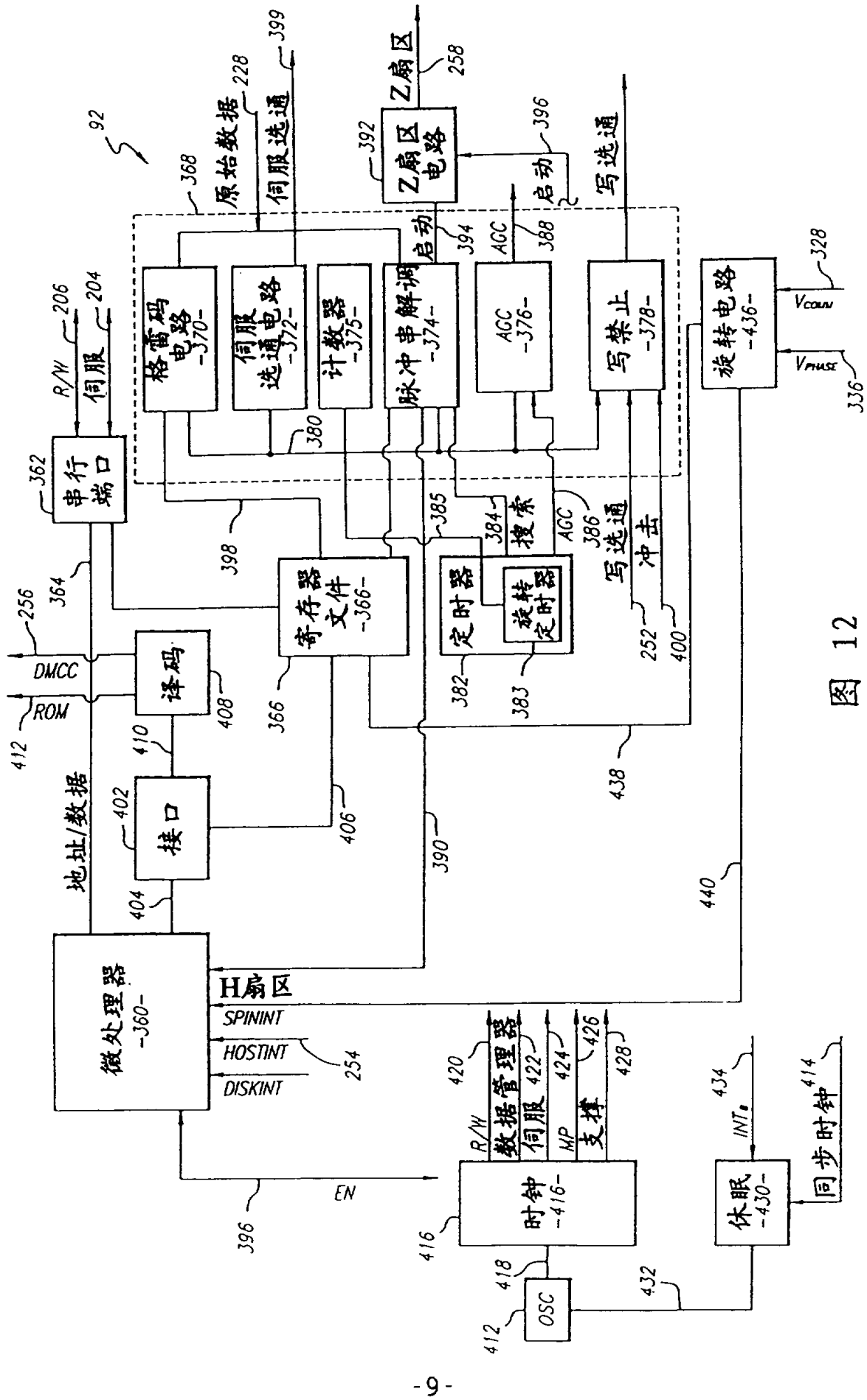


图 12

图 14A

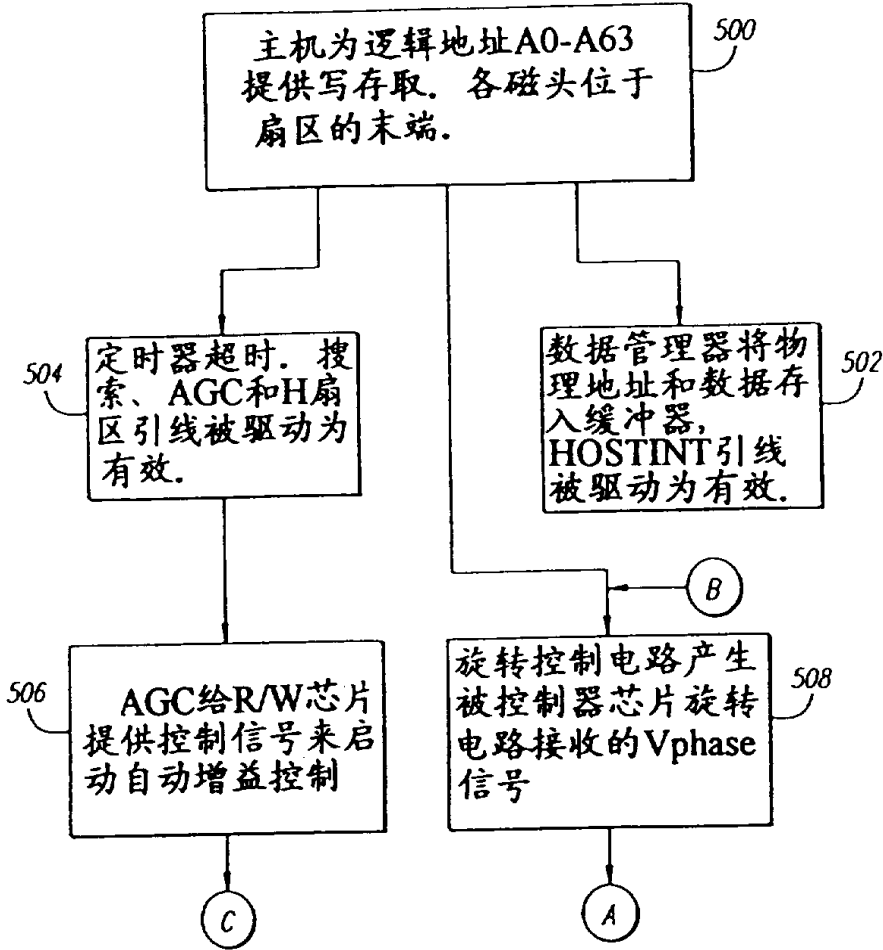


图 14B

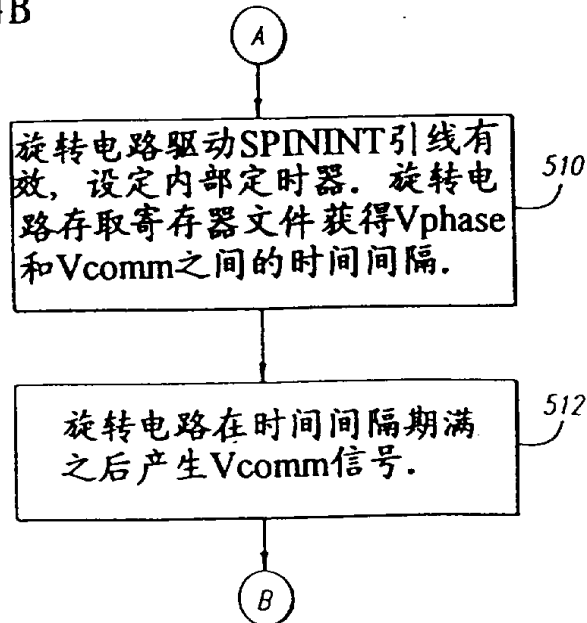


图 14C

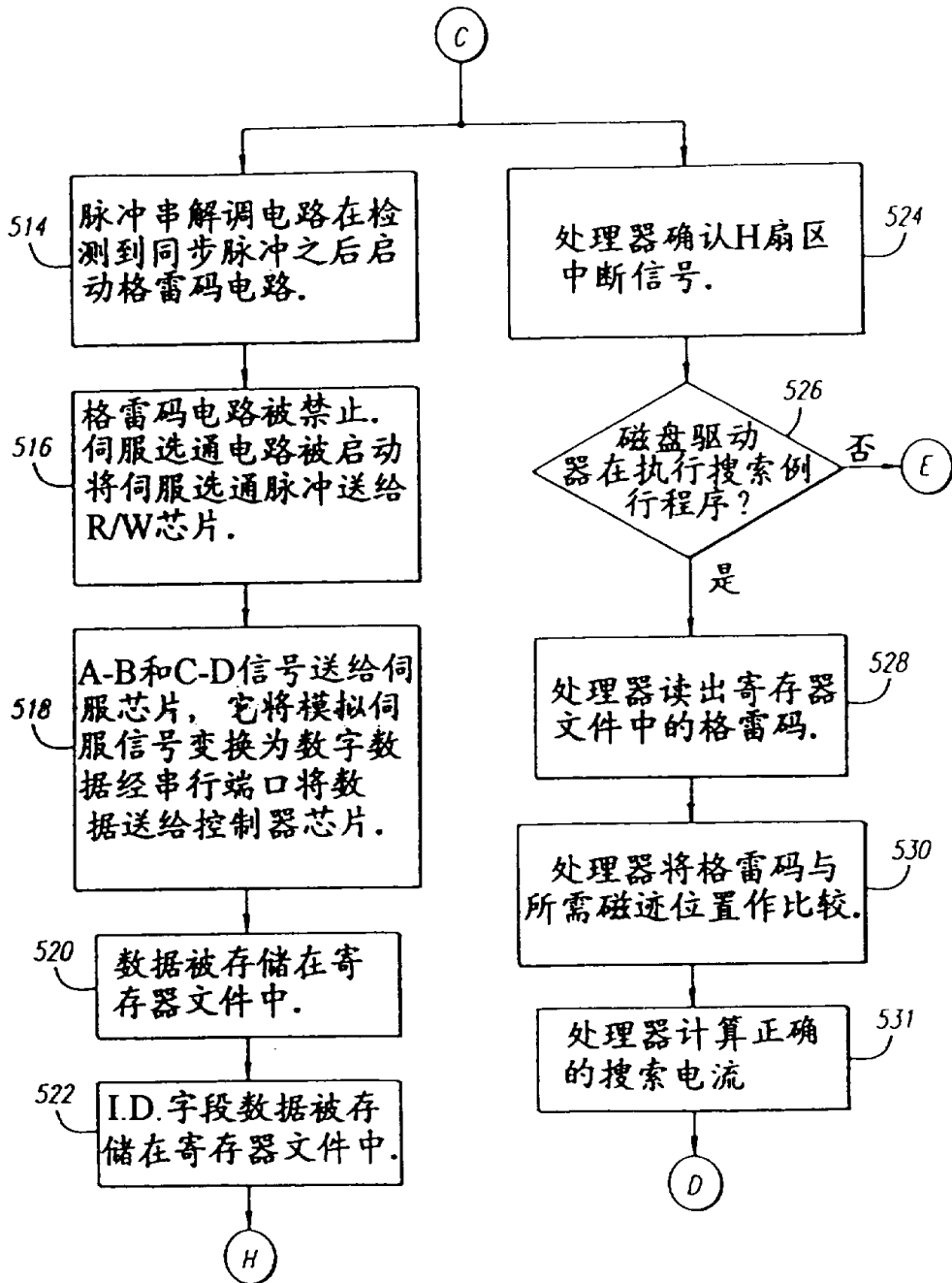


图 14D

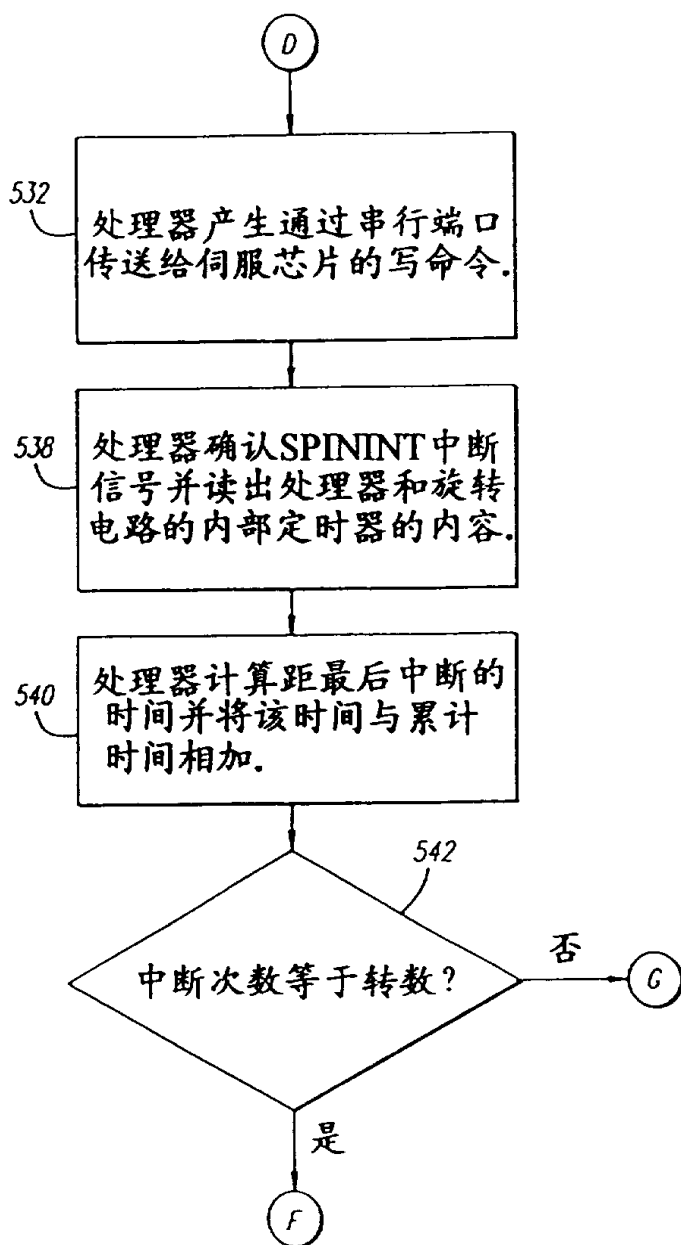


图 14E

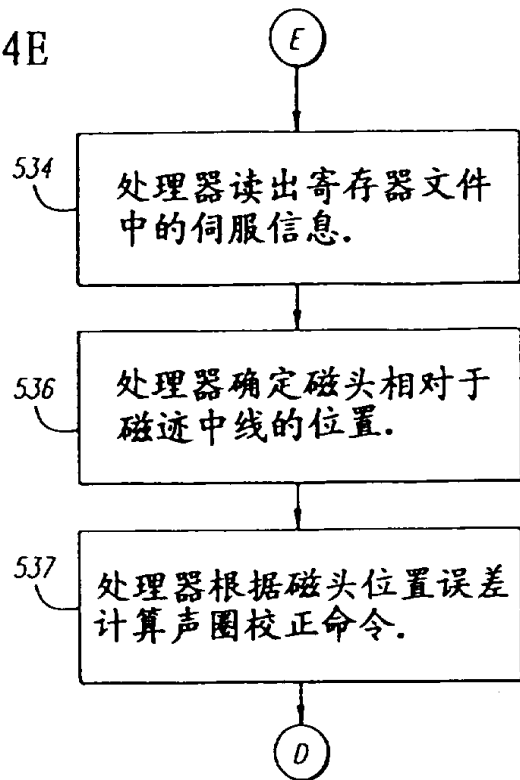


图 14G

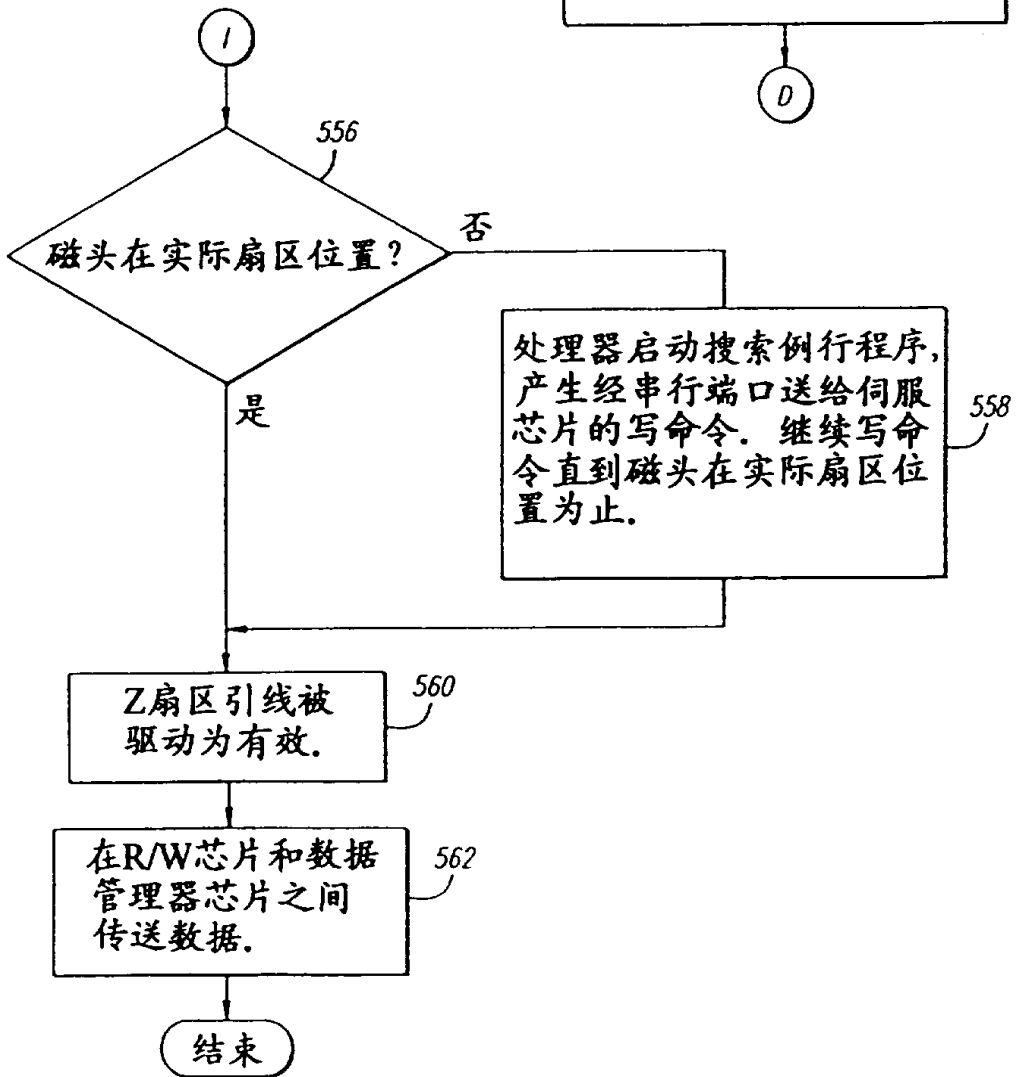


图 14F

