

公告本

發明專利說明書

101年9月28日修正替換頁

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95108386

※申請日期：95.3.13

※IPC 分類：H01L 29/786 (2006.01)

一、發明名稱：(中文/英文)

薄膜電晶體、薄膜電晶體面板及其製造方法

THIN FILM TRANSISTOR, THIN FILM TRANSISTOR PANEL, AND METHOD OF
MANUFACTURING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

三星顯示器公司 / SAMSUNG DISPLAY CO., LTD.

代表人：(中文/英文)

申相澈 / SHIN, SANG CHEOL

住居所或營業所地址：(中文/英文)

韓國京畿道龍仁市器興區三星2路95番地

95, Samsung 2 Ro, Giheung-Gu, Yongin-City, Gyeonggi-Do, 446-711 Korea

國籍：(中文/英文)

韓國 / KOREA

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 崔竣厚 / CHOI, JOON-HOO
2. 高俊哲 / GOH, JOON-CHUL
3. 崔凡洛 / CHOI, BEOHM-ROCK

國籍：(中文/英文)

- 1.-3. 韓國 / KOREA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為：。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 韓國、 2005/03/14、 10-2005-0021014

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係關於一TFT、一TFT陣列面板、以及該TFT陣列面板之一種製造方法。該TFT陣列面板之一種製造方法包括下列步驟：在一基板上形成彼此隔開之一第一電極與一第二電極、在該基板上形成一包含非晶矽與多晶矽的一矽層、藉由圖案化該矽層來形成一半導體、在該半導體上形成一閘極絕緣層、在該閘極絕緣層上形成一在該半導體對面的第三電極、在該第三電極上形成一鈍化層、及在該鈍化層上形成一圖素電極。該TFT陣列面板具有高移動性因為該TFT在該TFT的通道區域包括了多晶矽。

六、英文發明摘要：

The present invention relates to a TFT, a TFT array panel, and a method of manufacturing the TFT array panel. A method of manufacturing the TFT array panel includes the steps of forming a first electrode and a second electrode that are separated from each other on a substrate, forming a silicon layer including amorphous silicon and polycrystalline silicon on the substrate, forming a semiconductor by patterning the silicon layer, forming a gate insulating layer on the semiconductor, forming a third electrode that is opposite to the semiconductor on the gate insulating layer, forming a passivation layer on the third electrode, and forming a pixel electrode on the passivation layer. The TFT array panel has high mobility because the TFT include polycrystalline silicon at the channel region of the TFT.

七、指定代表圖：

(一)本案指定代表圖為：第(4)圖。

(二)本代表圖之元件符號簡單說明：

110	基板	190	圖素電極
124b	控制電極	270	共用電極
127	儲存電極線	360	障壁
140	閘極絕緣層	370	有機發光件
154b	半導體	P	圖素
163b	歐姆接觸		
165b	歐姆接觸		
171	資料線		
173b	輸入電極		
175b	輸出電極		
180	鈍化層		
185b	接觸孔		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

本申請案請求申請於2005年3月14日之韓國專利申請案號2005-0021014的優先權，而該優先權案之內容係藉由引述的方式而全部納入本案中。

5 **【發明所屬之技術領域】**

發明領域

本發明係關於一種薄膜電晶體(TFT)、一種TFT陣列面板、及一種該TFT陣列面板的製造方法。

【先前技術】

10 發明背景

依照結晶的狀態，會有兩種類型的矽。一種為非晶矽及另一種為晶矽。

非晶矽通常係用來形成一顯示裝置中所採用之TFT的半導體，該顯示裝置係使用一具有一相對地低熔點的玻璃基板。這是因為非晶矽可以在低溫下薄薄地沉積在基板上。

然而，非晶矽具有低電移動性的問題。因為這樣的問題，非晶矽可能不適合應用於大型顯示裝置的半導體。

藉由使用多晶矽來代替非晶矽可以解決低電移動性的問題。多晶矽具有良好的電子特性，諸如高電移動性、在高頻率
20 操作中有較好的表現、及減少漏電流。

多晶矽通常係藉由將非晶矽雷射退火，諸如準分子雷射退火技術(excimer laser annealing technology)或連續橫向長晶技術(sequential lateral solidification technology)，所製得。因此，這樣增加了顯示面板的製造成

本。同時，在這個例子中，要在整個顯示面板上得到具有均勻的結晶度之多晶矽係為困難的。

【發明內容】

發明概要

- 5 本發明提供一以低成本生產之顯示面板，並在該面板的整個面積上表現一致的特性。

本發明亦提供該顯示面板的一種製造方法。

- 10 依據本發明之一方面，一TFT包括形成在一基板上並相互間隔開的一第一電極及一第二電極、形成在該第一及第二電極上並具有非晶矽與多晶矽之一半導體、形成在該半導體中之一第一絕緣層、與形成在該第一絕緣層上並放置於該半導體上之一第三電極。

- 15 在此，在半導體中相對於非晶矽而言，多晶矽的比例在靠近該第三電極之該半導體的一第一表面上係為最高的，並且會從底部朝向該半導體之該第一表面增加。在該半導體中，多晶矽的每一顆結晶粒的尺寸可大於 $200\text{\AA}$ 。

- 20 該TFT可進一步包括個別地形成在介於該第一電極與該半導體之間，及介於該第二電極與該半導體之間的一第一歐姆接面與一第二歐姆接面。該第一及第二歐姆接面可包括摻雜有雜質的非晶矽，而該半導體可包括矽。

該TFT可進一步包括形成在介於該半導體與該第一絕緣層之間的一第二絕緣層。該第二絕緣層可具有一實質上與該半導體相同之一平面形狀，或該第二絕緣層可覆蓋住該半導體的整個部分。

依據本發明之另一方面，一TFT陣列面板包括一基板、形成於該基板上的一第一TFT、及連接至該第一TFT的一圖素電極。

在此結構中，該第一TFT包括一具有放置成面對彼此之一第一表面與第二表面的半導體、與該半導體重疊且與該
5 半導體之該第一表面接觸的一第一電極、與該半導體重疊並同時與該半導體之該第一表面接觸及連接至該圖素電極的一第二電極、形成於該半導體之該第二表面上的一第一絕緣件、及形成於該第一絕緣件上並放置成與該半導體重
10 疊的一第三電極。

該半導體包括非晶矽與多晶矽。在該半導體中相對於非晶矽而言，多晶矽的比例在該第二表面上係為最高的。在該半導體中相對於非晶矽而言，多晶矽的比例會自該第一表面朝向該第二表面增加。

15 在該半導體中，多晶矽的每一顆結晶粒尺寸可大於200Å，及該基板係比該第二表面更接近該半導體。

該第一TFT可進一步包括個別地形成在介於該半導體與該第一電極之間及介於該半導體與該第二電極之間的一第一歐姆接面和一第二歐姆接面。該半導體可包括矽，而
20 該第一及第二歐姆接面可包括摻雜有雜質的非晶矽。

該TFT陣列面板可進一步包括形成在介於該半導體與該第一絕緣件之間的一第二絕緣件。該第二絕緣件可具有一實質上與該半導體相同的平面形狀，或該第二絕緣件可覆蓋住該半導體的整個部分。

該TFT陣列面板可進一步包括在該圖素電極相對立的一共用電極，及可進一步包括介於該圖素電極與該共用電極之間的一有機發光件或一液晶層。

依據再另一方面，一TFT陣列面板的製造方法包括下列
5 步驟：(A)在一基板上形成與彼此間隔開來的一第一電極與一第二電極、(B)在該基板上形成一包括非晶矽及多晶矽的一矽層、(C)藉由圖案化該矽層來形成一半導體、(D)在該半導體上形成一閘極絕緣層、(E)形成與該閘極絕緣層上之該半導體重疊的一第三電極、(F)在該第三電極上形成一鈍化
10 層、以及(G)在該鈍化層上形成一圖素電極。

該矽層可藉由化學氣相沉積(CVD)或濺鍍來形成。該步驟(B)可包括一化學氣相沉積製程，該製程使用一種由一含矽氣體與氫所組成之混合氣體作為反應氣體來進行。在此例子中，該含矽氣體之一較佳體積可為少於該反應氣體總
15 體積的0.05%，及該化學氣相沉積製程可在一250°C至370°C的沉積溫度下來進行。該含矽氣體可包括SiH₄、SiH₂Cl₂、及SiH₂F₂中至少一種。

該步驟(B)可包括使用一矽靶材來進行的一濺鍍製程。在此例子中，該濺鍍製程可包括藉由使用由一惰性氣體及
20 氫所組成之一混合氣體來形成一種晶層的步驟、以及一僅將該惰性氣體導入一反應室中以及在該種晶層上生成矽的步驟。另外，該濺鍍製程可在一250°C至370°C的沉積溫度以及0mTorr至5.5mTorr的工作壓力下來進行。該惰性氣體可為氬氣。

TFT陣列面板的製造方法可進一步包括在介於該半導體與該閘極絕緣層之間形成一絕緣件的步驟。

另外，該TFT陣列面板的製造方法可進一步包括形成有一置於該圖素電極上之開口的障壁之步驟、一在該開口中
5 形成一有機發光件的步驟、以及一在該有機發光件上形成一共用電極的步驟。

圖式簡單說明

本發明之目的及其他優點將透過詳細描述本發明之較佳實施例並參照隨附之圖式之後而更為顯著。

10 第1圖為依據本發明一實施例之一OLED的一等效電路圖。

第2圖為依據本發明一實施例之一OLED的配置圖。

第3圖、第5圖、及第7圖為沿著第2圖上III-III'所截取出來的截面圖及例示第2圖之OLED的其他實施例。

15 第4圖、第6圖、及第8圖為沿著第2圖上IV-IV'所截取出來的截面圖及例示第2圖之OLED的其他實施例。

第9圖、第11圖、第14圖、第16圖、第18圖、及第20圖為用來解釋製造如第2圖至第4圖中所示之OLED中間製造步驟的配置圖。

20 第10A圖及第10B圖為沿著第9圖中XA-XA'與XB-XB'所截取出來的簡要截面圖。

第12A圖及第12B圖為沿著第11圖中XIIA-XIIA'與XIIB-XIIB'所截取出來的簡要截面圖。

第13圖為顯示透過一穿透式電子顯微鏡(TEM)所拍攝

之一半導體的一縱向圖解相片。

第15A及15B圖為沿著第14圖中XVA-XVA'與XVB-XVB'所截取出來的簡要截面圖。

第17A及17B圖為沿著第16圖中XVIIA-XVIIA'與
5 XVIIIB-XVIIIB'所截取出來的簡要截面圖。

第19A及19B圖為沿著第18圖中XVIII A-XVIII A'與XVIII B-XVIII B'所截取出來的簡要截面圖。

第21A及21B圖為沿著第20圖中XXIA-XXIA'與XXIB-XXIB'所截取出來的簡要截面圖。

10 第22圖為顯示依據本發明另一實施例之LCD的等效電路圖。

【實施方式】

較佳實施例之詳細說明

本發明之較佳實施例現在將參照隨附的圖式來做更詳細的說明，其中該等圖式係顯示本發明的較佳實施例。然而，本發明可用不同的形式來實施而因此，本發明不應被解釋成受限於在此所說明的實施例中。反而，此等實施例係提供以使揭示內容更為仔細與完整，並將本發明之範圍完整的傳達給熟悉技藝者。

20 在圖式中，各層、膜、及區域的厚度有被放大以清楚的顯示出來。從頭到尾，同樣的元件編號是指同樣的元件。當一元件，諸如一層、膜、區域、或基板被引述為在另一個元件的“上方”，該元件可以是直接在其他元件上面或是中間也可以有出現插入的元件。

在下文中，依據本發明之較佳實施例的有機發光顯示器(OLEDs)將參照隨附的圖式來說明。

首先，依據本發明一實施例之一OLED的一等效電路將參照第1圖來詳細的說明。

5 參照第1圖，此實施例之OLED包括一複數個信號線及一複數個連接至該等信號線的圖素P並且以實質上一矩陣的方式配置。

該信號線包括一複數個用於傳輸閘極信號的閘極線121(也稱之為“掃描信號”)、一複數個用於傳輸資料信號的資料線171、及一複數個用於傳輸驅動電壓之驅動電壓線172。該閘極線121係實質上以橫列方向延伸並實質地與彼此相互平行，而該資料線171與該驅動電壓線172係實質地以一縱列方向延伸並實質地與彼此相互平行。

15 每一個圖素P具有一有機發光二極體LD、一驅動電晶體Qd、一電容器Cst、及一交換電晶體Qs。

該驅動電晶體Qd具有三個終端：一連接至該交換電晶體Qs的控制終端；一連接至該等驅動電壓線172其中之一的輸入終端；及一連接至該有機發光二極體LD的輸出終端。

20 該有機發光二極體LD具有一連接至該驅動電晶體Qd之該輸出終端的陽極以及一連接至一公共電壓Vcom的陰極。該有機發光二極體LD會對供應至該驅動電晶體Qd的電流來反應而產生光。自該有機發光二極體LD所放射出之光的亮度會依據所供應之電流的強度而有所不同。因此，所欲顯示之影像可以藉由控制供應至該有機發光二極體LD的電

流來得到。在此，電流主要係取決於介於該驅動電晶體Qd之閘極終端與源極終端之間的一電壓。

該交換電晶體Qs具有三個終端：一連接至該閘線121其中之一之控制終端；一連接至該資料線171其中之一之輸入
5 終端；及一連接至該驅動電晶體Qd之控制終端的輸出終端。依照供應至該閘線121的閘極信號，該交換電晶體Qs將傳輸供應至該資料線171與該驅動電晶體Qd的資料信號。

該電容器Cst係連接在介於該驅動電晶體Qd之控制終端與輸入終端之間。該電容器Cst以一電荷的方式儲存供應至
10 該驅動電晶體Qd之控制終端的資料信號並保留該儲存的電荷。

以下，上述之OLED的結構將參照第2圖至第8圖、及再次參照第1圖來詳細的說明。

第2圖為依據本發明一實施例之一OLED的配置圖，第3
15 圖、第5圖、與第7圖係沿著第2圖之III-III'所截取出來的截面圖，及第4圖、第6圖、與第8圖係沿著第2圖之IV-IV'所截取出來的截面圖。第3-8圖例示了第2圖之OLED的其他實施例。

參照第2圖至第4圖，一複數個資料導體係形成在一由玻
20 璃或其類似者所製得之一透明絕緣基板110上，該等資料導體包括該等複數個資料線171、該等複數個驅動電壓線172、及一複數個成對之第一與第二輸出電極175a與175b。

用於傳輸資料信號之該等資料線171係實質地縱向延伸以與該閘線121交叉。每個資料線171之一端部(未圖示)可形

成為比同資料線171其他的部分寬以連接至一不同層或一
外接元件。在用來產生該資料信號之資料驅動器(未圖示)
係整合入該基板110中的狀況中，該資料線171可直接連接
至該資料驅動器。每一個資料線171包括一複數個橫向突出
5 的第一輸入電極173a。每一個該第一輸入電極173a之一邊
係面向其中一個該第一輸出電極175a的一邊。

用來傳輸驅動電壓之該驅動電壓線172係實質地縱向延
伸及放置為鄰近相對應的資料線171。每一個驅動電壓線
172包括一複數個橫向突出的第二輸入電極173b。每一個第
10 二輸入電極173b之一邊係面向其中一個第二輸出電極175b
的一邊。

該等資料導體171、172、175a、與175b可由諸如鉬(Mo)、
鉻(Cr)、鈦(Ti)、或鉭(Ta)、或任何上述金屬之合金等一耐
火金屬所製得。該等可被構形為一多層結構，其中包括至
15 少兩層導電層(未圖示)具有不同的物理特性。在此一結構
中，兩層導電層其中之一係由一耐火金屬所製成，而另一
層係由諸如一含鋁(Al)金屬、一含銀(Ag)金屬、或一含銅(Cu)
金屬之一低電阻率的金屬所製成以在該等資料導體171、
172、175a、與175b中減少信號延遲或電壓下降。一所欲之
20 多層結構例子為一由Al或一Al合金所製成的下層以及一由
Cr、Mo、或一Mo合金所製成的上層。

該等資料導體171、172、175a、與175b全部的側邊係較
佳地相對該基板110的表面有介於約30°與約80°之間的斜
度。

一複數個島型歐姆接觸163a、163b、165a、與165b係分別地形成在該等資料導體171、172、175a、與175b上。該等歐姆接觸163a、163b、165a、與165b係由有高度摻雜諸如磷(P)之N-型雜質的矽化物或N+氫化非晶矽(縮寫為“a-Si”)所製得。

一複數個半導體154a係形成在該歐姆接觸163a與165a上，及一複數個半導體154b係形成在該歐姆接觸163b與165b上。如第3圖中所示，每一個半導體154a係透過該等歐姆接觸163a與165a來連接至該第一輸入電極173a與該第一輸出電極175a，並且部分地與該第一輸入電極173a和該第一輸出電極175a重疊。同時，如第4圖中所示，每一個半導體154b係透過該等歐姆接觸163b與165b來連接至該第二輸入電極173b與該第二輸出電極175b，並且部分地與該第二輸入電極173b和該第二輸出電極175b重疊。

該等半導體154a與154b包含微晶矽或非晶矽，及多晶矽。該等半導體154a與154b之底部主要由微晶矽或非晶矽所組成，而頂部(特別是接近上表面的部分)主要由多晶矽所組成。任擇地，在每個半導體中，多晶矽的量係從底部朝向該半導體之上表面增加。每個多晶矽晶粒的一較佳尺寸係為大於約200Å。

由氮化矽(SiNx)或氧化矽(SiO₂)所製成之一閘極絕緣層140係形成在該半導體154a與154b上面。如第5圖和第6圖所顯示之第2圖中OLED的一另一實施例中，一複數個絕緣件140a與140b可形成在介於該閘極絕緣層140與該等半導體

154a和154b之間。在此結構中，該等絕緣件140a與140b具有實質上和該等半導體154a與154b相同的平面形狀。然而，如第7圖與第8圖中所示的另外一個實施例中，該等絕緣件140a與140b可形成為完全覆蓋住該等半導體154a與154b。

回到第2-4圖，一複數個包括該複數個閘線121與一複數個第二控制電極124b的閘導體係形成在該閘極絕緣層140上。

用於傳輸閘極信號的該閘線121係實質地橫向延伸以穿過該資料線171。每一閘線121包括一複數個突向相對應之半導體154a的第一控制電極124a。每一個第一控制電極124a係部份地與該半導體154a、該第一輸入電極173a、及該第一輸出電極175a重疊。每一個閘線121之一端部(未圖示)可形成為比同閘線121其他的部分寬以與一不同層或一外接元件連接。

每一個第二控制電極124b係由一較大尺寸之擴充部、一自該擴充部向下延伸之一垂直部分、及一連接該垂直部分與一儲存電極線127的橫向部分所組成的，該儲存電極線係位在該第二控制電極124b的右方並沿著該驅動電壓線172而延伸。該第二控制電極124b的擴充部係與該半導體154b重疊。同時，該第二控制電極124b的擴充部係部份地與該第二輸入電極173b和該第二輸出電極175b重疊。該儲存電極線127係與該驅動電壓線172重疊，而且該重疊的部分即變為儲存電極Cst。

一第一控制電極124a、一第一輸入電極173a、及一第一輸出電極175a即形成一切換TFT Qs，再加上一半導體154a和一對歐姆接觸163a與165a。該切換TFT Qs之一通道係形成在該半導體154a中並介於該第一輸入電極173a與該第一輸出電極175a之間。一第二控制電極124b、一第二輸入電極173b、及一第二輸出電極175b即形成一驅動TFT Qd，再加上一半導體154b和一對歐姆接觸163b與165b。該驅動TFT Qd之一通道係形成在該半導體154b中並介於該第二輸入電極173b與該第二輸出電極175b之間。

特別地，該切換TFT Qs與該驅動TFT Qd之該等通道係形成在靠近與該閘極絕緣層140接觸之半導體154a與154b的上表面。此等靠近上表面的部分係由有良好電器特性之多晶矽所組成的。因此，相較於具有一僅由非晶矽所組成之半導體或是底部由多晶矽組成之半導體的另一種不同的TFT來說，以此方式所形成之TFT Qs與Qd具有良好的TFT特性。

該閘導體121與124b係由一含Al金屬、一含Ag金屬、一含Cu金屬、一含Mo金屬、Cr、Ti、Ta、或任何上述金屬之合金所製得。該等導體可構形為一多層結構，其中包括至少二種具有不同物理特性的導電層(未圖示)。在該結構中，兩層導電層中之一層係由一低電阻率之金屬，諸如一含Al金屬、一含Ag金屬、或一含Cu金屬，所製得以減少信號延遲或在該閘導體121與124b中減少電壓下降。其他導電層係由具有良好物理、化學、及電器接觸特性之材料與其他諸

如銦錫氧化物(ITO)和銦鋅氧化物(IZO)之材料所製得。舉例來說，Mo、Cr、Ta、Ti、或該等之合金可用來形成同樣的層。該等兩層之組合較為所欲的例子為一Cr下層與一Al(或Al合金)上層，及一Al(或Al合金)下層與一Mo(或Mo合金)上層。

一鈍化層180係形成在該閘線121、該第二控制電極124b、及該閘極絕緣層140上。該鈍化層180係由一無機絕緣體、一有機絕緣體、或一具有低於4.0之介電常數的低介電絕緣體所製得。該低介電絕緣體之所欲的例子為由藉由電漿輔助化學氣相沉積(PECVD)所產生的a-Si:C:O、a-Si:O:F等。用來形成該鈍化層180之該有機絕緣體可具有感光性。該鈍化層180之一上表面可為平坦的。該鈍化層180可構形為一雙層式結構，其包括一無機絕緣體下層及一有機絕緣體上層。此結構具有一良好的絕緣特性，並且保護該半導體154a與154b暴露出來的部分不受到損傷。

該鈍化層180備有一複數個接觸孔184以透過該等接觸孔184暴露出該第一控制電極124b。一複數個接觸孔185a與185b係形成在該鈍化層180與該閘極絕緣層140中以分別地暴露出該第一和第二輸出電極175a與175b。

一複數個圖素電極190與一複數個接觸輔助件85係形成在該鈍化層180上。

該圖素電極190與該接觸輔助件85係較佳由一諸如ITO或IZO的透明導體或一諸如Al、Ag、或任何該等之合金的良好反射材料所製得。



每一個圖素電極190係透過該接觸孔185b實際地與電器地連接至該第二輸出電極175b。每一個接觸輔助件85係透過該接觸孔185a與184連接至該第一輸出電極175a和該第二開電極124b。

- 5 由一有機絕緣體或一無機絕緣體所製得之一障壁360係形成在該鈍化層180與該圖素電極190上。該障壁360藉由以一堤狀的形狀環繞該圖素電極190之邊緣以界定出開口。

- 一複數個有機發光件370係形成在該電極190上。每一個有機發光件370係形成在由該障壁360所限定出來的開口
10 中。

- 每一有機發光件370可構形為一多層結構，其包括一產生光的發光層(未圖示)及一額外提供來改善該發光層發射效率的次要層(未圖示)。在該次要層中包括了一電子傳輸層、一電洞傳輸層、一電子注入層、及一電洞注入層。為了改善該發光層的發射效率，該電子傳輸層與該電洞傳輸
15 層引入平均量的電子和電洞，而該電子注入層與該電洞注入層加強了該電子和電洞的注射。此等次要層係可以被省略掉的。

- 一共用電極270係形成在該障壁360與該有機發光件370
20 上。該共用電極270接收共電壓以及係由諸如ITO或IZO的一透明導體、或諸如鈣(Ca)、鋇(Ba)、Cr、Al、或Ag之一反射金屬所製成。

一般，一頂部發光型OLED（光係從該發光層的上面發射）採用了一由不透明材料所製得的圖素電極190以及由一

透明材料所製得的一共用電極270，而一底部發光型OLED（光係從該發光層的底面發射）採用了由透明材料所製得的一圖素電極190以及由一不透明材料所製得的一共用電極270。

5 如第1圖中所示之有機發光二極體LD係由一圖素電極190、一有機發光件370、及一共用電極270所形成的。在此，該圖素電極190變成該有機發光二極體LD的一陽極以及該共用電極270變成一陰極。相反地，該圖素電極190可為該陰極以及該共用電極270可為該陽極。

10 每一個有機發光二極體LD依照用來形成該發光件370之一有機材料來獨特地展示三原色(紅、綠、和藍色)其中一色，而該等原色的空間總合 (spatial sum) 將被識別為一所欲之顏色。

15 接下來，一種製造如第2圖至第4圖中所示之OLED的方法將參照第9圖至第21B圖、及第2圖至第8圖來詳細說明。

第9圖、第11圖、第14圖、第16圖、第18圖、及第20圖為用來解釋製造如第2圖至第4圖中所示之OLED中間製造步驟的配置圖。第10A圖及第10B圖為沿著第9圖中XA-XA'與XB-XB'所截取出來的簡要截面圖，第12A及12B圖為沿著第11圖中XIIA-XIIA'與XIIB-XIIB'所截取出來的簡要截面圖，第13圖為一顯示透過一穿透式電子顯微鏡(TEM)所拍攝之一半導體的一縱向圖解相片，第15A圖及第15B圖為沿著第14圖中XVA-XVA'與XVB-XVB'所截取出來的簡要截面圖，第17A及17B圖為沿著第16圖中XVIIA-XVIIA'與

XVIIIB-XVIIIB'所截取出來的簡要截面圖，第19A及19B圖為沿著第18圖中XVIIIA-XVIIIA'與XVIIIB-XVIIIB'所截取出來的簡要截面圖，及第21A圖及第21B圖為沿著第20圖中XXIA-XXIA'與XXIB-XXIB'所截取出來的簡要截面圖。

5 第一製造步驟將參照第9圖至第10B圖來解釋。

一導電層係先藉由一濺鍍製程來形成在一絕緣基板110上。接著，一摻雜有N+雜質之一非晶矽層係藉由一化學氣相沉積(CVD)製程來沉積在該導電層上。

10 接下來，該導電層與該非晶矽層係選擇性地藉由光微影來蝕刻。因此，即形成了如第9圖、第10A圖、及第10B圖中所示之有第一輸入電極173a的一複數個資料線171、有第二輸入電極173b的一複數個驅動電壓線172、及一複數個成對的第一與第二輸出電極175a與175b、一複數個線性半導體161與162、及一複數個島型半導體165a'與165b'。

15 下一個步驟將參照第11圖、第12A圖、及第12B圖來解釋。

一本質式矽層係藉由一CVD製程或濺鍍製程來形成在如第10A圖與第10B圖中所示的結構上。

20 該CVD製程係在一 250°C 至 370°C 的沉積溫度下進行，並使用氫以及諸如 SiH_4 、 SiH_2Cl_2 、或 SiH_2F_2 之一含矽氣體的一混合氣體來作為一反應氣體。該含矽氣體的較佳體積為少於該反應氣體總體積的0.05%。

如第13圖中所示之TEM相片，在該CVD製程的啟始階段只有非晶矽(由黑色來表現)的生成在進行，但多晶矽(由白

色來表現)的量會隨著時間的經過而逐漸增加。最終，在該製程的最後階段只有多晶矽的生成在進行。

任擇地，在使用了反應性磁控濺鍍技術的濺鍍製程中，該基板110係放在有一矽靶材的一反應室中。在該製程中，該室中的壓力係維持在介於0mTorr與5.5mTorr之間以及該室中的溫度係維持在介於250°C與400°C之間。首先，一鈍氣，其為惰性氣體(諸如氫、氦、或氖)與氫的一混合物，係注入該反應室中，藉此一具有厚度低於100Å的極薄種晶層係沉積在該基板100上。該種晶層具有非晶矽或微晶形的狀態。接下來，將沒有含氫的惰性氣體注入該室中。在有氣體的注入下，矽的生成會在該種晶層上開始發生。在啟始的階段只會發生非晶矽的生成。然而，隨著製程時間的經過，多晶矽的生成會逐漸地增加。

在使用反應性磁控濺鍍裝置的濺鍍製程中，該矽膜的結晶度係由流向該基板110上在成長之矽膜的離子流量的量來控制，該離子流量係藉由供應到一電磁線圈之一電流強度來決定的。因此，適當的電流控制可以改善結晶度。

然而，在該種晶層先由濺鍍或CVD來形成之後，可以在該種晶層上藉由CVD或濺鍍來進行矽的生成。

以上述之方式所形成的多晶矽在整個基板110上具有均勻的結晶度。

接下來，該上覆之本質式矽層與該下伏之線性及島型雜質半導體161、162、165a'、與165b'係選擇性地藉由光微影來蝕刻。因此，形成了一複數個島型半導體154a與

154b，並完成了一複數個歐姆接觸163a、163b、165a、與165b，如第12A圖與第12B圖中所示。

如第5圖及第6圖中所示，一複數個絕緣件140a與140b可形成在該島型半導體154a與154b上。在這個例子中，在一由SiO₂或SiN_x所製得之薄絕緣層沉積在該本質式矽層上之後，該絕緣層與該本質式矽層係同時藉由一光微影製程來蝕刻，以藉此同時形成該絕緣件140a與140b以及該半導體154a與154b。然而，該絕緣件140a與140b可藉由氧化該島型半導體154a與154b的表面來得到。

10 如第7圖和第8圖中所示，該絕緣件140a與140b可形成來完全覆蓋住該島型半導體154a與154b。在此例子中，在完成該島型半導體154a與154b之後，一薄絕緣層係沉積在該半導體154a與154b之上，及接著進行該絕緣層的一蝕刻製程。

15 該絕緣件140a與140b會保護該半導體154a與154b的表面免受到由接下來蝕刻製程所造成的污染物。

下一個步驟將參照第14圖至第15B圖來解釋。一閘極絕緣層140係沉積在第12A圖和第12B圖的產物上，及一導電層係藉由一濺鍍製程來沉積在該閘極絕緣層140上。該導電層係接著使用一光罩來圖案化。因此，如第15A圖和第15B圖中所示，在該閘極絕緣層140上形成了有第一控制電極124a的一複數個閘線121、及一複數個第二控制電極124b。

下一個步驟將參照第16圖至第17B圖來說明。一鈍化層180係沉積在該閘線121與該第二控制電極124b上。接著進

行一蝕刻製程以藉此產生一複數個接觸孔184、185a、與185b。如第17A圖與第17B圖中所示，該接觸孔184係形成於該鈍化層180中以暴露出該第二控制電極124b，而該接觸孔185a與185b係形成在該鈍化層180與該閘極絕緣層140中以暴露出該第一與第二輸出電極175a與175b。

下一個步驟將參照第18圖至第19B圖來說明。一由諸如ITO或IZO之透明導體所製得的導電層係藉由濺鍍製程來形成在該鈍化層180上。該導電層係選擇性地藉由光微影來蝕刻，以藉此形成一複數個圖素電極190及一複數個接觸輔助件85。

下一個步驟將參第20圖至第21B圖來說明。一有黑顏料之有機材料係塗覆在該基板110上。一有機層係部分地暴露至光下及接著顯影，以藉此形成一障壁360。如第21B圖中所示，該障壁360藉由環繞該圖素電極190的邊緣而在該圖素電極190上界定出一複數個開口。每一個開口係填入一有機發光件370。該有機發光件370係藉由噴墨印刷技術來製得。

最後，如第3圖至第8圖中所示，一導電材料係沉積在該有機發光件370上，藉此形成一共用電極270。

如第2圖至第8圖中所示的結構及如第9圖至第19B圖中所示的方法也可以應用至液晶顯示器(LCDs)。

不同於OLED，一LCD具有兩個面向彼此的面板(未圖示)及一液晶(LC)層(未圖示)插入在介於該兩個面板之間。在該LCD中，該圖素電極190及該共用電極270係形成在不同的

面板上。同時，該LCD不具有發光件370、沒有驅動電壓線172、及沒有驅動電晶體Qd。任擇地，在該LCD中，該圖素電極190係直接連接至該交換電晶體Qs的該第一輸出電極175a。

- 5 第22圖顯示一LCD的一等效電路圖。參照第22圖，每一個圖素包括一LC電容器C_{lc}，該LC電容器係由一圖素電極190、一共用電極270、及一插入在介於該兩個電極之間的LC層所組成。在該LCD中，每一個圖素進一步包括一平行地連接至該LC電容器的一儲存電容器C_{st}。該儲存電容器
- 10 C_{st}的施行係藉由將一圖素電極190或一連接至該圖素電極190之第一輸出電極175a與一另外的信號線，諸如一儲存電極(未圖示)或一前述的閘線121重疊。

- 該LCD備有一分開的光源及至少一偏光器(兩者皆未圖示)因為該LCD係為一光接受件而無自行發光的能力。另
- 15 外，針對全色彩顯示，該LCD中進一步包括一複數個與相對應之圖素電極190對準的濾色器(未圖示)。

進一步，該LCD進一步包括兩層校準層(alignment layers)以將在LC層中的LC模組對準至一所欲的方向。

- 如上述，本發明之TFT因為用來形成該TFT之通道區域
- 20 的多晶矽而具有高移動性。因此，有該TFTs的TFT陣列面板展現良好的特性。同時，縮短了製造該面板的製造時間與降低製造成本。

本發明應不受限於上述所描述之特定實施例，而應含括本發明所有如隨附之申請專利範圍中所合理列出的所有方

面。各種修飾、同等製程、與本發明可應用至之許多結構將為熟悉技藝者在看過目前的說明書所容易了解的。

【圖式簡單說明】

本發明之目的及其他優點將透過詳細描述本發明之較佳實施例並參照隨附之圖式之後而更為顯著。

第1圖為依據本發明一實施例之一OLED的一等效電路圖。

第2圖為依據本發明一實施例之一OLED的配置圖。

第3圖、第5圖、及第7圖為沿著第2圖上III-III'所截取出來的截面圖及例示第2圖之OLED的其他實施例。

第4圖、第6圖、及第8圖為沿著第2圖上IV-IV'所截取出來的截面圖及例示第2圖之OLED的其他實施例。

第9圖、第11圖、第14圖、第16圖、第18圖、及第20圖為用來解釋製造如第2圖至第4圖中所示之OLED中間製造步驟的配置圖。

第10A圖及第10B圖為沿著第9圖中XA-XA'與XB-XB'所截取出來的簡要截面圖。

第12A圖及第12B圖為沿著第11圖中XIIA-XIIA'與XIIB-XIIB'所截取出來的簡要截面圖。

第13圖為顯示透過一穿透式電子顯微鏡(TEM)所拍攝之一半導體的一縱向圖解相片。

第15A及15B圖為沿著第14圖中XVA-XVA'與XVB-XVB'所截取出來的簡要截面圖。

第17A及17B圖為沿著第16圖中XVIIA-XVIIA'與



XVIIIB-XVIIIB'所截取出來的簡要截面圖。

第 19A 及 19B 圖 為 沿 著 第 18 圖 中 XVIII A-XVIII A' 與 XVIII B-XVIII B'所截取出來的簡要截面圖。

第 21A 及 21B 圖 為 沿 著 第 20 圖 中 XXIA-XXIA' 與
5 XXIB-XXIB'所截取出來的簡要截面圖。

第 22 圖 為 顯 示 依 據 本 發 明 另 一 實 施 例 之 LCD 的 等 效 電 路 圖。

【 主 要 元 件 符 號 說 明 】

8	接觸輔助件
100	基板
110	基板
121	閘線
124a、124b	控制電極
127	儲存電極線
140	閘極絕緣層
140a、140b	絕緣件
154a、154b	半導體
161、162	線性半導體
163a	歐姆接觸
163b	歐姆接觸
165a	歐姆接觸
165b	歐姆接觸

165a'、165b' 島型半導體

171 資料線

172 驅動電壓線

173a 輸入電極

173b 輸入電極

175a、175b 輸出電極

180 鈍化層

184 接觸孔

185a 接觸孔

185b 接觸孔

190 圖素電極

270 共用電極

360 障壁

370 有機發光件

第 095108386 號專利申請案申請專利範圍替換本 修正日期：101.12.14

十、申請專利範圍：

1.一種薄膜電晶體，其包含：

形成於一基板上並相互隔開之一第一電極及一第二電極；

- 5 一半導體，其係形成在該第一與第二電極上並包括非晶矽與多晶矽；

一形成在該半導體中之第一絕緣層；及

一形成在該第一絕緣層上及放置在該半導體上之第三電極，

- 10 其中在該半導體中，相對於該非晶矽，該多晶矽的比例在該半導體靠近該第三電極之一第一表面為最高，

其中在該半導體中，該多晶矽相對於該非晶矽的比例係朝向該半導體之該第一表面增加，

- 15 其中該半導體係藉由圖案化該矽層來形成，該矽層係藉由在一反應室中使用一惰性氣體和氫氣之一混合氣體來形成一種晶層之後，再僅將該惰性氣體導入該反應室而不導入氫氣，而形成於該種晶層上。

2.如申請專利範圍第1項之薄膜電晶體，其中在該半導體中之多晶矽具有尺寸大於 $200\text{\AA}$ 之結晶狀的結晶粒。

- 20 3.如申請專利範圍第1項之薄膜電晶體，其進一步包含個別地形成在介於該第一電極與該半導體之間以及介於該第二電極與該半導體之間的一第一歐姆接面及一第二歐姆接面。

4.如申請專利範圍第3項之薄膜電晶體，其中該第一及第二

第 095108386 號專利申請案申請專利範圍替換本 修正日期：101.12.14

歐姆接面包含摻雜有雜質的非晶矽。

5.如申請專利範圍第4項之薄膜電晶體，其中該半導體包含矽。

6.如申請專利範圍第1項之薄膜電晶體，其進一步包含形成在介於該半導體與該第一絕緣層之間的一第二絕緣層。

7.如申請專利範圍第6項之薄膜電晶體，其中該第二絕緣層具有一實質上與該半導體相同之一平面形狀。

8.如申請專利範圍第6項之薄膜電晶體，其中該第二絕緣層覆蓋了該半導體的整個部分。

9.一種薄膜電晶體陣列面板，其包含：

一基板；

一形成在該基板上之第一薄膜電晶體；及

一連接至該第一薄膜電晶體之圖素電極，

其中該第一薄膜電晶體包括一有面對彼此之一第一表面及一第二表面的半導體、一與該半導體重疊並與該半導體之該第一表面接觸的第一電極、一與該半導體重疊並與該半導體之該第一表面接觸並連接至該圖素電極的第二電極、一形成在該半導體之該第二表面上的第一絕緣件、及一形成在該第一絕緣件上並放置為與該半導體重疊的第三電極，

其中該半導體包括非晶矽與多晶矽，及

其中在該半導體中，該多晶矽相對於該非晶矽的比例在該第二表面為最高，

其中在該半導體中，該多晶矽相對於該非晶矽的比例係

第 095108386 號專利申請案申請專利範圍替換本 修正日期：101.12.14

自該第一表面朝向該第二表面而增加，

其中該半導體係藉由圖案化該矽層來形成，該矽層係藉由在一反應室中使用一惰性氣體和氫氣之一混合氣體來形成一種晶層之後，再僅將該惰性氣體導入該反應室而不導入氫氣，而形成於該種晶層上。

10.如申請專利範圍第9項之面板，其中在該半導體中之多晶矽具有尺寸大於200Å之結晶狀的結晶粒。

11.如申請專利範圍第9項之面板，其中該半導體的該第一表面係比該第二表面更接近該基板。

10 12.如申請專利範圍第9項之面板，其中該第一薄膜電晶體進一步包含個別地形成在介於該半導體與該第一電極之間以及介於該半導體與該第二電極之間的第一歐姆接面及一第二歐姆接面。

13.如申請專利範圍第12項之面板，其中該半導體包含矽，而該第一及第二歐姆接面包括摻雜有雜質之非晶矽。

14.如申請專利範圍第9項之面板，其進一步包含形成在介於該半導體與該第一絕緣件之間的一第二絕緣件。

15.如申請專利範圍第14項之面板，其中該第二絕緣件具有一實質上與該半導體相同之一平面形狀。

20 16.如申請專利範圍第14項之面板，其中該第二絕緣件覆蓋了該半導體的整個部分。

17.如申請專利範圍第9項之面板，其進一步包含一在該圖素電極對面的共用電極。

18.如申請專利範圍第17項之面板，其進一步包含插入介於

第 095108386 號專利申請案申請專利範圍替換本 修正日期：101.12.14

該圖素電極與該共用電極之間的一有機發光件。

19.如申請專利範圍第18項之面板，其進一步包含一連接至該第一薄膜電晶體之該第三電極的第二薄膜電晶體、連接至該第二薄膜電晶體的一閘線與一資料線、及一連接至該第一薄膜電晶體之該第一電極的驅動電壓線。

20.如申請專利範圍第17項之面板，其進一步包含一連接至該第一薄膜電晶體之該第三電極的閘線、一連接至該第一薄膜電晶體之該第一電極的資料線、及一插入介於該圖素電極與該共用電極之間的液晶層。

21.一種一薄膜電晶體陣列面板之製造方法，其包含：

(A)在一基板上形成彼此隔開之一第一電極與一第二電極；

(B)在該基板上形成一包含非晶矽與多晶矽的一矽層，該矽層具有一下部及一上部，其中在該下部中該多晶矽相對於該非晶矽的比例係不同於在該上部中該多晶矽相對於該非晶矽的比例；

(C)藉由圖案化該矽層來形成一半導體；

(D)在該半導體上形成一閘極絕緣層；

(E)在該閘極絕緣層上形成與該半導體重疊之一第三電極；

(F)在該第三電極上形成一鈍化層；及

(G)在該鈍化層上形成一圖素電極，

其中該上部係比該下部更靠近該第三電極，且

其中該矽層之形成係包含在一反應室中使用一惰性氣

第 095108386 號專利申請案申請專利範圍替換本 修正日期：101.12.14

體和氫氣之一混合氣體來形成一種晶層，然後再僅將該惰性氣體導入該反應室而不導入氫氣，而於該種晶層上生長出該矽層。

22.如申請專利範圍第21項之方法，其中該矽層的形成包含一使用矽靶材來進行的濺鍍製程。

23.如申請專利範圍第22項之方法，其中該濺鍍製程係在一250°C至370°C的沉積溫度與0mTorr至5.5mTorr的工作壓力下進行的。

24.如申請專利範圍第22項之方法，其中該惰性氣體包含氫氣。

25.如申請專利範圍第21項之方法，其進一步包含在介於該半導體與該閘極絕緣層之間形成一絕緣件。

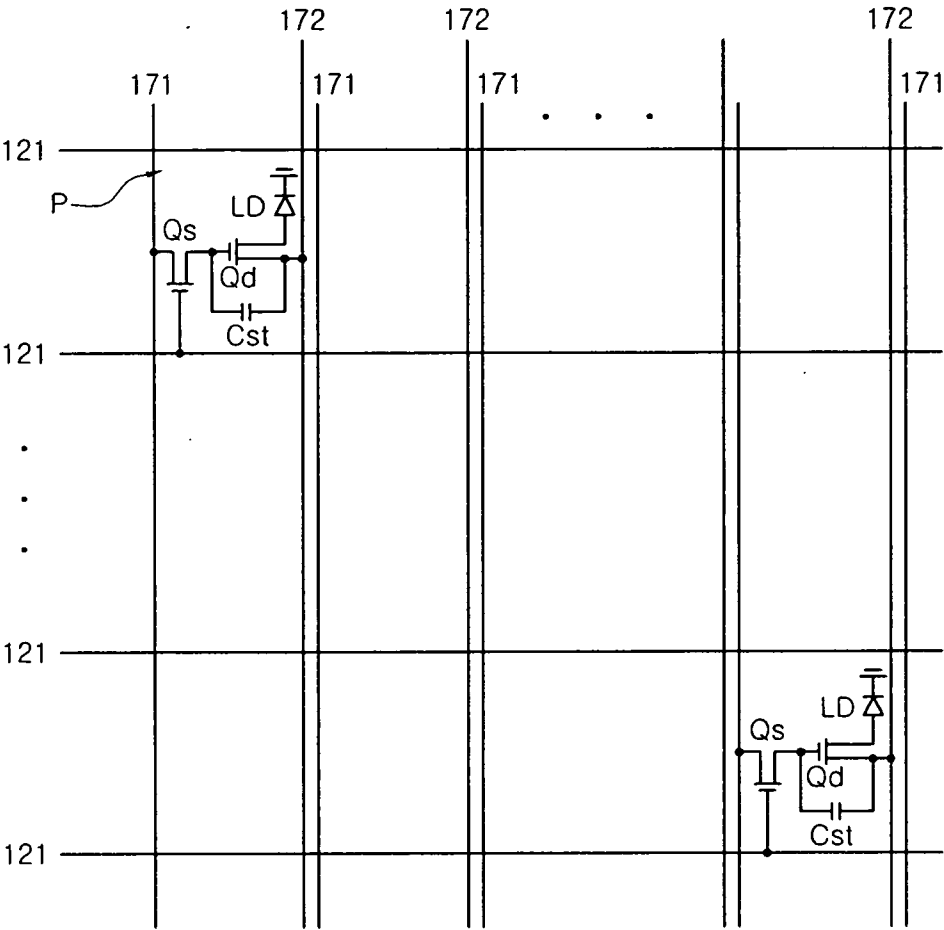
26.如申請專利範圍第21項之方法，其進一步包含：

形成在該圖素電極上有一開口的一障壁；

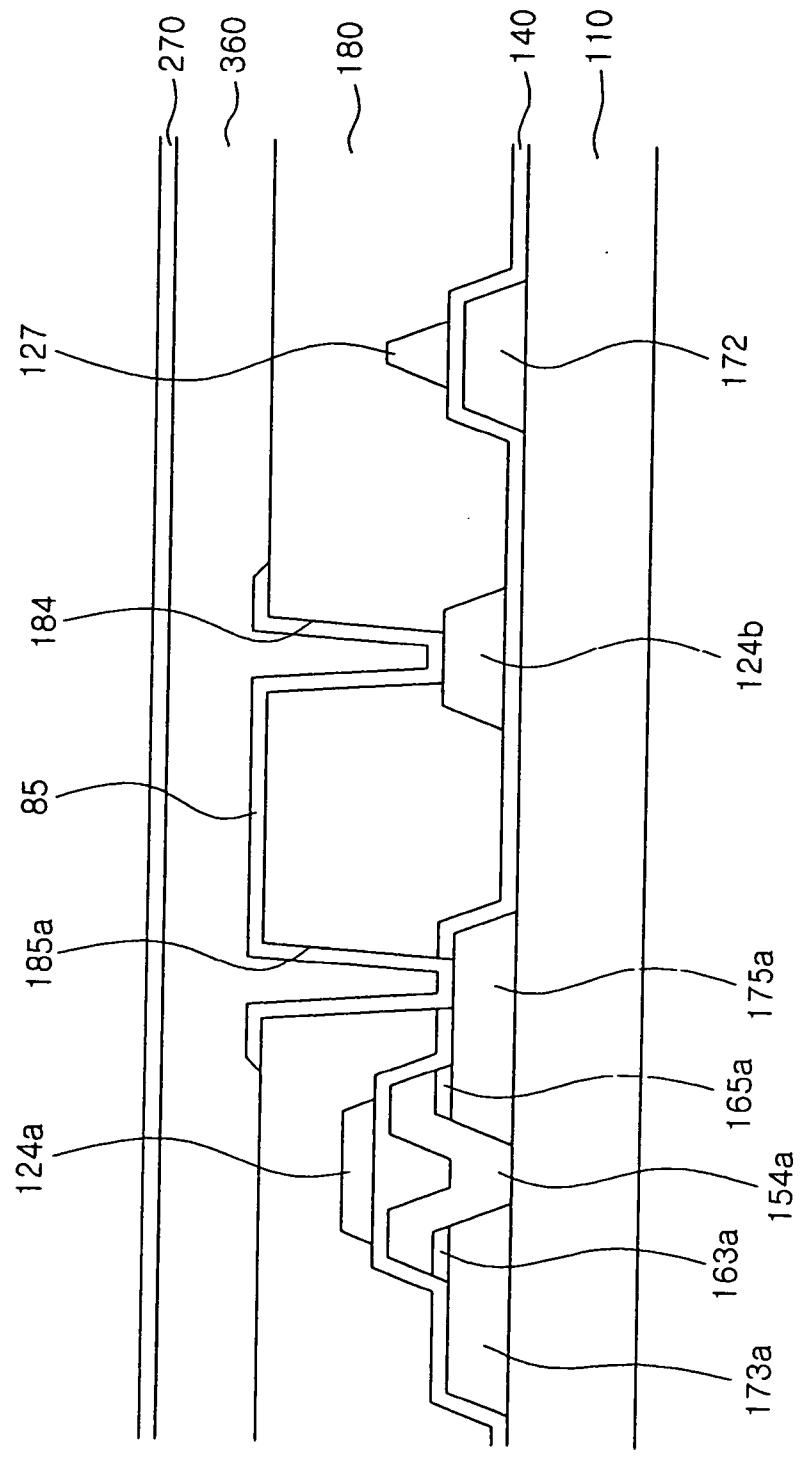
15 在該開口中形成一有機發光件；及

在該有機發光件上形成一共用電極。

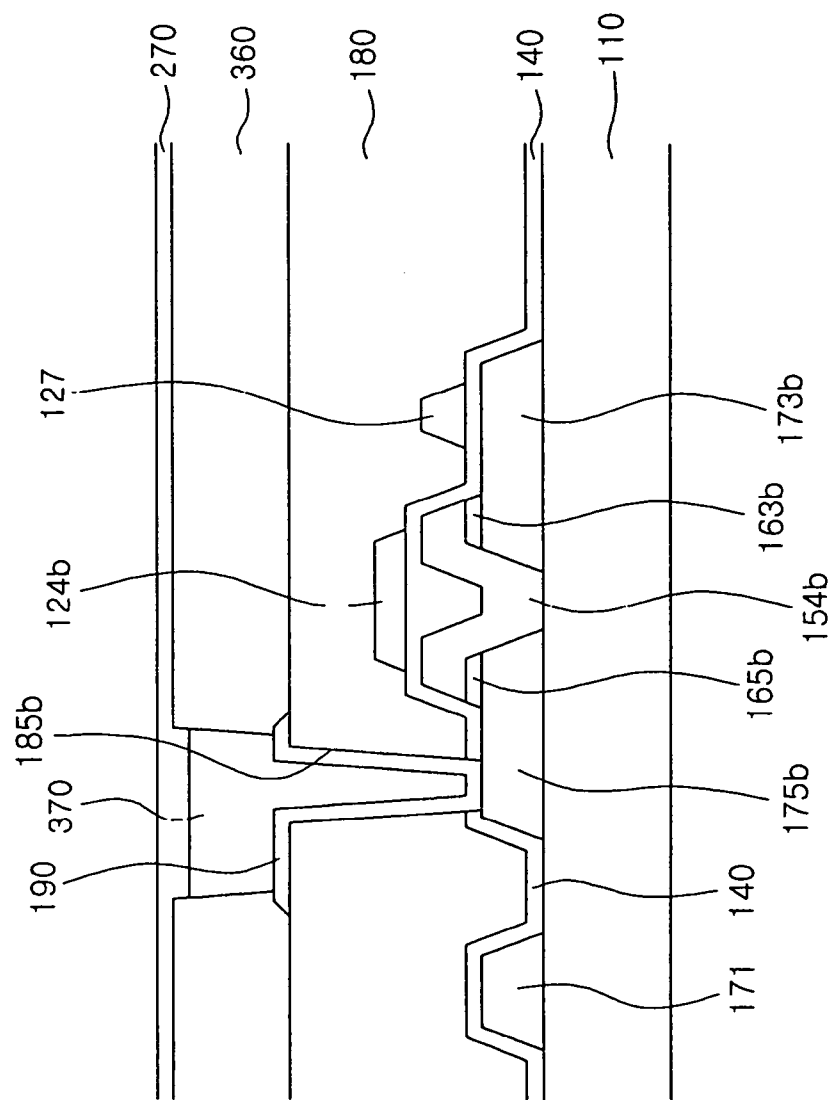
第 1 圖



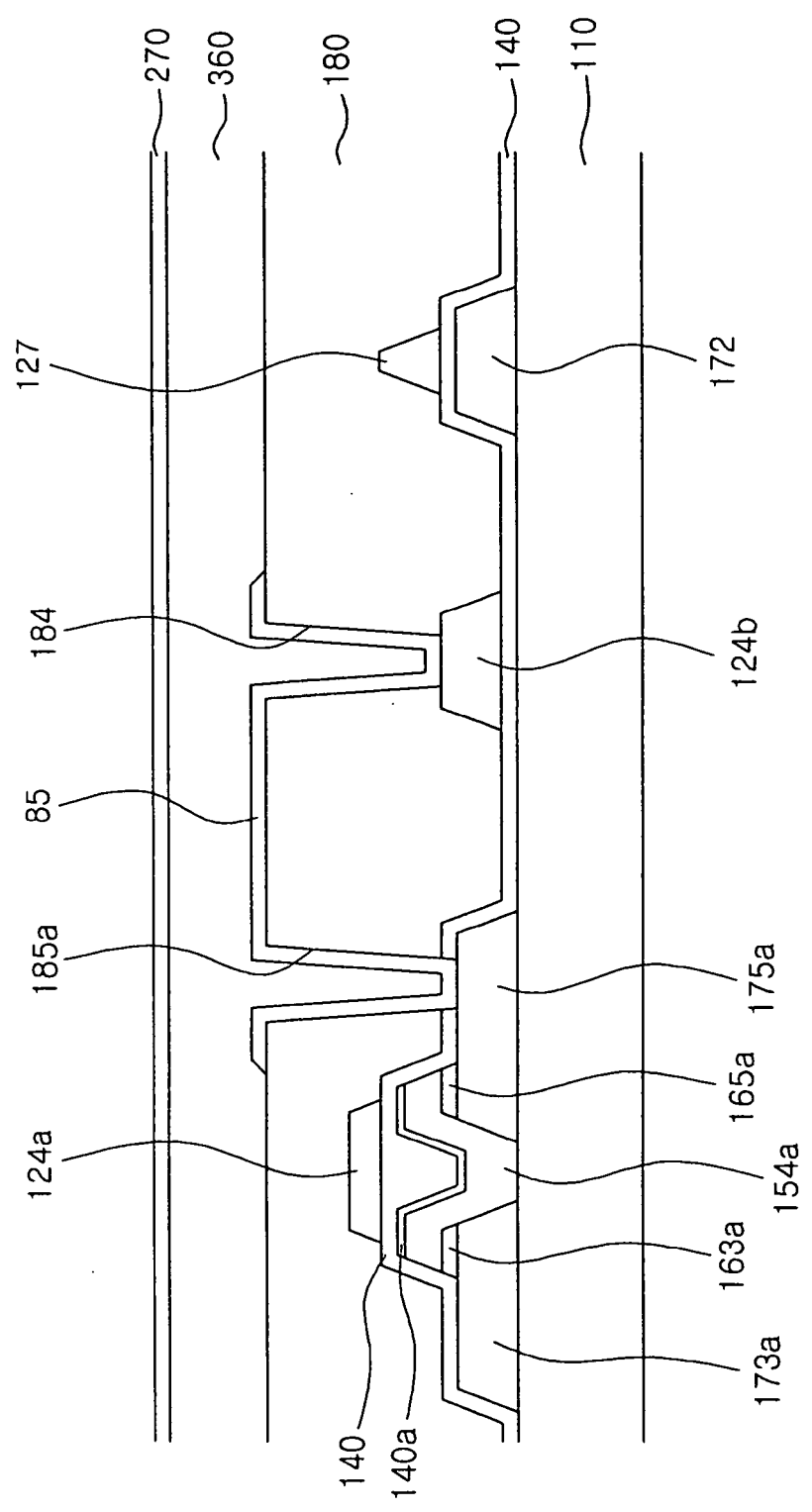
第 3 圖



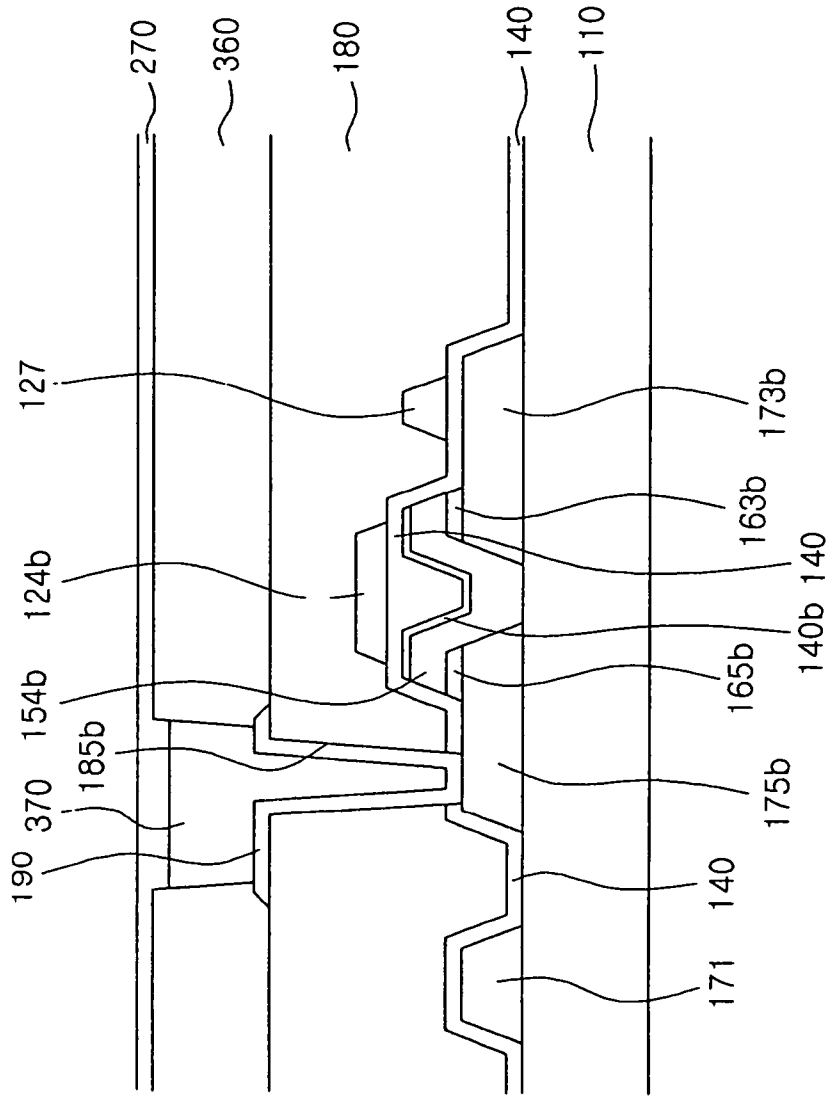
第 4 圖



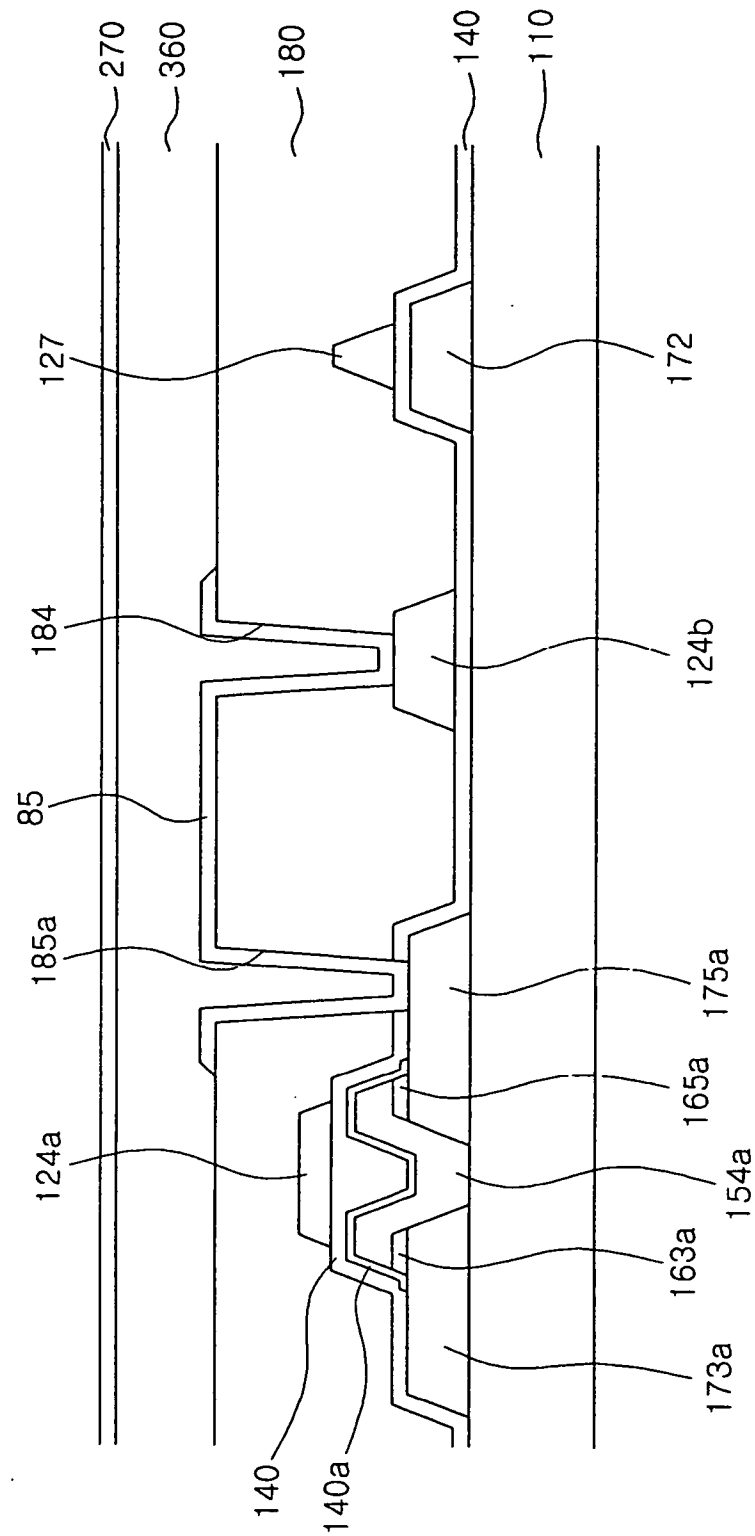
第 5 圖



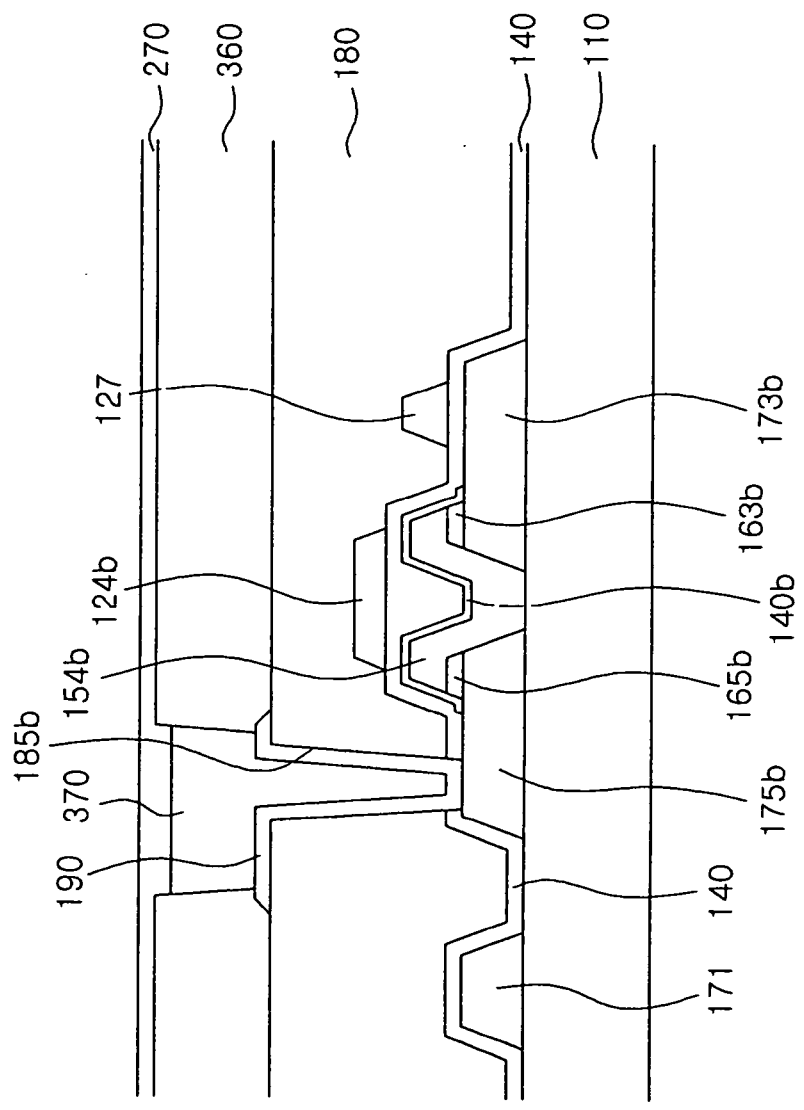
第 6 圖



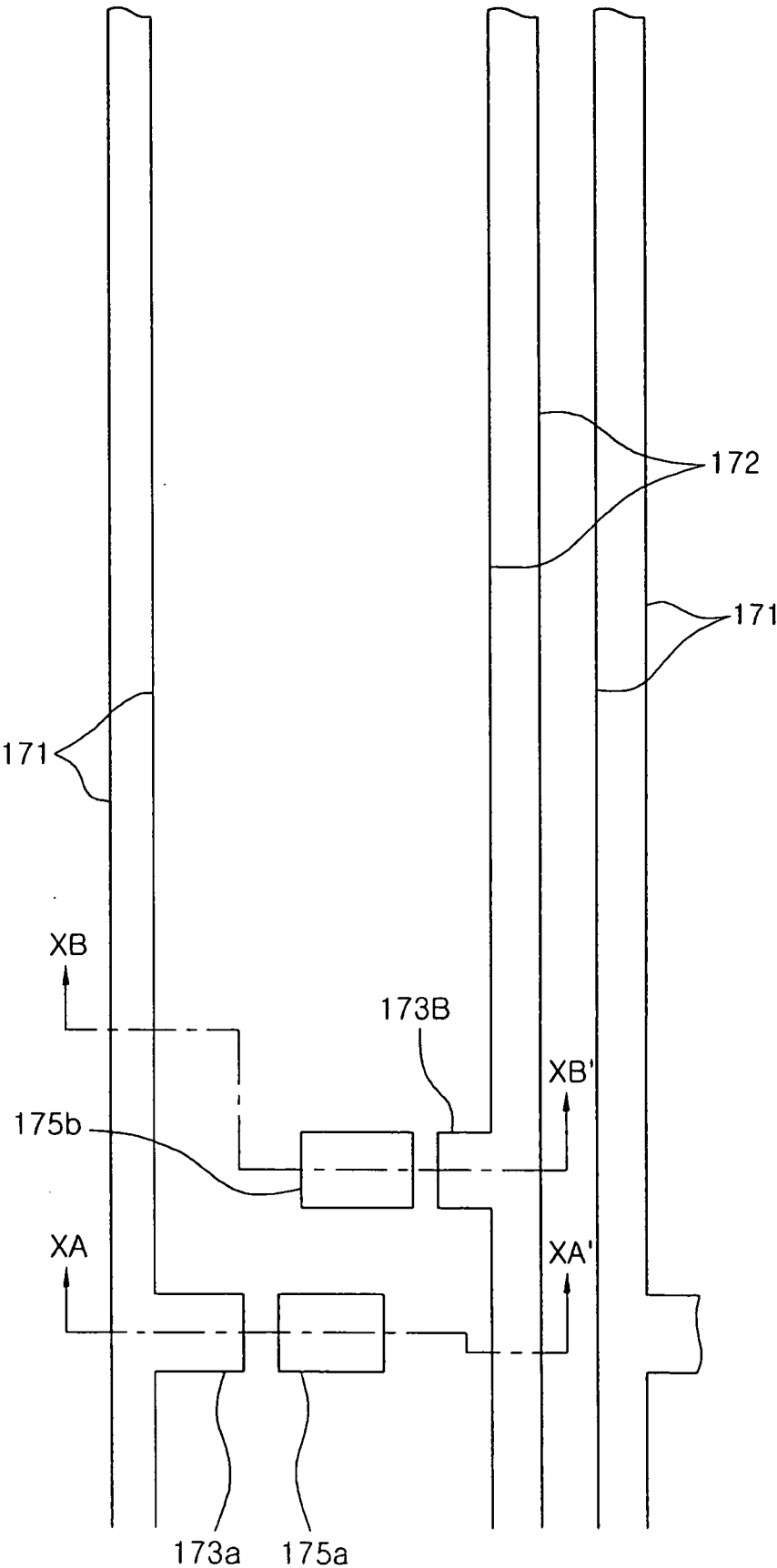
第 7 圖



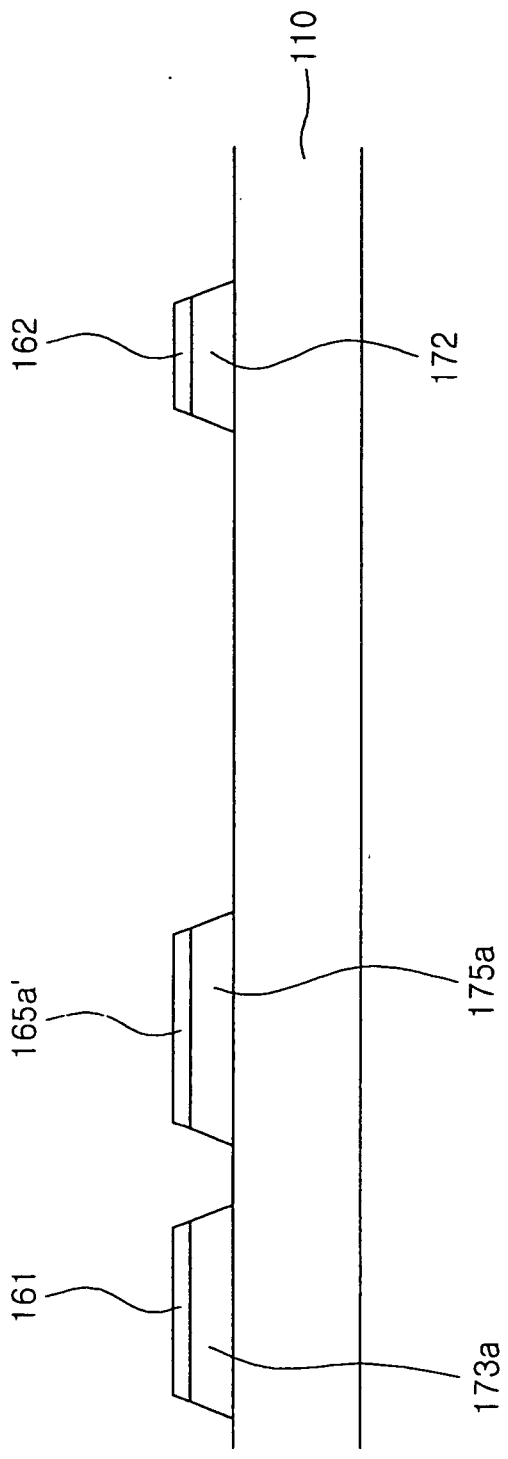
第 8 圖



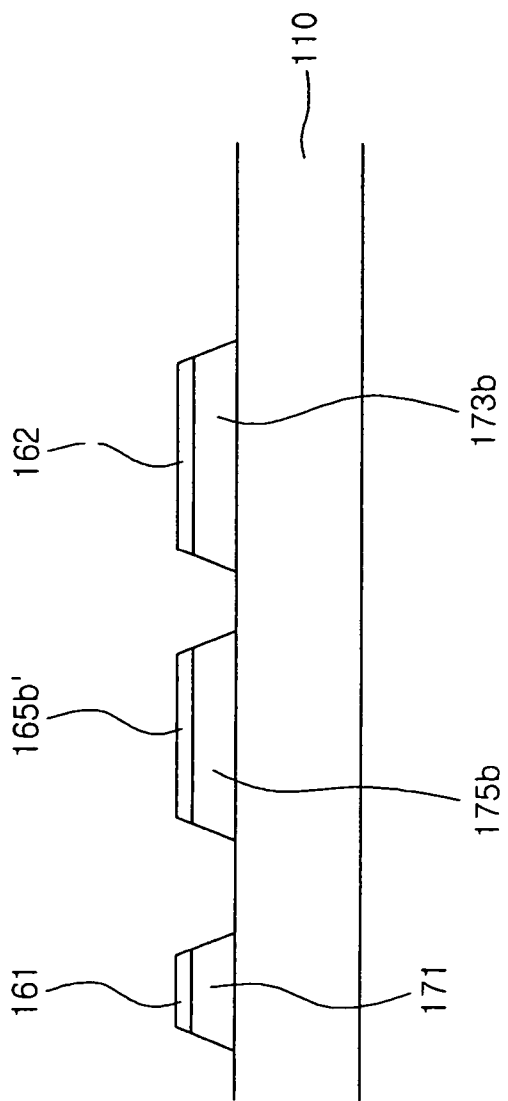
第 9 圖



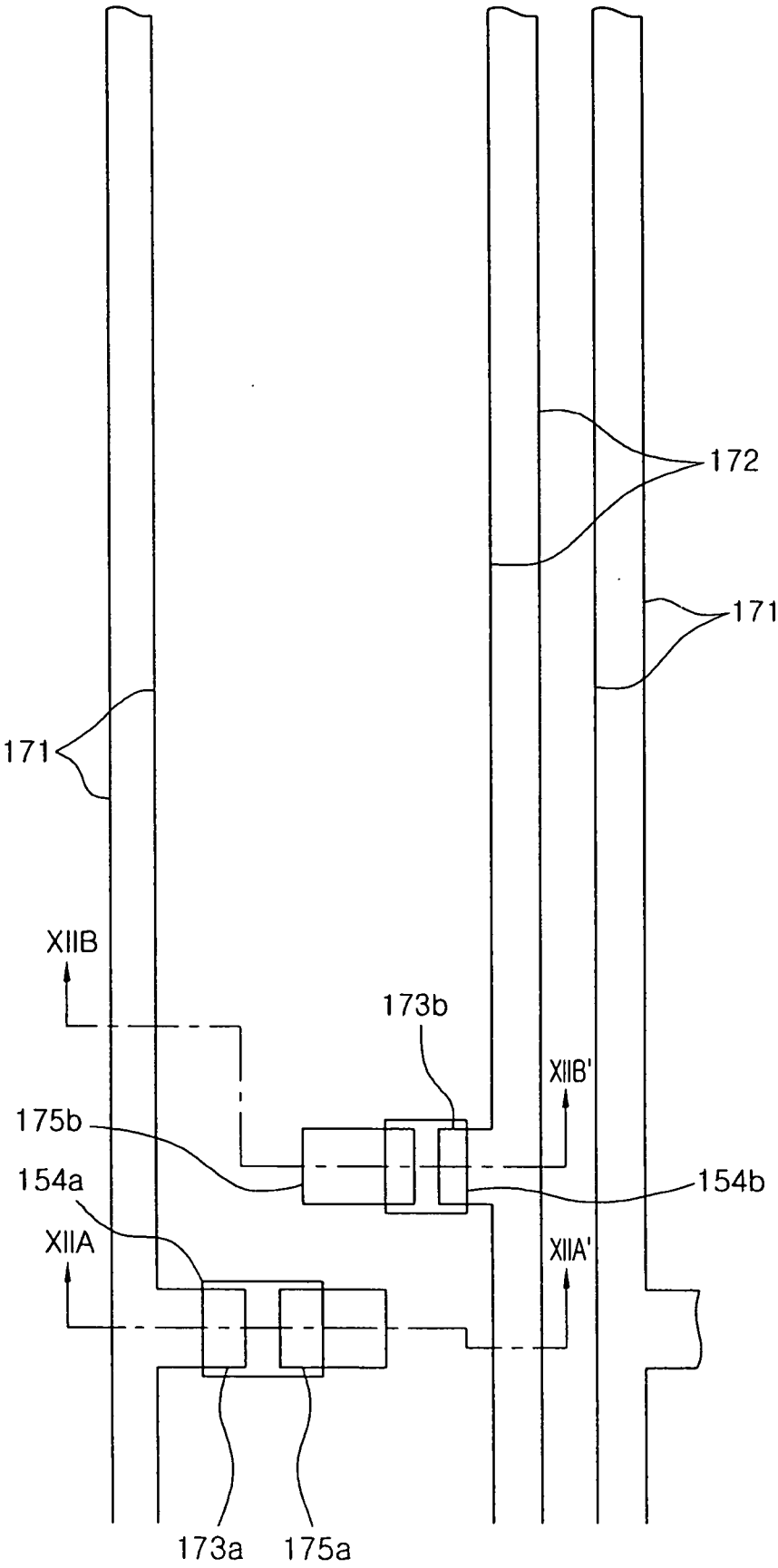
第10A圖



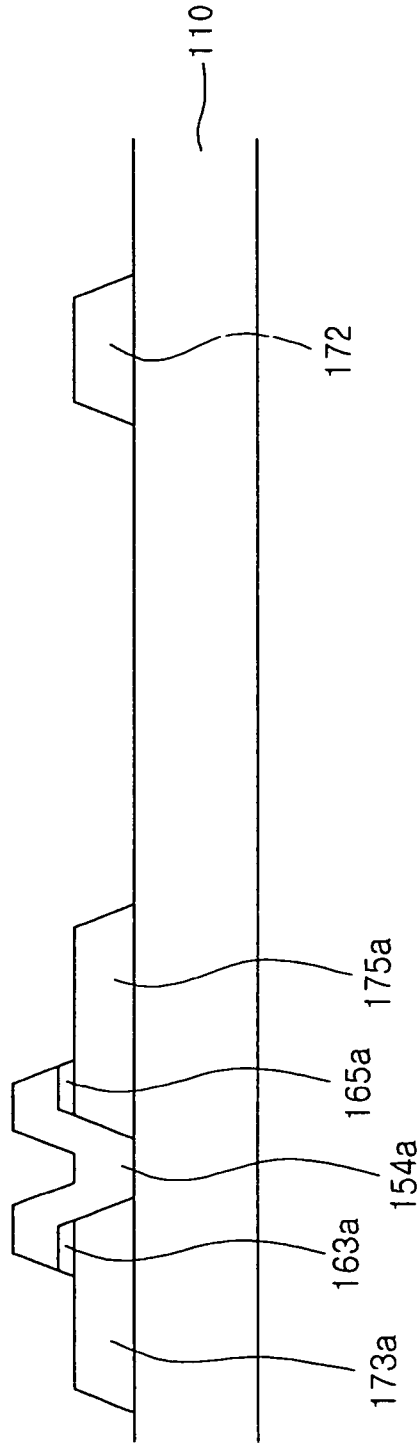
第10B圖



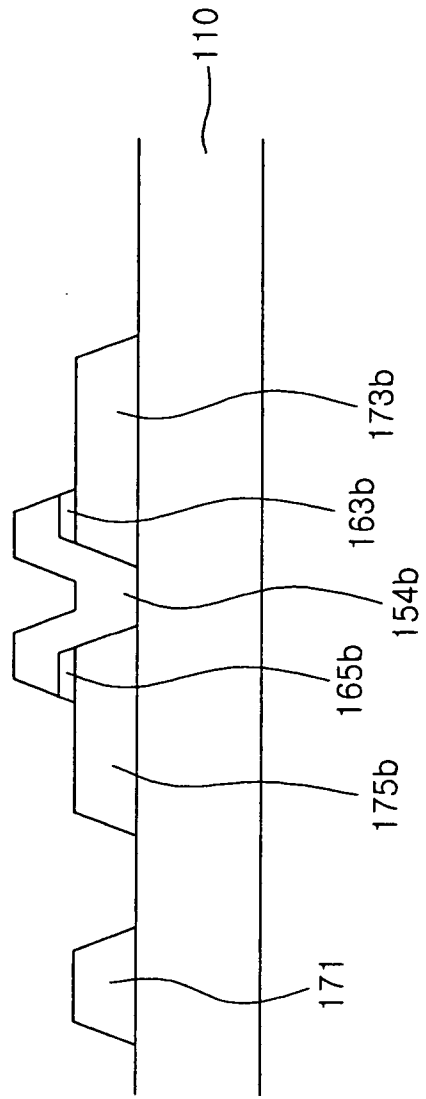
第 11 圖



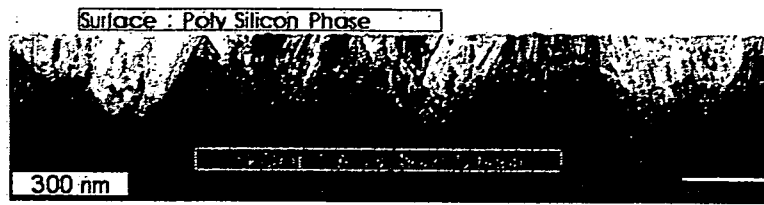
第12A圖



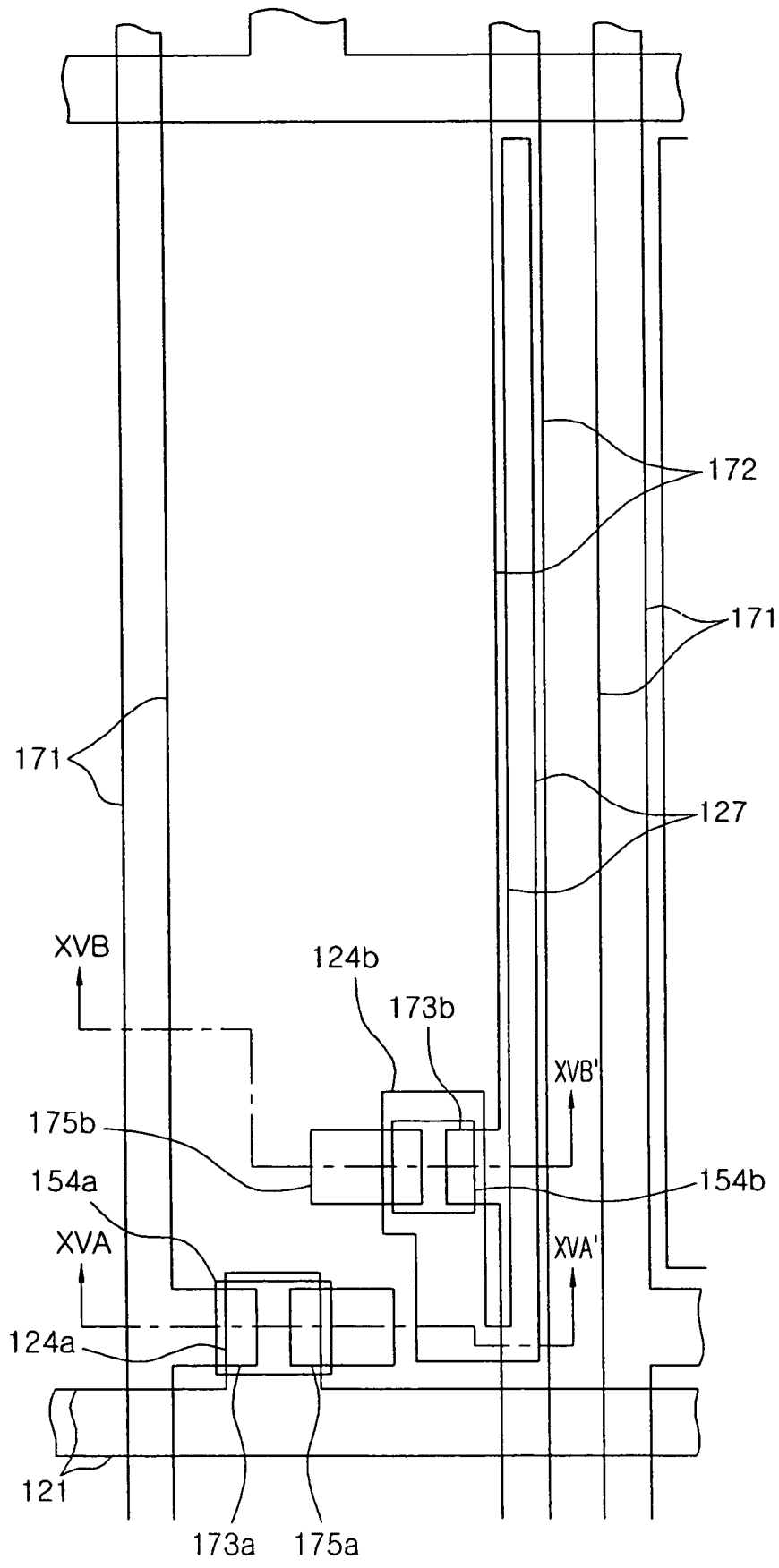
第12B圖



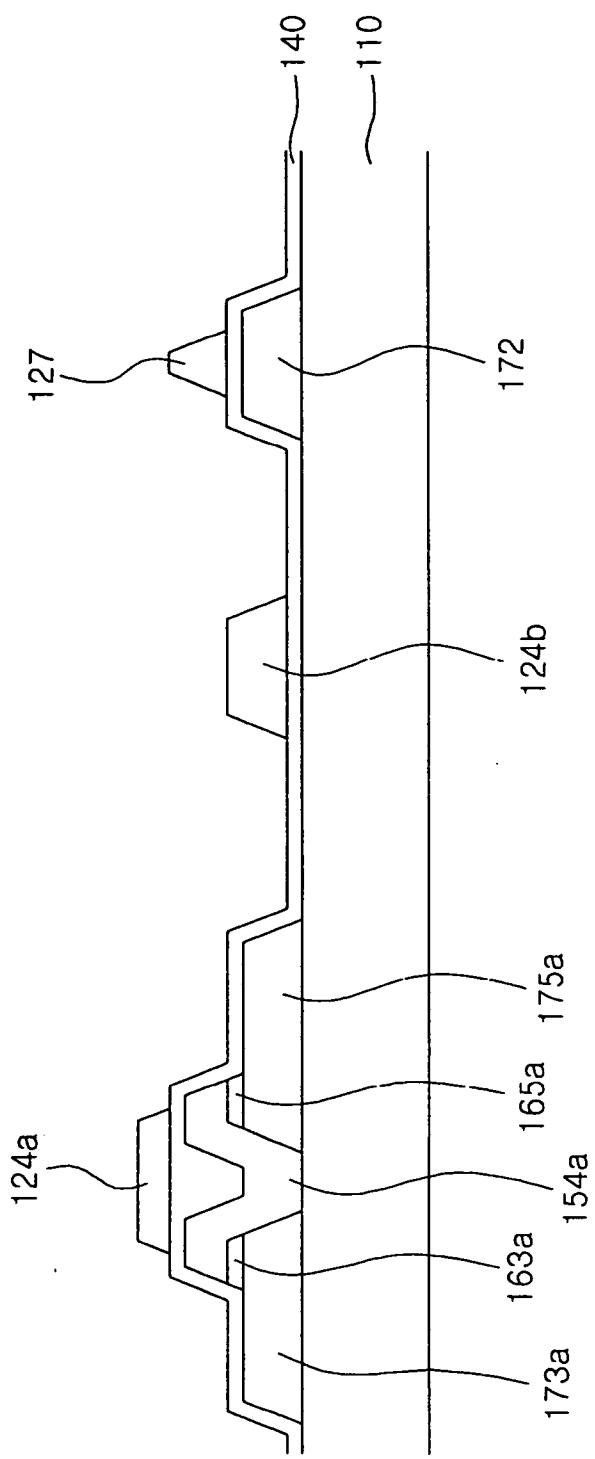
第 13 圖



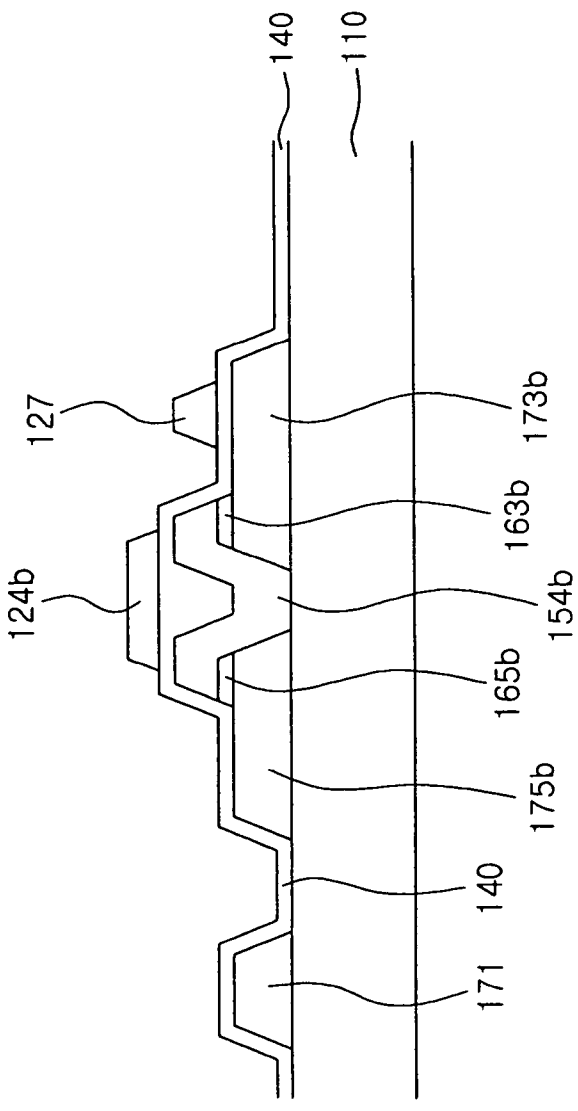
第 14 圖



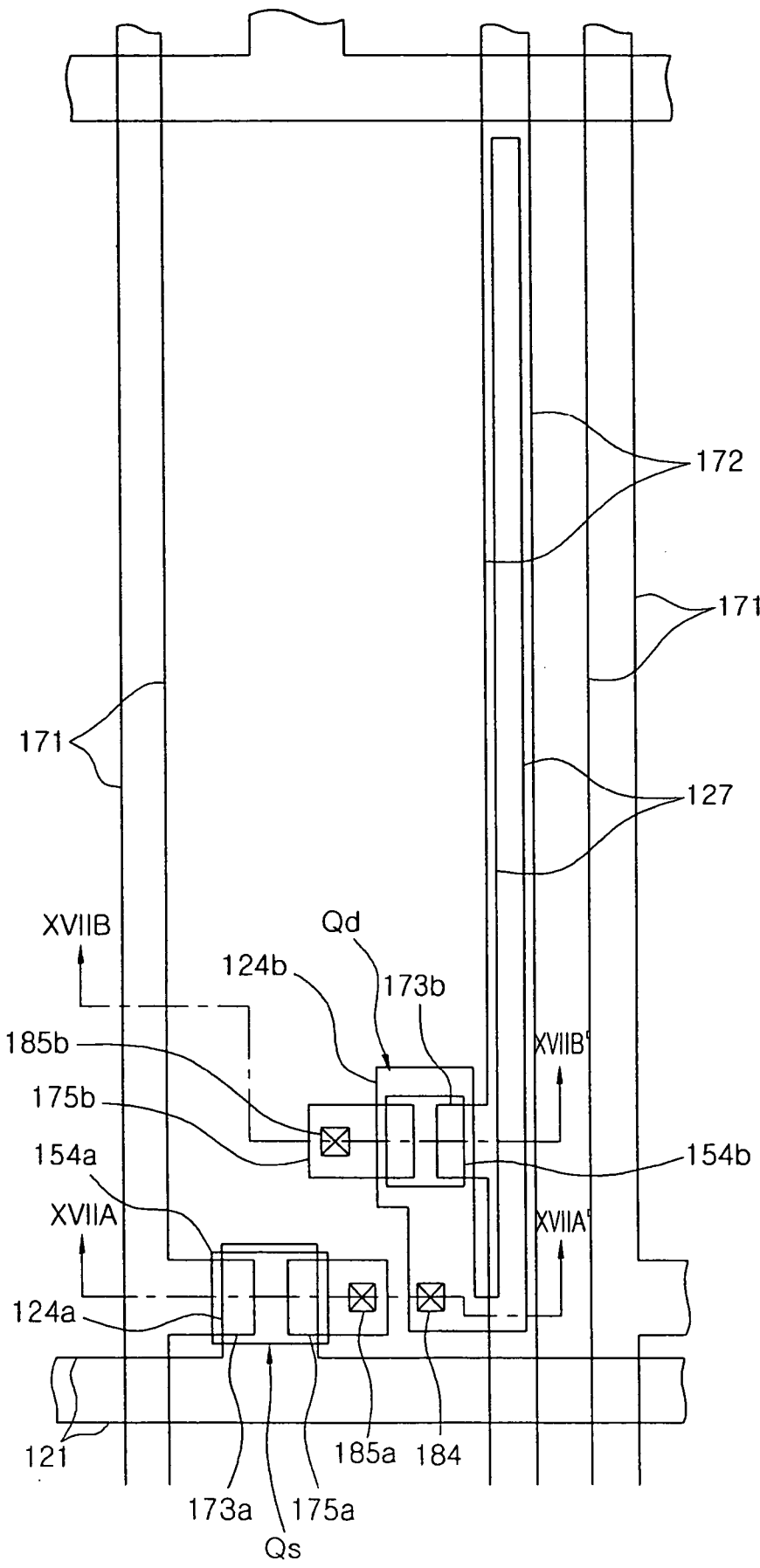
第15A圖



第15B圖

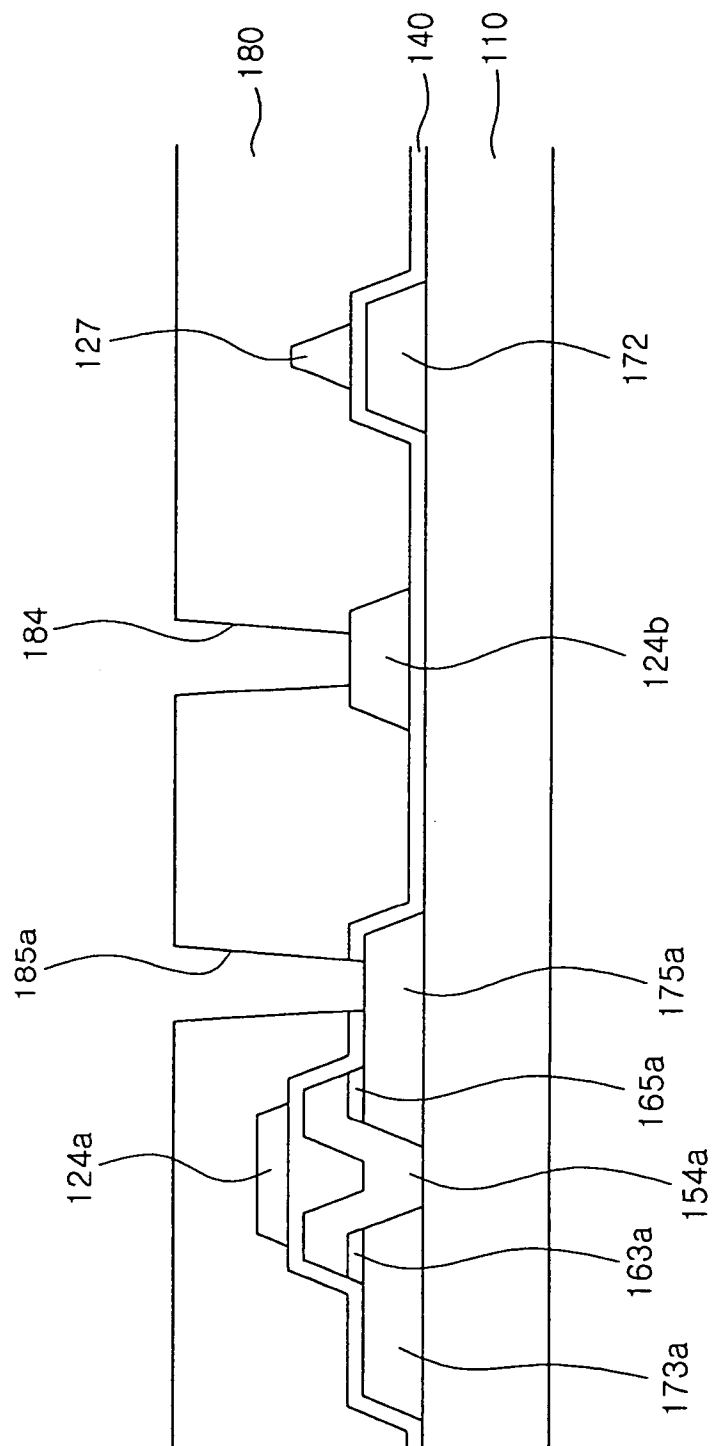


第 16 圖

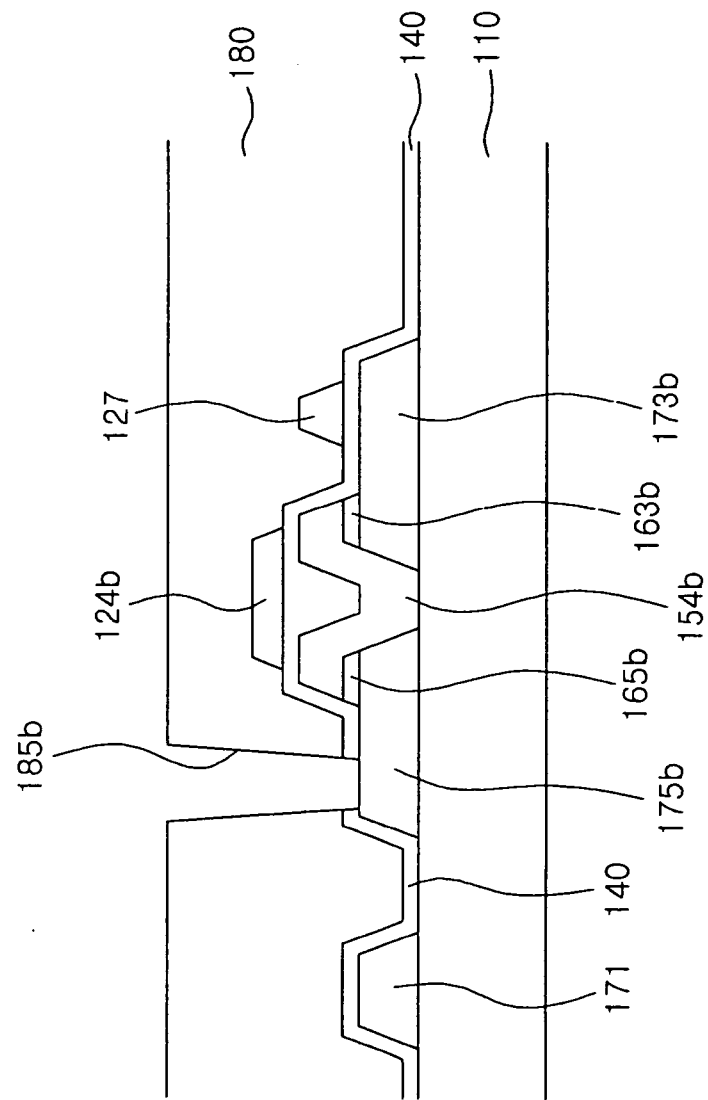


(S)

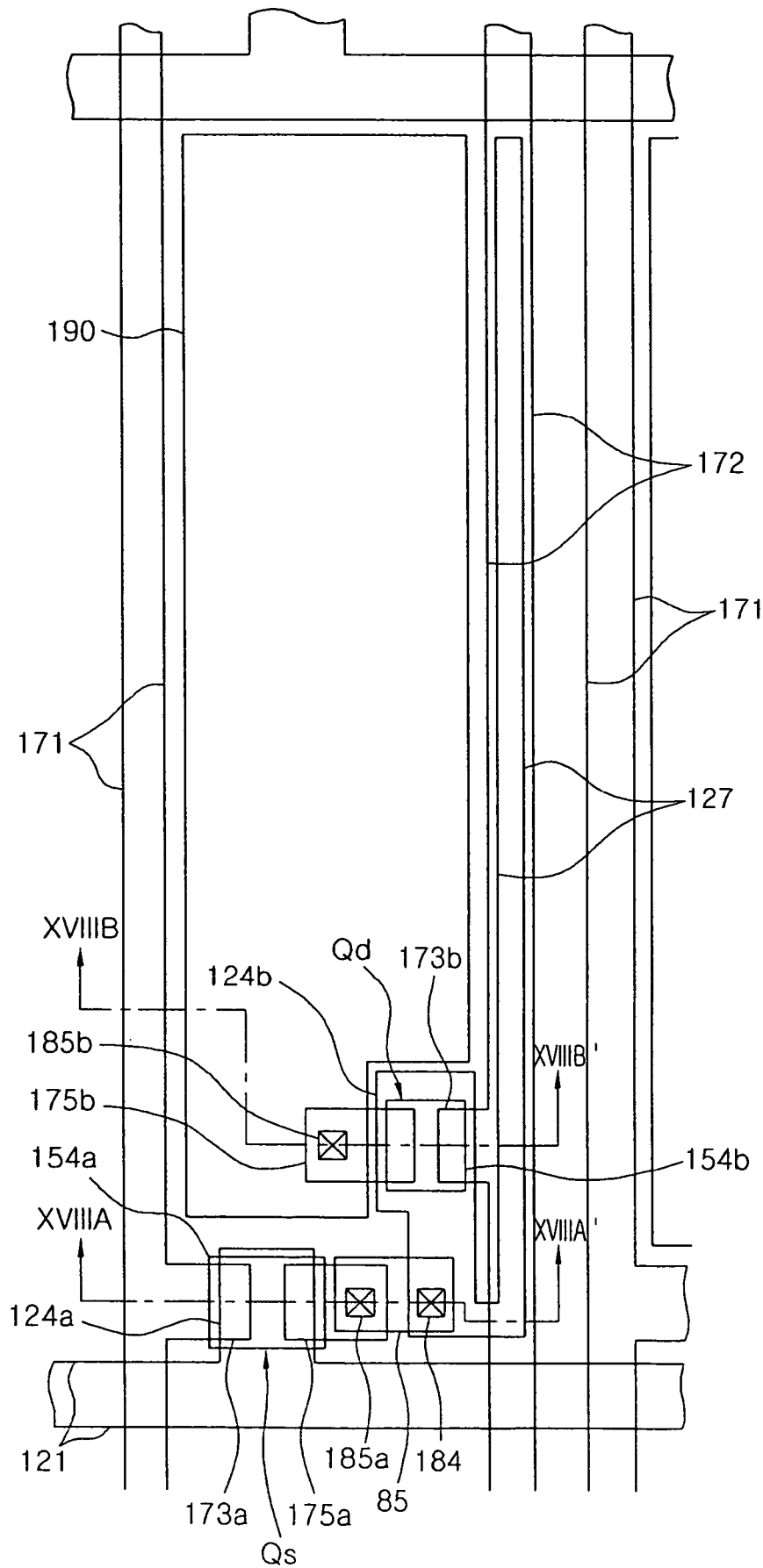
第 17A 圖



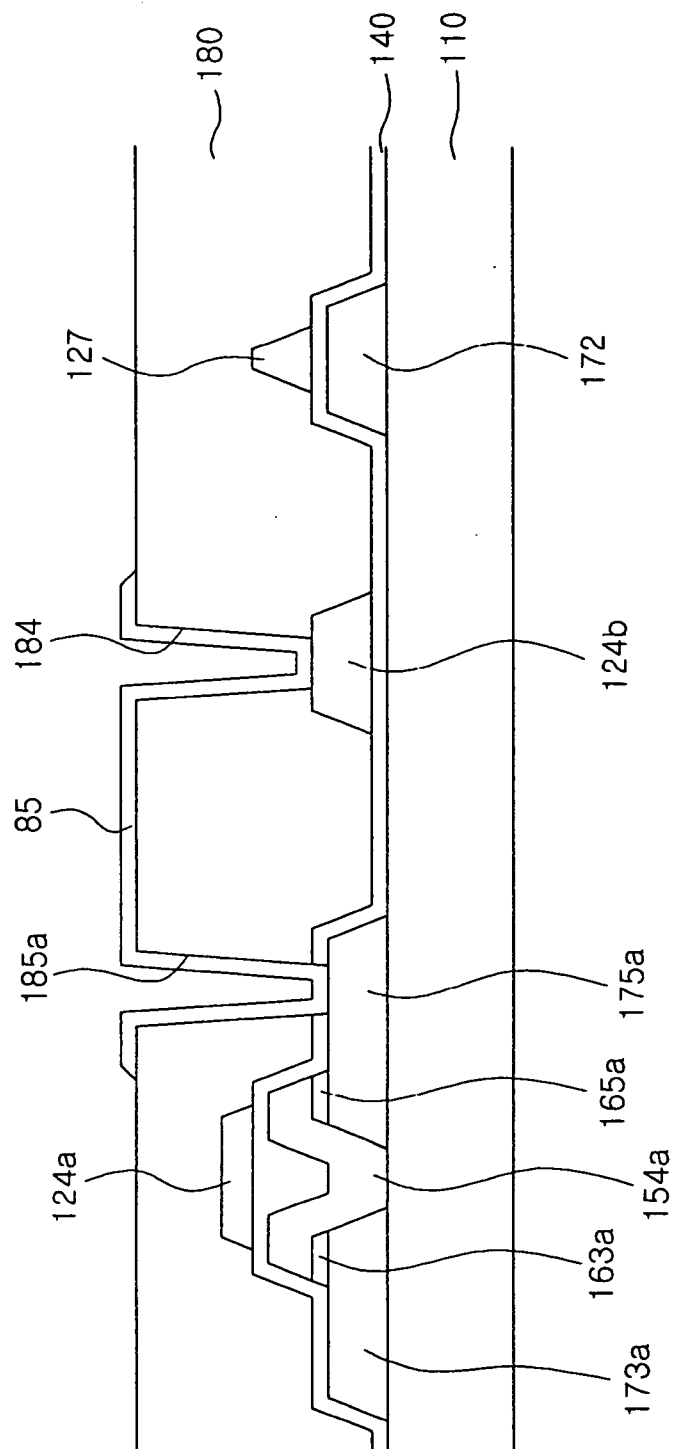
第17B 圖



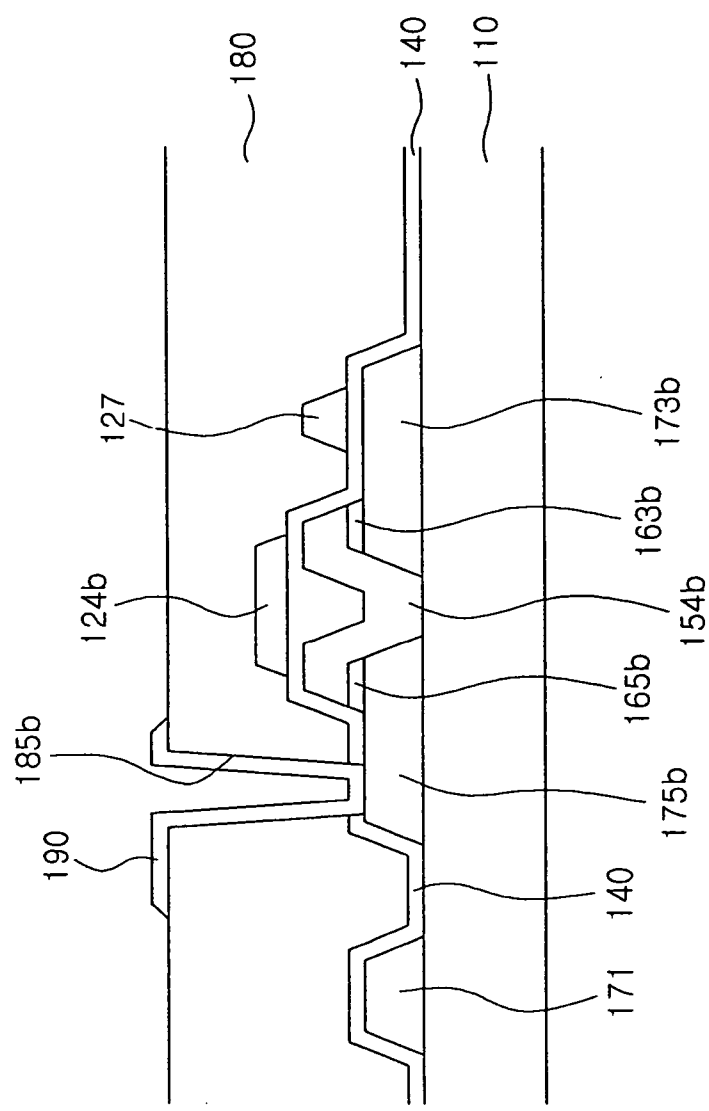
第 18 圖



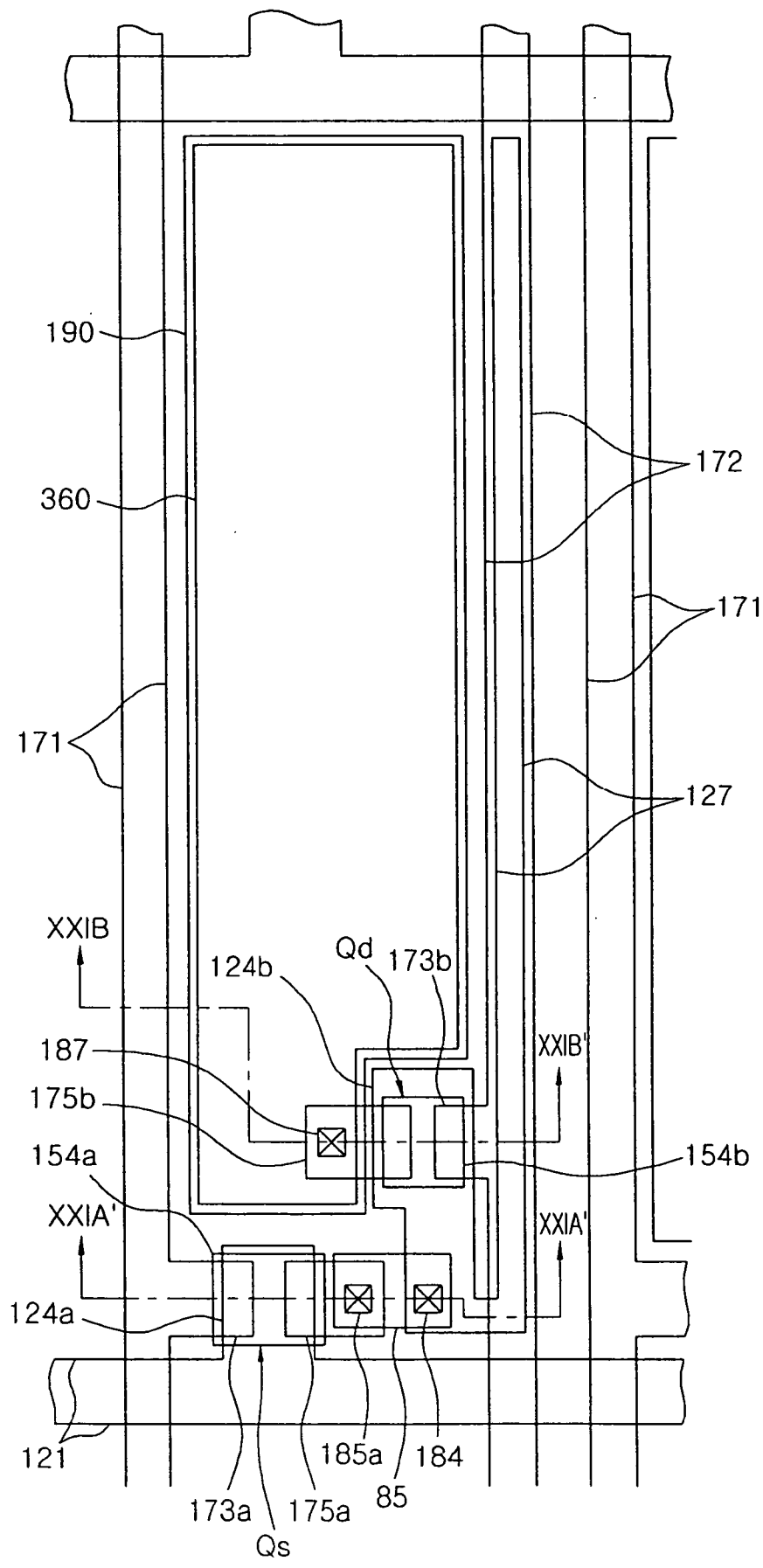
第19A圖



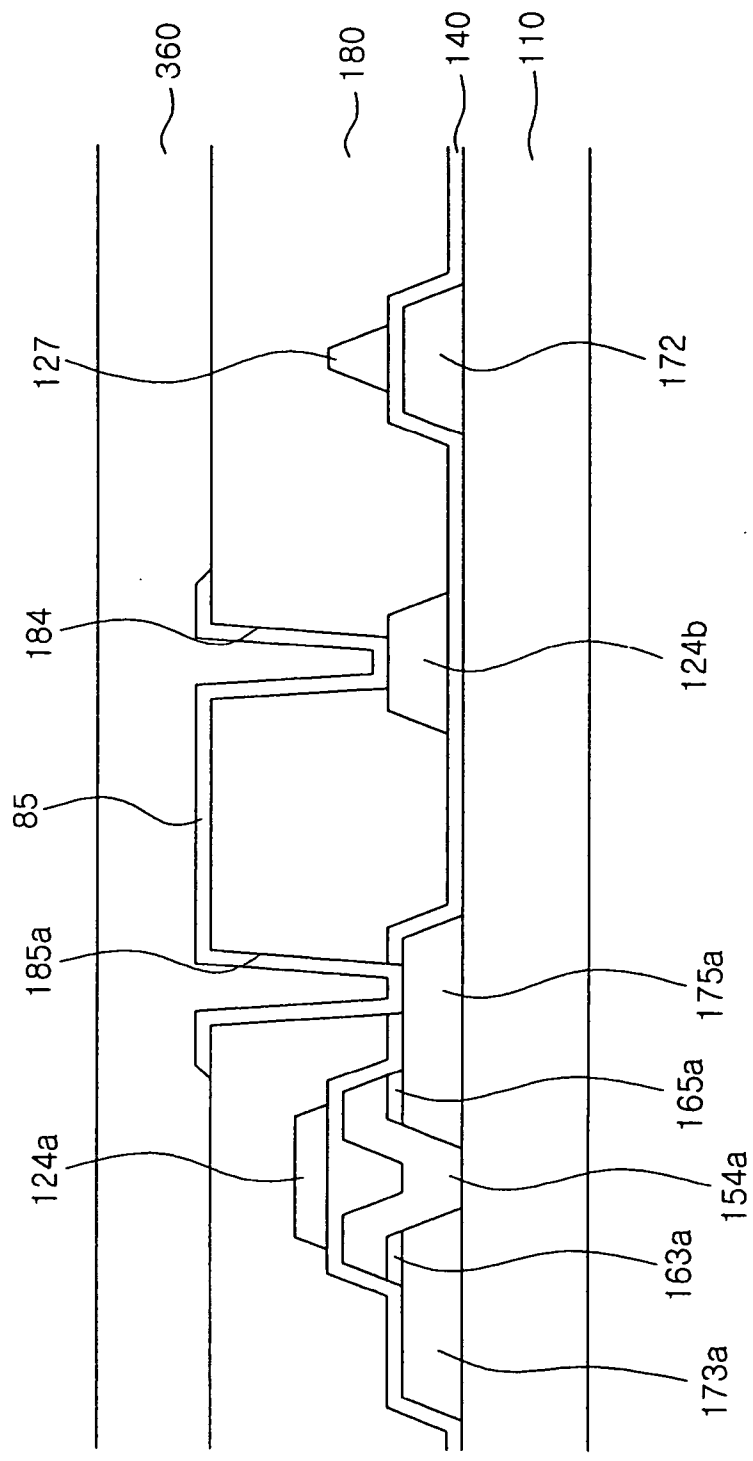
第19B圖



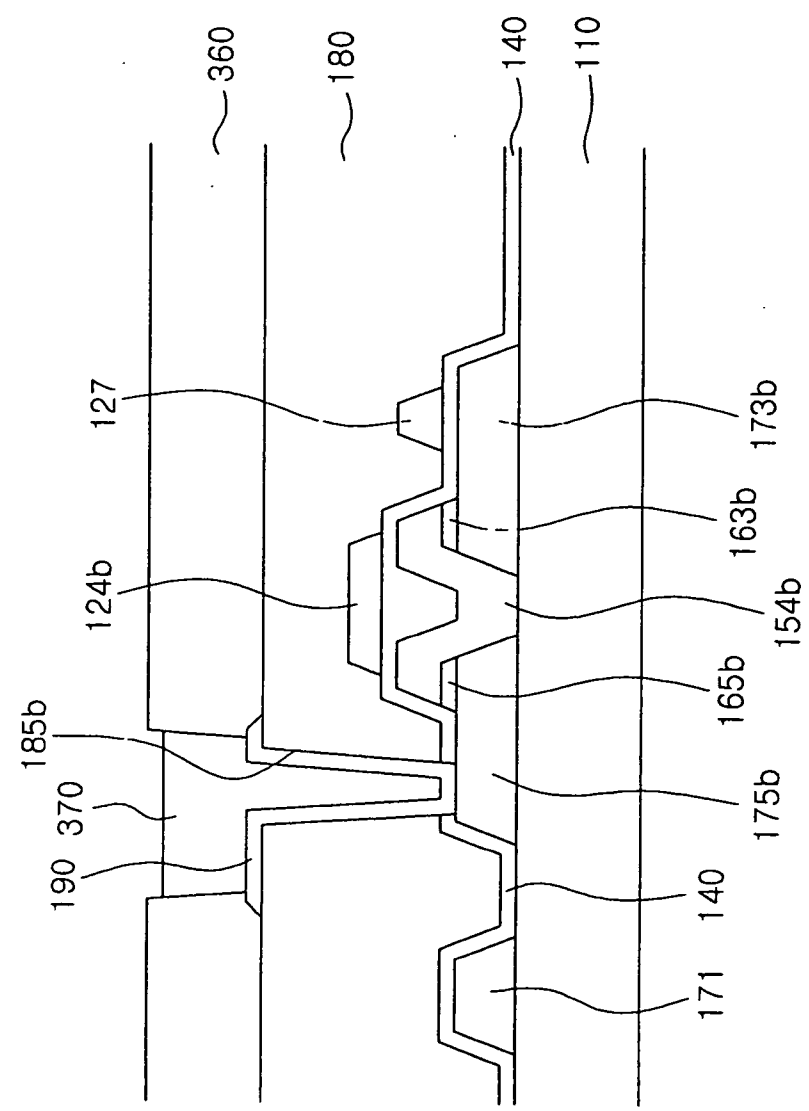
第 20 圖



第21A圖



第 21B 圖



第 22 圖

