



(21) 申請案號：103140193

(22) 申請日：中華民國 103 (2014) 年 11 月 20 日

(51) Int. Cl. : H01B5/14 (2006.01)

G06F3/041 (2006.01)

(30) 優先權：2013/11/20 南韓

10-2013-0141349

(71) 申請人：L G 化學股份有限公司 (南韓) LG CHEM, LTD. (KR)

南韓

(72) 發明人：林振炯 LIM, JIN HYONG (KR)；章盛皓 JANG, SONG HO (KR)；李一言何何 LEE, ILHA (KR)；金起煥 KIM, KI-HWAN (KR)；金容贊 KIM, YONG CHAN (KR)；尹晶煥 YOON, JUNGHWAN (KR)；朴贊亨 PARK, CHAN HYOUNG (KR)

(74) 代理人：葉璟宗；詹富閔；鄭婷文

(56) 參考文獻：

TW 201303903A1

US 2006/0159609A1

WO 2013/157858A2

審查人員：呂燦

申請專利範圍項數：23 項 圖式數：10 共 46 頁

(54) 名稱

導電結構體及其製造方法

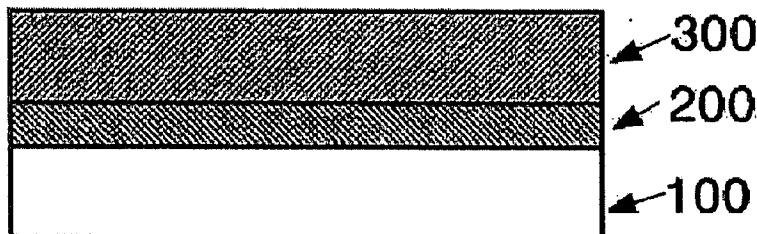
CONDUCTIVE STRUCTURE BODY AND METHOD FOR MANUFACTURING THE SAME

(57) 摘要

本說明書提供一種導電結構體及一種其製造方法。

The present specification provides a conductive structure body and a method for manufacturing the same.

指定代表圖：



符號簡單說明：

100 . . . 基板

200 . . . 暗化層

300 . . . 導電層

圖1

發明摘要

※ 申請案號：103140193

※ 申請日：103.11.20.

※IPC 分類：H1B 5/14 (2006.01)
G06F 3/041 (2006.01)

【發明名稱】導電結構體及其製造方法

CONDUCTIVE STRUCTURE BODY AND METHOD
FOR MANUFACTURING THE SAME

【中文】

本說明書提供一種導電結構體及一種其製造方法。

【英文】

The present specification provides a conductive structure body and a method for manufacturing the same.

【代表圖】

【本案指定代表圖】：圖 1。

【本代表圖之符號簡單說明】：

100：基板

200：暗化層

300：導電層

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 導電結構體及其製造方法

CONDUCTIVE STRUCTURE BODY AND METHOD
FOR MANUFACTURING THE SAME

【技術領域】

【0001】 本申請案主張 2013 年 11 月 20 日向韓國智慧財產局申請的韓國專利申請案第 10-2013-0141349 號的優先權以及權利，所述專利申請案的全部內容是以引用的方式併入本文中。

【0002】 本說明書是關於一種導電結構體及一種其製造方法。

【先前技術】

【0003】 通常取決於信號的偵測方法如下劃分觸控式螢幕面板。換言之，所述類型包含經由在施加直流電壓時的電流或電壓值的改變感測藉由壓力按壓的位置的電阻性類型、在施加交流電壓時使用電容耦合的電容性類型以及隨著在施加磁場時的電壓的改變感測選定位置的電磁類型。

【0004】 隨著對於大面積觸控式螢幕面板的需求近來已增加，實現具有優異的可見度同時減小電極電阻的大觸控式螢幕的技術的開發已為必需的。

先前技術文獻

專利文獻

韓國專利申請特許公開公開案第 10-2010-0007605 號

【發明內容】

【技術問題】

【0005】 本申請案的目標為提供一種能夠用於觸控式螢幕面板中且能夠維持優異的可見度同時甚至在高溫且高濕環境中減小電極電阻的導電結構體。

【0006】 此外，本申請案的另一目標為提供一種用於製造所述導電結構體的方法。

【0007】 本申請案的目標不限於以上提到的技術目標，且尚未提到的另一目標將由熟習此項技術者自以下描述而清晰地理解。

【技術解決方案】

【0008】 本申請案的一個實施例提供一種導電結構體，其包含：基板；導電層，其提供於基板上；以及暗化層，其提供於導電層的至少一個表面上，其中暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu（銅）的原子含量比， y 意謂 O（氧）的原子含量比， z 意謂 N（氮）的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0009】 本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：製備導電層；在導電層的至少一個表面上形成暗化層；以及將導電層或暗化層與基板一起層壓，其中暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、

$y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0010】本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：在基板上形成導電層；以及在形成導電層之前、之後或既在之前又在之後形成暗化層，其中暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂Cu的原子含量比， y 意謂O的原子含量比， z 意謂N的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0011】本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：在基板上形成導電圖案；以及在形成導電圖案之前、之後或既在之前又在之後形成暗化圖案，其中暗化圖案包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂Cu的原子含量比， y 意謂O的原子含量比， z 意謂N的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0012】本申請案的一個實施例提供一種包含導電結構體的觸控式螢幕面板。

【0013】本申請案的一個實施例提供一種包含導電結構體的顯示裝置。

【0014】本申請案的一個實施例提供一種包含導電結構體的太陽能電池。

【有利效果】

【0015】根據本申請案的一個實施例的導電結構體可防止由導電層引起的反射，而不影響導電層的導電率，且可藉由改良吸光度來增強導電層的隱藏性質。此外，可使用根據本申請案的一個

實施例的導電結構體來開發具有改良的可見度的觸控式螢幕面板以及包含觸控式螢幕面板的顯示裝置與太陽能電池。

【圖式簡單說明】

【0016】

圖 1 至圖 3 中的每一者為本申請案的一個實施例，且為說明包含導電層以及暗化層的導電結構體的層壓結構的圖。

圖 4 至圖 6 中的每一者為本申請案的一個實施例，且為說明包含導電圖案層以及暗化圖案層的導電結構體的層壓結構的圖。

圖 7 為量測根據實驗實例 1 的實例以及比較實例的初始光反射率的曲線圖。

圖 8 為在 120 小時過去後量測根據實驗實例 1 的實例以及比較實例的光反射率的曲線圖。

圖 9 為繪示根據實驗實例 2-1 的實例 1 的初始光反射率以及在 120 小時過去後的其光反射率的曲線圖。

圖 10 為繪示根據實驗實例 2-2 的比較實例 3 的初始光反射率以及在 48 小時以及 148 小時過去後的其光反射率的曲線圖。

【實施方式】

【0017】 在本申請案中，一個部件置放於另一部件“上”的描述不僅包含一個部件鄰接另一部件的情況，且亦包含再一部件存在於兩個部件之間的情況。

【0018】 在本申請案中，某一部分“包含”某些組分的描述意謂

能夠進一步包含其他組分，且不排除其他組分，除非另有相反的特定敘述。

【0019】 下文，將更詳細地描述本申請案。

【0020】 在本說明書中，顯示裝置為共同地指電視、電腦監視器或類似者的術語，且包含形成影像的顯示元件以及支撐顯示元件的殼。

【0021】 顯示元件的實例包含電漿顯示器面板（plasma display panel；PDP）、液晶顯示器（liquid crystal display；LCD）、電泳顯示器、陰極射線管（cathode-ray tube；CRT）、OLED 顯示器和類似者。在顯示元件中，可提供用於獲得影像的 RGB 像素圖案以及額外光學濾光器。

【0022】 同時，關於顯示裝置，隨著已加速智慧型手機、平板 PC、IPTV 以及類似者的傳播，對於人手直接變為輸入裝置而無需諸如鍵盤或遙控器的單獨輸入裝置的觸控功能的需求已逐漸增加。此外，能夠寫入的多點觸控功能以及具體點辨識亦已為必需的。

【0023】 當前商品化的多數觸控式螢幕面板（touch screen panel；TSP）是基於透明導電 ITO（氧化銦錫）薄膜，但卻具有問題，使得歸因於由透明 ITO 電極自身（當在大面積觸控式螢幕面板中使用時）的相對高表面電阻（最小 $150 \Omega/\square$ ，由日東電工株式會社（Nitto Denko Corporation）製造的 ELECRYSTA 產品）引起的 RC 延遲，觸控辨識速度變得較低，且為了克服此問題，需要引入額外補償晶片。

【0024】 本申請案的發明人已研究了用於用金屬微圖案替換透

明 ITO 薄膜的技術。鑒於以上，本發明的發明人已發現，當使用為具有高電導率的金屬薄膜的 Ag、Mo/Al/Mo、MoTi/Cu 以及類似者作為觸控式螢幕面板的電極時，當將獲得具體形狀的微電極圖案時，歸因於高反射率以及相對於外部光的混濁度值以及就可見度而言圖案容易由人眼辨識的問題（歸因於高反射率），可出現眩光以及類似者。此外，本申請案的發明人亦已發現，在製造製程中需要高價格的標的物，或製程可常常複雜。

【0025】 結果，本申請案的一個實施例為提供可與使用現有基於 ITO 的透明導電薄膜層的觸控式螢幕面板區分的導電結構體，且所述導電結構體可用於具有金屬微圖案的改良隱藏性質且具有相對於外部光的改良反射以及繞射性質的觸控式螢幕面板中。

【0026】 在本說明書中，“導電率”意謂電導率。

【0027】 此外，在本說明書中，“反射率”意謂光反射率，且“折射率”意謂光折射率。

【0028】 本申請案的一個實施例提供一種導電結構體，其包含：基板；導電層，其提供於基板上；以及暗化層，其提供於導電層的至少一個表面上，其中暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0029】 在本說明書中，原子含量比可意謂此項技術中使用的原子百分比。

【0030】 $[y/(x-3z)]$ 意謂 O 相對於不結合至硝酸銅中的 N 的 Cu 的含量的含量，且當 $[y/(x-3z)]$ 具有 0.1 或更大的值時，暗化層具有歸

因於 CuO 相位形成以及高溫而引起退化的可能性。

【0031】 根據本申請案的一個實施例， $[y/(x-3z)]$ 可具有 0.07 或以下的值。更具體言之，根據本申請案的一個實施例， $[y/(x-3z)]$ 可具有 0.06 或以下的值。

【0032】 根據本申請案的一個實施例，硝酸銅可具有 0.16 或以下的 $y+z$ 值。具體言之，根據本申請案的一個實施例，硝酸銅可具有 0.15 或以下的 $y+z$ 值。

【0033】 當 $y+z$ 具有 0.16 或以下的值時，暗化層具有甚至在高溫且高濕環境中仍維持暗化性質的優勢。

【0034】 根據本說明書的一個實施例，在 85°C 且 85 RH (相對溼度) 的氣氛下，在 120 小時過去後，在 380 nm 至 780 nm 的波長範圍中，暗化層可具有 20% 或以下的平均光反射率變化。隨著光反射率增大速率，且當在經歷高溫且高濕氣氛後暗化層的光反射率大大增大時，可呈現光反射率變化，其可意謂暗化層的效率降低了。具體言之，本說明書的暗化層在 85°C 且 85 RH 的氣氛下，甚至在 120 小時過去後，仍具有小於 20% 的光反射率增大，因此，在嚴格條件下，可維持暗化層的效率。

【0035】 可藉由以下式來計算光反射率變化 (%)： $((\text{在經歷高溫且高濕氣氛後的平均光反射率}/\text{初始平均光反射率}) - 1) \times 100$ 。

【0036】 在本說明書中的暗化層可為經圖案化的暗化圖案層。此外，在本說明書中的導電層可為經圖案化的導電圖案層。暗化層可與導電層同時或分開來圖案化。

【0037】 在本說明書中的暗化層可提供於導電層的至少一個表

面上。具體言之，暗化層可提供於導電層的僅一個表面上，或提供於導電層的兩個表面上。

【0038】 在根據本申請案的一個實施例的導電結構體中，導電層可提供於基板與暗化層之間。具體言之，導電結構體可包含基板；提供於基板上的導電層；以及提供於導電層上的暗化層。此外，根據本申請案的一個實施例，暗化層可提供於導電層的上表面以及側表面的至少部分上。具體言之，當導電結構體用於電子裝置的顯示單元中且經由與基板相對的表面自外部辨識時，暗化層可起到防止導電層的眩光的作用。

【0039】 在根據本申請案的一個實施例的導電結構體中，暗化層可提供於基板與導電層之間。具體言之，導電結構體可包含基板；提供於基板上的暗化層；以及提供於暗化層上的導電層。具體言之，當導電結構體用於電子裝置的顯示單元中且經由基板自外部辨識時，暗化層可起到防止導電層的眩光的作用。

【0040】 暗化層可不僅起到防止導電層的腐蝕的作用，且在導電層用於電子裝置的顯示單元中時，又起到防止由導電層引起的眩光效應的作用。

【0041】 本申請案的發明人已發現，在包含提供於有效螢幕單元中的導電金屬微圖案的觸控式螢幕面板中，圖案層的光反射以及折射性質對導電金屬微圖案的可見度具有大的影響，且已努力來改良此。具體言之，在基於現有 ITO 的觸控式螢幕面板中，歸因於 ITO 自身的高透射率，尚未顯著揭示因導電圖案的反射比而帶來的問題，然而，在包含提供於有效螢幕單元中的導電金屬微圖

案的觸控式螢幕面板中，導電金屬微圖案的反射比以及暗化性質是重要的。

【0042】 在根據本申請案的一個實施例的觸控式螢幕面板中，可引入暗化層，以便減小反射比且改良導電金屬微圖案的吸光度性質。暗化層能夠藉由提供於觸控式螢幕面板中的導電層的至少一個表面上而顯著改良由導電層的高反射比引起的可見度減退問題。

【0043】 具體言之，暗化層具有光吸收性質，因此，能夠藉由減少入射至導電層自身的光的量以及自導電層反射的光的量來減小由導電層引起的反射比。此外，與導電層相比，暗化層可具有低反射比。結果，與使用者直接看導電層的情況相比，可減小光反射比，且因此，可顯著改良導電層的可見度。

【0044】 在本說明書中，暗化層意謂能夠藉由具有光吸收性質而減少入射至導電層自身的光的量以及自導電層反射的光的量的層，且暗化層可為經圖案化的暗化圖案層。可藉由諸如光吸收性質層、變黑層、變黑性質層以及類似者的術語來表達暗化層，且可藉由諸如光吸收性質圖案層、變黑圖案層、變黑性質圖案層以及類似者的術語來表達經圖案化的暗化圖案層。

【0045】 與包含包含氧化銅的暗化層的導電結構體相比，本申請案的包含包含硝酸銅的暗化層的導電結構體具有改良的效應。包含氧化銅的暗化層具有以下問題：由於暗化層在高溫且高濕條件下可因氧化銅的相位改變而變色，因此反射率可隨時間而增大。然而，在本申請案的包含硝酸銅的暗化層中，硝酸銅甚至在高溫

且高濕條件下仍不經歷到相位改變，且因此，可防止暗化層的變色。因此，當使用根據本申請案的暗化層時，暗化層在高溫且高濕條件下並未變色，甚至在長時間過去之後，且因此，存在可維持低反射率的優勢，且可提供穩定的導電結構體。

【0046】 在本申請案的一個實施例中，包含經圖案化的導電層以及經圖案化的暗化層的導電結構體的表面電阻可大於或等於 $1 \Omega/\square$ 且小於或等於 $300 \Omega/\square$ ，具體言之，大於或等於 $1 \Omega/\square$ 且小於或等於 $100 \Omega/\square$ ，更具體言之，大於或等於 $1 \Omega/\square$ 且小於或等於 $50 \Omega/\square$ ，且甚至更具體言之，大於或等於 $1 \Omega/\square$ 且小於或等於 $20 \Omega/\square$ 。

【0047】 當導電結構體的表面電阻大於或等於 $1 \Omega/\square$ 且小於或等於 $300 \Omega/\square$ 時，其在替換現有透明 ITO 電極過程中是有效的。當導電結構體的表面電阻大於或等於 $1 \Omega/\square$ 且小於或等於 $100 \Omega/\square$ 或大於或等於 $1 \Omega/\square$ 且小於或等於 $50 \Omega/\square$ 時，且特定言之，當大於或等於 $1 \Omega/\square$ 且小於或等於 $20 \Omega/\square$ 時，與當使用現有透明 ITO 電極時相比，表面電阻顯著較低，且因此，由於當施加信號時縮短了 RC 延遲，因此可顯著改良觸控辨識速度，且基於此，可易於實現在 10 吋或更大的大面積觸控式螢幕中的使用。

【0048】 在導電結構體中，導電層或暗化層在經圖案化前的表面電阻可大於 $0 \Omega/\square$ 且小於或等於 $10 \Omega/\square$ ，大於 $0 \Omega/\square$ 且小於或等於 $2 \Omega/\square$ ，且具體言之，大於 $0 \Omega/\square$ 且小於或等於 $0.7 \Omega/\square$ 。當表面電阻為 $2 \Omega/\square$ 或以下且特定言之為 $0.7 \Omega/\square$ 或以下時，隨著導電層或暗化層在圖案化前的表面電阻減小，微圖案化設計以及製造製程平穩地進行，且由於導電結構體的表面電阻在圖案化後減小了，

因此其在增加電極的反應速度過程中有效。可取決於導電層或暗化層的厚度來調整表面電阻。

【0049】 在根據本申請案的一個實施例的導電結構體中，在具有大於或等於 380 nm 且小於或等於 780 nm 的波長範圍的光中，暗化層的消光係數 k 可大於或等於 0.2 且小於或等於 2.5，且更具體言之，大於或等於 0.7 且小於或等於 1.4。當消光係數大於或等於 0.7 且小於或等於 1.4 時，反射率進一步減小，且其在進一步改良暗化層的暗化程度過程中有效。在此情況下，導電層的隱藏性質進一步改良，且當在觸控式螢幕面板中使用時，可進一步改良可見度。

【0050】 在根據本申請案的一個實施例的導電結構體中，在具有大於或等於 380 nm 且小於或等於 680 nm 的波長範圍的光中，暗化層的消光係數 k 可大於或等於 0.8 且小於或等於 1.4。

【0051】 在根據本申請案的一個實施例的導電結構體中，暗化層的消光係數 k 比使用諸如氮氧化鋁或氧化銅的其他材料的情況高，因此，存在可製備具有小厚度的暗化層的優勢。

【0052】 可使用橢偏儀量測裝置以及此項技術中已知的類似者來量測消光係數。

【0053】 在形成暗化層過程中，消光係數 k 為 0.2 或更大為較佳的。消光係數 k 亦被稱作吸收係數，且為能夠定義導電結構體吸收具體波長中的光有多強的標度，且為確定導電結構體的透射率的因素。舉例而言，對於透明介電材料， k 值非常小，其中 $k < 0.2$ 。然而，隨著在材料內部的金屬組分的含量增大， k 值增大。

若金屬組分的含量進一步增大，則獲得傳輸幾乎不發生且僅主要發生表面反射的金屬，且消光係數 k 變得大於 2.5，在形成暗化層過程中，其並非較佳。

【0054】 在根據本申請案的一個實施例的導電結構體中，在具有大於或等於 380 nm 且小於或等於 680 nm 的波長範圍的光中，暗化層的折射率 n 可大於 0 且小於或等於 3，且更具體言之，大於或等於 2 且小於或等於 3.3。替代地且甚至更具體言之，在具有大於或等於 500 nm 且小於或等於 680 nm 的波長範圍的光中，暗化層的折射率 n 可大於或等於 2.5 且小於或等於 3.3，且在具有大於或等於 550 nm 且小於或等於 680 nm 的波長範圍的光中，暗化層的折射率 n 可大於或等於 3 且小於或等於 3.3。當參照以下數學等式 1 時，可取決於折射率來確定暗化層的厚度。

[數學等式 1]

$$d = \frac{\lambda}{4n} N (N = 1, 3, 5, \dots)$$

【0055】 在數學等式 1 中，

d 為暗化層的厚度， n 為折射率，且 λ 為光的波長。

【0056】 在根據本申請案的一個實施例的導電結構體中，與使用諸如氮氧化鋁或氧化銅的其他材料的情況相比，在具有長波長的光中，暗化層的消光係數 k 較高，因此，存在可製備具有小厚度的暗化層的優勢。

【0057】 根據本申請案的一個實施例的導電結構體可具有 20% 或以下的全反射率 (total reflectivity)，具體言之，15% 或以下，且更具體言之，10% 或以下。

【0058】 隨著反射率愈小，其愈有效。

【0059】 在本申請案的一個實施例中，全反射率意謂關於具有大於或等於 300 nm 且小於或等於 800 nm 且具體言之大於或等於 380 nm 且小於或等於 780 nm 的波長範圍的以 90°入射至表面以在用黑層（完全黑）處理與量測的表面相對的表面後量測的光的反射率。在本說明書中，全反射率為基於由經受光入射的圖案層或導電結構體（當 100%地使用入射光時）反射的經反射光當中的具有大於或等於 300 nm 且小於或等於 800 nm（且具體言之，大於或等於 380 nm 且小於或等於 780 nm）的光量測的值。

【0060】 當將暗化層提供於導電層與基板之間時，可自基板側量測反射率。當自基板側量測全反射率時，全反射率可為 20%或以下，具體言之，15%或以下，且更具體言之，10%或以下。隨著全反射率愈小，其愈有效。

【0061】 此外，當將導電層提供於基板與暗化層之間時，可自與暗化層鄰接導電層的表面相反的方向量測反射率。具體言之，當暗化層包含鄰接導電層的第一表面以及與第一表面相對的第二表面時，可自第二表面的方向量測反射率。當自此方向量測時，全反射率可為 20%或以下，具體言之，15%或以下，且更具體言之，10%或以下。隨著全反射率愈小，其愈有效。

【0062】 導電層可為導電圖案層，且暗化層可為暗化圖案層。本文中，當自暗化圖案層的第二表面側量測導電結構體的全反射率時，可藉由以下數學等式 2 計算導電結構體的全反射率（ R_t ）。

[數學等式 2]

全反射率 (Rt) = 基板的反射率 + 閉合比 × 暗化層的反射率

【0063】 此外，在導電結構體具有層壓兩個類型的導電結構體的結構的情況下，可藉由以下數學等式 3 來計算導電結構體的全反射率 (Rt)。

[數學等式 3]

全反射率 (Rt) = 基板的反射率 + 閉合比 × 暗化層的反射率 × 2

【0064】 在數學等式 2 以及 3 中，基板的全反射率可為觸控強化玻璃的反射率，且當表面為膜時，可為膜的反射率。

【0065】 此外，閉合比可由由導電圖案覆蓋的區域所佔據的面積基於導電結構體平坦表面的比率（換言之，(1-開放比)）來表示。

【0066】 因此，具有經圖案化的暗化圖案層與不具有經圖案化的暗化圖案層之間的差異取決於經圖案化的暗化圖案層的反射率。就此而言，與具有相同構成、惟導電結構體不包含經圖案化的暗化圖案層除外的導電結構體的全反射率 (R0) 相比，根據本申請案的一個實施例的導電結構體的全反射率 (Rt) 可減小 10% 至 20%，可減小 20% 至 30%，可減小 30% 至 40%，可減小 40% 至 50%，且可減小 50% 至 70%。換言之，當在將閉合比範圍自 1% 變化至 10%（在數學等式 2 以及 3 中）的同時全反射率範圍自 1% 變化至 30% 時，可顯現最大 70% 的反射率減小效應，且可顯現最小 10% 的全反射率減小效應。

【0067】 在根據本申請案的一個實施例的導電結構體中，經圖案化的暗化層包含鄰接導電圖案的第一表面以及與第一表面相對的

第二表面，且當自暗化圖案的第二表面側量測導電結構體的全反射率時，導電結構體的全反射率（ R_t ）與基板的反射率（ R_0 ）的差可為 40%或以下、30%或以下、20%或以下以及 10%或以下。

【0068】 在本申請案的一個實施例中，導電結構體可具有基於國際照明委員會（Commission Internationale de l'Eclairage；CIE） $L^*a^*b^*$ 色彩座標的 50 或以下且更具體言之 40 或以下的亮度值（ L^* ）。由於反射率減小，因此隨著亮度值愈小，其愈有效。

【0069】 在本申請案的一個實施例中，導電結構體中幾乎不存在針孔，且甚至當存在針孔時，直徑可為 3 μm 或以下，且更具體言之，1 μm 或以下。當導電結構體中的針孔的直徑為 3 μm 或以下時，可防止斷開連接的發生。此外，當幾乎不存在針孔且針孔的數目非常小時，可防止斷開連接的發生。

【0070】 在本申請案的一個實施例中，可將暗化層與導電層同時或分開來圖案化。

【0071】 在本申請案的一個實施例中，經圖案化的暗化層與經圖案化的導電層可使用同時或分開的圖案化製程形成層壓結構。就此而言，可將所述結構與光吸收材料的至少一部分浸沒或分散於導電圖案中的結構或藉由額外表面處理以物理方式或化學方式改質單層導電圖案的表面側的部分的結構區分開來。

【0072】 此外，在根據本申請案的一個實施例的導電結構體中，暗化層可直接提供於基板或導電層上，而在其間無黏著層或膠合層。黏著層或膠合層可對耐久性或光學性質具有影響。此外，當與使用黏著層或膠合層的情況相比時，根據本申請案的一個實施

例的導電結構體具有完全不同的製造方法。此外，當與使用黏著層或膠合層的情況相比時，根據本申請案的一個實施例的導電結構體可在基板或導電層與暗化層之間具有優異的界面性質。

【0073】 在本申請案的一個實施例中，暗化層可形成為單層，或形成為兩個或兩個以上層的多層。

【0074】 在本申請案的一個實施例中，暗化層較佳地具有消色差色彩。本文中，消色差色彩意謂當入射至物件的表面的光未經選擇性地吸收且相關於每一分量的波長均勻地反射以及吸收時繪示的色彩。

【0075】 在本申請案的一個實施例中，暗化層可進一步包含介電材料以及金屬中的至少一者。所述金屬可為金屬或金屬的合金。介電材料的實例可包含 TiO_{2-w} 、 SiO_{2-w} 、 MgF_{2-w} 、 $\text{SiN}_{1.3-w}$ ($-1 \leq w \leq 1$) 以及類似者，但不限於此。金屬可包含選自以下各者當中的金屬：鐵 (Fe)、鈷 (Co)、鈦 (Ti)、鈦 (V)、鋁 (Al)、鉬 (Mo)、銅 (Cu)、金 (Au) 以及銀 (Ag)，或可為選自以下各者當中的兩個或兩個以上金屬的合金：鐵 (Fe)、鈷 (Co)、鈦 (Ti)、鈦 (V)、鋁 (Al)、鉬 (Mo)、銅 (Cu)、金 (Au) 以及銀 (Ag)，但不限於此。

【0076】 根據本申請案的一個實施例，暗化層可包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且可進一步包含介電材料以及上述金屬中的至少一者。

【0077】 在本申請案的一個實施例中，較佳地，介電材料經分佈使得含量隨著遠離外部光進入的方向而減小，且金屬以及合金分

量相反地分佈。本文中，介電材料的含量可自按重量計 20%至按重量計 50%，且金屬的含量可自按重量計 50%至按重量計 80%。在暗化層進一步包含合金的情況下，暗化層可包含在按重量計 10%至按重量計 30%中的介電材料、在按重量計 50%至按重量計 80%中的金屬以及在按重量計 5%至按重量計 40%中的合金。

【0078】 作為另一具體實例，暗化層可進一步包含鎳與鈳的合金以及鎳與鈳的氧化物、氮化物或氮氧化物中的任何一或多者。本文中，可按 26 原子百分比至 52 原子百分比包含鈳，且鈳相對於鎳的原子比較佳地自 26/74 至 52/48。

【0079】 作為另一具體實例，暗化層可進一步包含具有兩個或兩個以上元素的過渡層，且其中取決於外部光進入的方向，一個元素組成比大致每 100 埃增大最大 20%。本文中，一個元素可包含金屬元素，諸如，鎳 (Ni)、鈳 (V)、鎢 (W)、鉭 (Ta)、鉬 (Mo)、鈮 (Nb)、鈦 (Ti)、鐵 (Fe)、鉻 (Cr)、鈷 (Co)、鋁 (Al) 或銅 (Cu)，且可包含氧、氮或碳作為不同於金屬元素的元素。

【0080】 作為另一具體實例，暗化層可進一步包含第一氧化鉻層、金屬層、第二氧化鉻層以及鉻鏡，且本文中，可包含選自以下各者當中的金屬來代替鉻：鎳 (Ni)、鈳 (V)、鎢 (W)、鉭 (Ta)、鉬 (Mo)、鈮 (Nb)、鈦 (Ti)、鐵 (Fe)、鈷 (Co)、鋁 (Al) 以及銅 (Cu)。金屬層較佳地具有 10 nm 至 30 nm 的厚度，第一氧化鉻層較佳地具有 35 nm 至 41 nm 的厚度，且第二氧化鉻層較佳地具有 37 nm 至 42 nm 的厚度。

【0081】 作為另一具體實例，暗化層可使用氧化鋁 (Al_2O_3) 層、

氧化鉻 (Cr_2O_3) 層與鉻 (Cr) 層的層壓結構。本文中，氧化鋁層具有改良的反射性質以及防止光漫射的性質，且氧化鉻層可藉由減小鏡面反射率來增強對比度性質。

【0082】 在本申請案的一個實施例中，導電層的材料合適地為具有 $1 \times 10^{-6} \Omega \cdot \text{cm}$ 至 $30 \times 10^{-6} \Omega \cdot \text{cm}$ 的比電阻的材料，且較佳地，可為 $1 \times 10^{-6} \Omega \cdot \text{cm}$ 至 $7 \times 10^{-6} \Omega \cdot \text{cm}$ 。

【0083】 在根據本申請案的一個實施例的導電結構體中，導電層的材料較佳地包含選自由以下各者組成的群組的一者、兩者或兩者以上：金屬、金屬合金、金屬氧化物以及金屬氮化物。作為導電層的材料，具有優異的導電率以及容易蝕刻的金屬材料為較好的。然而，具有優異電導率的材料通常具有具有高反射比的缺點。然而，在本申請案中，可藉由使用暗化層，使用具有高反射比的材料形成導電層。甚至在具有 70%或更大或 80%或更大的反射比的材料用於本申請案中的情況下，可減小反射比，可增強導電層的隱藏性質，且可藉由添加暗化層來維持或增強對比度性質。

【0084】 在根據本申請案的一個實施例的導電結構體中，導電層可為單一膜或多層薄膜。

【0085】 在根據本申請案的一個實施例的導電結構體中，導電層的材料的具体實例可包含選自由以下各者組成的群組的一者、兩者或兩者以上：銅 (Cu)、鋁 (Al)、銀 (Au)、釹 (Nd)、鉬 (Mo)、鎳 (Ni)、其氧化物以及其氮化物。導電層的材料可為選自以上所提到的金屬的兩個或兩個以上的合金。更具體言之，可包含鉬、鋁或銅。甚至更具體言之，可包含銅。當導電層為銅時，導電層

包含與暗化層相同的金屬，因此，可使用相同蝕刻劑來進行製程，就製程而言，其為有利的，且就生產率而言，其亦有利，因此，在製造製程中存在優勢。

【0086】 當導電層包含銅時，可當暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅時進行一次蝕刻，且存在在製造製程中效率高且成本降低的經濟優勢。此外，銅具有 $1.7 \times 10^{-6} \Omega \cdot \text{cm}$ 的比電阻值，且比比電阻值為 $2.8 \times 10^{-6} \Omega \cdot \text{cm}$ 的 Al 有利。因此，存在以下優勢：導電層可經形成以比使用 Al 的情況薄，以便滿足大於 $0 \Omega/\square$ 且小於或等於 $2 \Omega/\square$ （且較佳地，大於 $0 \Omega/\square$ 且小於或等於 $0.7 \Omega/\square$ ）的表面電阻值。可取決於導電層的厚度來調整表面電阻。舉例而言，為了滿足 $0.6 \Omega/\square$ 至 $0.7 \Omega/\square$ 的表面電阻，對於 Al，需要獲得 80 nm 至 90 nm 的厚度，然而，對於 Cu，需要 55 nm 至 65 nm 的厚度，因此，由於層能夠形成得較薄，因此其更經濟。此外，在濺鍍製程中，Cu 具有比 Al 優異大致兩倍的良率，因此，理論上可期望在沈積速率方面 3 倍的改良。因此，包含 Cu 的導電層在製造製程中具有效率高且製程經濟的優勢。

【0087】 在根據本申請案的一個實施例的導電結構體中，暗化層的厚度具體言之大於或等於 0.1 nm 且小於或等於 400 nm。更具體言之，厚度可大於或等於 0.1 nm 且小於或等於 100 nm，且更具體言之，大於或等於 0.1 nm 且小於或等於 60 nm。取決於製造製程，暗化層的較佳厚度在大於或等於 0.1 nm 且小於或等於 400 nm 的範圍內可不同，然而，在考慮蝕刻性質時，當厚度為 0.1 nm 或更大時，製程控制相對簡單，且當厚度為 60 nm 或以下時，就製程控

制以及生產率而言，其可相對有利。當暗化層的厚度大於或等於 0.1 nm 且小於或等於 400 nm（更具體言之，大於或等於 0.1 nm 且小於或等於 100 nm，且甚至更具體言之，大於或等於 0.1 nm 且小於或等於 60 nm）時，暗化效應是優異的，此因為在 380 nm 至 780 nm 的可見光波長範圍中，平均反射率可為 20%或以下，具體言之，15%或以下，且更具體言之，10%或以下。

【0088】 在本申請案的一個實施例中，導電層的厚度不受特定限制，然而，就導電層的導電率以及圖案形成製程的經濟可行性而言，具有大於或等於 0.01 μm 且小於或等於 10 μm 的厚度可展現優異的效應。

【0089】 在根據本申請案的一個實施例的導電結構體中，導電圖案層中的圖案線寬可為 10 μm 或以下。本文中，暗化層可具有與導電層相同的圖案形狀。然而，暗化圖案層的圖案大小未必與導電圖案層的圖案大小完全相同，且暗化圖案層中的圖案線寬比暗化圖案層中的圖案線寬窄或寬的情況亦包含在本申請案的範疇中。具體言之，暗化圖案層中的圖案線寬可大於或等於導電圖案層中的圖案線寬的 80%且小於或等於 120%。替代地，暗化圖案層中配備有圖案的面積具體言之大於或等於導電圖案層中配備有圖案的面積的 80%且小於或等於 120%。更具體言之，暗化圖案層的圖案形狀較佳為具有與導電圖案層中的圖案線寬相比相同或較大的圖案線寬的圖案形狀。

【0090】 當暗化圖案層具有所具有的線寬比導電圖案層的線寬大的圖案形狀時，在使用者看起來，暗化圖案層屏蔽導電圖案層

的效應較大，因此，存在由導電圖案層自身的光澤或反射引起的效應可被高效地阻擋的優勢。然而，當暗化圖案層中的圖案線寬與導電圖案層中的圖案線寬相同時，亦可達成本申請案的目標效應。

【0091】 在根據本申請案的一個實施例的導電結構體中，可將透明襯底用作基板，然而，基板不受特定限制，且可使用玻璃、塑膠基板、塑膠膜以及類似者。

【0092】 在本申請案的一個實施例中，導電圖案層中的圖案線寬可大於 $0\ \mu\text{m}$ 且小於或等於 $10\ \mu\text{m}$ ，具體言之，大於或等於 $0.1\ \mu\text{m}$ 且小於或等於 $10\ \mu\text{m}$ ，更具體言之，大於或等於 $0.2\ \mu\text{m}$ 且小於或等於 $8\ \mu\text{m}$ ，且甚至更具體言之，大於或等於 $0.5\ \mu\text{m}$ 且小於或等於 $5\ \mu\text{m}$ 。

【0093】 在本申請案的一個實施例中，導電圖案層的開放比（意即，未由圖案覆蓋的面積的比）可為 70%或更大、85%或更大以及 95%或更大。此外，導電圖案層的開放比可為自 90%至 99.9%，但不限於此。

【0094】 在本申請案的一個實施例中，導電圖案層的圖案可為規則圖案或不規則圖案。

【0095】 可將此項技術中使用的圖案形式（諸如，網狀圖案）用作規則圖案。不規則圖案不受特定限制，且可具有形成沃羅諾伊 (voronoi) 圖的圖的邊界線形式。當在本申請案中將不規則圖案與經圖案化的暗化層一起使用時，歸因於具有方向性的照明的經反射光的繞射圖案可藉由不規則圖案而移除，且歸因於光散射的影

響可因暗化圖案層而最小化，因此，可使可見度方面的問題最小化。

【0096】 根據本申請案的一個實施例的導電結構體的實例繪示於圖 1 至圖 6 中。

【0097】 圖 1 至圖 3 是用於基板、導電層以及暗化層的層壓次序，且當實際上用於觸控式螢幕面板以及類似者的微透明電極時，導電層以及暗化層可具有不同於整個表面區的圖案形狀。

【0098】 圖 1 說明將暗化層（200）安置於基板（100）與導電層（300）之間的情況。在此情況下，當使用者自基板側看觸控式螢幕面板時，歸因於導電層的反射比可大大地減小。

【0099】 圖 2 說明暗化層（200）安置於上導電層（300）上的情況。在此情況下，當使用者自與基板側相對的側看觸控式螢幕面板時，歸因於導電層的反射比可大大地減小。

【0100】 圖 3 說明暗化層（200、220）安置於基板（100）與導電層（300）之間且在導電層（300）上的情況。在此情況下，當使用者自基板側以及與基板側相對的側看觸控式螢幕面板時，歸因於導電層的反射比可大大地減小。

【0101】 在圖 1 至圖 3 的描述中，導電層可為經圖案化的導電層，且暗化層可為經圖案化的暗化層。

【0102】 圖 4 至圖 6 為各說明根據本申請案的一個實施例的包含導電圖案層以及暗化圖案層的導電結構體的層壓結構的圖。

【0103】 根據本申請案的一個實施例的導電結構體的結構可為基板、暗化層、導電層與暗化層按連續次序層壓的結構。此外，

導電結構體可包含在最外暗化層上的額外導電層以及額外暗化層。換言之，根據本申請案的一個實施例的導電結構體的結構可選自以下各者當中：基板/暗化層/導電層的結構、基板/導電層/暗化層的結構、基板/暗化層/導電層/暗化層的結構、基板/導電層/暗化層/導電層的結構、基板/暗化層/導電層/暗化層/導電層/暗化層的結構、基板/導電層/暗化層/導電層/暗化層/導電層的結構、基板/暗化層/導電層/暗化層/導電層/暗化層/導電層的結構、基板/導電層/暗化層/導電層/暗化層/導電層/暗化層/導電層的結構、基板/暗化層/導電層/暗化層/導電層/暗化層/導電層/暗化層/導電層的結構、基板/導電層/暗化層/導電層/暗化層/導電層/暗化層/導電層/暗化層/導電層的結構以及基板/導電層/暗化層/導電層/暗化層/導電層/暗化層/導電層的結構。

【0104】 在以上描述中，導電層可為導電圖案層，且暗化層可為暗化圖案層。

【0105】 本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：製備導電層；在導電層的至少一個表面上形成暗化層；以及將導電層或暗化層與基板一起層壓，其中暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。製造方法可進一步包含分開來或同時圖案化導電層以及暗化層。

【0106】 本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：在基板上形成導電層；以及在形成導電層之前、之後或既在之前又在之後形成暗化層，其中暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂

O 的原子含量比，z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0107】 在本申請案的一個實施例中，用於製造導電結構體的方法可包含在基板上形成導電層；以及在導電層上形成暗化層。製造方法可進一步包含分開來或同時圖案化導電層以及暗化層。具體言之，可在形成導電層後圖案化導電層，且可在形成暗化層後圖案化暗化層。此外且具體言之，可在形成暗化層後同時圖案化導電層與暗化層。

【0108】 在本申請案的一個實施例中，用於製造導電結構體的方法可包含在基板上形成暗化層；以及在暗化層上形成導電層。製造方法可進一步包含分開來或同時圖案化導電層以及暗化層。具體言之，可在形成暗化層後圖案化暗化層，以及可在形成導電層後圖案化導電層。此外，可在形成導電層後同時圖案化導電層與暗化層。

【0109】 在本申請案的一個實施例中，用於形成導電結構體的方法包含：在基板上形成第一暗化層；在暗化層上形成導電層；以及在導電層上形成第二暗化層，其中第一以及第二暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中，x 意謂 Cu 的原子含量比，y 意謂 O 的原子含量比，z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。製造方法可包含分開來或同時圖案化暗化層與導電層。

【0110】 在用於製程導電結構體的方法中，導電層或暗化層在經圖案化前的表面電阻可大於 $0 \ \Omega/\square$ 且小於或等於 $2 \ \Omega/\square$ ，且較佳

地，大於 $0 \Omega/\square$ 且小於或等於 $0.7 \Omega/\square$ 。當表面電阻為 $2 \Omega/\square$ 或以下（特定言之， $0.7 \Omega/\square$ 或以下）時，隨著導電層或暗化層在經圖案化前的表面電阻愈低，易於進行微圖案化設計以及製造製程，且由於在圖案化後減小了導電結構體的表面電阻，因此其在增大電極的反應速率過程中有效。

【0111】 本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：在基板上形成導電圖案；以及在形成導電圖案之前、之後或既在之前又在之後形成暗化圖案，其中暗化圖案包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0112】 根據本申請案的一個實施例的用於製造導電結構體的方法可包含在基板上形成導電圖案；以及在形成導電圖案後形成暗化圖案。

【0113】 根據本申請案的一個實施例的用於製造導電結構體的方法可包含在基板上形成暗化圖案；以及在形成暗化圖案後形成導電圖案。

【0114】 本申請案的一個實施例提供一種用於製造導電結構體的方法，其包含：在基板上形成導電圖案；以及在形成導電圖案之前、之後或既在之前又在之後形成暗化圖案，其中暗化圖案包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

【0115】 在用於製造導電結構體的方法中，關於導電結構體、導電層、暗化層、導電圖案層以及暗化圖案層的描述與以上進行的描述相同。

【0116】 在本申請案的一個實施例中，可使用此項技術中已知的方法形成導電圖案或暗化圖案。舉例而言，諸如蒸發、濺鍍、濕式塗佈、汽化、電鍍或無電極電鍍以及金屬箔層壓的方法可用於形成，且具體言之，濺鍍方法可用於形成。

【0117】 舉例而言，當一包含 Cu 的導電層以及包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅的暗化層且將惰性氣體（例如，諸如 Ar 的氣體）用作濺鍍氣體時，存在藉由使用氮氧化銅單一材料濺鍍目標獲得的優勢。藉由使用單一材料目標，由於反應氣體的分壓控制並非必需，因此易於控制製程，且在形成最終導電結構體過程中，亦存在可使用 Cu 蝕刻劑進行一次蝕刻的優勢。替代地，當使用反應性濺鍍方法時，亦可藉由諸如 O_2 的反應氣體的分壓控制來進行製程。

【0118】 在本申請案的一個實施例中，形成導電圖案層的方法不受特定限制，且舉例而言，可使用直接印刷方法形成導電圖案層，且亦可使用形成導電層且接著圖案化導電層的方法。

【0119】 在本申請案的一個實施例中，當使用印刷方法形成導電圖案層時，可使用導電材料的墨水或糊狀物，且除了導電材料之外，糊狀物亦可進一步包含黏合劑樹脂、溶劑、玻璃粉以及類似者。

【0120】 在形成導電層且接著圖案化導電層的情況下，可使用具有抗蝕刻性質的材料。

【0121】 在本申請案的一個實施例中，可使用諸如蒸發、濺鍍、濕式塗佈、汽化、電鍍或無電極電鍍以及金屬箔層壓的方法形成導電層。亦可將在基板上塗佈有機金屬、奈米金屬或其複合物的溶液且藉由烘烤及/或乾燥結果來給予導電率的方法用作用於形成導電層的方法。有機銀可用作有機金屬，且奈米銀粒子以及類似者可用作奈米金屬。

【0122】 在本申請案的一個實施例中，導電層的圖案化可使用使用蝕刻光阻圖案的方法。蝕刻光阻圖案可使用印刷方法、光微影方法、攝影方法、使用遮罩或雷射轉移（例如，傳熱成像）的方法以及類似者而形成，且印刷方法或光微影方法為更佳，然而，方法不限於此。導電薄膜層可經使用蝕刻光阻圖案蝕刻以及圖案化，且可易於使用溶離處理來移除蝕刻光阻圖案。

【0123】 本申請案的一個實施例提供一種包含導電結構體的觸控式螢幕面板。舉例而言，在電容性類型觸控式螢幕面板中，根據本申請案的一個實施例的導電結構體可用作觸敏式電極基板。

【0124】 本申請案的一個實施例提供包含觸控式螢幕面板的顯示裝置。

【0125】 除了包含上述基板、導電圖案層以及暗化圖案層的導電結構體外，根據本申請案的一個實施例的觸控式螢幕面板亦可進一步包含額外結構體。在此情況下，兩個結構體可安置於同一方向上，或兩個結構體可安置於相對的方向上。能夠包含於本申請案的觸控式螢幕面板中的兩個或兩個以上結構體未必具有相同結構，且有利地，任何一者（較佳地，最靠近使用者的結構體）僅

包含上述基板、導電圖案層以及暗化圖案層，且額外包含的結構體未必包含暗化圖案層。此外，在兩個或兩個以上結構體中的層壓結構可彼此不同。當包含兩個或兩個以上結構體時，可在其間提供絕緣層。本文中，絕緣層可另外具有黏著層的功能。

【0126】 根據本申請案的一個實施例的觸控式螢幕面板可包含下部基板；上部基板；以及提供於下部基板的鄰接上部基板的表面以及上部基板的鄰接下部基板的表面中的任何一或兩側上的電極層。電極層可各具有 X 軸位置偵測以及 Y 軸位置偵測的功能。

【0127】 本文中，提供於下部基板且下部基板的鄰接上部基板的表面上的電極層以及提供於上部基板且上部基板的鄰接下部基板的表面上的電極層中的一或兩者可為以上描述的根據本申請案的一個實施例的導電結構體。當電極層中的僅一者為根據本申請案的導電結構體時，另一者可具有此項技術中已知的導電圖案。

【0128】 當藉由在上部基板以及下部基板兩者的一個表面上提供電極層而形成兩個電極層時，可在下部基板與上部基板之間提供絕緣層或間隔物，使得維持電極層之間的恆定距離且不發生連接。絕緣層可包含黏著劑或 UV 或熱可固化樹脂。觸控式螢幕面板可進一步包含連接到上述導電結構體中的導電層的圖案的接地連接單元。舉例而言，接地連接單元可形成於其上形成基板的導電層的圖案的表面的邊緣部分上。此外，抗反射膜、偏光膜及抗指紋膜中的至少一者可在包含導電結構體的層壓物的至少一個表面上提供。取決於設計規範，除了以上描述的功能膜之外，亦可進一步包含其它類型的功能膜。此觸控式螢幕面板可用於諸如

OLED 顯示面板、液晶顯示器 (LCD)、陰極射線管 (CRT) 以及 PDP 的顯示裝置中。

【0129】 在根據本申請案的一個實施例的觸控式螢幕面板中，導電圖案層以及暗化圖案層可各提供於基板的兩個表面上。

【0130】 根據本申請案的一個實施例的觸控式螢幕面板可另外包含在導電結構體上的電極單元或襯墊單元，且在本文中，有效螢幕單元、電極單元以及襯墊單元可與同一導體一起形成。

【0131】 在根據本申請案的一個實施例的觸控式螢幕面板中，暗化圖案層可提供於使用者看的側上。

【0132】 本申請案的一個實施例提供一種包含導電結構體的顯示裝置。在顯示裝置中，根據本申請案的一個實施例的導電結構體可用於彩色濾光片基板、薄膜電晶體基板或類似者中。

【0133】 本申請案的一個實施例提供一種包含導電結構體的太陽能電池。舉例而言，太陽能電池可包含陽極電極、陰極電極、光敏層、電洞轉移層及/或電子轉移層，且可將根據本申請案的一個實施例的導電結構體用作陽極電極及/或陰極電極。

【0134】 導電結構體可取代顯示裝置或太陽能電池中的現有 ITO，且可具有在柔性產品中的潛在應用。此外，可將導電結構體與 CNT、導電聚合物、石墨烯以及類似者一起用作下一代透明電極。

【0135】 下文中，將參照實例、比較實例以及實驗實例詳細地描述本申請案。然而，以下實例僅是出於說明的目的，且本發明的範疇並不限於此。

<實例 1>

【0136】 藉由使用反應性濺鍍方法在具有 80 nm 的厚度的 Cu 電極上沈積具有 29 nm 的厚度的 $\text{Cu}_x\text{O}_y\text{N}_z$ ($x=90$ 、 $y=5$ 、 $z=5$) 暗化層作為導電層來製造導電結構體。

<實例 2>

【0137】 藉由使用反應性濺鍍方法在具有 80 nm 的厚度的 Cu 電極上沈積具有 29 nm 的厚度的 $\text{Cu}_x\text{O}_y\text{N}_z$ ($x=85$ 、 $y=3$ 、 $z=12$) 暗化層作為導電層來製造導電結構體。

<比較實例 1>

【0138】 藉由使用反應性濺鍍方法在具有 80 nm 的厚度的 Cu 電極上沈積具有 29 nm 的厚度的 $\text{Cu}_x\text{O}_y\text{N}_z$ ($x=83$ 、 $y=6$ 、 $z=11$) 暗化層作為導電層來製造導電結構體。

<比較實例 2>

【0139】 藉由使用反應性濺鍍方法在具有 80 nm 的厚度的 Cu 電極上沈積具有 29 nm 的厚度的 $\text{Cu}_x\text{O}_y\text{N}_z$ ($x=81$ 、 $y=8$ 、 $z=11$) 暗化層作為導電層來製造導電結構體。

<實驗實例 1>

【0140】 對於根據實例 1 與 2 以及比較實例 1 與 2 的導電結構體，量測在 85°C 且 85% RH 的氣氛下在 120 小時後的暗化層的改變。具體言之，量測在 85°C 且 85% RH 的氣氛下在 120 小時後的暗化層的色彩改變，以及在 380 nm 至 780 nm 的波長範圍中的平均光反射率變化。

【0141】 根據實例以及比較實例的導電結構體的暗化層中的根

【符號說明】

【0157】

100：基板

200：暗化層

201：暗化圖案層

220：暗化層

221：暗化圖案層

300：導電層

301：導電圖案層

申請專利範圍

1. 一種導電結構體，包括：
基板；
導電層，提供於所述基板上；以及
暗化層，提供於所述導電層的至少一個表面上，
其中所述暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在所述硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。
2. 如申請專利範圍第 1 項所述的導電結構體，其中所述硝酸銅具有 0.16 或以下的 $y+z$ 值。
3. 如申請專利範圍第 1 項所述的導電結構體，其中在 85°C 且 85 RH 的氣氛下，在經過 120 小時後，在 380 nm 至 780 nm 的波長範圍中，所述暗化層具有 20% 或以下的平均光反射率變化。
4. 如申請專利範圍第 1 項所述的導電結構體，其中在具有大於或等於 380 nm 且小於或等於 780 nm 的波長範圍的光中，所述暗化層的消光係數 k 大於或等於 0.2 且小於或等於 1.5。
5. 如申請專利範圍第 1 項所述的導電結構體，其中在具有大於或等於 380 nm 且小於或等於 780 nm 的波長範圍的光中，所述暗化層的折射率 n 大於或等於 2 且小於或等於 3.3。
6. 如申請專利範圍第 1 項所述的導電結構體，其中所述導電結構體的全反射率為 20% 或以下。
7. 如申請專利範圍第 1 項所述的導電結構體，其中所述暗化層的厚度大於或等於 0.1 nm 且小於或等於 400 nm。
8. 如申請專利範圍第 1 項所述的導電結構體，其中所述暗化

層的厚度大於或等於 0.1 nm 且小於或等於 60 nm。

9. 如申請專利範圍第 1 項所述的導電結構體，其中所述導電層的厚度自 0.01 μm 至 10 μm 。

10. 如申請專利範圍第 1 項所述的導電結構體，其中所述導電層為經圖案化的導電圖案層，且所述暗化層為經圖案化的暗化圖案層。

11. 如申請專利範圍第 10 項所述的導電結構體，其中所述導電圖案層中的圖案線寬為 10 μm 或以下。

12. 如申請專利範圍第 10 項所述的導電結構體，其中所述導電結構體的表面電阻大於或等於 1 Ω/\square 且小於或等於 300 Ω/\square 。

13. 如申請專利範圍第 1 項所述的導電結構體，其中所述導電層包含選自由金屬、金屬合金、金屬氧化物以及金屬氮化物組成的群組中的一種、兩種或多於兩種的材料，且所述材料具有 $1 \times 10^{-6} \Omega \cdot \text{cm}$ 至 $30 \times 10^{-6} \Omega \cdot \text{cm}$ 的比電阻。

14. 如申請專利範圍第 1 項所述的導電結構體，其中所述導電層包含選自由以下各者組成的群組中的一者、兩者或多於兩者：Cu、Al、Ag、Nd、Mo、Ni、其氧化物以及其氮化物。

15. 如申請專利範圍第 1 項所述的導電結構體，其中所述導電結構體的結構選自由以下各者組成的群組：基板/暗化層/導電層的結構、基板/導電層/暗化層的結構、基板/暗化層/導電層/暗化層的結構、基板/導電層/暗化層/導電層的結構、基板/暗化層/導電層/暗化層/導電層/暗化層的結構、基板/導電層/暗化層/導電層/暗化層/導電層的結構、基板/暗化層/導電層/暗化層/導電層/暗化層/導

電層的結構、基板/導電層/暗化層/導電層/暗化層/導電層/暗化層的結構、基板/暗化層/導電層/暗化層/導電層/暗化層/導電層/暗化層的結構以及基板/導電層/暗化層/導電層/暗化層/導電層/暗化層/導電層的結構。

16. 一種觸控式螢幕面板，包括如申請專利範圍第 1 項至第 15 項中任一項的導電結構體。

17. 一種顯示裝置，包括如申請專利範圍第 1 項至第 15 項中任一項的導電結構體。

18. 一種太陽能電池，包括如申請專利範圍第 1 項至第 15 項中任一項的導電結構體。

19. 一種用於製造導電結構體之方法，包括：

製備導電層；

在所述導電層的至少一個表面上形成暗化層；以及

將所述導電層或所述暗化層與基板一起層壓，

其中所述暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在所述硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

20. 一種用於製造導電結構體之方法，包括：

在基板上形成導電層；以及

在形成所述導電層之前、之後或既在之前又在之後形成暗化層，

其中所述暗化層包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在所述硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意

謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

21. 如申請專利範圍第 19 項或第 20 項所述的用於製造導電結構體的方法，其進一步包括分開來或同時圖案化所述導電層與所述暗化層。

22. 如申請專利範圍第 19 項或第 20 項所述的用於製造導電結構體的方法，其中形成所述暗化層的步驟使用反應性濺鍍方法。

23. 一種用於製造導電結構體之方法，包括：

在基板上形成導電圖案；以及

在形成所述導電圖案之前、之後或既在之前又在之後形成暗化圖案，

其中所述暗化圖案包含由 $\text{Cu}_x\text{O}_y\text{N}_z$ 表示的硝酸銅，且在所述硝酸銅中， x 意謂 Cu 的原子含量比， y 意謂 O 的原子含量比， z 意謂 N 的原子含量比，且 $x > 0$ 、 $y > 0$ 、 $z > 0$ ，且 $[y/(x-3z)] < 0.1$ 。

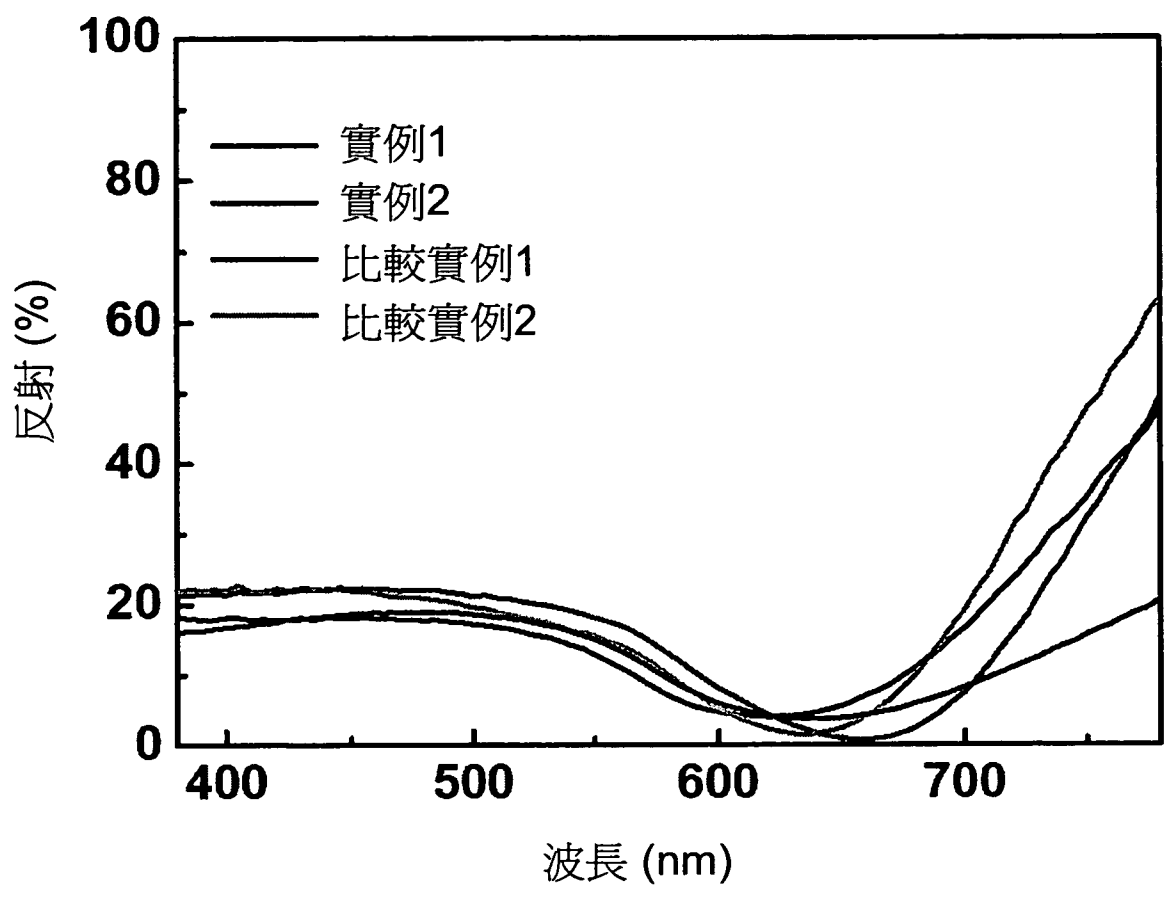


圖7

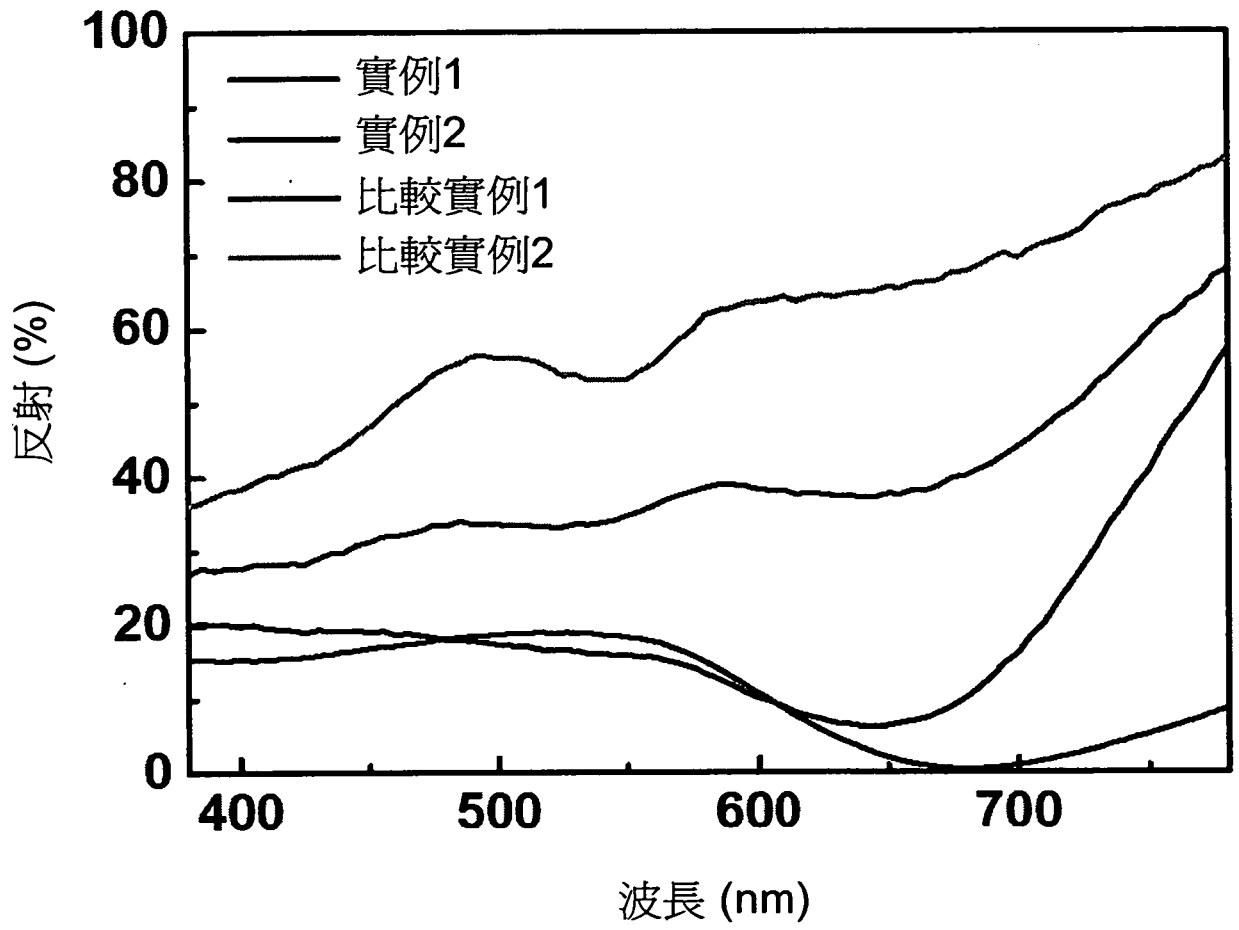


圖8

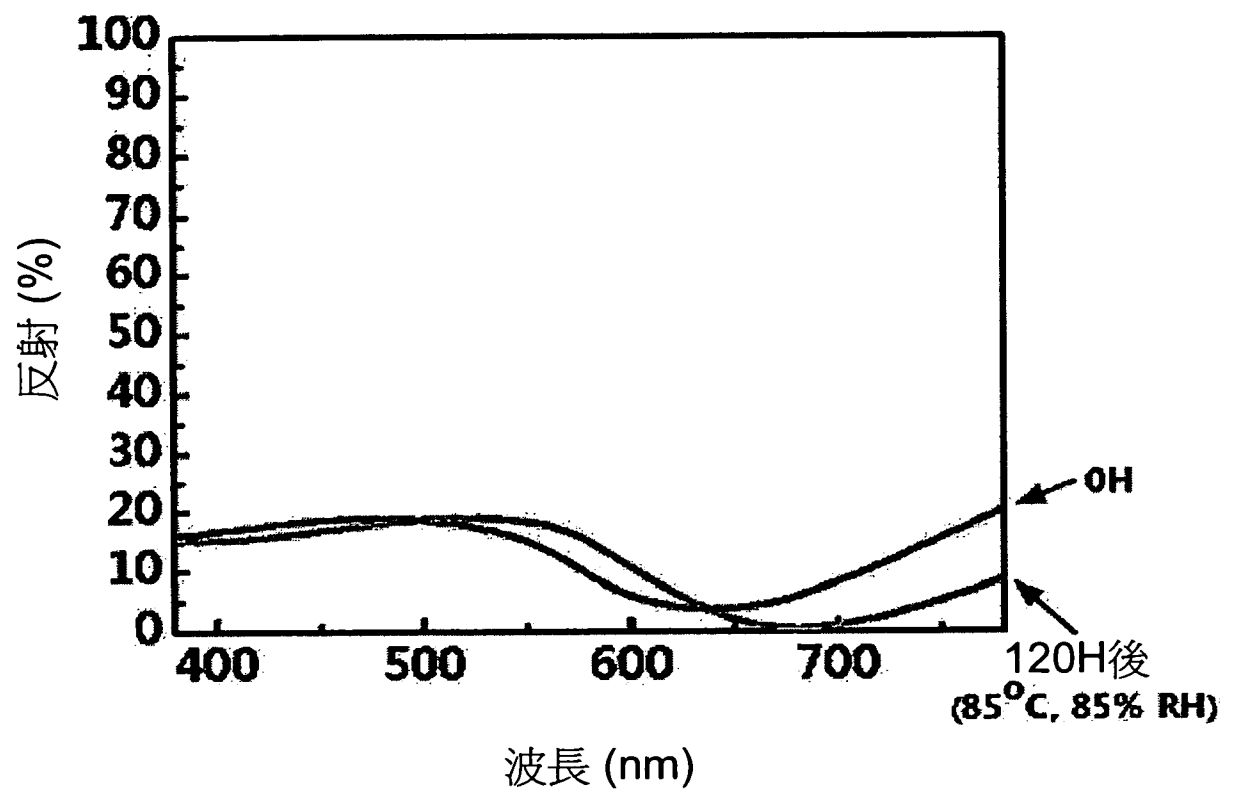


圖9

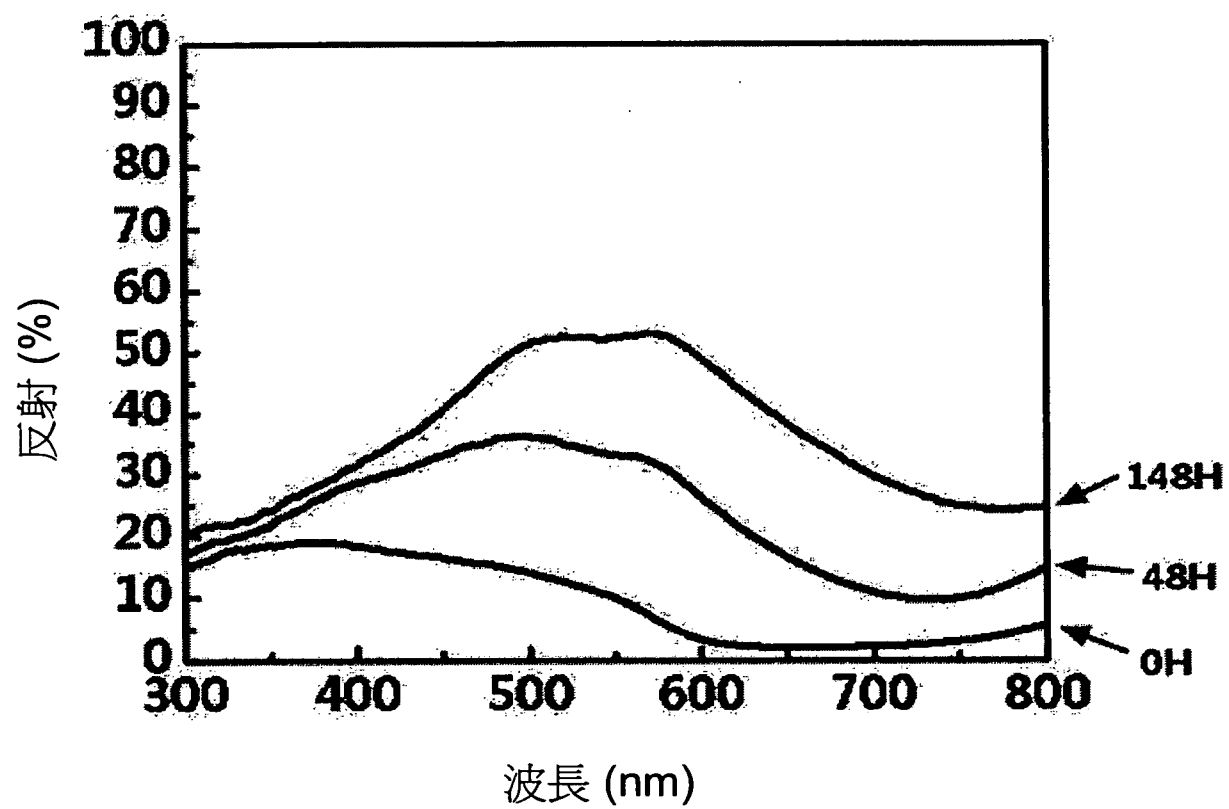


圖 10