

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-7653

(P2004-7653A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int.Cl.⁷

H03H 9/74

H03H 7/075

F I

H03H 9/74

H03H 7/075

テーマコード (参考)

5 J O 2 4

Z

審査請求 未請求 請求項の数 1 O L (全 12 頁)

(21) 出願番号 特願2003-128793 (P2003-128793)
(22) 出願日 平成15年5月7日 (2003.5.7)
(31) 優先権主張番号 10/140129
(32) 優先日 平成14年5月7日 (2002.5.7)
(33) 優先権主張国 米国 (US)

(71) 出願人 399117121
アジレント・テクノロジーズ・インク
AGILENT TECHNOLOGIES, INC.
アメリカ合衆国カリフォルニア州パロアルト
ページ・ミル・ロード 395
395 Page Mill Road
Palo Alto, California
U. S. A.

(74) 代理人 100087642

弁理士 古谷 聡

(74) 代理人 100076680

弁理士 溝部 孝彦

(74) 代理人 100121061

弁理士 西山 清春

最終頁に続く

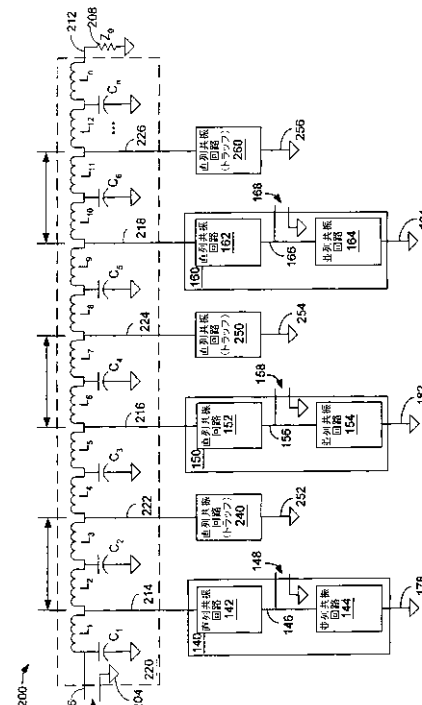
(54) 【発明の名称】 集中素子伝送線路周波数マルチプレクサ

(57) 【要約】

【課題】 利用可能な共振回路を用いて許容可能な性能を示す周波数マルチプレクサを提供すること。

【解決手段】 周波数マルチプレクサ(200)が開示される。周波数マルチプレクサ(200)は、複数のインダクタンス(L)及びキャパシタンス(C)を含む集中素子伝送線路(220)と、前記集中素子伝送線路(220)のノードに結合した帯域通過フィルタ(140)とを含む。前記帯域通過フィルタ(140)は、帯域通過フィルタ(140)の通過帯域で前記集中素子伝送線路(220)に結合する分岐ポート(148)を含み、また前記帯域通過フィルタ(140)の阻止帯域で容量性インピーダンスを示す。前記帯域通過フィルタ(140)は、直列共振回路(142)と並列共振回路(144)を含んでもよい。追加的な直列共振回路(240)が、集中素子伝送線路(220)に結合されてもよい。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

周波数マルチプレクサ（200）であって、
複数のインダクタンス（L）及びキャパシタンス（C）を含む集中素子伝送線路（220）と、

各周波数毎に、前記集中素子伝送線路（220）のノードに結合された直列共振回路（142）及び並列共振回路（144）とを備え、前記並列共振回路（144）は、前記直列共振回路（142）が直列共振する公称の同じ周波数において並列共振し、前記直列共振回路（142）及び前記並列共振回路（144）が、共振外周波数において容量性インピーダンスを示す、周波数マルチプレクサ（200）。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一般に周波数マルチプレクサに関し、とりわけ集中素子伝送線路を組み込んだ周波数マルチプレクサに関する。

【0002】

【従来の技術】

多くの電子応用形態は、異なる周波数の、おそらく異なる周波数帯域内のいくつかの時間電気信号を単一多重周波数複合信号に多重化し、また逆に多重周波数電気信号を、異なる周波数のおそらく異なる周波数帯域内の、その個別成分信号に逆多重化する能力の恩恵を受けている。例えば、多くの通信システム、信号分析装置、及び他の電子装置は、多くの異なる周波数の信号を含んでいる可能性のある信号から、所定の周波数帯域内の信号を弁別するか、又はこれにフィルタリングを施す。

20

【0003】

双方向周波数マルチプレクサの例には、通信装置に配置されたダイプレクサがある。ダイプレクサには、一般にアンテナ（共通ポート）と通信装置の送信及び受信回路要素の間に結合された1対の帯域通過フィルタ回路が含まれている。ダイプレクサには、一般に送信帯域通過フィルタの形態をとる第1の帯域通過フィルタと、受信帯域通過フィルタの形態をとる第2の帯域通過フィルタが含まれている。送信帯域通過フィルタは、送信周波数帯域内の信号を通過させ、受信帯域通過フィルタは、送信周波数帯域とは異なる、受信周波数帯域内の信号を通過させる。送信帯域通過フィルタ及び受信帯域通過フィルタの一方の側が、アンテナに結合され、各フィルタのもう一方の側が、それぞれ送信及び受信回路要素に結合されている。

30

【0004】

この2つの帯域通過フィルタは、送信及び受信信号を同時に処理できるようにすることによって、全二重通信を可能にする。送信帯域通過フィルタは、送信信号の通過を許し、同時に受信信号の強度をあまり減衰させないように設計されている。受信帯域通過フィルタは、受信信号の通過を許し、同時に送信信号の強度をあまり減衰させないように設計されている。送信信号は、一般に信号強度が受信信号よりもかなり高いので、受信フィルタには、一般に低レベルの受信信号及び高感度の受信回路要素の妨害にならないレベルまで、送信信号を減衰させる設計も施されている。

40

【0005】

同様の働きをする、 n 次のマルチプレクサ（ここで、 n は3以上である）を製作することが可能であり、この場合ある特定周波数帯域が、あるフィルタを通過し、他の $(n-1)$ 個のフィルタによる作用を受けない。これらのマルチプレクサに関する従来の構成には、共通ポートにおいて並列に接続された n 個のフィルタが含まれている。非アクティブフィルタによって、この共通ポートに大きい負荷がかからないようにするため、非アクティブフィルタは、入力インピーダンスがその阻止帯域内の周波数に関してシステムインピーダンスを大幅に上回るように構成するのが望ましい。阻止帯域は、フィルタが共振せず信号を通過させなくなる周波数範囲である。

50

【 0 0 0 6 】

あいにく、この構成は制限するわけではないが、水晶フィルタ及び薄膜バルク音響共振器（F B A R）フィルタを含む、多くの有用な共振回路に適合しない。というのも、こうした共振器は阻止帯域内の入力インピーダンスを高くすることができないようにする固有の分路キャパシタンスを有しているためである。

【 0 0 0 7 】

周波数マルチプレクサの共通ポートにおいて、任意のかなりの数のこうした共振回路が並列に組み合わせられる場合、共振器の組み合わせキャパシタンスから生じるインピーダンスは、システムインピーダンス未満に降下することになりがちであり、その結果、マルチプレクサの性能は有用ではなくなる。

10

【 0 0 0 8 】

【 特許文献 1 】

米国特許第 5 , 5 8 7 , 6 2 0 号明細書

【 特許文献 2 】

米国特許出願第 0 9 / 0 8 8 , 9 6 4 号明細書

【 0 0 0 9 】

【 発明が解決しようとする課題 】

従って、本発明の目的は利用可能な共振回路を用いて、許容可能な性能を示す周波数マルチプレクサを提供することにある。

【 0 0 1 0 】

20

【 課題を解決するための手段 】

本発明は、周波数マルチプレクサを提供する。本発明の実施形態の 1 つは、複数のインダクタンス及びキャパシタンスを含む集中素子伝送線路と、各周波数毎に集中素子伝送線路のノードに結合された直列共振回路及び並列共振回路が含まれている周波数マルチプレクサであり、並列共振回路は、直列共振回路が直列共振する公称の同じ周波数において並列共振し、直列共振回路及び並列共振回路は、共振外周波数において容量性インピーダンスを示す。

【 0 0 1 1 】

上述以外の、あるいはその代わりとなる他の実施形態、特徴、及び利点については、添付図面に関連した以下の説明から明らかになる、本発明のいくつかの実施形態によって得られる。

30

【 0 0 1 2 】

本発明は、図面を参照することによって、より理解されることが出来る。図面内の構成部品は、互いに対して必ずしも一定の縮尺で描かれておらず、代わりに本発明の原理を明確に例示することに重点が置かれている。

【 0 0 1 3 】

【 発明の実施の形態 】

以下では、周波数デマルチプレクサとして説明されるが、本発明の実施形態は、可逆性ネットワークとして実施されるので、説明のものとは逆であっても、等しく有効に機能する。通常の当業者には明らかなように、周波数マルチプレクサ及び周波数デマルチプレクサという用語は同義語であり、従って「マルチプレクサ」という用語には、「デマルチプレクサ」という用語が含まれている。全ての変更は、本発明の範囲内に含まれるように企図されている。

40

【 0 0 1 4 】

図 1 は、本発明の態様の 1 つに従って構成された周波数マルチプレクサ 1 0 0 を例示する概略図である。図 1 に示す周波数マルチプレクサ 1 0 0 には、後述する本発明のいくつかの態様を組み込んだ、単純化された周波数マルチプレクサが例示されている。本発明のさらなる実施形態については、後述する図 2 及び図 3 A ~ 図 3 C においてさらに詳細に例示されている。本発明の実施形態の 1 つによれば、周波数マルチプレクサ 1 0 0 には、複数の共振回路が結合された集中素子伝送線路 1 2 0 が含まれている。

50

【 0 0 1 5 】

伝送線路は（損失を無視すると）、理論的には、はしご型フィルタポロジをなすように構成された無限直列をなす無限小の直列インダクタ及び分路コンデンサに相当する。はしご型フィルタモデルを、有限数の個別直列インダクタ／分路コンデンサの対に量子化すると、伝送線路の数学的近似が可能になる。集中素子伝送線路 1 2 0 は、実際の集中素子インダクタ及びコンデンサを利用して、この数学的近似を物理的に実現したものである。インダクタは $L_1 \sim L_n$ で表示され、コンデンサは $C_1 \sim C_n$ で表示されている。

【 0 0 1 6 】

集中素子伝送線路 1 2 0 には、複数の異なる周波数を含む信号が導入される共通ポート 1 0 2 が含まれている。共通ポート 1 0 2 は、接続 1 0 6 を介して集中素子伝送線路 1 2 0 に結合され、またアース 1 0 4 に接続されている。集中素子伝送線路 1 2 0 は、接続 1 1 2 を介して集中素子伝送線路 1 2 0 の特性インピーダンス（慣例により Z_0 として表示される）に等しい終端インピーダンスによって終端する。図 1 において終端インピーダンスは、インピーダンスが Z_0 の抵抗器 1 0 8 として例示されている。一般に抵抗器 1 0 8 は、約 5 0 オーム（ ）の値を有している。

【 0 0 1 7 】

本発明の実施形態の 1 つによれば、集中素子伝送線路 1 2 0 において、1 つおきの分路コンデンサに代わって、1 つ以上の帯域通過フィルタ 1 4 0、1 5 0、及び 1 6 0 が用いられている。代案として、N 個目の分路コンデンサ毎に、帯域通過フィルタに置き換えることも可能である。例えば、帯域通過フィルタ 1 4 0 は、インダクタ L_1 と L_2 間のノードに施された接続 1 1 4 を介して集中素子伝送線路に結合されている。同様に帯域通過フィルタ 1 5 0 は、インダクタ L_3 と L_4 の間のノードに施された接続 1 1 6 を介して集中素子伝送線路 1 2 0 に結合されており、帯域通過フィルタ 1 6 0 はインダクタ L_5 と L_6 の間のノードに施された接続 1 1 8 を介して集中素子伝送線路 1 2 0 に結合されている。単純化のため、図 1 には 3 つの帯域通過フィルタ 1 4 0、1 5 0、及び 1 6 0 が例示されているが、周波数マルチプレクサ 1 0 0 のような周波数マルチプレクサには、それより多いか、又は少ない帯域通過フィルタが含まれる可能性があるのは明らかである。

【 0 0 1 8 】

帯域通過フィルタ 1 4 0 には、直列共振回路 1 4 2 及び並列共振回路 1 4 4 が含まれている。直列共振回路 1 4 4 は、接続 1 1 4 を介して集中素子伝送線路 1 2 0 に結合されている。並列共振回路 1 4 4 は、接続 1 4 6 を介して直列共振回路 1 4 2 に結合されている。接続 1 4 6 は、帯域通過フィルタ 1 4 0 の分岐ポート 1 4 8 を形成している。

【 0 0 1 9 】

直列共振回路 1 4 2 及び並列共振回路 1 4 4 内のコンポーネントは、分岐ポート 1 4 8 の通過帯域内において、直列共振回路 1 4 2 が低インピーダンスを示し、並列共振回路 1 4 4 が高インピーダンスを示すように選択されている。従って、分岐ポート 1 4 8 の中心周波数において、分岐ポート 1 4 8 はアース 1 7 8 から分離され集中素子伝送線路 1 2 0 に結合されている。

【 0 0 2 0 】

直列共振回路 1 4 2 は、通過帯域内において直列共振し、並列共振回路 1 4 4 は、通過帯域内において並列共振する。逆に分岐ポート 1 4 8 の阻止帯域内の周波数では、直列共振回路 1 4 2 及び並列共振回路 1 4 4 は、それぞれ図 3 B に関して後述の分路キャパシタンスと呼ばれる、容量性インピーダンスを特徴とする。直列共振回路 1 4 2 は、並列共振回路 1 4 4 が並列共振する公称の同じ周波数において、直列共振する。同じ周波数で共振するように設計されているが、直列共振回路が直列共振する共振周波数と、並列共振回路が並列共振する周波数は、設計及び製造許容差のために異なる場合もあり得る。この程度の差異は、本発明の範囲内に含まれるものとみなされる。しかし、直列共振回路及び並列共振回路は、それぞれ共振外周波数において容量性インピーダンスを示す。

【 0 0 2 1 】

さらに並列共振回路 1 4 4 は、後述するように F B A R として実施されると、直列共振回

路 1 4 2 よりかなり広い領域を占めることになるので、その分路キャパシタンスは直列共振回路 1 4 2 の分路キャパシタンスよりかなり大きくなる。並列共振回路 1 4 4 のキャパシタンスが大きくなると、極めて低いインピーダンスが生じ、並列共振回路 1 4 4 の共振周波数以外の周波数において（すなわち、分岐ポート 1 4 8 の阻止帯域内における周波数において）、接続 1 4 6 がアース 1 7 8 に対して有効に結合されることになる。これによって、直列共振回路 1 4 2 が、アース 1 7 8 に有効に接続されるが、これは分路コンデンサがアースに結合されるのと電氣的に同等である。

【 0 0 2 2 】

直列共振回路 1 4 2 の設計パラメータは、そのポイントにおいて集中素子伝送線路 1 2 0 が分岐されていなければ、共振外周波数におけるそのキャパシタンスが、接続 1 1 4 に生じるであろう容量値と同じになるように選択されている。換言すれば、阻止帯域内の周波数における帯域通過フィルタ 1 4 0 のキャパシタンス値は、集中素子伝送線路 1 2 0 におけるコンデンサ C_1 、 C_2 等の値と同じになるはずである。

10

【 0 0 2 3 】

同様に帯域通過フィルタ 1 5 0 には、直列共振回路 1 5 2 と並列共振回路 1 5 4 が含まれており、帯域通過フィルタ 1 6 0 には、直列共振回路 1 6 2 と並列共振回路 1 6 4 が含まれている。直列共振回路 1 5 2 と並列共振回路 1 5 4 との間の接続 1 5 6 によって、分岐ポート 1 5 8 が形成されている。直列共振回路 1 6 2 と並列共振回路 1 6 4 との間の接続 1 6 6 によって、分岐ポート 1 6 8 が形成されている。

【 0 0 2 4 】

各帯域通過フィルタの出力は、フィルタの通過帯域内に中心が位置し、周波数マルチプレクサ 1 0 0 の仕様を満たすように選択された、固有の中心周波数を備える分岐ポートを形成する。帯域通過フィルタ 1 4 0 内のコンポーネントの選択によって、帯域通過フィルタ 1 4 0 の共振周波数が決まり、従って帯域通過フィルタ 1 4 0 の通過帯域及び阻止帯域が決まる。

20

【 0 0 2 5 】

帯域通過フィルタ 1 4 0 は、帯域通過フィルタの阻止帯域内の任意の周波数（すなわち通過帯域フィルタ 1 4 0 の通過帯域外の周波数）においてコンデンサに相当する。特定ポートの通過帯域において、共通ポート 1 0 2 の信号が共振周波数にある帯域通過フィルタの分岐ポートに結合される。こうして周波数マルチプレクサ 1 0 0 には、帯域通過フィルタ 1 4 0、1 5 0、及び 1 6 0 のキャパシタンスが集中素子伝送線路 1 2 0 に組み込まれ、従って、周波数マルチプレクサ 1 0 0 が分岐ポート数に関係なく、その特性インピーダンスを維持できるように、多数の分岐ポートを設けることが可能になる。

30

【 0 0 2 6 】

帯域通過フィルタ 1 4 0、1 5 0、及び 1 6 0 は、所望のポート周波数を通過させ、通過帯域外の容量性インピーダンスを示す任意の 1 つまたは複数の回路とすることが可能である。例えば、望ましい実施形態の場合、各帯域通過フィルタ 1 4 0、1 5 0、及び 1 6 0 は、後述の薄膜バルク音響共振器（F B A R）を利用して形成することが可能である。代案として、帯域通過フィルタ 1 4 0、1 5 0、及び 1 6 0 は、水晶共振器のような、容量性インピーダンスを示す他の任意の共振回路を利用して形成することも可能である。集中素子伝送線路 1 2 0 に共振回路を接続すると、ポート数が多くても周波数マルチプレクサ 1 0 0 を有効にすることが可能になる。

40

【 0 0 2 7 】

代替の実施形態の場合、キャパシタンスとインダクタンスが置き換えられる共振回路が、阻止帯域内において誘導性リアクタンスを持つことになる。このタイプの共振回路は、キャパシタンスとインダクタンスが同様に置き換えられる、集中素子伝送線路 1 2 0 に組み込むことが可能である。さらに、図 1 で説明したような分路素子ではなく直列素子の代わりに帯域通過フィルタを用いることが可能である。こうした組み合わせは、全て本発明の範囲内であるとみなされる。

【 0 0 2 8 】

50

図 2 は、図 1 の周波数マルチプレクサの代替の実施形態を例示した概略図 200 である。図 1 において、帯域通過フィルタ 140 が結合されるポイントを越えた集中素子伝送線路 120 の残りの部分は、帯域通過フィルタ 140 の通過帯域内の周波数に関して、回路内にとどまっている。集中素子伝送線路 120 の残りの部分が、回路内にとどまっているので、共通ポート 102 における信号は、所望の周波数で分岐ポート 148 を駆動するだけでなく、終端インピーダンス (Z_0) を有する集中素子伝送線路 120 の残りの部分も駆動する。これが生じるのは、終端インピーダンス Z_0 が分岐ポート 148 に対して並列に結合されているためである。

【0029】

その複雑さが増すにもかかわらず、図 2 の周波数マルチプレクサ 200 によれば、図 1 の周波数マルチプレクサ 100 に対して利点を得られる。周波数マルチプレクサ 200 には、上述の集中素子伝送線路 120 と同様の集中素子伝送線路 220 が含まれている。複数の帯域通過フィルタ 140、150、及び 160 が、上述のように集中素子伝送線路 220 に結合されている。

【0030】

しかし、周波数マルチプレクサ 200 には、各帯域通過フィルタ 140、150、及び 160 に関連した追加的な直列共振回路（「トラップ回路」と呼ばれる）が含まれている。例えば、トラップ回路 240 は集中素子伝送線路 220 に、接続 222 を介して、インダクタ L_3 と L_4 の間に結合されている。直列共振トラップ回路 240 は、帯域通過フィルタ 140 が集中素子伝送線路 220 に結合されているポイントから、集中素子伝送線路 220 に沿った 90° の位置において、集中素子伝送線路 220 に結合されている。この実施形態において 90° は、分岐ポート 148 の周波数における集中素子伝送線路 220 に沿った、接続 214 と 222 の間の電気的長さを表している。通常の当業者には明らかのように、電気的長さは一般に $(\beta\gamma)L$ によって表わされるが、ここでは集中素子伝送線路 220 の伝搬定数の虚数部であり、 L は接続 214 と 222 の間における集中素子伝送線路 220 の物理的等価長である。

【0031】

ポート 148 の通過帯域内の周波数において、直列共振トラップ回路 240 は、集中素子伝送線路 220 を終端して、共振トラップ回路 240 を越えて延びる集中素子伝送線路 220 の残りの部分が、共通ポート 202 の信号によって駆動されないようにする。直列共振トラップ回路 240 は、直列共振回路 142 が直列共振し、並列共振回路 144 が並列共振する公称の同じ周波数において直列共振する。直列共振トラップ回路 240 は、共振外周波数において容量性インピーダンスを示す。

【0032】

基本的に、直列共振トラップ回路 240 がなければ、帯域通過フィルタ 140 が結合されるポイントを越えた、集中素子伝送線路 220 の残りの部分は、帯域通過フィルタ 140 の通過帯域内の周波数に関して、回路内にとどまっている。集中素子伝送線路 220 の残りの部分が回路内にとどまっているので、共通ポート 202 の信号は、所望の周波数でポート 148 を駆動するだけでなく、終端インピーダンス (Z_0) を有する集中素子伝送線路 220 の残りの部分も駆動する。これが生じるのは、終端インピーダンス Z_0 が分岐ポート 148 に対して並列に結合されているためである。

【0033】

帯域通過フィルタ 140 から 90° の電気的長さの位置に共振トラップ回路 240 を配置することによって、集中素子伝送線路 220 の残りの部分がポート 148 から有効に減結合される。

【0034】

分岐ポート 148 の中心周波数において、直列共振トラップ回路 240 は、アース 252 に直接接続された低インピーダンスに相当する。短絡によって終端される 90° の伝送線路は、開回路の場合と同等の入力インピーダンスを持つ。これによって、分岐ポート 148 の取り付けポイントを越えた、集中素子伝送線路 220 が有効に切断又は減結合される

。他の全ての周波数（すなわち、共振外周波数、または阻止帯域内の周波数）に関して、直列共振トラップ回路 240 は、容量性インピーダンスを示す。直列共振トラップ回路 240 は、事実上、集中素子伝送線路 220 に吸収される分路コンデンサになり、従って電氣的に消えることになる。言及しておくべきは、直列共振回路 142 と直列共振トラップ回路 240 との間の電氣的長さは、 270° のような 90° の任意の奇数倍にすることができるという点である。

【0035】

直列共振回路 142 と並列共振回路 144 は、並列共振回路 144 の並列共振が直列共振回路 142 の直列共振と一致するように結合されている。さらに、後述するように、並列共振回路 144 が、FBAR として実施されると、直列共振回路 142 よりかなり広い領域を占めることになるので、その分路キャパシタンスは、直列共振回路 142 の分路キャパシタンスよりかなり大きくなる。 10

【0036】

分岐ポート 148 の通過帯域内における動作中、直列共振回路 142 のインピーダンスは低く、並列共振回路 144 のインピーダンスは高くなる。従って、分岐ポート 148 の通過帯域内において、ポートはアクティブに集中素子伝送線路 220 に接続されアースから分離される。分岐ポート 148 の阻止帯域内の任意の周波数において、直列共振回路 142 及び並列共振回路 144 は、それぞれの分路キャパシタンスの様相を呈する。キャパシタンスの大きい、従って容量性リアクタンスの低い並列共振回路 144 によって、分岐ポート 148 はアース 178 に対して有効に短絡させられる。これにより直列共振回路 142 が有効に接地され、その結果、集中素子伝送線路 220 には直列共振回路 142 の分路キャパシタンスが負荷される。従って、分岐ポート 148 の所望の周波数帯域内にはない周波数は、分岐ポートが存在しないかのように伝送線路 220 に沿って伝搬することになる。 20

【0037】

1 対の共振回路（すなわち直列共振回路 142 と並列共振回路 144）の組み合わせは、複数の対に拡張可能である。個別共振回路として実施されるか、あるいは共振回路の対として実施されるかにかかわらず、共振回路は 1 つ以上の FBAR を利用して実施することが可能である。こうした装置は、一般に図 4 に関連して後述することになる、はしご型フィルタとして構成される。例えば単一 FBAR はしご型フィルタは、共振回路 140 内に直列共振回路 142 と並列共振回路 144 を設けるために実施可能である。 30

【0038】

図 3A ~ 図 3C には、ひとまとめにして FBAR の構成及び電氣的応答が例示されている。上述のように、図 1 及び図 2 に関連して説明された共振回路は、1 つ以上の FBAR を用いて実施することが可能である。次に FBAR の構成及び動作について説明することにする。

【0039】

次に、図 3A を参照すると、FBAR 300 には基板 306 によって画定されたウェル 304 の上に、その周囲から吊られた圧電層 302 が含まれている。ウェルにかぶさる圧電層の一部の両面に電極 308 及び 310 が配置されている。端子 312 及び 314 の各々を介して、電極 308 及び 310 に対する電気接続が施されている。圧電層 302 と電極 308 及び 310 は、圧電共振器スタック 316 を形成している。圧電共振器スタック 316 は、電極間に印加される電圧の大きさ及び方向に応答して、矢印 318 によって示される方向に伸縮する。 40

【0040】

圧電層 302 及び電極 308 及び 310 を含む圧電共振器スタック 316 が、その周囲から吊られており、その両表面の大部分が空気または他の周囲のガスに接触しているか、あるいは真空内にある場合、圧電共振器スタックは、Q の高い音響共振器を形成する。端子 312 及び 314 を介して、電極 308 及び 310 に交流（A.C.）電流信号が供給されると、信号の周波数が、スタックの重み付けされた厚さの 2 倍で割った、圧電共振器ス 50

タックにおける音速、すなわち、 $f_r = c / 2 t_0$ に等しい場合、圧電共振スタックが共振する。ここで、 f_r は共振周波数であり、 c はスタックにおける音速であり、 t_0 はスタックの重み付けされた厚さである。圧電共振器スタックの共振周波数は、スタックを構成する材料における音速がそれぞれに異なるので、物理的厚さというよりはむしろスタックの重み付けされた厚さによって決まる。

【0041】

共振が約 1,900 MHz で生じる FBAR300 の実施例において、基板 306 は単結晶シリコンのウェーハであり、圧電層 302 は厚さ約 2 μ m の窒化アルミニウム (AlN) 層であり、電極 308 及び 310 は厚さ約 0.1 μ m のモリブデン層である。この薄膜実施形態において、電極は圧電共振器スタック 316 の質量のかなりの部分を占めるので、モリブデンは電極として望ましい材料である。このように電極材料の音響特性は、圧電共振器スタック 316 の Q にかなりの影響を及ぼす。モリブデンは、金及びアルミニウムといった一般的な電極材料に比べて音響特性が優れているので、モリブデンの電極を用いると、FBAR300 の Q を他の材料の電極に比べて高くすることが可能になる。FBAR の構造及び製作に関するこれ以上の詳細については、先行技術文献である特許文献 1 及び 2 に記載されている。

【0042】

図 3B には、FBAR300 に関する等価回路が示されている。回路 300 は、バタースバンドイクモデルと呼ばれる。主無効成分は、電極 308 及び 310 と圧電層 302 によって形成される、コンデンサのキャパシタンスである分路キャパシタンス C_p である。圧電層は、分路コンデンサ C_p の誘電体である。抵抗器 R_p は、分路コンデンサ C_p の直列抵抗を表している。インダクタンス L_M 及びキャパシタンス C_M は、圧電共振器スタック 316 のインダクタンス及びキャパシタンスを表わしている。抵抗器 R_M は、圧電共振器スタックにおける損失を表わしている。抵抗器 R_s は、端子 312 及び 314 と圧電共振器スタック 316 との間の接続の直列電気抵抗を表している。

【0043】

図 3C は、周波数に対して描かれた端子 312 と 314 の間で測定されたインピーダンス係数 $|Z|$ を示すグラフである。周波数が増すにつれて、分路キャパシタンス C_p のインピーダンスが低下するため、インピーダンスは徐々に低下する。インピーダンスは、最終的には機械的インダクタンス L_M と機械的キャパシタンス C_M との間の直列共振周波数において最小値に達する。インピーダンスは、次に急激に上昇し、機械的インダクタンス L_M と、直列に組み合わせられた機械的キャパシタンス C_M 及び分路キャパシタンス C_p との間の並列共振周波数において最大値に達する。分路キャパシタンスは、機械的キャパシタンスの約 20 倍のため、直列共振と並列共振との周波数差は、わずかである。周波数が並列共振周波数を超えて上昇すると、インピーダンスは急激に低下する。

【0044】

図 4 は、上述の帯域通過フィルタ 140、150、及び 160 を実施する方法の 1 つである。FBAR はしご型フィルタの構成を例示したブロック図である。FBAR はしご型フィルタ 400 には、はしご型回路を形成するように接続される、直列 FBAR402、404、及び 406 と、分路 FBAR408 及び 410 が含まれている。FBAR402、404、406、408、及び 410 は、1 つの圧電材料を用いて共通パッケージをなすように製作することが可能であり、これによってコンパクトで費用効率の高いはしご型フィルタが得られる。直列 FBAR は、接続 214 (図 2) とポート 148 (図 2) の間に直列に接続されている。分路 FBAR408 は、アース 412 と、直列 FBAR402 及び 404 間のノードとの間に結合されており、分路 FBAR410 は、アース 412 と、直列 FBAR404 及び 406 間のノードとの間に結合されている。従って、図示の例の場合、FBAR402、404、406、408、及び 410 は、2 と 1/2 段はしご型回路を形成している。しかし、はしご型回路の段数は本発明にとってクリティカルではない。それぞれ、1 つの直列 FBAR 及び 1 つの分路 FBAR を含む全段数、及びそれぞれ 1 つの直列 FBAR または 1 つの分路 FBAR を含む半段数は、共振回路 140 の所望の

10

20

30

40

50

フィルタ特性によって決まる。はしご型フィルタ４００に、より多くの段が用いられると、分路ＦＢＡＲ４０８及び４１０の分路キャパシタンスが大きいという制約条件が、分圧器の作用によって緩和される。

【００４５】

代案として、ＦＢＡＲと電氣的に似ている水晶共振器が、上述の帯域通過フィルタで実施可能である。

【００４６】

当業者には明らかなように、本発明の原理をほとんど逸脱することなく、上述の本発明の望ましい実施形態に多くの修正及び変更を加えることが可能である。例えば、周波数マルチプレクサは、集中素子伝送線路と協働して、共振外周波数で並列キャパシタンスを示す、任意のタイプの共振回路を用いて実施することが可能である。さらに周波数マルチプレクサは、直交周波数領域多重化（ＯＦＤＭ）無線送信システム、リアルタイムスペクトルアナライザ、または遅延線弁別器に利用することが可能である。こうした全ての用途、修正、及び変更は、特許請求の範囲に定義される本発明の範囲内に含まれるものとする。

【００４７】

以下においては、本発明の種々の構成要件の組み合わせからなる例示的な実施形態を示す。

１．周波数マルチプレクサ（２００）であって、
複数のインダクタンス（Ｌ）及びキャパシタンス（Ｃ）を含む集中素子伝送線路（２２０）と、

各周波数毎に、前記集中素子伝送線路（２２０）のノードに結合された直列共振回路（１４２）及び並列共振回路（１４４）とを備え、前記並列共振回路（１４４）は、前記直列共振回路（１４２）が直列共振する公称の同じ周波数において並列共振し、前記直列共振回路（１４２）及び前記並列共振回路（１４４）が、共振外周波数において容量性インピーダンスを示す、周波数マルチプレクサ（２００）。

２．前記直列共振回路（１４２）及び前記並列共振回路（１４４）がそれぞれ、少なくとも１つの薄膜バルク音響共振器（ＦＢＡＲ）（３００）を含む、上項１に記載の周波数マルチプレクサ（２００）。

３．前記直列共振回路（１４２）及び前記並列共振回路（１４４）がそれぞれ、水晶共振器を含む、上項１に記載の周波数マルチプレクサ（２００）。

４．前記集中素子伝送線路（２２０）に結合された追加的な直列共振回路（２４０）をさらに含み、前記追加的な直列共振回路（２４０）の共振周波数において、前記追加的な直列共振回路（２４０）が、前記集中素子伝送線路（２２０）上の、前記直列共振回路（１４２）及び前記並列共振回路（１４４）から９０度の電氣的長さだけ離れた位置に配置され、前記追加的な直列共振回路（２４０）が、共振外周波数において容量性インピーダンスを示す、上項１に記載の周波数マルチプレクサ（２００）。５．前記直列共振回路（１４２）及び前記並列共振回路（１４４）が、前記集中素子伝送線路（２２０）における前記複数のキャパシタンス（Ｃ）の１つに取って代わる、上項１に記載の周波数マルチプレクサ（２００）。

６．周波数マルチプレクサ（２００）であって、
複数のインダクタンス（Ｌ）及びキャパシタンス（Ｃ）を含む集中素子伝送線路（２２０）と、

前記集中素子伝送線路（２２０）のノードに結合された帯域通過フィルタ（１４０）とを備え、前記帯域通過フィルタ（１４０）が、前記帯域通過フィルタの通過帯域で前記集中素子伝送線路（２２０）に結合されている分岐ポート（１４８）を含み、前記帯域通過フィルタ（１４０）が、前記帯域通過フィルタ（１４０）の阻止帯域内で容量性インピーダンスを示す、周波数マルチプレクサ（２００）。

７．前記帯域通過フィルタ（１４０）が、直列共振回路（１４２）及び並列共振回路（１４４）をさらに含み、前記並列共振回路（１４４）は、前記直列共振回路（１４２）が直列共振する公称の同じ周波数において、並列共振する、上項６に記載の周波数マルチプレ

10

20

30

40

50

クサ(200)。

8．前記直列共振回路(142)及び前記並列共振回路(144)がそれぞれ、少なくとも1つの薄膜バルク音響共振器(FBAR)(300)を含む、上項7に記載の周波数マルチプレクサ(200)。

9．前記直列共振回路(142)及び前記並列共振回路(144)がそれぞれ、水晶共振器を含む、上項7に記載の周波数マルチプレクサ(200)。

10．前記集中素子伝送線路(220)に結合された追加的な直列共振回路(240)をさらに含み、前記追加的な直列共振回路(240)の共振周波数において、前記追加的な直列共振回路(240)が、前記集中素子伝送線路(220)上の前記直列共振回路(142)及び前記並列共振回路(144)から90度の電氣的長さだけ離れた位置に配置され、前記追加的な直列共振回路(240)が、共振外周波数において容量性インピーダンスを示す、上項7に記載の周波数マルチプレクサ(200)。

10

【0048】

【発明の効果】

本発明によれば、利用可能な共振回路を用いて許容可能な性能を示す周波数マルチプレクサを提供することが可能になる。

【図面の簡単な説明】

【図1】本発明の態様の1つに従って構成された周波数マルチプレクサを例示した概略図である。

【図2】図1の周波数マルチプレクサの代替の実施形態を例示した概略図である。

20

【図3A】薄膜バルク音響共振器(FBAR)の構成及び製作を例示した図である。

【図3B】薄膜バルク音響共振器(FBAR)の構成及び製作を例示した図である。

【図3C】薄膜バルク音響共振器(FBAR)の構成及び製作を例示した図である。

【図4】図1及び図2の周波数マルチプレクサの共振回路を実施する方法の1つである、FBARはしご型フィルタの構成を例示したブロック図である。

【符号の説明】

120、220 集中素子伝送線路

140、150、160 帯域通過フィルタ

142 直列共振回路

144 並列共振回路

148 分岐ポート

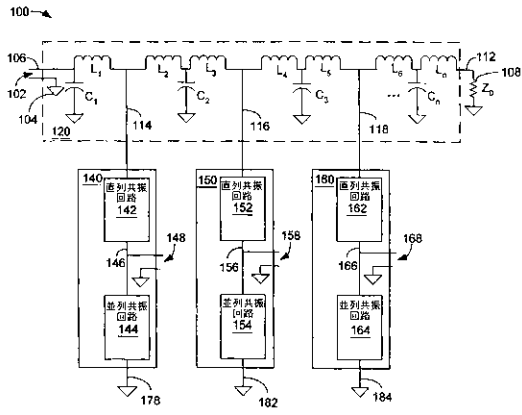
200 周波数マルチプレクサ

240 直列共振トラップ回路

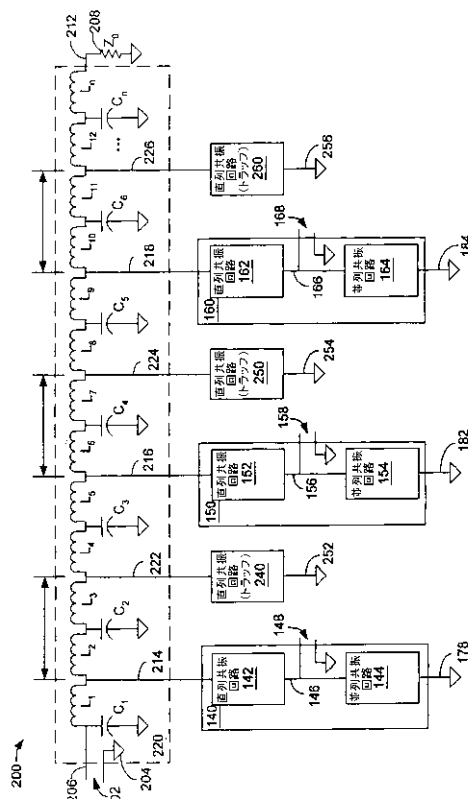
300 薄膜バルク音響共振器

30

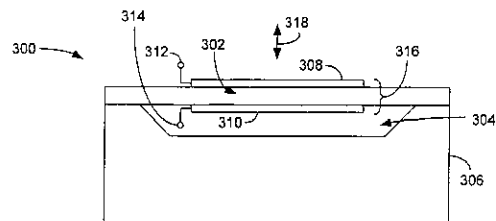
【図 1】



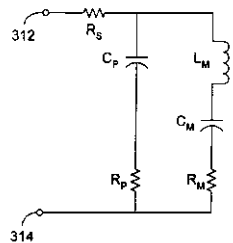
【図 2】



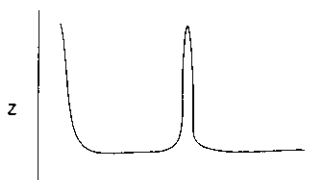
【図 3 A】



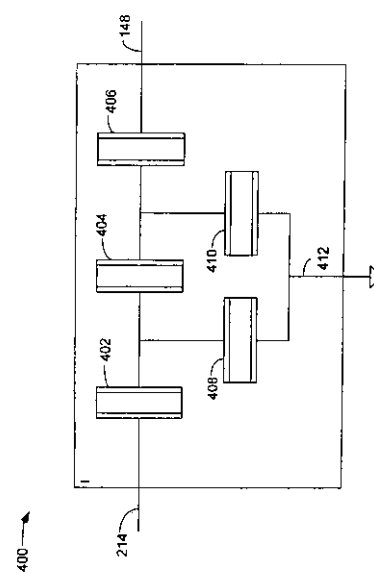
【図 3 B】



【図 3 C】



【図 4】



フロントページの続き

(72)発明者 リチャード・キース・カールクイスト

アメリカ合衆国カリフォルニア州 9 5 0 1 4 , クパチーノ , アルカサル・アベニュー・ 2 1 8 6 1

Fターム(参考) 5J024 AA01 BA11 CA08 CA17 DA01 DA25 EA03 EA06