

# (12) 发明专利申请

(10) 申请公布号 CN 101872036 A

(43) 申请公布日 2010. 10. 27

(21) 申请号 201010159579. 8

(22) 申请日 2010. 03. 25

(30) 优先权数据

2009-108030 2009. 04. 27 JP

(71) 申请人 三菱电机株式会社

地址 日本东京都

(72) 发明人 大和屋武 森田佳道 绵谷力

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 何欣亭 徐予红

(51) Int. Cl.

G02B 6/122(2006. 01)

G02B 6/136(2006. 01)

G02B 6/26(2006. 01)

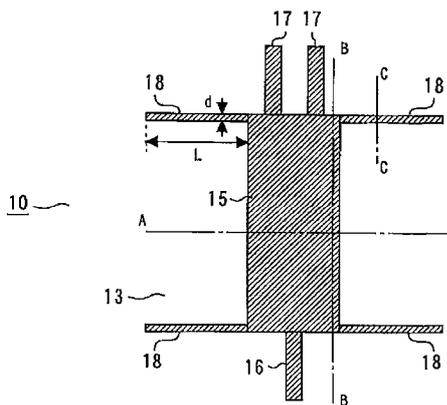
权利要求书 1 页 说明书 5 页 附图 4 页

## (54) 发明名称

半导体光元件及其制造方法

## (57) 摘要

本发明提供在进行湿蚀刻并形成台面结构的半导体光元件及其制造方法中能够避免在台面结构的角部发生异常蚀刻的情况的半导体光元件及其制造方法。一种半导体光元件,经湿蚀刻而形成了台面结构,其特征在于包括:脊型或高台型的该台面结构,形成在半导体衬底上;以及延伸台,形成在该半导体衬底上,且该延伸台的材料与连接于该台面结构的角部的该台面结构的材料相同。



1. 一种半导体光元件,经湿蚀刻而形成台面结构,其特征在于包括:  
脊型或高台型的所述台面结构,形成在半导体衬底上;以及  
延伸台,形成在所述半导体衬底上,且该延伸台的材料与连接于所述台面结构的角部的所述台面结构的材料相同。

2. 如权利要求 1 所述的半导体光元件,其特征在于:所述延伸台与所述台面结构连接的部分的宽度为  $15\mu\text{m}$  以下。

3. 如权利要求 1 或 2 所述的半导体光元件,其特征在于:

所述延伸台形成为条状,

所述延伸台的一端连接至所述台面结构的角部,

所述延伸台的另一端连接至配置成与所述台面结构一起形成通道的通道外侧台,

所述延伸台的材料与所述台面结构和所述通道外侧台的材料相同。

4. 一种半导体光元件的制造方法,其特征在于包括:

在基底层上形成成为半导体光元件的台面结构的材料的外延层的工序;

在所述外延层上形成掩模材料的工序;

将所述掩模材料图案化,以使要成为所述台面结构的部分的正上方及延伸至距离要成为所述台面结构的角部的部分规定距离的部分的区域即延伸台区域的正上方的所述掩模材料残留的工序;以及

在所述图案化工序之后,利用能够蚀刻所述外延层的蚀刻药液对所述外延层进行湿蚀刻的工序,

在所述湿蚀刻工序中在所述延伸台区域的所述外延层消失之前结束湿蚀刻。

5. 如权利要求 4 所述的半导体光元件的制造方法,其特征在于:在所述湿蚀刻工序中从成为所述台面结构的角部的部分延伸的所述外延层的宽度为  $15\mu\text{m}$  以下。

6. 如权利要求 4 或 5 所述的半导体光元件的制造方法,其特征在于:

在所述图案化工序中以使形成通道外侧台的区域正上方的所述掩模材料也残留的方式对所述掩模材料进行图案化,

所述图案化工序后的所述延伸台区域的正上方的掩模材料为条形状,所述延伸台区域的正上方的掩模材料连接要成为所述台面结构的部分的正上方的掩模材料和形成所述通道外侧台的区域正上方的所述掩模材料。

## 半导体光元件及其制造方法

### 技术领域

[0001] 本发明涉及具有脊 (ridge) 型或高台 (high mesa) 型的台面结构的半导体光元件及其制造方法。

### 背景技术

[0002] 一般, 半导体光元件使用脊型或高台型的光波导。脊型的光波导中将顶部包层蚀刻成台面条状而进行水平方向的光封闭。又, 由于脊型的光波导中不蚀刻芯层而能够降低缺陷水平。另一方面, 高台型的光波导具有不仅将顶部包层蚀刻为台面条状而且将芯层及底部包层也蚀刻为台面条状的结构。高台型的水平方向的光封闭效果较大, 所以在应用于半导体光元件时, 具有能够降低电容量等的特征。

[0003] 这种具有脊型的波导的半导体光元件和具有高台型的波导的半导体光元件都具有台面结构, 该台面结构是利用湿蚀刻来形成的。利用湿蚀刻的优点主要有以下两方面。第一, 具有通过适当地选择蚀刻药液及要蚀刻的半导体层来能够在具有不同成分的层间停止蚀刻的优点。第二, 具有在蚀刻后能够形成具备具有特定面方位的面的台面结构的优点。因而, 如果使用湿蚀刻就能作成所希望的台面结构。

[0004] 例如, 在“S. Adachi et al., Journal of The Electrochemical Society, vol. 129, no. 5, pp. 1053-1062(1982)”中有如下记载。即, 在 (001) 面 n-InP 衬底上层叠了 n-InP 包层、不掺杂 InGaAsP 波导、p-InP 包层的晶片形成 SiO<sub>2</sub> 掩模。其后若用 HCl (盐酸) : H<sub>3</sub>PO<sub>4</sub> (磷酸) = 1 : 5 混合液进行蚀刻, 则 p-InP 包层被蚀刻, 且在 InGaAsP 导波层上面停止蚀刻。再者, 该蚀刻后所形成的台面结构的侧面形状为在 (100) 面劈开时, 相对 (001) 面大致垂直, 与之相对, 在 (-110) 面劈开时成为相对 (100) 面倾斜 35° 的倾斜面。

[0005] 在湿蚀刻中例如这样形成台面结构。对于半导体光元件的其它制造方法公开于专利文献 1-4。

[0006] 专利文献 1 : 日本特开 2004-327904 号公报

[0007] 专利文献 2 : 日本特开 2001-189523 号公报

[0008] 专利文献 3 : 日本特开 2004-071701 号公报

[0009] 专利文献 4 : 日本特开 2002-198514 号公报

[0010] 非专利文献 1 : S. Adachi et al., Journal of The Electrochemical Society, vol. 129, no. 5, pp. 1053-1062(1982)

### 发明内容

[0011] 如上述那样使用湿蚀刻的情况下, 能够在所希望的面方位停止蚀刻并形成台面结构。可是, 当所要形成的台面结构为具有角部的结构时, 存在该角部中发生异常蚀刻而无法形成所希望的台面结构的问题。

[0012] 角部指的是例如台面结构的 2 个侧面以呈 90° 角度地相交的部分。作为异常蚀刻的具体例, 就在 (001) 面 n-InP 衬底上依次层叠了 n-InP 包层、InGaAsP 波导、p-InP 包层的

晶片形成  $\text{SiO}_2$  掩模,其后用  $\text{HCl} : \text{H}_3\text{PO}_4 = 1 : 5$  混合液蚀刻 p-InP 包层的脊型多模干涉 (MMI) 光耦合器进行说明。

[0013] 在脊型 MMI 光耦合器中,输入侧及输出侧波导连接于长方形的台面结构。长方形的台面结构中当长边与 InP 衬底的 (-110) 面平行、短边与 InP 衬底的 (110) 面平行时,长边形成与 (001) 面大致垂直的面(垂直面),短边形成相对 (001) 面倾斜  $35^\circ$  的面 ( $35^\circ$  面)。由此,在上述的长边和短边相交的“角部”中在垂直面和  $35^\circ$  面上蚀刻不会停止,而进一步进行蚀刻。将这样在台面结构的角部进行蚀刻的情形称为异常蚀刻。

[0014] 台面结构的角部被异常蚀刻的结果,台面结构没有按设计的那样形成而存在不是所要目标的半导体光元件的元件特性的问题。

[0015] 本发明为了解决上述课题而构思,提供在进行湿蚀刻并形成台面结构的半导体光元件及其制造方法中能够避免在台面结构的角部发生异常蚀刻的情况的半导体光元件及其制造方法。

[0016] 本发明的半导体光元件是经湿蚀刻而形成了台面结构的半导体光元件,其特征在于包括:脊型或高台型的该台面结构,形成在半导体衬底上;以及延伸台,形成在该半导体衬底上,且该延伸台的材料与连接于该台面结构的角部的该台面结构的材料相同。

[0017] 本发明的半导体光元件的制造方法包括:在基底层上形成成为半导体光元件的台面的材料的外延层的工序;在该外延层上形成掩模材料的工序;将该掩模材料图案化,以使要成为该台面结构的部分的正上方及延伸至距离要成为该台面结构的角部的部分规定距离的部分的区域即延伸台区域的正上方的该掩模材料残留的工序;以及在该图案化工序之后,利用能够蚀刻该外延层的蚀刻药液对该外延层进行湿蚀刻的工序。其特征在于:在该湿蚀刻工序中在该延伸台区域的该外延层消失之前结束湿蚀刻。

[0018] 通过本发明能够无负面影响地利用湿蚀刻形成台面结构。

## 附图说明

[0019] 图 1 是实施方式 1 的半导体光元件的平面图。

[0020] 图 2 是图 1 的 A-A 剖视图。

[0021] 图 3 是图 1 的 B-B 剖视图。

[0022] 图 4 是图 1 的 C-C 剖视图。

[0023] 图 5 是说明半导体光元件的制造方法的流程图。

[0024] 图 6 是说明形成掩模材料的工序之后的半导体光元件的剖面的图。

[0025] 图 7 是对掩模材料的图案化进行说明的平面图。

[0026] 图 8 是说明课题的图。

[0027] 图 9 是说明实施方式 1 的构成的变形例的图。

[0028] 图 10 是实施方式 2 的半导体光元件的平面图。

[0029] 图 11 是图 10 的 D-D 剖视图。

## 具体实施方式

[0030] 实施方式 1

[0031] 参照图 1 至图 9,说明本实施方式。此外,有时对于相同的材料或相同、对应的构成

要素赋予相同的符号,省略其重复说明。对于其它实施方式也同样。

[0032] 本实施方式涉及 MMI 光耦合器 10。图 1 是本实施方式的 MMI 光耦合器 10 的平面图。此外,图 2 是图 1 中的 A-A 剖视图,图 3 是图 1 中的 B-B 剖视图,图 4 是图 1 中的 C-C 剖视图。如图 2 至图 4 所示,本实施方式的 MMI 光耦合器 10 形成在表面为 (001) 面的 n 型 InP 衬底 11。在 n 型 InP 衬底 11 上形成有  $0.5\mu\text{m}$  膜厚的 n 型 InP 包层 12。在 n 型 InP 包层 12 上以  $0.4\mu\text{m}$  的膜厚形成发光波长为  $1.3\mu\text{m}$  的不掺杂 InGaAsP 层 13。在不掺杂 InGaAsP 层 13 上以  $3.2\mu\text{m}$  的膜厚形成 p 型 InP 包层 14。

[0033] 图 1 中的用阴影线表示的部分是形成有上述 p 型 InP 包层 14 的区域。另一方面,图 1 中的阴影线部以外的部分是 p 型 InP 包层 14 被湿蚀刻而呈现不掺杂 InGaAsP 层 13 的部分。即,图 1 中用阴影线表示的部分是以台状突起的部分。上述阴影线部按用途功能分类为 MMI 光耦合器的长方形台面结构 15、输入侧波导 16、输出侧波导 17 及延伸台 18。

[0034] 在长方形台面结构 15 中长边为与 n 型 InP 衬底 11 的 (-110) 面平行的方向,且短边为与 InP 衬底的 (110) 面平行的方向。长方形台面结构 15 的长边为  $55\mu\text{m}$  且短边为  $6.5\mu\text{m}$ 。输入侧波导 16、输出侧波导 17 的宽度均为  $2\mu\text{m}$ 。延伸台 18 具有与长方形台面结构 15 的 4 个角部连接的条 (stripe) 形状。延伸台 18 从长方形台面结构 15 的角部延伸的长度 (图 1 中用 L 来表示) 为  $30\mu\text{m}$ 。

[0035] 如图 2 所示,长方形台面结构 15 的长边垂直方向的侧面相对 n 型 InP 衬底 11 的法线倾斜  $2^\circ \sim 5^\circ$ 。即长方形台面结构 15 的长边垂直方向的侧面相对 (001) 面大致垂直。

[0036] 在图 3 中示出长方形台面结构 15 的短边垂直方向的侧面相对 (001) 面倾斜  $35^\circ$  的情况。

[0037] 在图 4 中示出延伸台 18 宽度方向的剖面。在该图中,延伸台 18 的上面的宽度为  $1.5\mu\text{m}$ ,下面 (底面) 的宽度为  $7.2\mu\text{m}$ 。

[0038] 接着参照图 5 至图 7,说明本实施方式的 MMI 光耦合器的制造方法。图 5 是说明该制造方法的流程图。按照该流程图进行说明。首先,在步骤 20 中,通过外延晶体生长来在 n 型 InP 衬底 11 上依次形成 n 型 InP 包层 12、不掺杂 InGaAsP 层 13 及 p 型 InP 包层 14。接着,在步骤 22 中在外延层即 p 型 InP 包层 14 上形成掩模材料。在剖视图即图 6 中记载有掩模材料 28。在本实施方式中掩模材料 28 为  $\text{SiO}_2$ 。

[0039] 如果步骤 22 结束就向步骤 24 的处理进入。在步骤 24 中图案化掩模材料 28。以能形成图 1 中的 MMI 光耦合器的长方形台面结构 15、输入侧波导 16、输出侧波导 17 及延伸台 18 且以在它们的正上方残留掩模材料 28 的方式进行该图案化。即,图案化后的掩模材料 28 具有平面图即图 7 所示的图案。在图 7 中示出掩模材料 28 被图案化成使要成为延伸台的部分的正上方的掩模材料 28 的长度 (用  $L_M$  表示) 长于图 1 中的延伸台 18 的长度 (L)。

[0040] 如果步骤 24 结束,就向步骤 26 的处理进入。在步骤 26 中没有被掩模材料 28 覆盖的部分的 p 型 InP 包层 14 通过湿蚀刻而被除去。该湿蚀刻中作为蚀刻药液使用  $20^\circ\text{C}$  的  $\text{HCl} : \text{H}_3\text{PO}_4 = 1 : 5$  混合液,进行 6 分钟的蚀刻。上述蚀刻药液对于 InGaAsP 层 13 的蚀刻速率极小,因而该湿蚀刻是在 p 型 InP 包层 14 和 InGaAsP 层 13 的边界被输入停止的选择性湿蚀刻。通过该湿蚀刻,作成具有图 1 所示的长方形台面结构 15 及延伸台 18 的 MMI 光耦合器。

[0041] 在此,与延伸台 18 对应的部分的掩模材料 28 以比图 1 中的长度 L 长的长度  $L_M$  形

成,因此按照该图案化那样蚀刻 p 型 InP 包层 14,  $L_M$  就会与 L 一致。但是,在延伸台的“角部”会发生上述异常蚀刻,因此延伸台的长度会因湿蚀刻而变短。又,本实施方式的湿蚀刻在要成为延伸台的部分的角部被异常蚀刻,且在延伸台 18 成为长度 L 的时刻结束湿蚀刻。因而长方形台面结构 15 的角部是用延伸台来保护的,因此能够避免在如图 8 所示的长方形台面结构 100 的角部 106 发生异常蚀刻而该部分倒退的情况。因而,能够按设计的那样形成长方形台面结构 15 并达到目标的半导体光元件 (MMI 光耦合器) 的元件特性。此外也获得提高成品率等的效果。

[0042] 然而,MMI 光耦合器进行光的合成或分波,因此成为台面的分量的设计是考虑元件特性而定的。可是如果台面结构的角部被异常蚀刻,则台面结构的尺寸就不会与设计数据相一致,无法发挥所希望的元件特性 (合波、分波)。于是如本实施方式那样通过形成延伸台能够使台面结构与设计数据相一致,能够得到所希望的元件特性。如果考虑这种特征,只要台面结构的角部通过湿蚀刻而能够倒退就能得到本发明的效果,因此半导体光元件并不限定于 MMI 光耦合器。

[0043] 如上所述,本实施方式的构成为延伸台 18 在湿蚀刻后也残留的结构。再者,延伸台 18 连接至长方形台面结构 15 的角部,因此认为长方形台面结构 15 内的光会泄漏到延伸台 18。即,担心延伸台的宽度较大时会发生光的过损耗。于是,在本实施方式中优选使图 1 中用 d 表示的延伸台 18 的宽度在  $15\mu\text{m}$  以下,抑制该过损耗。

[0044] 在本实施方式中采用具备脊型波导的构成,但是只要用湿蚀刻形成具有角部的台面结构就能享受本发明的效果,因此并不局限于脊型,可为例如具有高台型的波导的构成。

[0045] 在本实施方式中延伸台 18 为条状,但并不局限于此。即延伸台的形状只要能连接至台面结构的角部而使该角部免受异常蚀刻的影响,就没有特别的限定。因而也可以具备例如图 9 所示那样正方形的延伸台 30。这时,若将长方形台 15 的角部和延伸台 30 的连接部分的长度  $d_1$ 、 $d_2$  均为 (在掩模尺寸中)  $1.5\mu$  左右,则能够抑制上述光的过损耗,在这方面是优选的。再者,图 9 的  $L_1$ 、 $L_2$  均为  $30\mu\text{m}$ 。

[0046] 在本实施方式中长方形台面结构 15 为长方形,但鉴于本发明的宗旨,未必为长方形,重要的是具有角部,因此对该形状没有限定。

[0047] 在本实施方式中使用  $\text{HCl} : \text{H}_3\text{PO}_4 = 1 : 5$  混合液作为蚀刻药液,但并不限于此。作为湿蚀刻中使用的药液,如果能蚀刻要形成台面结构的层就能得到本发明的效果。此外,从“抑制异常蚀刻”的观点来看具有与基底层的选择性的情况也不是必需的。

[0048] 实施方式 2

[0049] 参照图 10、图 11,说明本实施方式。图 10 为平面图,图 11 为图 10 的 D-D 剖视图。本实施方式的特征在于:延伸台 18 形成为条状,且延伸台 18 的一端连接至长方形台面结构 15 的角部,并且延伸台 18 的另一端连接至配置成与长方形台面结构 15 一起形成通道 41 的通道外侧台 40。通道 41 的宽度 (图 10 中用  $L_c$  表示) 为  $20\mu\text{m}$  左右,但并没有特别的限定。

[0050] 本实施方式的 MMI 光耦合器 42 的制造方法大致与实施方式 1 相同。但是,在将掩模材料图案化的工序中图案化成也残留用于形成通道外侧台 40 的掩模材料。因而,要形成延伸台 18 的区域即延伸台区域的正上方的掩模材料连接要成为长方形台面结构 15 的部分的正上方的掩模材料和形成通道外侧台 40 的区域正上方的掩模材料。

[0051] 如此通过进行与实施方式 1 相当的湿蚀刻来得到实施方式 1 中记载的效果。而且依据本实施方式的构成,由于在延伸台没有角部,在延伸台不会发生异常蚀刻。因而,无需像实施方式 1 那样使延伸台的长度取较长的值,因此能够提高延伸台的长度的自由度。

[0052] 而且,关于本实施方式的功率模块,也至少可以进行与实施方式 1 相当的变形。

[0053] 符号说明

[0054] 15 长方形台面结构 ;18 延伸台 ;28 掩模材料 ;40 通道外侧台。

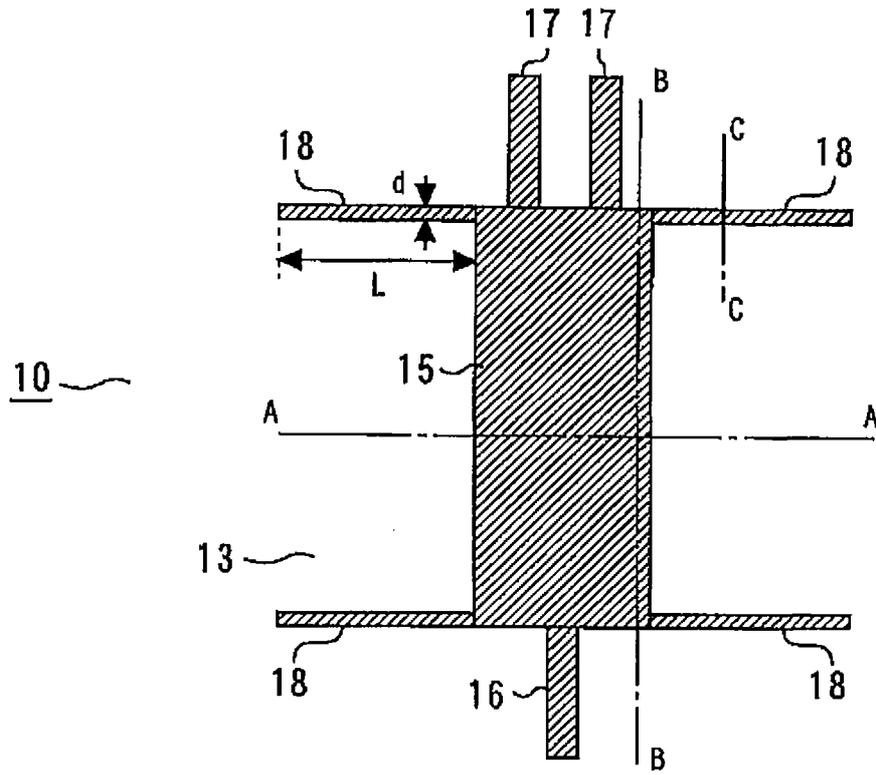


图 1

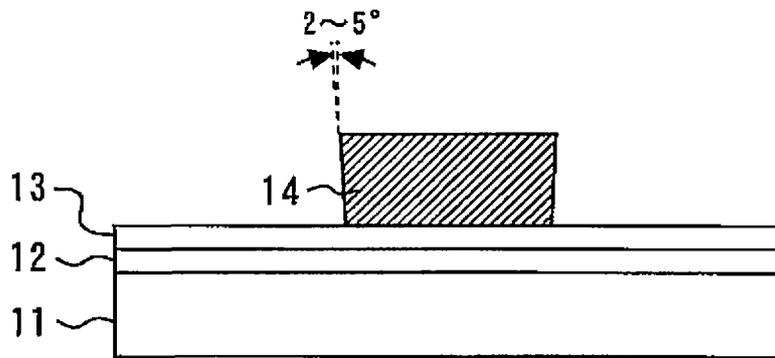


图 2

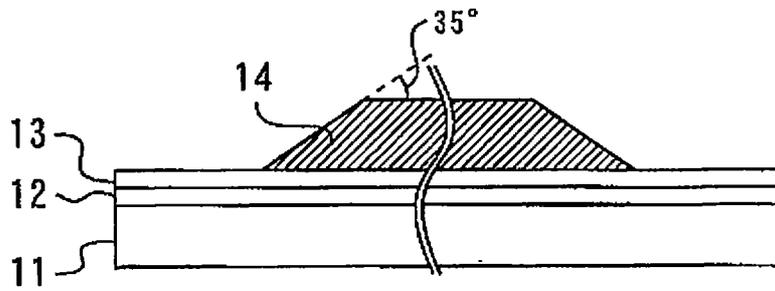


图 3

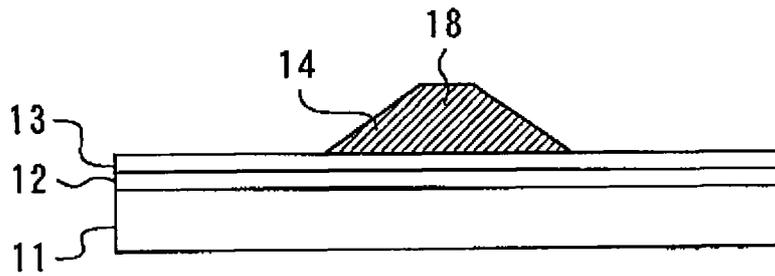


图 4

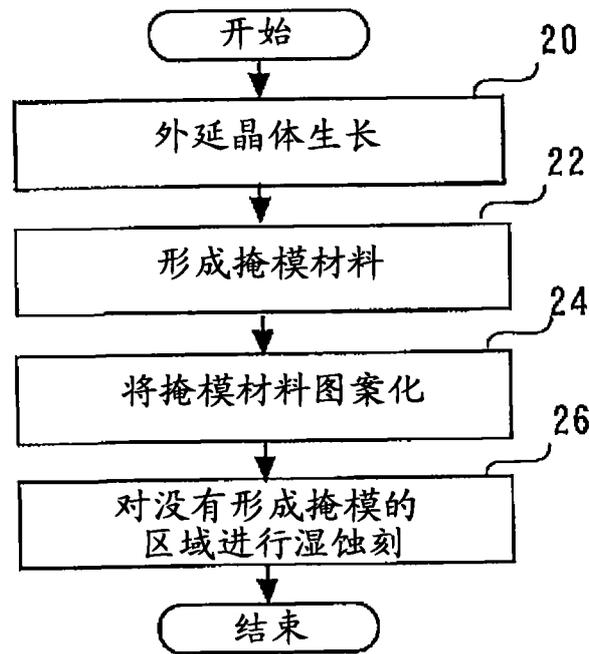


图 5

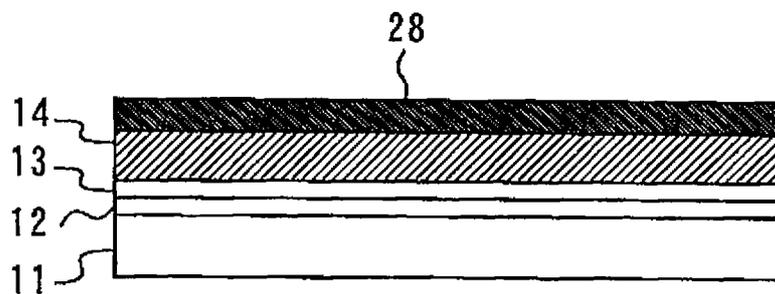


图 6

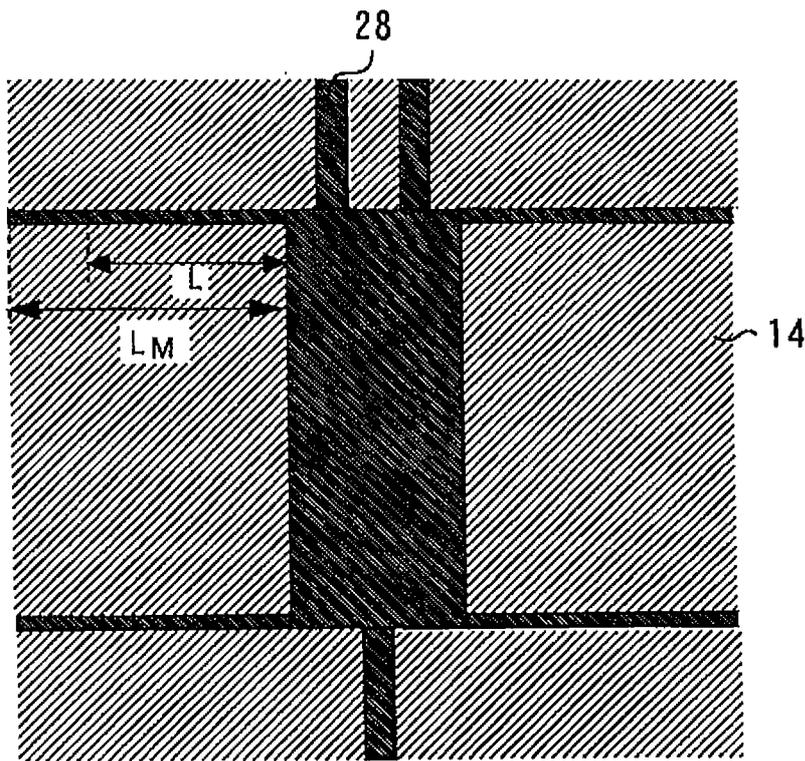


图 7

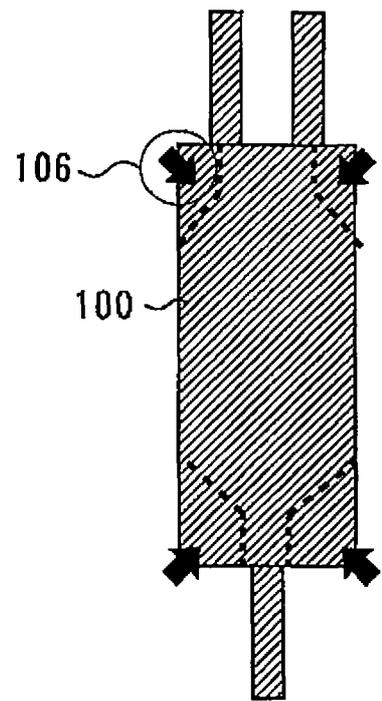


图 8

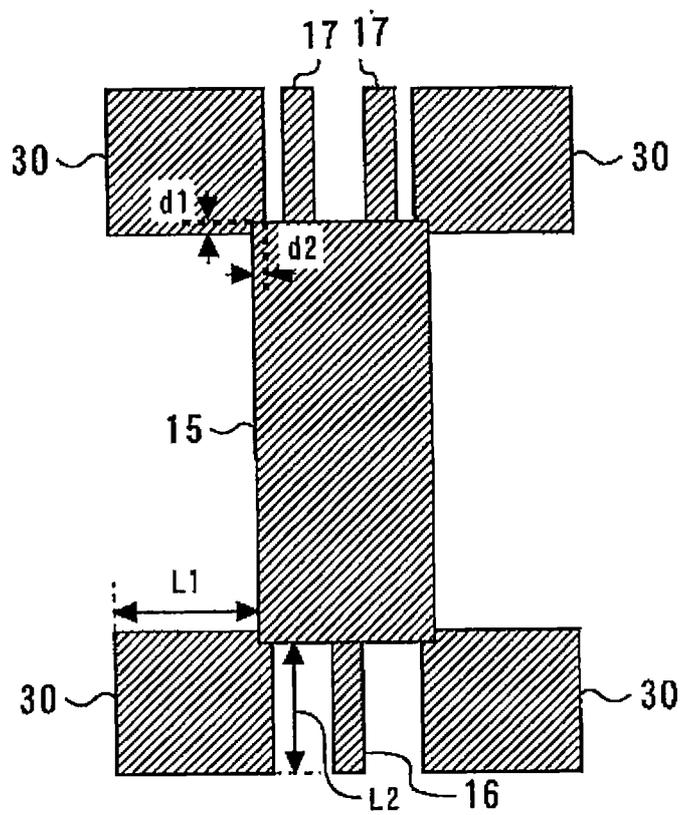


图 9

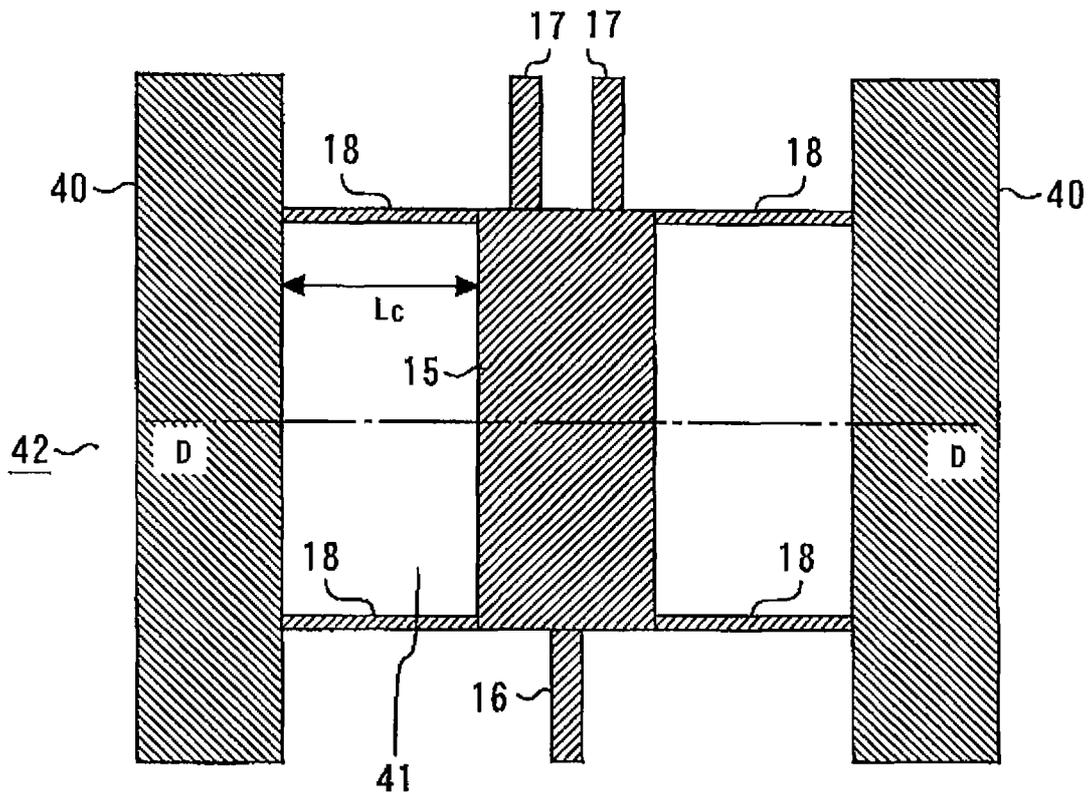


图 10

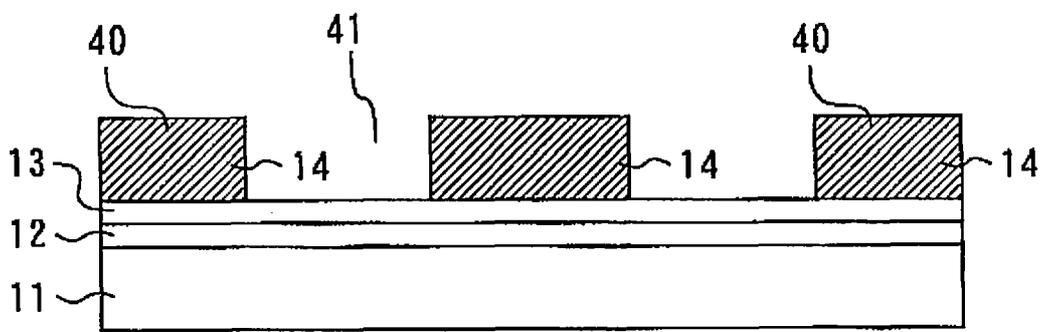


图 11