

公告本

A4
C4

申請日期	91.8.27
案 號	91119451
類 別	G06F 11/16

(以上各欄由本局填註)

573247

發 明 專 利 說 明 書		
一、發明名稱	中 文	雙重錯誤校正碼系統
	英 文	DOUBLE ERROR CORRECTING CODE SYSTEM
二、發明人	姓 名	(1)理察E. 法肯特哈爾 Richard E. Fackenthal (2)波貝凱爾·班哈米達 Boubekeur Benhamida
	國 籍	美國 USA
	住、居所	(1)美國加州佛薩瑪·伊伍爾巷310號 310 Euer Court, Folsom, CA 95630, USA (2)美國加州劍魚峰·草原林道4012號 4012 Meadow Wood Drive, El Dorado Hills, CA 95762, USA
三、申請人	姓 名 (名稱)	美商·英特爾公司 Intel Corporation
	國 籍	美 國 USA
	住、居所 (事務所)	美國加州聖塔克萊拉市密遜大學道2200號 2200 MISSION COLLEGE BLVD., SANTA CLARA, CA 95052, USA
	代 表 人 姓 名	湯瑪斯 C. 瑞諾茲 THOMAS C. REYNOLDS

裝 訂 線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

美 國 (地區) 申請專利，申請日期： 2001,09,25 案號： 09/962,828 ， 有 無主張優先權

有關微生物已寄存於： ， 寄存日期： ， 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明（1）

雙重錯誤校正碼系統

發明背景

本發明係與處理器系統和處理機系統的記憶體，特別是與用於校正儲存在這些系統中之資料的系統有關。

在電子系統中，資料可被儲存在記憶體中。有時候，資料可能會在儲存或傳送期間遭到破壞。因此，如果有可能，人們需要知道資料是否遭到破壞，更想知道如何校正被破壞的資料。錯誤校正碼已經被發展成可以同時儲存於資料中。當資料被存取，就能夠判斷所存取的資料是否正確。這樣的判斷是根據儲存於資料中的錯誤校正碼。某些情形下，如果儲存的資料有錯誤，它可以被校正。

例如，有一種傳統的錯誤校正碼稱為漢明碼 (Hamming code)。標準的漢明碼可以校正單一錯誤，或是最多檢查出雙重錯誤 (double error)。如果偵測出雙重錯誤，僅能表示資料的毀損，但是傳統的具體例除了重新傳送資料之外，無法修正這種錯誤。結果是，資料必須重送，同時造成效率的延遲以及消耗系統資源。

僅僅是重送資料這樣的動作並無法解決類似之更嚴重的問題。當資料由於例如雜訊的影響而不正確地編碼的時候，嚴重的問題就可能發生。因此需要先進的錯誤校正系統以降低資料重送的情形。

如果在至少某些情形下，所檢測出來的雙重錯誤可以被校正，資料重送的頻率就可以降低，如此便能

五、發明說明（2）

夠增加系統的效率並減少雙重錯誤對系統造成的負擔。

因此，需要有與錯誤校正碼共同運作的雙重錯誤校正方法。

圖式簡要說明

第 1 圖係為本發明之一具體例的邏輯化描述；

第 2 圖係為依照本發明之一具體例的流程圖；

第 3 圖係為依照本項發明的另一具體例的流程圖；

第 4 圖係為對於本發明的另一種具體例的流程圖；

第 5 圖係為第 4 圖的流程圖之延續部分；

第 6 圖係為顯示單獨使用漢明碼與本發明的之一具體例的比較圖，且

第 7 圖係為本發明的之一具體例的概要描述。

發明的詳細描述

如第 1 圖，一組用來校正錯誤的資料單位 10 包含水平方向展開的列 12 (以字母 R 標示) 以及橫向的欄位 (以沿 C 方向延伸之箭頭標示)。因此，單位 10 的資料可視為具有錯誤校正列 12 和錯誤校正欄位的二維資料結構。然而，這裡所討論的”錯誤校正列”以及”錯誤校正欄位”與一般傳統記憶體裝置的實體列以及欄位並不需要有什麼關聯。

單位 10 的資料包含了一些列 12 和欄位。除了最後的列 12c 以外，所有列 12 都包含使用者的資料。因此，列

五、發明說明（3）

12a 和列 12b 是使用者的資料，而列 12c 是在一具體例中的同位元列。同位元列 12c 包含同位元資料。每一個列 12 都包含列 12a 和列 12b 以及同位元列 12c，其包含使用者的位元 16 和一些漢明檢查位元 18。

當然必須了解第 1 圖純粹是一種邏輯上的說明，這些位元 16 和位元 18 可以以任何物理方式儲存在記憶媒體。此外，除了參考漢明碼檢查位元 18 和一個同位元列 12c，其他錯誤校正的演算法仍然可以用在本發明的部分具體例中。因此，漢明檢查位元 18 可以在列 12 中以其他錯誤校正演算法檢查欄位，而同位元列則可以在本發明的某些具體例中以除了漢明檢查位元之外的實施例來檢查。在又其他的具體例中，與漢明以及同位元演算法不同的演算法仍然可被使用。

最新的漢明碼方法使用某種固定量的資料來操作。因此，在圖示的具體例中，漢明碼對列 12 進行操作。在每個列 12 中的漢明碼檢查位元 18，保護使用者位元 16。每個列 12 代表單一錯誤的校正，以及雙重錯誤的檢查方法。同位元列 12c 從漢明碼的角度係被當成使用者列 12a 和 12b 的。也就是說，依照本發明之一具體例，在同位元列 12c 中的以 18 表示的同位元資料也受到漢明碼方法的保護。

錯誤校正方法還不完美，某些小部份的錯誤可能逃過所有方法的檢查，或是檢測出來而沒有校正，或檢測不出來。如果有雙重錯誤出現在任何列 12，漢明碼方法僅能檢

五、發明說明 (4)

測發現錯誤而無法校正，也沒有進一步資訊，因為這個方法無法得知該雙重錯誤發生的位置。換句話說，漢明碼演算法知道某個列有錯誤，但是因為不知道錯誤的位置而無法進行校正。

在同位元列 12c 中的每個位元是經過程式化的，所以欄位 C 的加權（即其之數目）是如所需要的為奇數或偶數。因此，每個欄 C 就代表一種同位元方法。藉由同位元列 12c 的協助，在錯誤校正列 12 的一個雙重錯誤的位置可以被確定，也因此可以被修正。

在一具體例中，所有的單一錯誤都可以被修正，所以如果只剩下一個雙重錯誤，這個雙重錯誤就可以在其之後被修正。所以在某些具體例中，可能採取兩次的處理。在第一次的處理中，修正所有的單一錯誤，而在第二次的處理，可以修正單一的雙重錯誤。這種方式比現有的方法有明顯的好處，因為在傳統的系統中，發生一個雙重錯誤就會導致資料的損毀。

在第 2 圖中，雙重錯誤校正演算法 20 係由確定在任何列中是否出現兩個錯誤開始，如菱形 22 所示。如果是這樣的話，如區塊 24 所示可以同位元列 12c 係被檢查。如區塊 26 所示，具有錯誤的欄位係使用同位元列 12c 辨認出來。如區塊 28 所示，一旦這些錯誤的位置確定了，就可以被修正。

在第 3 圖中，編碼演算法 30 對於緩衝區接收到的資料進行判斷，如菱形 32 所示。這份資料可能以序列或平行

五、發明說明 (5)

的方式，到達一個單位 10 大小的緩衝區內。當接收到一列有用的資料，就計算的漢明檢查位元 18 並送入緩衝區，如區塊 34 所示。當所有使用者資料列 12 接收完畢且對應的位元 18 漢明檢查碼也計算出來，同位元列 12c 就能夠被計算出來並加以儲存，如菱形 38 和區塊 40 所示。最後，同位元列 12c 的漢明檢查碼也被計算出來並加以儲存，如區塊 42 所示。

該單位 10 的資料現在已經準備要寫入記憶媒體。在例如快閃記憶體的情況中，一個內建的狀態機可能會起始與將來自資料緩衝區的資料單位 10 寫入快閃記憶格中有關之演算法，如區塊 44 所示。

在另一種具體例中，同位元的計算可能與列資料的接收和漢明碼檢查位元的計算同時進行。在接收列 12 資料的時候，每一欄的累積加權係被包含有鎖存器與回饋邏輯電路的時序電路所追蹤。藉此，該同位元列 12 就可以在最後一個使用者資料被接收並儲存的時候，馬上寫入緩衝區。

在第 4 圖中，解碼演算法 50 從例如快閃記憶體陣列的記憶媒體中讀取單位 10 的資料，如區塊 52 所示。每一個列 12 均被導入錯誤校正碼解碼器以校正單一錯誤，如區塊 54 所示。如果如菱形 56 所示的錯誤被偵測出來，在菱形 58 的檢查可以確定這個錯誤是否為單一錯誤。如果是單一錯誤，就直接以列 12 的漢明檢查法修正這個錯誤，如區塊 60 所示。然後將校正過的資料儲存起來，如區塊 62 所示。

五、發明說明 (6)

如果這個錯誤不是單一錯誤，就如菱形 64 所示的檢查其是否為雙重錯誤。如果是雙重錯誤，這個的錯誤列的號碼就會被紀錄在一組被稱為錯誤位址累積器的鎖存器中，如在一具體例中之區塊 66 所示。如區塊 68 所示，一錯誤計數器係被增量，以持續追蹤具有雙重錯誤之列的數目。如果出現一個既非單一錯誤，也不是雙重錯誤的情況，就會產生一個錯誤訊息，如區塊 65 所示。

同時，解碼的動作也在進行著，單位 10 的垂直同位元也被計算並累積。最後被讀取的列 12 就是稍早前編碼階段被儲存的同位元列 12c。在必要的時候同位元列 12c 也經由漢明碼檢查校正，其資料也與其他區塊一起累積而產生同位元特徵。

因此，在菱形 70 的檢查決定最後的列或欄是否經過處理。如果經過處理，整個流程進入第 5 圖，如區塊 72 所示。

在第 5 圖的區塊 74 中，由錯誤計數器和位址累積器檢查是否在任何單一系列存在雙重錯誤。在菱形 76，如果沒有雙重錯誤，同位元特徵可以設定等於零，如區塊 78 所示。如果有一個或僅有一列具有雙重錯誤，如菱形 80 所示，錯誤的位元位置就會在同位元特徵而顯現，如區塊 84 所示。否則，就會如區塊 82 所示產生一個錯誤訊息。因為列的號碼紀錄在錯誤位址累積器中，這個方法因而能夠知道哪一系列存在雙重錯誤。所以，同位元特徵和錯誤位址累積器就會如前面所敘述的將雙重錯誤更正。

五、發明說明 (7)

在本項發明的具體例中，雙重錯誤會被更正。漢明碼方法在錯誤的更正能力上有所限制。然而，因為漢明碼校正系統之簡單的編碼及解碼特性使其在很多應用中很受歡迎。漢明碼方法係被架構成可以提供許多種的校正能力，但是伴隨著能力提昇，其成本就會隨著每個一定數量的使用者位元之額外檢查位元而增加。在本項發明的某些具體例中，錯誤校正的能力可藉由使用二維錯誤校正而在單位 10 中提供每一列額外雙重錯誤校正而大幅提昇。

因此，如第 6 圖所顯示，在二維錯誤校正方法下，ECC 之後的錯誤率之對數值係明顯下降。在該圖示的具體例中，單位 10 具有六十五個列 12 和一個同位元列 12c，每一列包含有 72 個雙位元 16 和 18。該對數值以 ECC 之前的錯誤率的函數，來顯示使用簡單漢明校正方法和本發明之一具體例之在 ECC 之後的錯誤率（以每 N 個位元出現一個錯誤來決定，其中 N 代表錯誤率）。斜率越後面越大表示在相近的成本下，遠比僅使用漢明碼方法有更好的校正能力。因為這兩條曲線是發散的，所以其代表這一點在 ECC 之前的錯誤率增加時，這樣的結果越正確。在輸入錯誤率為百萬分之一（X 軸為 6）時，本項發明的具體例可以提供比單獨使用漢明碼方法多出四個數量級的輸出錯誤率。

在本項發明的一些具體例中，其他錯誤校正的方法（例如 Bose-Chaudhuri-Hocquenghem (BCH) 碼）在相近的成本下也提供與本發明類似的校正能力。然而它們的解碼

五、發明說明（8）

方式遠比本項發明複雜，在某些具體例中，它們需要多出數萬的邏輯閘與其他特殊裝置以及數百個處理器電路。在某些具體例中，本發明達到了低成本、低複雜度和高校正能力的需求。

本項發明可以應用在包括快閃記憶體的許多的記憶媒體中。在某些具體例中，因為錯誤校正能力的提高而可以採用較高位元數之記憶格。例如，本發明的具體例可能用於每個記憶格 4 位元資料的快閃記憶體中。

最後參照第 7 圖，其圖示一依照本發明之一具體例的硬體架構 90。緩衝區 96 係被緩衝區位址產生器 92 與接受重設 (RST) 訊號和啟動訊號之解碼器 94 所控制。一讀取 (RD) 訊號係與雙重錯誤位址累積器 100 連接。該雙重錯誤位址累積器 100 儲存任何具有雙重錯誤之列的位址。一欄位同位元累積器 102 儲存每一欄位的欄位同位元資料。雙重校正單元 104 進行雙重錯誤校正。編碼和解碼可由 ECC 編碼/解碼器 106 來完成。編碼/解碼器 106 會接受計時訊號 (CLK)、讀取訊號 (RD) 和寫入訊號 (WR)。雙重錯誤計數器 98 保存雙重錯誤的數目。一旦單一錯誤和任何雙重錯誤被校正，緩衝區 96 就會將資料送往記憶體 108 儲存。

雖然，本發明僅以有限的具體例來描述，習於此藝者將會明白可以自其等中進行許多的修改和變化。隨附的申請專利範圍係要將所有的此種修改或變化涵蓋在本項發明的真實精神與範疇中。

五、發明說明 (9)

元件標號對照表

10	資料單位	52 讀取單位資料
12	列	54 將列導入錯誤校正碼 解碼器
12a、12b	使用者資料	
12c	同位元列	56 偵測錯誤
16	使用者位元	58 確認是否為單一錯誤
18	漢明檢查位元	60 修正錯誤
20	雙重錯誤校正演 算法	62 儲存校正過的資料 64 檢查其是否為雙重錯 誤
22	確定在任何列中 是否出現兩個錯 誤	65 產生一個錯誤訊息 66 紀錄錯誤列的號碼
24	檢查同位元列	68 所示，增量一錯誤計數 器
26	辨認具有錯誤的 欄位	70 最後的列或欄是否經 過處理
28	修正錯誤	
30	編碼演算法	72 流程進入第 5 圖
32	判斷於緩衝區接 收到的資料	74 檢查是否在任何單一 列存在雙重錯誤
34	計算漢明檢查位元	76 是否有有雙重錯誤
38、40	計算並儲存同位元 列的漢明檢查碼	78 將同位元特徵設定於 零
44	寫入資料單位	80 僅有一個雙重錯誤
50	解碼演算法	

五、發明說明 (10)

84 在同位元特徵顯現錯

誤的位元位置

82 產生一個錯誤訊息

90 本發明之具體例的硬

體架構

92 緩衝區位址產生器

94 解碼器

96 緩衝區

98 雙重錯誤計數器

100 雙重錯誤位址累積器

102 欄位同位元累積器

104 雙重校正單元

106 ECC 編碼/解碼器

108 記憶體

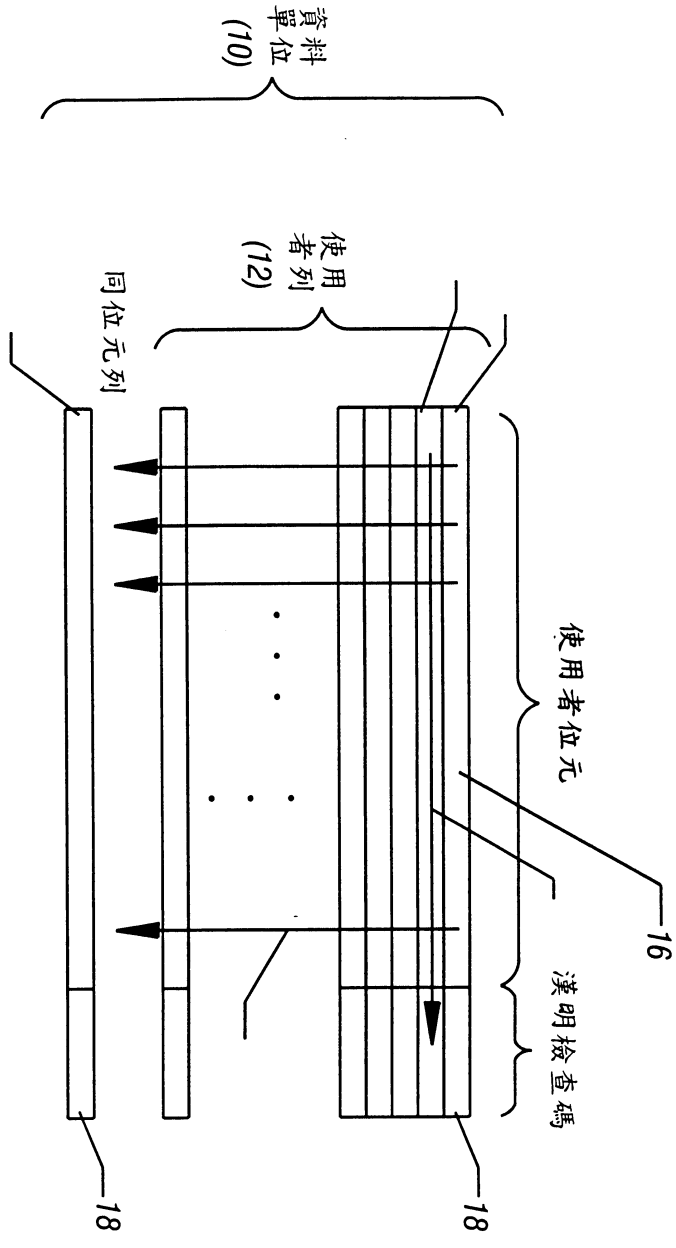
四、中文發明摘要（發明之名稱： 雙重錯誤校正碼系統)

一資料單位(10)，其可以組織成和錯誤校正列(12)以及欄位。在該等列(12)與欄位中可以使用不同的錯誤校正演算法。結果，一旦在一列(12)中確認一雙重錯誤，在該列(12)上的每一個錯誤都可以藉由使用以欄為方向之錯誤校正演算法來確認。結果，一單一的雙重錯誤可以在任何其它的單一錯誤被校正之後隨即也被定位與校正。在某些具體例中，此種方式可以大幅提昇成功的錯誤校正率。

英文發明摘要（發明之名稱： DOUBLE ERROR CORRECTING CODE SYSTEM)

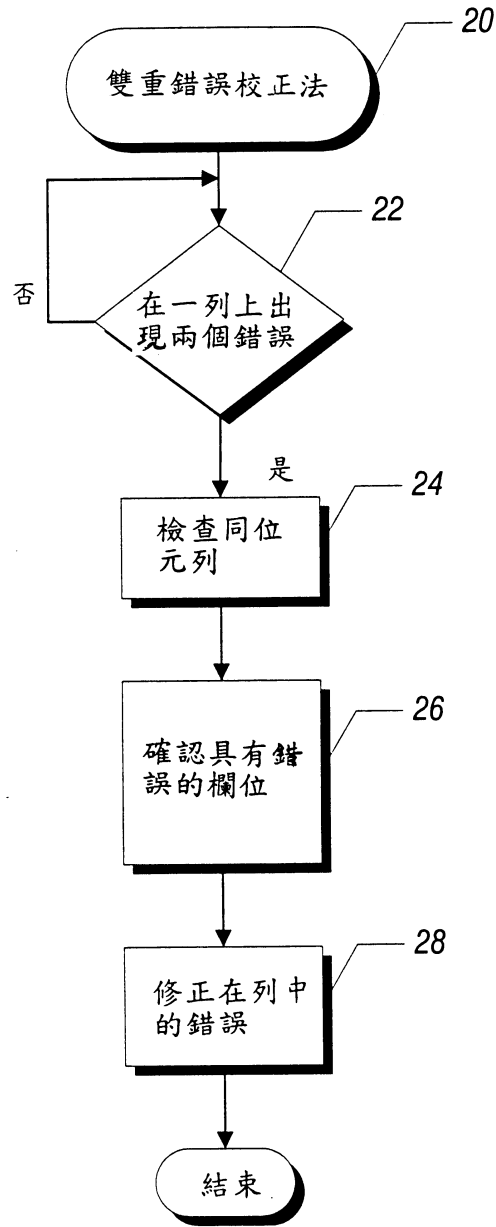
A data unit (10) may be organized in error correcting rows (12) and columns. Different error correcting algorithms may be utilized on the rows (12) and columns. As a result, once a double error is identified in a given row (12), the location of each of the errors along the row (12) may be determined using the column-wise error correcting algorithm. As a result, a single double error may be located and corrected after any other single errors have been corrected. In some embodiments, this may greatly increase the rate of successful error correction.

裝
訂
線



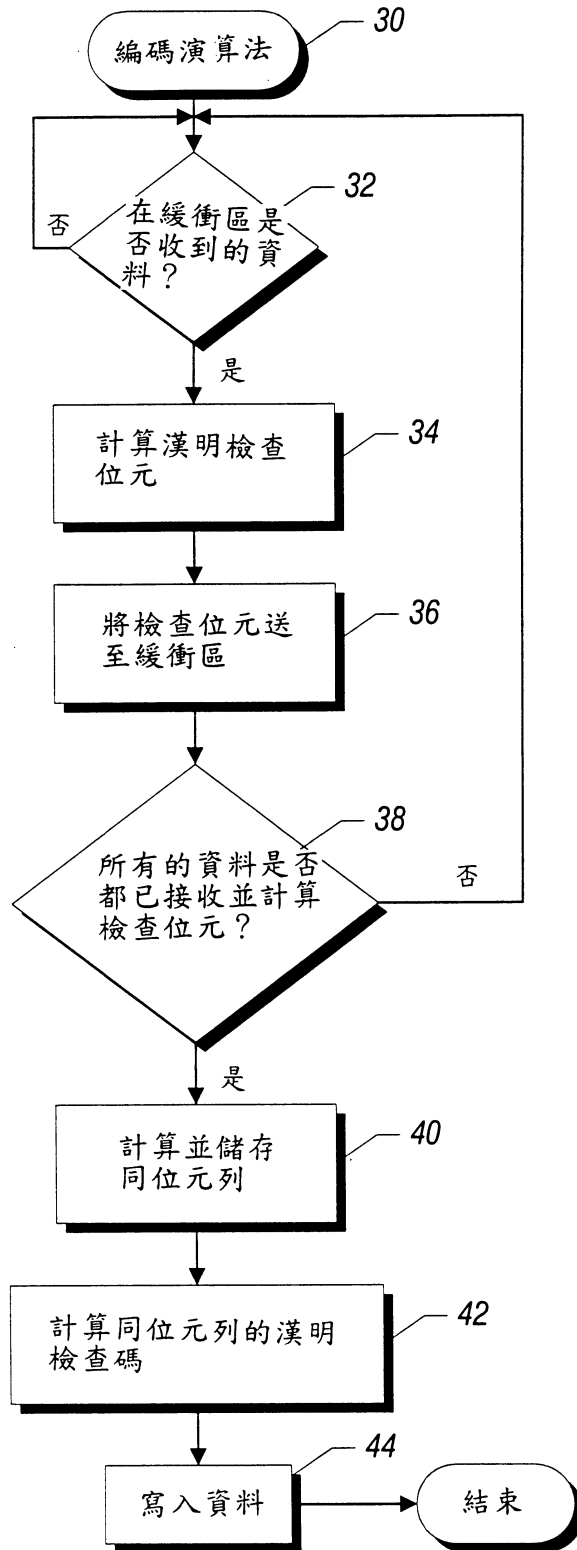
第 1 圖

2/7



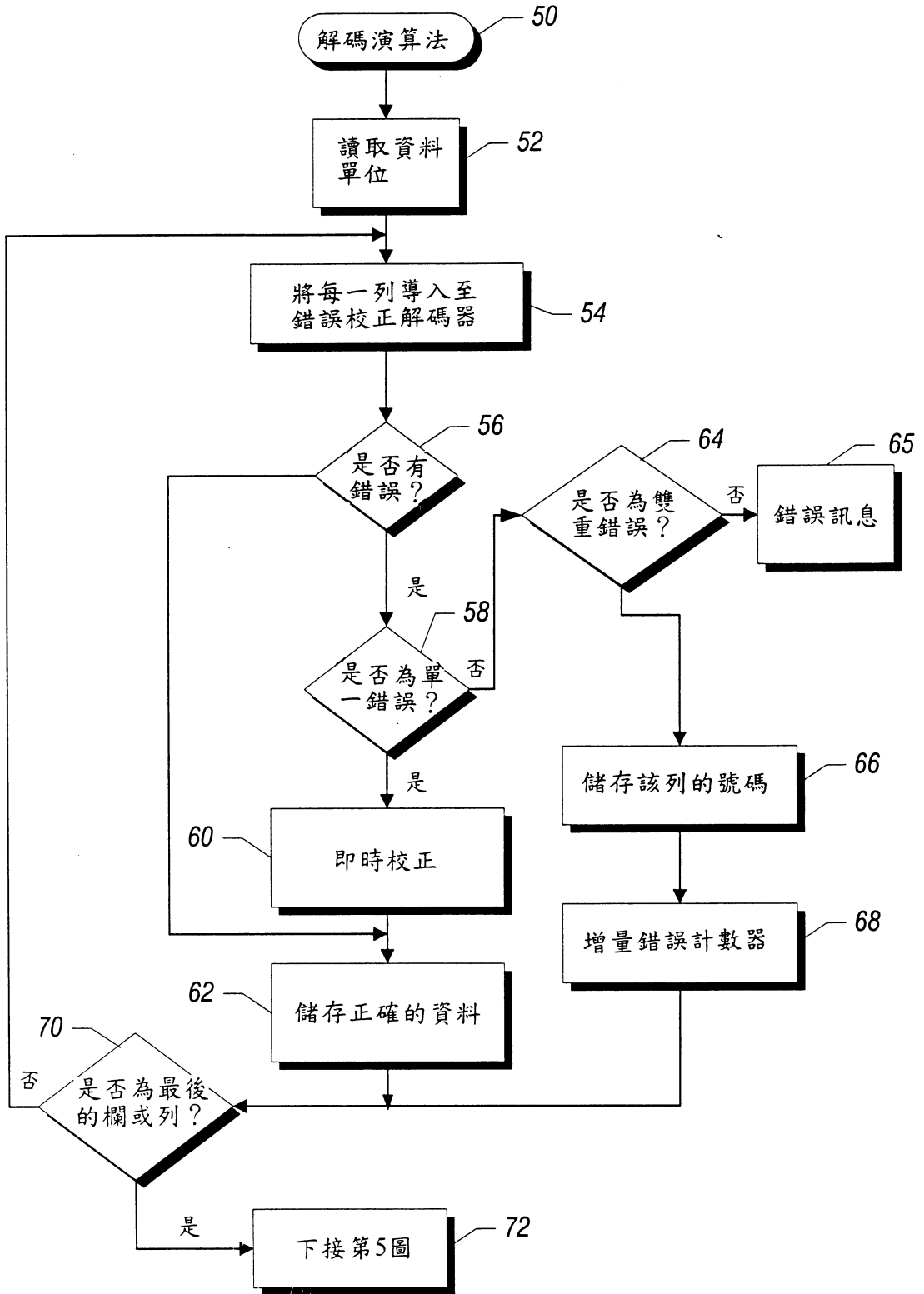
第 2 圖

3/7



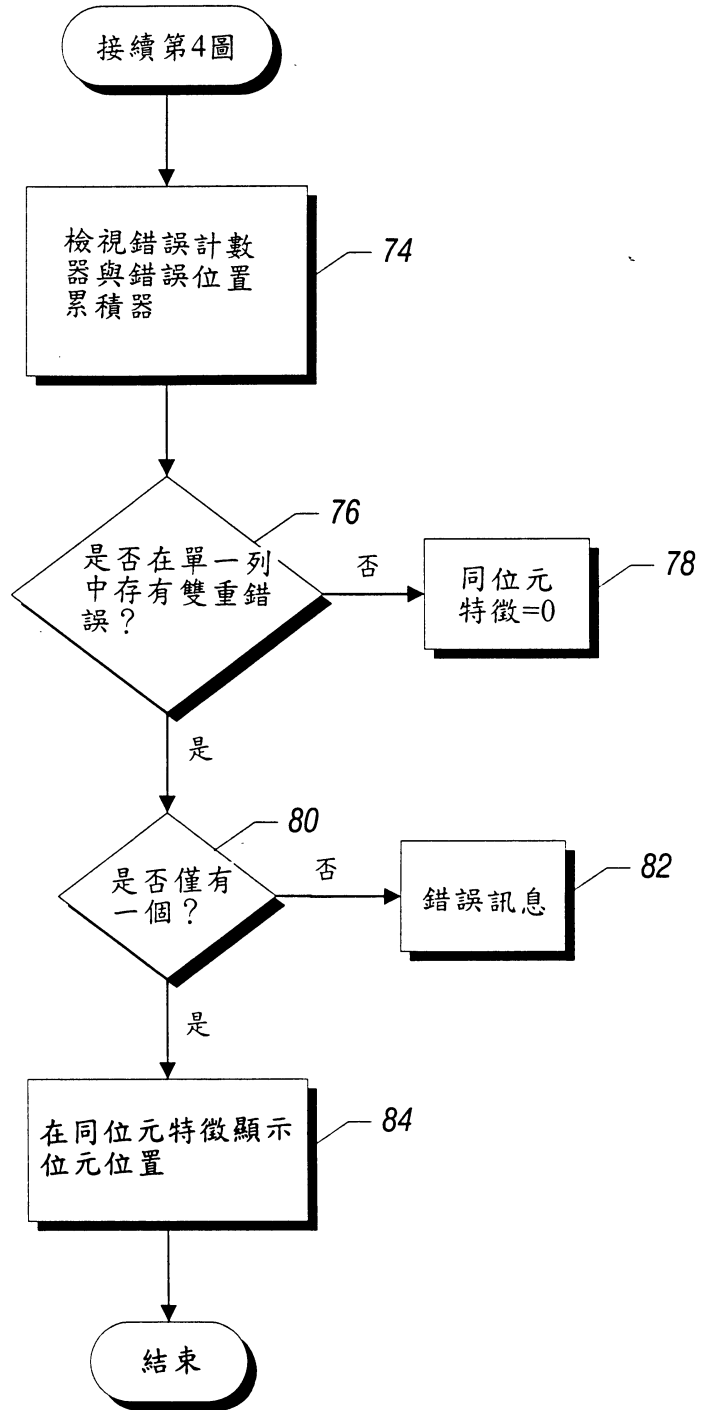
第 3 圖

4/7



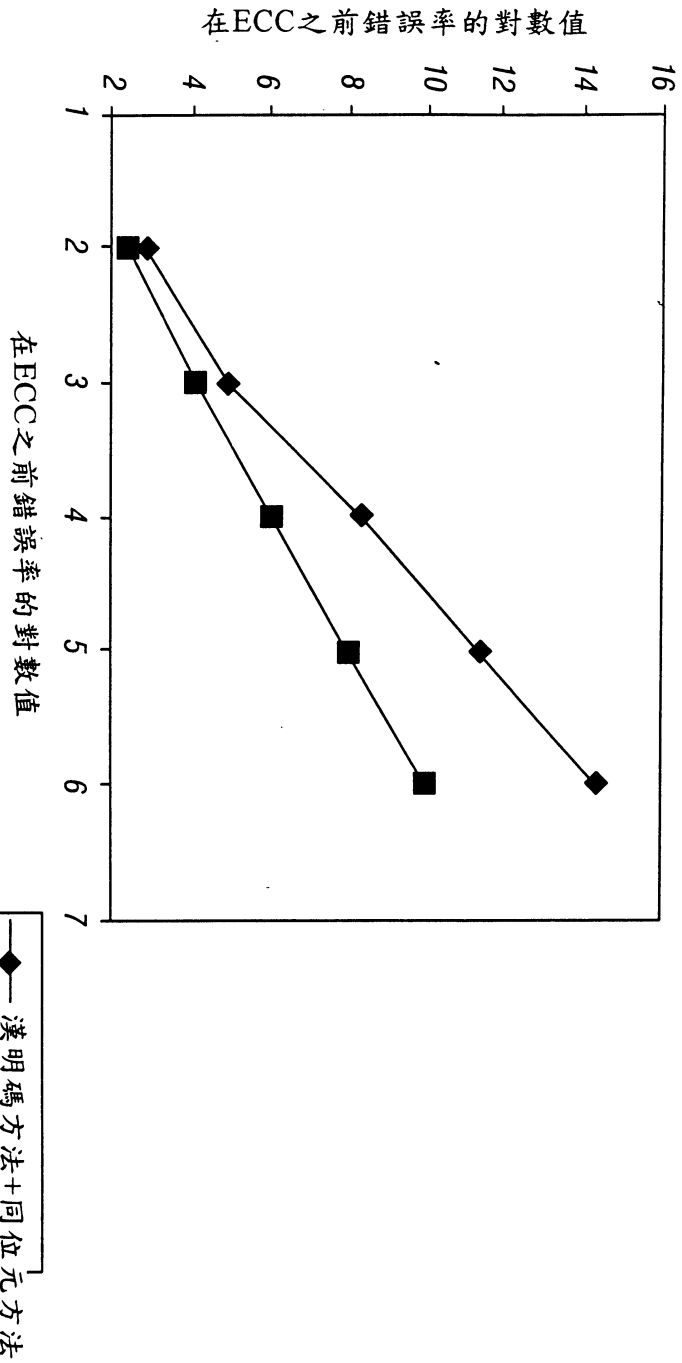
第 4 圖

5/7



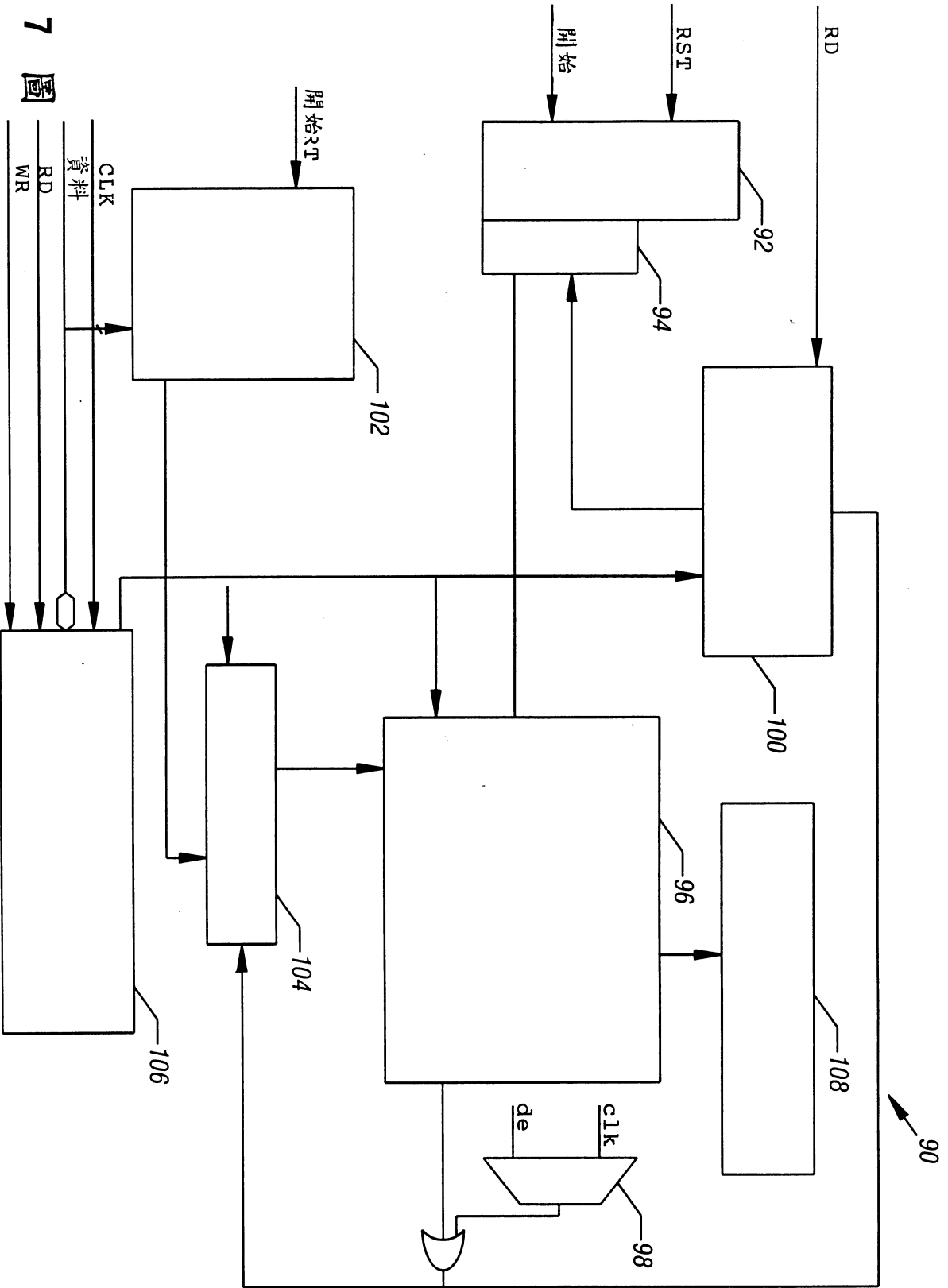
第 5 圖

漢明碼方法與漢明碼方法+同位元方法的校正能之比較
65列的(72, 64)漢明碼列，與1列(72位元)的同位元列



第 6 圖

第 7 圖



六、申請專利範圍

第 91119451 號申請案申請專利範圍修正本

92.11.10 修正
年 月 日 補充

1. 一種用以校正雙重錯誤之方法，其包含：

將一資料單位安排在錯誤校正列和欄位中；

決定該等列和該等欄位的錯誤校正演算值；以及

5 校正一雙重錯誤。

2. 如申請專利範圍第 1 項的方法，其中決定錯誤校正演算值的步驟，包括了使用不同的錯誤校正演算法。

3. 如申請專利範圍第 2 項的方法，其包含在該等列中使用漢明碼並在該等欄位中使用同位元方法。

10 4. 如申請專利範圍第 1 項的方法，其包括定位並校正一單一錯誤，然後校正一雙重錯誤。

5. 如申請專利範圍第 1 項的方法，其包括提供額外的資料列以對該等欄位進行錯誤校正演算法。

15 6. 如申請專利範圍第 5 項的方法，其包括對該等列使用一第一錯誤校正演算法，並對該等欄位使用第二錯誤校正演算法，並對於該額外的列使用該第一錯誤校正演算法。

7. 如申請專利範圍第 6 項的方法，其包括一個接著一個地決定該等列與該等欄位的錯誤校正演算法。

20 8. 如申請專利範圍第 6 項的方法，其包括同時決定該等列與該等欄位的錯誤校正演算法。

9. 如申請專利範圍第 1 項的方法，其包括計算雙重錯誤的數量。

10. 如申請專利範圍第 9 項的方法，其包括確定雙重錯誤

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

六、申請專利範圍

的數量是否比單一錯誤多。

- 11.一種包含儲存有指令之媒體的物件，該等指令可以使得處理器系統能夠進行以下動作：
- 5 將一資料單位安排在錯誤校正列和欄位中；
- 決定該等列和該等欄位的錯誤校正演算值；以及
- 校正一雙重錯誤。
- 12.如申請專利範圍第 11 項的物件，其進一步儲存能夠使得處理器系統決定該等列和該等欄位之錯誤校正值的指令。
- 10 13.如申請專利範圍第 12 項的物件，其進一步儲存能夠使得處理器系統對於該等列使用漢明碼方法並對該等欄位使用同位元方法之指令。
- 14.如申請專利範圍第 11 項的物件，其進一步儲存能夠使得處理器系統可以決定一個單一錯誤的位置並將其校正的指令。
- 15 15.如申請專利範圍第 11 項的物件，其進一步儲存能夠使得處理器系統可以提供額外的資料列來對該等欄位進行錯誤校正演算法的指令。
- 16.如申請專利範圍第 15 項的物件，進一步儲存使得處理器系統能夠對該等列使用一第一錯誤校正演算法，並對該等欄位使用第二錯誤校正演算法，並對於該額外的列使用該第一錯誤校正演算法的指令。
- 20 17.如申請專利範圍第 16 項的物件，其進一步儲存使得處理器系統能夠一個接著一個地決定該等列與該等欄位

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

六、申請專利範圍

的錯誤校正演算法的指令。

- 18.如申請專利範圍第 16 項的物件，其進一步儲存使得處理器系統能夠同時決定該等列與該等欄位的錯誤校正演算法的指令。
- 5 19.如申請專利範圍第 11 項的物件，其進一步儲存使得處理器系統能夠計算雙重錯誤的數量的指令。
- 20.如申請專利範圍第 19 項的物件，其進一步儲存使得處理器系統能夠判斷雙重錯誤的數量是否比單一錯誤多的指令。
- 10 21.一種用以校正雙重錯誤之系統，其包含有：
- 一個處理器；
 - 一與該處理器相連接的儲存媒體，其儲存使得該處理器能夠進行以下作用的指令：
- 15 將一資料單位安排在錯誤校正列和欄位中；
- 決定該等列和該等欄位的錯誤校正演算值；以及
- 校正一雙重錯誤。
- 22.如申請專利範圍第 21 項的系統，其中該儲存媒體儲存能夠使得該處理器決定該等列和該等欄位之錯誤校正
- 值。
- 20 23.如申請專利範圍第 22 項的系統，其中該儲存媒體儲存能夠使得該處理器對於該等列使用漢明碼方法並對該等欄位使用同位元方法之指令。
- 24.如申請專利範圍第 21 項的系統，其中該儲存媒體儲存能夠使得該處理器可以決定一個單一錯誤的位置並將

六、申請專利範圍

其校正的指令。

25.如申請專利範圍第 21 項的系統，其中該儲存媒體儲存能夠使得該處理器可以提供額外的資料列來對該等欄位進行錯誤校正演算法。

5 26.如申請專利範圍第 25 項的系統，其中該儲存媒體儲存使得該處理器能夠對該等列使用一第一錯誤校正演算法，並對該等欄位使用第二錯誤校正演算法，並對於該額外的列使用該第一錯誤校正演算法的指令。

10 27.如申請專利範圍第 26 項的系統，其中該儲存媒體儲存使得該處理器能夠一個接著一個地決定該等列與該等欄位的錯誤校正演算法的指令。

28.如申請專利範圍第 26 項的系統，其中該儲存媒體儲存使得該處理器能夠同時決定該等列與該等欄位的錯誤校正演算法的指令。

15 29.如申請專利範圍第 21 項的系統，其中該儲存媒體儲存使得處理器系統能夠計算雙重錯誤的數量的指令。

30.如申請專利範圍第 21 項的系統，其中該儲存媒體儲存使得處理器系統能夠判斷雙重錯誤的數量是否比單一錯誤多的指令。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線