

公告本

307856

申請日期	85. 3. 16.
案 號	85103164
類 別	G09G 3/36

Int. Cl.⁶

A4
C4

307856

(以上各欄由本局填註)

307856

發明專利說明書

一、發明 名稱	中 文	顯示面板之驅動方法及裝置
	英 文	"DRIVING METHOD AND DEVICE OF DISPLAY PANEL"
	日 文	表示パネルの駆動方法および装置
二、發明 人	姓 名	1. 玉井 滋樹 2. 中尾 友昭
	國 籍	均日本
	住、居所	1. 日本國奈良縣橿原市白檀町 5-1-7-505 2. 日本國奈良縣大和郡山市洞泉寺町4-2-103
三、申請人	姓 名 (名稱)	日商夏普股份有限公司
	國 籍	日本
	住、居所 (事務所)	日本國大阪府大阪市阿倍野區長池町22番22號
	代 表 人 姓 名	辻 晴雄

307856

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6

B6

本案已向：

日本 國(地區) 申請專利，申請日期：1995.06.19 案號：7-151764，☐有 ☐無主張優先權
日本 1995.11.16 7-298770

有關微生物已寄存於：，寄存日期：，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

發明技術利用領域

本發明係為驅動主動式矩陣式液晶顯示面板等之顯示面板之驅動方法及其裝置。

習知技術說明

典型習知技術的第1習知技術如圖17所示：其構成顯示裝置10的主動式矩陣顯示面板11係以行列狀源極線O1~ON及閘極線L1~LM所形成；在其交叉位置各配置有薄膜電晶體T，且圖素電極以源極線O1~ON的電壓因電晶體T的介在而作選擇供予。

源極線O1~ON的係以半導體積體電路所構成之源驅動器12而加以連接，各源極線Ok (k=1~N)各對應3bit所形成之顯示數據D0~D2，以基準電壓源13所供給的8種基準電壓V0~V7中之任一種的電壓，經端子S1~SN的介在而供給源極線O1~ON。而以半導體積體電路所構成的閘驅動器14係對閘極線L1~LM各輸出閘訊號G1~GN。又源驅動器12係以一水平掃描期間對各閘訊號Gj (j=1~M)對各圖素電極所對應附加之顯示數據D0~D2的基準電壓而附加於源極線Ok。

圖18為圖17所示之第一習知技術之源驅動器12部份構造之具體方塊圖。源驅動器12係備有個別對應於各源極線O1~ON的解碼電路FRk (k=1~N)，其顯示數據D0~D2係各對應於數據d0~d2的反應，且經基準電壓源13所輸出的8種基準電壓V0~V7經類比切換器ASW0~ASW7的中介而擇一源極線Ok以呈現8色階的顯示。

如此的圖17及圖18所示之第1習知技術，其源驅動器12

五、發明說明(2)

係自基準電壓源13之各色階而賦予所對應之個別基準電壓V0~V7。在源驅動器12為賦予各基準電壓V0~V7而需要與基準電壓數量相等之連接端子，甚至在源驅動器12內為基準電壓的輸出而需要有對應各色階的類比換器ASW0~ASW7。

源驅動器12的類比切換器ASW0~ASW7為與源驅動器12的外部連接的顯示面板11的源極線O1~ON可依所選擇的基準電壓V0~V7電平作正確的寫入，需將該開路阻抗盡量壓低。於是類比切換器ASW0~ASW7在半導體晶片內所佔的面積比起在源驅動器12內的邏輯運算用ON/OFF控制邏輯電路元件約需有十倍到數十倍大。

基於上述理由，類比切換器ASW0~ASW7對源驅動器12的半導體晶片所形成的面積佔整體有相當大的比例。如此，因多色階化使得類比切換器ASW0~ASW7的數增加，將導致半導體晶片的尺寸增大。

近年來源驅動器12等半導體晶片為減小晶片尺寸而花了相當工夫，然其端子在小型化上畢竟有其限度，故如何減少端子數是為其所期待者。甚至希望減少包括類比切換器ASW0~ASW7的源驅動器12的端子數，使半導體積體電路所形成之源驅動器12的晶片尺寸能小型化以達到減低成本的目的。

第1習知技術中，如採用4bit的顯示數據作16色階顯示時，則為16種電壓所產生之標準電壓而需同等數之連接端子，甚至對應各基準電壓而需要16個類比切換器。實際上，

五、發明說明(3)

爲要達到64色階或256色階等更高色階顯示，對源驅動器12的量產化根本是不可能。

第2習知技術，則爲可減少基準電壓的連接端子數，且減少類比切換數而達到半導體晶片小型化的習知技術已在特開平4-214594號公報中揭示，上述公報所揭示的顯示裝置的簡略構造如圖19所示。

如液晶所中介的一對基板中，其的中一方基板係由圖素電極16、漏極線17、閘極線18及在該等漏極線17與閘極線18所交叉的位置設有由漏極線17的電壓供給圖素電極16的切換元件19而形成。而另一基板則如圖19以上下所延長的各列之數據電極20所形成。

其中閘極線18係以提供控制脈衝電路21而設定其水平掃描期間，在此水平掃描期間內，外加以一定比例的電壓變化的基準色階訊號經漏極線17而給予圖素電極16。也即漏極線17係自單一的基準色階訊號23在一水平掃描期間內共同獲予的電壓係隨時間而得到上昇或下降起伏波形的電壓。而對數據電極20僅在該色階位準所對應的期間確定其電平，而在其餘的時間則自數據訊號供給電路22提供高阻抗的狀態的數據訊號。也即在數據電極20僅在對應色階位準的時間提供電平確定的電壓，如此數據電極20的電平以確定時間的長短來調節色階位準。

在上述第2習知技術中，上述另一方的基板將產生各列需有設置分割的多數個數據電極20的問題，目前一般泛用的液晶顯示面板的圖素電極16所對置的上述另一基板係備

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(4)

有由多數個圖素電極16而形成單一的共通電極。因此為執行該習知技術時，需重新更改該顯示面板本身的設計，而使該習知技術難以實施。

又本第二習知技術，因色階位準係由數據電極20一方所保持，故先前一般所採用的顯示面板的上述一方的基板所形成的數據保持用補助容量即無法直接加以利用的問題。

又，第三習知技術即以特開平5-297833號公報所揭示者，圖20即為該習知技術所示之簡化構造。其中位移暫存器27係以R、G、B各色各以4bit所構成之輸入數據將根據寫入數據暫存器28的時序來控制時鐘訊號CLK，且每一條線的輸入數據寫入數據暫存器28時，該寫入的每一線的數據將予並聯而傳到數據鎖存電路29而加以保持。

而保持在數據鎖存電路29的數據以一定的時序提供給比較部30；在該比較部30中R、G、B各色將以自數據鎖存電路29所傳來的數據與四位元計數器31的4bit形成的計算值加以比較，且將比較結果供給內藏選擇器之取樣及保存電路32。在內藏選擇器之取樣及保存電路32除與比較部30的比較結果外，並自階梯狀波形產生電路33、34供予各依既定的八色階及二色階的電平變化之階梯狀波形電壓VR、VB。

而內藏選擇器之取樣及保存電路32根據比較部30的比較結果從階梯狀波形產生電路33、34所提供之電平訊號以內藏選擇器之取樣及保存電路32所內藏之取樣及保存用電容來加以取樣及保存。而輸出緩衝器35以所供予的電壓VDD

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(5)

，且依內藏選擇器之取樣及保存電路32內上述電容所充電的充電電平所對應之訊號電壓而各輸出R、G、B的各列之各線。

在此第3習知技術中，因內藏選擇器之取樣及保存電路32內具有取樣及保存用電容，以該電容所存積的電荷的電位經輸出緩衝器35內所設之各線的運算放大器而由電壓孔(Voltage hollow)輸出。因此階梯狀波形產生電路33、34的輸出僅供予內藏選擇器之取樣及保存電路32的電容，而無法形成直接供予顯示面板的掃描線的構造。顯示面板的各掃描線所獲得的電壓係經由輸出緩衝器35所設置之運算放大器加以增益，其因運算放大器的特性不一，使得供予各掃描線的電壓產生難以捉摸的變化，使得顯示品質低落。此所謂運算放大器的特性不一，如輸入偏電壓的不一致使得輸出電壓有偏差的存在，以及因運算放大器的動態範圍的限制，使得輸出電壓範圍變窄等。

又，第4習知技術即以特開平7-50389號公報所揭示者，圖21為該公報所揭示之源電極驅動用X驅動器120構造之方塊圖；圖22為說明X驅動器120中各訊號之時序圖。

位移暫存器121係以4bit的數據輸入訊號PD1-PD4寫入鎖存A電路122的4個半鎖存129的時序將根據啓動脈衝XSP、及時鐘訊號XCL來作控制。此鎖存A電路係122設有M組以四個半鎖存129所組成；當此等M組半鎖存129保持有數據時，則在鎖存B電路123的半鎖存130將如圖22所示之將有鎖存時鐘訊號LCL輸入使保持與上述數據。

五、發明說明(6)

以4bit的二進制計數器124經由鎖存時鐘訊號LCL而加以重設，並加以計數如圖22所示之色階用基本訊號F16。而具有M個比較儀125的比較器138將以二進制計數器124的輸出QA-QD與上述半鎖存130的輸出為輸入，其比較結果將如圖22中所示之輸出訊號Y供為D正反器126的輸入。而D正反器126係在上述色階用基本訊號F16上昇時與之同步取出比較器138的輸出，而由鎖存時鐘訊號LCL加以設定、及以中止訊號STOP作重設。D正反器126的輸出可經由電平位移器127而驅動類比切換器AS128以提昇電壓。

此類比切換器AS128即如圖22所示之因視頻電壓VID的供予，並以電平位移器127的輸出來控制開閉。又視頻電壓VID係於一水平掃描期間TH內使液晶的斷路電平的電壓VOFF作一次線性變化為開路電平的電壓VON。

而如上述變化的視頻電壓VID係以類比切換器AS128作開閉控制，如圖22所示之以電壓VPIX經源訊號線的中介而外加於液晶顯示面板的圖素電極。電壓VPIX係於輸出訊號Y下降後的色階用基本訊號F16上昇時刻 t_a 的電平一直保持到水平掃描期間TH終了時刻 t_b 。

此第4習知技術中，經類比切換器AS128的中介而供給源電極的視頻電壓VID因以一次線性的鋸齒波形，故當比較器138的輸出訊號的時序有稍微偏移時，為要保持該時序的電壓，致使顯示品質低落。

本發明概要

本發明目的係提供一種顯示面板的驅動方法及其裝置，

五、發明說明(7)

使可達到多色階、並減低連接端子數及類比切換數，如此使得源驅動器等之半導體晶片可有小型化、低消耗電力、低成本化及高密度實裝化等效果。

本發明的另一目的係提供一種顯示面板的驅動方法及其裝置，使可直接利用現有廣泛採用的一方基板所設有之多數個圖素電極、及以液晶等之介電質層的中介而在對置的另一基板形成單一共通電極之顯示面板，且可如上述之達到減低連接端子數及類比切換數等效果。

又本發明另一目的係提供一種顯示面板的驅動方法及其裝置，使可減免如上述之圖20中關於習知技術所需之運算放大器等複雜之電路構造，且可防止該等半導體元件特性不一而造成顯示品質的低落，且可使源驅動器等之半導體晶片達到小型化、減低消耗電力等效果。

本發明所提供顯示面板的驅動方法，係以介電質層介於一對電極之間經外加電壓而有色階顯示之顯示面板驅動方法，其特徵在於：

隨著時間經過使電壓產生週期性的階梯變化；

且在上述各週期內對應於色階顯示數據因時間經過的時點將上述電壓外加於電極上，使電極間之介電質層加以保存。

又本發明所提供顯示面板的驅動方法，係以介電質層介於一對電極之間經外加電壓而有色階顯示之顯示面板驅動方法，其特徵在於：

隨著時間經過使電壓產生週期性的階梯變化；

五、發明說明(8)

且在上述各週期內當上述電壓達到色階顯示數據所對應之值時，將該值之電壓外加於電極上，使電極間之介電質層加以保存。

根據本發明，其隨著時間經過而產生週期性的階梯上昇或下降電壓，且色階顯示數據所對應的時間經過後的電壓，或上述電壓在到達色階顯示數據所對應的電壓值時外加該電壓於顯示面板的電極而顯示色階。因此電壓輸入的端子數及為外加電壓於電極所需之切換元件數即不必增加而可達到多色階顯示，使顯示裝置的構造可以小型化，又，為多階顯示並對電極外加電壓所需的切換元件數可以減少，使有半導體晶片小型化的效果，且具有半導體晶片的低消耗電力、低成本、高密度實裝化等效果。

又，根據本發明，使可直接利用現有採用的一方基板所設有之多數個圖素電極、並以介電質層的中介的相對另一基板之單一共通電極而形成之顯示面板，使得本發明之實施容易達成。

又，在此既有的顯示面板係各在主動式矩陣顯示面板上與圖素切換元件的金屬氧化膜場效應電晶體(簡稱MOSFET)等之薄膜電晶體(簡稱TFT)連接的源極線等之線，與各薄膜電晶體的閘所連接之閘極線在前一時間循序的掃描方向的閘極線之間以補助容量而形成前上述之一方基板，且與薄膜電晶體連接的圖素電極的容量因增大而可保持色階位準所對應的電壓的構造也可直接應用到本發明的本實施例。

五、發明說明(9)

又根據本發明，可減免如上述之習知技術相關之運算放大器等複雜的電路，如此可達到半導體晶片的小型化，並耗電力的效果。

在本發明中，顯示面板雖以液晶材料作介電質層，但也可以其它的介電質層，如場致發光(簡稱 EL: Electroluminescence)，或以其它的材料。

又根據本發明，本發明所實施者不僅可用於薄膜電晶體(簡稱 TFT)等之作爲圖素切換元件的主動式矩陣顯示面板，也可實施於以介電質層介在的電極以行列狀配置的單純矩陣顯示面板、以及具有顯示面板的其它構造。

本發明所提供顯示面板的驅動方法，係以介電質層介於一對電極之間經外加電壓而有色階顯示之顯示面板驅動方法，其特徵在於：

在預設的週期內，隨著時間經過使電壓從第1電位到第2電位作階梯性上昇的第1電壓，以及使電壓從第2電位到第1電位作階梯性下降的第2電壓，且在上述每一週期內作第1電壓及第2電壓的切換輸出；

且其中一端的電極在上述各週期內當色階顯示數據所對應之時間經過的時點外加於上述第1或第2電壓；

且另一端的電極當上述一端的電極外加第1電壓時即外加以第1電位，於外加第2電壓時即外加以第2電位，使保持於電極間的介電質層。

又本發明所提供顯示面板的驅動方法，係以介電質層介於一對電極之間經外加電壓而有色階顯示之顯示面板驅動

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (10)

方法，其特徵在於：

自預設的週期內以預設的基準電壓隨著時間經過而作階梯性上昇所形成之第1電壓、及上述預設的基準電壓隨著時間經過而作階梯性下降所形成之第2電壓、且在預設的週期數內作第1及第2電壓的切換輸出，且

其中一端的電極，為外加電壓於該電極而經由所設置的各訊號線使色階顯示數據所對應的時間於其經過時點使外加的第1及第2電壓的作交互切換；且

另一端的電極外加以上述所預設的基準電壓使保持於電極間的介電質層。

一般而言，在驅動介電質層因液晶所構成的顯示面板之際，液晶因長時間的外加直流電壓，使得液晶劣化而致使顯示品質的低落，爰以一定週期外加電壓而改變電壓極性的交流驅動方式。

根據本發明，隨著時間經過使從第1電位到第2電位而作階梯性上昇或從第2電位到第1電位作階梯性下降的切換電壓以週期的產生，而於色階顯示數據所對應的電壓外加顯示面板的一方電極。又當上述電壓於上昇時以第1電位外加於另一方的電極，而下降時則外加以第2電位。如此，在一方的電極與另一方的電極之間將可把電壓保持在介電質層內。因此只要供予上述一方的電極使驅動裝置產生上述之週期的電壓時，且另一方的電極比選擇性的外加第1或第2電壓而可形成交流的多階顯示，且上述驅動裝置所設置之基準電壓輸入端子數可比先前的同一色階顯示的驅

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(11)

動裝置為少。

又以交流驅動的方法，也可以預設的週期內自預設的基準電壓隨著時間的經過而作階梯性上昇的第1電壓、及作階梯性下降的第2電壓在預設的數週期內加以切換，使供予外加電壓於上述一方的電極而設的各訊號線，且色階顯示數據所對應之時間外加電壓電於一方的電極，並外加基準電壓於另一端的電極而所顯示的方法。

本發明的特徵在於：上述各週期依時間順序而產生可色階顯示的色階以上的數個色階時鐘訊號，且

該色階時鐘訊號的計數；及

該計數值等於色階顯示數據所對應之值的時點，以外加電壓於電極而使之保持。

根據本發明，在各週期加以計算其所產生色階數以上的色階時鐘訊號，且該計數值在色階顯示數據所對應之值的時點依上述週期變動的電壓外加於電極。因此可確實的以色階顯示數據所對應的電壓外加於電極，使根據上述色階顯示數據而執行色階顯示。

又本發明所提供顯示面板的驅動方法，係以備有介電質層介於一對電極的顯示面板，經由電壓源所外加的電壓而作色階顯示的驅動裝置，其特徵係包括：

以控制外加於上述電極的電壓之電壓外加用切換元件；

及

在預設的每一週期中，以產生色階顯示數據的色階顯示數據產生手段；及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

點

五、發明說明 (12)

在上述各週期中計算時間的計時手段；及
爲反應色階顯示數據產生手段與計時手段的各輸出，而
控制電壓外加用切換元件開或關的切換元件控制手段；
上述電壓外加用切換元件係使電壓源在上述各週期間隨
著電壓產生的時間經過而供予階梯性的上昇或下降的電壓
。

根據本發明，顯示面板如在一水平掃描期間等之週期中，如隨時間經過使電壓源產生階梯性的上昇或下降的電壓供予電壓外加用切換元件。在各週期中自色階顯示數據產生手段所產生的色階顯示數據產生手段與計時手段的輸出，使以切換控制手段來控制電壓外加用切換元件，使色階顯示數據所對應的電壓外加於顯示面板的電極，並使之保持。因此在色階顯示數據所對應的時序因控制電壓外加用切換元件，使以階梯性變化的電壓可根據色階顯示數據而作色階顯示，且可減少爲驅動顯示面板裝置而設的基準電壓輸入端子。同時因裝設驅動裝置，如設有一個類比切換等之電壓外加用切換手段，即可供應電壓予色階顯示數據所對應的電極，且可減小形成驅動裝置的面積，甚至因電壓外加用切換元件的中介，使從電壓源的電壓經由顯示面板之源極線等線，經圖素切換元件的中介而供電壓予圖素電極。

也即對圖素電極等之電極直接供予電壓作充、放電，故比起上述習知技術可有更簡略的構造，而不必再加設取樣及保存用電容器等之電路。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五

五、發明說明 (13)

本發明中之計時手段的特徵係包括：在上述各週期中可在該週期中依時間順序產生可顯示色階的色階數以上的數個色階時鐘訊號之色階時鐘訊號產生手段、及

加算色階時鐘訊號的計數器；

又切換控制手段係以計數器之計數值等於色階顯示數據產生手段之色階顯示數據所對應之值時，以控制電壓外加用切換元件開或關。

又本發明所提供顯示面板的驅動裝置，係以備有介電質層介於一對電極的顯示面板，以外加的電壓而作色階顯示的驅動裝置，其特徵係包括：

在預設的每一週期中，以產生色階顯示數據之色階顯示數據產生手段、及

在上述各週期中可在該週期中依時間順序產生可顯示色階之色階數以上的數個色階時鐘訊號之色階時鐘訊號產生手段、及加算色階時鐘訊號的計數器在內的計時手段、及為控制外加於上述電極之電壓的電壓外加用切換元件、及

根據上述計數器之計數值而產生階梯性的上昇或下降的電壓供予上述電壓外加用切換元件，並以反應色階顯示數據產生手段與計時手段的輸出，而控制電壓外加用切換元件開或關的切換元件控制手段。

根據本發明，自電壓源供予而隨時間經過而產生階梯性的上昇或下降的電壓經由電壓外加用切換元件的中介而外加於圖素電極的電極，且以色階顯示數據產生手段與計時

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (14)

手段的輸出供予切換控制手段，使色階顯示數據所對應的電壓值作所要外加的電壓外加用切換元件的通/斷路的控制以使顯示面板有色階顯示。如此以電壓源供予驅動裝置的電壓以一種上述的階梯變化的電壓即已足，故可減小驅動裝置的電壓輸入用端子數。

本發明之切換控制手段的特徵係以電壓外加用切換元件對計數器之計數值未滿色階顯示數據所對應之值時使之通路，而當計數器之計數值超過色階顯示數據所對應之值時使之斷路。

又本發明之切換控制手段的特徵係以電壓外加用切換元件對計數器之計數值等於色階顯示數據所對應之值時，則僅以預設的時間使之通路，且以電極來保持其通路時之電壓。

又本發明之計時手段的特徵係包括：在上述各週期中可在該週期中依時間順序產生可顯示色階的色階數以上的數個色階時鐘訊號之色階時鐘訊號產生手段；而切換控制手段則包括：在上述各週期中設定色階顯示數據所對應之值，於每次接收色階時鐘訊號時加以減算的減算器，當此減算器的計數值與所設定的值相等時作為控制電壓外加用切換元件開或關。

根據本發明，該計時手段也可以加算較上述週期為短的色階時鐘訊號的計數器，或是從色階顯示數據所對應之計數值加以減算的減算器。此以反應計時手段的輸出而來控制電壓外加用切換元件的通/斷路，則該階梯性變化的電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (15)

壓可以色階顯示數據對應之所要的電壓值確實的加於顯示面板。

又本發明之切換控制手段的特徵包括：在上述各週期中設定色階顯示數據所對應之值，於每次接收色階時鐘訊號時加以減算的減算器，且當此減算器的計數值與所設定的值相等時作為控制電壓外加用切換元件開或關。

又本發明之切換控制手段的特徵係以電壓外加用切換元件對減算器之計數值超過上述所設定之值時使之通路，而當減算器之計數值低於上述所設定之值時使之斷路。

又本發明之切換控制手段的特徵係以電壓外加用切換元件對減算器之計數值等於上述所設定之值時，則僅以預設的時間使之通路，且以電極來保持其通路時之電壓。

根據本發明，電壓外加用切換元件在上述計數器之計數值到達色階顯示數據所對應之值時，或是以減算器之計數值等於上述設定之值，如到達0時，則僅以預設的時間使之通路，且於該通路時的電壓可以圖素電極等之電極來使之保持。

又本發明之切換控制手段的特徵係包括：根據上述計數器的輸出而產生階梯性變化的電壓的數位/類比轉換換器。

本發明所提供顯示裝置係於行列狀配列的第1線及第2線的交叉位置各自配置了圖素電極，經由第1線而所供予的驅動電壓再由第2線所供予圖素控制訊號，使經由通路的圖素切換元件，在圖素電極對置所設置之共通電極外加

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紵

五、發明說明 (16)

基準的定電壓，且上述圖素電極與共通電極因電位差而執行色階顯示之顯示面板；其特徵為：

在複數個預設的水平掃描期間，以各第2線循序的供予圖素控制訊號，而使獲予圖素控制訊號的第2線所連接的圖素切換元件成通路的開驅動器、及

在上述水平掃描期間中，各第1線的色階顯示數據以串聯位元作循序的導出之色階顯示數據產生手段、及

自色階顯示數據產生手段以色階顯示數據作並聯位元將每一水平掃描期間加以鎖存而導出之數據鎖存、及

在各水平掃描期間中隨著時間的經過產生階梯性的上昇或下降的電壓的電壓源、及

介於電壓源及圖素電極之間的電壓外加用切換元件、及在各水平掃描期間中對每一水平掃描期間中之時間加以計算之計時手段、及

為反應數據鎖存與計時手段的各輸出，使在色階顯示數據所對應時間經過之時點作為電壓外加用切換元件的開關控制、且使外加電壓的電極加以保持之切換控制手段等。

又本發明所提供顯示裝置係於行列狀配列的第1線及第2線的交叉位置各自配置了圖素電極，經由第1線而所供予的驅動電壓再由第2線所供予圖素控制訊號，使經由通路的圖素切換元件，在圖素電極對置所設置之共通電極外加基準的定電壓，且上述圖素電極與共通電極因電位差而執行色階顯示之顯示面板；其特徵為：

在複數個預設的水平掃描期間，以各第2線循序的供予

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明 (17)

圖素控制訊號，而使獲予圖素控制訊號的第2線所連接的圖素切換元件成通路的開驅動器、及

在上述水平掃描期間中，各第1線的色階顯示數據以串聯位元作循序的導出之色階顯示數據產生手段、及

自色階顯示數據產生手段以色階顯示數據作並聯位元將每一水平掃描期間加以鎖存而導出之數據鎖存、及

為控制供予圖素電極的電壓的電壓外加用切換元件、及在各水平掃描期間中，該水平掃描期間中依時間順序產生可顯示色階的色階數以上的數個色階時鐘訊號之色階時鐘訊號產生手段、及

將色階時鐘訊號加以計算的計數器、及

根據上述計數器的計數值而產生階梯性的上昇或下降的電壓供予上述第1線，且在色階顯示數據所對應的時間經過的時點作為控制電壓外加用切換元件開或關，以及外加電壓的電極使之保持之切換控制手段等。

根據本發明，依時間順序所產生之色階時鐘訊號以計數器加以計數，且以預設的每一週期作成根據上述計數器的計數值而產生階梯性的上昇或下降的電壓，且該電壓經電壓外加用切換元件的中介而外加於顯示面板的電極。又經色階顯示數據產生手段與計時手段的輸出而所供予的切換控制手段，使色階顯示數據所對應之電壓值的外加而控制電壓外加用切換元件的開與關。使顯示面板作色階顯示。如此，為色階顯示而在顯示面板的電極所外加的基準電壓可在驅動裝置內作成，故可減少驅動裝置的基準電壓輸入

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (18)

用端子數。又電壓外加用切換元件如在上述週期開始時使之通路，且在色階顯示數據所對應的電壓值時使之斷路。也可以色階顯示數據所對應的電壓值時使之通路而外加上上述電壓，並在電壓外加後使之斷路。甚至，上述電壓因與色階時鐘訊號作正確的同步之階梯性變化的電壓，故在色階顯示之際可以所要的電壓值正確的外加於顯示面板的電極。

上述所謂色階顯示數據所對應的時間，換言之，即等於隨時間的經過而變化的電壓之色階顯示數據所對應之值。

由以上所述，根據本發明，隨著時間的經過產生週期的階梯性上昇或下降的電壓，其各週期的色階顯示數據所對應的時間經過的時點或以上述電壓到達色階顯示數據所對應的電壓值之時間經過時點外加上上述電壓於顯示面板的圖素電極等之電極，以使之保持，因此該驅動裝置就不需設置複數個電壓輸入用端子，上述電壓只需一個輸入端子即已足，同時類比切換等電壓外加切換元件僅需以源極線等之線所對應之單一設置即可，故可作多階顯示，又可減低連接端子數及類比切換數。如此，因源驅動器等之半導體晶片的小型化，低耗電量、低成本、以及高密度實裝化，而可容易達到多階顯示的源驅動器等之半導體積體電路的量產化。

又根據本發明，可直接採用設有以液晶等之介電質層所中介的多數圖素電極的一方基板所對置的另一方基板以上述多數個圖素電極所共通，如以單一共通電極所形成之原

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (19)

有的顯示面板而實施本發明，因此也具有可以既有的顯示面板而容易達到實施本發明的效果。

又根據本發明，如上述圖20相關描述之不必加設顯示面板外所需之取樣及保存用電容器，同時也不需運算放大器等複雜之電路，如此的構造將可使之小型化、特別是以本發明而所構成的半導體積體電路，即為本發明之重要效果之一。

又根據本發明，以上述構造的單純化，而可抑制各電路元件特性參差不一的狀況，故也可達到提昇顯示品質的效果。

又根據本發明，如以一水平掃描期間等之各週期中，以可色階顯示的色階數以上之數，以上述週期還短的週期自色階時鐘訊號產生手段所產生的色階時鐘訊號而以計數器來加算計數，且該計數值與色階顯示數據所對應之值相等時，可控制電壓外加用切換元件開或關，因此色階顯示數據所對應之電壓可確實的外加於顯示面板的電極，且減少電壓輸入用端子數及電壓外加用切換元件數，使構造更加簡略下達到原有同樣的色階顯示。

又根據本發明，以一水平掃描期間等之各週期中，以色階顯示數據所對應之值與減算器所設定之色階時鐘訊號於每次收信時加以減算，且該計數值與預設之值相等時，如為0時，即可使電壓外加用切換元件的通/斷控制，故可確實的將色階顯示數據所對應之電壓外加顯示面板的電極，同時也同樣可達到日簡略構造的目的。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

五、發明說明(20)

又根據本發明，隨著時間的經過產生上昇或下降的電壓源，因可以計算自色階時鐘訊號產生手段所產生的色階時鐘訊號所輸出的計數器的計數值而產生電壓，如經數位/類比轉換器來實現，故可確實與色階時鐘訊號同步作階梯性的變化，使色階顯示數據所對應之電壓可以正確的時序外加於顯示面板的電極。

又根據本發明，可採用液晶或場致發光材料等之介電質層，利用主動式矩陣顯示面板或單純矩陣的顯示面板等電極的電荷的充放電來驅動色階顯示，故可保持色階顯示數據所對應的電壓，而不必再加設大型的電容器。

圖式之簡單說明

為使本發明之目的及其以外之目的、特色、優點爰以下列圖式做更詳細之說明

圖1為包括本發明之第1實施例之整體構造方塊圖。

圖2為本發明之第1實施例之源驅動器37具體構造方塊圖。

圖3為說明一水平掃描期間WH中源驅動器37的動作波形圖。

圖4為基準電壓源41的構造方塊圖。

圖5A為說明第四習知技術所採用之視頻電壓VID特徵之波形圖。

圖5B為自基準電壓源41輸出之電壓VR1之波形圖。

圖6為說明顯示控制電路39之時序動作之波形圖。

圖7為顯示源驅動器37各源極線Oi具體構造方塊圖。

五、發明說明(21)

圖8為說明源驅動器37的動作波形圖。

圖9為說明主動式矩陣液晶顯示板36之保持電壓穩定之原理之等價電路圖。

圖10為說明本發明第二實施例之源驅動器137動作之波形圖。

圖11為本發明之第三實施例中源驅動器37a之具體構造方塊圖。

圖12為DAC52a、52b之電路圖。

圖13為說明源驅動器37a的動作波形圖。

圖14為本發明之第四實施例中源驅動器37b之具體構造方塊圖。

圖15為顯示圖14之實施例中減算器CNTi及檢測器碼器DEi之具體構造方塊圖。

圖16為本發明之第五實施例中源驅動器37c之具體構造方塊圖。

圖17為第一習知技術整體構造之簡化方塊圖。

圖18為顯示圖17中源驅動器12部份構造之具體方塊圖。

圖19為第二習知技術整體構造之簡化方塊圖。

圖20為第三習知技術構造之簡化方塊圖。

圖21為第四習知技術構造之簡化方塊圖。

圖22為說明圖21所示之X源驅動器120動作之波形圖。

實施例詳細說明

以下將參考圖式以詳細說明本發明之適切實施例。

圖1為說明本發明之第1實施例所示之顯示裝置100之構

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

五、發明說明(22)

造方塊圖。

其中主動式矩陣液晶顯示板36在M行N列中第1線的源極線O1~ON、及第2線的開極線L1~LN各配置在其中一基板上，且源極線O1~ON與開極線L1~LN所交叉的位置上配置有圖素切換元件的TFT-T(j, i)(j=1~M; i=1~N)。

在L1~LM中循序的供予開訊號G1~GM，使得獲予開訊號Gj的開極線Lj經由開電極而使與連接的TFT通路，如此自源極線O1~ON的色階顯示驅動電壓因通路的TFT的中介而各供予圖素電極P(j, i)。

上述一方基板以液晶中介而在對置的另一方基板係以該等所有圖素電極P的對置形成單一共通電極Q，而共通電極Q與供予以上述可選擇的驅動電壓的圖素電極P之間因電場而作色階的顯示。在此共通電極Q以預設的電壓值為基準而外加與上述驅動電壓之極性相異的電壓。又如圖1中，因圖素電極P與共通電極Q使為顯示一個圖素份的顯示，而將共通電極Q加以分割。

源極線O1~ON係以半導體積體電路而各與源驅動器37的連接端子S1~SN相連接。開極線L1~LM係以半導體積體電路而各與開極驅動器38的連接端子G1~GM相連接。本明細書中該連接端子與供予連接端子的訊號將賦予同一參考符號。

開極線L1~LM在循序的高電平的各水平掃描期間WH，其高電平的開極線Lj與開電極連接的圖素切換元件用之TFT接通，則因介於源極線O1~ON而供予的色階顯示數據

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紅

五、發明說明(23)

所對應之驅動電壓因圖素電極P與共通電極Q間所存在的液晶層而可充電。此充電的電平將保持在M條開極線L1~LM掃描的一個垂直掃描期間中。

又在源驅動器37係自顯示控制電路39所串聯的3bit色階顯示數據D0~D2各循序的供予所對應的源極線O1~ON。而顯示控制電路39也產生時鐘訊號CK與鎖存訊號LS以供予源驅動器37。此參考符號D0~D2、CK、LS係為訊號、連接端子或接線等之用，在下述說明之其它參考符號亦同。

而與時鐘訊號CK與鎖存訊號LS同步之訊號係因線40的中介自顯示控制電路39供予源驅動器38。而源驅動器38如上述之循序的在開極線L1~LM而同步供予開訊號G1~GM。

而為供驅動電壓予源極線O1~ON，需設定基準電壓源41。此基準電壓源41即如後述之圖8所示之隨著時間的經過而輸出階梯性增加之第1基準電壓。自基準電壓源41輸出的電壓週期可選擇與一水平掃描期間WH同等。

圖2為源極驅動器37具體構造方塊圖；圖3則為說明一水平掃描期間WH中源驅動器37的動作之波形圖。在圖2中的參考符號n即表示線數，如當色階顯示數據為3bit D0~D2所組成時，則 $n=3$ 。

而在位移暫存器SR，係由時鐘訊號CK作循序的輸入，並根據此位移暫存器SR將如圖3所示之各源極線O1~ON將循序的導出記憶體控制訊號SR1、SR2、...、SR(N-1)SRN，而自顯示控制電路39供予的串聯3bit色階顯示數據D0~D2係對應於各源極線O1~ON而如圖3參考符號DA1、

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

封

五、發明說明 (24)

DA2、DA3、...、DAN所示之循序的輸入源驅動器37。而輸入源驅動器37的色階顯示數據D0~D2係依記憶體控制訊號SR1~SRN的反應而循序的儲存在數據記憶體DM。

而數據鎖存電路DL則為反應如圖3所示之在每一水平掃描期間WH所輸出的鎖存訊號LS，而儲存在數據記憶體DM的並聯3bit之各色階顯示數據將全部與各源極線O1~ON對應，且加以儲存、鎖存。又數據鎖存電路DL的輸出作為比較電路CM的輸入，而比較電路CM也將接受計數器44的輸出。計數器44因極線45的中介而以所供予的鎖存訊號LS加以重設(reset)並計算自色階時鐘訊號產生電路48輸出之色階時鐘訊號CLK。

在比較電路CM內當數據鎖存電路DL一有輸出，則與計數器44的輸出加以比較，若為一致者則將訊號輸出至切換電路ASW。在切換電路ASW有基準電壓供予，經由連接端子S1~SN的中介而外加於源極線O1~ON。以比較電路CM的輸出而控制基準電壓的通/斷而定其外加於圖素電極P的電壓。

以顯示控制電路39所作成之如圖3所示之：依水平同步訊號Hsyn而決定之一個水平掃描期間WH內將執行上述的動作。

圖4即顯示基準電壓源41構造之電路圖，而圖5為自基準電壓源41輸出之基準電壓的波形圖。基準電壓源41在本實施例中以接地電壓以上之電壓VAA至電壓VCC共分割為八段。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紉

五、發明說明 (25)

基準電壓源41係包含時序控制電路61、電壓作成電路62、電壓選擇電路63、第1反相電路64、第2反相電路65等電路所構成，其中時序控制電路61以八段正反器FF1~FF8而構成，在八段正反器FF1~FF8中以時鐘訊號CK共同輸入，且對正反器FF1輸入作為啟動脈衝的鎖存訊號LS時，如各於時鐘訊號CK上昇時循序的輸入至下一段的正反器FF。而各正反器FF的輸出各供予電壓選擇電路63的八個類比切換器AS1~AS8，以控制該類比切換器AS的開閉。在電壓選擇電路63的類比切換器AS1~AS7的輸出將作共同連接。

在基準電壓源41中，其電壓VCC與電壓VAA各輸入第1反相電路64與第2反相電路65。而第1反相電路64係以類比切換器AS11、AS12所構成，其輸入電壓VCC的類比切換器AS11的輸出將為電壓作成電路62其中一端的輸入，而輸入電壓VAA的類比切換器AS12的輸出將為電壓作成電路62另一端的輸入。類比切換器AS11、AS12各輸入極性反相的訊號，且以此極性反相的訊號作為開閉的控制。

又第2反相電路65係以類比切換器AS13、AS14及反相器66所構成，其輸入電壓VAA的類比切換器AS13的輸出將為電壓作成電路62其中一端的輸入，而輸入電壓VCC的類比切換器AS14的輸出將為電壓作成電路62另一端的輸入。類比切換器AS13、AS14以極性反相訊號經反相器66而反相的訊號作輸入，且以該反相器66的輸出作為類比切換器AS13、AS14的開閉控制。因此，第1反相電路64及第2反相電路65任一方均可使反相電路64、65通路，在電壓作成

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

五、發明說明 (26)

電路62的兩端可以極性反相訊號的高電平及低電平使電壓VCC與電壓VAA作交互切換。

電壓作成電路62係自電壓VCC至電壓VAA之間以互為串聯的電阻R1-R7所構成。電阻R1-R7各具有預先設定的阻抗值，此電阻R1-R7的阻抗值以預先設定的值而可得到與後述的迦瑪補正曲線對應之電壓波形。

阻抗R1一端的電壓為電壓選擇電路63的類比切換器AS1的輸入，而阻抗R7的另一端的電壓為類比切換器8的輸入，而類比切換器AS2-AS7則以阻抗R1-R7間之各電位作輸入。

因此供予電壓作成電路62的2個輸入電壓之間以阻抗R1-R7加以分割為八段，且這八個電壓各依其所輸入的類比切換器AS1-AS8的開閉時序而循序的輸出八個電壓。

圖5A為說明上述第四習知技術所採用之視頻電壓VID特徵之波形圖。視頻電壓VID係在期間T1內自液晶的斷電電平的電壓VOFF到開電電平的電壓VON作一次線性的增加。此期間T1的輸出係以反覆執行。

圖5B為自基準電壓源41輸出之電壓VR1之波形圖；電壓VR1即電壓VAA到電壓VCC的八個電平電壓在期間T2加以平均分割使再所定的期間作階梯性的輸出。其上述所定的期間，如依以後述之色階時鐘訊號CLK而設定。在電壓VAA與電壓VCC間的六個電壓的電平係依上述阻抗R1-R7的阻抗值而定。由於各電平可以加以設定，故可輸出近似圖5B中以虛線表示的迦瑪補正曲線的電壓波形。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紉

五、發明說明 (27)

圖6為說明圖示控制電路39之時序動作之波形圖；在圖6所示之垂直同步訊號Vsyn的各週期中使圖6的水平同步訊號Hsyn各動應開極線L1~LM而產生。圖6中的參考符號1H、2H、...、MH即表示個別水平掃描期間WH。在各水平掃描期間WH中，源極線O1~ON所各對應之概括的DA11、DA12、...、DA1M所示之色階顯示數據DA1~DAN係產生來自顯示控制電路39而供予源驅動器37。上述概括顯示之色階顯示數據的DA11、DA12、...、DA1M為彙整顯示M條源極線O1~ON所供予之色階顯示數據DA而以斜線佈置，如圖6所示之鎖存訊號LS係在每一水平掃描期間WH中產生。

圖6所示之訊號WHD係反應一水平掃描期間WH所供予的數位色階顯示數據D0~D2，使供予源極線O1~ON的電平作概括的顯示。在上述概括顯示的信號WHD中為彙整顯示M條源極線O1~ON的電平而以斜線佈置。若為非交錯方式者，則主動式矩陣液晶顯示板36的一畫面係以一垂直掃描期間作顯示。本發明對於交錯式的場合也可作同樣的實施。

圖6係各自開極線18所供予開極線L1、L2、...、LM的開訊號G1、G2、...、GM的波形。如第j的開訊號Gj在高電平時，其開極線Lj與開電極連接的N個薄膜電晶體T(j、i)(j=1~M、i=1~N)則均為開路的狀態。此時圖素電極P(j、i)各反應源極線Oi所供予的驅動電壓而充電。對各開極線L1~LM共計M次的反覆執行上述的動作，使非交錯的1垂直掃描期間顯示一個畫面。對於每一圖素電極所供予的電壓極性，即依交流驅動法，在每一垂直掃描期間中使每一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紅

五、發明說明 (28)

場面加以反相，以抑制液晶的劣化。

圖7為顯示源驅動器37各源極線 O_i 具體構造方塊圖。其各別對應第 i 條($i=1\sim N$)源極線 O_i 的數據記憶體 DM_i 當從位移暫存器SR的記憶體控制訊號 SR_i 供予串聯3bit的 $D_0\sim D_2$ 所形成的色階顯示數據時，即加以取樣並儲存。而數據鎖存電路DL的源極線 O_i 所各別對應之數據鎖存電路 DL_i 係由個別數據記憶體 DM_i 所儲存的並聯3bit色階顯示數據作為鎖存訊號LS供予時即加以儲存並鎖存。此並聯3bit的色階顯示數據與比較電路CM的各源極線 O_i 所個別對應之比較電路 CM_i 的一端經由線路43而輸入供予之。

又源驅動器37也設有計數器44，此計數器44經由極線45的中介使對鎖存訊號LS反應而重設，使初期化的計數值歸零。其後經由線46以計算色階時鐘訊號CLK，此表示計數值3bit的輸出經由線47以源極線 O_i 而輸入共通的各比較電路 $CM_1\sim CM_N$ 的另一端。此實施例中的bit數或線數可為 $n=3$ 。

供予計數器44的色階時鐘訊號CLK係以上述時鐘訊號CK加以分頻的色階時鐘訊號產生電路48的輸出而導出者。

自基準電壓源41的基準電壓所供予的極線42a、42b與各源極線 $O_1\sim O_N$ 間，其切換電路ASW各以電壓外加用切換元件的類比切換器 $ASW_1\sim ASW_N$ 的中介，這些類比切換器 $ASW_1\sim ASW_N$ 乃構成切換電路ASW。

其顯示源極線O的條數之參考符號的N若為偶數，則第1基準電壓所供予的極線42a即與類比切換器 ASW_1 、 ASW_3

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紉

五、發明說明(29)

、...ASW(N-1)連接，而第2基準電壓所供予的極線42b即與類比切換器ASW2、ASW4、...、ASWN連接。又第1及第2基準電壓係各與相對的電壓變化而相異，並以外加於對置電極的對置電壓VCOM作基準而取其相對的電壓值。又，第1及第2基準電壓係依每一幀(Frame)的電壓變化而變更，以可使液晶交流驅動而加以設定。又圖7所示之源驅動器37內係由外部供予色階時鐘訊號CLK所構成，然圖2所示之源驅動器37內則以色階時鐘訊號產生電路48的構造，此可使源驅動器37減少訊號端子數。

圖8為說明源驅動器37的動作波形圖：其中閘極線Lj當有供予如圖8所示之波形之閘訊號Gj(j=1~M)時，其閘訊號Gj在高電平的時刻t0至時刻t2期間的水平掃描期間WH，其閘極線Lj與閘電極連接的將使電晶體T通路。並經由此通路的電晶體T為中介使源極線O1~ON的電壓供予圖素電極P。又自時刻t2至時刻t4期間的水平掃描期間即如圖8所示之閘訊號Gj+1為高電平。

圖8所示之鎖存訊號LS係與上述圖3所示之水平同步訊號Hsyn同步產生，經由此鎖存訊號LS使數據鎖存電路DL1~DLN隨著色階顯示數據的鎖存而使計數器44初期化而重設。而顯示控制電路39經由線49(參考圖1)而供予同步訊號，如此基準電壓源41自時刻t0之後隨著時間作階梯性增加的第1基準電壓VR11由極線42a導出。又在時序圖中雖無顯示，但第2基準電壓係在電壓VAA之下，如以對置電壓VCOM為基準，使有與第1基準電壓所變化的電壓差

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

五、發明說明(30)

有相等的電壓差，且與第1基準電壓的上昇或下降作對置的變化。

色階時鐘訊號產生電路48係反應時鐘訊號CK，並與水平同步訊號Hsyn同步，使在一水平掃描期間WH中以色階顯示數據使所顯示的色階數以上的複數個色階時鐘訊號CLK隨時間循序的導出，在本實施例中，如色階顯示數據為3bit的數據D0~D2所形成的八色階顯示，則在水平掃描期間WH中將產生8個色階時鐘訊號CLK。又，上述水平掃描期間WH所產生的色階時鐘訊號CLK數若超過8個也無妨。

此色階時鐘訊號CLK係以計數器44來計數，如上述之經由線47而各自導入輸入比較電路CMi的另一端。計數器44計數值將如圖8以數字1, 2, 3, ..., 8作顯示。

如當鎖存電路DLi所鎖存的色階顯示數據為「2」時，則圖8所顯示比較電路CMi的輸出OC1在時刻t0~t1為高電平，色階顯示數據以「2」所顯示的上述輸出將供予比較電路CMi一端43的輸入，而另一端的輸入則以上述計數器44的計數值為之。輸出OC1將以類比切換器ASW1作為切換控制訊號之用。

該切換控制訊號當執行加算動作的計數器44的計數值未滿色階顯示數據「2」所對應之值時為高電平，而直接使類比切換器ASWi通路，該計數器44的計數值在色階顯示數據「2」所對應值之上時，其時刻t1為低電平，並使類比切換器ASWi斷路，如此以連接端子Si中介的源極線Oi將

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

五、發明說明 (31)

外加於驅動電壓1，在時刻 $t_0 \sim t_1$ 間第1基準電壓 VR_{11} 將直接供予源極線 O_i 。

而在 t_1 之後則因如上述類比切換器 ASW_i 被斷路，故對圖素電極P其色階圖示數據「2」所對應之驅動電壓 VD_1 可直接供予電壓 V_2 ，在顯示面板的圖素顯示部份可保持電荷儲存的電壓 V_2 。又圖8，在對置電極外加對置電壓 V_{COM} 以波線表示，對置電壓 V_{COM} 係在時刻 $t_0 \sim t_4$ 間保持一定。

而自時刻 t_2 到時刻 t_4 的水平掃描期間，由鎖存電路 DL_i 所鎖存而導出的色階顯示數據為「6」時，則比較電路 CM_i 以類比切換器 ASW_i 待到計數器44的計數值與色階顯示數據「6」一致前，將供予高電平的訊號。上述計數值在與色階顯示數據一致的時刻 t_3 ，其類比切換器 ASW_i 將予斷路，也即時刻 $t_2 \sim t_3$ 的類比切換器 ASW_i 一直保持通路狀態。

由於時刻 $t_2 \sim t_3$ 的類比切換器 ASW_i 為保持通路狀態，故自極線42到類比切換器 ASW_i 以及以極線42的中介而使源極線 O_i 導出驅動電壓 V_6 ，此以通路的電晶體T為中介經圖素電極P其對應色階顯示數據「6」將保持所對應的電壓 V_6 。

這樣的動作在各水平掃描期間WH反覆的執行開極線 $L_1 \sim L_M$ ，其圖素電極P的色階顯示數據所對應的驅動電壓在一垂直掃描期間保持一定。

圖9為說明本發明之原理所示之主動式矩陣液晶顯示板36之簡化等價電路圖。在本發明中源驅動器37的驅動對象的一條源極線 O_i 的阻抗 R_s 與源極線 O_i 所具有的靜電容量 C_s

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (32)

以串聯而形成具有低通濾波器的功能電路。

而具有圖素電極P等價容量如符號CL所示。此圖素電極P的靜電容量CL，比起源極線Oi的容量Cs小多了($C_s \gg C_L$)因此供予圖素電極P的電壓將與阻抗Rs及靜電容量Cs的連接點51的電壓等值，因此如圖9之具有低通濾波器功能的等價電路中經由類比換器ASWi所中介由源極線Oi供予基準電壓，以使圖素電極P充電。如時定數 $C_s \cdot R_s = 10^{-7}$ 時，此類比切換器ASWi的通路時間至少為20-30微秒以上。

如此，本發明在液晶顯示面板56對其不可避免的源極線Oi的阻抗Rs及靜電容量Cs即可積極的利用，且可使圖素電極P保持電壓。又本發明的其它實施例中，在掃描方向比電晶體T的閘電極所連接的閘極線Lj早一條掃描的閘極線L(j-1)及源極線Oi之間的補助容量，也可以圖素電極P所形成的一方基板上形成以保持圖素電極P的電壓而實質的增加容量。

圖10為說明本發明第二實施例之源驅動器137動作之圖：源驅動器137與上述源驅動器37具有相同的構造，故有關構造部份的說明加以省略，僅對有關源驅動器137的特徵與源驅動器37作比較說明。圖10中所示之訊號Gj、Gj+1、LS、CLK各與圖8所示之訊號Gj、Gj+1、LS、CLK相同，故也省略其說明。

圖8所示之第1基準電壓VR11係以各水平掃描期間從電壓VAA到電壓VCC作階梯性的輸出，然圖10所示之第1基準電壓VR21則以各水平掃描期間從電壓VAA到電壓VCC的上

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (33)

昇、及以從電壓VCC到電壓VAA的下降相互切換而輸出。又，圖中未顯示的第2基準電壓係個自與第1基準電壓以一個水平掃描期間的電壓波形偏移。

在源驅動器137為驅動源極線O1~ON之際，將對置電極外加如圖10中的虛線所示之對置電壓VCOM2。對置電壓VCOM2係從時刻t5到時刻t7的水平掃描期間，如接地電壓VGND，而從時刻t7到時刻t9的水平掃描期間則可設定為電壓VCC以上的電壓VOC。又各電壓可定為： $VOC - VCC = VAA - VCOM$ 。

在圖10中，在鎖存電路DLi所鎖存而導出的色階顯示數據因為「4」，故計數器44的計數值在與色階顯示數據「4」一致前，比較電路CMi的輸出OC2為高電平，如此，時刻t5~t6，其類比切換器ASWi將一直保持通路，則自極線42傳到類比切換器ASWi以及經連接端子Si的中介，如第1基準電壓VR21係由源極線Oi而供予驅動電壓VD2。又驅動電壓DV2經通路的電晶體T的中介，對圖素電極P外加色階顯示數據「4」所對應之電壓V4。如此的動作，在各水平掃描期間WH對各開極線L1~LM，對圖素電極P的色階顯示數據外加所對應的驅動電壓，使保持在一垂直掃描期間。

圖11為本發明之第三實施例中源驅動器37a之部份具體構造方塊圖。本實施例類似於上述之實施例，故對應的部份以同一參考符號者即省略說明。在上述之圖1~圖10中所示之實施例，其基準電壓源41係設於源驅動器37的外部，然本實施例則在源驅動器37a的內部內藏同一構造之數位/

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

五、發明說明 (34)

類比轉換器(以下稱DAC) 52a、52b(總稱之參考符號為52)及反相器53，使達到以半導體積體電路與其它的電路元件構成一源驅動器37a。

DAC52a，52b如上述之計數器44自線47所導出的計數值而供予線示的訊號，並輸出具有該計數值所對應的電壓值之電壓。DAC52a的輸出係供予與上述第1基準電壓同樣的類比切換器ASWi，DAC54b的輸出則供予與上述第2基準電壓同樣的類比切換器ASWi。其它的構造則與上述各實施例相同，至於DAC52a的輸出ODAC1則將在後述之圖13中說明。

圖12為DAC52之構造電路圖；DAC52係包括阻抗R1~R8、及反相器NG1~NG3、及切換器SW1~SW14等所構成。

其中阻抗R係自R1按號碼循序的串聯，在阻抗R1一側的端子與電壓VCC連接，而阻抗R8一側的端子則與接地。在各阻抗R之間以及阻抗R8與接地電壓之間，均循序的設有切換器SW1~SW8。從切換器SW1之後循序各以兩切換器SW為一組，又切換器SW的輸出再各輸入切換器SW9~SW12。又切換器SW9、SW10的輸出再輸入到SW13；切換器SW11、SW12的輸出再輸入到切換器SW14，切換器SW13、SW14的輸出則共同與輸出端子ST連接。

計數器44的輸出依下階位元順序號碼為CO1、CO2、CO3；其中經由訊號CO1使得切換器SW1、SW3、SW5、SW7通路；又訊號CO1經反相器NG1而反相的訊號使得切換器SW2、SW4、SW6、SW8通路；又，訊號CO2使得切換器

五、發明說明 (35)

SW9、SW11通路；又訊號CO2經反相器NG2而反相的訊號使得切換器SW10、SW12通路；又訊號CO3使得切換器SW13通路；又訊號CO3經反相器NG3而反相的訊號使得切換器SW14通路。切換器SW13、SW14的任一方的切換器經由輸出端子ST而輸出。

圖13為說明圖11所示之源驅動器37a的動作波形圖；其中開極線Lj如圖13所示之導出開訊號Gj，使該開極線Lj與開電極連接的電晶體T成通路，且此時使各水平掃描期間產生鎖存訊號LS。又圖13係對開極線Lj+1所外加的開訊號Gj+1。而色階時鐘訊號CLK係經由線46而供予計數器44。於是圖13所示之各訊號Gj、Gj+1、LS、CLK均與上述圖8所示之Gj、Gj+1、LS、CLK相同。

計數器44係經由線47使反應顯示計數值的n bit所形成之訊號OCU通路，且共授予比較電路CM1~CMN，特別是供予本實施例的DAC52。

而DAC52係經由線47使反應顯示計數值的訊號隨著時間形成階梯性的上昇變化的輸出ODAC。則色階顯示數據如與上述同樣為「2」時，僅在比較電路CMi的輸出OC3顯示的時刻t10~t11的期間導出高電平，且使類比切換器ASWi通路。而因類比切換器ASWi的通路，使源極線Oi在色階顯示數據所對應的驅動電壓VD3顯示為V2，又上述驅動電壓VD3將一直保持到水平掃描期間的終了時刻t12。

又自時刻t12到時刻t14的水平掃描期間的色階顯示數據為「6」時，因比較電路CMi的輸出OC3自時刻t12起到計

五、發明說明 (36)

數器44的計數值與色階顯示數據「6」一致的時刻t13止倒持高電平，故源極線Oi因類比切換器ASWi的中介，使色階顯示數據「6」所對應的驅動電壓VD3以電壓V6導出。而在時刻t13外加於圖素電極P的驅動電壓將保持到t14。

根據以上本發明之第3實施例，以半導體積體電路形成的源驅動器37a內內藏了計數器44及數位/類比切換器52而作成爲顯示色階的基準電壓，故就不必以外掛的基準電壓源41(參考圖1)而供予基準電壓，且可減少需要供予基準電壓所需之連接端子，使整體的構造更加簡略。至於其它構造則與上述之實施例相同。

圖14爲本發明之第四實施例中源驅動器37b之部份構造方塊圖；本實施例也同上述之各實施例類似，故對應部份同一符號者將省略其說明。

在本實施例中，將上述之各實施例中的數據鎖存電路DLi改成減算器CNTi；並設有可檢測該減算器CNTi的計數值所預先設定的值，如本實施例爲檢測0的檢測解碼器DEi。至於其它構造則與上述之各實施例同；其隨時間使電壓作階梯性的上昇或下降的第1、第2基準電壓，經極線42至類比切換器ASWi，甚至再到連接端子Si而導出源極線Oi。

圖15爲顯示減算器CNTi及檢測解碼器DEi之具體構造方塊圖；在圖15中係以色階顯示數據爲6bit所構成的範例，但也可以任意bit數爲之。

自數據記憶體DMi的並聯6bit的色階顯示數據D0~D5，其中一端的輸入端供予所鎖存訊號經由NAND閘NG0~NG5而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (37)

輸入到附有RS (重設/設定)的D型正反器F0~F5的設定輸入端S* (*代表有反相之意)。又，輸入反相電路N0~N5的色階顯示數據D0~D5，其中一輸入端以鎖存訊號經NAND閘NG00~NG05而個自供予重設輸入端子R*。

上述正反器F0~F5係以串聯或縱向連接，而NAND閘NG0~NG5及NG00~NG05的另一輸入端經由極線45而個自輸入鎖存訊號LS，又正反器F0~F5的輸出Q*即個自數據輸入端子D所供予。

在第1段的正反器F0的時鐘輸入端子CK係以NAND閘NG10的輸出所供予，而NAND閘NG10的一端輸入係經由線46而輸入色階時鐘訊號CLK，另一輸入端則為後述之NOR閘54的輸出經反相電路N10而反相供予。正反器F1~F5的時鐘輸入端子CK係倚以前一段的正反器F0~F4的輸出Q所分別供予。

關於減算器CNTi的動作再加以說明；當鎖存訊號LS輸入減算器CNTi時，正反器F0~F5即個自載入色階顯示數據D0~D5的各bit，而載入正反器F0~F5的色階顯示數據係以反應色階時鐘訊號而循序的減算；當構成減算器CNTi的正反器F0~F5的所有輸出Q為邏輯0時，則將由檢測解碼器DEi加以檢出。

而檢測解碼器DEi包括NOR閘54及反相電路NI1。

NOR閘54係由正反器F0~F5的輸出Q所供予；而NOR閘54的輸出則隨著供予備有上述的減算器CNTi的反相電路N10，同時也供予反相電路NI1。

五、發明說明 (38)

反相電路NI1的輸出將供予類比切換器ASWi；且當反相電路NI1的輸出為高電平時使類比切換器ASWi通路。而因類比切換器ASWi的通路使得極線42所供予的基準電壓經連接端子Si使對應之源極線Oi外加於圖素電極P使保持電壓。

又包括減算器CNTi的正反器F0~F5的輸出Q，其1bit為邏輯1時，該NOR閘54的輸出為低電平，於是反相電路NI1的輸出將為高電平，使類比切換器ASWi一直保持通路。

當正反器F0~F5的所有輸出Q為邏輯0時，該NOR閘54的輸出為高電平，相對的反相電路NI1的輸出將為低電平，使類比切換器ASWi斷路，且從輸出端子Si來看源驅動器37b，其阻抗為高阻抗狀態。

同時，NOR閘54的邏輯「1」的輸出經由反相電路NI0而供予NAND閘NG10，色階時鐘訊號CLK將不供予第一段的正反器F0。如此將使減算器CNTi的減算運算停止，同時該狀態在鎖存訊號LS輸入之前一直保持著。

以上的實施例，在上述各實施例，如與圖8可得同樣的波形圖的動作，因此當減算器CNTi的計算值超越0時，也即計數值在到達1之前，將使類比切換器ASWi一直保持通路，且在計數值為0以下時，也即本實施例中其計數值為0時，則將類比切換器ASWi加以斷路。

圖16為本發明之第五實施例中源驅動器37c之部份構造方塊圖；本實施例也同上述之各實施例類似，故對應部份同一符號者將省略其說明。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (39)

在本實施例中如同第4實施例，以同樣的減算器CNTi及檢測解碼器DEi來控制類比切換器ASWi的開閉。又本實施例的特徵是在源驅動器37c內設有計數器44及DAC52a、52b及反相器53，與上述第3實施例同樣在位移暫存器37c內作成基準電壓。

在源驅動器37c中，計數器44係輸出供予DAC52a、DAC52b。又DAC52a的各輸出則供予各所對應的類比切換器ASWi。

根據以上所述，本發明的第5實施例，其為執行色階顯示的基準電壓因可在源驅動器37c內作成，故不必要有如圖1所示之自基準電壓源41的基準電壓的輸入端子，而可減少輸入端子數，而達到簡化構造的目的。至於其它構造則與上述各實施例同。

在上述的各實施例中，基準電壓源41及DAC52雖隨時間而產生上昇的基準電壓，然本發明的其它實施例，此基準電壓也可以隨時間而下降的構造。此時之類比切換器ASWi係因比較電路CMi及檢測解碼器DEi的輸出而反應且僅在所預設的時間通路的構造。此所謂預設的時間係指外加圖素電極P電壓使之可以保持的充份時間而言。

又，上述之各實施例中，主要以色階顯示數據採用3bit的數據；顯示8色階的場合來作說明，然也可以更多bit數的數據，或以對應該數據而所準備之基準電壓作更多色階數之顯示。

本發明，在不背離該精神或主要特徵，可以其它各種型

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (40)

態實施之，故上述的實施例僅以單純的範例，對本發明的範圍應以申請專利範圍為準，而不應受本說明的拘束。

又，申請專利範圍所屬之變形或變更也均屬本發明的範圍。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要（發明之名稱：顯示面板之驅動方法及裝置）

將隨時間上昇の電壓經由個別的類比切換器ASW供給到各源極線O1~ON，且對比較電路CM的一輸入端給予一水平掃描期間之各源極線O1~ONの色階顯示數據，而對另一輸入端則給予一水平掃描期間中所產生的色階時鐘訊號CLK經計數器44加以計數之值，該計數值未滿色階顯示數據D0~D2所對應之值時使類比切換器ASW持續通路，而若計數值到達上述所對應之值後即令類比切換器ASW斷路，使圖素電極依色階顯示數據D0~D2所對應之電壓作充放電並使之保持。

英文發明摘要（發明之名稱："DRIVING METHOD AND DEVICE OF DISPLAY PANEL"）

日文：表示パネルの驅動方法および裝置

時間経過に伴って上昇する電圧を個別的なアナログスイッチASWを介して各ソースラインO1~ONにそれぞれ供給し、比較回路CMの一方の入力には1水平走査期間の各ソースラインO1~ONの階調表示データを与え、他方の入力には1水平走査期間中に発生される階調クロック信号CLKをカウンタ44で計数した値を与え、計数値が階調表示データD0~D2に対応する値未満であるときアナログスイッチASWを導通したままとし、計数値が前記対応する値に到達した後はアナログスイッチASWを遮断することで絵素電極に階調表示データD0~D2に対応する電圧を充電／放電して保持させる。

六、申請專利範圍

1. 一種顯示面板的驅動方法，係在插有介電質層之一對電極間外加電壓，而進行色階顯示之顯示面板之驅動方法，其特徵在於：

週期性地產生隨著時間經過而階段性地變化的電壓；

且在上述每一週期內，將對應於色階顯示數據之時間經過的時點上之上述電壓外加於電極上，並以電極間之介電質層保持該電壓。

2. 一種顯示面板的驅動方法，係在插有介電質層之一對電極間外加電壓，而進行色階顯示之顯示面板之驅動方法，其特徵在於：

週期性地產生隨著時間經過而階段性地變化的電壓；

且在上述每一週期內，當上述電壓達到色階顯示數據所對應之值時，將該值之電壓外加於電極上，並以電極間之介電質層保持該電壓。

3. 一種顯示面板的驅動方法，係在插有介電質層之一對電極間外加電壓，進行色階顯示之顯示面板之驅動方法，其特徵在於：

在預設的週期內，產生隨著時間經過從第1電位階梯性上昇到第2電位的第1電壓，以及從第2電位階梯性下降到第1電位的第2電壓，且在上述每一週期作第1電壓及第2電壓的切換輸出；

且在上述每一週期內，將對應於色階顯示數據之時間經過的時點上之上述第1或第2電壓外加於其中一端的電極上；

六、申請專利範圍

且對於另一端的電極，當上述一端的電極外加第1電壓時即外加以第1的電位，於外加第2電壓時即外加以第2的電位，並以電極間的介電質層保持該電位。

4. 一種顯示面板的驅動方法，係在插有介電質層之一對電極間外加電壓，而進行色階顯示之顯示面板之驅動方法，其特徵在於：

自預設的週期內，產生從預設的基準電壓隨著時間經過而作階梯性上昇之第1電壓、及從上述預設的基準電壓隨著時間經過而作階梯性下降之第2電壓、且在預設的週期內作第1及第2電壓的切換輸出，且

對於其中一端的電極，透過為外加電壓於該電極而設置的各訊號線，交互地外加對應於色階顯示數據之時間經過的時點上的第1及第2電壓；且

對於另一端的電極，外加上述所預設的基準電壓，並以電極間的介電質層保持該電壓。

5. 根據申請專利範圍第1、2、3或4項之顯示面板的驅動方法，其中上述每一週期中，依時間順序產生應顯示的色階數以上的色階時鐘訊號，且

計數該色階時鐘訊號；及

將該計數值等於色階顯示數據所對應之值時點之電壓外加於電極上，並保持之。

6. 一種顯示面板的驅動裝置，係在插有介電質層之一對電極的顯示面板上外加電壓源所供給之電壓而進行色階顯示的驅動裝置，其特徵為包含：

六、申請專利範圍

控制外加於上述電極的電壓之電壓外加用切換元件；

在預設的每一週期中，產生色階顯示數據的色階顯示數據產生手段；

在上述各週期中計算時間的計時手段；及

反應色階顯示數據產生手段與計時手段的各輸出，而控制電壓外加用切換元件開或關的切換控制手段；

並對於上述電壓外加用切換元件，給予電壓源在上述每一週期所產生並隨著時間經過而階梯性的上昇或下降的電壓。

7. 根據申請專利範圍第6項之顯示面板的驅動裝置，其中上述計時手段係包括：

在上述每一週期中，依時間順序產生在該週期中應顯示色階數以上的色階時鐘訊號之色階時鐘訊號產生手段；及

加算色階時鐘訊號的計數器；

又切換控制手段係在計數器之計數值等於色階顯示數據產生手段的色階顯示數據所對應之值時，控制電壓外加用切換元件開或關。

8. 一種顯示面板的驅動裝置，係在插有介電質層之一對電極的顯示面板上外加電壓而進行色階顯示的驅動裝置，其特徵為包含：

在預設的每一週期中，產生色階顯示數據的色階顯示數據產生手段；

計時手段，其包含在上述每一週期中，依時間順序產

六、申請專利範圍

生在該週期中應顯示色階數以上的色階時鐘訊號之色階時鐘訊號產生手段、及加算色階時鐘訊號的計數器；

控制外加於上述電極之電壓的電壓外加用切換元件；
及

根據上述計數器之計數值而產生階梯性的上昇或下降的電壓供予上述電壓外加用切換元件，並反應色階顯示數據產生手段與計時手段的輸出，而控制電壓外加用切換元件開或關的切換元件控制手段。

9. 根據申請專利範圍第7或8項之顯示面板的驅動裝置，其中上述切換控制手段係在計數器之計數值未滿色階顯示數據所對應之值時使電壓外加用切換元件持續通路，而當計數器之計數值超過色階顯示數據所對應之值時使之斷路。
10. 根據申請專利範圍第7或8項之顯示面板的驅動裝置，其中上述切換控制手段係在計數器之計數值等於色階顯示數據所對應之值時，僅以預設的時間使電壓外加用切換元件導通通路，且使電極保持在通路時之電壓。
11. 根據申請專利範圍第6項之顯示面板的驅動裝置，其中上述之計時手段係包括：

在上述每一週期中，依時間順序產生在該週期中應顯示色階數以上的色階時鐘訊號之色階時鐘訊號產生手段；

而切換控制手段則包括一減算計數器，其在上述每一週期中被設定色階顯示數據所對應之值，且於每次接收

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

色階時鐘訊號時加以減算，當此減算器的計數值與所設定的值相等時，則控制電壓外加用切換元件開或關。

12. 根據申請專利範圍第8項之顯示面板的驅動裝置，其中上述之切換控制手段係包括：

一減算器，其在上述每一週期中被設定色階顯示數據所對應之值，且於每次接收色階時鐘訊號時加以減算，且當此減算器的計數值與所設定的值相等時，則控制電壓外加用切換元件開或關。

13. 根據申請專利範圍第11或12項之顯示面板的驅動裝置，其中上述切換控制手段係在減算器之計數值超過上述所設定之值時使電壓外加用切換元件持續通路，而當減算器之計數值低於上述所設定之值時使之斷路。

14. 根據申請專利範圍第11或12項之顯示面板的驅動裝置，其中上述切換控制手段係在減算器之計數值等於上述所設定之值時，僅以預設的時間使電壓外加用切換元件通路，且使電極保持在通路時之電壓。

15. 根據申請專利範圍第8項之顯示面板的驅動裝置，其中上述之切換控制手段係包括：

一數位/類比轉換器，其係根據上述計數器的輸出而產生階梯性變化的電壓。

16. 一種顯示裝置，其特徵為包括：

一顯示面板，其係於行列狀配置的第1線及第2線的交叉位置上各配置圖素電極，對該圖素電極透過一圖素切換元件供給一經由第1線而所供予的驅動電壓，該圖素

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

編

六、申請專利範圍

切換元件係藉第2線所供予之圖素控制訊號而導通，並在與圖素電極相對設置之共通電極上外加基準的定電壓，且在上述圖素電極與共通電極間維持一電位差，而執行色階顯示；及

一開驅動器，其係在複數個預設的水平掃描期間，循序對各第2線供予圖素控制訊號，使獲予圖素控制訊號的第2線所連接的圖素切換元件成為通路；及

色階顯示數據產生手段，其係在上述水平掃描期間中，使各第1線的色階顯示數據以串聯位元作循序的導出；及

一數據鎖存電路，其係使來自色階顯示數據產生手段之色階顯示數據以並聯位元將每一水平掃描期間加以鎖存而導出；及

一電壓源，其在各水平掃描期間中產生隨著時間的經過產生階梯性的上昇或下降的電壓；及

一電壓外加用切換元件，其介於電壓源及圖素電極之間；及

一計時手段，其係在各水平掃描期間中對每一水平掃描期間中之時間加以計算；及

一切換控制手段，其反應數據鎖存與計時手段的各輸出，在色階顯示數據所對應時間經過之時點上，進行電壓外加用切換元件的開關控制，藉以在電極上外加電壓並保持之。

17. 一種顯示裝置，其特徵為包含：

六、申請專利範圍

一顯示面板，其係於行列狀配置的第1線及第2線的交叉位置上各配置圖素電極，對該圖素電極透過一圖素切換元件供給一經由第1線而所供予的驅動電壓，該圖素電極係藉第2線所供予之圖素控制訊號而導通，並在與圖素電極相對設置之共通電極上外加基準的定電壓，且在上述圖素電極與共通電極之間維持一電位差，而執行色階顯示；及

一開驅動器，其係在複數個預設的水平掃描期間，循序對各第2線供予圖素控制訊號，使獲予圖素控制訊號的第2線所連接的圖素切換元件成為通路；及

一色階顯示數據產生手段，其係在上述水平掃描期間中，使各第1線的色階顯示數據以串聯位元作循序的導出；及

一數據鎖存電路，其係使來自色階顯示數據產生手段之色階顯示數據以並聯位元將每一水平掃描期間加以鎖存而導出；及

一電壓外加用切換元件，其控制供予圖素電極的電壓；及

一色階時鐘訊號產生手段，其在各水平掃描期間中，依時間順序產生在該水平掃描期間中要顯示色階數以上的色階時鐘訊號；及

一計數器，其加算色階時鐘訊號；及

一切換控制手段，其根據上述計數器的計數值產生階梯性的上昇或下降的電壓供予上述第1線，且在色階顯

六、申請專利範圍

示數據所對應的時間經過的時點上控制電壓外加用切換元件開或關，藉以在電極外加電壓並保持之。

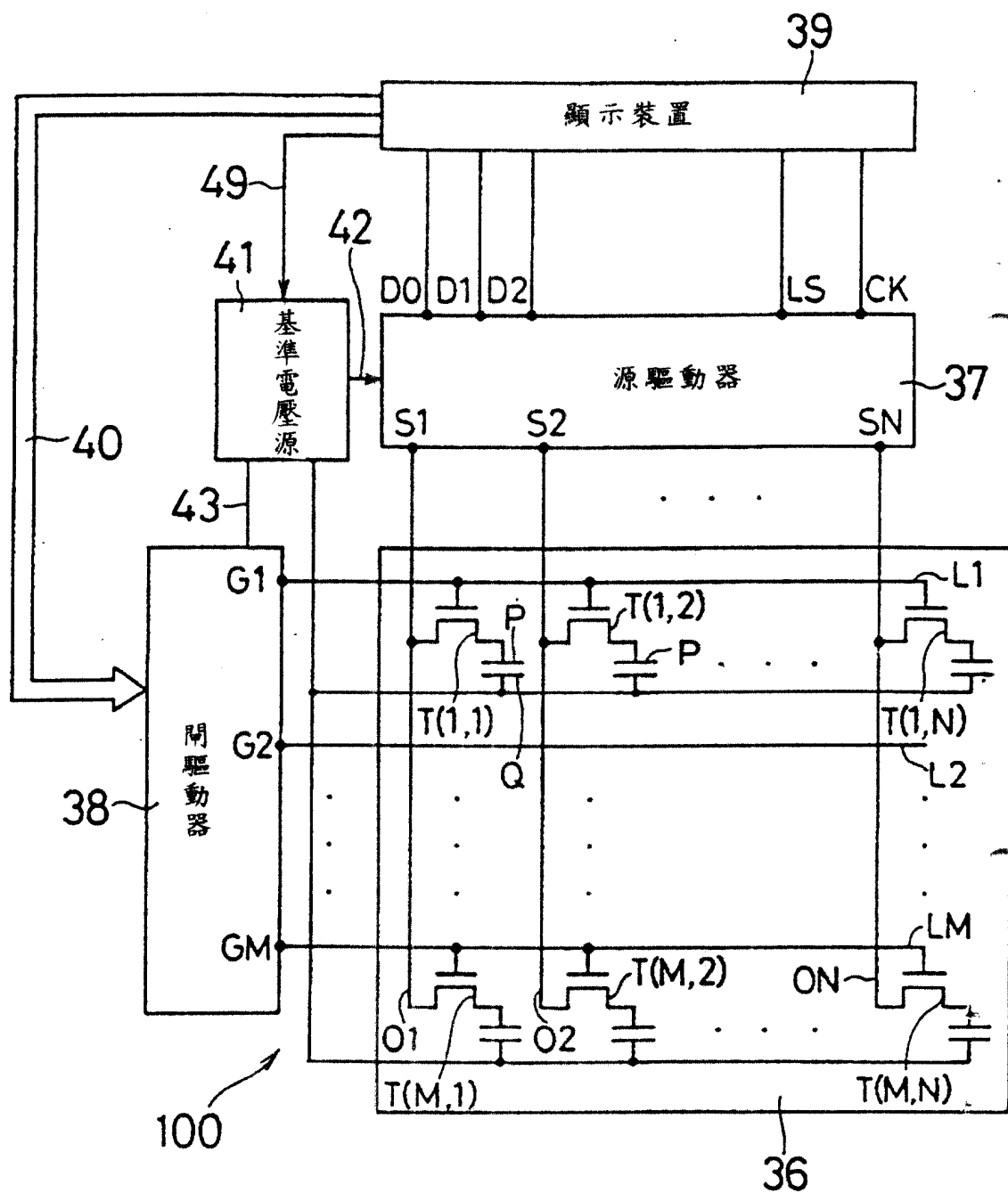
(請先閱讀背面之注意事項再填寫本頁)

裝

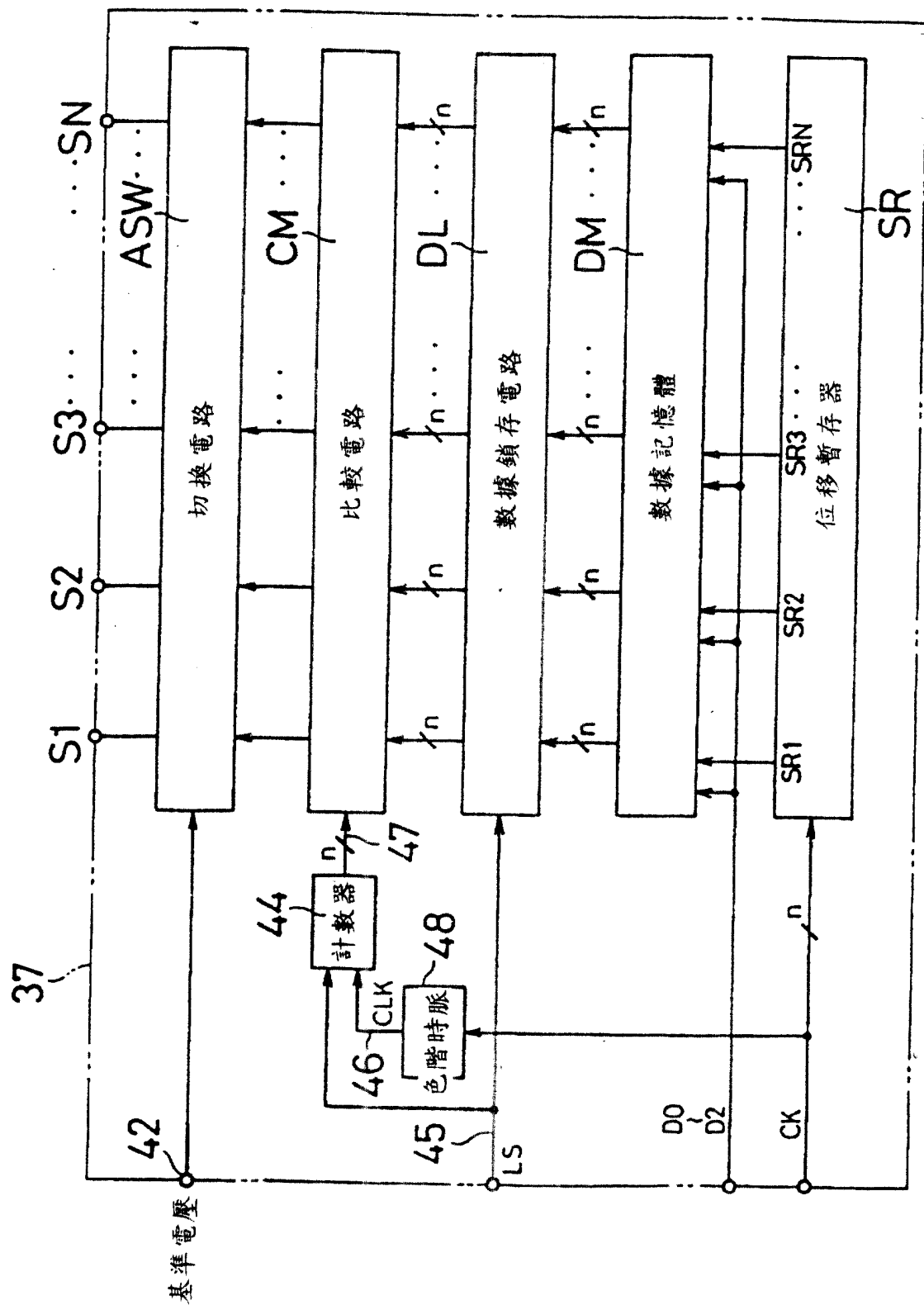
訂

紅

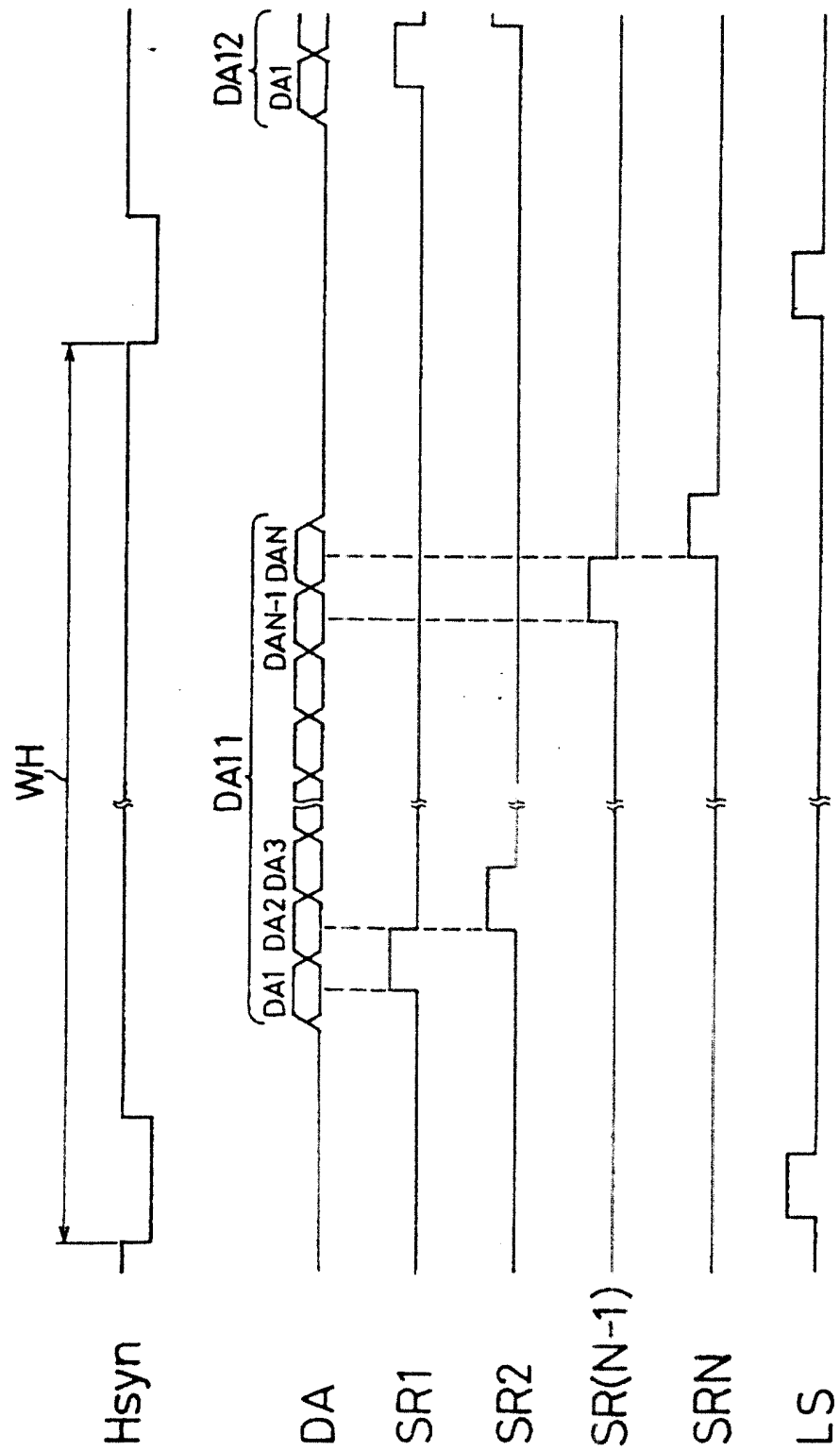
[圖 1]



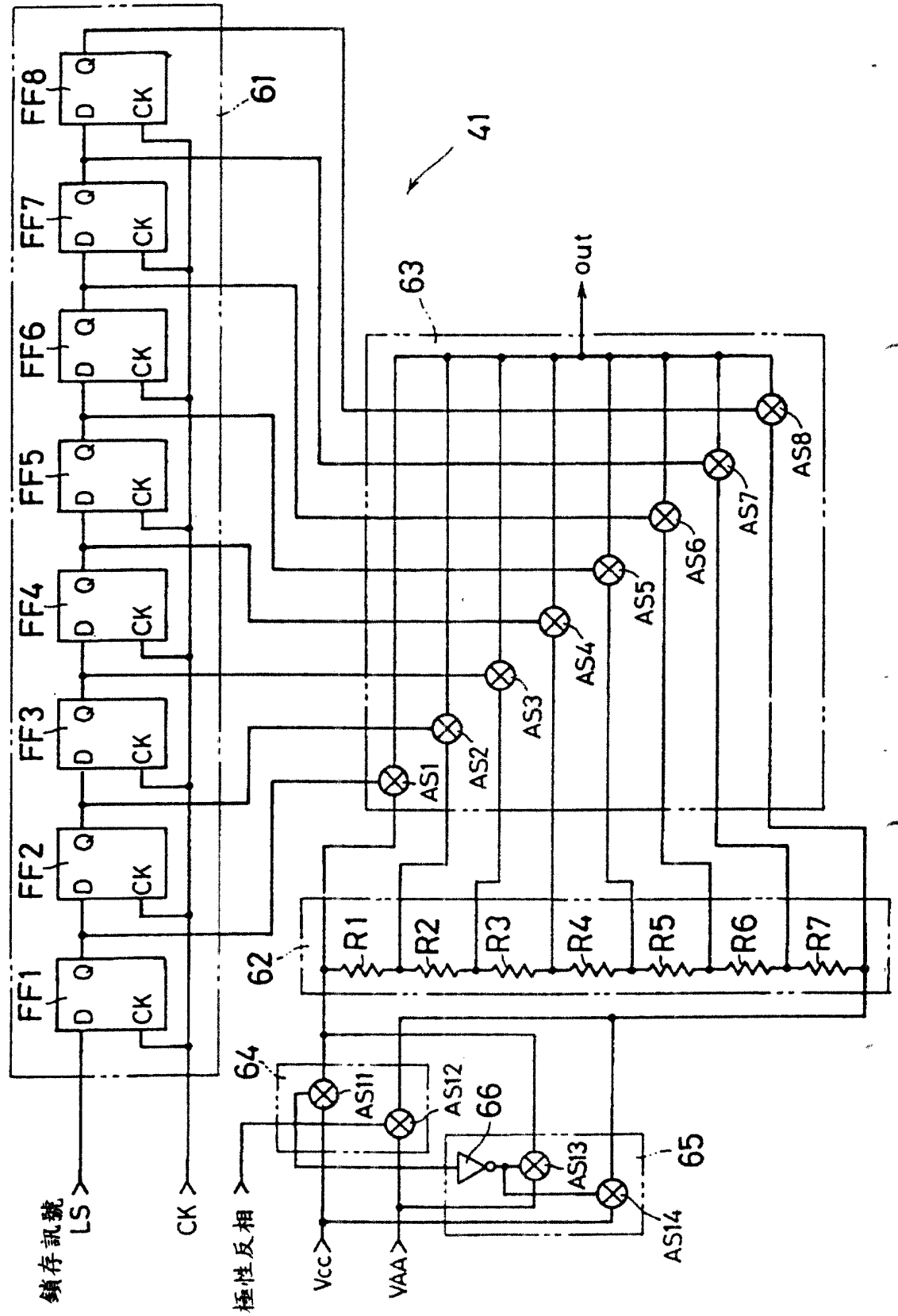
[圖 2]



[図 3]



[圖 4]



[圖 5]

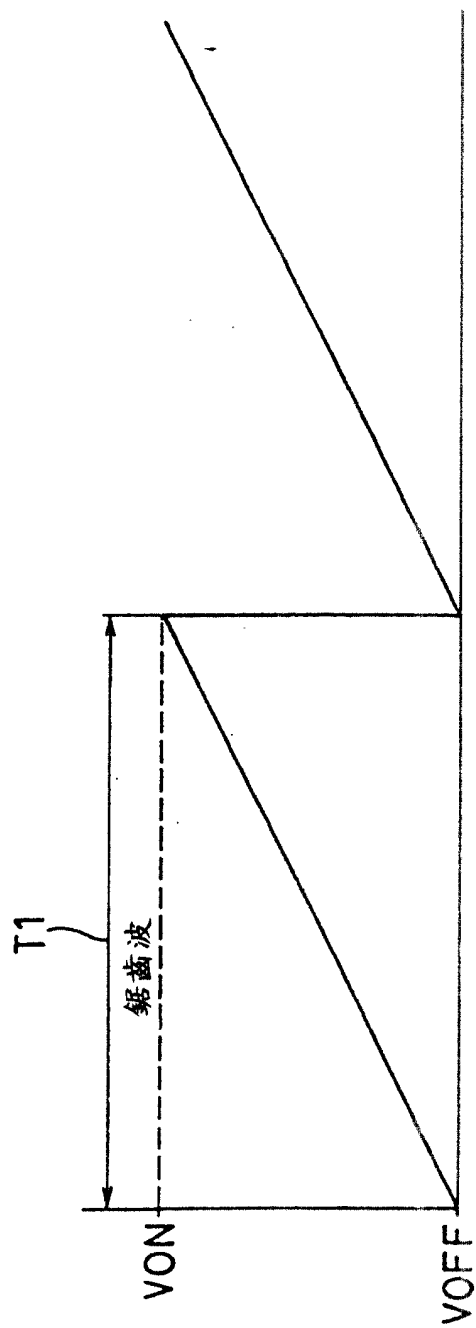


圖 5A

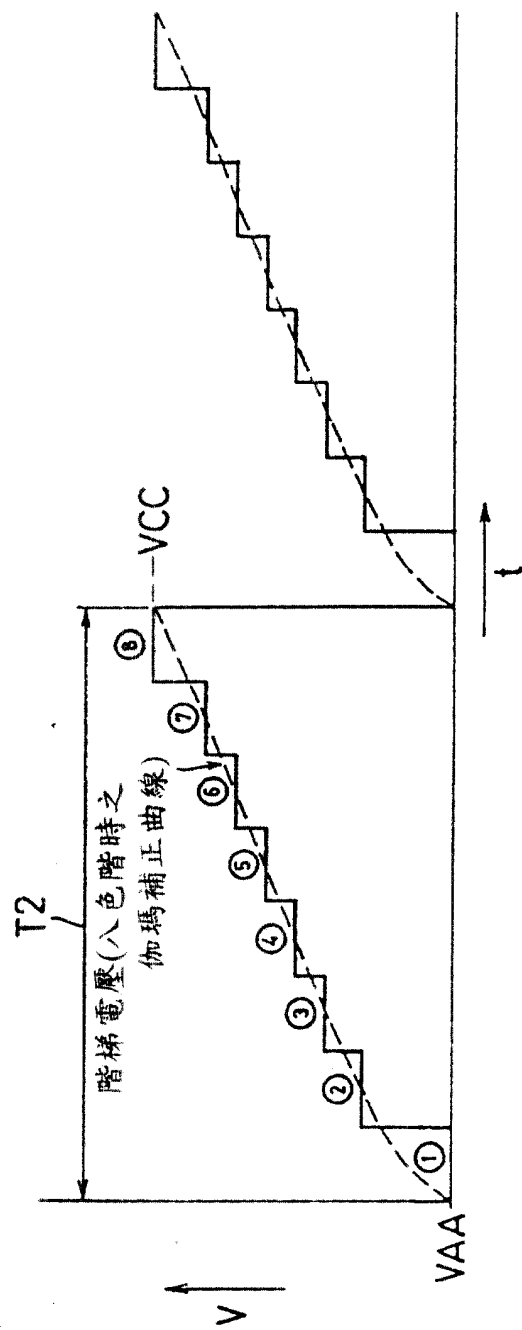
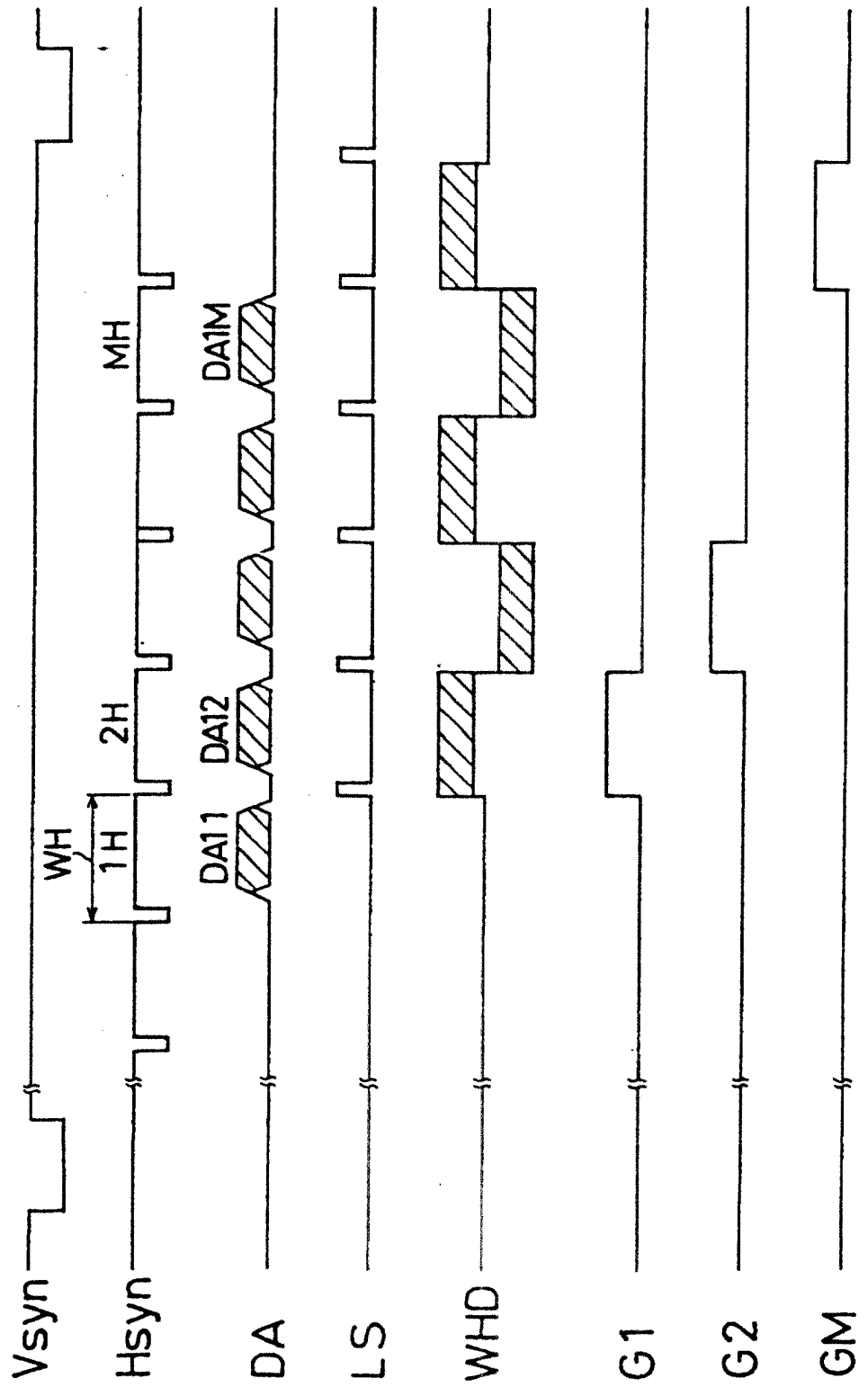
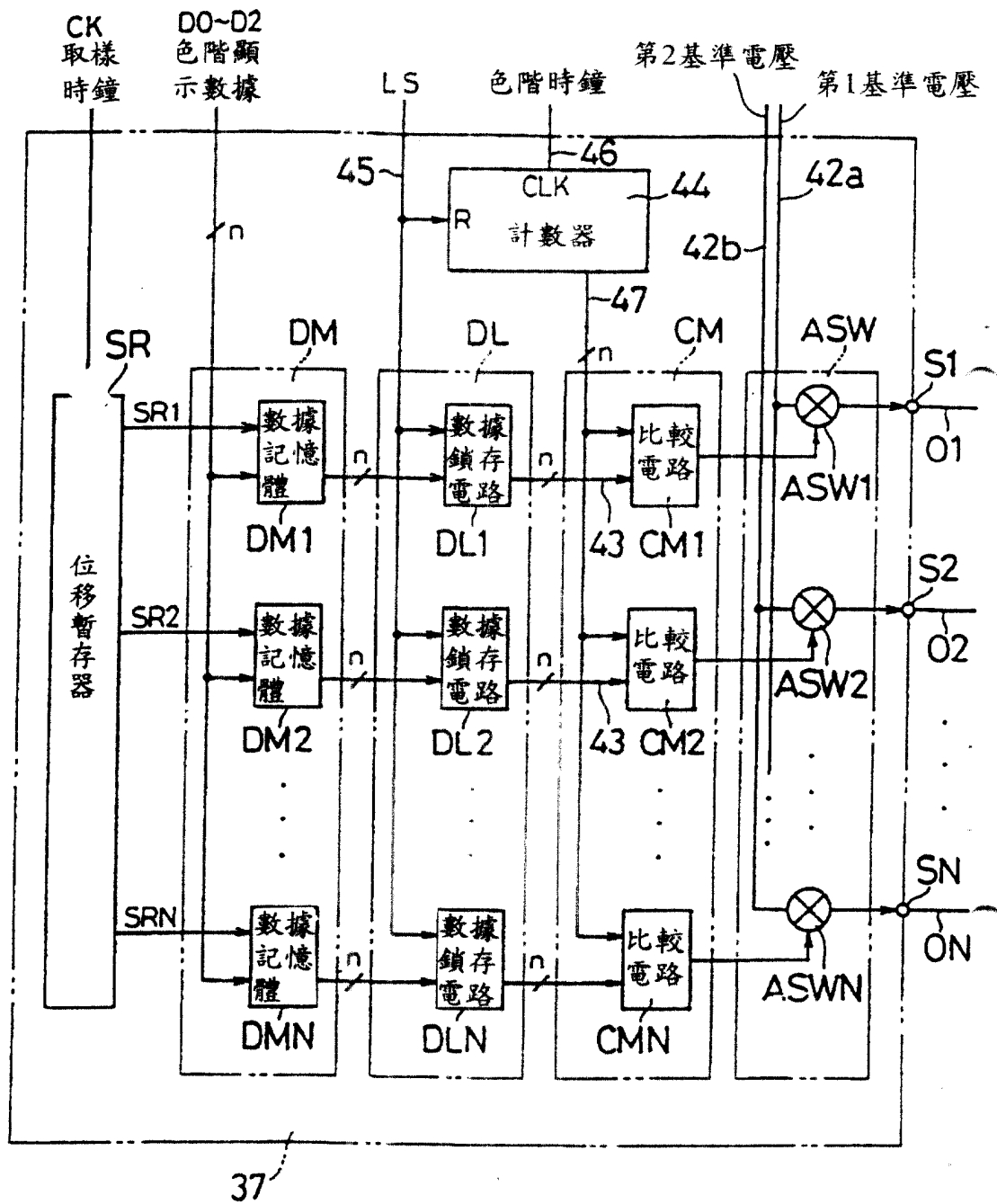


圖 5B

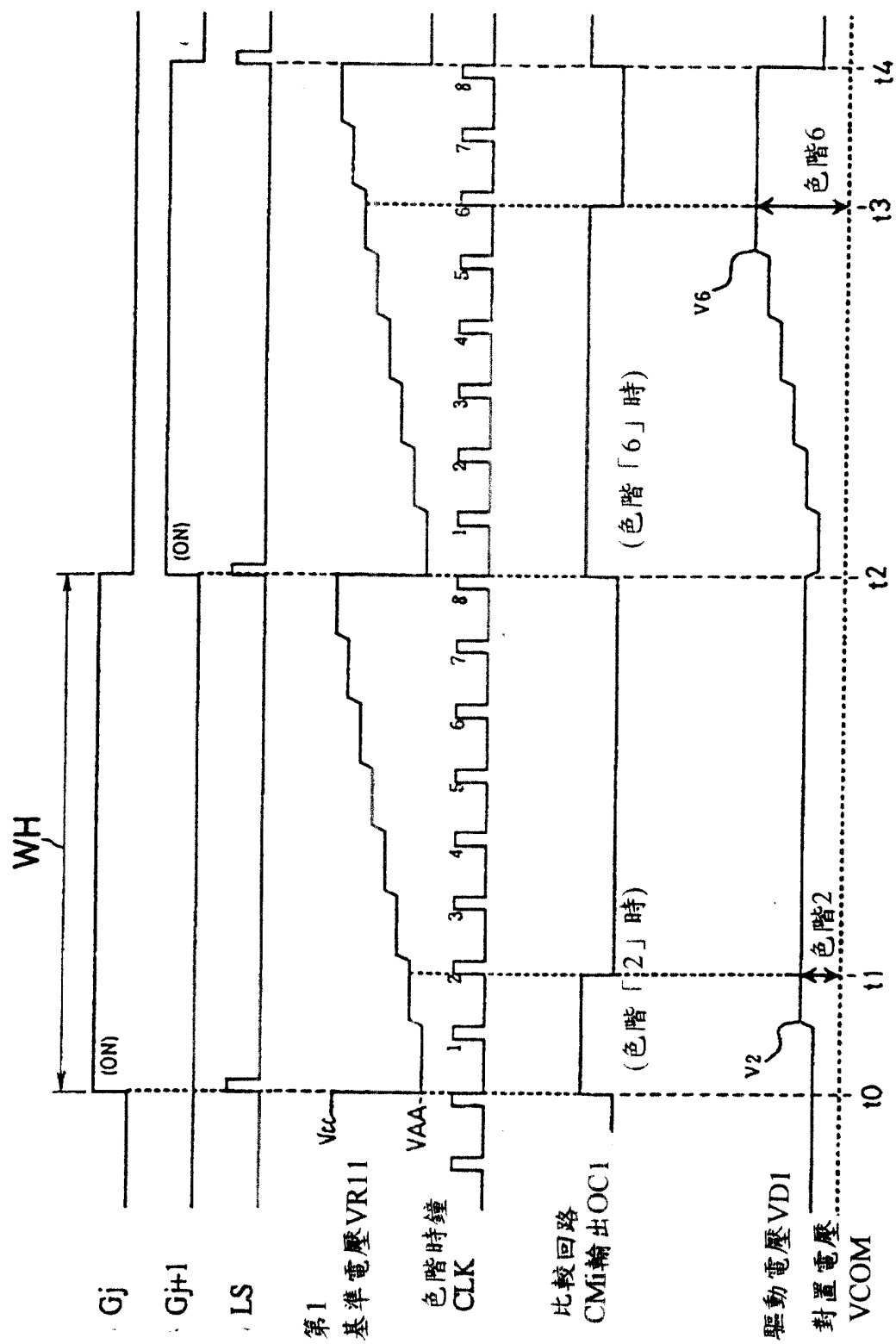
[圖 6]



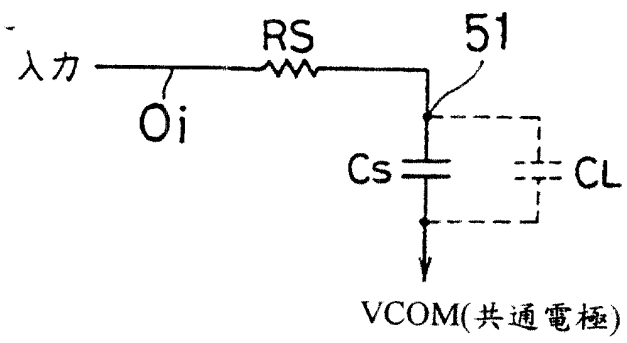
[圖 7]



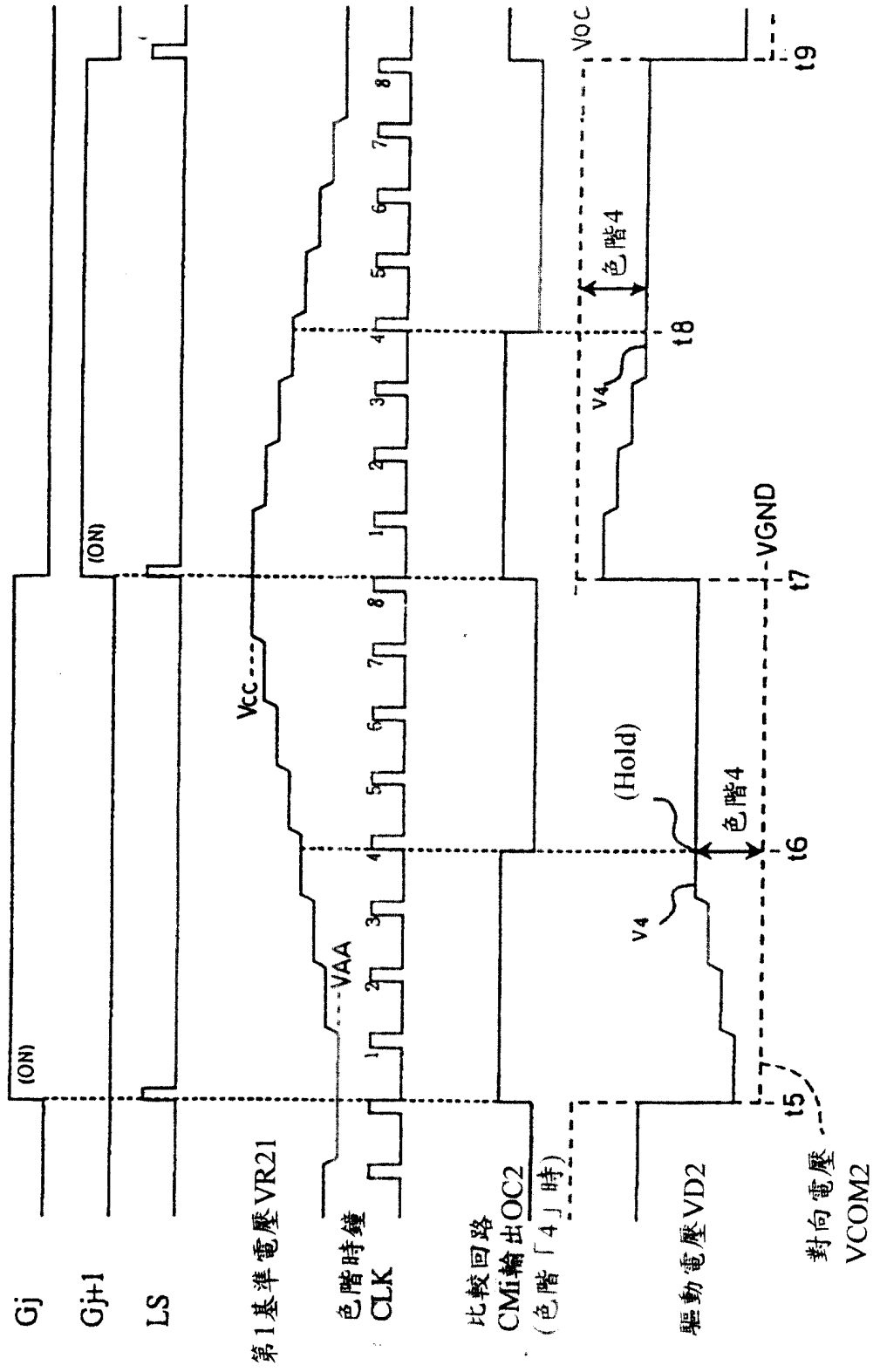
[圖 8]



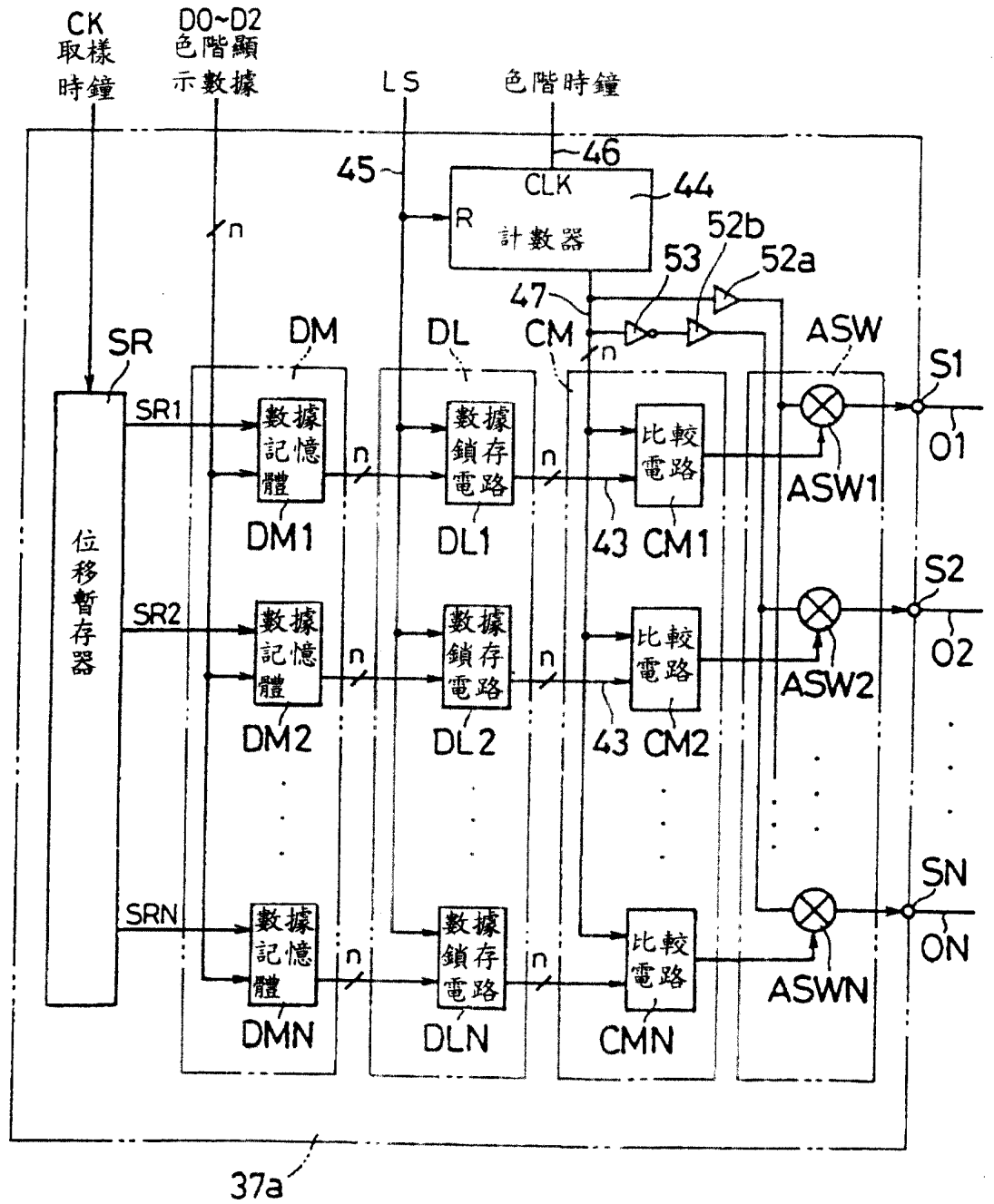
[圖 9]



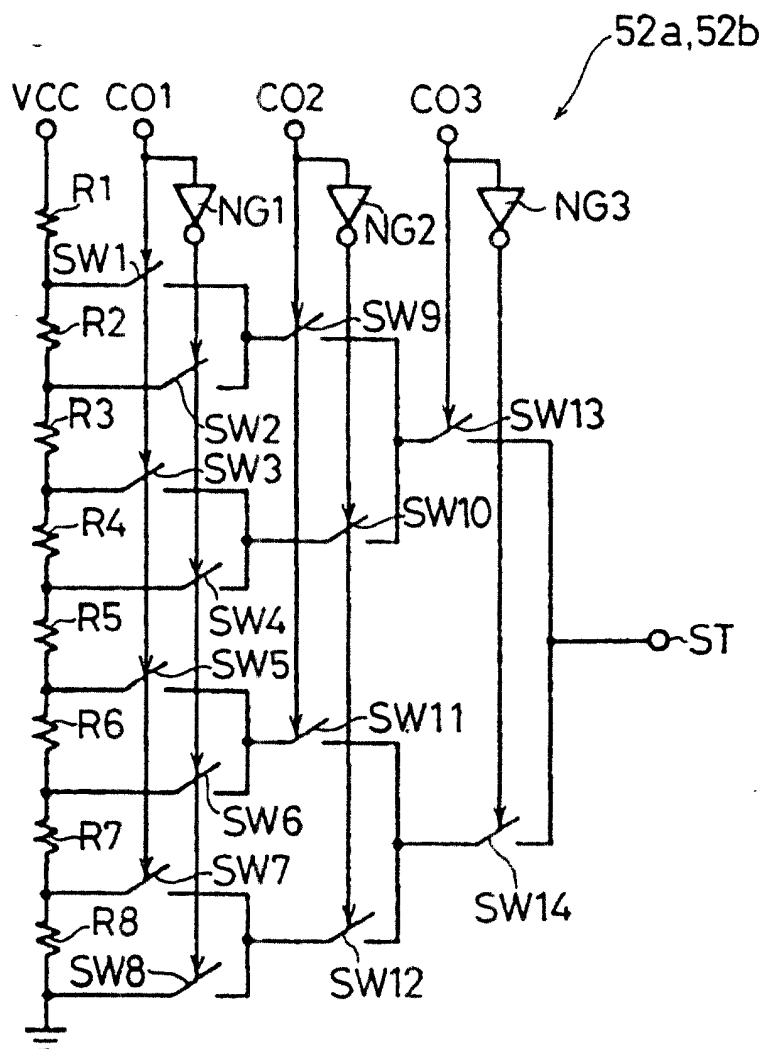
[圖 10]



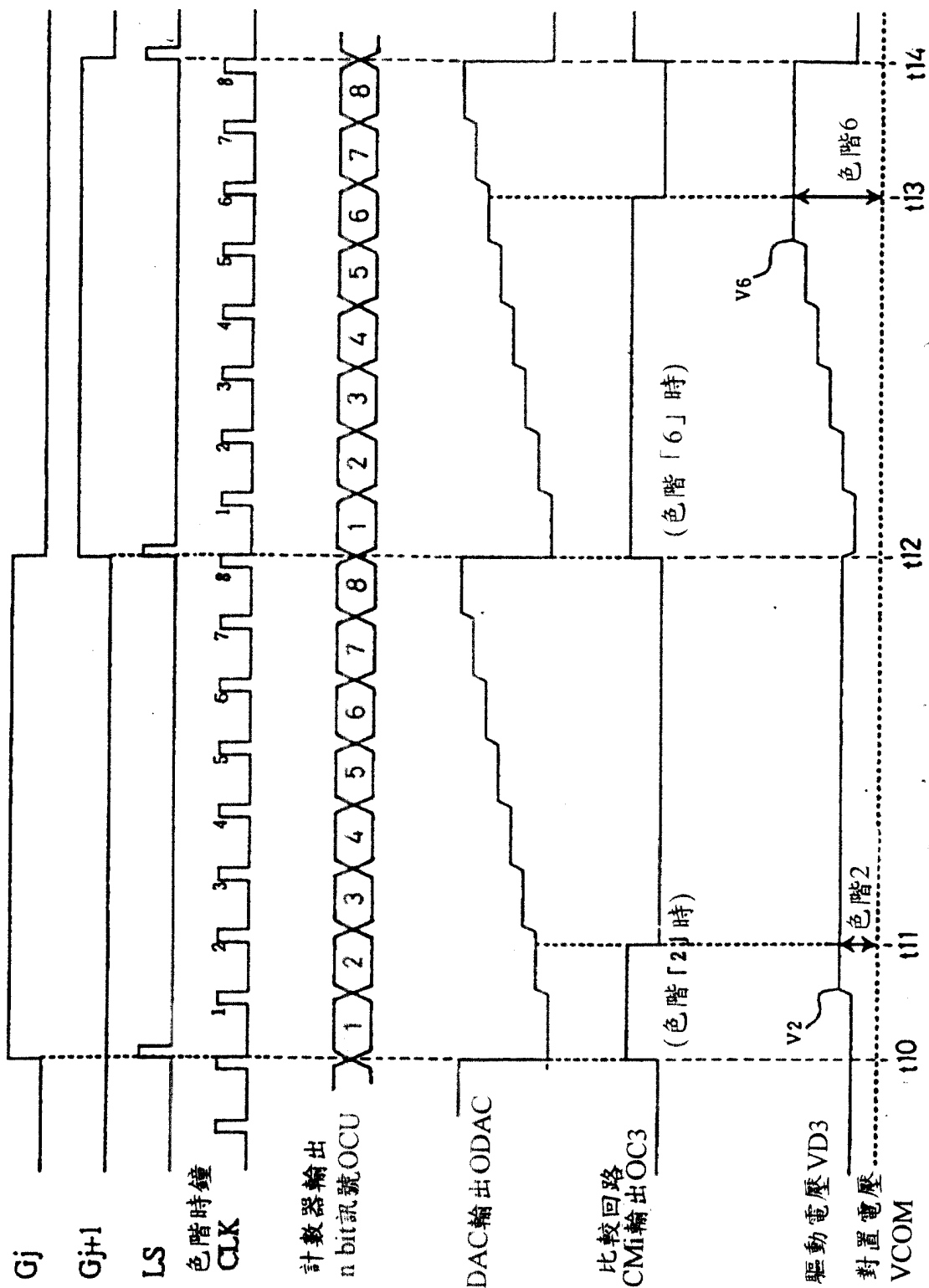
[圖 11]



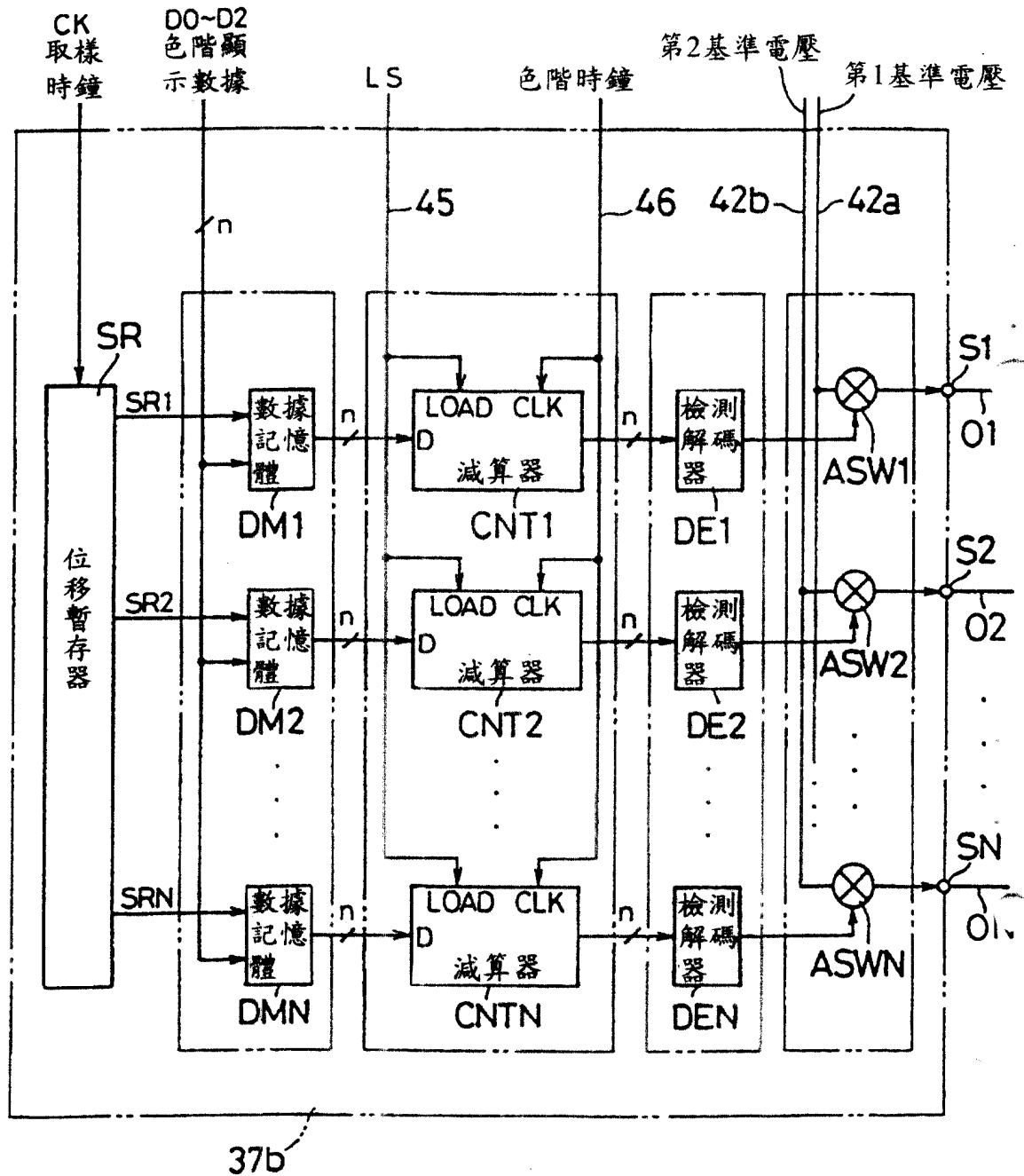
[圖 12]



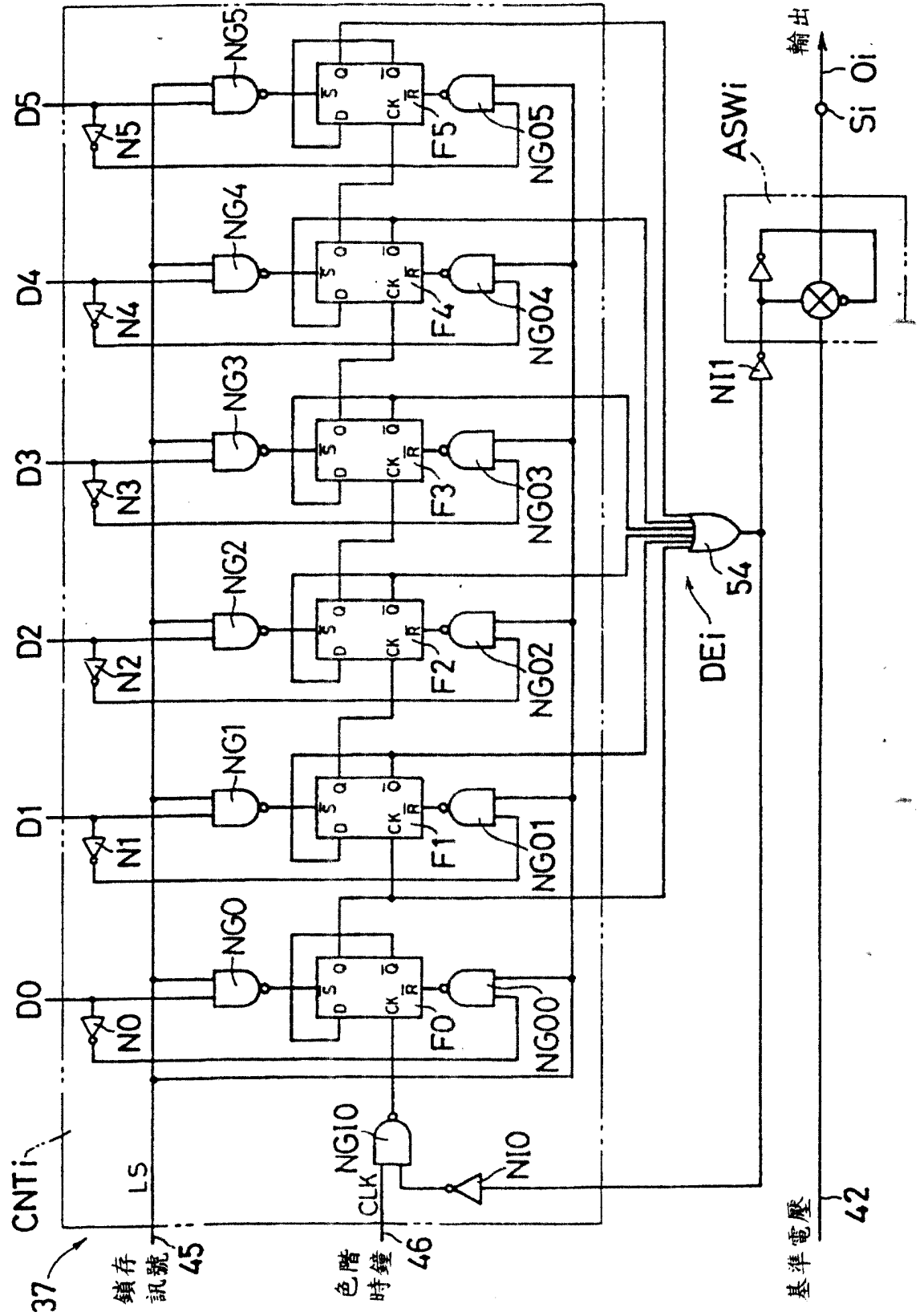
[圖 13]



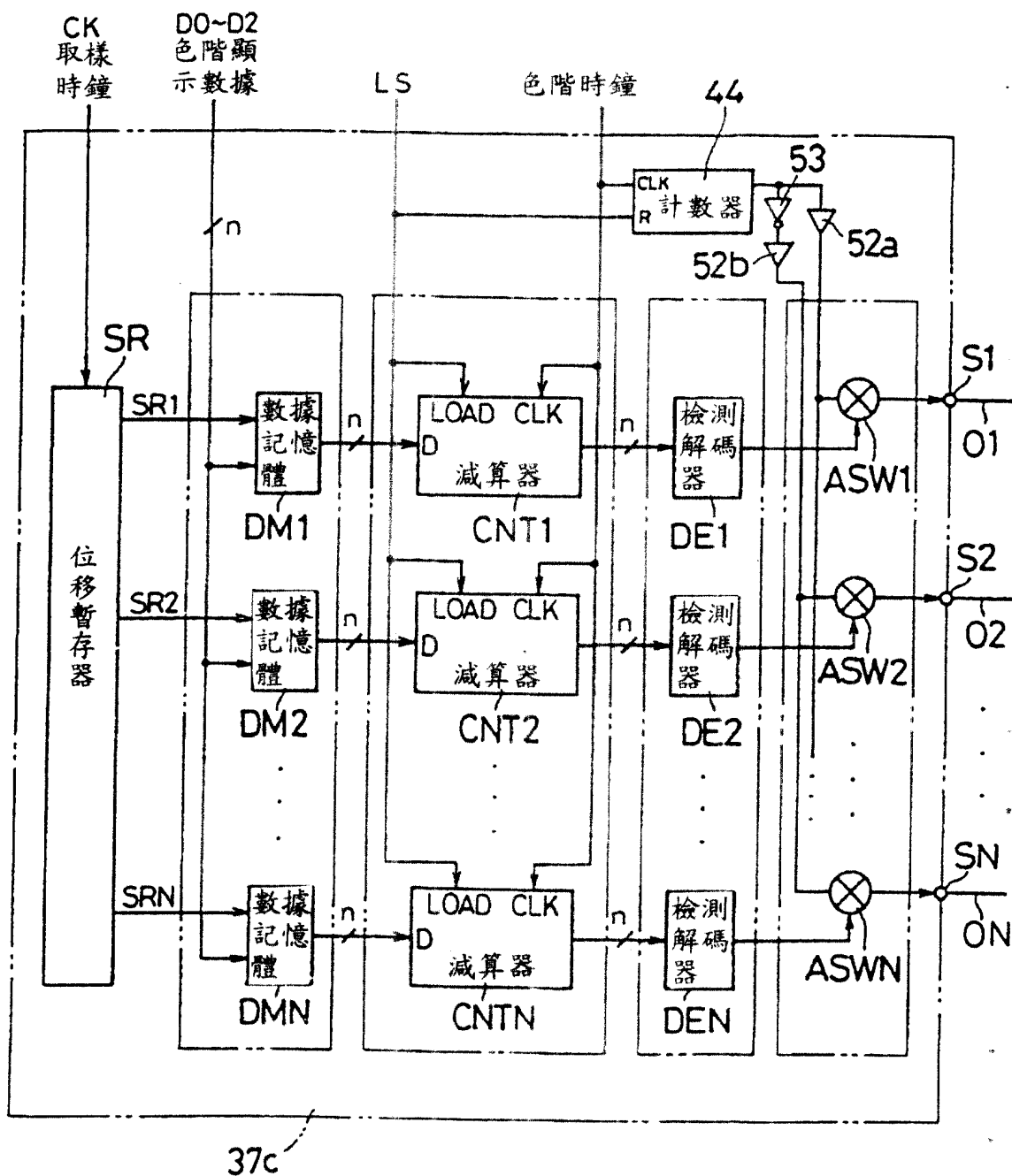
[圖 14]



[圖 15]

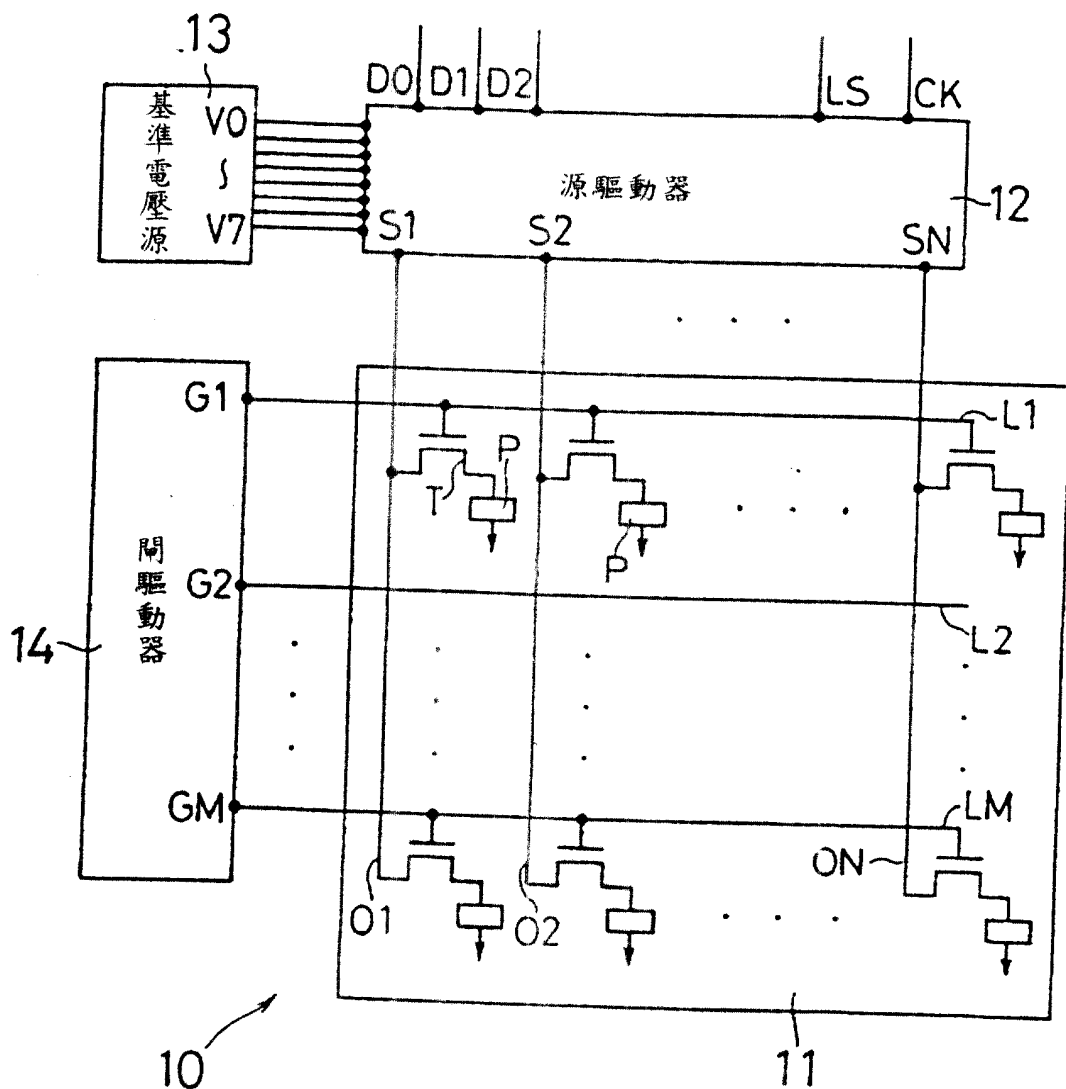


[圖 16]



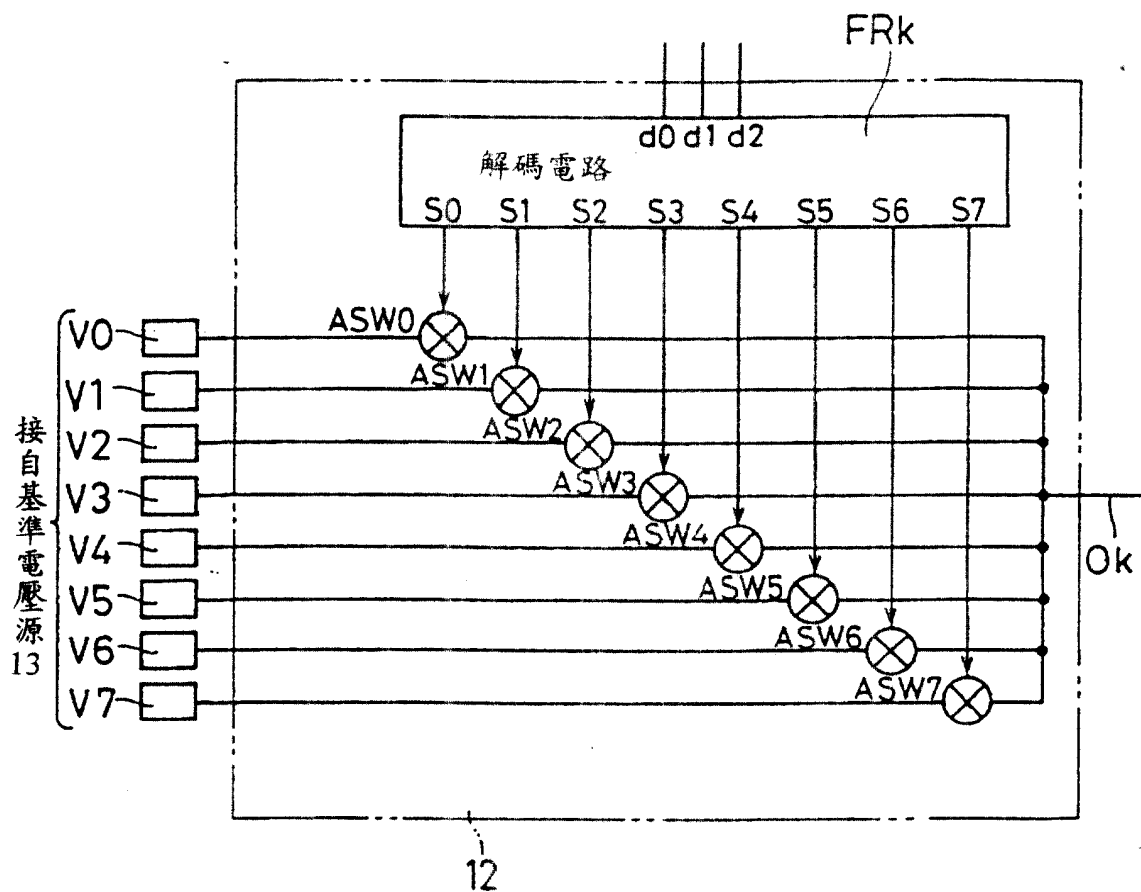
[圖 17]

先前技術



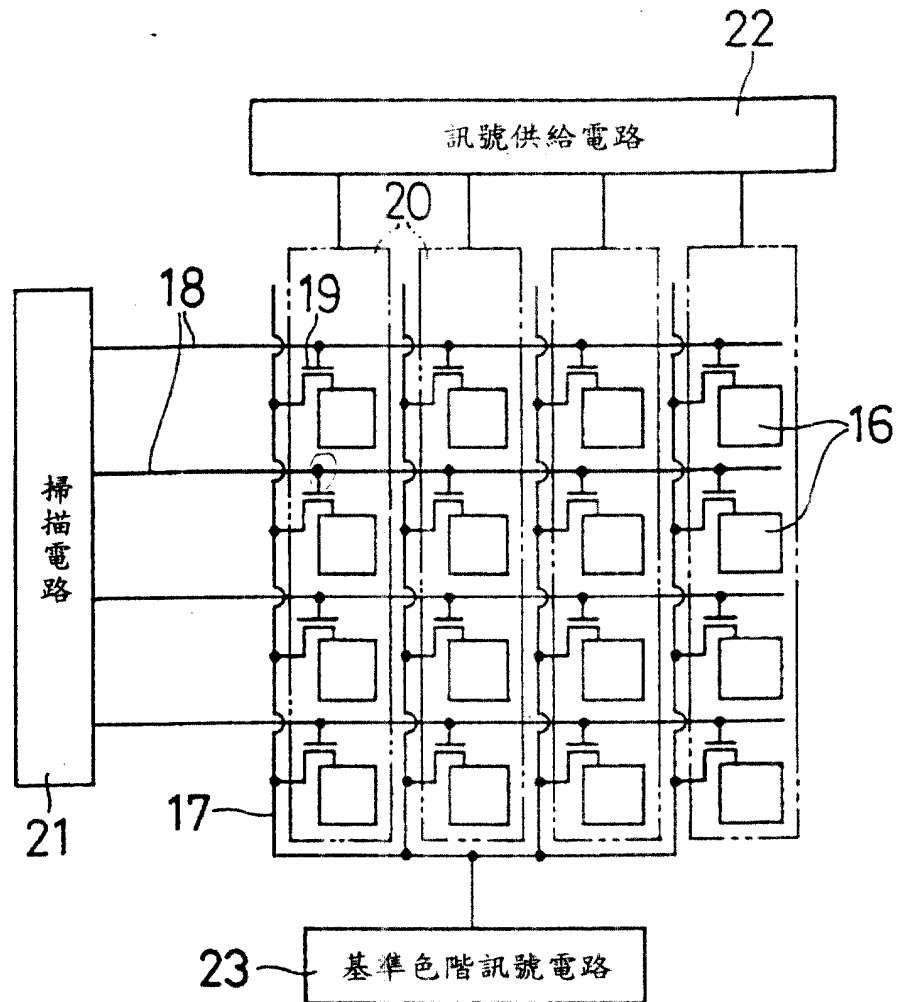
[圖 18]

先前技術



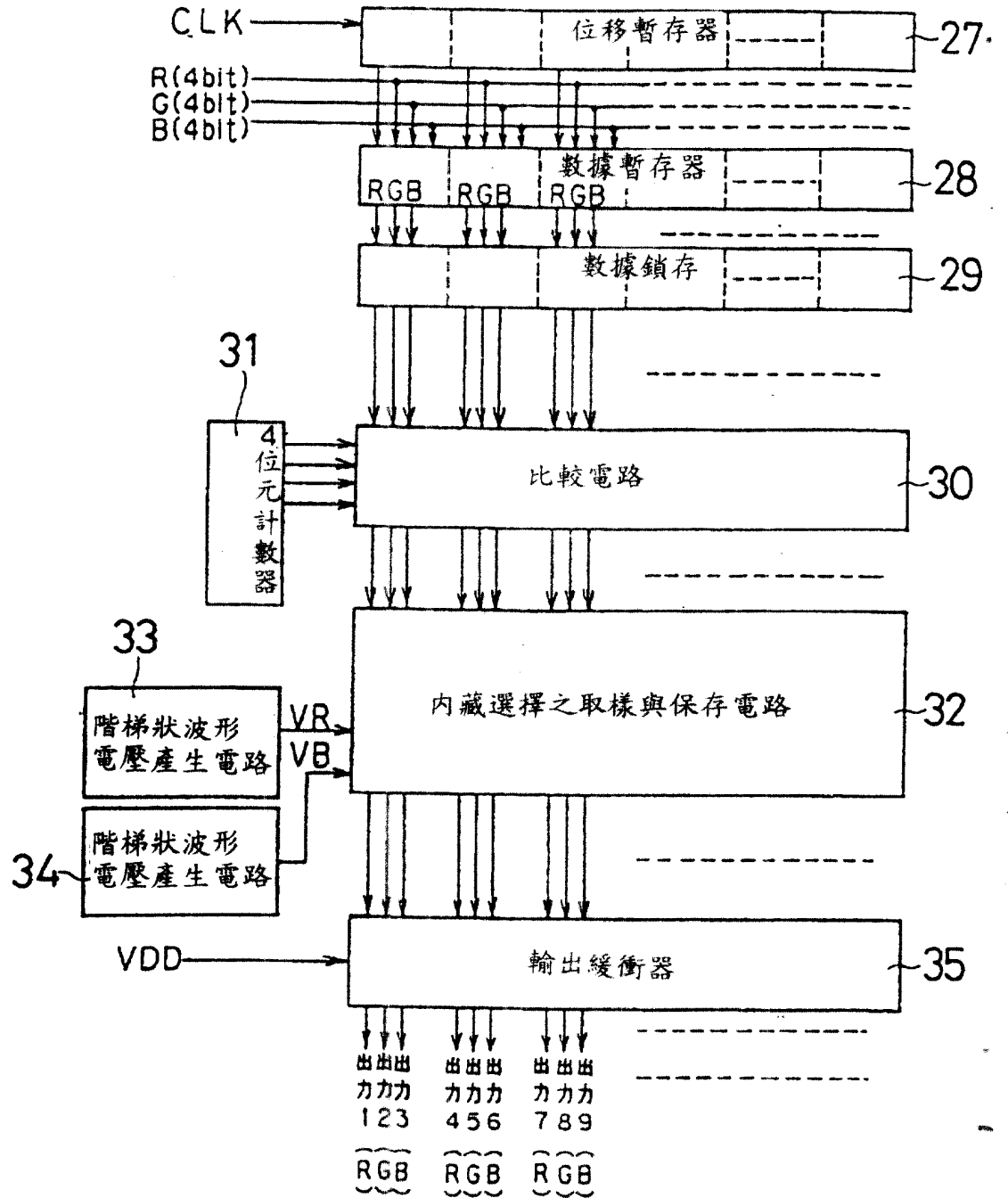
[圖 19]

先前技術



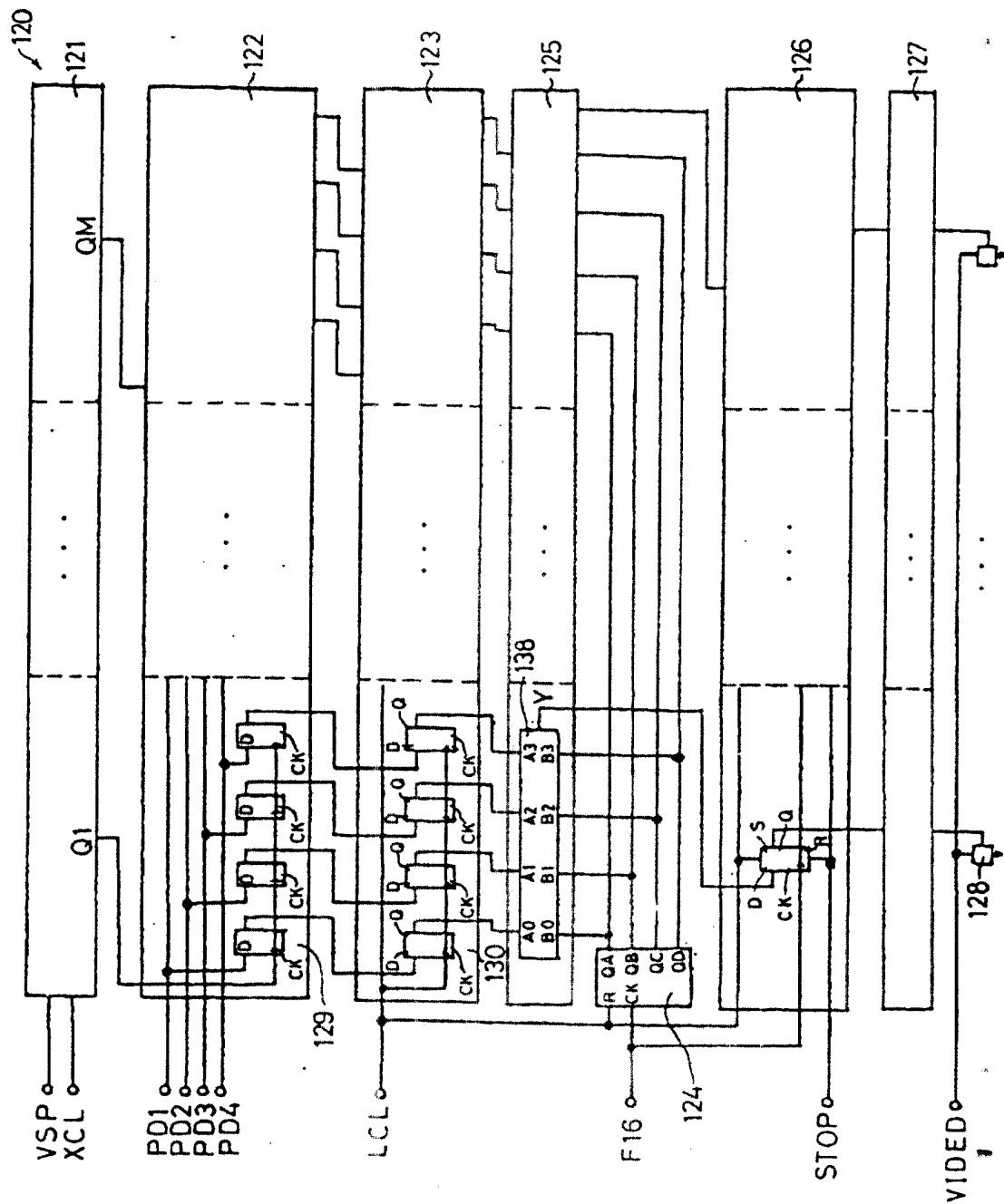
[圖 20]

先前技術



[圖 21]

先前技術



[圖 22]

先前技術

