

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成31年3月7日(2019.3.7)

【公表番号】特表2017-532605(P2017-532605A)

【公表日】平成29年11月2日(2017.11.2)

【年通号数】公開・登録公報2017-042

【出願番号】特願2017-520952(P2017-520952)

【国際特許分類】

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 2 F 1/133 (2006.01)

【 F I 】

G 0 9 G 3/36

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 2 2 D

G 0 9 G 3/20 6 4 2 K

G 0 9 G 3/20 6 4 2 A

G 0 9 G 3/20 6 2 3 U

G 0 2 F 1/133 5 5 0

【誤訳訂正書】

【提出日】平成31年1月12日(2019.1.12)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 0 7

【訂正方法】変更

【訂正の内容】

【 0 0 0 7 】

本発明の表示パネルは、

表示パネルであって、

前記表示パネルの行方向に沿った配線であるスキャンラインを列方向の上から下に複数本配線し、前記スキャンラインを列方向の上から下に順に、G 1、G 2、・・・G 2 n - 1、G 2 n・・・とし、

前記表示パネルの列方向に沿った配線であるデータラインを行方向の左から右に複数本配線し、前記データラインを行方向の左から右に順に、D 1、D 2、・・・D 2 m - 1、D 2 m・・・とし、

前記スキャンラインと前記データラインとの各交差部にそれぞれ薄膜トランジスタを設け、

前記薄膜トランジスタのソース電極をキャパシタを介して充電電極に接続し、前記薄膜トランジスタのグリッド電極を前記スキャンラインと接続し、薄膜トランジスタのドレイン電極を前記データラインと接続して、前記スキャンラインと前記データラインとの各交差部に画素単位を設け、

さらに、前記表示パネルの行方向の左側の端が右側の端にファンアウト領域を設け、

このファンアウト領域には、

前記スキャンラインにスキャンパルスを順次出力する集積回路チップと、

前記各スキャンラインと前記集積回路チップとを繋ぐように複数のファンアウトラインと、を設け、

前記ファンアウトラインを列方向の上から下に F 1、F 2、・・・F 2 n - 1、F 2 n・・・とし、

前記ファンアウトラインには、列方向の上から下に順にスキャンパルスがハイになるように前記集積回路チップからスキャンパルスが順次出力されるようになっていて、

ここで、

前記各ファンアウトラインは、2本一組のペア同士で前記各スキャンラインと交差するように接続されており、すなわち、

ファンアウトラインF 2 n - 1とスキャンラインG 2 nとを接続し、かつ、ファンアウトラインF 2 nとスキャンラインG 2 n - 1とを接続し、

さらに、

データラインD 2 m - 1に対応する列の前記画素単位は、上からR（赤）、G（緑）、B（青）の配色順序であり、かつ、データラインD 2 mに対応する列の前記画素単位は、上からB（青）、G（緑）、R（赤）の配色順序である

ことを特徴とする。

【誤訳訂正2】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

表示パネルであって、

前記表示パネルの行方向に沿った配線であるスキャンラインを列方向の上から下に複数本配線し、前記スキャンラインを列方向の上から下に順に、G 1、G 2、・・・G 2 n - 1、G 2 n・・・とし、

前記表示パネルの列方向に沿った配線であるデータラインを行方向の左から右に複数本配線し、前記データラインを行方向の左から右に順に、D 1、D 2、・・・D 2 m - 1、D 2 m・・・とし、

前記スキャンラインと前記データラインとの各交差部にそれぞれ薄膜トランジスタを設け、

前記薄膜トランジスタのソース電極をキャパシタを介して充電電極に接続し、前記薄膜トランジスタのグリッド電極を前記スキャンラインと接続し、薄膜トランジスタのドレイン電極を前記データラインと接続して、前記スキャンラインと前記データラインとの各交差部に画素単位を設け、

さらに、前記表示パネルの行方向の左側の端か右側の端にファンアウト領域を設け、

このファンアウト領域には、

前記スキャンラインにスキャンパルスを順次出力する集積回路チップと、

前記各スキャンラインと前記集積回路チップとを繋ぐように複数のファンアウトラインと、を設け、

前記ファンアウトラインを列方向の上から下にF 1、F 2、・・・F 2 n - 1、F 2 n・・・とし、

前記ファンアウトラインには、列方向の上から下に順にスキャンパルスがハイになるように前記集積回路チップからスキャンパルスが順次出力されるようになっていて、

ここで、

前記各ファンアウトラインは、2本一組のペア同士で前記各スキャンラインと交差するように接続されており、すなわち、

ファンアウトラインF 2 n - 1とスキャンラインG 2 nとを接続し、かつ、ファンアウトラインF 2 nとスキャンラインG 2 n - 1とを接続し、

さらに、

データラインD 2 m - 1に対応する列の前記画素単位は、上からR（赤）、G（緑）、B（青）の配色順序であり、かつ、データラインD 2 mに対応する列の前記画素単位は、上からB（青）、G（緑）、R（赤）の配色順序である

ことを特徴とする表示パネル。