

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 10 月 13 日(13.10.2011)

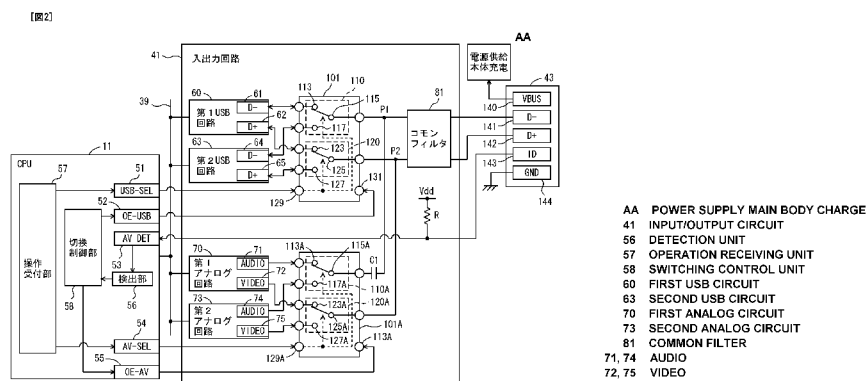
PCT

(10) 国際公開番号
WO 2011/125998 A1

- (51) 国際特許分類:
G06F 13/38 (2006.01) H04N 5/225 (2006.01)
G06F 3/00 (2006.01)
- (21) 国際出願番号: PCT/JP2011/058575
- (22) 国際出願日: 2011 年 4 月 5 日(05.04.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-088056 2010 年 4 月 6 日(06.04.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社 (Sanyo Electric Co., Ltd.) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 春名 隆夫 (HARUNA Takao) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP).
- (74) 代理人: 中川 雅博 (NAKAGAWA Masahiro); 〒5400033 大阪府大阪市中央区石町 1-1-1 天満橋千代田ビル 2 号館 5 階 中川特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: ELECTRONIC APPARATUS

(54) 発明の名称: 電子機器



(57) Abstract: Disclosed is an electronic apparatus for reducing the number of connectors. A digital video camera is provided with a USB socket (43) which can be connected either to an analog cable, which can be connected to an analog apparatus capable of inputting an analog signal, or to a digital cable, which can be connected to a digital apparatus capable of inputting and outputting a USB signal; first and second analog circuits (70 and 73) for outputting the analog signal; first and second USB circuits (60 and 63) for inputting and outputting a USB signal; and USB switches (110 and 110A) for connecting to either the first and second analog circuits (70 and 73) or the first and second USB circuits (60 and 63).

(57) 要約: 【課題】 コネクタの数を少なくすること。【解決手段】 デジタルビデオカメラは、アナログ信号を入力可能なアナログ機器と接続可能なアナログケーブルおよび USB 信号を入出力可能なデジタル機器と接続可能なデジタルケーブルのうちいずれか一方と接続が可能な USB ソケット 43 と、アナログ信号を出力する第 1 および第 2 アナログ回路 70, 71 と、USB 信号を入出力する第 1 および第 2 USB 回路 60, 63 と、USB ソケット 43 を、第 1 および第 2 アナログ回路 70, 71、第 1 および第 2 USB 回路 60, 63 のいずれかと接続する USB スイッチ 110, 110A と、を備える。

WO 2011/125998 A1

明 細 書

発明の名称 ： 電子機器

技術分野

[0001] この発明は、電子機器に関し、特に外部にアナログまたはデジタルの２種類の信号を出力可能な電子機器に関する。

背景技術

[0002] 外部に接続される機器に応じてデジタル信号とアナログ信号のいずれかを出力する電子機器が知られている。特開２００６－２９３４４０号公報（特許文献１）には、外部からの制御信号を入力する入力端子、アナログ信号を出力するアナログ出力端子及びデジタル信号を出力するデジタル出力端子を含む機器コネクタを有する機器との接続が可能な電気機器において、前記機器コネクタとの接続が可能な接続コネクタを備え、該接続コネクタは、前記入力端子との接続を行なって制御信号を出力する出力端子と、前記アナログ出力端子から出力されたアナログ信号を入力するアナログ入力端子と、前記デジタル出力端子から出力されたデジタル信号を入力するデジタル入力端子と、を含むことを特徴とする電気機器が記載されている。

[0003] しかしながら、従来の電気機器は、アナログ信号用の端子と、デジタル信号用の端子とを設けなければならない。特に、外部の機器と接続される端子を含むコネクタは、機器の外部からケーブルが接続できるように、外装に設けなければならない。このため、機器を小型化することができないといった問題があった。

特許文献１：特開２００６－２９３４４０号公報

発明の概要

発明が解決しようとする課題

[0004] この発明は上述した問題点を解決するためになされたもので、この発明の目的の１つは、コネクタの数を少なくした電子機器を提供することである。

課題を解決するための手段

[0005] 上述した目的を達成するためにこの発明のある局面によれば、電子機器は、アナログ信号を入力可能なアナログ機器と接続可能なアナログケーブルおよびデジタル信号を入出力可能なデジタル機器と接続可能なデジタルケーブルのうちいずれか一方と接続が可能なコネクタと、アナログ信号を出力するアナログ回路と、デジタル信号を入出力するデジタル回路と、コネクタを、アナログ回路およびデジタル回路のいずれか一方と接続する切換手段と、を備える。

[0006] 例えば、デジタル回路がUSB回路である場合、コネクタを、アナログ回路およびUSB回路のいずれか一方と接続するので、1つのコネクタからアナログ信号とUSB信号とのいずれか一方を出力することができる。その結果、コネクタの数を少なくした電子機器を提供することができる。

[0007] 好ましくは、コネクタは、ID端子とGND端子とデータ通信端子とを少なくとも有し、アナログケーブルは、ID端子とGND端子とを接続しており、USBケーブルは、ID端子を開放しており、切換手段は、ID端子を所定の電圧にプルアップするプルアップ手段と、ID端子の電圧を検出する検出手段と、を含む。

[0008] この局面に従えば、コネクタにアナログケーブルが接続されると、ID端子が接地され、コネクタにUSBケーブルが接続されると、ID端子が所定の電圧にプルアップされる。このため、コネクタにアナログケーブルが接続されたことを検出することができる。

[0009] 好ましくは、切換手段は、ダイナミックレンジがプラス側の所定範囲に制限され、コネクタとUSB回路との間に設けられ、コネクタのデータ通信端子とUSB回路とを接続する接続状態および非接続状態のいずれかに切り換える第1コネクタスイッチと、ダイナミックレンジがプラス側の所定範囲に制限され、コネクタとアナログ回路との間に設けられ、コネクタのデータ通信端子とアナログ回路とを接続する接続状態および非接続状態のいずれかに切り換える第2コネクタスイッチと、第1コネクタスイッチおよび第2コネクタスイッチを制御する制御手段と、第2コネクタスイッチとコネクタとの

間に直列接続されるコンデンサと、を含み、制御手段は、検出手段と、検出手段により所定の電圧が検出される間は、第 1 コネクタスイッチを接続状態にし、第 2 コネクタスイッチを非接続状態にし、検出手段により所定の電圧が検出されない間は、第 2 コネクタスイッチを接続状態にし、第 1 コネクタスイッチを非接続状態にする切換制御手段と、を含む。

[0010] この局面に従えば、アナログ回路とコネクタとの間にコンデンサが直列に接続されるので、アナログ回路から出力されるアナログ信号の直流成分を除去したアナログ信号をコネクタから出力することができる。また、コンデンサが、第 2 コネクタスイッチとコネクタとの間に接続されるので、直流成分を除去する前のアナログ信号が第 2 コネクタスイッチに入力されるので、ダイナミックレンジがプラス側の所定範囲に制限される第 2 コネクタスイッチを用いることができる。

[0011] 好ましくは、データ通信端子は、第 1 のデータ通信端子と、第 2 のデータ通信端子と、を含み、アナログ回路は、ビデオ信号出力端子と、オーディオ信号出力端子と、を有し、アナログ回路は、ビデオ信号出力端子からビデオ信号出力し、オーディオ信号出力端子からオーディオ信号を出力し、第 1 のデータ通信端子は、ビデオ信号出力端子と接続され、第 2 のデータ通信端子は、オーディオ信号出力端子と接続され、コンデンサは、第 2 のデータ通信端子とオーディオ信号出力端子との間に接続される。

[0012] 好ましくは、切換手段は、コネクタとアナログ回路および USB 回路との間に設けられ、コネクタのデータ通信端子をアナログ回路と USB 回路とのいずれか一方に接続するコネクタスイッチと、コネクタスイッチを制御する制御手段と、を含み、制御手段は、検出手段と、検出手段により所定の電圧が検出される間は、コネクタのデータ通信端子を USB 回路に接続する指示をコネクタスイッチに出力し、検出手段により所定の電圧が検出されない間は、コネクタのデータ通信端子をアナログ回路に接続する指示をコネクタスイッチに出力する切換制御手段と、を含む。

[0013] この局面に従えば、コネクタにアナログケーブルが接続される場合に、コ

ネクタにアナログ回路を接続し、コネクタにアナログケーブルが接続されていない場合に、コネクタにUSB回路を接続する。このため、コネクタに接続されるケーブルに対応して回路を切り換えることが可能な電子機器を提供することができる。

[0014] 好ましくは、コネクタは、ID端子とGND端子とデータ通信端子とを少なくとも有し、アナログケーブルに接続されるアナログ機器は、アナログケーブルがコネクタに接続された状態で、ID端子を接地し、デジタルケーブルは、ID端子を開放しており、切換手段は、ID端子を所定の電圧にプルアップするプルアップ手段と、ID端子の電圧を検出する検出手段と、を含む。

[0015] 好ましくは、切換手段は、検出手段により所定の値よりも小さいID端子の電圧が検出された後は、ID端子をアナログ回路と接続する切換スイッチを含む。

[0016] 好ましくは、切換手段は、コネクタとアナログ回路およびデジタル回路との間に設けられ、コネクタのデータ通信端子をアナログ回路とデジタル回路とのいずれか一方に接続するコネクタスイッチと、コネクタスイッチを制御する制御手段と、をさらに含み、制御手段は、検出手段と、検出手段により所定の値よりも小さいID端子の電圧が検出される前は、コネクタのデータ通信端子をデジタル回路に接続する指示をコネクタスイッチに出力し、検出手段により所定の値よりも小さいID端子の電圧が検出された後は、コネクタのデータ通信端子をアナログ回路に接続する指示をコネクタスイッチに出力する切換制御手段と、を含む。

図面の簡単な説明

[0017] [図1]本実施の形態の1つにおけるビデオカメラの構成の概略を示すブロック図である。

[図2]入出力回路の構成の一例をUSBソケットおよびCPUとともに示すブロック図である。

[図3]アナログケーブルの一例を示す図である。

[図4] USBケーブルの一例を示す図である。

[図5] 第1の実施の形態における切換処理の流れの一例を示すフローチャートである。

[図6A] 第1 USBスイッチおよび第2 USBスイッチの配置の一例を示す平面図である。

[図6B] A-A線断面図である。

[図7] 第2の実施の形態における入出力回路の構成の一例をUSBソケットおよびCPUとともに示すブロック図である。

[図8] 第2の実施の形態における切換処理の流れの一例を示すフローチャートである。

[図9] 第3の実施の形態におけるアナログケーブルの一例を示す図である。

[図10] 第3の実施の形態における入出力回路の構成の一例をUSBソケットおよびCPUとともに示すブロック図である。

[図11] 第3の実施の形態における切換処理の流れの一例を示すフローチャートである。

発明を実施するための形態

[0018] 以下、本発明の実施の形態について図面を参照して説明する。以下の説明では同一の部品には同一の符号を付してある。それらの名称および機能も同じである。したがってそれらについての詳細な説明は繰り返さない。

[0019] <第1の実施の形態>

本実施の形態においては、電子機器の一例としてビデオカメラについて説明する。図1は、本実施の形態の1つにおけるビデオカメラの構成の概略を示すブロック図である。図1を参照して、デジタルビデオカメラ10は、デジタルビデオカメラ10の全体を制御する中央演算装置（CPU）11と、CPU11が実行するためのプログラム等を記憶するROM（Read Only Memory）13と、イメージセンサ15と、操作部17と、マイクロホン21と、アナログ／デジタル変換部（A/D）19、23と、メモリ制御部25と、SDRAM（Synchronous Dynamic

Random Access Memory) 27と、液晶表示装置(LCD) 31と、LCDドライバ29と、JPEG(Joint Photographic Experts Group) -CODEC33と、MP EG(Moving Picture Experts Group) -CODEC35と、大容量記憶装置としてのハードディスクドライブ(HDD) 37と、入出力回路41と、USBソケット43と、を含む。

[0020] CPU11、メモリ制御部25、JPEG-CODEC33、MPEG-CODEC35および入出力回路41それぞれは、バス39に接続されている。イメージセンサ15は、レンズを介して結像する被写体像の画像を光電変換した画像をA/D19に出力する。A/D19は、入力されるアナログ信号の画像のデータをデジタル信号に変換し、メモリ制御部25に出力する。

[0021] また、マイクロホン21は、音を集音し、アナログ信号の音データを、A/D23に出力する。A/D23は、マイクロホン21から入力されるアナログ信号の音データをデジタル信号に変換し、メモリ制御部25に出力する。

[0022] メモリ制御部25は、A/D19から入力される画像をSDRAM27の表示画像エリアに格納し、A/D23から入力される音をSDRAM27の音エリアに格納する。LCDドライバ29は、SDRAM27の表示画像エリアに格納された画像のデジタル信号のデータを、R(赤)G(緑)B(青)のアナログ信号のデータに変換し、LCD31に出力する。これにより、LCD31に画像が表示される。

[0023] 操作部17は、ユーザの操作を受け付けるための複数のボタンを有する。また、操作部17は、LCD31に重畳して設けられるタッチパネルを含み、ユーザがLCD31の表示面を指で指示すると、指示された位置を受け付ける。

[0024] JPEG-CODEC33は、CPU11により制御され、SDRAM27に格納されたデジタル信号の画像データを圧縮符合化し、JPEGフォー

マットの符号化データに変換し、また、J P E Gフォーマットの符号化データを復号し、デジタル信号の画像データに変換する。

[0025] M P E G-C O D E C 3 5は、C P U 1 1により制御され、S D R A M 2 7に時系列に格納される複数フレームの画像のデータと、音のデータとを圧縮符号化し、M P E Gフォーマットの符号化データに変換し、また、M P E Gフォーマットの符号化データを復号し、画像のデータと音のデータとに変換する。J P E G-C O D E C 3 3が、1フレームの画像を符号化または復号するのに対して、M P E G-C O D E C 3 5は、複数フレームの画像からなる動画像と音のデータを符号化または復号する。

[0026] H D D 3 7には、J P E G-C O D E C 3 3によりJ P E Gフォーマットに変換された符号化データおよびM P E G-C O D E C 3 5によりM P E Gフォーマットに変換された符号化データが記憶される。

[0027] なお、ここでは、大容量記憶装置としてH D D 3 7を備える例を説明したが、H D D 3 7に代えて、内蔵のフラッシュメモリであってもよいし、着脱可能な光ディスク（C D-R O M（C o m p a c t D i s c-R e a d O n l y M e m o r y）／M O（M a g n e t i c O p t i c a l D i s c／M D（M i n i D i s c）／D V D（D i g i t a l V e r s a t i l e D i s c））、I Cカード（メモリカードを含む）、光カード、マスクROM、EPROM（E r a s a b l e P r o g r a m m a b l e R O M）、EEPROM（E l e c t r i c a l l y E P R O M）などを用いてもよい。

[0028] 図2は、入出力回路の構成の一例をU S BソケットおよびC P Uとともに示すブロック図である。図2を参照して、入出力回路41は、第1 U S B回路60と、第2 U S B回路63と、第1アナログ回路70と、第2アナログ回路73と、第1 U S Bスイッチ101と、第2 U S Bスイッチ101Aと、コンデンサC1と、コモンフィルタ81と、プルアップ抵抗Rと、を含む。第1 U S Bスイッチおよび第2 U S Bスイッチ101Aは、コネクタスイッチの一例である。

[0029] USBソケット43は、アナログ信号を入力可能なアナログ機器と接続が可能なアナログケーブルおよびデジタル信号を入出力可能なデジタル機器と接続が可能なUSBケーブルのうちいずれか一方と接続が可能なコネクタである。USBソケット43は、USB規格で定められたミニUSBまたはマイクロUSBのピン配置を有するコネクタである。ここでは、USBソケット43を、ミニUSBの規格で定められたピン配置のコネクタとする場合を例に説明する。USBソケット43は、VBUS端子140と、D⁻端子141と、D⁺端子142と、ID端子143と、GND端子144と、を含む。

[0030] ここで、USBソケット43に接続可能なUSBケーブルおよびアナログケーブルについて説明する。図3は、アナログケーブルの一例を示す図である。図3を参照して、アナログケーブル1は、一端にUSBプラグ45を有し、他端に2つのピンプラグ46、47を有する。アナログケーブル1のUSBプラグ45は、USB規格で定められたミニUSBのピン配置に従って配置されたVBUS端子、D⁻端子、D⁺端子、ID端子およびGND端子を含む。USBプラグ45がデジタルビデオカメラ10のUSBソケット43に接続されると、USBプラグ45が有するVBUS端子、D⁻端子、ID端子およびGND端子は、デジタルビデオカメラ10のUSBソケット43が有するVBUS端子140、D⁻端子141、D⁺端子142、ID端子143およびGND端子144とそれぞれ電氣的に接続される。

[0031] USBプラグ45は、ID端子とGND端子とを電氣的に接続している。USBプラグ45のD⁻端子はピンプラグ46とケーブルによって接続されており、USBプラグ45のD⁺端子はピンプラグ47とケーブルによって接続されている。ピンプラグ46、47は、テレビジョン受像機、モニター等の表示装置が備えるアナログの映像入力端子および音声入力端子とそれぞれ接続可能なコネクタである。

[0032] 図4は、USBケーブルの一例を示す図である。図4を参照して、USBケーブル2は、一端にUSBプラグ48を有し、他端にUSBプラグ49を

有する。USBプラグ48は、USB規格で定められたミニUSBのピン配置に従って配置されたVBUS端子、Dー端子、D＋端子およびID端子を含む。USBプラグ49は、USB規格で定められたUSB A端子であり、VBUS端子、Dー端子およびD＋端子を含み、ID端子を有さない。USBケーブル2のUSBプラグ48が有するVBUS端子、Dー端子、D＋端子は、USBケーブル2のUSBプラグ49が有するVBUS端子、Dー端子、D＋端子とケーブルで電氣的にそれぞれ接続される。なお、USBケーブル2のUSBプラグ48が有するID端子は、開放されている。

[0033] USBプラグ48は、デジタルビデオカメラ10に設けられたUSBソケット43と接続が可能である。したがって、USBケーブル2のUSBプラグ48がデジタルビデオカメラ10のUSBソケット43に接続されると、USBケーブル2のUSBプラグ48が有するVBUS端子、Dー端子、D＋端子およびID端子は、デジタルビデオカメラ10のUSBソケット43が有するVBUS端子140、Dー端子141、D＋端子142およびID端子143とそれぞれ電氣的に接続される。

[0034] USBケーブル2のUSBプラグ48がデジタルビデオカメラ10が有するUSBソケット43に接続される場合、USBプラグ49は、パーソナルコンピューター（PC）等の電子機器に設けられたUSBソケットと接続される。

[0035] 図2に戻って、CPU11は、BUS39を介して、第1USB回路60、第2USB回路63、第1アナログ回路70、第2アナログ回路73と接続されており、第1USB回路60、第2USB回路63、第1アナログ回路70および第2アナログ回路73をそれぞれ制御する。また、CPU11は、USBーSEL端子51、OEーUSB端子52、AVーDET端子53、AVーSEL端子54およびOEーAV端子55と、を有する。

[0036] 第1USB回路60は、CPU11とBUS39を介して接続され、CPU11により制御されてUSB信号を入出力する回路である。第1USB回路60は、デジタル信号の入出力端子としてDー端子61と、D＋端子62

と、を含む。

[0037] 第2 USB回路63は、CPU11とBUS39を介して接続され、CPU11により制御されてUSB信号を入出力する回路である。第2 USB回路63は、デジタル信号の入出力端子としてD-端子64と、D+端子65と、を含む。

[0038] 第1 USBスイッチ101と、第2 USBスイッチ101Aとは、ダイナミックレンジがプラス側の所定の範囲に制限された同じ性能を有する電子部品である。第1 USBスイッチ101および第2 USBスイッチ101Aの構成は同じである。図2においては、第1 USBスイッチ101および第2 USBスイッチ101Aそれぞれが有する部品には同じ数字を含む符号を付し、第2 USBスイッチ101Aが有する部品に付した符号は、第1 USBスイッチ101が有する部品に付した符号の番号の後に文字「A」を添えた符号で示している。

[0039] ここでは、第1 USBスイッチ101を例にその構成を説明する。第1 USBスイッチ101は、端子113、115、117を含む第1スイッチ110と、端子123、125、127を含む第2スイッチ120と、選択信号入力端子129と、接続信号入力端子131と、を含む。選択信号入力端子129は、後述するCPU11から第1選択状態または第2選択状態のいずれかを示す選択信号が入力される。接続信号入力端子131は、後述するCPU11から接続状態または非接続状態のいずれかを示す接続信号が入力される。

[0040] 第1スイッチ110は、選択信号入力端子129に入力される選択信号に基づいて、端子115を、端子113および端子117のいずれか一方と電氣的に接続するスイッチである。具体的には、第1スイッチ110は、選択信号入力端子129に第1選択状態を示す選択信号が入力される場合は端子115を端子113と電氣的に接続し、選択信号入力端子129に第2選択状態を示す選択信号が入力される場合は端子115を端子117と電氣的に接続する。

- [0041] 第2スイッチ120は、選択信号入力端子129に入力される選択信号に基づいて、端子125を、端子123および端子127のいずれか一方と電氣的に接続するスイッチである。具体的には、第2スイッチ120は、選択信号入力端子129に第1選択状態を示す選択信号が入力される場合は端子125を端子123と電氣的に接続し、選択信号入力端子129に第2選択状態を示す選択信号が入力される場合は端子125を端子127と電氣的に接続する。
- [0042] また、第1USBスイッチ101は、接続信号入力端子131に接続状態を示す接続信号が入力される場合、第1USBスイッチ101を能動化し、接続信号入力端子131に非接続状態を示す接続信号が入力される場合、第1USBスイッチ101を非能動化する。具体的には、第1USBスイッチ101は、接続信号入力端子131に非接続状態を示す接続信号が入力される場合、端子115および端子125を開放して回路を開き、接続信号入力端子131に接続状態を示す接続信号が入力される場合、端子115および端子125を開放することなく回路を閉じる。
- [0043] 第1USBスイッチ101の端子113および端子123は、第1USB回路60のD−端子61およびD+端子62にそれぞれ接続される。第1USBスイッチ101の端子117および端子127は、第2USB回路63のD−端子64およびD+端子65にそれぞれ接続される。第1USBスイッチ101の選択信号入力端子129および接続信号入力端子131は、CPU11のUSB−SEL端子51およびOE−USB端子52とそれぞれと接続される。第1USBスイッチ101の端子115および端子125は、USBソケット43のD−端子141およびD+端子142とそれぞれ接続される。
- [0044] 第1アナログ回路70は、CPU11とBUS39を介して接続され、CPU11により制御されてアナログ信号を出力する回路である。ここでは、第1アナログ回路70を、ビデオ信号とオーディオ信号とを出力する回路としている。第1アナログ回路70は、ビデオ信号の出力端子としてV I D E

オーディオ端子72と、オーディオ信号の出力端子としてAUDIO端子71と、を含む。第1アナログ回路70が出力するオーディオ信号は、交流のオーディオ信号に直流成分が付加されたアナログ信号である。

[0045] 第2アナログ回路73は、CPU11とBUS39を介して接続され、CPU11により制御されてアナログ信号を出力する回路である。ここでは、第2アナログ回路73を、ビデオ信号とオーディオ信号とを出力する回路としている。第2アナログ回路73は、ビデオ信号の出力端子としてVIDEO端子75と、オーディオ信号の出力端子としてAUDIO端子74と、を含む。第2アナログ回路73が出力するオーディオ信号は、交流のオーディオ信号に直流成分が付加されたアナログ信号である。

[0046] 第2USBスイッチ101Aの端子113Aおよび端子123Aは、第1アナログ回路70のAUDIO端子71およびVIDEO端子72にそれぞれ接続される。第2USBスイッチ101Aの端子117Aおよび端子127Aは、第2アナログ回路73のAUDIO端子74およびVIDEO端子75にそれぞれ接続される。第2USBスイッチ101Aの選択信号入力端子129Aおよび接続信号入力端子131Aは、CPU11のAV-SEL端子54およびOE-AV端子55にそれぞれ接続される。第2USBスイッチ101Aの端子115Aは、コンデンサC1の一端に接続され、コンデンサC1の他端は、第1USBスイッチ101の端子115とUSBソケット43のD-端子141とを接続する接続線の途中の点P1に接続される。換言すれば、第2USBスイッチ101Aの端子115Aは、USBソケット43のD-端子141と、コンデンサC1を介して接続される。コンデンサC1は、端子115AとD-端子141との間に直列に接続される。

[0047] 第2USBスイッチ101Aの端子125Aは、第1USBスイッチ101の端子125とUSBソケット43のD+端子142とを接続する接続線の途中の点P2に接続される。換言すれば、第2USBスイッチ101Aの端子125Aは、USBソケット43のD+端子142と接続される。

[0048] プルアップ抵抗Rは、USBソケット43のID端子143と電源Vdd

とを接続し、ID端子143の電圧をプルアップする。以下、プルアップ抵抗Rによりプルアップされた状態におけるID端子143の電圧をプルアップ電圧という。

[0049] コモンフィルタ81は、第1USBスイッチ101の端子115とUSBソケット43のD−端子141との間、および第1USBスイッチ101の端子125とUSBソケット43のD+端子142との間に配置される。なお、コモンフィルタ81を、点P1とD−端子141との間および点P2とD+端子142との間に配置しているが、第1USBスイッチ101の端子115とUSBソケット43のD−端子141との間、および第1USBスイッチ101の端子125とUSBソケット43のD+端子142との間であれば、端子115と点P1との間、および端子125と点P2との間であってもよい。

[0050] CPU11は、検出部56と、ユーザの操作を受け付ける操作受付部57と、切換制御部58と、を含む。検出部56は、USBソケット43のID端子143と接続されるAV−DET端子53の電圧を検出する。USBソケット43にアナログケーブル1のUSBプラグ45が接続される場合、USBソケット43のID端子143が接地されるので、AV−DET端子53の電圧がプルアップ電圧より低い電圧となる。一方、USBソケット43にUSBケーブル2のUSBプラグ48が接続される場合、USBソケット43のID端子143が開放されるので、AV−DET端子53の電圧がプルアップ電圧となる。USBソケット43に何も接続されていない場合、USBソケット43のID端子143が開放されたままなので、AV−DET端子53の電圧がプルアップ電圧となる。

[0051] 検出部56は、AV−DET端子53の電圧がプルアップ電圧より小さければ、アナログケーブル1が接続されたことを検出する。検出部56は、AV−DET端子53の電圧がプルアップ電圧より小さい間、切換制御部58に、アナログ選択信号を出力するが、AV−DET端子53の電圧がプルアップ電圧の間、切換制御部58に、USB選択信号を出力する。

- [0052] 切換制御部 58 は、検出部 56 から入力されるアナログ選択信号または USB 選択信号に基づいて、第 1 USB スイッチ 101 および第 2 USB スイッチ 101A の接続状態を切り換える。具体的には、切換制御部 58 は、検出部 56 から USB 選択信号が入力されている間は、第 1 USB スイッチ 101 に接続状態を示す接続信号を出力するとともに、第 2 USB スイッチ 101A に非接続状態を示す接続信号を出力する。また、切換制御部 58 は、検出部 56 からアナログ選択信号が入力されている間は、第 1 USB スイッチ 101 に非接続状態を示す接続信号を出力するとともに、第 2 USB スイッチ 101A に接続状態を示す接続信号を出力する。ここでは、接続状態を示す接続信号を HI、非接続状態を示す接続信号を LO としている。切換制御部 58 は、検出部 56 から USB 選択信号が入力されている間は、OE-USB 端子 52 を HI にするとともに、OE-AV 端子 55 を LO にし、検出部 56 からアナログ選択信号が入力されている間は、OE-USB 端子 52 を LO にするとともに、OE-AV 端子 55 を HI にする。
- [0053] 切換制御部 58 が第 1 USB スイッチ 101 に接続状態を示す接続信号を出力するとともに、第 2 USB スイッチ 101A に非接続状態を示す接続信号を出力する場合、換言すれば、OE-USB 端子 52 を HI にし、OE-AV 端子 55 を LO にする場合、第 1 USB スイッチ 101 は能動化し、第 2 USB スイッチ 101A は非能動化する。したがって、USB ソケット 43 と、第 1 USB 回路 60 と第 2 USB 回路 63 のいずれか一方が、接続される。
- [0054] 切換制御部 58 が第 1 USB スイッチ 101 に非接続状態を示す接続信号を出力するとともに、第 2 USB スイッチ 101A に接続状態を示す接続信号を出力する場合、換言すれば、OE-USB 端子 52 を LO にし、OE-AV 端子 55 を HI にする場合、第 1 USB スイッチ 101 は非能動化し、第 2 USB スイッチ 101A は能動化する。したがって、USB ソケット 43 と、第 1 アナログ回路 70 と第 2 アナログ回路 73 のいずれか一方が、接続される。

[0055] 操作受付部 57 は、ユーザが操作部 17 に入力する操作を受け付ける。操作部 17 は、第 1 設定ボタンと第 2 設定ボタンとを有する。第 1 設定ボタンは、第 1 USB 回路 60 と第 2 USB 回路 63 とを切り換えるスイッチである。第 2 設定ボタンは、第 1 アナログ回路 70 と第 2 アナログ回路 73 とを切り換えるスイッチである。操作受付部 57 は、ユーザが第 1 設定ボタンを第 1 USB 回路設定に切り換える操作を受け付けると、第 1 USB スイッチ 101 に第 1 選択状態を示す選択信号を出力し、ユーザが第 1 設定ボタンを第 2 USB 回路設定に切り換える操作を受け付けると、第 1 USB スイッチ 101 に第 2 選択状態を示す選択信号を出力する。また、操作受付部 57 は、ユーザが第 2 設定ボタンを第 1 アナログ回路設定に切り換える操作を受け付けると、第 2 USB スイッチ 101 A に第 1 選択状態を示す選択信号を出力し、ユーザが第 2 設定ボタンを第 2 アナログ回路設定に切り換える操作を受け付けると、第 2 USB スイッチ 101 A に第 2 選択状態を示す選択信号を出力する。

[0056] ここでは、第 1 選択状態を示す選択信号を H I、第 2 選択状態を示す選択信号を L O としている。操作受付部 57 は、ユーザが第 1 設定ボタンを第 1 USB 回路設定に切り換える操作を受け付けると、USB-SEL 端子 51 を H I にし、ユーザが第 1 設定ボタンを第 2 USB 回路設定に切り換える操作を受け付けると、USB-SEL 端子 51 を L O にする。操作受付部 57 は、ユーザが第 2 設定ボタンを第 1 アナログ回路設定に切り換える操作を受け付けると、AV-SEL 端子 54 を H I にし、ユーザが第 2 設定ボタンを第 2 アナログ回路設定に切り換える操作を受け付けると、AV-SEL 端子 54 を L O にする。

[0057] 操作受付部 57 が第 1 USB スイッチ 101 に第 1 選択状態を示す選択信号を出力する場合、換言すれば、USB-SEL 端子 51 を H I にする場合、第 1 USB スイッチ 101 は、選択信号入力端子 129 に第 1 選択状態を示す選択信号が入力され、第 1 USB 回路 60 と USB ソケット 43 とを接続する。具体的には、第 1 USB スイッチ 101 は、第 1 スイッチ 110 が

端子 115 を端子 113 と接続し、第 2 スイッチ 120 が端子 125 を端子 123 と接続する。操作受付部 57 が第 1 USB スイッチ 101 に第 2 選択状態を示す選択信号を出力する場合、換言すれば、USB-SEL 端子 51 を L O にする場合、第 1 USB スイッチ 101 は、選択信号入力端子 129 に CPU 11 から第 2 選択状態を示す選択信号が入力され、第 2 USB 回路 63 と USB ソケット 43 とを接続する。具体的には、第 1 USB スイッチ 101 は、第 1 スイッチ 110 が端子 115 を端子 117 とを接続し、第 2 スイッチ 120 が端子 125 を端子 127 とを接続する。

[0058] 操作受付部 57 が第 2 USB スイッチ 101 A に第 1 選択状態を示す選択信号を出力する場合、換言すれば、AV-SEL 端子 54 を H I にする場合、第 2 USB スイッチ 101 A は、選択信号入力端子 129 A に第 1 選択状態を示す選択信号が入力され、第 1 アナログ回路 70 と USB ソケット 43 とを接続する。具体的には、第 2 USB スイッチ 101 A は、第 1 スイッチ 110 A が端子 115 A を端子 113 A と接続し、第 2 スイッチ 120 A が端子 125 A を端子 123 A と接続する。操作受付部 57 が第 2 USB スイッチ 101 に第 2 選択状態を示す選択信号を出力する場合、換言すれば、AV-SEL 端子 54 を L O にする場合、選択信号入力端子 129 A に第 2 選択状態を示す選択信号が入力され、第 2 USB スイッチ 101 A は、第 2 アナログ回路 73 と USB ソケット 43 とを接続する。具体的には、第 2 USB スイッチ 101 A は、第 1 スイッチ 110 A が端子 115 A を端子 117 A と接続し、第 2 スイッチ 120 A が端子 125 A を端子 127 A と接続する。

[0059] コンデンサ C1 は、第 2 USB スイッチ 101 A の端子 115 A と USB ソケット 43 の D-端子 141 との間に直列に接続される。第 1 アナログ回路 70 または第 2 アナログ回路 73 が出力するオーディオ信号は、直流成分が付加されているので、第 1 アナログ回路 70 または第 2 アナログ回路 73 がオーディオ信号を出力する場合、USB ソケット 43 の D-端子 141 にはコンデンサ C1 により直流成分が除去されたオーディオ信号が入力される

。

[0060] 図5は、第1の実施の形態における切換処理の流れの一例を示すフローチャートである。切換処理は、CPU11がROM13に記憶された切換プログラムを実行することにより、CPU11により実行される処理である。図5を参照して、CPU11は、AV-DET端子53の電圧がプルアップ電圧か否かを判断する（ステップS01）。AV-DET端子53がプルアップ電圧ならば（ステップS01でYES）、処理をステップS07に進めるが、そうでなければ（ステップS01でNO）、処理をステップS02に進める。

[0061] ステップS02においては、第1USBスイッチ101を非接続状態にし、処理をステップS03に進める。具体的には、CPU11は、非接続状態を示す接続信号を第1USBスイッチ101に出力する。換言すれば、CPU11は、OE-USB端子52をLOにする。これにより、第1USBスイッチ101が端子115および端子125を開放して回路を開き、非接続状態になる。

[0062] ステップS03においては、第2USBスイッチ101Aを接続状態にし、処理をステップS04に進める。具体的には、CPU11は、接続状態を示す信号を第2USBスイッチ101Aに出力する。換言すれば、CPU11は、OE-AV端子55をHIにする。これにより、第2USBスイッチ101Aが端子115Aおよび端子125Aを開放することなく回路を閉じ、接続状態になる。

[0063] ステップS04においては、第1アナログ回路設定が受け付けられている否かを判断する。第1アナログ回路設定が受け付けられているならば（ステップS04でYES）、処理をステップS05に進めるが、そうでなければ（ステップS04でNO）、処理をステップS06に進める。

[0064] ステップS05においては、第1アナログ回路70を接続し、処理をステップS12に進める。具体的には、CPU11は、第1選択状態を示す選択信号を第2USBスイッチ101Aに出力する。換言すれば、CPU11は、

AV-SEL端子54をHIにする。これにより、第2USBスイッチ101Aは、第1アナログ回路70とUSBソケット43とを接続する。

[0065] ステップS06においては、第2アナログ回路73を接続し、処理をステップS12に進める。具体的には、CPU11は、第2選択状態を示す選択信号を第2USBスイッチ101Aに出力する。換言すれば、CPU11は、AV-SEL端子54をLOにする。これにより、第2USBスイッチ101Aは、第2アナログ回路73とUSBソケット43とを接続する。

[0066] 一方、ステップS07においては、第1USBスイッチ101を接続状態にし、処理をステップS08に進める。具体的には、CPU11は、接続状態を示す接続信号を第1USBスイッチ101に出力する。換言すれば、CPU11は、OE-USB端子52をHIにする。これにより、第1USBスイッチ101が回路を閉じ、接続状態になる。

[0067] ステップS08においては、第2USBスイッチ101Aを非接続状態にし、処理をステップS09に進める。具体的には、CPU11は、非接続状態を示す信号を第2USBスイッチ101Aに出力する。換言すれば、CPU11は、OE-AV端子55をLOにする。これにより、第2USBスイッチ101Aが端子115Aおよび端子125Aを開放し、非接続状態になる。

[0068] ステップS09においては、第1USB回路設定が受け付けられているかを判断する。第1USB回路設定が受け付けられているならば（ステップS09でYES）、処理をステップS10に進めるが、そうでなければ（ステップS09でNO）、処理をステップS11に進める。

[0069] ステップS10においては、第1USB回路60を接続し、処理をステップS12に進める。具体的には、CPU11は、第1選択状態を示す選択信号を第1USBスイッチ101に出力する。換言すれば、CPU11は、USB-SEL端子51をHIにする。これにより、第1USBスイッチ101は、第1USB回路60とUSBソケット43とを接続する。

[0070] ステップS11においては、第2USB回路63を接続し、処理をステッ

プS 1 2に進める。具体的には、CPU 1 1は、第2選択状態を示す選択信号を第1USBスイッチ1 0 1に出力する。換言すれば、CPU 1 1は、USB-SEL端子5 1をLOにする。これにより、第1USBスイッチ1 0 1は、第2USB回路6 3とUSBソケット4 3とを接続する。

[0071] ステップS 1 2においては、電源がオフになったか否かを判断する。電源がオフになったならば（ステップS 1 2でYES）、切換処理を終了するが、そうでなければ（ステップS 1 2でNO）、処理をステップS 0 1に戻す。

[0072] ここで、図2を参照して、第1USB回路6 0および第2USB回路6 3が入出力するUSB信号は、高周波の差動デジタル信号である。一方、第1USBスイッチ1 0 1の端子1 1 5とUSBソケット4 3のD-端子1 4 1との間の接続線は、点P 1でコンデンサC 1と接続されており、第1USBスイッチ1 0 1の端子1 2 3とUSBソケット4 3のD+端子1 4 2との間の接続線は、点P 2で第2USBスイッチ1 0 1 Aと接続されている。このため、点P 1とコンデンサC 1とを接続する第1接続線、および、点P 2と第2USBスイッチ1 0 1 Aとを接続する第2接続線が、第1USBスイッチ1 0 1の端子1 1 5とUSBソケット4 3のD-端子1 4 1との間の接続線および第1USBスイッチ1 0 1の端子1 2 3とUSBソケット4 3のD+端子1 4 2との間の接続線それぞれに流れるデジタル信号の波形品質に悪影響を与える。本実施の形態におけるデジタルビデオカメラ1 0は、第1接続線および第2接続線の上記悪影響を可能な限り小さくするため、両面基板2 0の表面に第1USBスイッチ1 0 1を配置し、裏面に第2USBスイッチ1 0 1 Aを配置している。

[0073] 図6 Aは、第1USBスイッチおよび第2USBスイッチの配置の一例を示す平面図である。図6 Bは、図6 AのA-A線断面図である。図6 Aを参照して、両面基板2 0の表面に、USBソケット4 3と、コモンフィルタ8 1と、第1USBスイッチ1 0 1と、コンデンサC 1と、が配置され、裏面に、第2USBスイッチ1 0 1 Aが配置される。コモンフィルタ8 1から伸

びる2つの配線パターンは、点P1および点P2において、それぞれ分岐している。点P1から分岐する1つの配線パターンは、第1USBスイッチ101に繋がり、他の配線パターンはスルーホール151に繋がる。また、点P2から分岐する1つの配線パターンは、第1USBスイッチ101に繋がり、他の配線パターンはコンデンサC1を経由してスルーホール152に繋がる。裏面においては、スルーホール151から伸びるパターンが第2USBスイッチ101Aに繋がり、スルーホール152から伸びるパターンが第2USBスイッチ101Aに繋がる。スルーホール151、152には表面の配線パターンと裏面の配線パターンとを接続する接続線が配置される。

[0074] このように、第1USBスイッチ101と第2USBスイッチ101Aとを両面基板の表裏にそれぞれ配置したので、同一面に配置した場合よりも、点P2と第2USBスイッチ101Aとの間に形成される配線パターン、点P2とコンデンサC1との間に形成される配線パターンの長さを短くすることができ、波形品質への悪影響を小さくすることができる。

[0075] 以上説明したように、第1の実施の形態におけるデジタルビデオカメラ10は、USBソケット43と、第1アナログ回路70および第2アナログ回路73と、第1USB回路60および第2USB回路63と、USBソケット43を第1アナログ回路70、第2アナログ回路73、第1USB回路60および第2USB回路63のいずれか1つと接続する切換手段と、を備える。

[0076] この局面に従えば、USBソケット43にアナログケーブル1が接続された場合は、USBソケット43を第1アナログ回路70および第2アナログ回路73のいずれか一方と接続し、USBソケット43にアナログケーブル1が接続されていない場合、特に、USBソケット43にUSBケーブル2が接続されている場合は、USBソケット43を第1USB回路60および第2USB回路63のいずれか一方と接続するので、1つのUSBソケット43からアナログ信号とデジタル信号とのいずれか一方を出力することができる。したがって、アナログ信号を出力するためのコネクタと、デジタル信

号を出力するためのコネクタとを別々に設ける必要がなく、コネクタの数を少なくすることができる。

[0077] また、アナログケーブル 1 は、I D 端子と G N D 端子とを接続しており、U S B ケーブル 2 は、I D 端子を開放しており、U S B ソケット 4 3 の I D 端子をプルアップ抵抗 R によってプルアップするので、U S B ソケット 4 3 にアナログケーブル 1 が接続されると、I D 端子が接地され、U S B ソケット 4 3 に U S B ケーブル 2 が接続されると、I D 端子がプルアップ電圧となる。このため、U S B ソケット 4 3 にアナログケーブル 1 が接続されたことを検出することができる。

[0078] さらに、第 2 U S B スイッチ 1 0 1 A の端子 1 1 5 A と U S B ソケット 4 3 の D - 端子 1 4 1 との間にコンデンサ C 1 を直列に接続するので、第 1 アナログ回路 7 0 または第 2 アナログ回路 7 3 から出力されるアナログ信号の直流成分を除去したアナログ信号を U S B ソケット 4 3 から出力することができる。また、コンデンサ C 1 が、第 2 U S B スイッチ 1 0 1 A と U S B ソケット 4 3 との間に接続されるので、直流成分を除去する前のアナログ信号が第 2 U S B スイッチ 1 0 1 A に入力される。このため、ダイナミックレンジがプラス側の所定範囲に制限された第 2 U S B スイッチ 1 0 1 A を用いることができる。

[0079] <変形例>

第 1 の実施の形態においては、C P U 1 1 が、U S B ソケット 4 3 の I D 端子 1 4 3 の電圧を検出することにより、U S B ソケット 4 3 にアナログケーブル 1 が接続されたか否かを C P U 1 1 が検出するようにした。変形例におけるデジタルビデオカメラ 1 0 においては、U S B ソケット 4 3 の I D 端子 1 4 3 を、第 1 U S B スイッチ 1 0 1 の接続信号入力端子 1 3 1 に接続するとともに、U S B ソケット 4 3 の I D 端子 1 4 3 を、反転器を介して第 2 U S B スイッチ 1 0 1 A の接続信号入力端子 1 3 1 A に接続する。この場合には、C P U 1 1 は、検出部 5 6 および切換制御部 5 8 を備える必要はない。

[0080] このように構成すれば、USBソケット43のID端子143が、プルアップ電圧（HI）ならば、第1USBスイッチ101の接続信号入力端子131にプルアップ電圧（HI）が印加されるとともに、第2USBスイッチ101Aの接続信号入力端子131Aにプルアップ電圧より低い電圧（LO）が印加され、USBソケット43のID端子143が、プルアップ電圧より低い電圧（LO）ならば、第1USBスイッチ101の接続信号入力端子131にプルアップ電圧より低い電圧（LO）が印加されるとともに、第2USBスイッチ101Aの接続信号入力端子131Aにプルアップ電圧（HI）が印加される。変形例におけるデジタルビデオカメラ10においても、第1の実施の形態におけるデジタルビデオカメラ10と同様の効果を奏することができる。

[0081] <第2の実施の形態>

第1の実施の形態における入出力回路41は、ダイナミックレンジがプラス側の所定の範囲に制限された第1USBスイッチ101および第2USBスイッチ101Aを用いた。第2の実施の形態における入出力回路41Aは、第1USBスイッチ101および第2USBスイッチ101Aの代わりに、ダイナミックレンジがプラス側に加えてマイナス側に所定の範囲を有する第3USBスイッチ101Bを設けるとしたものである。以下、第1の実施の形態に示した部品と同一部品には同一の符号を付し、詳細な説明は繰り返さない。

[0082] 図7は、第2の実施の形態における入出力回路の構成の一例をUSBソケットおよびCPUとともに示すブロック図である。図7を参照して、入出力回路41Aは、第1USB回路60と、第1アナログ回路70と、第3USBスイッチ101Bと、コモンフィルタ81と、プルアップ抵抗Rと、コンデンサC1と、を含む。第3USBスイッチ101Bは、コネクタスイッチの一例である。

[0083] CPU11Aは、BUS39を介して、第1アナログ回路70、第1USB回路60と接続されており、第1アナログ回路70、第1USB回路60

を制御する。また、CPU 11 Aは、SEL端子51 Aと、OE端子52 Aと、DET端子53 Aと、を有する。

[0084] 第3 USBスイッチ101 Bは、ダイナミックレンジがプラスとマイナスを有する点で、プラス側の所定の範囲に制限される第1 USBスイッチ101 および第2 USBスイッチ101 Aと異なるが、その他の構成は、第1 USBスイッチ101 および第2 USBスイッチ101 Aと同じである。図7においては、第3 USBスイッチ101 Bが有する部品には、第1 USBスイッチ101 が有する部品と同じ数字を含む符号を付し、第3 USBスイッチ101 Bが有する部品に付した符号は、第1 USBスイッチ101 が有する部品に付した符号の番号の後に文字「B」を添えた符号で示している。

[0085] 第3 USBスイッチ101 Bの端子113 Bおよび端子123 Bは、第1 USB回路60のD−端子61 およびD+端子62にそれぞれ接続される。第3 USBスイッチ101 Bの端子117 Bは、コンデンサC1の一端に接続され、コンデンサC1の他端は、第1アナログ回路70のAUDIO端子71に接続される。第3 USBスイッチ101 Bの端子127 Bは、第1アナログ回路70のVIDEO端子72に接続される。第3 USBスイッチ101 Bの選択信号入力端子129 Bおよび接続信号入力端子131 Bは、CPU 11のSEL端子51 AおよびOE端子52 Aにそれぞれ接続される。

[0086] 第3 USBスイッチ101 Bの端子115 Bは、USBソケット43のD−端子141とコモンフィルタ81を介して接続される。第3 USBスイッチ101 Bの端子125 Bは、USBソケット43のD+端子142とコモンフィルタ81を介して接続される。

[0087] コンデンサC1は、第1アナログ回路70のAUDIO端子71と、第3 USBスイッチ101 Bの端子117 Bとの間に直列に接続されている。第1アナログ回路70が出力するオーディオ信号は、直流成分が付加されているので、第1アナログ回路70がオーディオ信号を出力する場合、第3 USBスイッチ101 Bの端子117 BにはコンデンサC1により直流成分が除去されたオーディオ信号入力される。第3 USBスイッチ101 Bは、ダイ

ナミックレンジがプラスとマイナスに所定の範囲を有するので、第1アナログ回路70がオーディオ信号を出力する場合、コンデンサC1により直流成分が除去されたオーディオ信号がUSBソケット43のD-端子141に入力される。

[0088] プルアップ抵抗Rは、USBソケット43のID端子143と電源V_{dd}とを接続し、ID端子143の電圧をプルアップする。

[0089] CPU11は、検出部56Aと、切換制御部58Aと、を含む。検出部56Aは、DET端子53Aの電圧を検出する。DET端子53Aは、USBソケット43のID端子143と接続されている。USBソケット43にアナログケーブル1のUSBプラグ45が接続される場合、DET端子53Aの電圧がプルアップ電圧より低い電圧となる。一方、USBソケット43にUSBケーブル2のUSBプラグ48が接続される場合、DET端子53Aの電圧がプルアップ電圧となる。USBソケット43に何も接続されていない場合、DET端子53Aの電圧がプルアップ電圧となる。

[0090] 検出部56Aは、DET端子53Aの電圧がプルアップ電圧より小さければ、アナログケーブル1が接続されたことを検出する。検出部56Aは、DET端子53Aの電圧が所定のプルアップ電圧より小さい間、切換制御部58Aに、アナログ選択信号を出力するが、DET端子53Aの電圧がプルアップ電圧の間、切換制御部58Aに、USB選択信号を出力する。

[0091] 切換制御部58Aは、検出部56Aから入力されるアナログ選択信号またはUSB選択信号に基づいて、第3USBスイッチ101Bに接続指示を出力する。具体的には、切換制御部58Aは、検出部56AからUSB選択信号が入力されている間、第1選択状態を示す選択信号を出力し、検出部56Aからアナログ選択信号が入力されている間、第2選択状態を示す選択信号を出力する。ここでは、第1選択状態を示す選択信号をH_I、第2選択状態を示す選択信号をL_Oとしているので、切換制御部58Aは、検出部56AからUSB選択信号が入力されている間は、SEL端子51AをH_Iにし、検出部56Aからアナログ選択信号が入力されている間は、SEL端子51

AをL Oにする。

[0092] 切換制御部58Aが第3USBスイッチ101Bに第1選択状態を示す選択信号を出力する場合、換言すれば、SEL端子51AをH Iにする場合、第3USBスイッチ101Bは、選択信号入力端子129に第1選択状態を示す選択信号が入力され、第1USB回路60とUSBソケット43とを接続する。切換制御部58Aが第3USBスイッチ101Bに第2選択状態を示す選択信号を出力する場合、換言すれば、SEL端子51AをL Oにする場合、第3USBスイッチ101Bは、選択信号入力端子129に第2選択状態を示す選択信号が入力され、第1アナログ回路70とUSBソケット43とを接続する。

[0093] なお、CPU11Aは、第3USBスイッチ101Bの接続状態を切り換えるために、第3USBスイッチ101Bに接続信号を出力するが、USBソケット43にUSBケーブル2またはアナログケーブル1のいずれかが接続されている間、第3USBスイッチ101Bに接続状態を示す接続信号を出力するようにすればよい。

[0094] 図8は、第2の実施の形態における切換処理の流れの一例を示すフローチャートである。切換処理は、CPU11AがROM13に記憶された切換プログラムを実行することにより、CPU11Aにより実行される処理である。図7を参照して、CPU11Aは、DET端子53Aの電圧がプルアップ電圧か否かを判断する（ステップS20）。DET端子53Aがプルアップ電圧ならば（ステップS20でYES）、処理をステップS21に進めるが、そうでなければ（ステップS20でNO）、処理をステップS22に進める。

[0095] ステップS21においては、第1USB回路60とUSBソケット43とを接続し、処理をステップS23に進める。具体的には、CPU11Aは、第1選択状態を示す選択信号を第3USBスイッチ101Bに出力する。換言すれば、CPU11Aは、SEL端子51AをH Iにする。これにより、第3USBスイッチ101Bは、第1USB回路60とUSBソケット43

とを接続する。

[0096] 一方、ステップS 2 1においては、第1アナログ回路7 0とUSBソケット4 3とを接続し、処理をステップS 2 3に進める。具体的には、CPU 1 1 Aは、第2選択状態を示す選択信号を第3 USBスイッチ1 0 1 Bに出力する。換言すれば、CPU 1 1 Aは、SEL端子5 1 AをLOにする。これにより、第3 USBスイッチ1 0 1 Bは、第1アナログ回路7 0とUSBソケット4 3とを接続する。

[0097] ステップS 2 3においては、電源がオフになったか否かを判断する。電源がオフになったならば（ステップS 2 3でYES）、切換処理を終了するが、そうでなければ（ステップS 2 3でNO）、処理をステップS 2 0に戻す。

[0098] 第2の実施の形態におけるデジタルビデオカメラ1 0は、USBソケット4 3にアナログケーブル1が接続される場合に、USBソケット4 3に第1アナログ回路7 0を接続し、USBソケット4 3にアナログケーブル1が接続されていない場合、特に、USBソケット4 3にUSBケーブル2が接続される場合に、USBソケット4 3を第1 USB回路6 0に接続する。このため、USBソケット4 3にアナログケーブル1とUSBケーブル2とのいずれをも接続することができるので、第1アナログ回路7 0および第1 USB回路6 0で1つのUSBソケット4 3を共有することができる。その結果、第1アナログ回路7 0に対応するソケットと、第1 USB回路6 0に対応するソケットとの2つを設ける必要がないので、デジタルビデオカメラ1 0を小型にすることができる。

[0099] <第3の実施の形態>

第2の実施の形態における入出力回路4 1 Aが有する第1アナログ回路7 0は、ビデオ信号とモノラルのオーディオ信号とを出力する回路とした。第3の実施の形態における入出力回路4 1 Bは、第1アナログ回路7 0に代えて、ビデオ信号とステレオのオーディオ信号とを出力する第3アナログ回路7 5を備える。

[0100] 図9は、第3の実施の形態におけるアナログケーブルの一例を示す図である。図9を参照して、アナログケーブル3は、一端にUSBプラグ45Aを有し、他端に3つのピンプラグ46、47、47Aを有する。アナログケーブル3のUSBプラグ45Aは、USB規格で定められたミニUSBのピン配置に従って配置されたVBUS端子、D⁻端子、D⁺端子、ID端子およびGND端子を含む。USBプラグ45Aがデジタルビデオカメラ10のUSBソケット43に接続されると、USBプラグ45Aが有するVBUS端子、D⁻端子、ID端子およびGND端子は、デジタルビデオカメラ10のUSBソケット43が有するVBUS端子140、D⁻端子141、D⁺端子142、ID端子143およびGND端子144とそれぞれ電氣的に接続される。

[0101] USBプラグ45AのD⁻端子はピンプラグ46とケーブルによって接続されており、USBプラグ45AのD⁺端子はピンプラグ47とケーブルによって接続されており、USBプラグ45AのID端子はピンプラグ47Aとケーブルによって接続されている。ピンプラグ46、47は、テレビジョン受像機、モニター等の表示装置が備えるアナログのステレオ音声を入力するための右側入力端子および左側音声入力端子)とそれぞれ接続可能なコネクタであり、ピンプラグ47Aは、表示装置が備えるアナログの映像入力端子と接続可能なコネクタである。表示装置が備える映像入力端子は、表示装置内で、75Ωの抵抗を介して接地されることが規格で定められている。

[0102] 図10は、第3の実施の形態における入出力回路の構成の一例をUSBソケットおよびCPUとともに示すブロック図である。図10を参照して、入出力回路41Bは、第1USB回路60と、第3アナログ回路75と、第3USBスイッチ101Bと、コモンフィルタ81と、プルアップ抵抗Rと、ビデオ切換スイッチ150と、コンデンサC1、C2と、を含む。第3USBスイッチ101Bは、コネクタスイッチの一例である。

[0103] CPU11Bは、BUS39を介して、第3アナログ回路75、第1USB回路60と接続されており、第3アナログ回路75、第1USB回路60

を制御する。また、CPU 11 Bは、SEL端子51 Bと、OE端子52 Bと、DET端子53 Bと、を有する。第1 USB回路60および第3 USBスイッチ101 Bは、第2の実施の形態で説明したので、ここでは説明を繰り返さない。

[0104] 第3アナログ回路75は、CPU 11とBUS 39を介して接続され、CPU 11により制御されてアナログ信号を出力する回路である。ここでは、第3アナログ回路75を、ビデオ信号とステレオの右側のオーディオ信号および左側のオーディオ信号とを出力する回路としている。第3アナログ回路75は、ビデオ信号の出力端子としてVIDEO端子78と、右側のオーディオ信号の出力端子としてAUDIO__R端子76と、左側のオーディオ信号の出力端子としてAUDIO__L端子77と、を含む。第3アナログ回路75が出力する右側および左側のオーディオ信号は、交流のオーディオ信号に直流成分が付加されたアナログ信号である。

[0105] 第3 USBスイッチ101 Bの端子113 Bおよび端子123 Bは、第1 USB回路60のD-端子61およびD+端子62にそれぞれ接続される。第3 USBスイッチ101 Bの端子117 Bは、コンデンサC1の一端に接続され、コンデンサC1の他端は、第3アナログ回路75のAUDIO__R端子76に接続される。第3 USBスイッチ101 Bの端子127 Bは、コンデンサC2の一端に接続され、コンデンサC2の他端は、第3アナログ回路75のAUDIO__L端子77に接続される。第3 USBスイッチ101 Bの選択信号入力端子129 Bおよび接続信号入力端子131 Bは、CPU 11のSEL端子51 BおよびOE端子52 Bにそれぞれ接続される。

[0106] 第3 USBスイッチ101 Bの端子115 Bは、USBソケット43のD-端子141とコモンフィルタ81を介して接続される。第3 USBスイッチ101 Bの端子125 Bは、USBソケット43のD+端子142とコモンフィルタ81を介して接続される。

[0107] コンデンサC1は、第3アナログ回路75のAUDIO__R端子76と、第3 USBスイッチ101 Bの端子117 Bとの間に直列に接続されている

。コンデンサC2は、第3アナログ回路75のAUDIO__L端子77と、第3USBスイッチ101Bの端子127Bとの間に直列に接続されている。第3アナログ回路75が出力する右オーディオ信号および左オーディオ信号は、直流成分が付加されているので、第3アナログ回路75がオーディオ信号を出力する場合、第3USBスイッチ101Bの端子117BにはコンデンサC1により直流成分が除去された右オーディオ信号入力され、第3USBスイッチ101Bの端子127BにはコンデンサC2により直流成分が除去された左オーディオ信号入力される。第3USBスイッチ101Bは、ダイナミックレンジがプラスとマイナスに所定の範囲を有するので、第3アナログ回路75がオーディオ信号を出力する場合、コンデンサC1、C2により直流成分が除去された右オーディオ信号および左オーディオ信号がUSBソケット43のD-端子141およびD+端子142にそれぞれ入力される。

[0108] ビデオ切換スイッチ150は、第3スイッチ151と、選択信号入力端子159と、を含む。第3スイッチ151は、端子153、155、157を含む。ビデオ切換スイッチ150の選択信号入力端子159は、CPUのSEL端子51Bと接続され、CPU11から第1選択状態または第2選択状態のいずれかを示す選択信号が入力される。第1選択状態を示す選択信号は、SEL端子51BがHIであり、第2選択状態を示す選択信号は、SEL端子51BがLOである。

[0109] 第3スイッチ151は、選択信号入力端子159に入力される選択信号に基づいて、端子155を、端子153および端子157のいずれか一方と電氣的に接続するスイッチである。具体的には、第3スイッチ151は、選択信号入力端子159に第1選択状態を示す選択信号が入力される場合、換言すれば、SEL端子51BがHIの場合は、端子155を端子157と電氣的に接続し、選択信号入力端子159に第2選択状態を示す選択信号が入力される場合、換言すれば、SEL端子51BがLOの場合は、端子155を端子153と電氣的に接続する。

- [0110] 第3スイッチ151の端子153は、第3アナログ回路75のVIDEO端子78と接続され、端子155は、USBソケット43のID端子143およびCPUのDET端子53Bと接続される。第3スイッチ151の端子157は、プルアップ抵抗Rと接続される。プルアップ抵抗Rは、端子157と電源Vddとを接続し、端子157の電圧をプルアップする。
- [0111] CPU11は、検出部56Bと、切換制御部58Bと、を含む。検出部56Bは、DET端子53Bの電圧を検出する。DET端子53Bは、USBソケット43のID端子143およびビデオ切換スイッチ150の端子155と接続されている。
- [0112] 切換制御部58Bは、デジタルビデオカメラ10に電源が投入された直後の初期の段階では、第3USBスイッチ101Bに第1選択状態を示す選択信号を出力する。換言すれば、SEL端子51BをHIにする。切換制御部58Bが、デジタルビデオカメラ10に電源が投入された直後の初期の段階で、SEL端子51BをHIにする場合、ビデオ切換スイッチ151の選択信号入力端子159に第1選択状態を示す選択信号が入力されるので、第3スイッチ151は、端子155を端子157と電氣的に接続する。
- [0113] ビデオ切換スイッチ150の第3スイッチ151が端子155と端子157とを接続する場合であって、USBソケット43にUSBケーブル2のUSBプラグ48が接続される場合、またはUSBソケット43に何も接続されていない場合、DET端子53Bの電圧がプルアップ電圧となる。一方、ビデオ切換スイッチ150の第3スイッチ151が端子155と端子157とを接続する場合であって、USBソケット43にアナログケーブル3のUSBプラグ45Aが接続される場合、表示装置の映像入力端子が75Ω抵抗を介して設置されることにより、DET端子53Bの電圧がプルアップ電圧より低い電圧となる。
- [0114] 検出部56Bは、デジタルビデオカメラ10に電源が投入された後のDET端子53Bの電圧を監視し、DET端子53Bの電圧がプルアップ電圧より小さくなると、アナログケーブル3が接続されたことを検出する。検出部

56Bは、デジタルビデオカメラ10に電源が投入された後は切換制御部58BにUSB選択信号を出力するが、アナログケーブル3が接続されたことを検出した後は、切換制御部58Bにアナログ選択信号を出力する。

[0115] 切換制御部58Bは、検出部56Bから入力されるアナログ選択信号またはUSB選択信号に基づいて、第3USBスイッチ101Bに接続指示を出力する。具体的には、切換制御部58Bは、検出部56BからUSB選択信号が入力されている間、第1選択状態を示す選択信号を出力し、検出部56Bからアナログ選択信号が入力されている間、第2選択状態を示す選択信号を出力する。ここでは、第1選択状態を示す選択信号をHI、第2選択状態を示す選択信号をLOとしているので、切換制御部58Bは、検出部56BからUSB選択信号が入力されている間は、SEL端子51BをHIにし、検出部56Bからアナログ選択信号が入力されている間は、SEL端子51BをLOにする。

[0116] 切換制御部58Bが第3USBスイッチ101Bに第1選択状態を示す選択信号を出力する場合、換言すれば、SEL端子51BをHIにする場合、第3USBスイッチ101Bは、選択信号入力端子129Bに第1選択状態を示す選択信号が入力され、第1USB回路60とUSBソケット43とを接続する。切換制御部58Bが第3USBスイッチ101Bに第2選択状態を示す選択信号を出力する場合、換言すれば、SEL端子51BをLOにする場合、第3USBスイッチ101Bは、選択信号入力端子129Bに第2選択状態を示す選択信号が入力され、第3アナログ回路75のAUDIO__R端子76とUSBソケット43のD-端子141とを接続するとともに、第3アナログ回路75のAUDIO__L端子77とUSBソケット43のD+端子142とを接続する。

[0117] なお、CPU11Bは、第3USBスイッチ101Bの接続状態を切り換えるために、第3USBスイッチ101Bに接続信号を出力するが、USBソケット43にUSBケーブル2またはアナログケーブル3のいずれかが接続されている間、第3USBスイッチ101Bに接続状態を示す接続信号を

出力するようにすればよい。

[0118] また、切換制御部 58 B が第 3 USB スイッチ 101 B に第 1 選択状態を示す選択信号を出力する場合、換言すれば、SEL 端子 51 B を HI にする場合、ビデオ切換スイッチ 150 は、選択信号入力端子 159 に第 1 選択状態を示す選択信号が入力され、USB ソケット 43 の ID 端子 143 および CPU 11 B の DET 端子 53 B をプルアップ抵抗 R を介してプルアップ電源 V_{dd} に接続する。切換制御部 58 B が第 3 USB スイッチ 101 B に第 2 選択状態を示す選択信号を出力する場合、換言すれば、SEL 端子 51 B を LO にする場合、ビデオ切換スイッチ 150 は、選択信号入力端子 159 に第 2 選択状態を示す選択信号が入力され、第 2 アナログ回路 75 の VIDEO 端子 78 と、USB ソケット 43 の ID 端子 143 とを接続する。

[0119] 図 11 は、第 3 の実施の形態における切換処理の流れの一例を示すフローチャートである。切換処理は、CPU 11 B が ROM 13 に記憶された切換プログラムを実行することにより、CPU 11 B により実行される処理である。図 11 を参照して、CPU 11 B は、第 1 USB 回路 60 と USB ソケット 43 とを接続する。具体的には、CPU 11 B は、第 1 選択状態を示す選択信号を第 3 USB スイッチ 101 B に出力する。換言すれば、CPU 11 A は、SEL 端子 51 A を HI にする。これにより、第 3 USB スイッチ 101 B は、第 1 USB 回路 60 と USB ソケット 43 とを接続する。

[0120] 次のステップ S 32 においては、DET 端子 53 B の電圧がプルアップ電圧より小さいか否かを判断する。DET 端子 53 B がプルアップ電圧より小さいならば（ステップ S 32 で YES）、処理をステップ S 33 に進めるが、そうでなければ（ステップ S 32 で NO）、処理をステップ S 34 に進める。

[0121] ステップ S 33 においては、第 3 アナログ回路 75 と USB ソケット 43 とを接続し、処理をステップ S 34 に進める。具体的には、CPU 11 B は、第 2 選択状態を示す選択信号を第 3 USB スイッチ 101 B に出力する。換言すれば、CPU 11 B は、SEL 端子 51 B を LO にする。これにより

、第3 USBスイッチ101Bは、第3アナログ回路75のAUDIO__R端子76とUSBソケット43のD-端子141とを接続するとともに、第3アナログ回路75のAUDIO__L端子77とUSBソケット43のD+端子142とを接続する。また、ビデオ切換スイッチ150は、第2アナログ回路75のVIDEO端子78と、USBソケット43のID端子143とを接続する。

[0122] ステップS34においては、電源がオフになったか否かを判断する。電源がオフになったならば（ステップS34でYES）、切換処理を終了するが、そうでなければ（ステップS34でNO）、処理をステップS32に戻す。

[0123] 第3の実施の形態におけるデジタルビデオカメラ10は、電源が投入された後、USBソケット43にアナログケーブル3が接続されていない場合、特に、USBソケット43にUSBケーブル2が接続される場合に、USBソケット43を第1 USB回路60に接続する。そして、USBソケット43にアナログケーブル3が接続された後は、USBソケット43に第3アナログ回路75を接続する。このため、USBソケット43にアナログケーブル3とUSBケーブル2とのいずれをも接続することができるので、第3アナログ回路75および第1 USB回路60で1つのUSBソケット43を共有することができる場合がある。

[0124] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

請求の範囲

- [請求項1] アナログ信号を入力可能なアナログ機器と接続可能なアナログケーブルおよびデジタル信号を入出力可能なデジタル機器と接続可能なデジタルケーブルのうちいずれか一方と接続が可能なコネクタと、
- アナログ信号を出力するアナログ回路と、
- デジタル信号を入出力するデジタル回路と、
- 前記コネクタを、前記アナログ回路および前記デジタル回路のいずれか一方と接続する切換手段と、を備えた電子機器。
- [請求項2] 前記コネクタは、I D端子とGND端子とデータ通信端子とを少なくとも有し、
- 前記アナログケーブルは、前記I D端子と前記GND端子とを接続しており、
- 前記デジタルケーブルは、前記I D端子を開放しており、
- 前記切換手段は、前記I D端子を所定の電圧にプルアップするプルアップ手段と、
- 前記I D端子の電圧を検出する検出手段と、を含む、請求項1に記載の電子機器。
- [請求項3] 前記切換手段は、ダイナミックレンジがプラス側の所定範囲に制限され、前記コネクタと前記デジタル回路との間に設けられ、前記コネクタの前記データ通信端子と前記デジタル回路とを接続する接続状態および非接続状態のいずれかに切り換える第1コネクタスイッチと、
- ダイナミックレンジがプラス側の所定範囲に制限され、前記コネクタと前記アナログ回路との間に設けられ、前記コネクタの前記データ通信端子と前記アナログ回路とを接続する接続状態および非接続状態のいずれかに切り換える第2コネクタスイッチと、
- 前記第1コネクタスイッチおよび前記第2コネクタスイッチを制御する制御手段と、
- 前記第2コネクタスイッチと前記コネクタとの間に接続されるコン

デンサと、を含み、

前記制御手段は、前記検出手段と、

前記検出手段により前記所定の電圧が検出される間は、前記第 1 コネクタスイッチを接続状態にし、前記第 2 コネクタスイッチを非接続状態にし、前記検出手段により前記所定の電圧が検出されない間は、前記第 2 コネクタスイッチを接続状態にし、前記第 1 コネクタスイッチを非接続状態にする切換制御手段と、を含む請求項 2 に記載の電子機器。

[請求項 4]

前記データ通信端子は、第 1 のデータ通信端子と、第 2 のデータ通信端子と、を含み、

前記アナログ回路は、ビデオ信号出力端子と、オーディオ信号出力端子と、を有し、前記ビデオ信号出力端子からビデオ信号出力し、前記オーディオ信号出力端子からオーディオ信号を出力し、

前記第 1 のデータ通信端子は、前記ビデオ信号出力端子と接続され、

前記第 2 のデータ通信端子は、前記オーディオ信号出力端子と接続され、

前記コンデンサは、前記第 2 のデータ通信端子と前記オーディオ信号出力端子との間に直列接続される、請求項 3 に記載の電子機器。

[請求項 5]

前記切換手段は、前記コネクタと前記アナログ回路および前記デジタル回路との間に設けられ、前記コネクタの前記データ通信端子をアナログ回路とデジタル回路とのいずれか一方に接続するコネクタスイッチと、

前記コネクタスイッチを制御する制御手段と、を含み、

前記制御手段は、前記検出手段と、

前記検出手段により前記所定の電圧が検出される間は、前記コネクタの前記データ通信端子を前記デジタル回路に接続する指示を前記コネクタスイッチに出力し、前記検出手段により前記所定の電圧が検出

されない間は、前記コネクタの前記データ通信端子を前記アナログ回路に接続する指示を前記コネクタスイッチに出力する切換制御手段と、を含む、請求項 2 に記載の電子機器。

[請求項 6] 前記コネクタは、I D 端子と G N D 端子とデータ通信端子とを少なくとも有し、

前記アナログケーブルに接続される前記アナログ機器は、前記アナログケーブルが前記コネクタに接続された状態で、前記 I D 端子を接地し、

前記デジタルケーブルは、前記 I D 端子を開放しており、

前記切換手段は、前記 I D 端子を所定の電圧にプルアップするプルアップ手段と、

前記 I D 端子の電圧を検出する検出手段と、を含む、請求項 1 に記載の電子機器。

[請求項 7] 前記切換手段は、前記検出手段により所定の値よりも小さい前記 I D 端子の電圧が検出された後は、前記 I D 端子を前記アナログ回路と接続する切換スイッチを含む、請求項 6 に記載の電子機器。

[請求項 8] 前記切換手段は、前記コネクタと前記アナログ回路および前記デジタル回路との間に設けられ、前記コネクタの前記データ通信端子をアナログ回路とデジタル回路とのいずれか一方に接続するコネクタスイッチと、

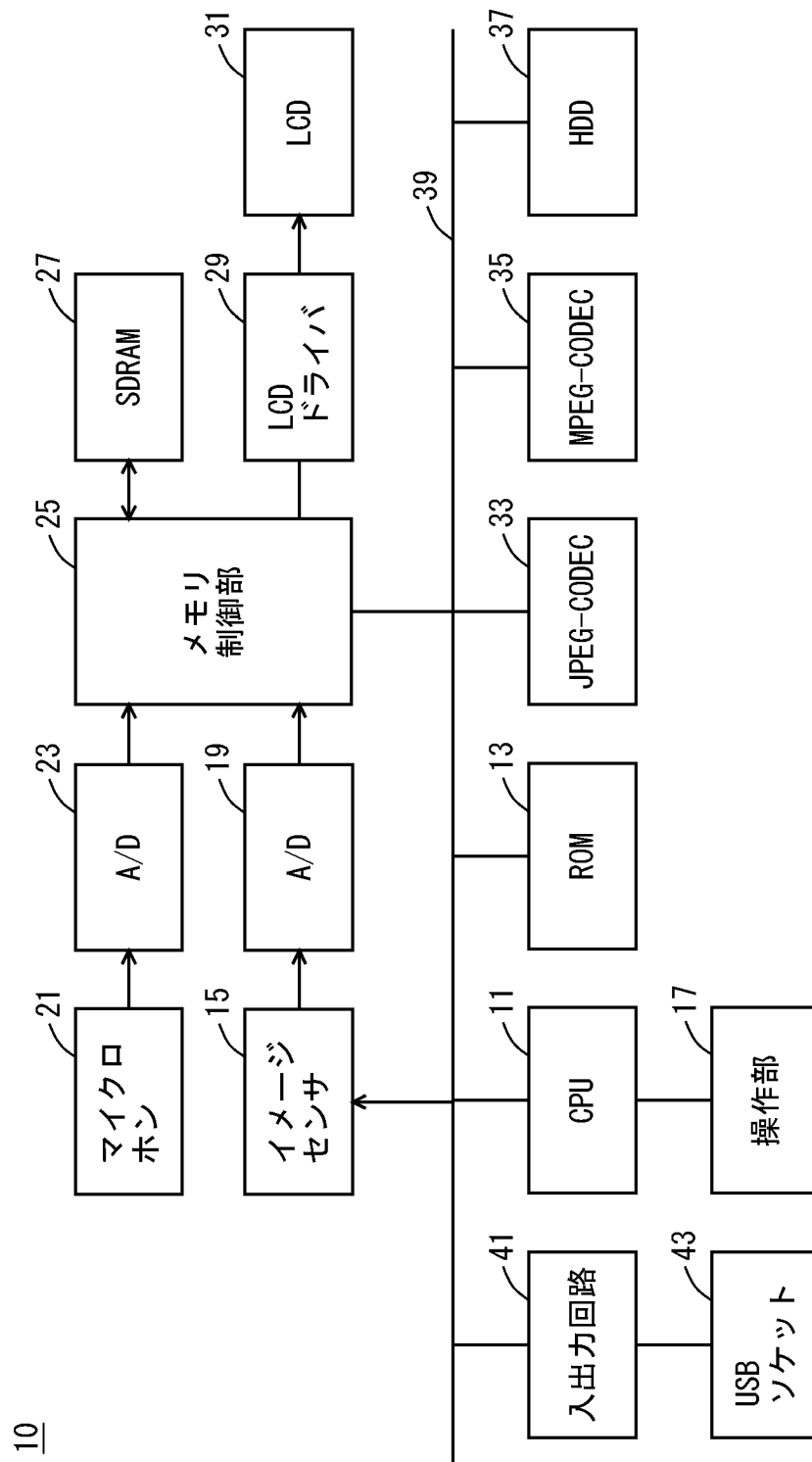
前記コネクタスイッチを制御する制御手段と、をさらに含み、

前記制御手段は、前記検出手段と、

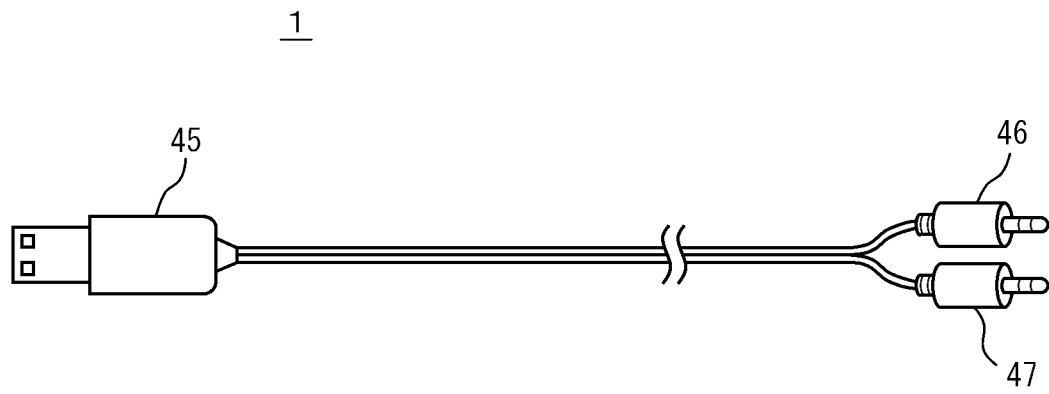
前記検出手段により所定の値よりも小さい前記 I D 端子の電圧が検出される前は、前記コネクタの前記データ通信端子を前記デジタル回路に接続する指示を前記コネクタスイッチに出力し、前記検出手段により所定の値よりも小さい前記 I D 端子の電圧が検出された後は、前記コネクタの前記データ通信端子を前記アナログ回路に接続する指示を前記コネクタスイッチに出力する切換制御手段と、を含む、請求項

7に記載の電子機器。

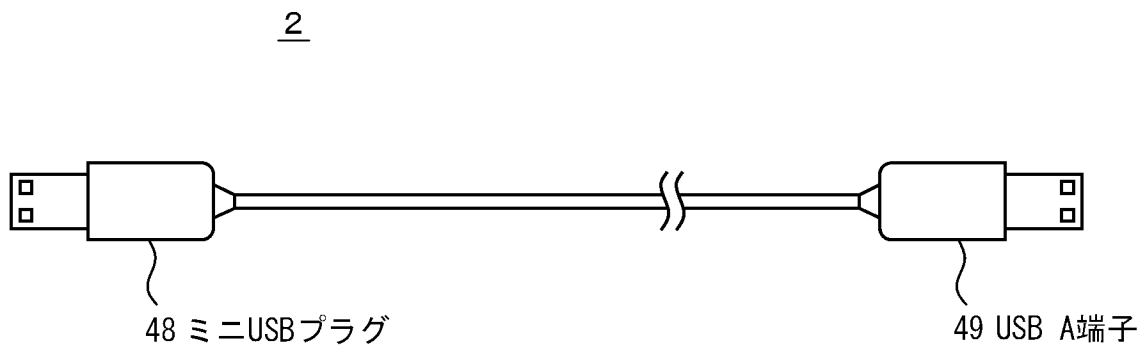
[図1]



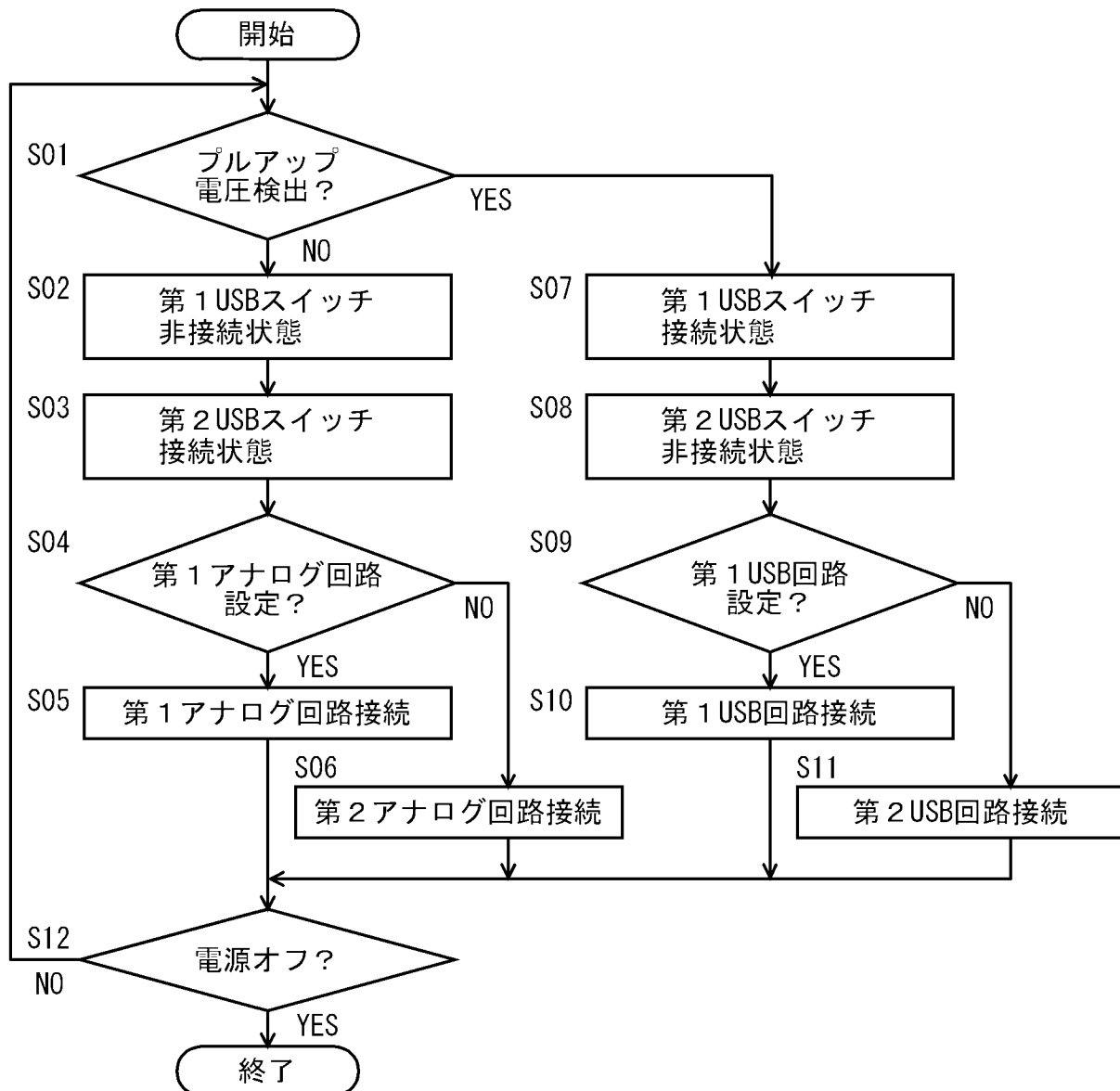
[図3]



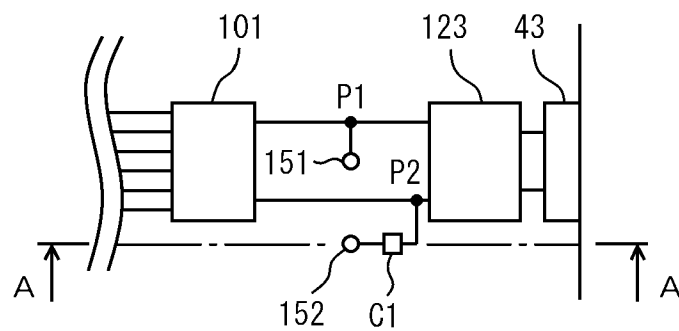
[図4]



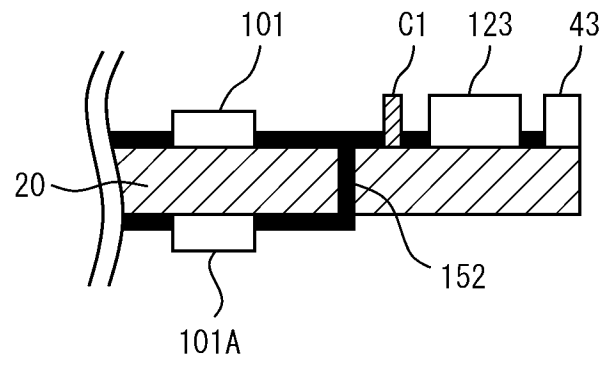
[図5]



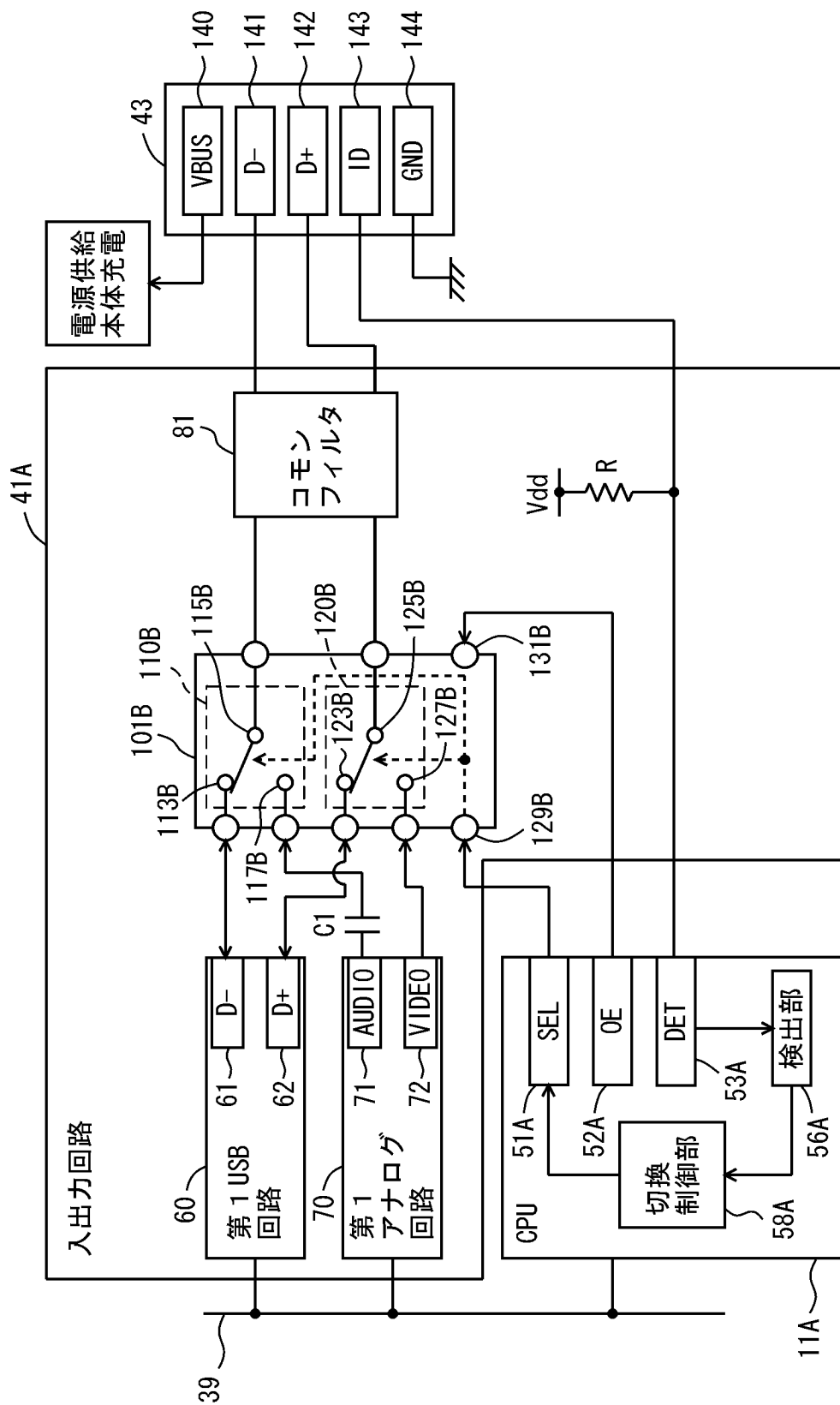
[図6A]



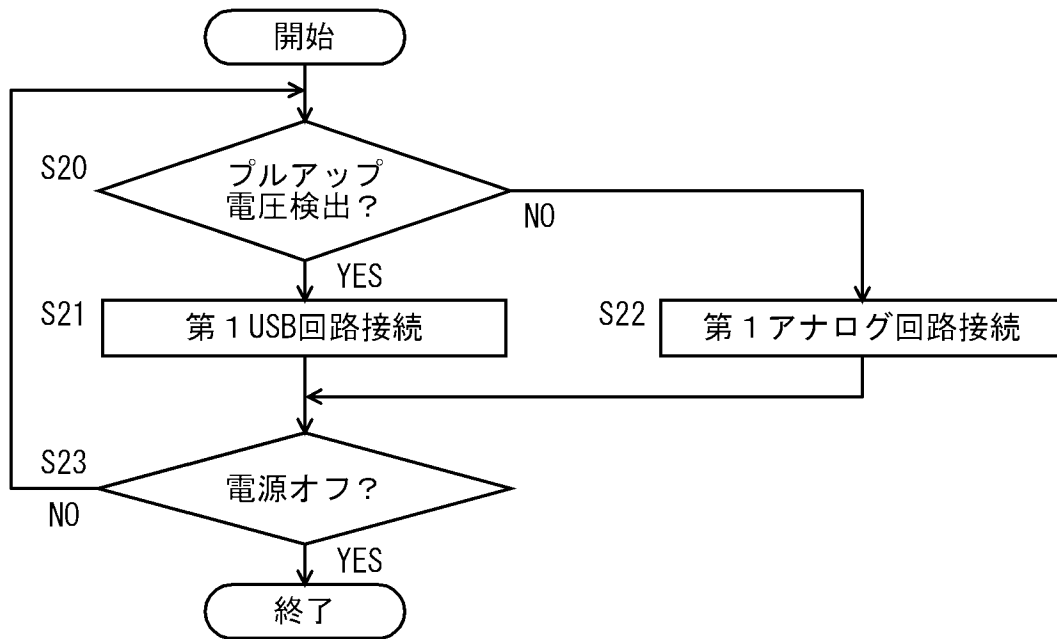
[図6B]



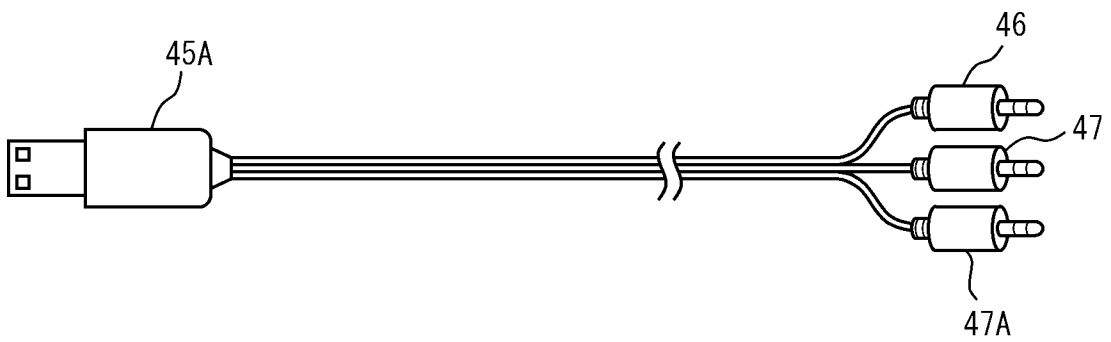
[図7]



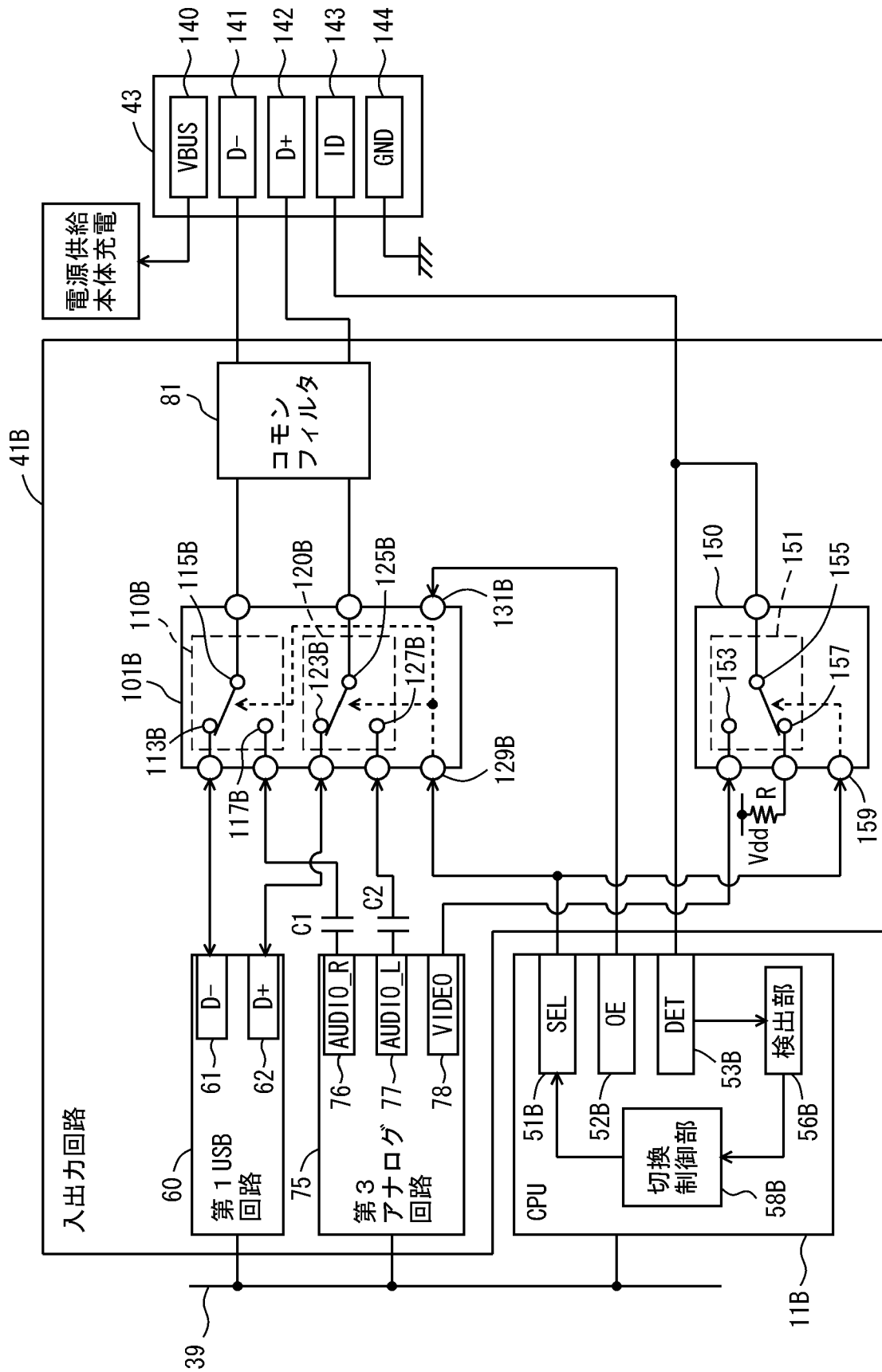
[図8]



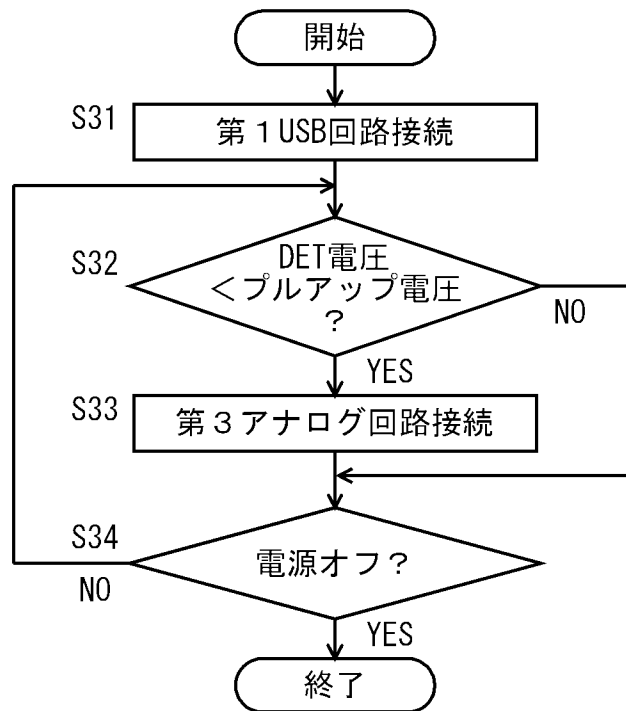
[図9]

3

[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/058575

A. CLASSIFICATION OF SUBJECT MATTER

G06F13/38(2006.01)i, G06F3/00(2006.01)i, H04N5/225(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F13/38, G06F3/00, H04N5/225

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2008-511905 A (Thomson Licensing), 17 April 2008 (17.04.2008), paragraphs [0011] to [0019] & WO 2006/026054 A1 & US 2008/0228969 A1 & EP 1782224 A	1 2-8
Y	JP 2008-152583 A (Canon Inc.), 03 July 2008 (03.07.2008), paragraphs [0056] to [0057] (Family: none)	2-8
Y	JP 09-274972 A (Kabushiki Kaisha Cable Tekku Japan), 21 October 1997 (21.10.1997), paragraph [0029]; fig. 1(b) (Family: none)	4

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
24 June, 2011 (24.06.11)

Date of mailing of the international search report
05 July, 2011 (05.07.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G06F13/38(2006.01)i, G06F3/00(2006.01)i, H04N5/225(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G06F13/38, G06F3/00, H04N5/225

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2008-511905 A（トムソン ライセンシング）2008.04.17, 段落【0011】－【0019】 & WO 2006/026054 A1 & US 2008/0228969 A1 & EP 1782224 A	1 2-8
Y	JP 2008-152583 A（キヤノン株式会社）2008.07.03, 段落【0056】－【0057】（ファミリーなし）	2-8
Y	JP 09-274972 A（株式会社ケーブルテック・ジャパン）1997.10.21, 段落【0029】，図1（b）（ファミリーなし）	4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 4 . 0 6 . 2 0 1 1

国際調査報告の発送日

0 5 . 0 7 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

横山 佳弘

5 I

3 5 6 5

電話番号 03-3581-1101 内線 3565