

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年6月24日(24.06.2021)



(10) 国際公開番号

WO 2021/124382 A1

(51) 国際特許分類:

H01J 37/09 (2006.01) **H01J 37/28** (2006.01)

H01J 37/147 (2006.01)

(21) 国際出願番号: PCT/JP2019/049124

(22) 国際出願日: 2019年12月16日(16.12.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 株式会社日立ハイテク
(**HITACHI HIGH-TECH CORPORATION**) [JP/
JP]; 〒1056409 東京都港区虎ノ門一丁目
17番1号 Tokyo (JP).

(72) 発明者: 村上 真一 (**MURAKAMI, Shinichi**);
〒1008280 東京都千代田区丸の内一丁目6番

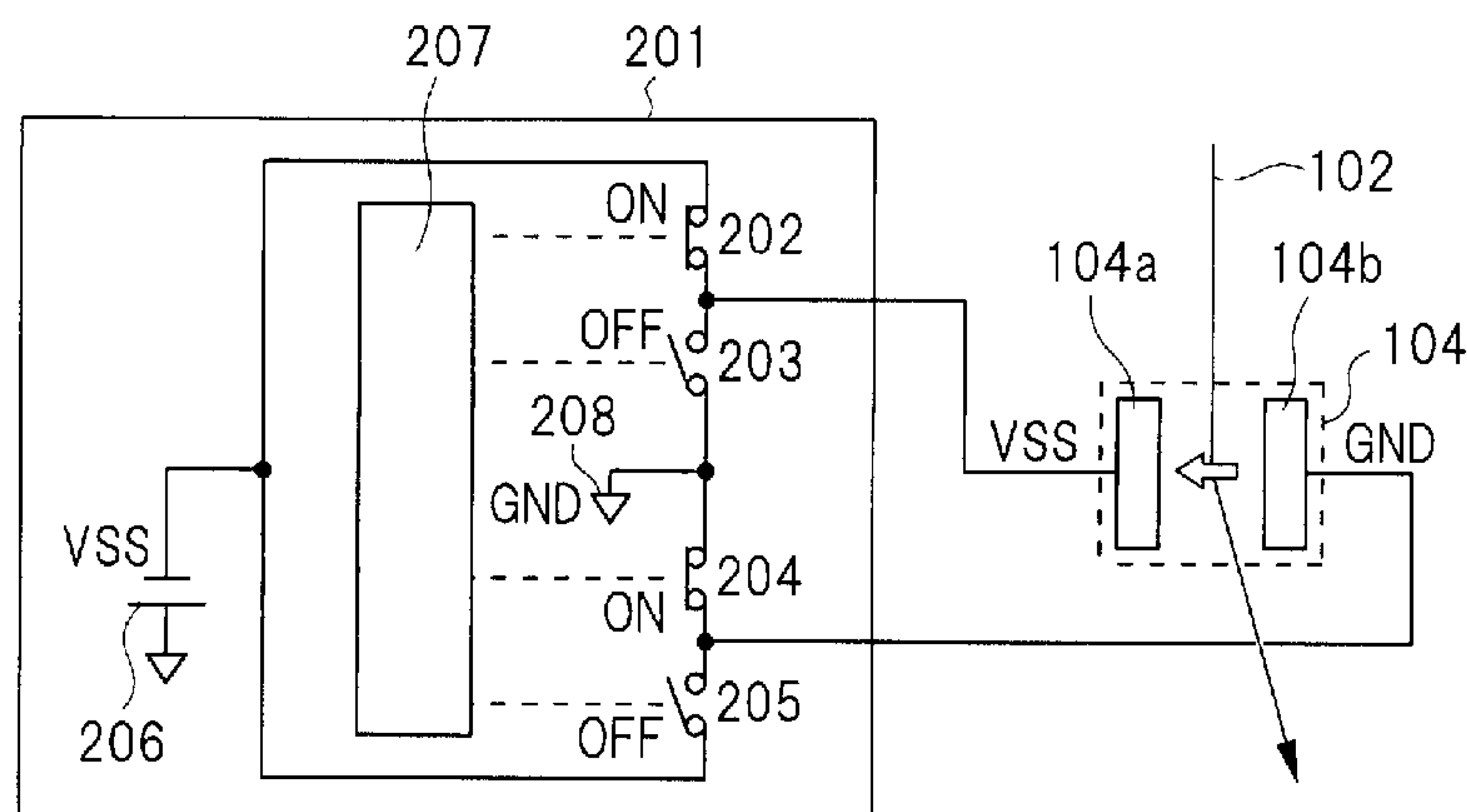
6号 株式会社日立製作所内 Tokyo (JP). 佐々
木 智世(**SASAKI, Tomoyo**); 〒1058717 東京都港
区西新橋一丁目24番14号 株式会社日立
ハイテクノロジーズ内 Tokyo (JP). 葛西 祐二
(**KASAI, Yuuji**); 〒1058717 東京都港区西新橋
一丁目24番14号 株式会社日立ハイテク
ロジーズ内 Tokyo (JP). 水原 譲(**MIZUHARA,**
Yuzuru); 〒1058717 東京都港区西新橋一丁目2
4番14号 株式会社日立ハイテクノロジーズ
内 Tokyo (JP). 李 ウェン(**LI, Wen**); 〒1008280
東京都千代田区丸の内一丁目6番6号 株
式会社日立製作所内 Tokyo (JP).

(74) 代理人: 特許業務法人筒井国際特許事務
所(**TSUTSUI & ASSOCIATES**); 〒1600022 東京

(54) Title: CHARGED PARTICLE BEAM DEVICE

(54) 発明の名称: 荷電粒子ビーム装置

図 2



(57) Abstract: The purpose of the present invention is to provide a charged particle beam device having improved signal detection accuracy by reducing noise during blanking. As a means to this end, a charged particle beam device is configured from: a stage on which a specimen can be mounted; a charged particle gun for firing charged particles onto the specimen; a voltage source; a first switching circuit to which a voltage is supplied from the voltage source; a second switching circuit connected at one end to the ground; a third switching circuit connected at one end to the ground; a fourth switching circuit to which a voltage is supplied from the voltage source; a first blanking electrode connected to the first switching circuit and the second switching circuit; a second blanking electrode disposed to face the first blanking electrode and connected to the third switching circuit and the fourth switching circuit; and a control circuit for controlling the first switching circuit, the second switching circuit, the third switching circuit, and the fourth switching circuit.

[続葉有]

WO 2021/124382 A1

都新宿区新宿2丁目3番10号 新宿
御苑ビル3階 Tokyo (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: ブランキングを低ノイズ化して信号検出精度を向上させた荷電粒子ビーム装置を提供する。その手段として、荷電粒子ビーム装置を、試料を搭載可能なステージと、試料に対し荷電粒子を射出する荷電粒子銃と、電圧源と、電圧源から電圧が供給される第1スイッチング回路と、一端がグラウンドに接続された第2スイッチング回路と、一端がグラウンドに接続された第3スイッチング回路と、電圧源から電圧が供給される第4スイッチング回路と、第1スイッチング回路と第2スイッチング回路とに接続された、第1ブランキング電極と、第1ブランキング電極と対向し、第3スイッチング回路と第4スイッチング回路とに接続された、第2ブランキング電極と、第1スイッチング回路、第2スイッチング回路、第3スイッチング回路および第4スイッチング回路を制御する制御回路により構成する。

明 細 書

発明の名称：荷電粒子ビーム装置

技術分野

[0001] 本発明は荷電粒子ビーム装置に関し、特に、電子線をブランキングにより遮断する荷電粒子ビーム装置に利用できるものである。

背景技術

[0002] 走査電子顕微鏡等に代表される荷電粒子ビーム装置は、試料に荷電粒子線を照射し、試料からの反射電子または二次電子をシンチレータまたは光電子増倍管などの検出器で電気信号に変換し、増幅回路、演算処理回路およびディスプレイを通して、試料上に形成された微細パターンの寸法を計測する装置である。

[0003] 近年、半導体パターンの3次元化の進展に伴い、深溝や深穴の寸法を高精度に計測することが要求されている。深溝や深穴の底部から放出される電子の大部分は、溝または穴の側面に衝突して散乱するため電子の検出量が少なく、装置内部で発生するノイズが検出信号に重畳すると信号対雑音比（Signal to Noise Ratio：S N R）が極端に低下し、寸法計測の精度が低下する。このため、電子ビームの加速電圧を従来装置よりも高くし、深溝または深穴の底部から放出される電子数を増やすことで計測精度を向上することが要求される。

[0004] 電子ビームの高加速化に対応し、かつ低ノイズでブランキングを行う方法として、例えば、特許文献1（特開2019-133789号公報）には、電子ビームの照射方向に上下2段ブランキング電極を設置し、同じ方向に配置する各段ブランキング電極にある対向する2つの電極のうち互いに逆側の電極とグランドとを接続したブランキング制御回路が開示されている。ここでは、ブランキングON時に、正電圧を上段ブランキング電極の残りの電極へ出力し、負電圧を下段ブランキング電極の残りの電極へ出力する。また、ブランキングOFF時に、上段ブランキング電極の残りの電極と、下段ブラ

ンキング電極の残りの電極とに同一グランド基準信号を出力する。

先行技術文献

特許文献

[0005] 特許文献1：特開2019-133789号公報

発明の概要

発明が解決しようとする課題

[0006] 電子線を遮断するブランキング制御回路のOFF時においてブランキング電極にノイズが印加されると、電子ビームが意図しない方向に照射され、計測精度が低下する問題がある。ブランキング電極に加わるノイズとしては、GND端子から侵入するノイズと、電源ノイズとが存在する。

[0007] 特許文献1では、上下2段のブランキング電極にノイズ電界を逆方向に生成し、ノイズ電界による電子ビームの揺れを上下2段のブランキング電極で相殺して低ノイズ化を図ることが記されている。しかし、上下2段のブランキング電極は電子ビームに対する偏向感度に差異がある。よって、上下2段のブランキング電極でノイズ電界を相殺するためには、偏向感度に応じてブランキング電極に加わるノイズ電圧を調整する手段が必要であり、実現の難易度が高い。また、特許文献1が対象とするノイズは、ブランキング制御回路のGND端子から侵入するノイズを想定しており、電源ノイズについては考慮されていない。

[0008] 本発明の目的は、上記した従来技術の課題を解決し、低ノイズのブランキング制御回路を備えた荷電粒子ビーム装置を提供することにある。

[0009] その他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

課題を解決するための手段

[0010] 本願において開示される実施の形態のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

[0011] 一実施の形態である荷電粒子ビーム装置は、試料を搭載可能なステージと

、試料に対し荷電粒子を射出する荷電粒子銃と、電圧源と、電圧源から電圧が供給される第1スイッチング回路と、一端がグラウンドに接続された第2スイッチング回路と、一端がグラウンドに接続された第3スイッチング回路と、電圧源から電圧が供給される第4スイッチング回路と、第1スイッチング回路と第2スイッチング回路とに接続された、第1ブランキング電極と、第1ブランキング電極と対向し、第3スイッチング回路と第4スイッチング回路とに接続された、第2ブランキング電極と、第1スイッチング回路、第2スイッチング回路、第3スイッチング回路および第4スイッチング回路を制御する制御回路と、を有するものである。

発明の効果

[0012] 代表的な実施の形態によれば、荷電粒子ビーム装置の性能を向上させることができる。特に、計測精度を向上させることができる。

図面の簡単な説明

[0013] [図1]本発明の実施の形態1に係る荷電粒子ビーム装置の構成を示す概略図である。

[図2]本発明の実施の形態1に係るブランキング制御回路の概念図である。

[図3]本発明の実施の形態1に係るブランキング制御回路の概念図である。

[図4]本発明の実施の形態1に係るブランキング制御回路を示す回路図である。

[図5]本発明の実施の形態1の変形例1に係るブランキング制御回路を示す回路図である。

[図6]本発明の実施の形態1の変形例2に係るブランキング制御回路を示す回路図である。

[図7]本発明の実施の形態1の変形例3に係るブランキング制御回路を示す回路図である。

[図8]本発明の実施の形態2に係るブランキング制御回路を示す回路図である。

[図9]本発明の実施の形態3に係るブランキング制御回路を示す回路図である。

。

[図10]本発明の実施の形態3に係るブランキング制御回路において、ブランキング制御信号とブランキング電極に印加される電圧を示す波形図である。

[図11]本発明の実施の形態3の変形例に係るブランキング制御回路を示す回路図である。

[図12]本発明の実施の形態3の変形例に係るブランキング制御回路において、ブランキング制御信号とブランキング電極に印加される電圧を示す波形図である。

[図13]本発明の実施の形態4に係るブランキング制御回路を示す回路図である。

[図14]本発明の実施の形態4に係るブランキング電極に加わるノイズ電圧の周波数特性を示すグラフである。

[図15]本発明の実施の形態5に係るブランキング制御回路を示す回路図である。

[図16]本発明の実施の形態5に係るブランキングによる電子ビームの偏向方法の位置関係を示す平面図である。

[図17]本発明の実施の形態6に係るブランキング制御回路を示す回路図である。

[図18]本発明の実施の形態6に係るブランキングによる電子ビームの偏向方法の位置関係を示す側面図である。

[図19]本発明の実施の形態6に係るブランキングによる電子ビームの偏向方法の位置関係を示す側面図である。

[図20]本発明の実施の形態6に係るブランキングによる電子ビームの偏向方法の位置関係を示す側面図である。

[図21]本発明の実施の形態6に係るブランキングによる電子ビームの偏向方法の位置関係を示す側面図である。

発明を実施するための形態

[0014] 以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施

の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。また、実施の形態では、特に必要なときを除き、同一または同様な部分の説明を原則として繰り返さない。

（実施の形態１）

[0015] 図１は、本発明の実施の形態１に係る荷電粒子ビーム装置の構成の一例を示す概略図で

ある。図１に示すように、荷電粒子ビーム装置は、カラム（電子光学鏡筒）１００、電子ビーム（荷電粒子ビーム）１０２を照射（射出）する荷電粒子銃（電子銃）１０１、および、電子ビーム１０２を集束する集束レンズ１０３を備えている。荷電粒子ビーム装置は、さらに、電子ビーム１０２の方向を変え、電子ビーム１０２を測定対象物である試料１０９上で走査する位置を制御する偏向電極１０７、電子ビーム１０２を偏向してアパーチャ１１１に当てることにより試料１０９上への照射を遮断する複数のブランキング電極１０４、および、電子ビーム１０２を再び集束させる対物レンズ１０８を備えている。荷電粒子ビーム装置は、さらに、試料１０９を搭載して移動可能なステージ１１０、および、電子ビーム１０２が照射されて走査された試料１０９から放出される２次電子１０６を検出する検出器１０５を備えている。

[0016] また、荷電粒子ビーム装置は、電子光学制御部２００（ブランキング制御回路２０１を含む）、信号検出・画像処理部３００、偏向制御部４００、機構制御部５００および全体制御部６００を備えている。

[0017] 全体制御部６００は、荷電粒子ビーム装置の全体を制御する処理を行う。例えば、全体制御部６００は、計測・検査条件に応じて、電子光学制御部２００、偏向制御部４００および機構制御部５００などを制御することで、計測・検査の処理を行う。計測・検査の実行時、全体制御部６００は、信号検出・画像処理部３００を通して生成された画像データを受信し、ＧＵＩ（Graphical User Interface）画面などに表示させる。

[0018] ブランキング電極 104 は、2枚1組で互いに平行に配置された金属板により構成されている。すなわち、当該2つの金属板は、互いに対向して配置されている。電子光学制御部 200 は、全体制御部 600 からの制御に従い、カラム 100 内の電子光学系（集束レンズ 103、ブランキング電極 104 および対物レンズ 108）を制御する。特に、ブランキング制御回路 201 は、全体制御部 600 から供給されるブランキング制御信号に基づき、ブランキング電極 104 に対して、信号ラインを通してブランキング電圧を印加することにより、電子ビーム 102 の試料 109 上への照射の ON/OFF 制御を行う。ブランキング制御信号が ON のときは、ブランキング電極 104 に電圧が印加されて電極間に電界が生じ、電子ビーム 102 が偏向されてアパーチャ 111 により遮断される。したがって、電子ビーム 102 は試料 109 に照射されない。また、ブランキング制御信号が OFF のときは、ブランキング電極 104 に電圧が印加されないため、電極間に電界は生じず、電子ビーム 102 はアパーチャ 111 を通過して試料 109 に照射される。

[0019] 次に、実施の形態 1 に係るブランキング制御回路 201 の概念図の一例を図 2 および図 3 に示す。本実施の形態のブランキング電極 104 は、空中における電子ビーム 102 の照射位置を中央に挟んで、電子ビーム 102 の照射方向に対し垂直な方向において互いに対向する第 1 電極（ブランキング電極）104a および第 2 電極（ブランキング電極）104b を備えている。ブランキング制御回路 201 は、スイッチング回路 202～205、負電圧（VSS）を発生（生成）する電圧源 206、および、全体制御部 600 からのブランキング制御信号に基づいてスイッチング回路 202～205 の ON/OFF を制御するドライバ回路 207 を備えている。つまり、ドライバ回路 207 は、スイッチング回路 202～205 のそれぞれを、ON 状態（導通状態）または OFF 状態（非導通状態）のいずれかに制御することができる。ここでいうスイッチング回路は、複数の素子を接続した回路であってもよく、単体の素子から成るスイッチング素子であってもよい。

[0020] 電圧源 206 の負電圧 (VSS) 出力は、スイッチング回路 202 を介して第 1 電極 104 a に接続され、またスイッチング回路 205 を介して第 2 電極 104 b に接続されている。ブランキング制御回路 201 上に設けられた共通のグラウンド (共通のグラウンド基準点、共通の GND) 208 は、スイッチング回路 203 を介して第 1 電極 104 a に接続され、またスイッチング回路 204 を介して第 2 電極 104 b に接続されている。以下では、共通のグラウンド 208 を共通の GND 208 と呼ぶ。

[0021] すなわち、ブランキング制御回路 201 は、電圧源 206 から電圧が供給されるスイッチング回路 (第 1 スwitchング回路) 202、一端が共通の GND 208 に接続されたスイッチング回路 (第 2 スwitchング回路) 203、一端が共通の GND 208 に接続されたスイッチング回路 (第 3 スwitchング回路) 204、および、電圧源 206 から電圧が供給されるスイッチング回路 (第 4 スwitchング回路) 205 を備えている。

[0022] 図 2 に、ブランキング制御信号が ON の状態を示す。このとき、ドライバ回路 207 は、スイッチング回路 202、204 を ON、スイッチング回路 203、205 を OFF とすることで、第 1 電極 104 a に負電圧 (VSS) を接続し、第 2 電極 104 b に共通の GND 208 を接続する。つまり、第 1 電極 104 a には負電圧 (VSS) が印加され、第 2 電極 104 b に GND 電位が印加される。これにより、第 2 電極 104 b から第 1 電極 104 a の方向にブランキング電界が生じ、電子ビーム 102 を偏向することができる。図 2 では、ブランキング電界を白い矢印で示している。このように電子ビーム 102 を偏向することで電子ビーム 102 は遮断され、試料に対し照射されなくなる。つまり、ブランキングが行われる。

[0023] 図 3 に、ブランキング制御信号が OFF の状態を示す。このとき、ドライバ回路 207 は、スイッチング回路 203、204 を ON、スイッチング回路 202、205 を OFF とすることで、第 1 電極 104 a および第 2 電極 104 b に共通の GND 208 を接続する。これにより、第 1 電極 104 a と第 2 電極 104 b との間にブランキング電界は生じず、電子ビーム 102

は試料 109 に照射される。

[0024] 図 4 に、本実施の形態におけるブランキング制御回路 201 の具体的な構成例として回路図を示す。

[0025] ここでのスイッチング回路 202、205（図 2 参照）は、N チャンネル MOSFET（Metal Oxide Semiconductor Field Effect Transistor）12、15 である。N チャンネル MOSFET 12、15 のソース（ソース端子）は負電圧（VSS）に接続され、ゲート（ゲート端子）はドライバ回路 207 に接続されている。N チャンネル MOSFET 12 のドレイン（ドレイン端子）は第 1 電極 104a に接続され、N チャンネル MOSFET 15 のドレインは第 2 電極 104b に接続されている。また、ここでのスイッチング回路 203、204（図 2 参照）は、P チャンネル MOSFET 13、14 である。P チャンネル MOSFET 13、14 のソースは共通の GND 208 に接続され、ゲートはドライバ回路 207 に接続されている。P チャンネル MOSFET 13 のドレインは第 1 電極 104a に接続され、P チャンネル MOSFET 14 のドレインは第 2 電極 104b に接続されている。

[0026] また、図 4 には、本実施の形態における低ノイズ効果を説明するために、電源ノイズ 209 および GND ノイズ 210 を示している。電源ノイズ 209 は、例えば、電圧源 206 により出力されるノイズであり、スイッチングに伴う高周波スパイクノイズまたはリップルノイズなどが含まれる。GND ノイズ 210 は、共通の GND 208 に生じるノイズ成分である。GND ノイズ 210 には、例えば、ブランキング制御回路 201 上の素子等が消費した電流のリターンが GND を流れることにより生じる GND 電位変動、荷電粒子ビーム装置上の他の回路などにより生じたノイズが伝導したもの、または、放射によりブランキング制御回路 201 に混入されたノイズなどが含まれる。

[0027] 図 4 では、ブランキングが ON のときの電子ビーム 102 の軌道として、電子ビーム 20N を示し、ブランキングが OFF のときの電子ビーム 102 の軌道として、電子ビーム 20FF を示している。このことは、後の説明で

用いる図5～図9、図11および図13でも同様である。

[0028] 図4において、ブランキング制御信号がONのとき、ドライバ回路207は、NチャンネルMOSFET12およびPチャンネルMOSFET14をON、PチャンネルMOSFET13およびNチャンネルMOSFET15をOFFとすることで、第1電極104aに負電圧(VSS)を接続し、第2電極104bに共通のGND208を接続する。これにより、電極間にブランキング電界が生じ、電子ビーム102を偏向することができる。

[0029] また、ブランキング制御信号がOFFのとき、ドライバ回路207は、NチャンネルMOSFET12、15をOFF、PチャンネルMOSFET13、14をONとすることで、第1電極104aおよび第2電極104bに共通のGND208を接続する。このとき、GNDノイズ210は、PチャンネルMOSFET13、14の主にオン抵抗を介して、それぞれ第1電極104aおよび第2電極104bに伝導される。GNDノイズ210は、第1電極104aおよび第2電極104bに対して同振幅、同位相で加わるため、電極間にGNDノイズ210による電界は生じない。また、電源ノイズ209は、NチャンネルMOSFET12、15の主にドレインソース間の寄生容量を介して、それぞれ第1電極104aおよび第2電極104bに伝導される。電源ノイズ209についても、第1電極104aおよび第2電極104bに対して同振幅、同位相で加わるため、電極間に電源ノイズ209による電界は生じない。したがって、低ノイズ化を実現できる。

<本実施の形態の効果>

[0030] 電子線を遮断するブランキングを行う荷電粒子ビーム装置では、ブランキング制御回路がOFFのときにおいて、対向するブランキング電極の一方にノイズが印加される場合がある。この場合、ブランキング電極間に電界が生じ、電子ビームが意図しない方向に曲がって照射され、計測精度が低下する問題がある。つまり、ブランキング制御回路がOFFのときには、ノイズによる電子ビームの偏向を防ぎ、電子ビームを真っ直ぐ試料に照射させることが重要となる。

[0031] そこで、本実施の形態では、電圧源206と第1電極104aとの間に接続されたNチャンネルMOSFET12と、電圧源206と第2電極104bとの間に接続されたNチャンネルMOSFET15と、共通のGND208と第1電極104aとの間に接続されたPチャンネルMOSFET13と、共通のGND208と第2電極104bとの間に接続されたPチャンネルMOSFET14とを設けている。

[0032] ブランキング制御信号をOFFにする動作の際には、NチャンネルMOSFET12、15を共にOFFとする。NチャンネルMOSFET12、15が共にOFFであっても、NチャンネルMOSFET12、15の主にドレインソース間の寄生容量を介して電源ノイズ209が第1電極104aおよび第2電極104bに伝導される。しかし、第1電極104aおよび第2電極104bのそれぞれには同様の電源ノイズ209が加わるため、電極間に当該ノイズに起因する電界が生じることを防ぐことができる。

[0033] また、ブランキング制御信号をOFFにする動作の際には、PチャンネルMOSFET13、14を共にONとする。このとき、GNDノイズ210は、第1電極104aおよび第2電極104bのそれぞれに対して同様に加わるため、電極間に当該ノイズに起因する電界が生じることを防ぐことができる。

[0034] また、本実施の形態によれば、電源ノイズ209およびGNDノイズ210が大きい場合であってもブランキング電極104の電極間にノイズ電界が生じず、低ノイズ化を実現できる。このため、ブランキング電極104の電極間距離を短く設計することが可能である。ブランキング電極104の感度（印加電圧あたりの偏向距離）は、電極間距離が短いほど感度が高い。よって、電極間距離を短くすることにより、1対のブランキング電極104のみで高加速電子ビームを偏向するために必要な感度を得ることができる。また、高加速電子ビームを偏向するためにブランキング電圧を高くする必要がない。さらに、ブランキング制御回路201にノイズを低減するためのフィルタ回路を挿入する必要がない。このため、ブランキング応答速度を向上（図

1 に示す電子ビーム 102 の試料 109 への照射／遮断の切り替えに要する時間を短縮）することができる。

[0035] 以上より、ブランキングが OFF のときにおける、電源ノイズ 209 および GND ノイズ 210 による電極間の電界の発生に起因する電子ビームへの影響を低減することができる。すなわち、荷電粒子ビーム装置の計測精度を向上させることができるため、荷電粒子ビーム装置の性能を向上させることができる。

[0036] ここでは、スイッチング回路 202～205 に用いる FET 素子として MOSFET を用いた場合について説明したが、当該 FET 素子は、例えばバイポーラトランジスタであってもよい。その場合、上述した実施の形態の MOSFET の端子であるゲート、ソースおよびドレインは、バイポーラトランジスタの端子であるベース、エミッタおよびコレクタのそれぞれに置き換わる。すなわち、例えば図 4 に示す N チャンネル MOSFET 12、15 のそれぞれは NPN 型バイポーラトランジスタに置き換わり、P チャンネル MOSFET 13、14 のそれぞれは PNP 型バイポーラトランジスタに置き換わる。N チャンネル MOSFET 12、15 に代わる各 NPN 型バイポーラトランジスタのエミッタ端子は電圧源 206 に接続され、P チャンネル MOSFET 13、14 に代わる各 PNP 型バイポーラトランジスタのエミッタ端子は共通の GND 208 に接続される。また、N チャンネル MOSFET 12 に代わる NPN 型バイポーラトランジスタと、P チャンネル MOSFET 13 に代わる PNP 型バイポーラトランジスタのコレクタ端子とは、第 1 電極 104a に接続される。P チャンネル MOSFET 14 に代わる PNP 型バイポーラトランジスタと、N チャンネル MOSFET 15 に代わる NPN 型バイポーラトランジスタのコレクタ端子とは、第 2 電極 104b に接続される。

<変形例 1>

[0037] 図 5 に、本実施の形態の変形例 1 におけるブランキング制御回路 201 の回路図を示す。図 4 のブランキング制御回路 201 との差異は、電圧源 20

6が正電圧（VDD）を出力（生成）し、スイッチング回路202、205（図2参照）がPチャンネルMOSFET、スイッチング回路203、204（図2参照）がNチャンネルMOSFETで構成されている点である。

[0038] 図5において、ブランキング制御信号がONのとき、ドライバ回路207は、PチャンネルMOSFET22およびNチャンネルMOSFET24をON、NチャンネルMOSFET23およびPチャンネルMOSFET25をOFFとすることで、第1電極104aに正電圧（VDD）を接続し、第2電極104bに共通のGND208を接続する。これにより、電極間にブランキング電界が生じ、電子ビーム102を偏向することができる。

[0039] また、ブランキング制御信号がOFFのとき、ドライバ回路207は、PチャンネルMOSFET22、25をOFF、NチャンネルMOSFET23、24をONとすることで、第1電極104aおよび第2電極104bに共通のGND208を接続する。このとき、GNDノイズ210は、NチャンネルMOSFET23、24を介して、それぞれ第1電極104aおよび第2電極104bに同振幅、同位相で加わるため、電極間にGNDノイズ210による電界は生じない。また、電源ノイズ209は、PチャンネルMOSFET22、25の寄生容量を介して、それぞれ第1電極104aおよび第2電極104bに同振幅、同位相で加わるため、電極間に電源ノイズ209による電界は生じない。したがって、低ノイズ化を実現できる。

<変形例2>

[0040] 図6に、本実施の形態の変形例2におけるブランキング制御回路201の回路図を示す。図2のブランキング制御回路201との差異は、スイッチング回路202、205が抵抗32、35に置換されて構成されている点、および、スイッチング回路203、204がPチャンネルMOSFET33、34で構成されている点である。このように抵抗（抵抗素子）を用いることで、ドライバ回路207は、PチャンネルMOSFET33、34のみをON/OFF制御すればよい。また、抵抗32、35は、互いに同一種類の抵抗、同一表記の抵抗、または同一抵抗値の抵抗が用いられる。これにより、

電圧源 206 から第 1 電極 104 a および第 2 電極 104 b に至るそれぞれの経路のインピーダンスを一致させることができる。P チャンネル MOSFET 33、34 の構成はそれぞれ、図 4 に示す P チャンネル MOSFET 13、14 の構成と同様である。

[0041] 図 6 において、ブランキング制御信号が ON のとき、ドライバ回路 207 は、P チャンネル MOSFET 33 を OFF、P チャンネル MOSFET 34 を ON とすることで、第 1 電極 104 a に抵抗 32 を介して負電圧 (V_{SS}) を接続し、第 2 電極 104 b に P チャンネル MOSFET 34 を介して共通の GND 208 を接続する。これにより、電極間にブランキング電界が生じ、電子ビーム 102 を偏向することができる。

[0042] また、ブランキング制御信号が OFF のとき、ドライバ回路 207 は、P チャンネル MOSFET 33、34 を ON とすることで、第 1 電極 104 a および第 2 電極 104 b に共通の GND 208 を接続する。このとき、GND ノイズ 210 は、P チャンネル MOSFET 33、34 を介して、それぞれ第 1 電極 104 a および第 2 電極 104 b に同振幅、同位相で加わるため、電極間に GND ノイズ 210 による電界は生じない。また、電源ノイズ 209 は、抵抗 32、35 を介して、それぞれ第 1 電極 104 a および第 2 電極 104 b に同振幅、同位相で加わるため、電極間に電源ノイズ 209 による電界は生じない。したがって、低ノイズ化を実現できる。

＜変形例 3＞

[0043] 図 7 に、本実施の形態の変形例 3 におけるブランキング制御回路 201 の回路図を示す。図 2 のブランキング制御回路 201 との差異は、スイッチング回路 203、204 が抵抗 43、44 に置換されて構成されている点、および、スイッチング回路 202、205 が N チャンネル MOSFET 42、45 で構成されている点である。このように抵抗（抵抗素子）を用いることで、ドライバ回路 207 は、N チャンネル MOSFET 42、45 のみを ON/OFF 制御すればよい。また、抵抗 43、44 は、互いに同一種類の抵抗、同一表記の抵抗、または同一抵抗値の抵抗が用いられる。これにより、

共通のGND 208から第1電極104a、第2電極104bに至るそれぞれの経路のインピーダンスを一致させることができる。NチャンネルMOSFET 42、45の構成はそれぞれ、図4に示すNチャンネルMOSFET 12、15の構成と同様である。

[0044] 図7において、ブランキング制御信号がONのとき、ドライバ回路207は、NチャンネルMOSFET 42をON、NチャンネルMOSFET 45をOFFとすることで、第1電極104aに負電圧(VSS)を接続し、第2電極104bには抵抗44を介して共通のGND 208を接続する。これにより、電極間にブランキング電界が生じ、電子ビーム102を偏向することができる。

[0045] また、ブランキング制御信号がOFFのとき、ドライバ回路207は、NチャンネルMOSFET 42、45をOFFとすることで、第1電極104aおよび第2電極104bに抵抗43、44を介して共通のGND 208を接続する。このとき、GNDノイズ210は、抵抗43、44を介して、それぞれ第1電極104aおよび第2電極104bに同振幅、同位相で加わるため、電極間にGNDノイズ210による電界は生じない。また、電源ノイズ209は、NチャンネルMOSFET 42、45を介して、それぞれ第1電極104aおよび第2電極104bに同振幅、同位相で加わるため、電極間に電源ノイズ209による電界は生じない。したがって、低ノイズ化を実現できる。

(実施の形態2)

[0046] 次に、実施の形態2について説明する。本実施の形態では、ブランキング電極104へのノイズの混入量を調整可能な荷電粒子ビーム装置について説明する。なお、以下では、前述の実施の形態と重複する箇所については原則として説明を省略する。

[0047] 図8に、本実施の形態におけるブランキング制御回路201の回路図を示す。図8に示す構成は、図4に示す構成と類似しているが、可変容量コンデンサ211、214、可変抵抗212および213が設けられている点が図

4とは異なっている。

[0048] 図8に示すように、可変容量コンデンサ211は、NチャンネルMOSFET12のドレインソース端子間に接続され、可変容量コンデンサ214は、NチャンネルMOSFET15のドレインソース端子間に接続されている。つまり、可変容量コンデンサ211はNチャンネルMOSFET12に並列に接続されており、可変容量コンデンサ214はNチャンネルMOSFET15に並列に接続されている。また、可変抵抗212は、共通のGND208とPチャンネルMOSFET13のソース端子との間に直列に接続され、可変抵抗213は、共通のGND208とPチャンネルMOSFET14のソース端子との間に直列に接続されている。

[0049] 可変容量コンデンサ211、214は、NチャンネルMOSFET12、15の相互間におけるドレインソース端子間の寄生容量値の個体差を削減する目的で設けられたものである。すなわち、可変容量コンデンサ211、214は、NチャンネルMOSFET12のドレインソース端子間寄生容量と可変容量コンデンサ211の容量値とを加算した値が、NチャンネルMOSFET15のドレインソース端子間寄生容量と可変容量コンデンサ214の容量値とを加算した値と一致するように設定されることが望ましい。

[0050] また、可変抵抗212、213は、PチャンネルMOSFET13、14の相互間におけるドレインソース端子間のオン抵抗値の個体差を削減する目的で設けられたものである。すなわち、可変抵抗212、213は、PチャンネルMOSFET13のドレインソース端子間オン抵抗と可変抵抗212の抵抗値とを加算した値が、PチャンネルMOSFET14のドレインソース端子間オン抵抗と可変抵抗213の抵抗値とを加算した値と一致するように設定されることが望ましい。

[0051] 以上の結果、ブランキング制御信号がOFFのときにおいて、電圧源206から第1電極104a、第2電極104bに至るそれぞれの経路のインピーダンスを一致させることができる。また、共通のGND208から第1電極104a、第2電極104bに至るそれぞれの経路のインピーダンスにつ

いても一致させることができる。これにより、電源ノイズ209およびGNDノイズ210は、それぞれ第1電極104a、第2電極104bに同振幅・同位相で加わるためノイズ電界は生じず、低ノイズ化できる。

[0052] なお、可変容量コンデンサ211、214、可変抵抗212および213を調整する別の方法として、全体制御部600が信号検出・画像処理部300より画像データを受信し、例えば分解能またはコントラストなどの評価指標を用いて評価される画像品質が最大となるように調整されてもよい。可変容量コンデンサおよび可変抵抗の調整は、ユーザの手動操作でアナログ的に行うことができる。また、可変容量コンデンサおよび可変抵抗は、全体制御部600からデジタル制御することができ、全体制御部600に組み込まれたプログラムにより画像品質が最大となる容量値および抵抗値が自動的に調整される構成とすることもできる。

[0053] 本実施の形態では、可変容量コンデンサ211、214、可変抵抗212および213を設け、ブランキング制御回路201から第1電極104a、第2電極104bへの配線インピーダンスを揃えるように容量値および抵抗値を調整する。この構成によれば、電源ノイズ209、GNDノイズ210は、第1電極104aと第2電極104bに同振幅・同位相で加わるため、ブランキング電極104にノイズ電界は生じず、低ノイズ化できる。

[0054] なお、可変抵抗212は、PチャンネルMOSFET13のドレイン端子と第1電極104aとの間に直列に接続され、可変抵抗213は、PチャンネルMOSFET14のドレイン端子と第2電極104bとの間に直列に接続された構成としてもよい。また、可変容量コンデンサ211、214のうち、どちらか一方を備え、他方を設けない構成としてもよい。さらに、可変抵抗212、213のうち、どちらか一方を備え、他方を設けない構成としてもよい。

(実施の形態3)

[0055] 次に、実施の形態3について説明する。本実施の形態では、ブランキング制御信号がONからOFFに切り替わったときの応答速度を向上できる荷電

粒子ビーム装置について説明する。なお、以下では、前述の実施の形態と重複する箇所については原則として説明を省略する。

[0056] 図9は、本発明の実施の形態3に係るブランキング制御回路201の構成の一例を示す回路図である。図9に示す構成は、図4に示す構成と類似しているが、ダイオード215、216が設けられている点が図4とは異なっている。

[0057] 図9に示すように、ダイオード215は、PチャンネルMOSFET13のドレイン端子にアノード端子、ソース側にカソード端子が接続され、ダイオード216は、PチャンネルMOSFET14のドレイン端子にアノード端子、ソース側にカソード端子が接続されている。つまり、ダイオード215はPチャンネルMOSFET13に並列に接続され、ダイオード216はPチャンネルMOSFET14に並列に接続されている。

[0058] 図10は、(1)ブランキング制御信号S1、(2)第1電極104aに印加される電圧(Va)、(3)第2電極104bに印加される電圧(Vb)の波形例を示す波形図である。ブランキング制御信号S1がONのとき、NチャンネルMOSFET12がONであることにより、第1電極104aの電圧(Va)はVSSとなる。また、ブランキング制御信号S1がONのとき、PチャンネルMOSFET14がONであることにより、第2電極104bの電圧(Vb)は共通のGND電位となる。

[0059] ブランキング制御信号S1がONからOFFに切り替わると、NチャンネルMOSFET12がOFF、PチャンネルMOSFET13がONに変化し、共通のGND208からPチャンネルMOSFET13を介して第1電極104aに向かって電流が流れ、第1電極104aの電圧(Va)は共通のGND電位に変化する。このとき、第1電極104aに対向する第2電極104bには正電圧(Vs)が誘起される。その後、PチャンネルMOSFET14のオン抵抗を介して共通のGND208に電流が流れることにより、一定の時間(Ts)経過後、第2電極104bの電圧(Vb)は共通のGND電位となる。

[0060] ここで、ダイオード216が挿入されていることで、誘起電圧である正電圧（ V_s ）をダイオード216の順方向電圧以下に制限することができるため、第2電極104bが共通のGND電位となるまでの時間（ T_s ）が短縮され、ダイオード216が挿入されていない場合と比較して応答時間を高速化することができる。

[0061] 本実施の形態におけるブランキング制御回路201は、第1電極104aと第2電極104bに同一構成のスイッチング回路が接続されているため、スイッチング回路のON/OFF制御方法を変えることにより、第1電極104aから第2電極104bの方向へブランキング電界を加えることができる。ダイオード215は、このようにブランキング電界を加える動作を行う場合において、ダイオード216と同様に応答時間の高速化に寄与するものである。

<変形例>

[0062] 図11は、本発明の実施の形態3に係るブランキング制御回路201の第2の構成例を示す回路図である。図11に示す構成は、図5に示す構成と類似しているが、ダイオード215、216が設けられている点が図5とは異なっている。

[0063] 図11に示すように、ダイオード215は、NチャンネルMOSFET23のソース側にアノード端子、ドレイン端子にカソード端子が接続され、ダイオード216は、NチャンネルMOSFET24のソース端子にアノード端子、ドレイン側にカソード端子が接続されている。つまり、ダイオード215はNチャンネルMOSFET23に並列に接続され、ダイオード216はNチャンネルMOSFET24に並列に接続されている。

[0064] 図12は、（1）ブランキング制御信号S1、（2）第1電極104aに印加される電圧（ V_a ）、（3）第2電極104bに印加される電圧（ V_b ）の波形例を示す波形図である。ブランキング制御信号S1がONのとき、PチャンネルMOSFET22がONであることにより、第1電極104aの電圧（ V_a ）はVDDとなる。また、ブランキング制御信号S1がONの

とき、NチャンネルMOSFET 24がONであることにより、第2電極104bの電圧(Vb)は共通のGND電位となる。

[0065] ブランキング制御信号S1がONからOFFに切り替わると、PチャンネルMOSFET 22がOFF、NチャンネルMOSFET 23がONに変化し、第1電極104aからNチャンネルMOSFET 23を介して共通のGND 208に向かって電流が流れ、第1電極104aの電圧(Va)は共通のGND電位に変化する。このとき、第1電極104aに対向する第2電極104bには負電圧(Vd)が誘起される。その後、共通のGND 208からNチャンネルMOSFET 24のオン抵抗を介して第2電極104bに電流が流れることにより、一定の時間(Td)経過後、第2電極104bの電圧(Vb)は共通のGND電位となる。ここで、ダイオード216が挿入されていることで、誘起電圧である負電圧(Vd)をダイオード216の順方向電圧によって抑圧することができるため、第2電極104bが共通のGND電位となるまでの時間(Td)が短縮され、ダイオード216が挿入されていない場合と比較して応答時間を高速化することができる。

[0066] ダイオード215は、第2電極104bから第1電極104aの方向へブランキング電界を加える動作を行う場合において、ダイオード216と同様に応答時間の高速化に寄与するものである。

[0067] 本実施の形態によれば、ダイオード215、216を設けたことにより、ブランキング制御信号がONからOFFに変化するときの応答速度を高速化することができる。

(実施の形態4)

[0068] 次に、実施の形態4について説明する。本実施の形態では、第1電極と第2電極とに加わるノイズが同振幅・同位相でない場合においても、電極間に生じるノイズ電界を低減できる荷電粒子ビーム装置について説明する。なお、以下では、前述の実施の形態と重複する箇所については原則として説明を省略する。

[0069] 図13は、本発明の実施の形態4に係るブランキング制御回路201の構

成の一例を示す回路図である。図 1 3 に示す構成は、図 4 に示す構成と類似しているが、抵抗 2 1 7、2 1 8 が設けられている点が図 4 とは異なっている。

[0070] 図 1 4 は、接続点 P 1 と接続点 P 2 との間のノイズを低周波数において 1 としたときに、ブランキング電極 1 0 4 に加わるノイズ電圧 ($V_a - V_b$) の周波数特性の一例を示すグラフである。図 1 4 では、抵抗がない場合のグラフを実線で示し、抵抗値が小さい場合のグラフを二点鎖線で示し、抵抗値が大きい場合のグラフを一点鎖線で示している。

[0071] 図 1 3 に示すように、抵抗 2 1 7 は、N チャンネル MOS FET 1 2 および P チャンネル MOS FET 1 3 のドレイン端子同士の相互間の接続点 P 1 と、第 1 電極 1 0 4 a との間に挿入されている。つまり、抵抗 2 1 7 は、接続点 P 1 と第 1 電極 1 0 4 a との間に直列に接続されている。抵抗 2 1 8 は、P チャンネル MOS FET 1 4 および N チャンネル MOS FET 1 5 のドレイン端子同士の相互間の接続点 P 2 と、第 2 電極 1 0 4 b との間に挿入されている。つまり、抵抗 2 1 8 は、接続点 P 2 と第 2 電極 1 0 4 b との間に直列に接続されている。

[0072] ブランキング制御回路 2 0 1 とブランキング電極 1 0 4 との間の信号配線 L 1、L 2 のインダクタンス成分と、ブランキング電極 1 0 4 の電極間容量によって形成される共振点（周波数： F_c ）近傍においてノイズが増大する。図 1 4 に示すように、共振点におけるノイズの増大は、抵抗 2 1 7、2 1 8 を挿入することで低減することができ、抵抗値が大きいほど低減効果は大きくなる。但し、抵抗値を大きくするとローパスフィルタの効果によりブランキングの応答速度が低下するため、抵抗値は数十 Ω ～数百 Ω 程度とすることが望ましい。また、抵抗 2 1 7、2 1 8 は、互いに同一種類の抵抗、同一表記の抵抗、または同一抵抗値の抵抗が用いて配線インピーダンスを一致させる。これにより、第 1 電極 1 0 4 a および第 2 電極 1 0 4 b に対し、電源ノイズ 2 0 9 および GND ノイズ 2 1 0 が同振幅・同位相で加わるようにできるため、低ノイズ化できる。

[0073] 本実施の形態によれば、抵抗 217、218 を設けたことにより、ブランキング配線（信号配線 L1、L2）とブランキング電極とにより形成される共振を抑制し、ブランキング電極に加わるノイズを低減できる。

（実施の形態 5）

[0074] 次に、実施の形態 5 について説明する。本実施の形態では、同一平面上に 4 つの電極板を設け、4 方向へのブランキング電界を形成できる荷電粒子ビーム装置について説明する。

[0075] ブランキングを行う荷電粒子ビーム装置で生じ得る問題として、ブランキングによってアパーチャ 111（図 1 参照）の電子ビームが照射された箇所に、コンタミネーションが付着することが考えられる。特に、いつも 1 方向にブランキングされる場合、つまり 1 方向に電子ビームが偏向される場合には、電子ビームが照射される箇所に局所的にコンタミネーションが付着して汚れる。コンタミネーションが付着した箇所は、ブランキングによる電子ビームの照射により帯電し、電界が発生する。したがって、電子ビームはコンタミネーション部分の帯電により発生した電界の影響を受けて、試料 109（図 1 参照）上での走査位置がずれる問題が起き得る。

[0076] 本実施の形態では、4 方向へのブランキングを実現し、上記問題を解決する。以下、前述の実施の形態と重複する箇所については原則として説明を省略する。

[0077] 図 15 は、本発明の実施の形態 5 に係るブランキング制御回路 201 とブランキング電極 104 の構成の一例を示す回路図である。本実施の形態におけるブランキング電極 104 は、空中における電子ビーム 102 の照射位置を中央に挟んで、電子ビーム 102 の照射方向に対し垂直な方向において互いに対向する 2 つの電極を 2 組備えている。当該 2 組の電極のうちの 1 組の電極は第 1 電極 301 a および第 2 電極 301 b であり、他の 1 組の電極は第 3 電極 301 c および第 4 電極 301 d である。

[0078] ブランキング制御回路 201 は、N チャンネル MOSFET 12、15、52、55、P チャンネル MOSFET 13、14、53、54、負電圧（

VSS) を発生する電圧源206、および、全体制御部600 (図1参照) からのブランキング制御信号に基づいてMOSFETのON/OFFを制御するドライバ回路207を備えている。電圧源206の負電圧(VSS) 出力は、NチャンネルMOSFET12、15、52および55のそれぞれのソース端子に接続されている。ブランキング制御回路201上に設けられた共通のGND208は、PチャンネルMOSFET13、14、53および54のそれぞれのソース端子に接続されている。全てのMOSFETのゲート端子はドライバ回路207に接続されている。

[0079] また、NチャンネルMOSFET12とPチャンネルMOSFET13とのドレイン端子同士が接続されて第1電極301aに接続されている。PチャンネルMOSFET14とNチャンネルMOSFET15のドレイン端子同士が接続されて第2電極301bに接続されている。NチャンネルMOSFET52とPチャンネルMOSFET53のドレイン端子同士が接続されて第3電極301cに接続されている。PチャンネルMOSFET54とNチャンネルMOSFET55のドレイン端子同士が接続されて第4電極301dに接続されている。

[0080] 図16は、本実施の形態におけるブランキングによる電子ビーム102の偏向方向の位置関係を示す平面図である。図16では、電子ビーム102を照射する荷電粒子銃101側から、電子ビーム102の照射方向を見た図である。図16において、電子ビーム102を方向A1に偏向させる場合は、第1電極301aと第4電極301dとに負電圧(VSS)、第2電極301bと第3電極301cとに共通のGND208を接続すればよい。これにより、第2電極301bから第1電極301aへ方向に与えられるブランキング電界と、第3電極301cから第4電極301dへ方向に与えられるブランキング電界とが加算される。その結果、方向A2にブランキング電界を形成し、電子ビーム102はブランキング電界と反対の方向A1に偏向される。

[0081] また、電子ビーム102をA2~A4のいずれかの方向に偏向させる場合

は、偏向したい方向の両隣りに配置された電極に共通のGND 208が接続され、残りの電極に負電圧（VSS）が接続されるようにブランキング制御回路201の動作を制御すればよい。ここでは、一例として、方向A1にブランキング電界を加える場合について、ブランキング制御回路201の動作を説明する。

[0082] 図15において、ブランキング制御信号がONのとき、ドライバ回路207は、NチャンネルMOSFET12、55をON、PチャンネルMOSFET13、54をOFFとすることで、第1電極301a、第4電極301dのそれぞれに負電圧（VSS）を接続する。また、ドライバ回路207は、PチャンネルMOSFET14、53をON、NチャンネルMOSFET15、52をOFFとすることで、第2電極301b、第3電極301cのそれぞれに共通のGND 208を接続する。これにより、図16における方向A2にブランキング電界が生じ、電子ビーム102を方向A1に偏向することができる。

[0083] また、ブランキング制御信号がOFFのとき、ドライバ回路207は、NチャンネルMOSFET12、55をOFF、PチャンネルMOSFET13、54をONとすることで、第1電極301a、第4電極301dに共通のGND 208を接続する。

[0084] また、ドライバ回路207は、PチャンネルMOSFET14、53をON、NチャンネルMOSFET15、52をOFFとすることで、第2電極301b、第3電極301cに共通のGND 208を接続する。これにより、全ての電極に対して共通のGND 208が接続され、ブランキング電界は生じない。このとき、GNDノイズ210は、PチャンネルMOSFET13、14、53および54を介して、それぞれ第1電極301a～第4電極301dに同振幅・同位相で加わるため、各電極間にGNDノイズ210によるノイズ電界は生じない。また、電源ノイズ209は、NチャンネルMOSFET12、15、52、55のドレイン端子とソース端子間の寄生容量を介して、それぞれ第1電極301a～第4電極301dに同振幅・同位相

で加わるため、各電極間に電源ノイズ 209 による電界も生じない。したがって、低ノイズ化を実現できる。

[0085] 本実施の形態によれば、4つのブランキング電極板を設け、それぞれの電極板に対してスイッチング回路が接続されたブランキング制御回路 201 を設けたことにより、4方向へのブランキング電界を形成することができる。これにより、ブランキングによりアパーチャ 111（図1参照）に対し電子ビームを照射する際、アパーチャ 111 の上面の広い範囲内を選択して電子ビームを照射することができる。したがって、アパーチャ 111 の1部分に局所的に電子ビームを照射することを防ぐことができるため、局所的なコンタミネーションの付着を防ぎ、帯電に起因して試料 109（図1参照）上で走査位置がずれることを防げる。また、アパーチャ 111 の寿命を延ばすことができる。また、電源ノイズ 209、GNDノイズ 210 が4つの電極板に対して同振幅・同位相で加わるため、各電極間にノイズ電界は生じず、低ノイズ化を実現できる。

[0086] 本実施の形態では、4つのブランキング電極板を設けた構成について説明したが、さらに多くの電極板を設け、ブランキング方向をより複数の方向に偏向する構成も可能である。このような構成は、本実施の形態で説明したように、各電極板に対してスイッチング回路が接続されたブランキング制御回路 201 を設け、ドライバ回路 207 により選択的にスイッチング回路を制御することにより実現可能である。

（実施の形態6）

[0087] 次に、実施の形態6について説明する。本実施の形態では、対向する電極板を上下に並べて2組備え、電子ビームを大きい角度で偏向できる荷電粒子ビーム装置について説明する。なお、以下では、前述の実施の形態と重複する箇所については原則として説明を省略する。

[0088] 図17は、本実施の形態6に係るブランキング制御回路 201 とブランキング電極 104 の構成の一例を示す回路図である。図17に示す構成は、図15に示す構成と類似しているが、ブランキング電極 104 の配置が図15

とは異なっている。

[0089] 図17に示すように、本実施の形態におけるブランキング電極104は、電子ビーム102の照射方向に沿う平面を中央に挟んで、その平面と垂直な方向を向いて互いに対向する2つの電極を、上下段に2組配置した構成を有している。この2組の電極のうち、上段の1組は、互いの電極が平行に、電子ビーム102の照射位置に近接して配置された第1電極301aおよび第2電極301bである。また、この2組の電極のうち、下段の1組は、互いの電極が平行に、電子ビーム102の照射位置に近接して配置された第3電極301cおよび第4電極301dである。

[0090] 図18～図21は、本実施の形態におけるブランキングによる電子ビーム102の偏向方向の位置関係を示す側面図である。図18に示す方向A1に電子ビーム102を偏向する場合は、ブランキング電界を上下電極で同一方向に加えて電子ビーム102を方向A1に偏向する場合を示し、第1電極301aと第4電極301dに負電圧(VSS)、第2電極301bと第3電極301cに共通のGND208を接続すればよい。これにより、第2電極301bから第1電極301aの方向にブランキング電界が生じ、また第3電極301cから第4電極301dの方向にブランキング電界が生じ、結果として電子ビーム102は方向A1に偏向される。

[0091] また、図19に示すように、電子ビーム102を方向A2に偏向させる場合は、第1電極301aと第3電極301cに負電圧(VSS)、第2電極301bと第4電極301dに共通のGNDを接続すればよい。

[0092] また、図20に示すように、電子ビーム102を方向A3に偏向させる場合は、第2電極301bと第4電極301dに負電圧(VSS)、第1電極301aと第3電極301cに共通のGNDを接続すればよい。

[0093] また、図21に示すように、電子ビーム102を方向A4に偏向させる場合は、第2電極301bと第3電極301cに負電圧(VSS)、第1電極301aと第4電極301dに共通のGNDを接続すればよい。

[0094] 各方向にブランキング電界を加える場合について、ブランキング制御回路

201の動作は実施の形態5と同様であるため説明を省略する。

[0095] 本実施の形態によれば、4つのブランキング電極板を設け、それぞれの電極板に対してスイッチング回路が接続されたブランキング制御回路201を設けたことにより、図17～図21に示した4通りのブランキング電界を形成することができる。また、実施の形態5と同様に、電源ノイズ209、GNDノイズ210が4つの電極板に対して同振幅・同位相で加わるため、各電極間にノイズ電界は生じず、低ノイズ化を実現できる。

[0096] 本実施の形態では、4つのブランキング電極板を設けた構成について説明したが、さらに多くの電極板を設け、ブランキング方向をより複数の方向に偏向する構成も可能である。この場合、本実施の形態で説明したように、各電極板に対してスイッチング回路が接続されたブランキング制御回路201を設け、ドライバ回路207により選択的にスイッチング回路を制御することにより実現可能である。

[0097] 以上、本発明者らによってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能である。

[0098] 例えば、前記実施の形態1～6では、スイッチング回路としてMOSFETを用いて説明したが、これに限定されるものではなく、スイッチング機能を備えた様々な素子・回路を用いることができる。すなわち、前記実施の形態1で説明したように、MOSFETの代わりにバイポーラトランジスタを用いてもよい。

産業上の利用可能性

[0099] 本発明は、ブランキングを行う荷電粒子ビーム装置に幅広く利用することができる。

符号の説明

[0100] 12、15、23、24、42、45、52、55 NチャンネルMOSFET

13、14、22、25、33、34、53、54 PチャンネルMOS

F E T

1 0 1 電子銃

1 0 2 電子ビーム

1 0 4 ブランキング電極

1 0 4 a 第 1 電極

1 0 4 b 第 2 電極

1 1 0 ステージ

1 1 1 アパーチャ

2 0 1 ブランキング制御回路

2 0 2 ~ 2 0 5 スイッチング回路

2 0 6 電圧源

2 0 8 共通のグラウンド

2 0 9 電源ノイズ

2 1 0 G N D ノイズ

請求の範囲

- [請求項1] 試料を搭載可能なステージと、
前記試料に対し荷電粒子を射出する荷電粒子銃と、
電圧源と、
前記電圧源から電圧が供給される第1スイッチング回路と、
一端がグランドに接続された第2スイッチング回路と、
一端が前記グランドに接続された第3スイッチング回路と、
前記電圧源から電圧が供給される第4スイッチング回路と、
前記第1スイッチング回路と前記第2スイッチング回路とに接続された、第1ブランキング電極と、
前記第1ブランキング電極と対向し、前記第3スイッチング回路と前記第4スイッチング回路とに接続された、第2ブランキング電極と、
、
前記第1スイッチング回路、前記第2スイッチング回路、前記第3スイッチング回路および前記第4スイッチング回路を制御する制御回路と、
を有する、荷電粒子ビーム装置。
- [請求項2] 請求項1記載の荷電粒子ビーム装置において、
前記制御回路は、
ブランキングをONするときは、前記第1スイッチング回路および前記第3スイッチング回路を導通状態とし、且つ、前記第2スイッチング回路および前記第4スイッチング回路を非導通状態とし、
ブランキングをOFFするときは、前記第2スイッチング回路および前記第3スイッチング回路を導通状態とし、且つ、前記第1スイッチング回路および第4スイッチング回路を非導通状態とする、荷電粒子ビーム装置。
- [請求項3] 請求項1記載の荷電粒子ビーム装置において、
前記第1スイッチング回路、前記第2スイッチング回路、前記第3

スイッチング回路および前記第4スイッチング回路のそれぞれは、MOSFETまたはバイポーラトランジスタで構成されたトランジスタ素子であり、

前記第2スイッチング回路および前記第3スイッチング回路のそれぞれの、前記グランドに接続された端子は、ソース端子またはエミッタ端子であり、

前記第1スイッチング回路および前記第4スイッチング回路のそれぞれの、前記電圧源に接続された端子は、ソース端子またはエミッタ端子である、荷電粒子ビーム装置。

[請求項4]

請求項3記載の荷電粒子ビーム装置において、

前記電圧源は、負の電圧を生成し、

前記第1スイッチング回路は、第1NチャンネルMOSFETで構成され、

前記第2スイッチング回路は、第1PチャンネルMOSFETで構成され、

前記第3スイッチング回路は、第2PチャンネルMOSFETで構成され、

前記第4スイッチング回路は、第2NチャンネルMOSFETで構成されている、荷電粒子ビーム装置。

[請求項5]

請求項3記載の荷電粒子ビーム装置において、

前記電圧源は、正の電圧を生成し、

前記第1スイッチング回路は、第1PチャンネルMOSFETで構成され、

前記第2スイッチング回路は、第1NチャンネルMOSFETで構成され、

前記第3スイッチング回路は、第2NチャンネルMOSFETで構成され、

前記第4スイッチング回路は、第2PチャンネルMOSFETで構

成されている、荷電粒子ビーム装置。

[請求項6]

請求項1記載の荷電粒子ビーム装置において、

前記第1スイッチング回路または前記第4スイッチング回路に、容量値を調整可能な可変容量コンデンサが並列に接続され、

前記第2スイッチング回路または前記第3スイッチング回路に、抵抗値を調整可能な可変抵抗が直列に接続されている、荷電粒子ビーム装置。

[請求項7]

請求項4記載の荷電粒子ビーム装置において、

前記第1 PチャンネルMOSFETのドレイン端子にアノードが接続され、前記第1 PチャンネルMOSFETのソース端子にカソードが接続された第1ダイオードと、

前記第2 PチャンネルMOSFETのドレイン端子にアノードが接続され、前記第2 PチャンネルMOSFETのソース端子にカソードが接続された第2ダイオードと、

をさらに有する、荷電粒子ビーム装置。

[請求項8]

請求項5記載の荷電粒子ビーム装置において、

前記第1 NチャンネルMOSFETのソース端子にアノードが接続され、前記第1 NチャンネルMOSFETのドレイン端子にカソードが接続された第3ダイオードと、

前記第2 NチャンネルMOSFETのソース端子にアノードが接続され、前記第2 NチャンネルMOSFETのドレイン端子にカソードが接続された第4ダイオードと、

をさらに有する、荷電粒子ビーム装置。

[請求項9]

請求項1記載の荷電粒子ビーム装置において、

前記電圧源は、負の電圧を生成し、

前記第1スイッチング回路は、第1抵抗で構成され、

前記第2スイッチング回路は、第1トランジスタ素子で構成され、

前記第3スイッチング回路は、第2トランジスタ素子で構成され、

前記第4スイッチング回路は、第2抵抗で構成され、

前記第2スイッチング回路および前記第3スイッチング回路のそれぞれの、前記グランドに接続された端子は、ソース端子またはエミッタ端子である、荷電粒子ビーム装置。

[請求項10]

請求項1記載の荷電粒子ビーム装置において、

前記電圧源は、負の電圧を生成し、

前記第1スイッチング回路は、第3トランジスタ素子で構成され、

前記第2スイッチング回路は、第3抵抗で構成され、

前記第3スイッチング回路は、第4抵抗で構成され、

前記第4スイッチング回路は、第4トランジスタ素子で構成され、

前記第1スイッチング回路および前記第4スイッチング回路のそれぞれの、前記電圧源に接続された端子は、ソース端子またはエミッタ端子である、荷電粒子ビーム装置。

[請求項11]

請求項1記載の荷電粒子ビーム装置において、

前記第1スイッチング回路および前記第2スイッチング回路の相互間の第1接続点と、前記第1ブランキング電極との間に第5抵抗が直列に接続され、

前記第3スイッチング回路および前記第4スイッチング回路の相互間の第2接続点と、前記第1ブランキング電極との間に第6抵抗が直列に接続されている、荷電粒子ビーム装置。

[請求項12]

請求項1記載の荷電粒子ビーム装置において、

前記電圧源から電圧が供給される第5スイッチング回路と、

一端が前記グランドに接続された第6スイッチング回路と、

一端が前記グランドに接続された第7スイッチング回路と、

前記電圧源から電圧が供給される第8スイッチング回路と、

前記第5スイッチング回路と前記第6スイッチング回路とに接続された、第3ブランキング電極と、

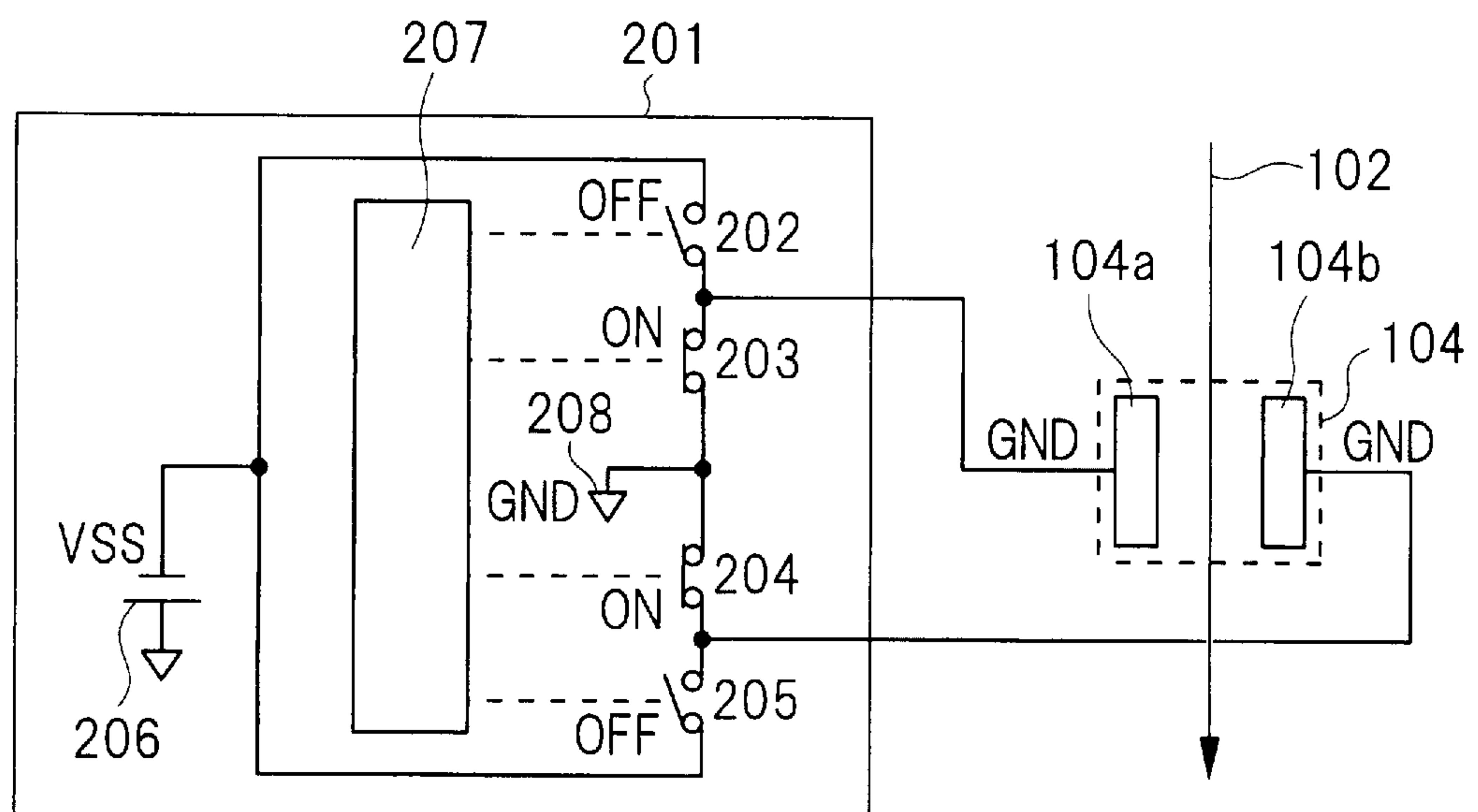
前記第3ブランキング電極と対向し、前記第7スイッチング回路と

前記第 8 スイッチング回路とに接続された、第 4 ブランキング電極と、
をさらに有し、

前記制御回路は、前記第 5 スイッチング回路、前記第 6 スイッチング回路、前記第 7 スイッチング回路および前記第 8 スイッチング回路を制御する、荷電粒子ビーム装置。

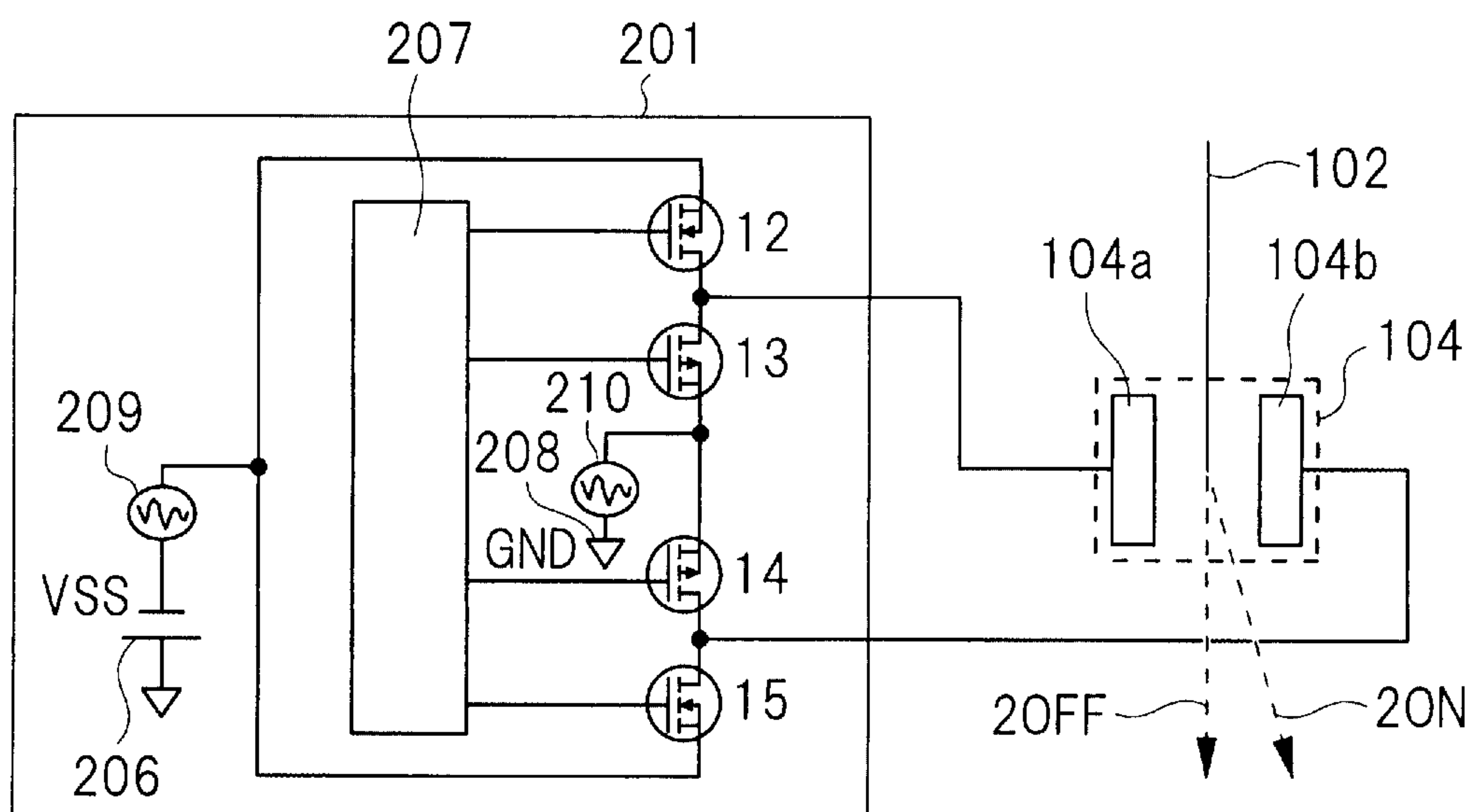
[図3]

図 3



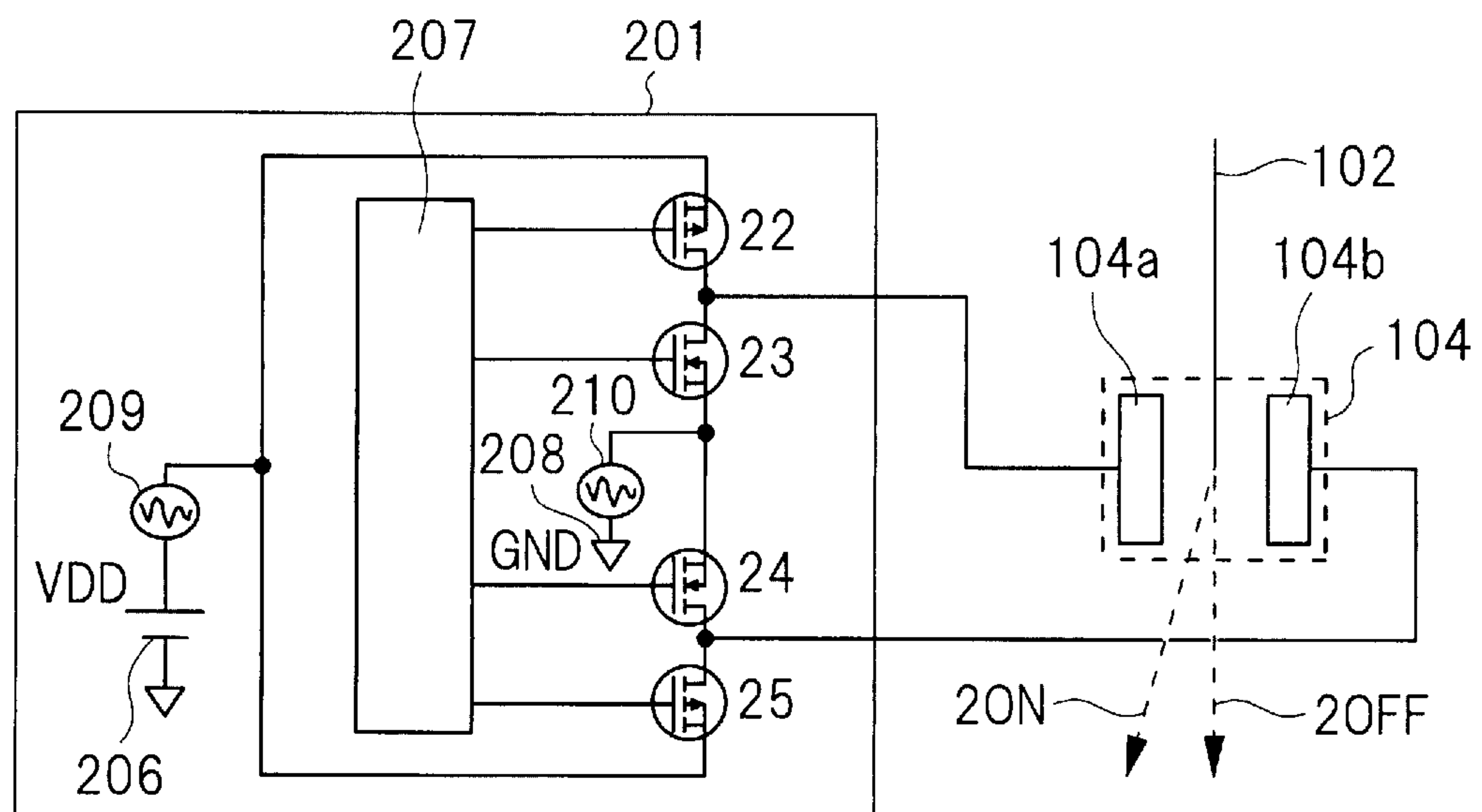
[図4]

図 4



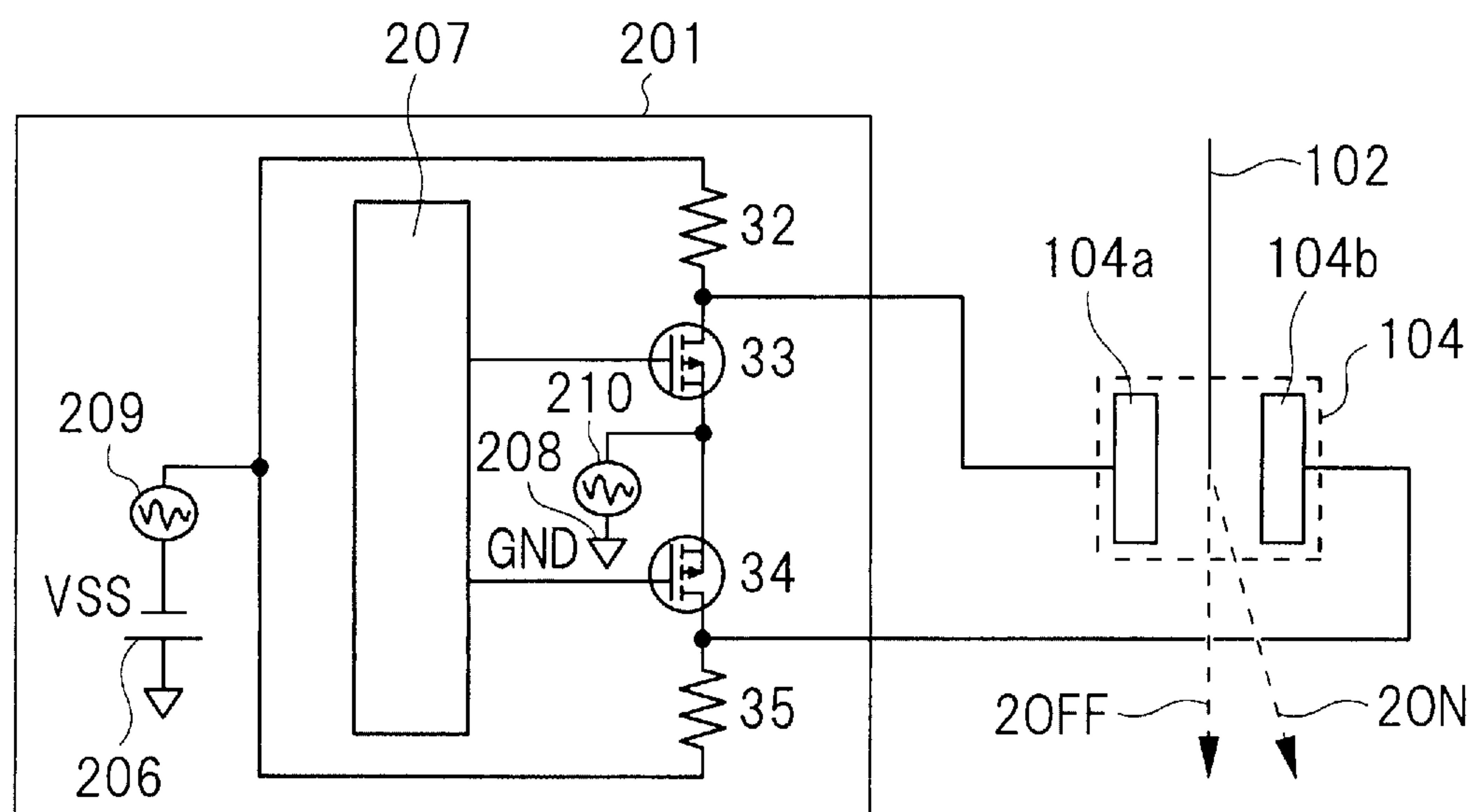
[図5]

図 5

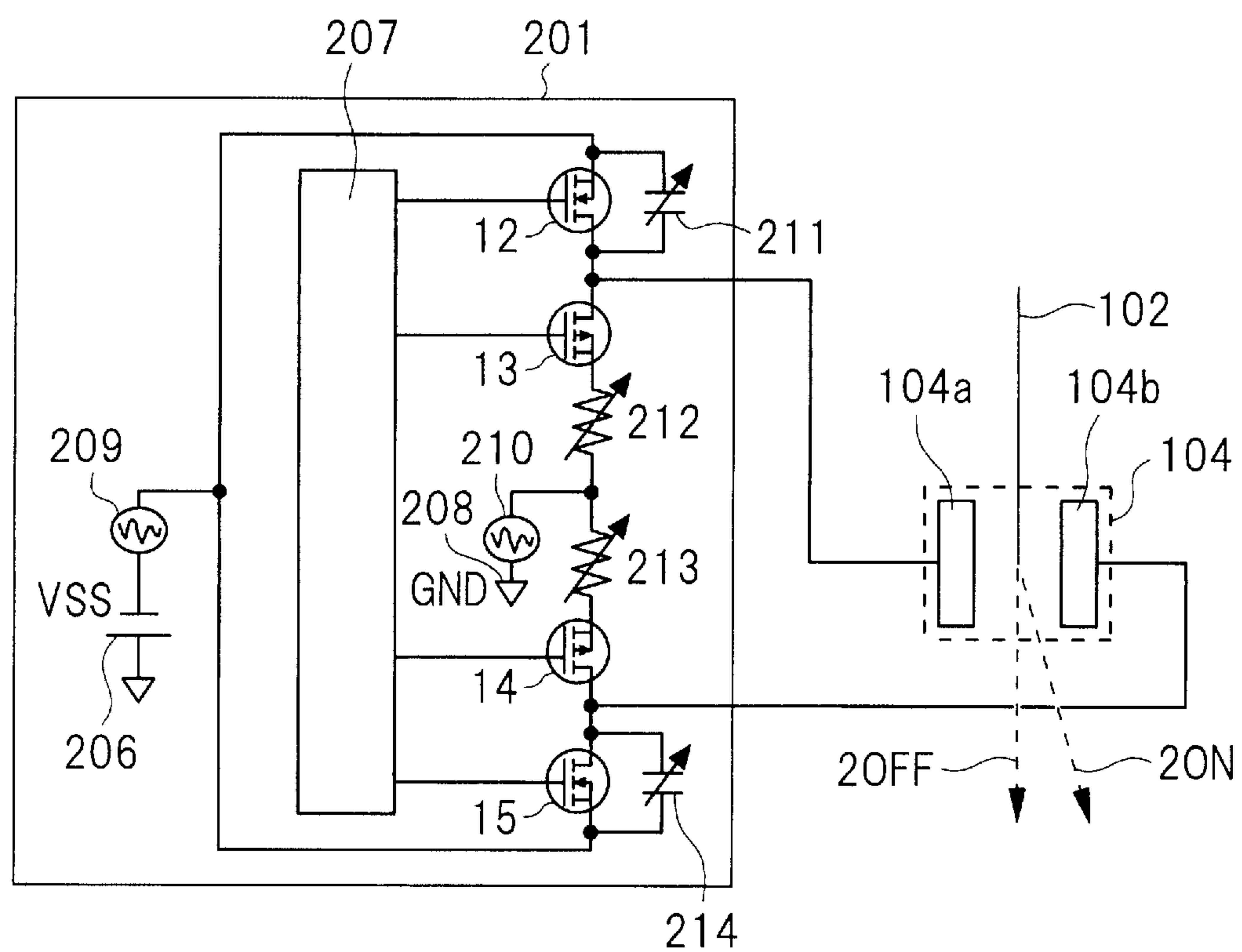
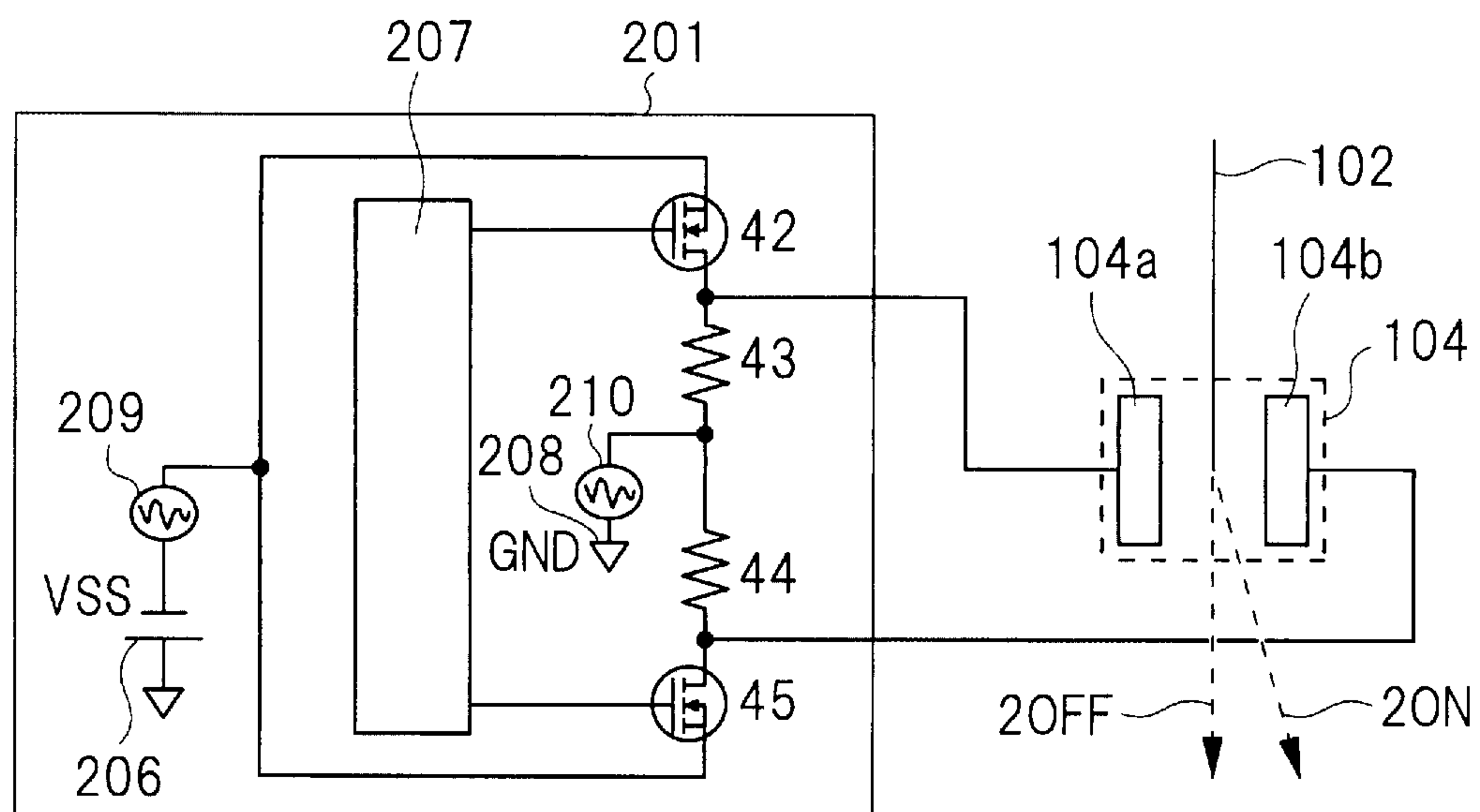


[図6]

図 6



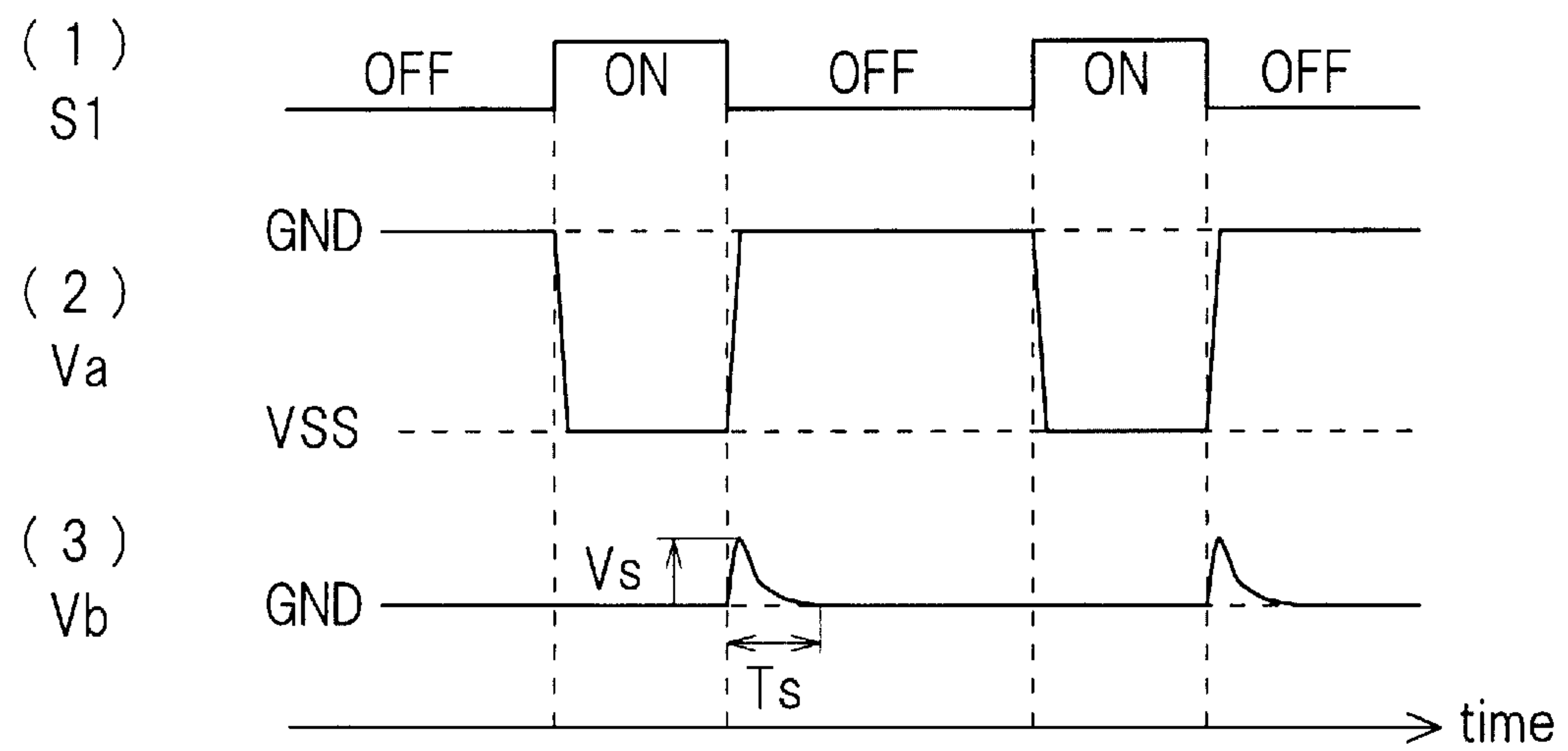
7



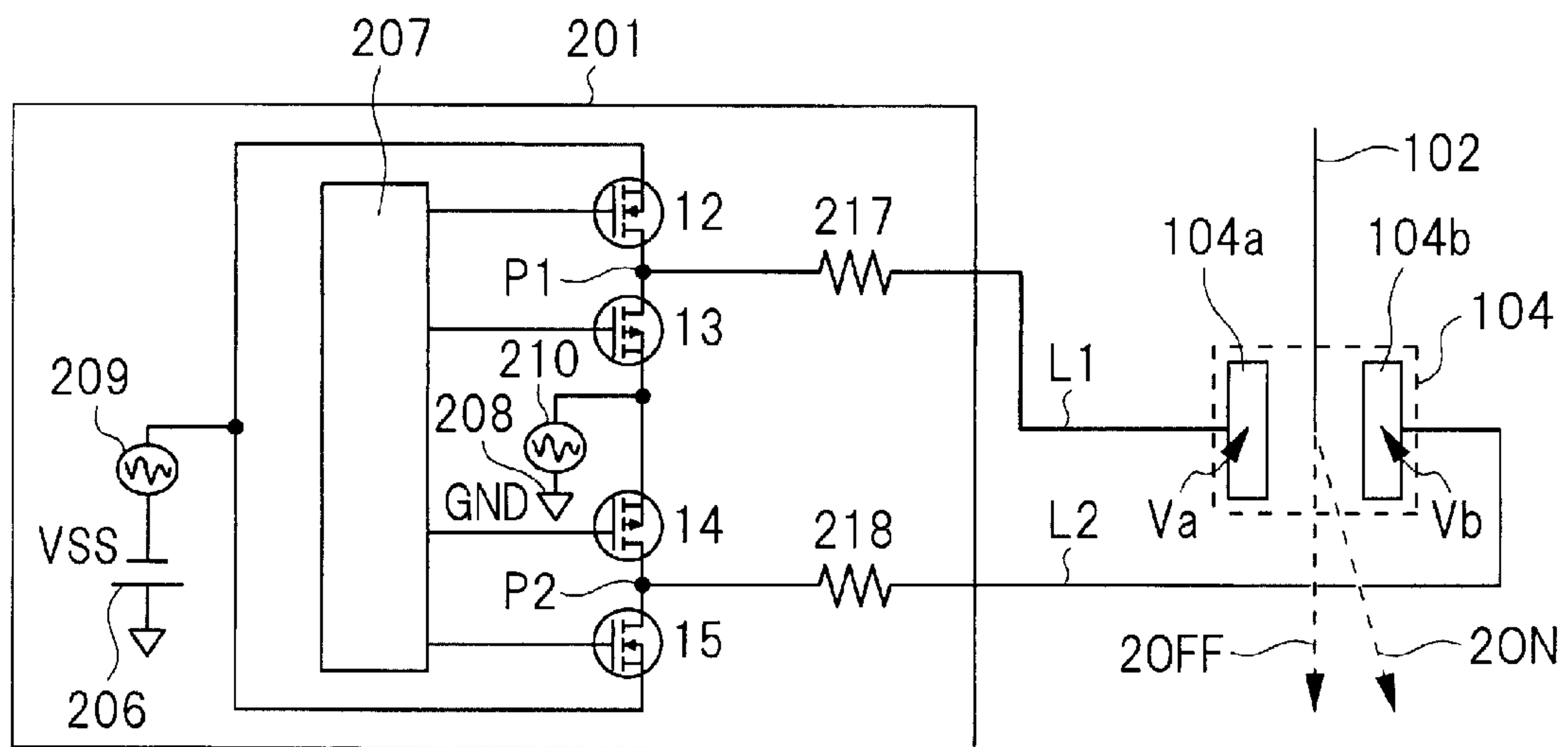
 9



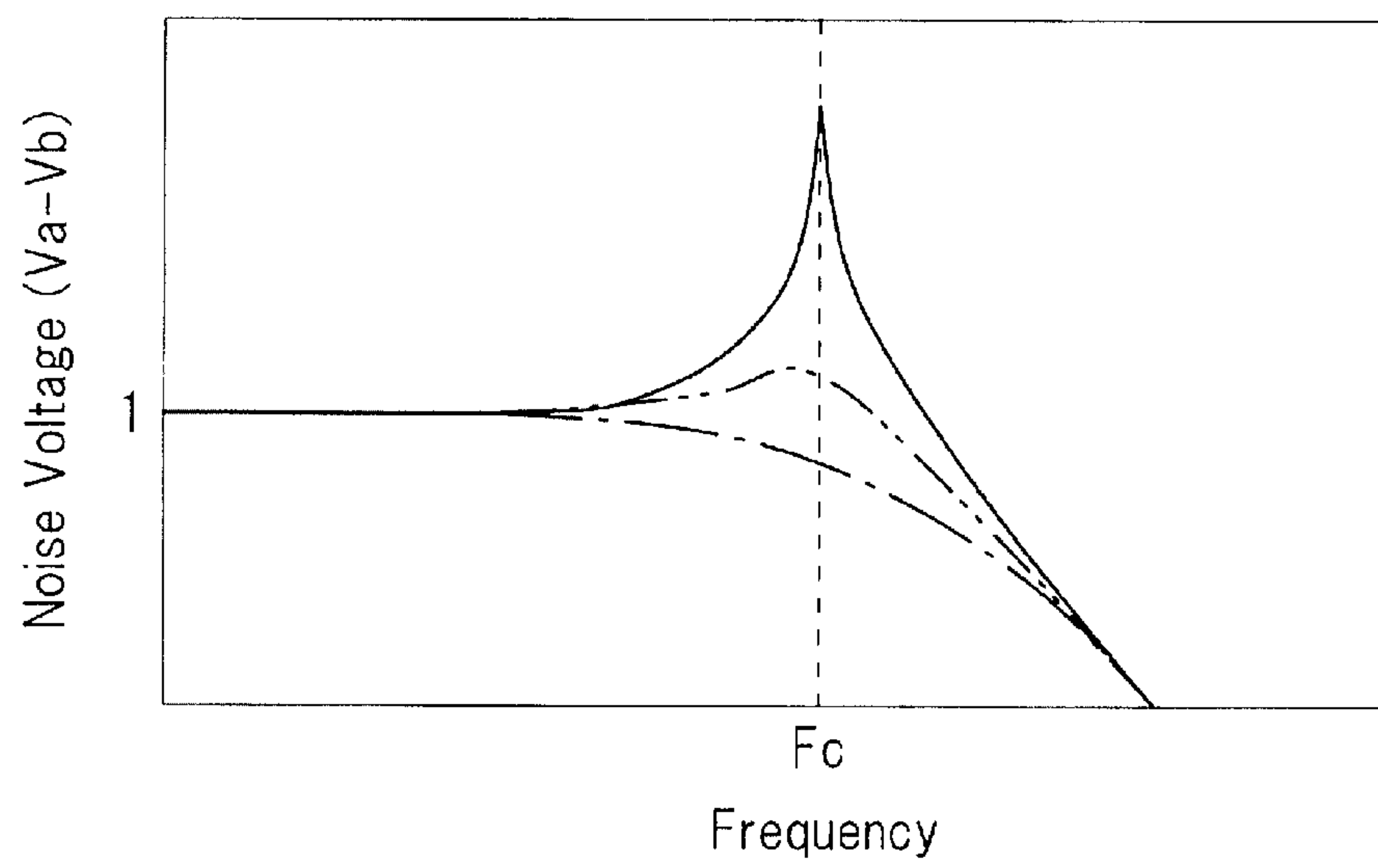
 10



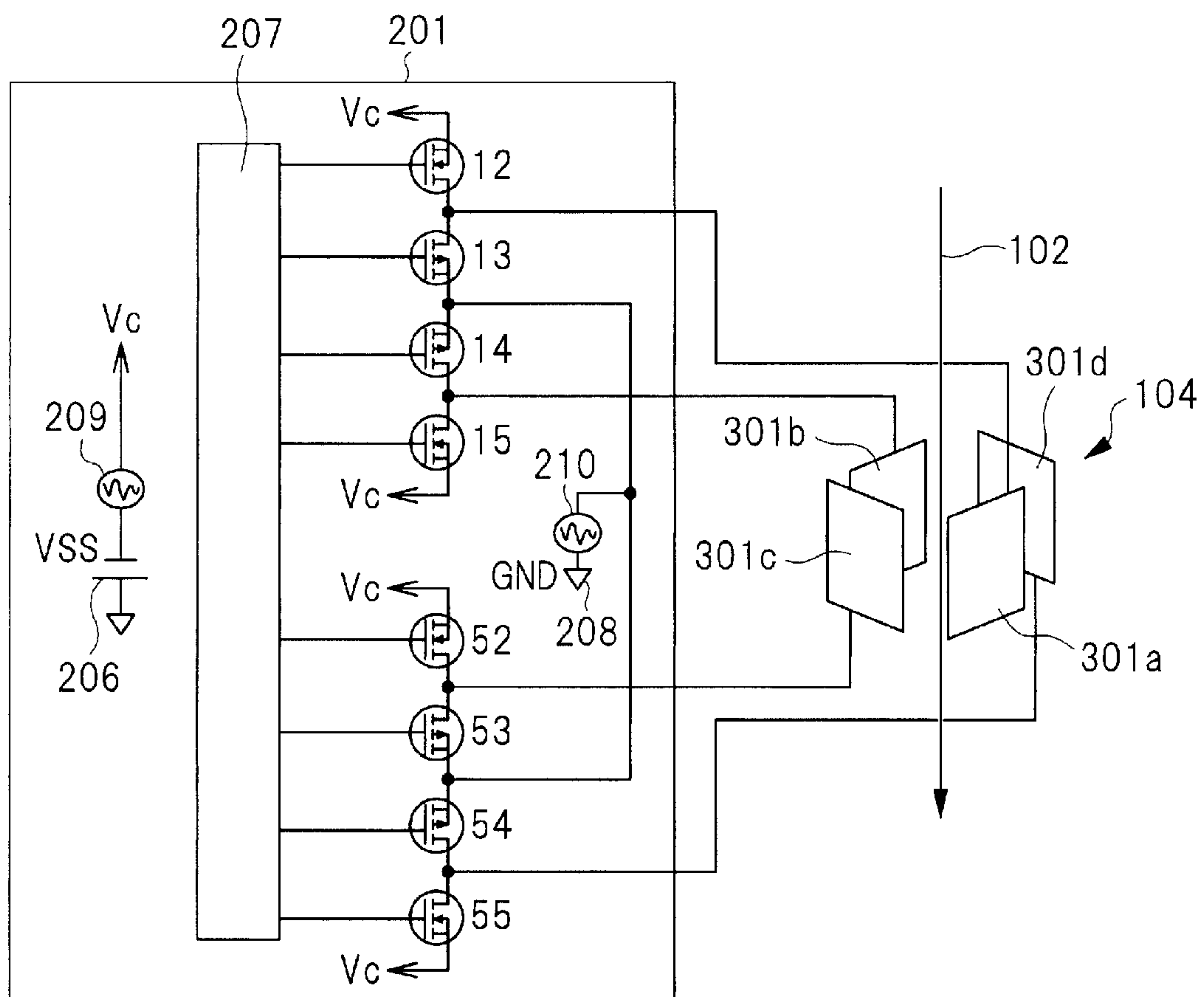
 13



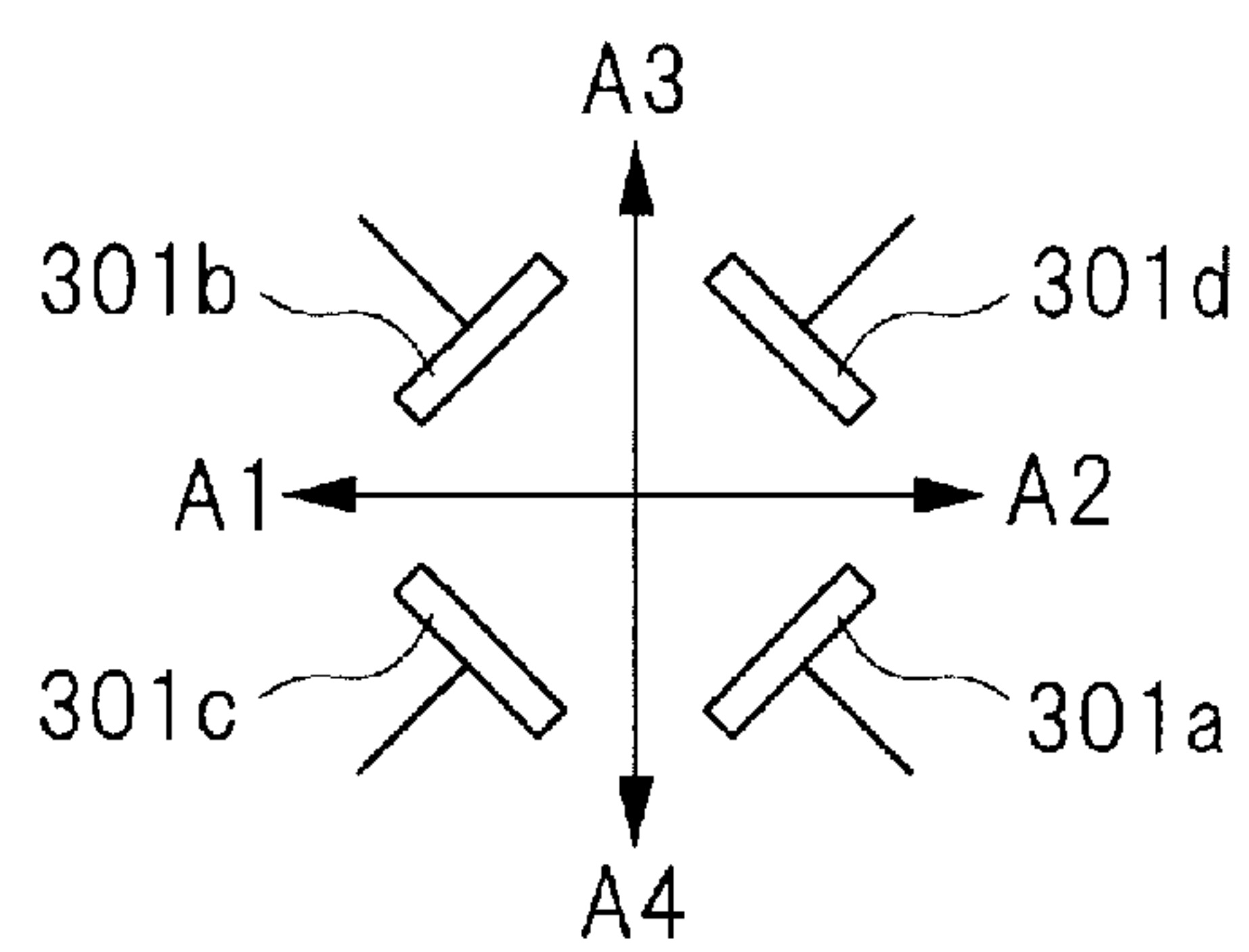
 14



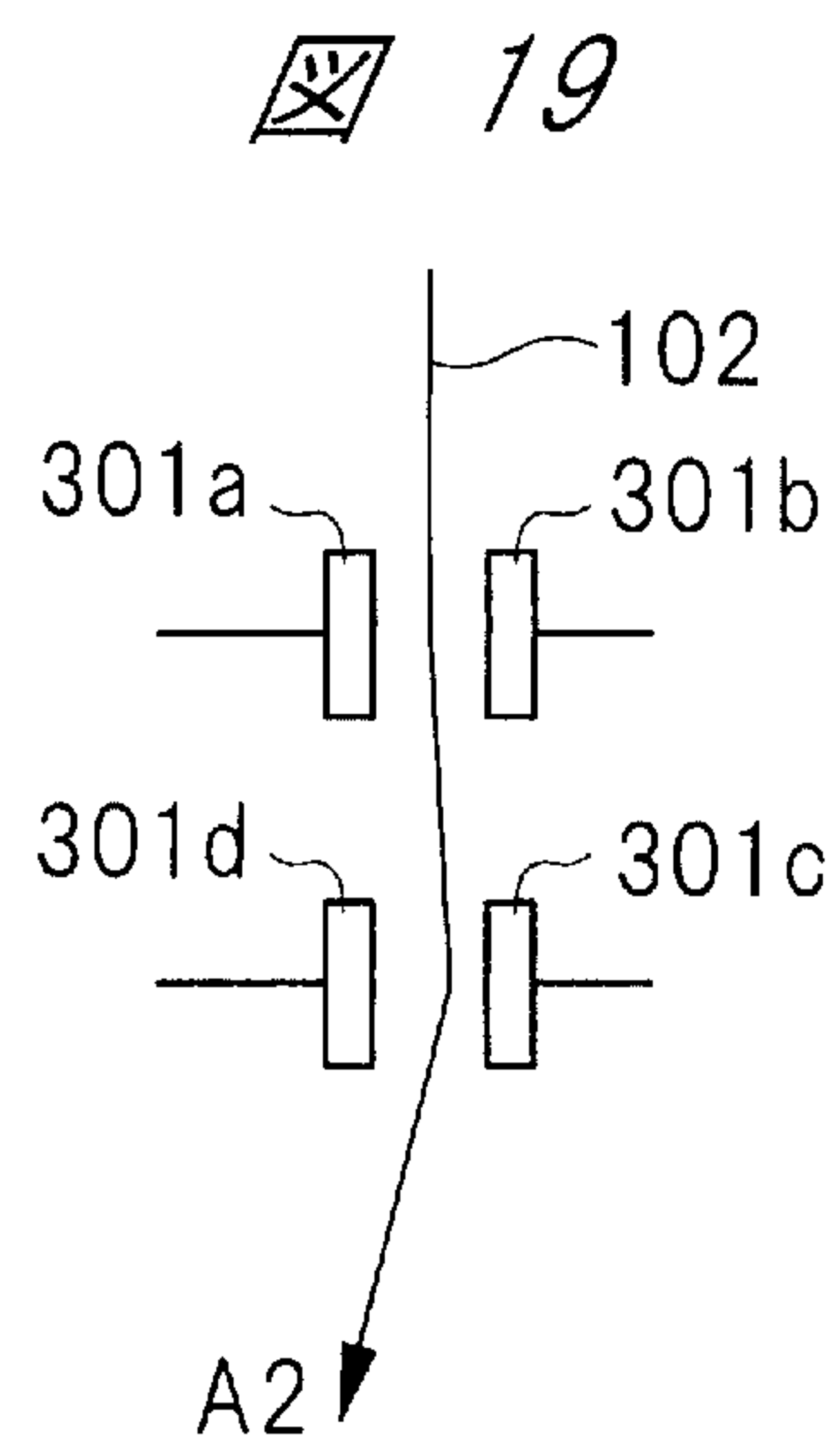
 15



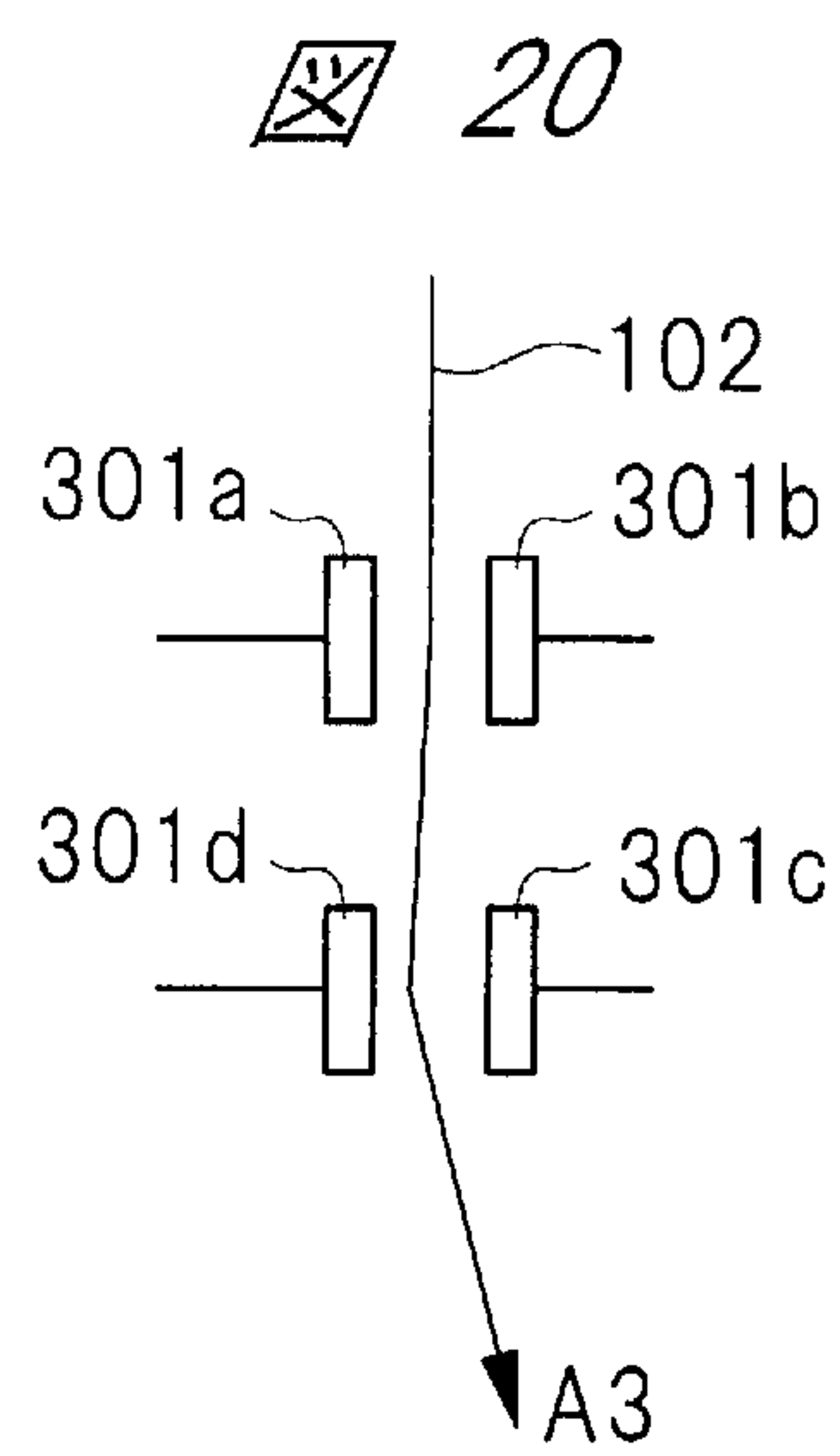
 16



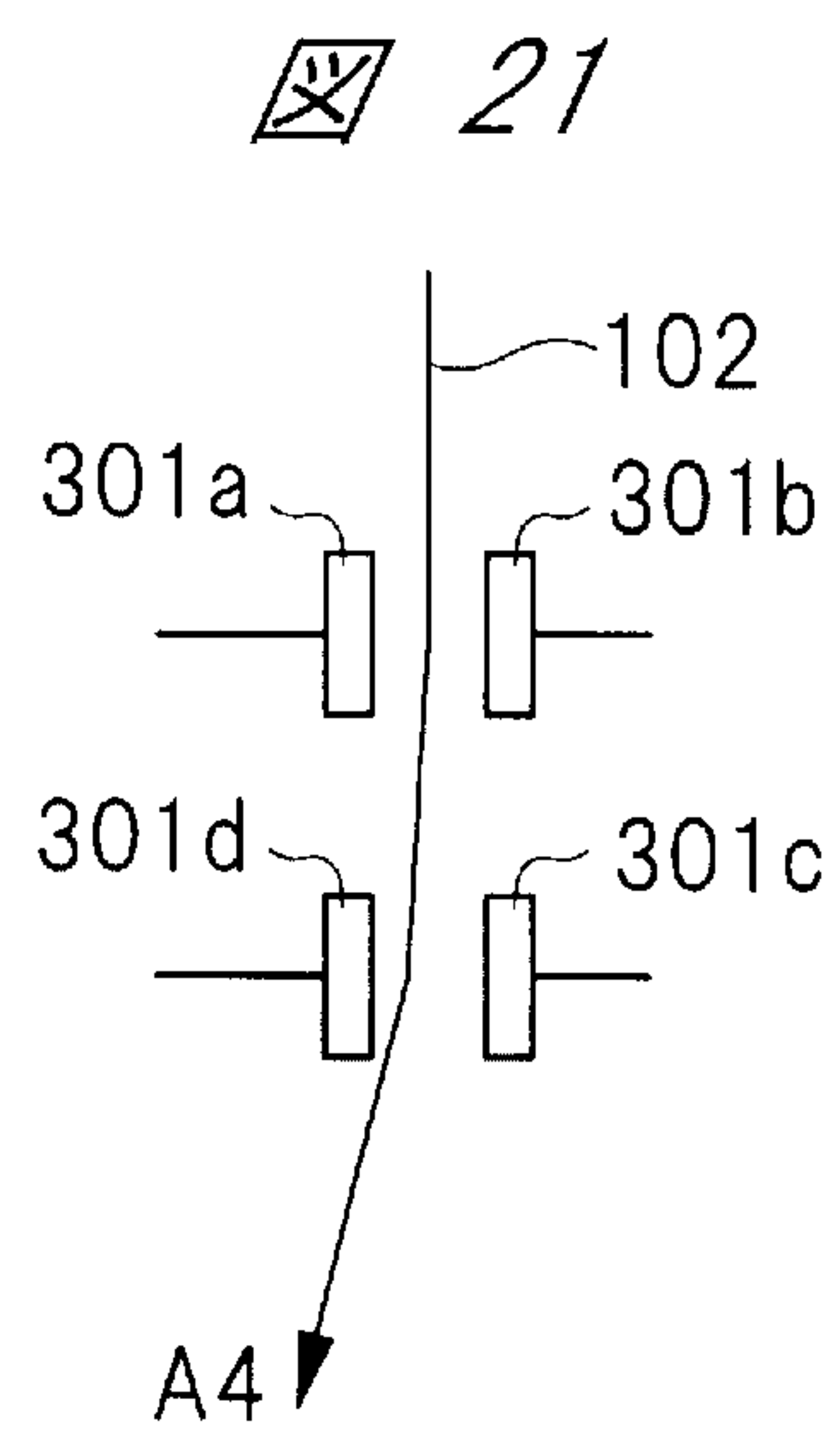
[図19]



[図20]



[図21]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/049124

A. CLASSIFICATION OF SUBJECT MATTER														
Int.Cl. H01J37/09(2006.01)i, H01J37/147(2006.01)i, H01J37/28(2006.01)i														
FI: H01J37/147B, H01J37/28B, H01J37/09A														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED														
Minimum documentation searched (classification system followed by classification symbols)														
Int.Cl. H01J37/09, H01J37/147, H01J37/28														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Published examined utility model applications of Japan 1922-1996														
Published unexamined utility model applications of Japan 1971-2020														
Registered utility model specifications of Japan 1996-2020														
Published registered utility model applications of Japan 1994-2020														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)														
C. DOCUMENTS CONSIDERED TO BE RELEVANT														
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	JP 2016-54291 A (NUFLARE TECHNOLOGY INC.)	1-5, 9-12												
Y	14.04.2016 (2016-04-14), particularly, paragraphs	7-8												
A	[0028], [0089]-[0093], fig. 7, 22, 24	6												
Y	JP 2001-36399 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 09.02.2001 (2001-02-09), particularly, paragraphs [0013]-[0033], fig. 1	7-8												
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.														
<table><tr><td>* Special categories of cited documents:</td><td>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td></tr><tr><td>"A" document defining the general state of the art which is not considered to be of particular relevance</td><td>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td></tr><tr><td>"E" earlier application or patent but published on or after the international filing date</td><td>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td></tr><tr><td>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td><td>"&" document member of the same patent family</td></tr><tr><td>"O" document referring to an oral disclosure, use, exhibition or other means</td><td></td></tr><tr><td>"P" document published prior to the international filing date but later than the priority date claimed</td><td></td></tr></table>			* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family	"O" document referring to an oral disclosure, use, exhibition or other means		"P" document published prior to the international filing date but later than the priority date claimed	
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention													
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone													
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art													
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family													
"O" document referring to an oral disclosure, use, exhibition or other means														
"P" document published prior to the international filing date but later than the priority date claimed														
Date of the actual completion of the international search		Date of mailing of the international search report												
10.02.2020		25.02.2020												
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.												

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/049124

JP 2016-54291 A	14.04.2016	US 2016/0064179 A1 particularly, paragraphs [0055], [0116]-[0120], fig. 7, 22, 24 DE 102015216680 A1 KR 10-2016-0028385 A TW 201618153 A KR 10-2017-0063484 A
JP 2001-36399 A	09.02.2001	(Family: none)

国際調査報告		国際出願番号 PCT/JP2019/049124
A. 発明の属する分野の分類（国際特許分類（IPC）） H01J 37/09(2006.01)i; H01J 37/147(2006.01)i; H01J 37/28(2006.01)i FI: H01J37/147 B; H01J37/28 B; H01J37/09 A		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01J37/09; H01J37/147; H01J37/28		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2020年 日本国実用新案登録公報 1996 - 2020年 日本国登録実用新案公報 1994 - 2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2016-54291 A（株式会社ニューフレアテクノロジー）14.04.2016（2016 - 04 - 14） 特に [0028]，[0089] - [0093]，図7，22，24	1-5, 9-12
Y		7-8
A		6
Y	JP 2001-36399 A（松下電器産業株式会社）09.02.2001（2001 - 02 - 09） 特に [0013] - [0033]、図1	7-8
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 10.02.2020		国際調査報告の発送日 25.02.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 鳥居 祐樹 2G 4070 電話番号 03-3581-1101 内線 3226

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2019/049124

引用文献			公表日	パテントファミリー文献	公表日
JP	2016-54291	A	14.04.2016	US 2016/0064179 A1 特に [0 0 5 5] , [0 1 1 6] - [0 1 2 0] , 図 7 , 2 2 , 2 4 DE 102015216680 A1 KR 10-2016-0028385 A TW 201618153 A KR 10-2017-0063484 A	
JP	2001-36399	A	09.02.2001	(ファミリーなし)	