(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 7 月 18 日(18.07.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/105350 A1

(51) 国際特許分類:
H01L 29/06 (2006.01) *H01L 29/739* (2006.01)
H01L 21/336 (2006.01) *H01L 29/78* (2006.01)

(21) 国際出願番号: PCT/JP2012/080624

(22) 国際出願日: 2012 年 11 月 27 日(27.11.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-003877 2012 年 1 月 12 日(12.01.2012) JP

(71) 出願人 (米国を除く全ての指定国について): トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 Aichi (JP).

(72) 発明者; および
(71) 出願人 (米国についてのみ): 平林 康弘 (HIRABAYASHI Yasuhiro) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP). 榊原 明徳 (SAKAKIBARA Akinori) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP).

(74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4516009 愛知県名古屋市西区牛島町６番１号 名古屋ルーセントタワー９階 Aichi (JP).

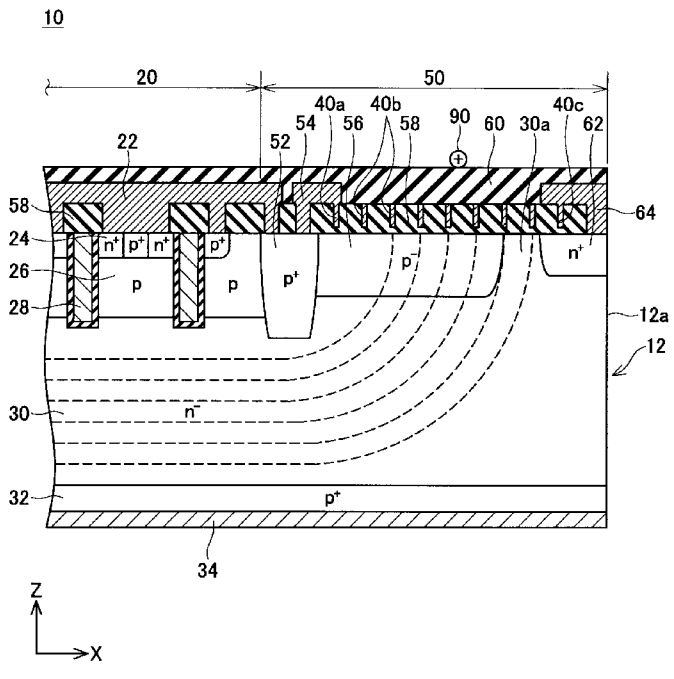
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

(54) **Title**: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THEREOF

(54) 発明の名称 : 半導体装置とその製造方法



(57) **Abstract**: Provided is a semiconductor device that can be manufactured efficiently, and wherein influence of electric charges coming from outside can be inhibited. This semiconductor device comprises an active section where a semiconductor element is formed, and an outer circumferential section arranged between the active section and the end face of a semiconductor substrate. An insulation layer is formed on the upper face of at least a portion of the outer circumferential section, and in this insulation layer, a plurality of floating electrodes which are separated from each other are arranged along a direction from the active section toward the end face of the semiconductor substrate with gaps interposed therebetween, each of said floating electrodes extending in a direction along the thickness direction of the semiconductor substrate at a cross section along the direction from the active section toward the end face of a semiconductor substrate and the direction along the thickness direction of the semiconductor substrate.

(57) 要約: 外来電荷の影響を抑制することが可能であるとともに、効率的に製造することができる半導体装置を提供する。この半導体装置は、半導体素子が形成されているアクティブ領域と、アクティブ領域と半導体基板の端面との間の外周領域を有しており、外周領域の少なくとも一部の上面に絶縁層が形成されており、絶縁層内に、アクティブ領域から半導体基板の端面に向かう方向、及び、半導体基板の厚み方向に沿った断面において半導体基板の厚み方向に沿って伸びており、互いに分離されている複数のフローティング電極が、アクティブ領域から半導体基板の端面に向かう方向に沿って間隔を隔てて配置されている。

WO 2013/105350 A1

明　細　書

発明の名称 ： 半導体装置とその製造方法

技術分野

[0001] 本明細書が開示する技術は、半導体装置の外周領域の構造に関する。

背景技術

[0002] 特開２００５－２０９９８３号公報には、半導体素子が形成されているアクティブ領域と半導体基板の端面との間に外周領域を備える半導体装置が開示されている。外周領域の上部には、絶縁層が形成されている。外周領域上部の絶縁層の表面に、外来電荷（例えば、外部から飛来したイオン等）が付着することがある。外来電荷の電界の影響によって、外周領域の半導体層内の電界が乱されると、局所的な高電界が発生して半導体装置にストレスが加わる。しかしながら、この半導体装置は、絶縁層の内部に複数のフローティング電極を有している。フローティング電極によって、外来電荷の電界が外周領域の半導体層内に影響することを抑制することができる。

発明の概要

発明が解決しようとする課題

[0003] 上記した従来の半導体装置では、外周領域上部の絶縁層上に、２つの層を構成するようにフローティング電極が配置されている。下側の層のフローティング電極は、上側の層のフローティング電極と部分的に重なるように配置されている。これによって、各フローティング電極間で高い容量を確保している。このようにフローティング電極間の容量を高くすることで、各フローティング電極間のコンデンサに蓄えられる電荷量が多くなる。これによって、外来電荷の電界による外周領域内の半導体層への影響をより少なくすることができる。しかしながら、２つの層を構成するようにフローティング電極を形成するためには、金属層や絶縁層の成長や各層のパターニングを複数回行う必要があり、半導体装置の製造工程が増大する。このため、従来の半導体装置は、製造効率が悪いという問題があった。したがって、本明細書では

、外来電荷の影響を抑制することが可能であるとともに、効率的に製造することができる半導体装置を提供する。

課題を解決するための手段

[0004] 本明細書が開示する半導体装置は、半導体基板を有する。半導体基板は、半導体素子が形成されているアクティブ領域と、アクティブ領域と半導体基板の端面との間の外周領域を有している。外周領域の少なくとも一部の上面には、絶縁層が形成されている。絶縁層内に、半導体基板の厚み方向における幅がアクティブ領域から半導体基板の端面に向かう方向における幅よりも大きい複数のフローティング電極が、アクティブ領域から半導体基板の端面に向かう方向に沿って間隔を隔てて配置されている。

[0005] この半導体装置では、各フローティング電極が、半導体基板の厚み方向に長く伸びている。また、各フローティング電極が、アクティブ領域から半導体基板の端面に向かう方向に間隔を隔てて配置されている。したがって、各フローティング電極の幅広面が、アクティブ領域から半導体基板の端面に向かう方向において、互いに向き合っている。このため、各フローティング電極により構成されるコンデンサの容量が高い。すなわち、一層分のフローティング電極で、高い容量を確保できる。したがって、この半導体装置は、外来電荷の電界の影響を効果的に抑制することができる。また、フローティング電極が一層であるので、この半導体装置は効率的に製造可能である。

[0006] また、本明細書は、半導体装置の製造方法を提供する。この製造方法は、半導体基板のうちの半導体素子が形成されるアクティブ領域と半導体装置の端面となる箇所との間の外周領域上に絶縁層を形成する工程と、絶縁層に、半導体基板の厚み方向における幅がアクティブ領域から半導体基板の端面となる箇所に向かう方向における幅よりも大きい複数のトレンチを、アクティブ領域から半導体装置の端面となる箇所に向かう方向に沿って間隔を隔てて形成する工程と、絶縁層上に金属層を形成する工程と、トレンチの上部の金属層をマスクしていない状態で、各トレンチ内に金属層が残存し、かつ、各トレンチ内の金属層が互いに分離されるように金属層をエッチングする工程

を有する。

[0007] 絶縁層上に金属層を形成する工程では、トレンチ内にも金属層が形成される。金属層をエッチングする工程では、トレンチの外側の金属層を除去し、トレンチ内に金属層を残存させる。これによって、各トレンチ内の金属層が互いに分離される。エッチング時には、トレンチの幅が狭いため、トレンチ内の金属層のエッチング速度は極めて遅くなる。このため、トレンチ内に金属層を容易に残存させることができる。トレンチ内に残存した複数の金属層は、半導体基板の厚み方向における幅がアクティブ領域から半導体基板の端面に向かう方向における幅よりも大きく、アクティブ領域から半導体基板の端面に向かう方向に沿って間隔を隔てて配置された複数のフローティング電極となる。したがって、この製造方法によれば、外来電荷の影響を受けにくい外周領域を有する半導体装置を製造することができる。また、この製造方法では、フローティング電極を一層分形成するだけでよく、かつ、上記の通りフローティング電極を容易に形成することができる。したがって、この製造方法によれば、効率的に半導体装置を製造することができる。

図面の簡単な説明

[0008] [図1]半導体装置１０の縦断面図。

[図2]半導体装置１０を上面側から見たときにおけるアクティブ領域２０と外周領域５０とトレンチ電極４０ａ～４０ｃの配置を示す図。

[図3]半導体装置１０の製造工程を示す半導体ウエハの縦断面図。

[図4]半導体装置１０の製造工程を示す半導体ウエハの縦断面図。

[図5]半導体装置１０の製造工程を示す半導体ウエハの縦断面図。

[図6]半導体装置１０の製造工程を示す半導体ウエハの縦断面図。

[図7]半導体装置１０の製造工程を示す半導体ウエハの縦断面図。

[図8]半導体装置１０の製造工程を示す半導体ウエハの縦断面図。

[図9]変形例の半導体装置の縦断面図。

[図10]変形例の半導体装置の図２に対応する図。

[図11]変形例の半導体装置の図２に対応する図。

[図12]実施例２の半導体装置１０ａの縦断面図。

[図13]実施例２の半導体装置１０ａの平面図。

[図14]実施例２の変形例の半導体装置の外周領域５０の部分拡大図。

[図15]実施例２の他の変形例の半導体装置の外周領域５０の部分拡大図。

[図16]実施例２の他の変形例の半導体装置の外周領域５０の部分拡大図。

[図17]実施例２の他の変形例の半導体装置の外周領域５０の部分拡大図。

[図18]実施例３の半導体装置１０ｂの縦断面図。

[図19]実施例３の変形例の半導体装置の外周領域５０の部分拡大図。

[図20]実施例３の他の変形例の半導体装置の外周領域５０の部分拡大図。

[図21]実施例３の他の変形例の半導体装置の外周領域５０の部分拡大図。

[図22]実施例３の他の変形例の半導体装置の外周領域５０の部分拡大図。

[図23]実施例３の他の変形例の半導体装置の外周領域５０の部分拡大図。

発明を実施するための形態

[0009] 以下に説明する実施例の主要な特徴を列記しておく。なお、以下に記載する技術要素は、それぞれ独立した技術要素であって、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。

[0010] 本明細書が開示する半導体装置では、絶縁層内に配置されるフローティング電極は、絶縁層の上面または下面の少なくとも一方の面に露出していてもよい。フローティング電極が絶縁層の上面に露出する場合は、フローティング電極を絶縁層内に埋設しなくてもよいため、フローティング電極を容易に形成することができる。フローティング電極が絶縁層の下面に露出する場合は、外来電荷が絶縁層の下面側を移動することを物理的に遮断することができる。

[0011] 本明細書が開示する半導体装置では、絶縁層を半導体基板の厚み方向に直交する平面で切断した任意の断面において、アクティブ領域から半導体基板の端面に向かう任意の直線上に、少なくとも１つのフローティング電極が存在してもよい。この構成によると、外来電荷が絶縁層内を移動することが抑

制され、外来電荷の局所的な集中が発生することを抑制することができる。

[0012] 本明細書が開示する半導体装置では、フローティング電極は、絶縁層の上面に露出しており、絶縁層の下面には露出していなくてもよい。この構成によると、フローティング電極を形成する際に半導体領域がエッチングされることが防止される。

[0013] 本明細書が開示する半導体装置では、フローティング電極は、絶縁層の上面及び下面に露出していてもよい。この構成によると、絶縁層内において隣接するフローティング電極間の領域は、アクティブ領域から半導体基板の端面に向かう方向において閉空間となるため、外来電荷、及び絶縁層内に存在している可動イオンはその閉空間内でしか移動できない。即ち、外来電荷及び可動イオンの移動を物理的に遮断することができる。

[0014] 本明細書が開示する半導体装置では、絶縁層内に配置される複数のフローティング電極は、絶縁層の上面に露出している第１フローティング電極と、絶縁層の下面に露出している第２フローティング電極とを有しており、第１フローティング電極と第２フローティング電極が交互に配置されていてもよい。この構成によると、第１フローティング電極と第２フローティング電極の幅広面が互いに向き合っている。このため、第１フローティング電極と第２フローティング電極により構成されるコンデンサの容量が高くなり、各コンデンサに蓄えられる電荷量が多くなる。従って、外来電荷や可動イオンの電界の影響を効果的に抑制することができる。

[0015] 本明細書が開示する半導体装置では、フローティング電極をその長手方向と直交する平面で切断した断面において、フローティング電極の下面と側面のコーナ部が曲線状となっていてもよい。一般に、フローティング電極の上記断面におけるコーナ部が略直角（即ち、断面が矩形状）の場合は、この略直角のコーナ部に電界が集中し易い。そこで、コーナ部を曲線状とすることにより、コーナ部への電界集中が抑制され、耐圧の低下を効果的に抑制することができる。

[0016] また、本明細書に開示の製造方法は、絶縁層を形成する工程では、アクテ

ィブ領域上にも絶縁層を形成することが好ましい。また、この製造方法は、金属層を形成する工程の前にアクティブ領域上の絶縁層にコンタクトホールを形成する工程をさらに有することが好ましい。また、金属層を形成する工程では、コンタクトホール内にも金属層を形成し、金属層をエッチングする工程は、コンタクトホールの上部の金属層をマスクした状態で行うことが好ましい。このような構成によれば、上記の金属層によって、フローティング電極だけでなく、コンタクトホールを介してアクティブ領域と導通する電極を形成することができる。したがって、より効率的に半導体装置を製造することができる。

[0017] 本明細書に開示の製造方法は、トレンチを形成する工程と、コンタクトホールを形成する工程を、共通のエッチングにより行ってもよい。このような構成によれば、より効率的に半導体装置を製造することができる。

実施例 1

[0018] 図１に示す半導体装置１０は、半導体基板１２と、半導体基板１２の上面及び下面に形成されている電極、絶縁層等によって構成されている。半導体基板１２は、アクティブ領域２０と、外周領域５０を有している。アクティブ領域２０には、ＩＧＢＴが形成されている。アクティブ領域２０は、半導体基板１２を上面側から見たときに、半導体基板１２の略中央部に形成されている。外周領域５０は、アクティブ領域２０と半導体基板１２の端面（外周面）１２ａとの間の領域である。したがって、半導体基板１２を上方から平面視した場合には、アクティブ領域２０は外周領域５０に囲まれている。

[0019] アクティブ領域２０の上面にはトレンチが形成されている。トレンチの内面は、ゲート絶縁膜に覆われている。トレンチ内には、ゲート電極２８が形成されている。ゲート電極２８の上面は、絶縁層５８に覆われている。アクティブ領域２０の上面にはエミッタ電極２２が形成されている。エミッタ電極２２は、絶縁層５８によってゲート電極２８から絶縁されている。半導体基板１２の下面には、コレクタ電極３４が形成されている。

[0020] アクティブ領域２０内には、ｎ型のエミッタ領域２４、ｐ型のボディ領域

２６、ｎ型のドリフト領域３０、ｐ型のコレクタ領域３２が形成されている。エミッタ領域２４は、半導体基板１２の上面に露出する範囲に形成されている。エミッタ領域２４は、ゲート絶縁膜に接する範囲に形成されている。エミッタ領域２４は、エミッタ電極２２に対してオーミック接続されている。ボディ領域２６は、エミッタ領域２４の側方及びエミッタ領域２４の下側に形成されている。ボディ領域２６は、エミッタ領域２４の下側でゲート絶縁膜に接している。２つのエミッタ領域２４の間のボディ領域２６は、ｐ型不純物濃度が高く、エミッタ電極２２に対してオーミック接続されている。ドリフト領域３０は、ボディ領域２６の下側に形成されている。ドリフト領域３０は、ボディ領域２６によってエミッタ領域２４から分離されている。ドリフト領域３０は、トレンチの下端部のゲート絶縁膜と接している。コレクタ領域３２は、ドリフト領域３０の下側に形成されている。コレクタ領域３２は、ｐ型不純物濃度が高く、コレクタ電極３４に対してオーミック接続されている。上述した各電極及び各半導体領域によって、アクティブ領域２０内にＩＧＢＴが形成されている。

[0021] 外周領域５０内には、ディープｐ型領域５２、リサーフ領域５６、及び、端部ｎ型領域６２が形成されている。ディープｐ型領域５２は、アクティブ領域２０と外周領域５０の境界に位置している。ディープｐ型領域５２は、半導体基板１２の上面に露出する範囲に形成されている。ディープｐ型領域５２は、ボディ領域２６と接している。ディープｐ型領域５２は、アクティブ領域２０内のゲート電極２８よりも深い深さまで形成されている。ディープｐ型領域５２は、高濃度にｐ型不純物を含有しており、ディープｐ型領域５２上に形成されている電極２２、５４に対してオーミック接続されている。リサーフ領域５６は、ディープｐ型領域５２に隣接している。リサーフ領域５６は、半導体基板１２の上面に露出する範囲に形成されている。リサーフ領域５６は、ディープｐ型領域５２よりも浅い範囲に形成されている。リサーフ領域５６のｐ型不純物濃度は、ディープｐ型領域５２よりも低い。また、リサーフ領域５６のｐ型不純物濃度は、端部ｎ型領域６２のｎ型不純物

濃度よりも低い。端部ｎ型領域６２は、半導体基板１２の端面１２ａに露出するとともに半導体基板１２の上面に露出する範囲に形成されている。端部ｎ型領域６２は、比較的高濃度にｎ型不純物を含有しており、端部ｎ型領域６２上に形成されている電極６４に対してオーミック接続されている。ディープｐ型領域５２、リサーフ領域５６、及び、端部ｎ型領域６２の下側には、上述したドリフト領域３０が形成されている。すなわち、ドリフト領域３０は、アクティブ領域２０から外周領域５０まで広がっている。また、ドリフト領域３０は、リサーフ領域５６と端部ｎ型領域６２の間の範囲にも存在しており、その範囲内で半導体基板１２の上面に露出している。以下では、リサーフ領域５６と端部ｎ型領域６２の間のドリフト領域３０を、周辺ドリフト領域３０ａという。ドリフト領域３０のｎ型不純物濃度は、ディープｐ型領域５２のｐ型不純物濃度よりも低く、端部ｎ型領域６２のｎ型不純物濃度よりも低い。外周領域５０内においても、ドリフト領域３０の下側にコレクタ領域３２が形成されている。

[0022] 外周領域５０上には、絶縁層５８と、絶縁層６０と、複数のトレンチ電極４０（４０ａ～４０ｃ）が形成されている。なお、図１では、図の見易さを考慮して、絶縁層５８を実際よりも厚く示している。絶縁層５８は、半導体基板１２の上面に接する範囲に形成されている。絶縁層５８は、SiO_2により構成されている。絶縁層５８は、リサーフ領域５６と周辺ドリフト領域３０ａの上面を覆っている。また、絶縁層５８は、他の領域（アクティブ領域２０内のゲート電極２８上等）にも形成されている。複数のトレンチ電極４０は、絶縁層５８内に形成されている。なお、図１の断面は、アクティブ領域２０から半導体基板１２の端面１２ａに向かう方向（すなわち、Ｘ方向）、及び、半導体基板１２の厚み方向（すなわち、Ｚ方向）に沿った断面である。当該断面において、各トレンチ電極４０は、半導体基板１２の厚み方向に沿って伸びている。すなわち、各トレンチ電極４０は、Ｘ方向の幅よりもＺ方向の幅の方が大きい。また、図２に示すように、半導体基板１２を上面側から見た場合には、各トレンチ電極４０は、半導体基板１２の端面１２ａ

に沿って伸び、アクティブ領域２０を一巡するように形成されている。トレンチ電極４０は、アクティブ領域２０から半導体基板１２の端面１２ａに向かう方向に沿って間隔を隔てて配置されている。したがって、各トレンチ電極４０の幅広面は、他のトレンチ電極４０の幅広面と向かい合っている。このため、各トレンチ電極４０の間の容量（すなわち、隣接する一対のトレンチ電極４０によって構成されるコンデンサの容量）は大きい。各トレンチ電極４０は、略均等の間隔を空けて配置されている。各トレンチ電極４０は、互いに電気的に分離されている。図１に示すように、最もアクティブ領域２０側のトレンチ電極４０ａは、電極５４に接続されている。最も端面１２ａ側のトレンチ電極４０ｃは、電極６４に接続されている。その他のトレンチ電極４０ｂは、他の電極に接続されていない。このため、各トレンチ電極４０ｂの電位は、その周囲の電位分布によって変化する。すなわち、トレンチ電極４０ｂは、フローティング電極である。絶縁層６０は、ＳｉＮにより構成されており、絶縁層６０上及び各電極上を覆っている。したがって、各トレンチ電極４０の上面は、絶縁層６０に覆われている。

[0023] アクティブ領域２０内のＩＧＢＴがターンオフすると、コレクタ電極３４とエミッタ電極２２の間に高い電圧V_{ce}が印加される。このとき、端部ｎ型領域６２は、コレクタ電極３４と略同じ電位となる。また、ディープｐ型領域５２は、エミッタ電極２２と略同じ電位となる。したがって、端部ｎ型領域６２とディープｐ型領域５２の間には、電圧V_{ce}と略等しい電圧Ｖ１が印加される。すると、ディープｐ型領域５２から端部ｎ型領域６２に向かって空乏層が広がる。リサーフ領域５６は、この空乏層の伸びを促進する。このため、空乏層が、リサーフ領域５６と周辺ドリフト領域３０ａの略全体に広がる。このように広がった空乏層によって、端部ｎ型領域６２とディープｐ型領域５２の間の絶縁性が確保される。このため、ＩＧＢＴがオフしている状態では、図１の点線に示すように半導体基板１２内に等電位線が分布する。

[0024] 上記の通り、トレンチ電極４０ａは、電極５４を介してディープｐ型領域

５２に接続されている。また、トレンチ電極４０ｃは、電極６４を介して端部ｎ型領域６２に接続されている。したがって、トレンチ電極４０ａとトレンチ電極４０ｃの間には、端部ｎ型領域６２とディープｐ型領域５２の間の電圧Ｖ１と略等しい電圧が印加される。トレンチ電極４０ａとトレンチ電極４０ｃの間の絶縁層５８の内部には、複数のトレンチ電極４０ｂが存在している。このため、これらのトレンチ電極４０の間に、電圧Ｖ１を分割した電圧が印加される。各トレンチ電極４０は略均等間隔で配置されているので、トレンチ電極４０の間の各電位差は互いに略等しくなる。このため、図１に示すように、外周領域５０内に略均等間隔で等電位線が分布する。したがって、リサーフ領域５６及び周辺ドリフト領域３０ａ内の電界が均一化され、局所的な高電界が発生することが抑制される。

[0025] また、図１に示すように、外周領域５０の表面に、外来電荷９０（例えば、Ｎａ、Ｃｕ、ＣＩ等の可動イオン）が付着することがある。外来電荷９０により生じる電界によって、外周領域５０内の電界が乱されると、外周領域５０内で電界集中が生じる。しかしながら、本実施例の半導体装置１０では、外周領域５０の表面の絶縁層５８内に複数のトレンチ電極４０が形成されている。各トレンチ電極４０により構成されている各コンデンサには、これらへの印加電圧によって電荷が蓄えられている。各コンデンサに蓄えられた電荷が生ずる電界によって、外来電荷９０からの電界がリサーフ領域５６及び周辺ドリフト領域３０ａに影響することが抑制される。特に、上述のように、各トレンチ電極４０は幅広面どうしが向かい合うように配置されているので、上述した各コンデンサの容量は大きい。このため、各コンデンサが蓄える電荷量が大きい。また、トレンチ電極４０間に発生する電界により、外来電荷が一方のトレンチ電極４０に移動され、そこで固定される。このため、外来電荷９０からの電界がリサーフ領域５６及び周辺ドリフト領域３０ａに影響することがより効果的に抑制される。したがって、この半導体装置１０では、外来電荷９０の付着により外周領域５０内で局所的な高電界が発生することを効果的に抑制することができる。このため、半導体装置１０は、

耐電圧特性に優れる。

[0026] 次に、半導体装置１０の製造方法について説明する。半導体装置１０を製造する際には、最初に、図３に示すように、ｎ型の半導体ウエハの上面側に、各半導体層（エミッタ領域２４、ボディ領域２６、ディープｐ型領域５２、リサーフ領域５６、端部ｎ型領域６２）と、ゲート電極２８及びゲート絶縁膜を形成する。これらは、従来公知の方法により形成される。

[0027] 次に、図４に示すように、半導体ウエハの上面全域に絶縁層５８（SiO_2層）を形成する。次に、図５に示すように絶縁層５８上にマスク７４を設けた状態で、ＲＩＥやドライエッチングによって、絶縁層５８をエッチングする。これによって、トレンチ７０（トレンチ７０ａ～７０ｃ）とコンタクトホール７２を形成する。なお、トレンチ７０ａはトレンチ電極４０ａが形成されるトレンチであり、トレンチ７０ｂはトレンチ電極４０ｂが形成されるトレンチであり、トレンチ７０ｃはトレンチ電極４０ｃが形成されるトレンチである。トレンチ７０は、半導体層に達しない（すなわち、トレンチ７０の底面の下側に絶縁層５８が残る）ように形成される。コンタクトホール７２は、電極２２、５４、６４等を半導体層に接続するための穴である。コンタクトホール７２は、半導体層に達するように形成される。トレンチ７０の幅はコンタクトホール７２に比べて狭い。したがって、トレンチ７０を形成する領域におけるエッチング速度は、コンタクトホール７２を形成する領域におけるエッチング速度よりも小さい。したがって、半導層に達しないトレンチ７０と半導体層に達するコンタクトホール７２とを、一度のエッチングにより形成することができる。トレンチ７０とコンタクトホール７２を形成したら、マスク７４を除去する。

[0028] 次に、スパッタリング等によって、図６に示すように、半導体ウエハ上に金属層７６を形成する。このとき、トレンチ７０内とコンタクトホール７２内にも金属層７６が充填される。また、ここでは、金属層７６を厚く形成することで、金属層７６の上面を略平坦化する。

[0029] 次に、図７に示すように、電極２２、５４、６４等の電極として残存させ

るべき金属層７６の表面にマスク７８を形成する。なお、ここでは、トレンチ７０ｂ上の金属層７６の表面にはマスク７８を形成しない。次に、金属層７６をエッチングして、図８に示すように金属層７６をパターニングする。これによって、エミッタ電極２２、電極５４、及び、電極６４が形成される。トレンチ７０ａ内の金属層７６はトレンチ電極４０ａとなり、トレンチ７０ｃ内の金属層７６はトレンチ電極４０ｃとなる。また、このとき、マスク７８が形成されていない範囲の絶縁層５８上の金属層７６が除去され、かつ、トレンチ７０ｂ内に金属層７６が残存するように、エッチングを行う。トレンチ７０ｂの幅が狭いので、トレンチ７０ｂ内のエッチング速度は極めて遅くなる。したがって、容易にトレンチ７０ｂ内に金属層７６を残存させることができる。これによって、各トレンチ７０ｂ内の金属層７６が互いに分離され、トレンチ電極４０ｂが形成される。

[0030] 次に、半導体ウエハ上に、絶縁層６０（ＳｉＮ層）を形成する。これにより、半導体装置１０の上面側の構造が完成する。その後、従来公知の方法によって、下面側の構造（コレクタ領域３２、コレクタ電極３４）を形成する。その後、半導体ウエハをダイシングすることで、図１に示す半導体装置１０が完成する。

[0031] 以上に説明したように、この製造方法では、絶縁層５８にコンタクトホール７２を形成する際に、同時に、トレンチ７０を形成する。また、この製造方法では、金属層７６によって、トレンチ電極４０をその他の電極と共に形成する。また、この製造方法では、各電極をパターニングする際に、同時に、各トレンチ７０ｂ内の金属層７６を互いに分離させてトレンチ電極４０ｂを形成する。このように、この製造方法によれば、トレンチ電極４０を形成するための特別な工程を追加することなく、トレンチ電極４０を形成することができる。したがって、トレンチ電極４０を有する半導体装置１０を極めて効率的に製造することができる。

[0032] なお、上述した実施例では、トレンチ電極４０の下側にSiO_2の絶縁層５８が形成されていた。しかしながら、図９に示すように、トレンチ電極４０

の下側に、ＳｉＮの絶縁層６８が形成されていてもよい。ＳｉＮとSiO_2は選択的にエッチングができる。このため、SiO_2の絶縁層５８にトレンチ７０を形成する工程において、トレンチ７０がＳｉＮの絶縁層６８に達したときにそれ以上エッチングが進まなくなる。したがって、トレンチ７０が意図したよりも深く形成されることを防止することができる。この構成によれば、エッチング時間の管理がより容易となる。

[0033] また、上述した実施例では、図２に示すようにトレンチ電極４０が端面１２ａに沿って長く伸びていた。しかしながら、図１０に示すように、トレンチ電極４０が破線状に伸びていてもよい。また、図１１に示すように、トレンチ電極４０がドット状に形成されていてもよい。すなわち、外周領域５０の少なくとも一部において、図１に示す断面構造が得られていれば、実施例の技術の利益を得ることができる。

[0034] また、上述した実施例では、アクティブ領域内にＩＧＢＴが形成されていたが、アクティブ領域内にＭＯＳ－ＦＥＴやダイオード等のように他の半導体素子が形成されていてもよい。

実施例 2

[0035] 実施例２の半導体装置１０ａを図１２、１３を用いて説明する。実施例２の半導体装置１０ａは、実施例１の半導体装置１０の一部を変更したものである。従って、ここでは実施例１の半導体装置１０との相違点について説明する。なお、実施例１の半導体装置１０と同一の部材については同一符号を用い、その詳細な説明を省略することとする。

[0036] 図１２の断面は、アクティブ領域２０から半導体基板１２の端面１２ａに向かう方向（すなわち、Ｘ方向）で、かつ、半導体基板１２の厚み方向（すなわち、Ｚ方向）に沿った断面である。外周領域５０上には、絶縁層５８と、絶縁層６０と、複数のトレンチ電極４１（４１ａ～４１ｃ）が形成されている。トレンチ電極４１は、導電材料（例えば、ポリシリコン等）によって形成することができる。図１２の断面において、各トレンチ電極４１は、半導体基板１２の厚み方向に沿って伸びている。すなわち、各トレンチ電極４

１は、Ｘ方向の幅よりもＺ方向の幅の方が大きい。また、Ｘ方向の幅は各トレンチ電極４１において略等しい。各トレンチ電極４１は、絶縁層５８の上面及び下面に露出している。本実施例では、トレンチ電極４１ａ、４１ｃの上部は、絶縁層５８の上面の一部を覆っている電極５４、６４内にそれぞれ位置しており、トレンチ電極４１ｂの上部は、絶縁層５８の上面及び電極５４、６４の上面に形成されている絶縁層６０内に位置している。一方、トレンチ電極４１の下部は半導体層内に位置している。即ち、各トレンチ電極４１は、絶縁層５８をＺ方向に貫通するように形成されている。

[0037] また、図１３に示すように、半導体基板１２を上面側から見たときに、各トレンチ電極４１は、半導体基板１２の端面１２ａに沿って伸び、アクティブ領域２０を一巡するように形成されている。トレンチ電極４１の長手方向（即ち、アクティブ領域２０を一巡する方向）に直交する平面（例えば、ＹＺ平面やＺＸ平面）で切断した断面の形状（即ち、図１２に示されるトレンチ電極４１の形状）は、トレンチ電極４１の上面と側面のコーナ部、及びトレンチ電極４１の下面と側面のコーナ部が曲線状になっている。別言すれば、トレンチ電極４１の断面は、矩形の４隅のコーナ部が丸みを帯びた形状となっている。なお、半導体基板１２を上面側から見たときに、トレンチ電極４１が矩形状のアクティブ領域２０のコーナ部Ｃ１～Ｃ４において丸みを帯びて曲がる位置においては、上記の「長手方向に直交する平面」とは、「トレンチ電極４１上の当該位置における接線と直交する平面」を意味することに留意されたい。例えば、接点Ｐにおける接線ＴＬと接点Ｐにおいて直交する直線Ｌを含む、Ｚ方向に延びる平面が、「長手方向に直交する平面」の一例に相当する。トレンチ電極４１は、図１２のＸ方向に沿って、略均等の間隔を隔てて配置されている。従って、絶縁層５８を半導体基板１２の厚み方向に直交する平面（即ち、ＸＹ平面）で切断すると、アクティブ領域２０から半導体基板１２の端面１２ａに向かう任意の直線上に、少なくとも１つのトレンチ電極４１が存在することになる。各トレンチ電極４１は、互いに電気的に分離されている。図１２に示すように、最もアクティブ領域２０側の

トレンチ電極４１ａは、電極５４に接続されている。最も端面１２ａ側のトレンチ電極４１ｃは、電極６４に接続されている。その他のトレンチ電極４１ｂは、他の電極に接続されていない。このため、各トレンチ電極４１ｂの電位は、その周囲の電位分布によって変化する。すなわち、トレンチ電極４１ｂは、フローティング電極である。各トレンチ電極４１ｂの上面は、絶縁層６０に覆われている。

[0038] 実施例２の半導体装置１０ａは、実施例１の半導体装置１０と同様の作用効果を奏する。加えて、実施例２の半導体装置１０ａでは、トレンチ電極４１が絶縁層５８をＺ方向に貫通するように形成されている。即ち、絶縁層５８内において、隣接するトレンチ電極４１間の領域は、図１２のＸ方向において閉空間となる。このため、外来電荷、及び絶縁層５８内に予め存在していた可動イオンは、その閉空間内でしか移動することができない。このようにトレンチ電極４１は外来電荷及び可動イオンの移動を物理的に遮断する。これにより、外来電荷や可動イオンが熱や印加電圧により駆動されて絶縁層５８内をアクティブ領域２０側に移動して局所的な高電界が発生することを抑制することができる。従って、半導体装置１０ａは、優れた耐圧特性を確保することができる。なお、本実施例のトレンチ電極４１は、外来電荷及び可動イオンの移動を物理的に遮断することに加え、隣接するトレンチ電極４１間でコンデンサを形成して、コンデンサ間の電界により外来電荷及び可動イオンをコンデンサの一方に移動させて固定することによっても、局所的な高電界の発生を抑制することができることは言うまでもない。また、本実施例では、トレンチ電極４１のコーナ部を曲線状とすることで、コーナ部に電界集中が生じることを抑制し、初期耐圧の低下を抑制することができる。さらに、本実施例のトレンチ電極４１は絶縁層５８の上面及び下面から突出して形成されるため、トレンチ電極４１が絶縁層５８に埋設される場合と比較して容易に製造することが可能となる。なお、トレンチ電極４１をポリシリコンで形成する場合は、半導体装置１０ａの他の部分（例えば、ゲート電極２８等）と同一の材料で形成されることとなる。このため、トレンチ電極用

に新たに材料を用意する必要がなくなり、製造コストの上昇を抑制することができる。

[0039] 次に、実施例２の変形例１～変形例４について、図１４～１７を参照して説明する。変形例１～変形例４の半導体装置は、実施例２の半導体装置１０ａの外周領域５０の構造を変更したものである。従って、図１４～１７は外周領域５０のみを示すこととし、実施例２の半導体装置１０ａとの相違点について説明する。なお、実施例２の半導体装置１０ａと同一の部材については同一符号を用い、その詳細な説明を省略することとする。

[0040] （変形例１）

図１４に示すように、変形例１のトレンチ電極４２（４２ａ～４２ｃ）は、Ｘ方向の幅がそれぞれ同一でない点で実施例２のトレンチ電極４１と異なる。なお、トレンチ電極４２は、隣接するトレンチ電極４２の対向する面同士の間隔が略均等となるように配置される。この構成によっても、変形例１の半導体装置は、実施例２の半導体装置１０ａと同様の作用効果を有する。

[0041] （変形例２）

図１５に示すように、変形例２の半導体装置は、絶縁層５８の上面に複数の電極７４が形成されている点で実施例２の半導体装置１０ａと異なる。電極７４は、絶縁層５８の上面に形成され、絶縁層５８の上面から突出しているトレンチ電極４１に接触しないように配置されている。これにより、隣接する電極７４同士でもコンデンサが形成される。この構成によれば、外来電荷が絶縁層５８の上面に付着することを物理的に抑制するとともに、電極７４により形成されるコンデンサにより、外来電荷が絶縁層５８内に進入することを電気的に抑制することができる。従って、外来電荷に起因して耐圧が低下することをより抑制することができる。なお、電極７４は、例えば、電極５４，６４を形成する金属と同一の金属（例えば、アルミニウム）により形成されるが、電極７４を形成する物質はこれに限られない。例えば、電極７４は、ポリシリコンにより形成してもよい。

[0042] （変形例３）

図１６に示すように、変形例３の半導体装置は、絶縁層５８の上面に半導電性のシリコン窒化膜（いわゆるＳＩｎＳｉＮ膜）７８が形成されている点で実施例２の半導体装置１０ａと異なる。半導電性シリコン窒化膜７８は、電極５４と電極６４の間に位置しており、絶縁層５８の上面に接触するとともに、電極５４の一方の側面の少なくとも一部、及び電極６４の一方の側面の少なくとも一部と接触するように形成されている。即ち、半導電性シリコン窒化膜７８は、トレンチ電極４１ｂを覆うように形成され、電極５４，６４に接続されている。この構成によれば、外来電荷が絶縁層５８の上面に付着することを抑制することができ、外来電荷に起因して耐圧が低下することを抑制することができる。

[0043] （変形例４）

図１７に示すように、変形例４の半導体装置は、トレンチ電極４１の下部に複数のｐ型拡散層８０が形成されている点で実施例２の半導体装置１０ａと異なる。ｐ型拡散層８０は、リサーフ領域５６及び周辺ドリフト領域３０ａに露出しているトレンチ電極４１ａ、４１ｂの下部に形成されている。即ち、ｐ型拡散層８０は、端部ｎ型領域６２に露出しているトレンチ電極４１ｃの下部には形成されていない。ｐ型拡散層８０の不純物濃度は、リサーフ領域５６のｐ型不純物濃度よりも高い。この構成によれば、電気力線が複数のｐ型拡散層８０を回避して表面側へ抜ける。このため、トレンチ電極４１ａ、４１ｂの下端のコーナ部は曲線状でなくてもよく、例えば略直角であってもよい。

実施例 3

[0044] 次に、実施例３の半導体装置１０ｂを図１８を用いて説明する。実施例３の半導体装置１０ｂは、実施例２の半導体装置１０ａの一部を変更したものである。従って、ここでは実施例２の半導体装置１０ａとの相違点について説明する。なお、実施例２の半導体装置１０ａと同一の部材については同一符号を用い、その詳細な説明を省略することとする。

[0045] 図１８の断面は、図１２と同様、半導体基板１２の厚み方向（すなわち、

Ｚ方向）に沿った断面である。外周領域５０上には、絶縁層５８と、絶縁層６０と、複数のトレンチ電極４３（４３ａ～４３ｃ）が形成されている。各トレンチ電極４３は、Ｘ方向の幅よりもＺ方向の幅の方が大きい。また、Ｘ方向の幅は各トレンチ電極４３において同じである。トレンチ電極４３は、その上端が絶縁層５８の上面に露出している上側トレンチ電極４３ａ１～４３ｃ１と、その下端が絶縁層５８の下面に露出している下側トレンチ電極４３ｂ２とを有する。上側トレンチ電極４３ａ１～４３ｃ１の下端は絶縁層５８内に位置しており、下側トレンチ電極４３ｂ２の上端は絶縁層５８内に位置している。上側トレンチ電極４３ａ１～４３ｃ１と下側トレンチ電極４３ｂ２は、Ｘ方向に交互に配置されている。複数の上側トレンチ電極４３ａ１～４３ｃ１及び下側トレンチ電極４３ｂ２は、次の条件を満たすように形成される。即ち、絶縁層５８を、半導体基板１２の厚み方向に直交する平面で切断した任意の断面において、アクティブ領域２０から半導体基板１２の端面１２ａに向かう方向の任意の直線上に、少なくとも１つのトレンチ電極４３が存在する。別言すれば、上記の任意の断面にトレンチ電極４３が存在しない場合がない。上側トレンチ電極４３ａ１～４３ｃ１は「第１フローティング電極」の一例に相当し、下側トレンチ電極４３ｂ２は「第２フローティング電極」の一例に相当する。

[0046] また、トレンチ電極４３の長手方向（即ち、アクティブ領域２０を一巡する方向）に直交する平面で切断した断面の形状（即ち、図１８に示されるトレンチ電極４３の形状）は、トレンチ電極４１と同様に、トレンチ電極４３の上面と側面のコーナ部、及びトレンチ電極４３の下面と側面のコーナ部が曲線状になっている。トレンチ電極４３は、図１８のＸ方向に沿って、略均等の間隔を隔てて配置されている。各トレンチ電極４３は、互いに電気的に分離されている。図１８に示すように、最もアクティブ領域２０側の上側トレンチ電極４３ａ１は、電極５４に接続されている。最も端面１２ａ側の上側トレンチ電極４３ｃ１は、電極６４に接続されている。その他のトレンチ電極４３ｂ１、４３ｂ２は、他の電極に接続されていない。すなわち、トレ

ンチ電極４３ｂ１、４３ｂ２は、フローティング電極である。上側トレンチ電極４３ａ１～４３ｃ１の上面は、絶縁層６０に覆われている。

[0047] 実施例３の半導体装置１０ｂは、実施例１の半導体装置１０と同様の作用効果を奏する。加えて、実施例３の半導体装置１０ｂでは、上側トレンチ電極４３ａ１～４３ｃ１と下側トレンチ電極４３ｂ２とが交互に配置される。即ち、上側トレンチ電極４３ａ１～４３ｃ１と下側トレンチ電極４３ｂ２の幅広面が互いに向き合っている。このため、上側トレンチ電極４３ａ１～４３ｃ１と下側トレンチ電極４３ｂ２とにより構成されるコンデンサの容量が高くなり、各コンデンサに蓄えられる電荷量が多くなる。また、トレンチ電極４３間に発生する電界により、外来電荷が一方のトレンチ電極４３に移動され、そこで固定される。従って、外来電荷や可動イオンの電界の影響を効果的に抑制することができる。

[0048] 次に、実施例３の変形例１～変形例５について、図１９～図２３を参照して説明する。変形例１～変形例５の半導体装置は、実施例３の半導体装置１０ｂの外周領域５０の構造を変更したものである。従って、図１９～図２３は外周領域５０のみを示すこととし、実施例３の半導体装置１０ｂとの相違点について説明する。なお、実施例３の半導体装置１０ｂと同一の部材については同一符号を用い、その詳細な説明を省略することとする。

[0049]（変形例１）

図１９に示すように、変形例１のトレンチ電極４４（４４ａ１～４４ｃ１、４４ｂ２）は、Ｘ方向の幅がそれぞれ等しくない点で実施例３のトレンチ電極４３と異なる。この場合でも、トレンチ電極４４は、隣接するトレンチ電極４４の対向する面同士の間隔が略均等となるように配置される。この構成によっても、実施例３の半導体装置１０ｂと同様の作用効果を奏することができる。

[0050]（変形例２）

図２０に示すように、変形例２のトレンチ電極４５（４５ａ１～４５ｃ１、４５ｂ２）は、Ｚ方向の幅がそれぞれ等しくない点で実施例３のトレンチ

電極４３と異なる。なお、各トレンチ電極４３は、その上端又は下端の少なくとも一方が、絶縁層５８の上面又は下面にそれぞれ露出している。この構成によっても、実施例３の半導体装置１０ｂと同様の作用効果を奏することができる。

[0051]（変形例３）

図２１に示すように、変形例３の半導体装置は、絶縁層５８の上面に複数の電極８２が形成されている点で実施例３の半導体装置１０ｂと異なる。電極８２は、絶縁層５８の上面から突出している上側トレンチ電極４３に接触しないように形成されている。これにより、隣接する電極８２同士がコンデンサを形成する。この構成によれば、外来電荷が絶縁層５８の上面に付着することを物理的に抑制するとともに、電極８２により形成されるコンデンサにより、外来電荷が絶縁層５８内に進入することを電気的に抑制することができる。従って、外来電荷に起因して耐圧が低下することをより抑制することができる。なお電極８２は、例えばアルミニウムやポリシリコン等により形成されるが、電極８２を形成する物質はこれに限られない。

[0052]（変形例４）

図２２に示すように、変形例４の半導体装置は、絶縁層５８の上面に半導電性のシリコン窒化膜（いわゆるＳＩｎＳｉＮ膜）８６が形成されている点で実施例３の半導体装置１０ｂと異なる。半導電性シリコン窒化膜８６は、図１６に示す変形例と同様、電極５４と電極６４の間に位置し、上側トレンチ電極４３ｂ１を覆うように形成されている。この構成によれば、外来電荷が絶縁層５８の上面に付着することを抑制することができ、外来電荷に起因して耐圧が低下することを抑制することができる。

[0053]（変形例５）

図２３に示すように、変形例５の半導体装置は、下側トレンチ電極４３ｂ２の下部に複数のｐ型拡散層８８が形成されている点で実施例３の半導体装置１０ｂと異なる。ｐ型拡散層８８は、リサーフ領域５６及び周辺ドリフト領域３０ａに露出している下側トレンチ電極４３ｂ２の下部に形成されてい

る。ｐ型拡散層８８の不純物濃度は、リサーフ領域５６のｐ型不純物濃度よりも高い。この構成によれば、電気力線が複数のｐ型拡散層８０を回避して表面側へ抜ける。このため、トレンチ電極４３ｂ２の下端のコーナ部は曲線状でなくてもよい。

[0054] 以上、本発明の具体例を詳細に説明したが、これらは例示にすぎず、請求の範囲を限定するものではない。請求の範囲に記載の技術には、以上に例示した具体例をさまざまに変形、変更したものが含まれる。

[0055] 例えば、実施例２、３ではＺ方向におけるトレンチ電極の断面のコーナ部はいずれも曲線状であったが、絶縁層５８の下面に露出しているトレンチ電極の少なくとも下端のコーナ部が曲線状であることが好ましい。即ち、絶縁層５８の上面に露出しているトレンチ電極の上端のコーナ部、及び絶縁層５８内に位置しているトレンチ電極のコーナ部の形状は曲線状に限られず、例えば略直角であってもよい。

[0056] 本明細書または図面に説明した技術要素は、単独であるいは各種の組み合わせによって技術的有用性を発揮するものであり、出願時請求項記載の組み合わせに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成するものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

請求の範囲

[請求項1] 半導体基板１２を有する半導体装置１０であって、

半導体基板１２が、

半導体素子が形成されているアクティブ領域２０と、

アクティブ領域２０と半導体基板１２の端面１２ａとの間の外周領域５０、

を有しており、

外周領域５０の少なくとも一部の上面に、絶縁層５８が形成されており、

絶縁層５８内に、半導体基板１２の厚み方向における幅がアクティブ領域２０から半導体基板１２の端面１２ａに向かう方向における幅よりも大きい複数のフローティング電極４０が、アクティブ領域２０から半導体基板１２の端面１２ａに向かう方向に沿って間隔を隔てて配置されている、

半導体装置。

[請求項2] 絶縁層５８内に配置されるフローティング電極４１～４５は、前記絶縁層５８の上面または下面の少なくとも一方の面に露出していることを特徴とする請求項１に記載の半導体装置。

[請求項3] 前記絶縁層５８を前記厚み方向に直交する平面で切断した任意の断面において、アクティブ領域２０から半導体基板１２の端面１２ａに向かう任意の直線上に、少なくとも１つのフローティング電極４１～４５が存在することを特徴とする請求項１に記載の半導体装置。

[請求項4] フローティング電極４０は、前記絶縁層５８の上面に露出しており、前記絶縁層５８の下面には露出していないことを特徴とする、請求項１又は２に記載の半導体装置。

[請求項5] フローティング電極４１～４２は、前記絶縁層５８の上面及び下面に露出していることを特徴とする、請求項１から３のいずれか一項に記載の半導体装置。

[請求項6] 絶縁層５８内に配置される複数のフローティング電極４３～４５は、前記絶縁層５８の上面に露出している第１フローティング電極４３ａ１～４３ｃ１、４４ａ１～４４ｃ１、４５ａ１～４５ｃ１と、前記絶縁層５８の下面に露出している第２フローティング電極４３ｂ２、４４ｂ２、４５ｂ２とを有しており、第１フローティング電極４３ａ１～４３ｃ１、４４ａ１～４４ｃ１、４５ａ１～４５ｃ１と第２フローティング電極４３ｂ２、４４ｂ２、４５ｂ２が交互に配置されていることを特徴とする、請求項１又は２に記載の半導体装置。

[請求項7] フローティング電極４１～４５をその長手方向と直交する平面で切断した断面において、フローティング電極４１～４５の下面と側面のコーナ部が曲線状となっていることを特徴とする、請求項１から６のいずれか一項に記載の半導体装置。

[請求項8] 半導体装置の製造方法であって、

半導体基板のうちの半導体素子が形成されるアクティブ領域と半導体装置の端面となる箇所との間の外周領域上に絶縁層を形成する工程と、

絶縁層に、半導体基板の厚み方向における幅がアクティブ領域から半導体基板の端面となる箇所に向かう方向における幅よりも大きい複数のトレンチを、アクティブ領域から半導体装置の端面となる箇所に向かう方向に沿って間隔を隔てて形成する工程と、

絶縁層上に金属層を形成する工程と、

トレンチの上部の金属層をマスクしていない状態で、各トレンチ内に金属層が残存し、かつ、各トレンチ内の金属層が互いに分離されるように金属層をエッチングする工程、

を有する製造方法。

[請求項9] 絶縁層を形成する工程では、アクティブ領域上にも絶縁層を形成し、

金属層を形成する工程の前に、アクティブ領域上の絶縁層にコンタ

クトホールを形成する工程をさらに有し、

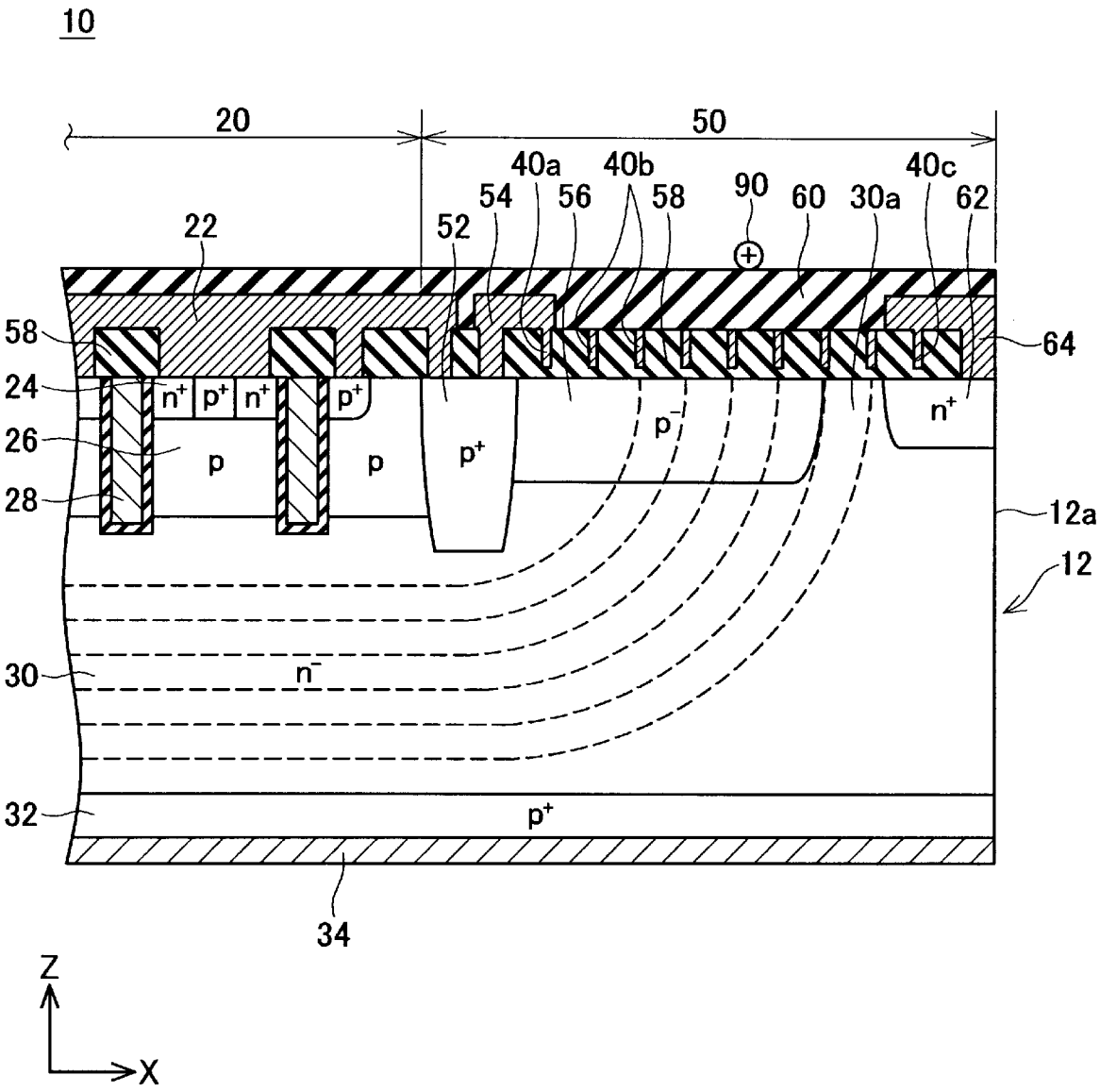
金属層を形成する工程では、コンタクトホール内にも金属層を形成し、

金属層をエッチングする工程は、コンタクトホールの上部の金属層をマスクした状態で行う、

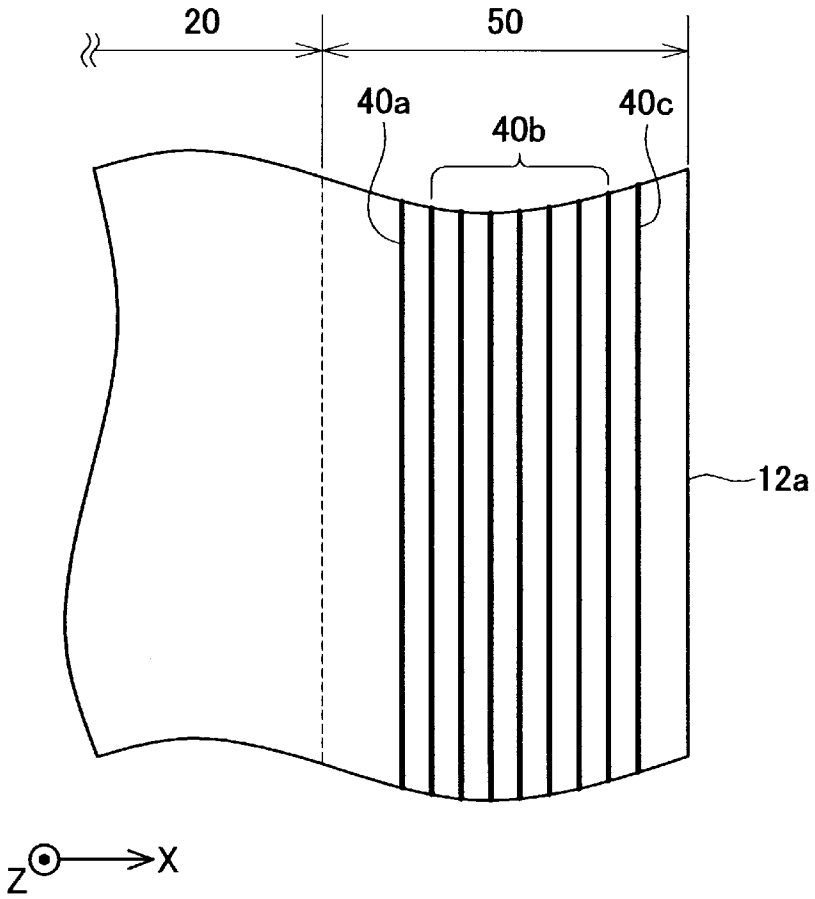
請求項８の製造方法。

［請求項10］ トレンチを形成する工程と、コンタクトホールを形成する工程を、共通のエッチングにより行う請求項９に記載の製造方法。

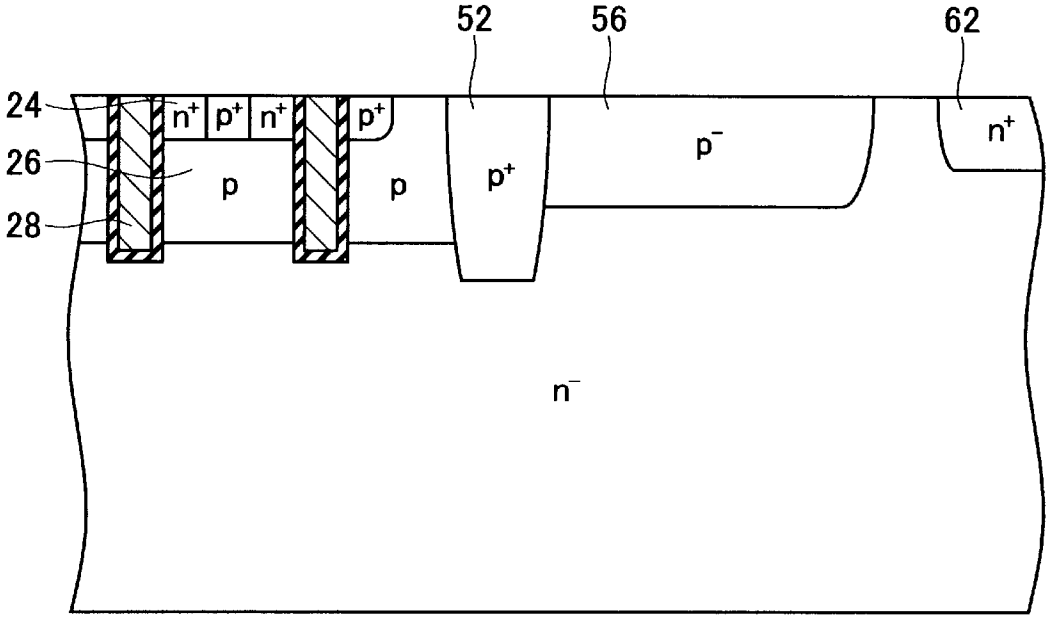
[図1]


10
20
50
40a
40b
40c
90
54
56
58
60
30a
62
52
22
58
64
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
12a
12
30
n−
32
p+
34
Z
X

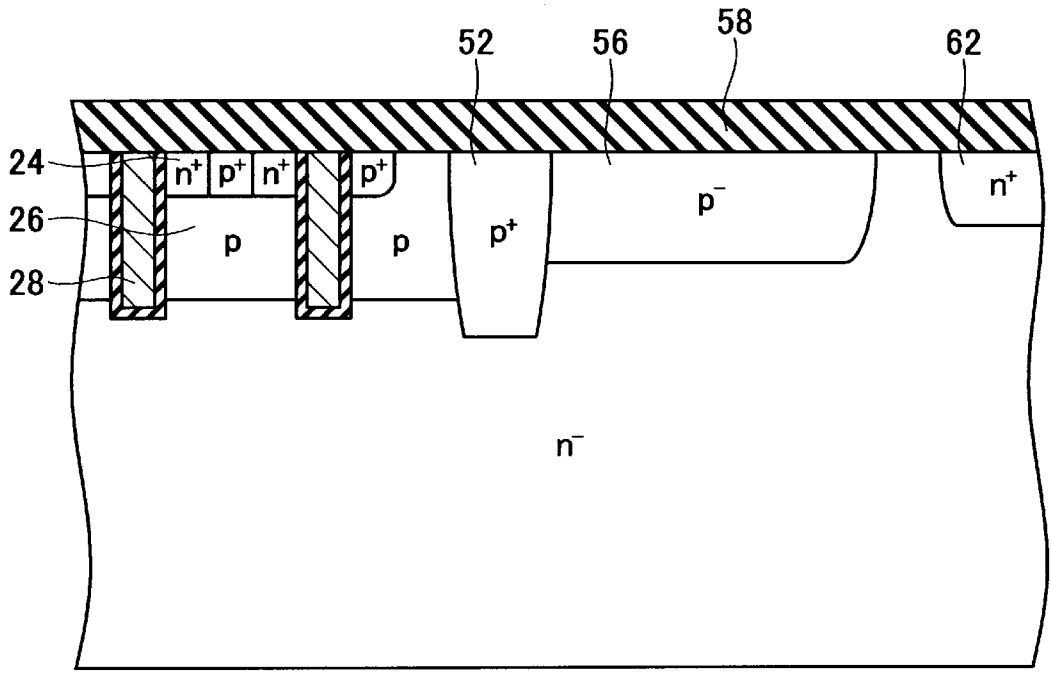
[図2]



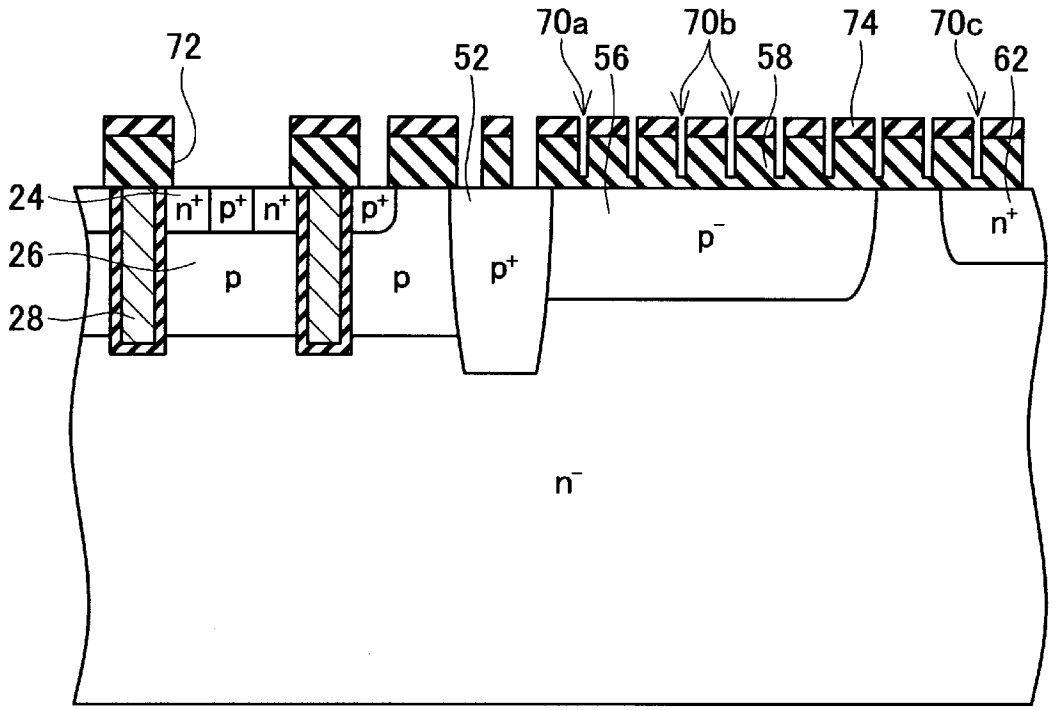
[図3]



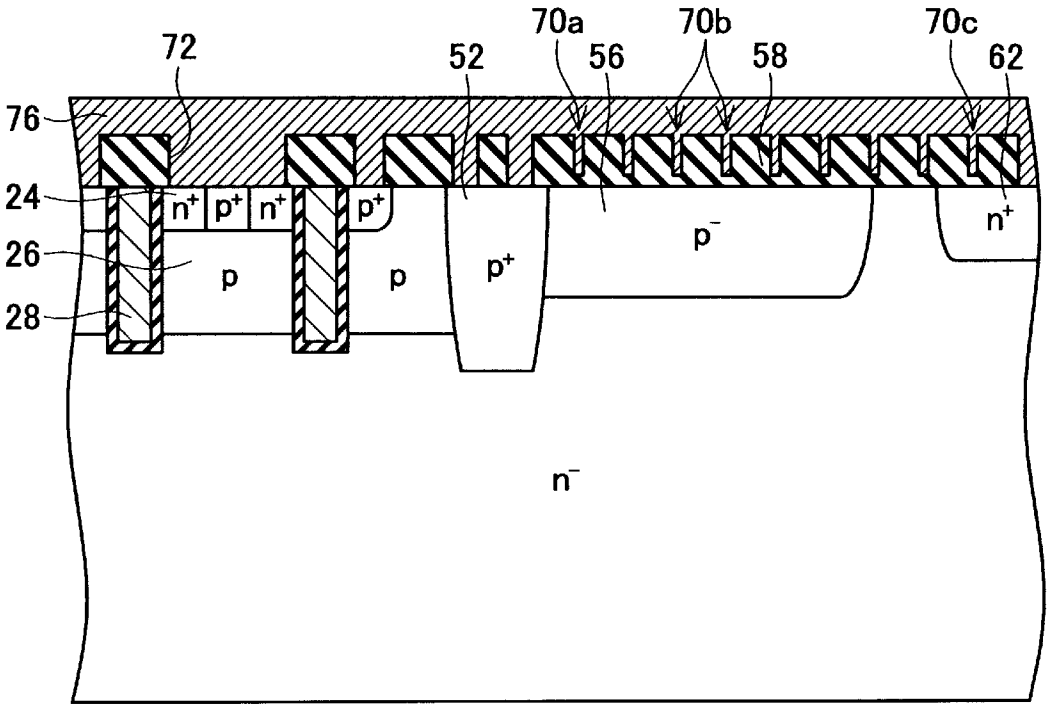
[図4]


52
56
58
62
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
n−

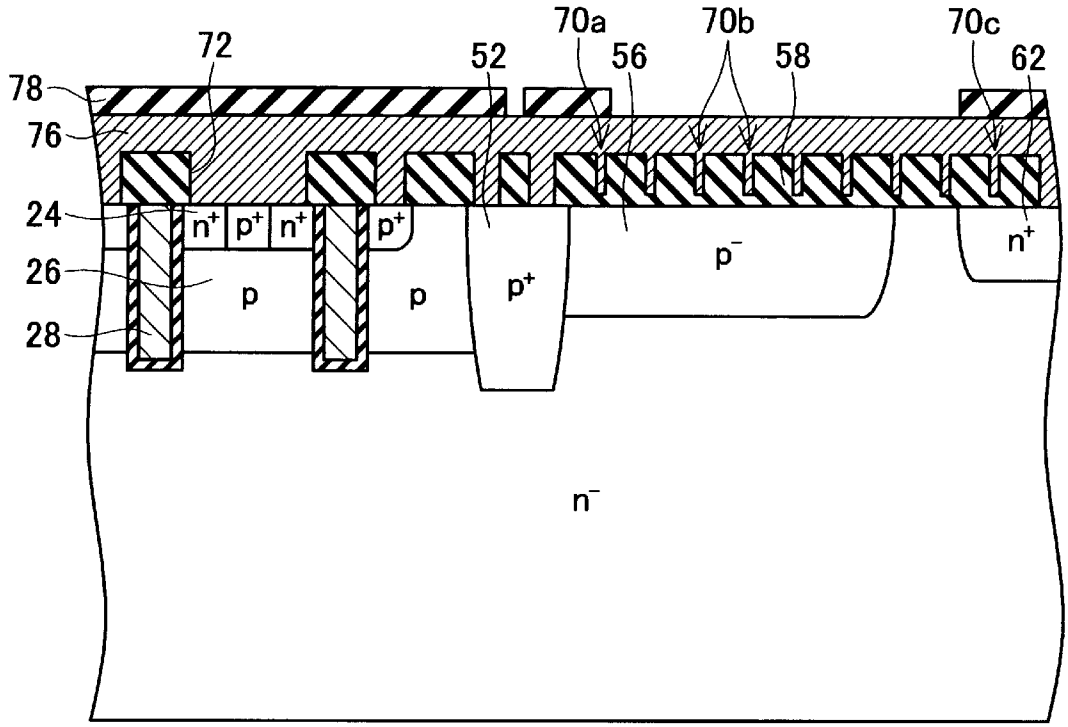
[図5]


72
70a
70b
74
70c
52
56
58
62
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
n−

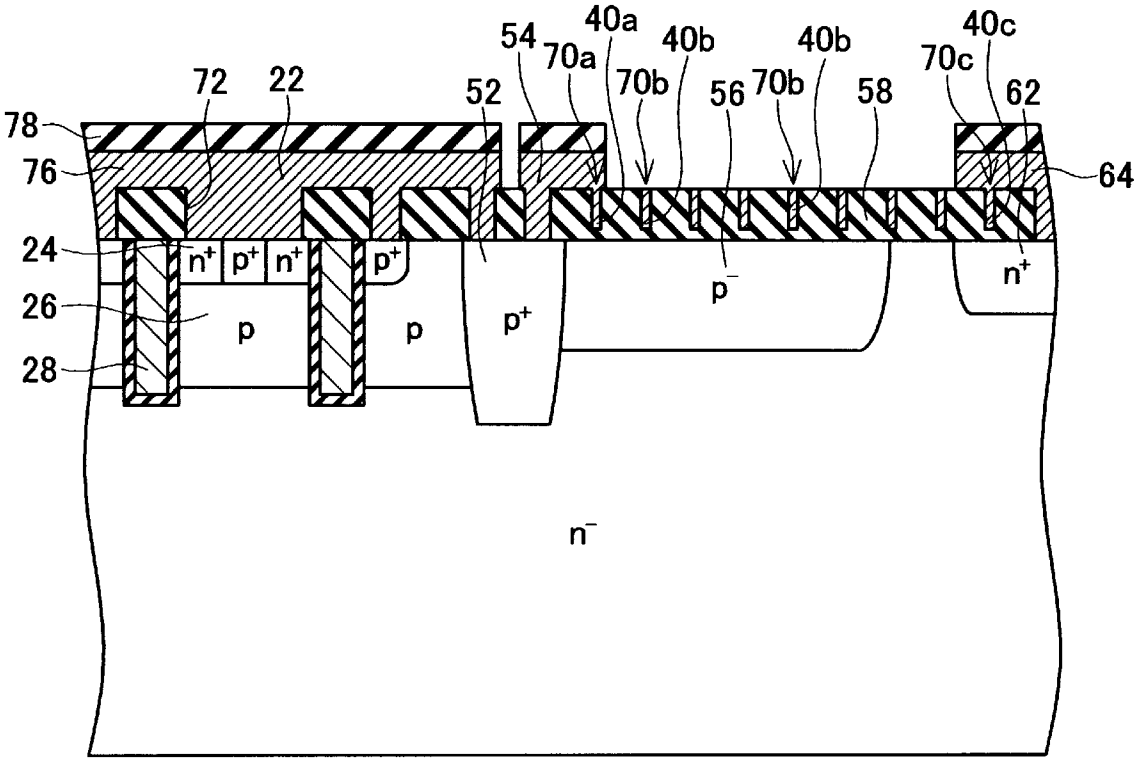
[図6]


72
70a
70b
70c
52
56
58
62
76
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
n−

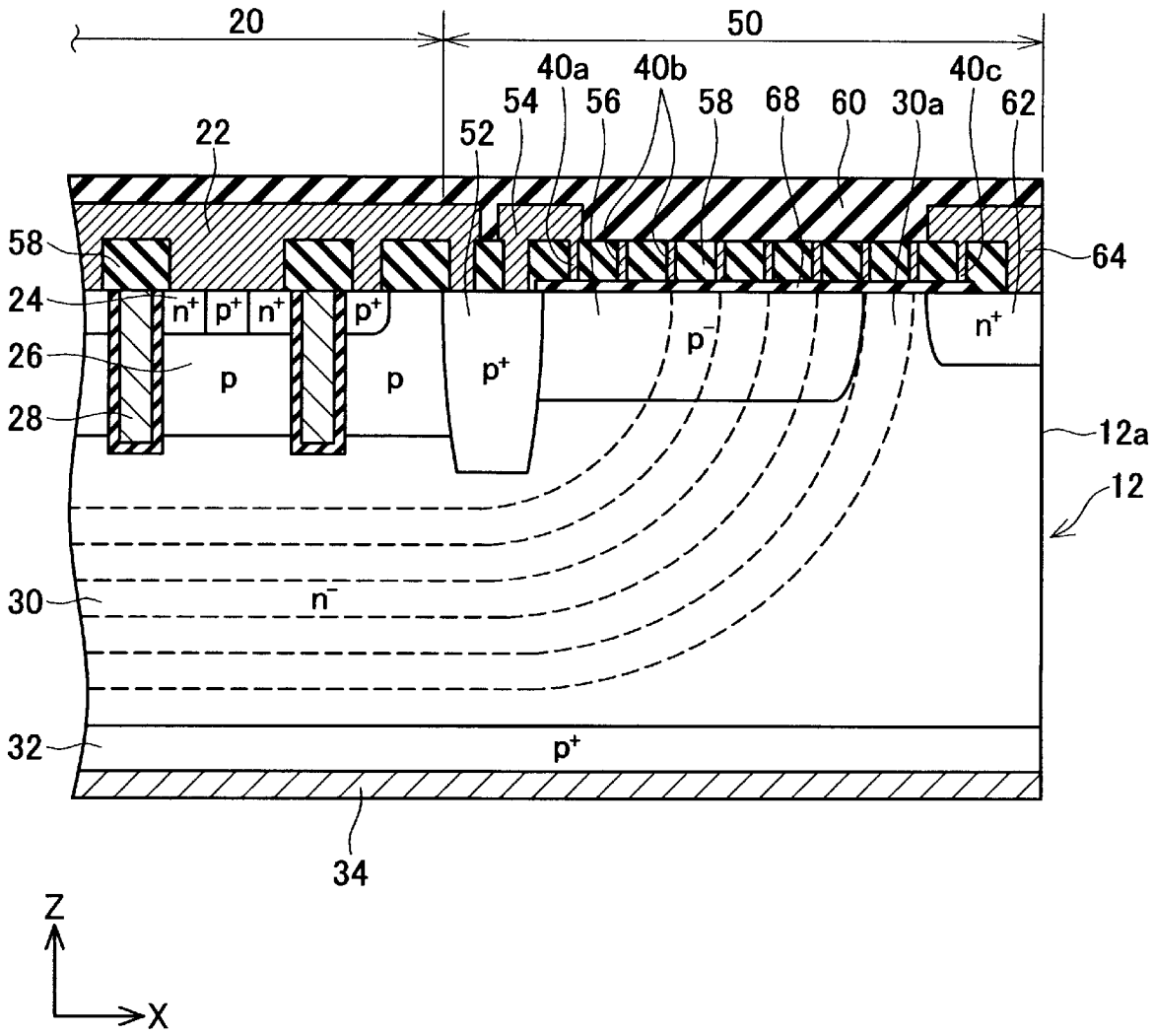
[図7]


72
70a
70b
70c
52
56
58
62
78
76
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
n−

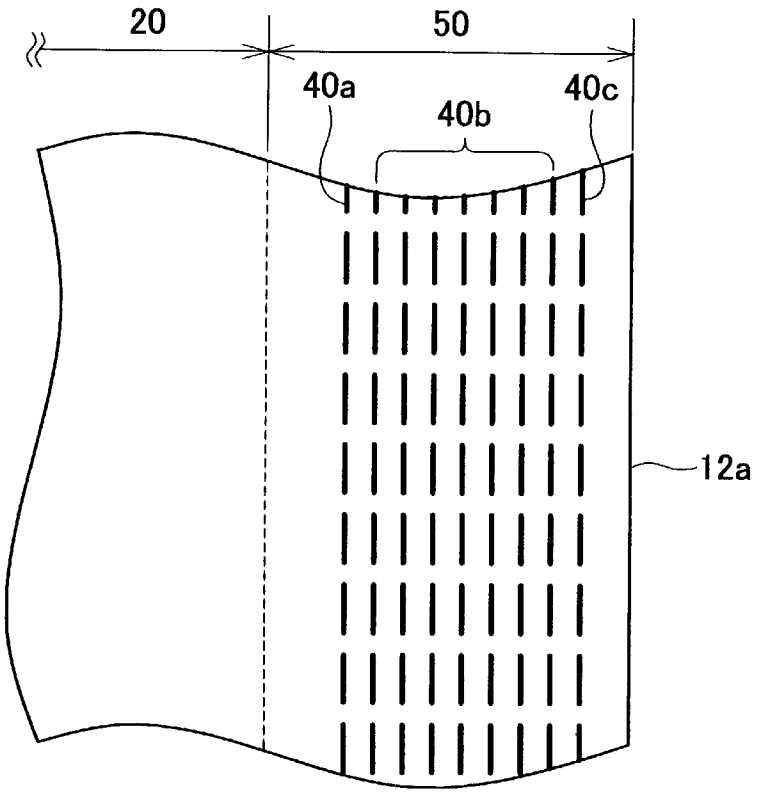
[図8]


78
76
24
26
28
72
22
52
54
70a
40a
70b
40b
56
70b
40b
58
70c
40c
62
64
n+
p+
n+
p+
p
p
p+
p−
n+
n−

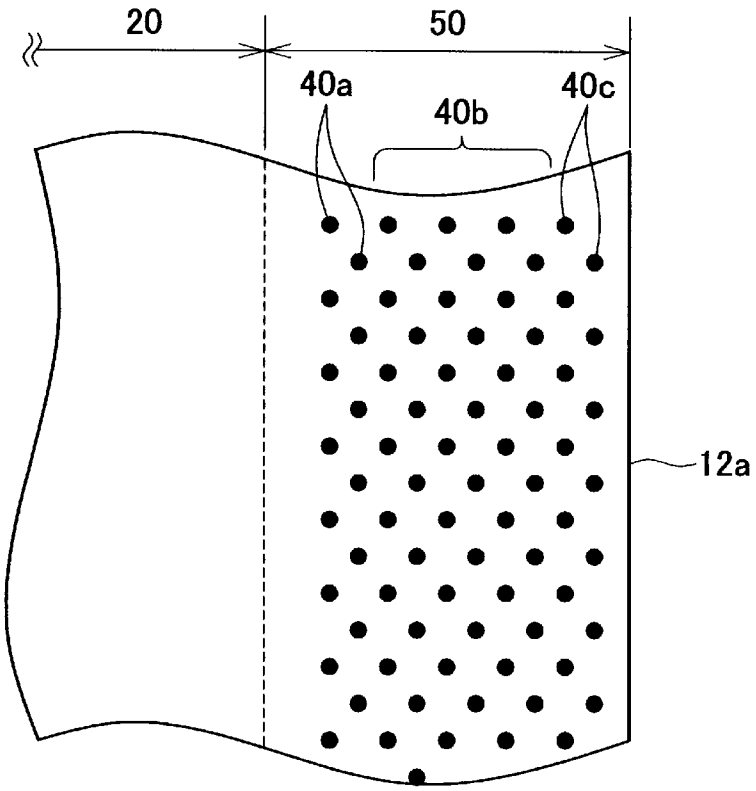
[図9]


20
50
40a
40b
40c
54
56
58
68
60
30a
62
22
52
58
64
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
12a
12
30
n−
32
p+
34
Z
X

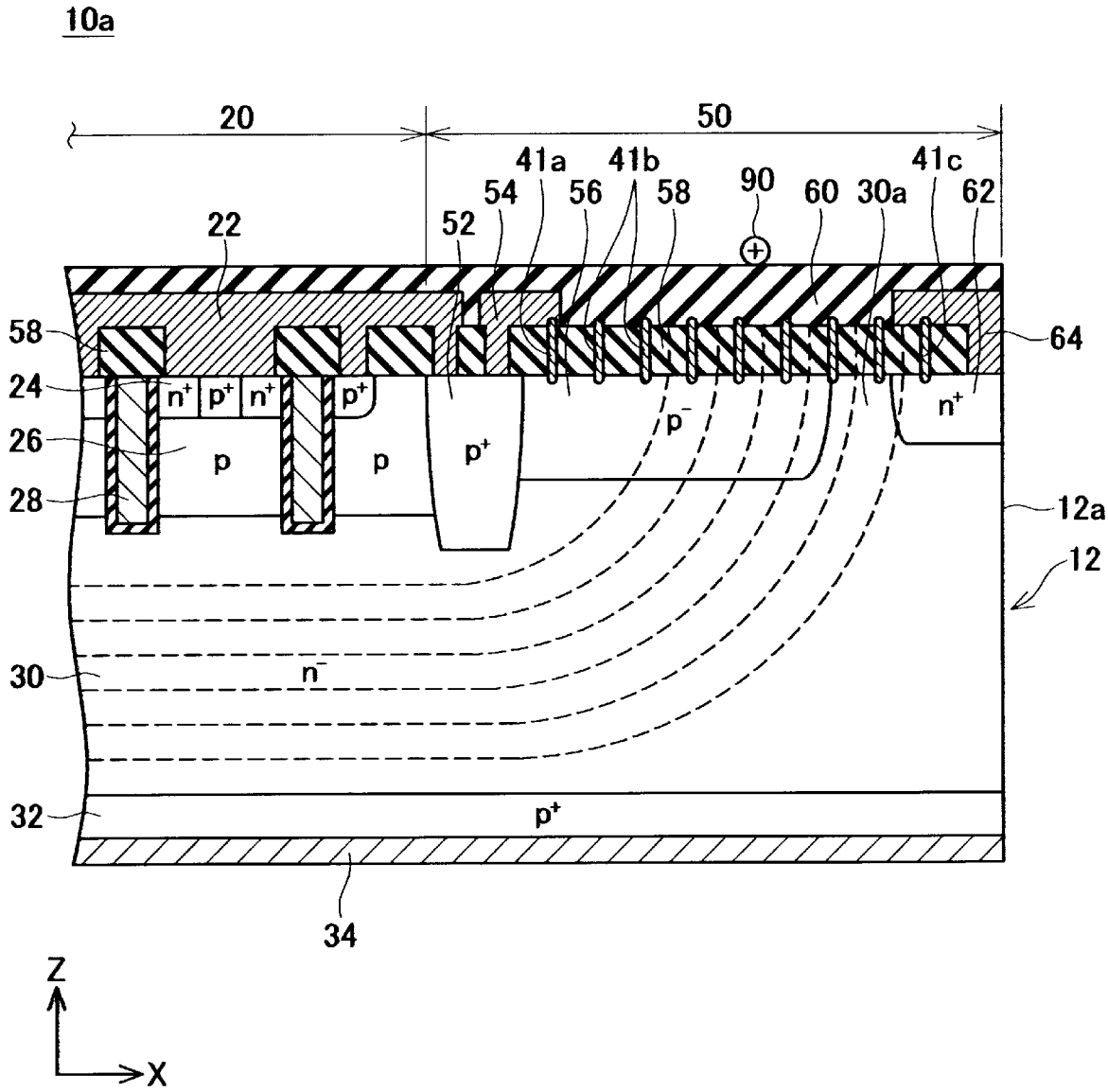
[図10]



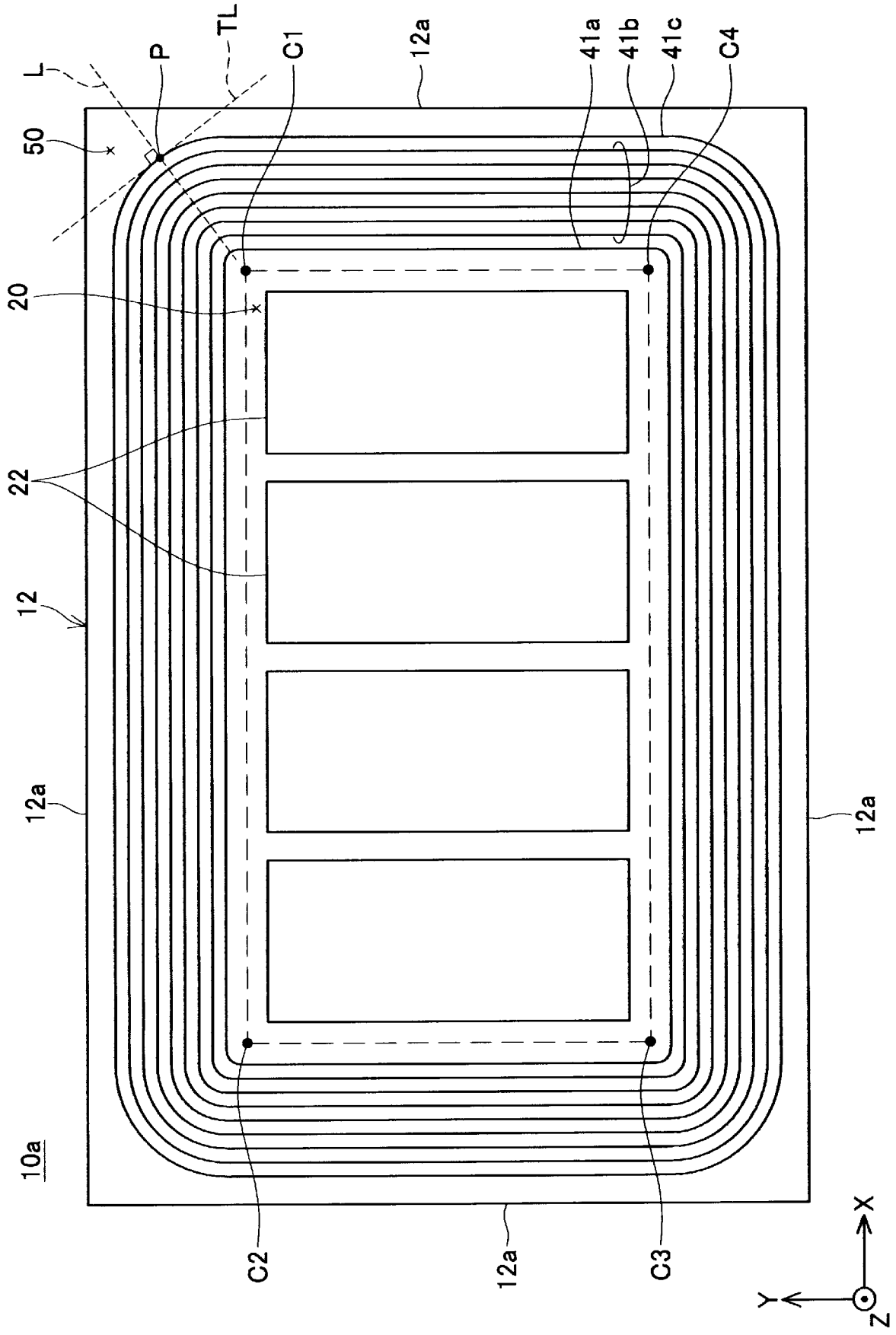
[図11]



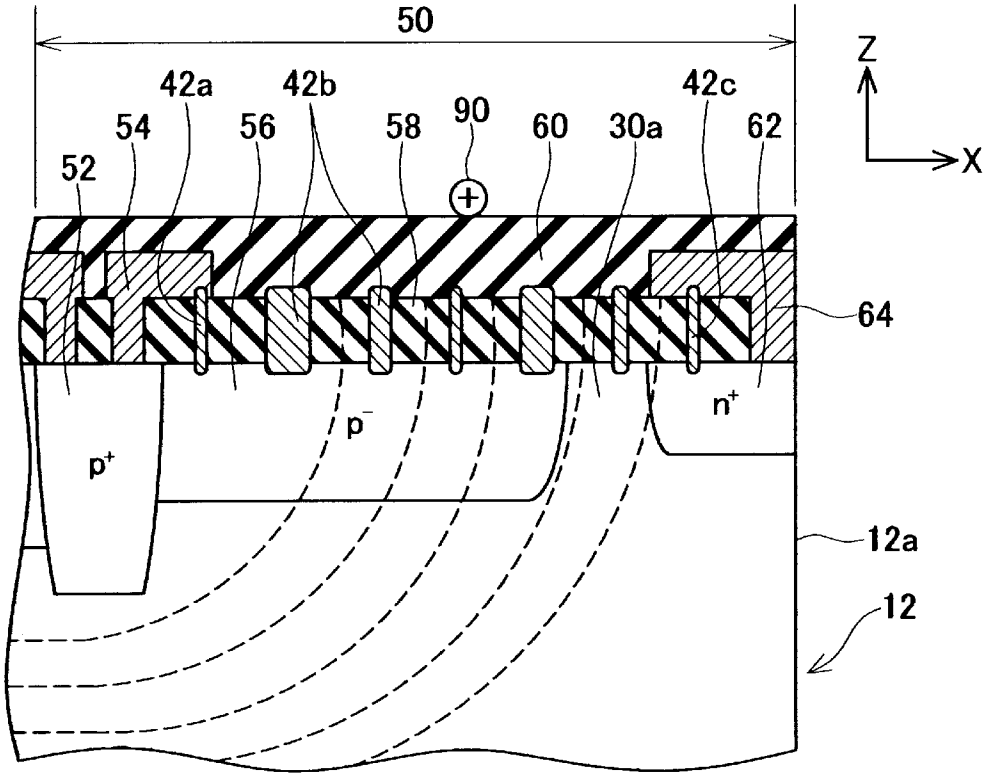
[図12]


10a
20
50
41a
41b
41c
54
56
58
90
60
30a
62
22
52
64
24
26
28
n+
p+
n+
p+
p
p
p+
p−
n+
12a
12
30
n−
32
p+
34
Z
X

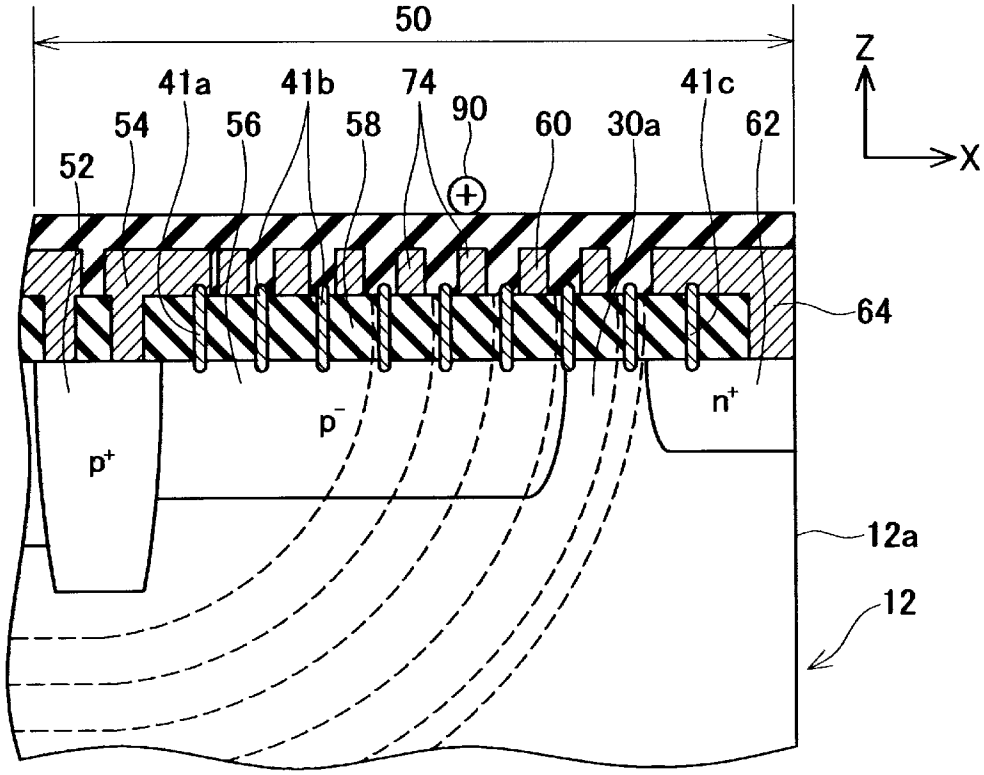
[図13]



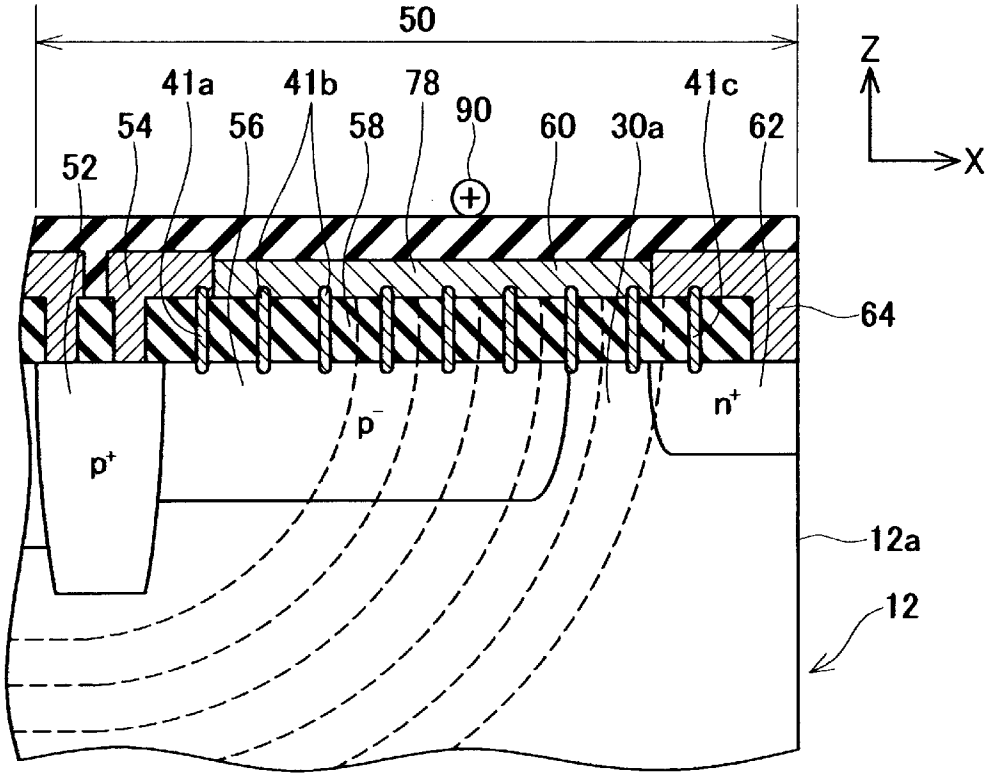
[図14]


50
Z
X
42a
42b
42c
54
56
58
90
60
30a
62
52
64
p⁻
n⁺
p⁺
12a
12

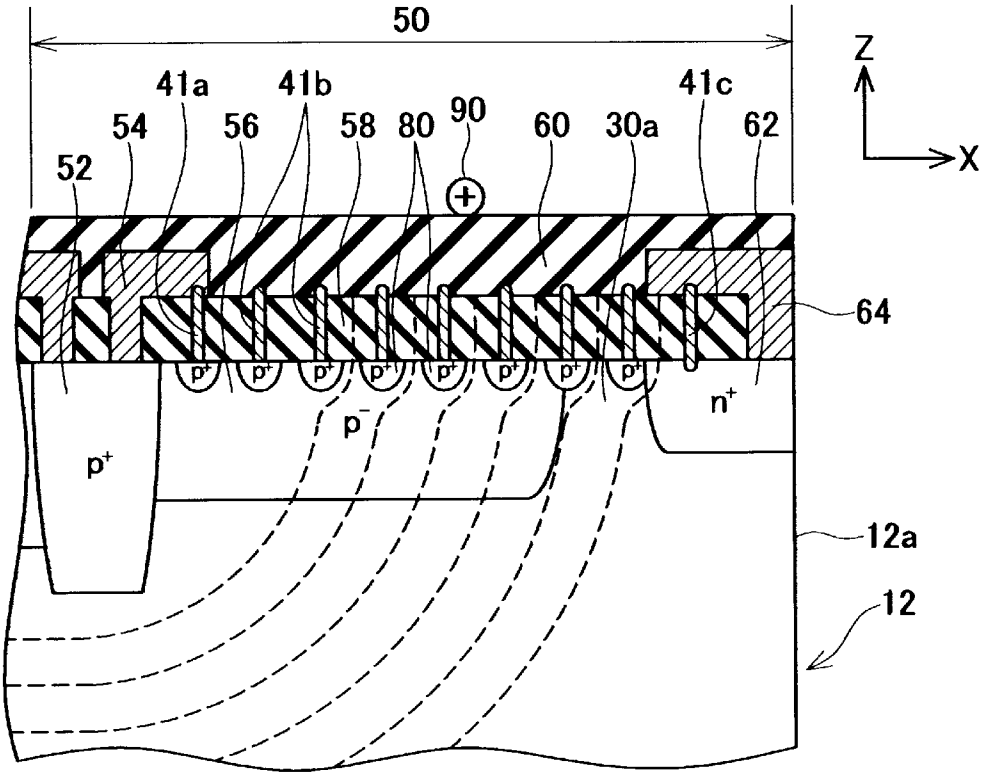
[図15]


50
Z
X
41a
41b
74
41c
54
56
58
90
60
30a
62
52
64
p⁻
n⁺
p⁺
12a
12

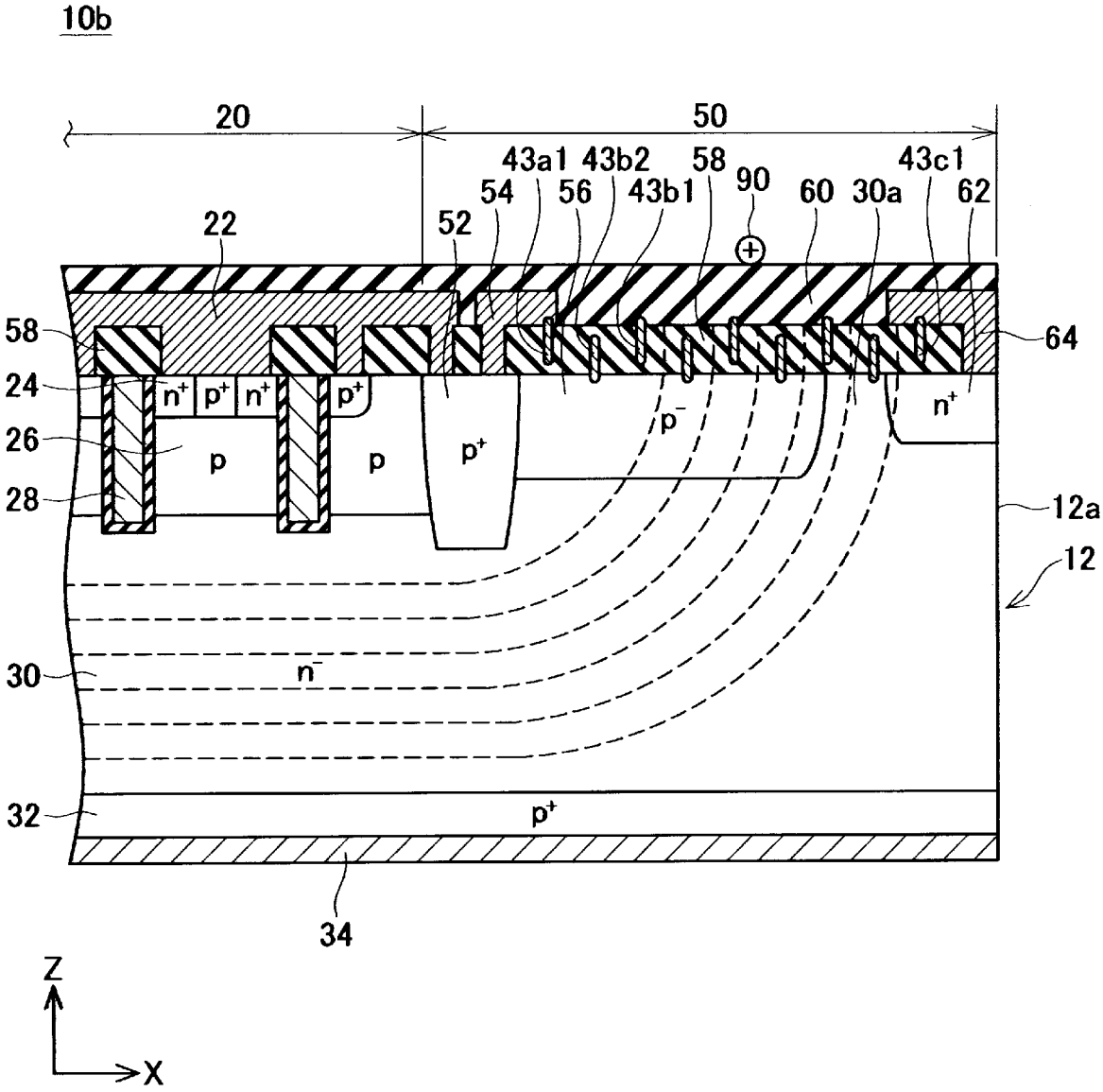
[図16]


50
Z
X
41a
41b
78
90
41c
54
56
58
60
30a
62
52
64
p+
p−
n+
12a
12

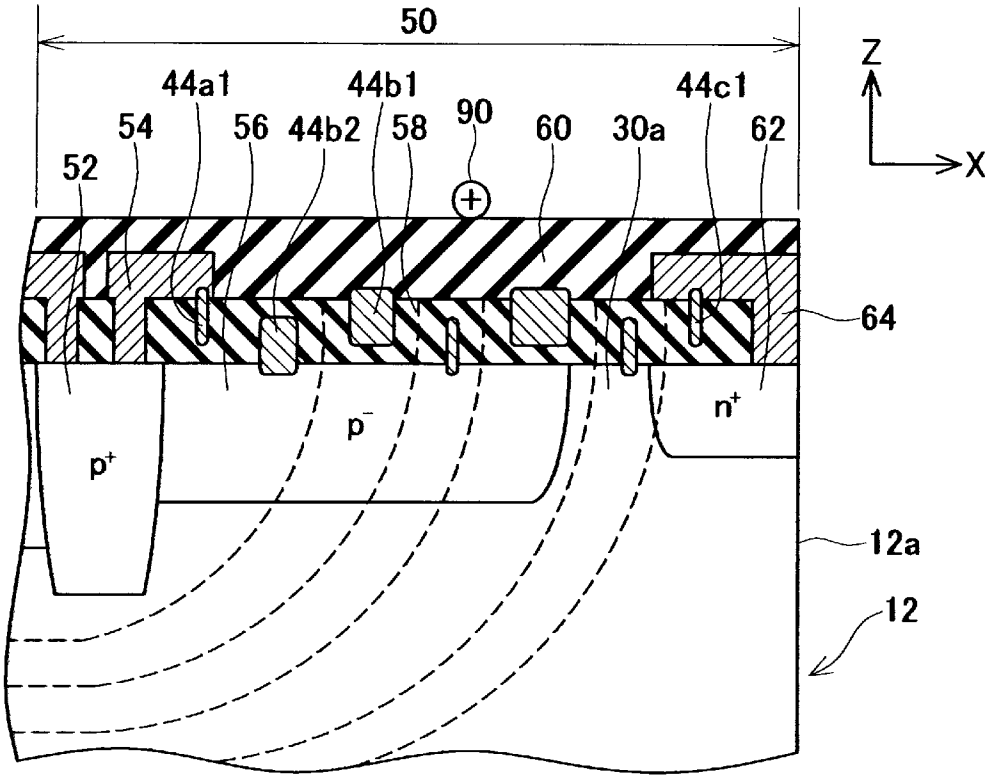
[図17]


50
Z
X
41a
41b
90
41c
54
56
58
80
60
30a
62
52
64
p+
p−
n+
12a
12

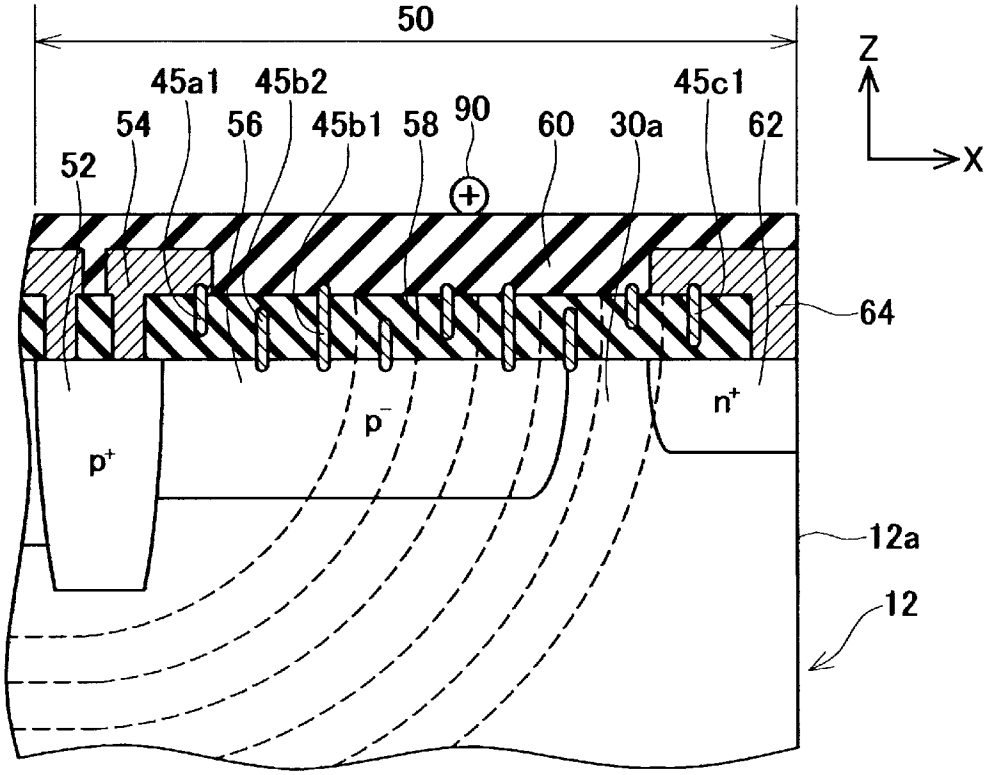
[図18]


10b
20
50
43a1
43b2
58
54
56
43b1
90
60
30a
43c1
62
22
52
58
64
24
n+
p+
n+
p+
p−
n+
26
p
p
p+
28
12a
12
30
n−
32
p+
34
Z
X

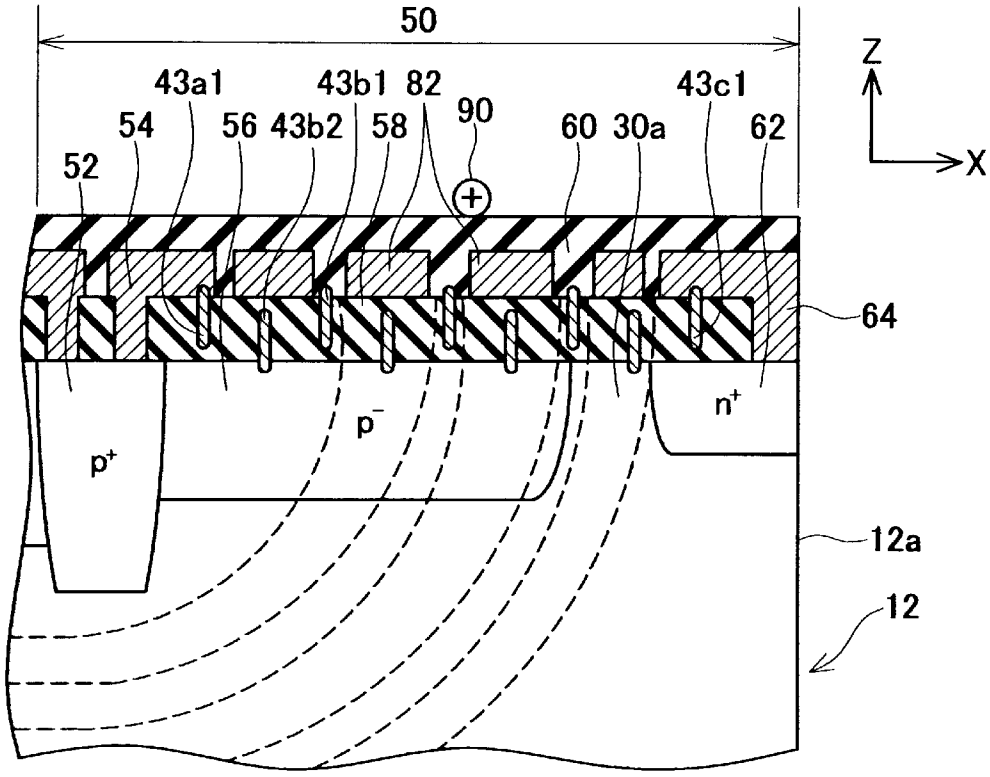
[図19]


50
Z
X
44a1
44b1
44c1
54
56
44b2
58
90
60
30a
62
52
64
p+
p−
n+
12a
12

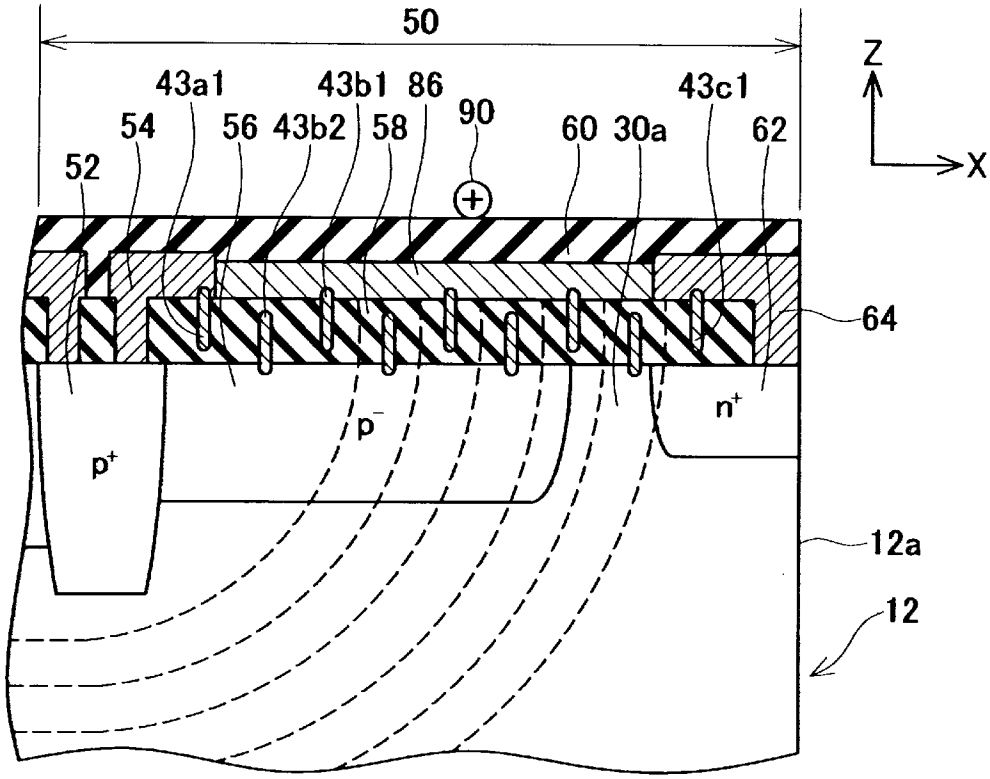
[図20]


50
Z
X
45a1
45b2
45c1
54
56
45b1
58
90
60
30a
62
52
64
p+
p−
n+
12a
12

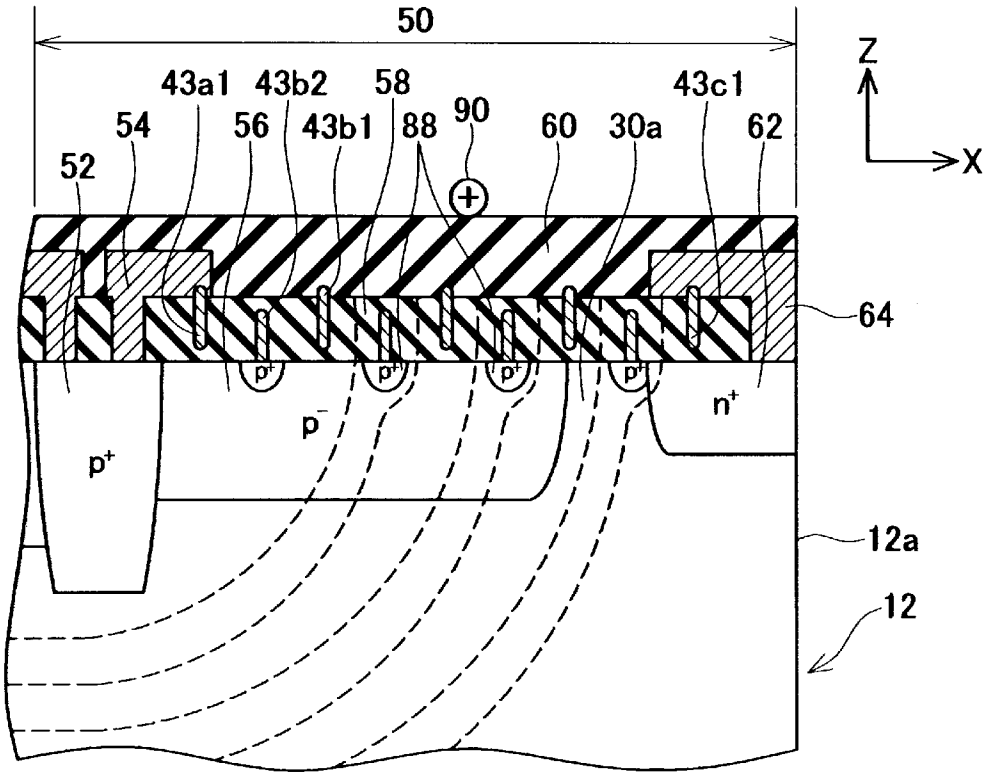
[図21]


50
Z
X
43a1
43b1
82
43c1
54
56
43b2
58
90
60
30a
62
52
64
p+
p−
n+
12a
12

[図22]


50
Z
X
43a1
43b1
86
43c1
54
56
43b2
58
90
60
30a
62
52
64
p+
p−
n+
12a
12

[図23]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/080624

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/06(2006.01)i, *H01L21/336*(2006.01)i, *H01L29/739*(2006.01)i, *H01L29/78*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/06, H01L21/336, H01L29/739, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-188381 A (Denso Corp.), 04 July 2003 (04.07.2003), paragraphs [0005] to [0006], [0013] to [0020]; fig. 1, 7 (Family: none)	1-7 8-10
Y A	JP 2001-111034 A (Fuji Electric Co., Ltd.), 20 April 2001 (20.04.2001), paragraphs [0037] to [0045]; fig. 4 (Family: none)	1-7 8-10
Y A	JP 2011-077202 A (Fuji Electric Holdings Co., Ltd.), 14 April 2011 (14.04.2011), paragraphs [0026] to [0044]; fig. 1 & US 2011/0073903 A1 & DE 102010046770 A & CN 102034856 A	2,5 8-10

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17 December, 2012 (17.12.12)	25 December, 2012 (25.12.12)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2012/080624

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2008-187125 A (Toshiba Corp.), 14 August 2008 (14.08.2008), paragraphs [0032] to [0034]; fig. 3, 4 & US 2008/0179671 A1	4 8-10
Y A	JP 2011-040773 A (Mitsubishi Electric Corp.), 24 February 2011 (24.02.2011), paragraphs [0012] to [0049]; fig. 6 (Family: none)	6 1-10
A	JP 2007-123570 A (Toyota Industries Corp.), 17 May 2007 (17.05.2007), entire text; all drawings (Family: none)	1-10

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１２／０８０６２４

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/06(2006.01)i, H01L21/336(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/06, H01L21/336, H01L29/739, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１２年
日本国実用新案登録公報	１９９６－２０１２年
日本国登録実用新案公報	１９９４－２０１２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2003-188381 A（株式会社デンソー）2003.07.04, 【０００５】－【０００６】、【００１３】－【００２０】及び第１，７図（ファミリーなし）	1-7
A		8-10
Y	JP 2001-111034 A（富士電機株式会社）2001.04.20, 【００３７】－【００４５】及び第４図（ファミリーなし）	1-7
A		8-10
Y	JP 2011-077202 A（富士電機ホールディングス株式会社）2011.04.14, 【００２６】－【００４４】及び第１図 & US 2011/0073903 A1 & DE 102010046770 A & CN 102034856 A	2,5
A		8-10

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 １７．１２．２０１２	国際調査報告の発送日 ２５．１２．２０１２
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｏ　３６５４ 境　周一 電話番号　０３－３５８１－１１０１　内線　３５５９

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 2008-187125 A (株式会社東芝) 2008.08.14, 【００３２】－【００３４】及び第３，４図 & US 2008/0179671 A1	4 8-10
Y A	JP 2011-040773 A (三菱電機株式会社) 2011.02.24, 【００１２】－【００４９】及び第６図（ファミリーなし）	6 1-10
A	JP 2007-123570 A (株式会社豊田自動織機) 2007.05.17, 全文及び全図面（ファミリーなし）	1-10