

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(10) 국제공개번호

(43) 국제공개일
2018년 11월 1일 (01.11.2018) **WIPO | PCT**

WO 2018/199427 A1

(51) 국제특허분류:

H01L 25/16 (2006.01) **H01L 23/367** (2006.01)
H01L 23/00 (2006.01) **H01L 23/08** (2006.01)
H01L 23/473 (2006.01)

(21) 국제출원번호: PCT/KR2018/000316

(22) 국제출원일: 2018년 1월 8일 (08.01.2018)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2017-0054211 2017년 4월 27일 (27.04.2017) KR

(71) 출원인: 엘에스산전 주식회사 (**LSIS CO., LTD.**) [KR/KR]; 14119 경기도 안양시 동안구 엘에스로 127, Gyeonggi-do (KR).

(72) 발명자: 정택선 (**JUNG, Teag Sun**); 14118 경기도 안양시 동안구 엘에스로116번길 40, Gyeonggi-do (KR). 송웅협 (**SONG, Woong Hyeob**); 14118 경기도 안양시 동안구 엘에스로116번길 40, Gyeonggi-do (KR).

(74) 대리인: 허용록 (**HAW, Yong Noke**); 06252 서울시 강남구 역삼로 114 현죽빌딩 6층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT,

AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

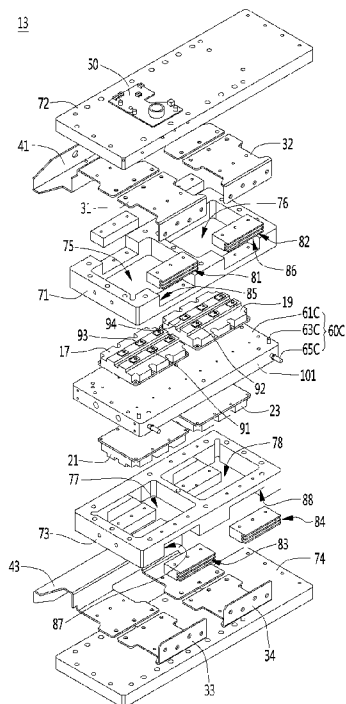
— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: POWER SEMICONDUCTOR MODULE

(54) 발명의 명칭: 파워반도체모듈

(57) Abstract: A power semiconductor module comprises: a central plate; first and second plate parts arranged above and below the central plates; and one or more power semiconductor elements arranged above and below the central plate, and arranged in one or more cell spaces formed in the first and second plate parts.

(57) 요약서: 파워반도체모듈은 중앙 플레이트와, 중앙 플레이트의 상하에 배치되는 제1 및 제2 플레이트부와, 중앙 플레이트의 상하에 배치되며 제1 및 제2 플레이트부에 형성된 적어도 하나 이상의 셀 공간에 배치되는 적어도 하나 이상의 파워반도체소자를 포함한다.



WO 2018/199427 A1

명세서

발명의 명칭: 파워반도체모듈

기술분야

- [1] 본 발명은 파워반도체모듈에 관한 것이다.

배경기술

- [2] 에너지 분배 분야, 예를 들어 고압 직류 송전(HVDC: High Voltage Direct Current) 또는 유연 송전 시스템(FACTS: Flexible AC Transmission System) 분야에서는 높은 교류 전압을 직류 전압으로 변환하거나 이와 반대로 변환하는 것이 일반적이다. 이를 위해, 대개는 다수의 파워반도체모듈들이 직렬로 접속된다.
- [3] 파워반도체모듈에는 파워반도체소자가 구비된다. 이와 같이 직렬로 접속된 파워반도체모듈에는 고전압이 걸리게 되는데, 이러한 고전압의 제어에 에러가 발생하는 경우 파워반도체모듈에 구비된 파워반도체소자가 폭발하게 된다. 이에 따라, 해당 파워반도체모듈의 파워반도체소자의 폭발로 인해 다른 파워반도체모듈이 파손되는 문제가 있다.

발명의 상세한 설명

기술적 과제

- [4] 본 발명은 전술한 문제 및 다른 문제를 해결하는 것을 목적으로 한다.
- [5] 본 발명의 다른 목적은 주변의 다른 파워반도체모듈의 손상을 방지하기 위해 방폭 성능을 획기적으로 강화한 파워반도체모듈을 제공한다.

과제 해결 수단

- [6] 상술한 과제를 해결하기 위하여, 본 발명의 파워반도체모듈은, 중앙 플레이트; 상기 중앙 플레이트의 제1 면 상에 배치되며 적어도 하나 이상의 제1 셀 공간을 포함하는 제1 플레이트부; 상기 중앙 플레이트의 상기 제1 면 상에서 상기 제1 플레이트부의 상기 적어도 하나 이상의 제1 셀 공간에 위치되는 적어도 하나 이상의 제1 파워반도체소자; 상기 중앙 플레이트의 상기 제1 면의 반대인 제2 면 상에 배치되며 적어도 하나 이상의 제2 셀 공간을 포함하는 제2 플레이트부; 및 상기 중앙 플레이트의 상기 제2 면 상에서 상기 제2 플레이트부의 상기 적어도 하나 이상의 제2 셀 공간에 위치되는 적어도 하나 이상의 제2 파워반도체소자를 포함한다.

발명의 효과

- [7] 본 발명에 따른 파워반도체모듈의 효과에 대해 설명하면 다음과 같다.
- [8] 본 발명의 실시 예들 중 적어도 하나에 의하면, 하나 이상의 파워반도체소자를 둘러싸여 밀폐된 방폭 구조를 갖고 에폭시 글라스 재질로 이루어지는 플레이트부가 구비됨으로써, 파워반도체소자가 폭발하더라도 그 밀폐된 방폭 구조로 인해 파편이나 폭발로부터 발생된 압력이 다른 파워반도체모듈로

전달되지 않게 되어, 다른 파워반도체모듈의 손상을 방지할 수 있다는 장점이 있다.

- [9] 본 발명의 실시 예들 중 적어도 하나에 의하면, 플레이트부가 에폭시 글라스 재질로 이루어지므로, 파워반도체소자로부터 발생한 전자기장이 플레이트부에 의해 차폐되므로 다른 파워반도체모듈에 전자기장이 영향을 미치지 않게 된다는 장점이 있다.
- [10] 본 발명의 실시 예들 중 적어도 하나에 의하면, 파워반도체모듈을 감싸기 위한 별도의 하우징이 필요하지 않기 때문에, 생산 단가가 절감되며, 파워반도체모듈의 구조가 보다 더 단순해지므로 파워반도체모듈의 사이즈가 콤팩트(compact)해질 수 있다는 장점이 있다.
- [11] 본 발명의 적용 가능성의 추가적인 범위는 이하의 상세한 설명으로부터 명백해질 것이다. 그러나 본 발명의 사상 및 범위 내에서 다양한 변경 및 수정은 당업자에게 명확하게 이해될 수 있으므로, 상세한 설명 및 본 발명의 바람직한 실시 예와 같은 특정 실시 예는 단지 예시로 주어진 것으로 이해되어야 한다.

도면의 간단한 설명

- [12] 도 1은 본 발명의 일 실시예에 따른 파워반도체모듈의 분해사시도이다.
- [13] 도 2은 본 발명의 일 실시예에 따른 파워반도체모듈의 사시도이다.
- [14] 도 3은 도 2의 일 실시예에 따른 파워반도체모듈을 A-A'으로 자른 단면을 도시한다.
- [15] 도 4는 도 2의 일 실시예에 따른 파워반도체모듈을 B-B'으로 자른 단면을 도시한다.

발명의 실시를 위한 형태

- [16] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시 예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시 예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시 예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시 예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [17] 도 1은 본 발명의 일 실시예에 따른 파워반도체모듈의 분해사시도이고, 도 2은 본 발명의 일 실시예에 따른 파워반도체모듈의 사시도이고, 도 3은 도 2의 일 실시예에 따른 파워반도체모듈을 A-A'으로 자른 단면을 도시하며, 도 4는 도 2의

일 실시예에 따른 파워반도체모듈을 B-B'으로 자른 단면을 도시한다.

- [18] 도 1 내지 도 4를 참조하면, 본 발명의 일 실시예의 파워반도체모듈(13)은 중앙 플레이트(60C), 상기 중앙 플레이트(60C)의 적어도 일 면에 배치되는 적어도 하나 이상의 파워반도체소자(17, 19, 21, 23) 및 상기 중앙 플레이트(60C)의 적어도 일 면에 배치되는 적어도 하나 이상의 제1 및 제2 플레이트부(71 내지 74)를 포함할 수 있다.
- [19] 아울러, 본 발명의 일 실시예의 파워반도체모듈(13)은 상기 적어도 하나 이상의 파워반도체소자(17, 19, 21, 23)의 일측에 접속되어 고전압을 입력받는 입력전극(31 내지 34) 및 상기 적어도 하나 이상의 파워반도체소자(17, 19, 21, 23)의 일측에 접속되어 고전압을 출력하는 출력전극(41, 43)을 더 포함할 수 있다. 이와 달리, 입력전극(31 내지 34)이 출력전극으로 명명되고, 출력전극(41, 43)이 입력전극으로 명명될 수도 있다. 즉, 고전압이 입력되는 전극이면 입력전극이 되고, 고전압이 출력되는 전극이면 출력전극이 될 수 있다.
- [20] 본 발명의 일 실시예에 따르면, 상기 파워반도체소자(17, 19, 21, 23)는 중앙 플레이트(60C) 및 제1 및 제2 플레이트부(71 내지 74)에 의해 둘러싸여 밀폐된 방폭 구조를 가질 수 있다. 따라서, 파워반도체소자(17, 19, 21, 23)가 제어 오류에 의한 오작동에 의해 폭발하더라도, 그 밀폐된 방폭 구조로 인해 파편이나 폭발로부터 발생된 압력이 다른 파워반도체모듈로 전달되지 않게 되어, 다른 파워반도체모듈의 손상이 방지될 수 있다.
- [21] 중앙 플레이트(60C)는 열 방출 성능이 우수한 스테인레스 스틸(stainless steel)재질로 이루어질 수 있지만, 그 외 다른 재질로 가능하다. 중앙 플레이트(60C)는 냉각판으로 형성될 수 있다. 냉각판은 그 내부에 냉각수가 흐를 수 있는 통로가 배치될 수 있다. 통로는 중앙 플레이트(60C)의 전체 영역에 예컨대, 지그재그 형태로 배치될 수 있지만, 이에 대해서는 한정하지 않는다.
- [22] 적어도 하나 이상의 파워반도체소자(17, 19, 21, 23)로부터 발생하는 열이 중앙 플레이트(60C)의 통로에 흐르는 냉각수에 의해 외부로 용이하게 방출될 수 있다.
- [23] 중앙 플레이트(60C)의 상면 및/또는 하면은 평평한 면을 가질 수 있다. 중앙 플레이트(60C)의 상면 및/또는 하면 각각에는 나사와 체결될 수 있는 다수의 나사산 홈이 형성될 수 있다.
- [24] 적어도 하나 이상의 파워반도체소자(17, 19, 21, 23)는 중앙 플레이트(60C)의 상면 및/또는 하면 중 적어도 하나의 면 상에 배치될 수 있다.
- [25] 예컨대, 중앙 플레이트(60C)의 상면에 제1 및 제2 파워반도체소자(17, 19)가 배치될 수 있다. 제1 및 제2 파워반도체소자(17, 19)는 다수의 나사산 홈을 가질 수 있다. 다수의 나사가 제1 및 제2 파워반도체소자(17, 19)의 다수의 나사산 홈을 관통하여 중앙 플레이트(60C)의 상면에 체결될 수 있다. 제1 및 제2 파워반도체소자(17, 19)는 중앙 플레이트(60C)의 상면에 면 접촉되어 체결될 수 있다. 제1 및 제2 파워반도체소자(17, 19)와 중앙 플레이트(60C)가 면 접촉되므로, 제1 및 제2 파워반도체소자(17, 19)로부터 발생된 열이 중앙

- 플레이트(60C)를 통해 외부로 용이하게 방출될 수 있다.
- [26] 예컨대, 중앙 플레이트(60C)의 하면에 제3 및 제4 파워반도체소자(21, 23)가 배치될 수 있다. 제3 및 제4 파워반도체소자(21, 23)는 다수의 나사를 이용하여 중앙 플레이트(60C)의 하면에 체결될 수 있다. 제3 및 제4 파워반도체소자(21, 23)는 중앙 플레이트(60C)의 하면에 면 접촉되어 체결될 수 있다. 제3 및 제4 파워반도체소자(21, 23)와 중앙 플레이트(60C)가 면 접촉되므로, 제3 및 제4 파워반도체소자(21, 23)에서 발생된 열이 중앙 플레이트(60C)를 통해 외부로 용이하게 방출될 수 있다.
- [27] 제1 내지 제4 파워반도체소자(17, 19, 21, 23)는 풀브릿지(full bridge)접속 구조를 가질 수 있다. 이러한 풀브릿지접속구조에서는 예컨대 제1 및 제4 파워반도체소자(17, 23)가 턴온되어 정극성(+)의 고전압이 출력되고, 제2 및 제3 파워반도체소자(19, 21)가 턴온되어 부극성(-)의 고전압이 출력될 수 있다. 풀브릿지 접속 구조에서의 스위칭동작은 널리 공지된 바 있으므로 더 이상의 설명은 생략한다.
- [28] 제1 및 제2 파워반도체소자(17, 19) 상에는 입력단자(91, 92)와 출력단자(93, 94)가 배치될 수 있다. 도면에는 제3 및 제4반도체소자(21, 23) 상에 입력단자 및 출력단자가 도시되지 않고 있지만, 제3 및 제4 반도체소자(21, 23) 또한 입력단자 및 출력단자가 배치될 수 있다.
- [29]
- [30] 제1 입력전극(31)이 제1 파워반도체소자(17)의 제1 입력단자(91)에 접속되고, 제2 입력전극(32)이 제2 파워반도체소자(19)의 제2 입력단자(92)에 접속될 수 있다. 또한 제1 출력전극(41)이 제1 파워반도체소자(17)의 제1 출력단자(93) 및 제2 파워반도체소자(19)의 제2 출력단자(94)에 공통 접속될 수 있다.
- [31] 마찬가지로, 제3 입력전극(33), 제4 입력전극(34) 및 제2 출력전극(43)이 제3 및 제4 파워반도체소자(21, 23)에 접속될 수 있다.
- [32] 제1 및 제3 입력전극(31, 33)은 공통 접속되어 동일한 극성의 고전압이 제1 및 제3 파워반도체소자(17, 21)로 공급될 수 있다. 제2 및 제4 입력전극(32, 34)은 공통 접속되어 동일한 극성의 고전압이 제2 및 제4 파워반도체소자(19, 23)로 공급될 수 있다. 예컨대, 정극성(+)의 고전압이 제1 및 제3 입력전극(31, 33)을 통해 제1 및 제3 파워반도체소자(17, 21)로 공급되고, 부극성(-)의 고전압이 제2 및 제4 입력전극(32, 34)을 통해 제2 및 제4 파워반도체소자(19, 23)로 공급될 수 있다.
- [33] 제1 내지 제4 파워반도체소자(17, 19, 21, 23) 상에는 제어보드(50)와 접속되기 위한 제어단자(도 4의 96, 97)가 배치될 수 있다. 제어단자(96, 97)는 제1 내지 제4 파워반도체소자(17, 19, 21, 23) 각각의 게이트전극에 접속되므로, 게이트단자로 명명될 수도 있다.
- [34] 제1 플레이트부(71, 72)가 중앙 플레이트(60C)의 상면 상에 배치될 수 있다.
- [35] 제1 플레이트부는 제1 중간 플레이트(71) 및 제1 커버 플레이트(72)를 포함할 수

- 있다. 제1 중간 플레이트(71) 및 제1 커버 플레이트(72) 각각은 다수의 나사산 홀을 가질 수 있다. 이는 다수의 나사를 이용하여 제1 중간 플레이트(71) 및 제1 커버 플레이트(72)가 중앙 플레이트(60C)에 체결되도록 한다.
- [36] 제1 커버 플레이트(72)는 제1 및 제2 파워반도체소자(17, 19)를 덮는 역할을 한다. 제1 중간 플레이트(71)는 중앙 플레이트(60C)와 제1 커버 플레이트(72) 사이에 배치되고, 제1 및 제2 파워반도체소자(17, 19)가 내삽되기 위한 제1 및 제2 개구부(75, 76)를 가질 수 있다.
- [37] 제2 플레이트부는 제2 중간 플레이트(73) 및 제2 커버 플레이트(74)를 포함할 수 있다. 제2 중간 플레이트(73) 및 제2 커버 플레이트(74) 또한 제1 중간 플레이트(71) 및 제1 커버 플레이트(72)와 동일한 구조 및 형상을 가지며 동일한 기능을 가질 수 있다.
- [38] 제1 중간 플레이트(71)는 서로 이격된 제1 및 제2 개구부(75, 76)를 가질 수 있다. 제1 및 제2 개구부(75, 76) 각각은 제1 및 제2 파워반도체소자(17, 19) 각각의 사이즈보다 적어도 큰 사이즈를 가질 수 있다. 따라서, 제1 및 제2 파워반도체소자(17, 19)와 제1 중간 플레이트(71)가 중앙 플레이트(60C)에 체결되는 경우, 제1 및 제2 파워반도체소자(17, 19) 각각은 제1 중간 플레이트(71)의 제1 및 제2 개구부(75, 76)에 위치될 수 있다. 다시 말해, 제1 및 제2 파워반도체소자(17, 19) 각각은 제1 중간 플레이트(71)의 제1 및 제2 개구부(75, 76)에 내삽될 수 있다.
- [39] 제1 중간 플레이트(71)는 제1 및 제2 파워반도체소자(17, 19) 각각의 두께보다 적어도 큰 두께를 가질 수 있다. 따라서, 제1 커버 플레이트(72)가 제1 중간 플레이트(71)상에 배치되더라도, 제1 및 제2 파워반도체소자(17, 19)의 상면은 제1 커버 플레이트(72)의 하면과 접촉되지 않고 일정 거리 이격되므로, 제1 커버 플레이트(72)와의 접촉으로 인한 손상을 방지할 수 있다.
- [40] 제1 중간 플레이트(71)의 제1 및 제2 개구부(75, 76)는 위에서 볼 때 제1 및 제2 파워반도체소자(17, 19) 각각의 형상에 대응되는 형상을 가질 수 있지만, 이에 대해서는 한정하지 않는다.
- [41] 제1 중간 플레이트(71)는 적어도 하나 이상의 리세스영역(85, 86)을 가질 수 있다. 적어도 하나 이상의 리세스영역(85, 86) 각각은 제1 및 제2 개구부(75, 76)와 연통되며 제1 중간 플레이트(71)로부터 하부 방향으로 들어간 홈 형상을 가질 수 있다.
- [42] 적어도 하나 이상의 리세스영역(85, 86)에 입력전극(31, 32), 출력전극(41) 및 가이드부(81, 82)가 배치될 수 있다.
- [43] 가이드부(81, 82)는 제어보드(50)와 제1 및 제2 파워반도체소자(17, 19)의 제어단자(도 4의 96, 97)를 접속시키기 위한 케이블(미도시)을 가이드하는 역할을 한다.
- [44] 예컨대, 제어보드(50)에 접속된 제1 케이블은 제1 가이드부(81)에 형성된 가이드홀(미도시)을 통해 외부에서 제1 중간 플레이트(71)의 제1 개구부(75)로

- 진입된 후, 제1 파워반도체소자(17)의 제1 제어단자(96)에 접속될 수 있다. 예컨대, 제어보드(50)에 접속된 제2 케이블은 제2 가이드부(82)에 형성된 가이드홀(미도시)를 통해 외부에서 제1 중간 플레이트(71)의 제2 개구부(76)로 진입된 후, 제2 파워반도체소자(19)의 제2 제어단자(97)에 접속될 수 있다.
- [45] 제1 리세스영역(85)은 제1 입력전극(31)의 두께와 제1 가이드부(81)의 두께의 합과 동일하거나 큰 깊이를 가질 수 있다. 또한 제2 리세스영역(86)은 제2 입력전극(32)의 두께와 제2 가이드부(82)의 두께의 합과 동일하거나 큰 깊이를 가질 수 있다. 아울러, 출력단자(41)가 배치되는 또 다른 리세스영역은 출력단자(41)의 두께와 또 다른 가이드부의 두께의 합과 동일하거나 큰 깊이를 가질 수 있다.
- [46] 제1 입력전극(31) 및 제1 가이드부(81) 각각의 폭은 제1 리세스영역(85)의 폭과 동일하거나 작을 수 있다. 또한 제2 입력전극(32) 및 제2 가이드부(82) 각각의 폭은 제2 리세스영역(86)의 폭과 동일하거나 작을 수 있다. 따라서, 제1 및 제2 입력전극(31, 32) 및 제1 및 제2 가이드부(81, 82)가 제1 및 제2 리세스영역(85, 86) 각각에 용이하게 삽입될 수 있다.
- [47] 제1 및 제2 케이블은 제1 및 제2 가이드부(81, 82)없이 제1 및 제2 파워반도체소자(17, 19)의 제1 및 제2 제어보드(96, 97)에 접속될 수도 있다. 이러한 경우, 제1 및 제2 가이드부(81, 82)가 생략될 수 있으며, 제1 및 제2 가이드부의 사이즈만큼 제1 및 제2 리세스영역(85, 86)이 사이즈가 변경될 수 있다. 이러한 경우, 제1 리세스영역(85)은 제1 입력전극(31)의 두께와 동일하거나 큰 깊이를 가질 수 있다.
- [48] 출력단자(41) 근처에 배치되는 가이드부는 케이블의 가이드 역할을 수행하지 않는 경우 생략될 수 있으며, 이러한 경우 출력단자(41)가 배치되는 리세스영역의 사이즈 또한 변경될 수 있다.
- [49] 제1 중간 플레이트(71) 상에 제1 커버 플레이트(72)가 배치될 수 있다. 제1 커버 플레이트(72)는 제1 및 제2 파워반도체소자(17, 19)를 덮어주는 역할을 할 수 있다. 따라서, 제1 중간 플레이트(71) 및 제1 커버 플레이트(72)에 의해 둘러싸여 제1 및 제2 파워반도체소자(17, 19)가 외부에 밀폐되는 방폭 구조가 완성될 수 있다.
- [50] 제1 커버 플레이트(72)가 제1 중간 플레이트(71) 상에 배치되는 경우, 제1 중간 플레이트(71)의 제1 및 제2 개구부(75, 76) 각각은 중앙 플레이트(60C)와 제1 커버 플레이트(72)에 의해 형성되는 제1 및 제2 셀 공간(111, 112)이 될 수 있다. 제1 및 제2 셀 공간(111, 112)에 제1 및 제2 파워반도체소자(17, 19)가 위치되고, 제1 및 제2 파워반도체소자(17, 19)의 상면과 제1 커버 플레이트(72)의 하면 사이가 이격된 공간이 형성될 수 있다. 이러한 이격된 공간으로 제1 파워반도체소자(17, 19)로부터 발생되는 열이 대류하게 되고, 이와 같이 대류되는 열이 중앙 플레이트(60C)를 통해서도 방출될 뿐만 아니라 제1 중간 플레이트(71) 및 제1 커버 플레이트(72)를 통해서도 용이하게 방출될 수 있다.

- [51] 제1 커버 플레이트(72)의 상면 및 하면은 평평한 면을 가질 수 있지만, 이에 대해서는 한정하지 않는다. 제1 커버 플레이트(72)는 하우징 또는 케이스로 명명될 수도 있다. 마찬가지로, 제2 커버 플레이트(74) 또한 하우징 또는 케이스로 명명될 수 있다.
- [52] 제1 커버 플레이트(72)는 다수의 나사산 홀을 가질 수 있다. 따라서, 다수의 나사가 제1 커버 플레이트(72)의 다수의 나사산 홀과 제1 중간 플레이트(71)의 다수의 나사산 홀을 관통한 후 중앙 플레이트(60C)의 다수의 나사산 홈에 체결될 수 있다.
- [53] 제1 중간 플레이트(71)은 중앙 플레이트(60C)에 면 접촉되어 체결되고, 제1 커버 플레이트(72)는 제1 중간 플레이트(71)에 면 접촉되어 체결될 수 있다. 제1 중간 플레이트(71)와 중앙 플레이트(60C) 사이 그리고 제1 커버 플레이트(72)와 제1 중간 플레이트(71) 사이 각각이 면 접촉되므로, 보다 더 정밀하게 밀폐되어 밀폐 성능이 향상될 수 있다.
- [54] 제1 및 제2 플레이트부(71 내지 74)는 전기 절연 재질로 이루어질 수 있다.
- [55] 에컨대, 전기 절연 재질은 에폭시 글라스(epoxy glass)재질을 포함할 수 있지만, 이에 대해서는 한정하지 않는다.
- [56] 에폭시 글라스 재질은 유리 장섬유 직조 원단에 열 경화성 에폭시 수지로 프리프레그(prepreg)를 형성한 후, 핫 프레스(hot press)에서 가열과 가압하여 성형하여 제조될 수 있는 것으로서, 기계적 강도, 열적 성능 및 전기적 절연성이 우수하다.
- [57] 이와 같이, 제1 및 제2 플레이트부(71 내지 74)가 에폭시 글라스 재질로 이루어지므로, 제1 및 제2 플레이트부(71 내지 74)에 의해 형성되는 방폭 구조에서 제1 및 제2 파워반도체소자(17, 19)가 폭발하더라도 제1 및 제2 플레이트부(71 내지 74)가 파손되지 않게 되어, 제1 및 제2 파워반도체소자(17, 19)가 폭발된 파워반도체모듈(13)과 직렬로 접속된 다른 파워반도체모듈 또한 파손되지 않게 된다.
- [58] 제1 및 제2 플레이트부(71 내지 74)가 에폭시 글라스 재질로 이루어지므로, 제1 및 제2 파워반도체소자(17, 19)로부터 발생한 전자기장이 제1 및 제2 플레이트부(71 내지 74)에 의해 형성된 제1 및 제2 셀 공간(111, 112)에 차폐되므로 다른 파워반도체모듈에 전자기장이 영향을 미치지 않게 된다.
- [59] 아울러, 본 발명에 따르면, 파워반도체모듈을 감싸기 위한 별도의 하우징이 필요하지 않기 때문에, 생산 단가가 절감되며, 파워반도체모듈의 구조가 보다 더 단순해지므로 파워반도체모듈의 사이즈가 콤팩트(compact)해질 수 있다.
- [60] 제1 커버 플레이트(72)의 하면의 일부는 제1 중간 플레이트(71)의 제1 및 제2 개구부(75, 76)에 접한다.
- [61] 제1 커버 플레이트(72)의 상면의 일부 영역 상에 제어보드(50)가 배치될 수 있다. 제어보드(50)는 제1 내지 제4 파워반도체소자(17, 19, 21, 23)를 제어하기 위한 신호, 즉 게이트신호를 생성할 수 있다. 이러한 게이트신호에 응답하여 제1

내지 제4 파워반도체소자(17, 19, 21, 23)가 턴온/턴오프될 수 있다.

- [62] 중앙 플레이트(60C)의 하면에 제3 및 제4 파워반도체소자(21, 23)가 체결되고, 이어서 제2 중간 플레이트(73) 및 제2 커버 플레이트(74)가 중앙 플레이트(60C)에 순차적으로 체결될 수 있다.
- [63] 제3 및 제4 파워반도체소자(21, 23)의 형상이나 배치 구조 그리고 제2 중간 플레이트(73) 및 제2 커버 플레이트(74)의 형상이나 배치 구조는 앞서 설명한 제1 및 제2 파워반도체소자(17, 19), 제1 중간 플레이트(71) 및 제1 커버 플레이트(72)로부터 용이하게 이해될 수 있으므로, 더 이상의 설명은 생략한다.
- [64] 본 발명에 따르면, 제1 및 제2 파워반도체소자(17, 19), 제1 중간 플레이트(71) 및 제1 커버 플레이트(72) 그리고 제3 및 제4 파워반도체소자(21, 23), 제2 중간 플레이트(73) 및 제2 커버 플레이트(74)는 중앙 플레이트(60C)를 중심으로 서로 대칭적인 구조 및 배치를 가질 수 있지만, 이에 대해서는 한정하지 않는다.
- [65] 한편, 본 발명에 따르면, 상술한 대칭적인 구조 대신에 중앙 플레이트(60C)의 상면 상에 제1 내지 제4 파워반도체소자(17, 19, 21, 23)가 배치될 수 있다. 즉, 중앙 플레이트(60C)와 제1 내지 제4 파워반도체소자(17, 19, 21, 23)이 비대칭적인 구조로 배치될 수도 있다. 이러한 경우 제1 중간 플레이트(71)은 제1 내지 제4 파워반도체소자(17, 19, 21, 23) 각각이 위치될 수 있는 제1 내지 제4 개구부(75 내지 78)를 가질 수 있다. 제1 내지 제4 파워반도체소자(17, 19, 21, 23) 모두 중앙 플레이트(60C)의 상면 상에 배치되므로, 중앙 플레이트(60C)의 하면 상에 배치되었던 제2 중간 플레이트(73) 및 제2 커버 플레이트(74)는 생략될 수 있다.
- [66] 한편, 도 1 및 도 4에 도시한 바와 같이, 중앙 플레이트(60C), 구체적으로 바디(61C)의 일부 영역 상에 적어도 하나 이상의 제1 및 제2 필터(63C, 65C)가 배치될 수 있다.
- [67] 적어도 하나 이상의 제1 필터(63C)는 중앙 플레이트(60C)의 상면의 적어도 하나 이상의 영역 상에 설치되어 일 방향, 예컨대 상부 방향으로 돌출 형성될 수 있다. 즉, 적어도 하나 이상의 제1 필터(63C)는 셀 공간(111 내지 114)마다 하나 이상 설치될 수 있다. 앞서 설명한 바와 같이, 셀 공간(111 내지 114)은 제1 내지 제4 파워반도체소자(17, 19, 21, 23)가 위치되는 공간으로서, 중앙 플레이트(60C)의 상면 상에 배치되는 제1 중간 플레이트(71)의 제1 및 제2 개구부(75, 76)와 제1 커버 플레이트(72) 및/또는 중앙 플레이트(60C)의 하면 상에 배치되는 제2 중간 플레이트(73)의 제3 및 제4 개구부(77, 78)와 제2 커버 플레이트(74)에 의해 형성될 수 있다.
- [68] 제1 필터(63C)는 중앙 플레이트(60C)의 모서리 영역에 설치될 수 있지만, 이에 대해서는 한정하지 않는다.
- [69] 본 발명에 따르면, 중앙 플레이트(60C)의 상면 상에 형성되는 제1 및 제2 셀 공간(111, 112)과 중앙 플레이트(60C)의 하면 상에 형성되는 제3 및 제4 셀 공간(113, 114)으로서 4개의 셀 공간이 구비될 수 있다. 이에 따라, 제1

필터(63C)는 제1 내지 제4 셀 공간(111 내지 114)에 하나 이상 설치될 수 있다.

제1 필터(63C)는 중앙 플레이트(60C)로부터 상부 방향 또는 하부 방향으로 돌출 형성될 수 있다. 제1 필터(63C)는 중앙 플레이트(60C)와 별개로서, 중앙 플레이트(60C)와 나사 체결될 수 있다. 중앙 플레이트(60C)에는 제1 필터(63C)가 체결되는 영역부터 중앙 플레이트(60C)의 일측면(101)의 일 영역까지 제1 필터(63C)와 연통되는 통로가 형성될 수 있다. 일측면(101)은 제1 내지 제4 입력전극(31 내지 34)가 외부로 노출되는 부분에 인접한 측면일 수 있다.

[70] 적어도 하나 이상의 제2 필터(65C)는 중앙 플레이트(60C)의 일측면(101)의 일 영역에 나사 체결될 수 있다.

[71] 제1 및 제2 필터(63C, 65C)는 다공성 구조를 갖는 금속산화물 재질로 이루어질 수 있다. 금속산화물에 포함되는 금속으로는 마그네슘(Mg), 세륨(Ce), 망간(Mn)이 사용될 수 있다.

[72] 다공성 구조를 갖는 금속산화물 재질은 많은 기공을 포함하는 재질일 수 있다. 예컨대, 제1 및 제2 필터(63C, 65C) 각각의 전체 체적의 30~95%가 기공으로 이루어질 수 있다. 이러한 다공성 구조를 갖는 금속산화물 재질로 이루어진 제1 및 제2 필터(63C, 65C)는 우수한 경량성과 높은 비강도, 표면적 증대에 의한 반응촉진, 에너지 흡수능에 의한 흡음성과 방진성, 내부 기공에 의한 단열성 및 관통기공에 의한 열전달이 우수한 특성을 가질 수 있다.

[73] 따라서, 중앙 플레이트(60C)에 다공성 구조를 갖는 금속산화물 재질로 이루어진 제1 및/또는 제2 필터(63C, 65C)에 의해 제1 내지 제4 파워반도체소자(17, 19, 21, 23)가 폭발하였을 때, 미세한 물질의 필터링이 가능하고 제1 내지 제4 파워반도체소자(17, 19, 21, 23)의 폭발에 의해 발생된 고압의 플라즈마 가스의 압력을 순간적으로 저하시켜 그 저하된 압력을 외부로 방출되도록 하여, 폭발음이 상당히 줄어들 수 있다. 아울러, 제1 필터(63C)와 중앙 플레이트(65C)의 통로를 통해 연통되는 제2 필터(65C)가 추가되는 경우, 미세 물질의 필터링 성능과 소음 저감 성능이 더욱 더 강화될 수 있다.

[74] 상기의 상세한 설명은 모든 면에서 제한적으로 해석되어서는 아니되고 예시적인 것으로 고려되어야 한다. 본 발명의 범위는 첨부된 청구항의 합리적 해석에 의해 결정되어야 하고, 본 발명의 등가적 범위 내에서의 모든 변경은 본 발명의 범위에 포함된다.

산업상 이용가능성

[75] 실시예에 따른 파워반도체모듈은 고압 직류 송전(HVDC) 또는 유연 송전 시스템(FACTS) 분야에 적용될 수 있다.

청구범위

- [청구항 1] 중앙 플레이트;
 상기 중앙 플레이트의 제1 면 상에 배치되며 적어도 하나 이상의 제1 셀 공간을 포함하는 제1 플레이트부;
 상기 중앙 플레이트의 상기 제1 면 상에서 상기 제1 플레이트부의 상기 적어도 하나 이상의 제1 셀 공간에 위치되는 적어도 하나 이상의 제1 파워반도체소자;
 상기 중앙 플레이트의 상기 제1 면의 반대인 제2 면 상에 배치되며 적어도 하나 이상의 제2 셀 공간을 포함하는 제2 플레이트부; 및
 상기 중앙 플레이트의 상기 제2 면 상에서 상기 제2 플레이트부의 상기 적어도 하나 이상의 제2 셀 공간에 위치되는 적어도 하나 이상의 제2 파워반도체소자를 포함하는 파워반도체모듈.
- [청구항 2] 제1항에 있어서,
 상기 중앙 플레이트는 냉각판으로 형성되는 파워반도체모듈.
- [청구항 3] 제2항에 있어서,
 상기 냉각판은 냉각수가 흐를 수 있는 통로를 갖는 파워반도체모듈.
- [청구항 4] 제1항에 있어서,
 상기 제1 플레이트부는,
 상기 중앙 플레이트의 상기 제1 면 상에 배치되며 상기 적어도 하나 이상의 제1 파워반도체소자가 위치되는 적어도 하나 이상의 제1 개구부를 포함하는 제1 중간 플레이트; 및
 상기 제1 중간 플레이트 상에 배치되며 상기 적어도 하나 이상의 제1 파워반도체소자를 덮는 제1 커버 플레이트를 포함하고,
 상기 적어도 하나 이상의 제1 셀 공간은 상기 제1 중간 플레이트의 상기 적어도 하나 이상의 제1 개구부가 상기 중앙 플레이트와 상기 제1 커버 플레이트에 의해 둘러싸여 형성되는 파워반도체모듈.
- [청구항 5] 제4항에 있어서,
 상기 적어도 하나 이상의 제1 파워반도체소자의 상면은 상기 제1 커버 플레이트의 하면과 이격되는 파워반도체모듈.
- [청구항 6] 제4항에 있어서,
 상기 제1 중간 플레이트는 상기 적어도 하나 이상의 제1 파워반도체소자의 두께보다 큰 두께를 갖는 파워반도체모듈.
- [청구항 7] 제4항에 있어서,
 상기 제1 중간 플레이트는 상기 제1 개구부와 연통되고 상기 제1 중간 플레이트의 상면으로부터 하부 방향으로 들어간 홈 형상을 갖는 적어도 하나 이상의 제1 리세스 홈을 갖는 파워반도체모듈.
- [청구항 8] 제7항에 있어서,

상기 적어도 하나 이상의 제1 리세스 홈을 통해 상기 적어도 하나 이상의 제1 파워반도체소자와 접촉되는 적어도 하나 이상의 제1 입력전극을 포함하고,

상기 제1 리세스 홈은 적어도 상기 제1 입력전극의 두께와 동일하거나 큰 깊이를 갖는 파워반도체모듈.

[청구항 9] 제4항에 있어서,
상기 제2 플레이트부는,
상기 중앙 플레이트의 상기 제2 면 상에 배치되며 상기 적어도 하나 이상의 제2 파워반도체소자가 위치되는 적어도 하나 이상의 제2 개구부를 포함하는 제2 중간 플레이트; 및
상기 제2 중간 플레이트 상에 배치되며 상기 적어도 하나 이상의 제2 파워반도체소자를 덮는 제2 커버 플레이트를 포함하고,
상기 적어도 하나 이상의 제2 셀 공간은 상기 제2 중간 플레이트의 상기 적어도 하나 이상의 제2 개구부가 상기 중앙 플레이트와 상기 제2 커버 플레이트에 의해 둘러싸여 형성되는 파워반도체모듈.

[청구항 10] 제9항에 있어서,
상기 적어도 하나 이상의 제2 파워반도체소자의 상면은 상기 제2 커버 플레이트의 하면과 이격되는 파워반도체모듈.

[청구항 11] 제9항에 있어서,
상기 제2 중간 플레이트는 상기 적어도 하나 이상의 제2 파워반도체소자의 두께보다 큰 두께를 갖는 파워반도체모듈.

[청구항 12] 제9항에 있어서,
상기 제2 중간 플레이트는 상기 제2 개구부와 연통되고 상기 제2 중간 플레이트의 상면으로부터 하부 방향으로 들어간 홈 형상을 갖는 적어도 하나 이상의 제2 리세스 홈을 갖는 파워반도체모듈.

[청구항 13] 제12항에 있어서,
상기 적어도 하나 이상의 제2 리세스 홈을 통해 상기 적어도 하나 이상의 제2 파워반도체소자와 접촉되는 적어도 하나 이상의 제2 입력전극을 포함하고,
상기 제2 리세스 홈은 적어도 상기 제2 입력전극의 두께와 동일하거나 큰 깊이를 갖는 파워반도체모듈.

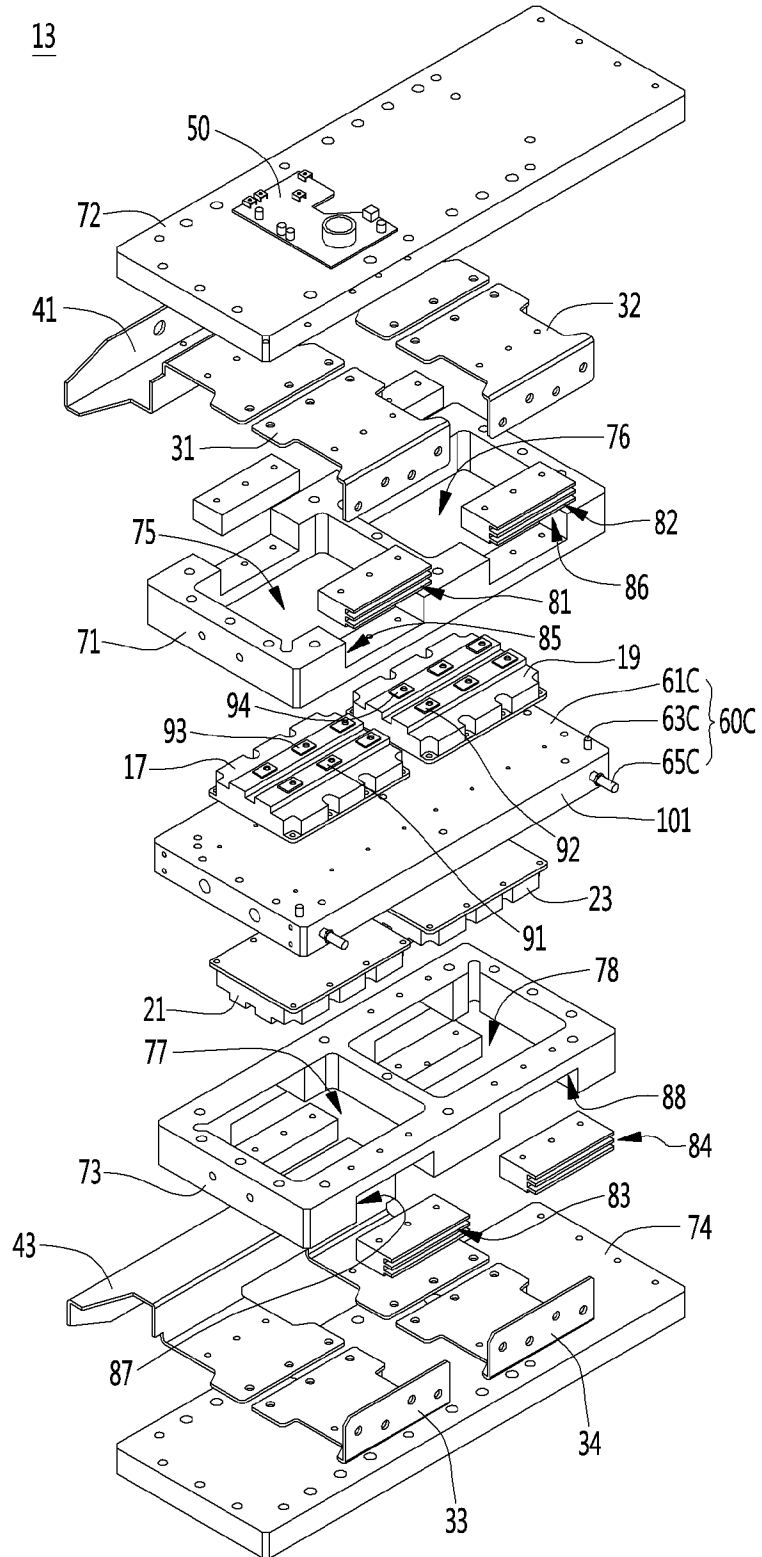
[청구항 14] 제1항에 있어서,
상기 제1 및 제2 플레이트부 중 어느 하나의 플레이트부 상에 배치되는 제어보드를 더 포함하는 파워반도체모듈.

[청구항 15] 제1항에 있어서,
상기 제1 및 제2 플레이트부는 전기 절연 재질로 이루어지는 파워반도체모듈.

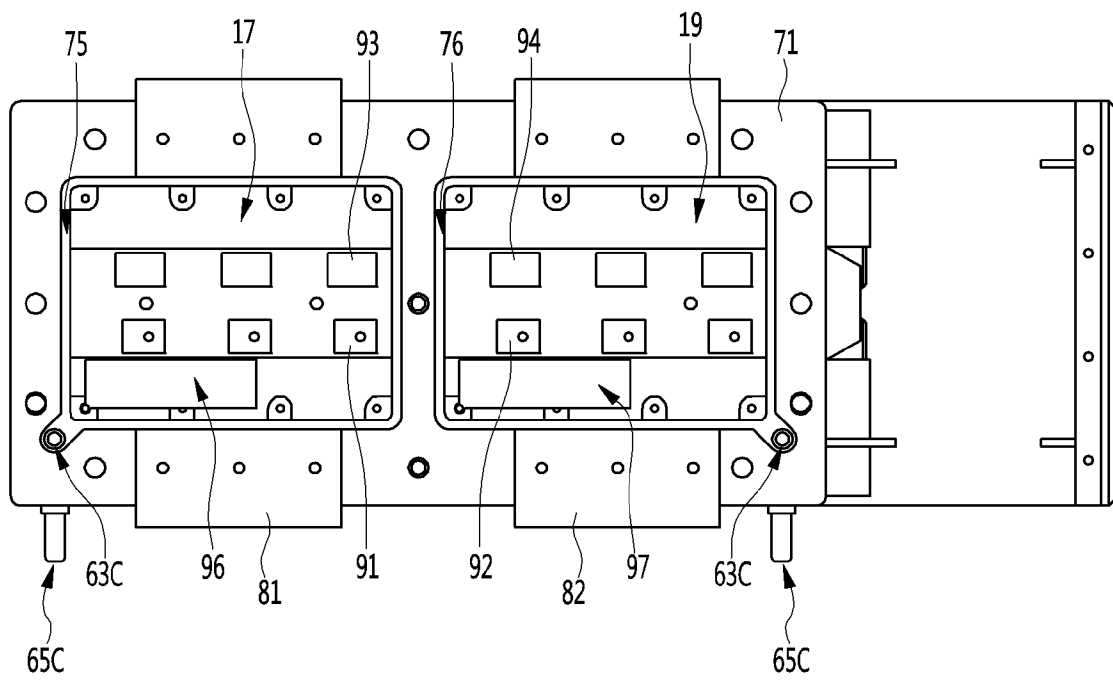
[청구항 16] 제15항에 있어서, 상기 전기 절연 재질은 에폭시 글라스 재질을 포함하는

- 파워반도체모듈.
- [청구항 17] 제1항에 있어서,
상기 적어도 하나 이상의 셀 공간에서 상기 중앙 플레이트의 상기 제1 및 제2 면 상에 설치되는 제1 필터를 더 포함하는 파워반도체모듈.
- [청구항 18] 제17항에 있어서,
상기 중앙 플레이트의 외측면 상에 배치되는 제2 필터를 더 포함하는 파워반도체모듈.
- [청구항 19] 제18항에 있어서,
상기 제1 및 제2 필터는 다공성 구조를 갖는 금속산화물 재질로 이루어지는 파워반도체모듈.

[도1]



[도4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/000316

A. CLASSIFICATION OF SUBJECT MATTER

H01L 25/16(2006.01)i, H01L 23/00(2006.01)i, H01L 23/473(2006.01)i, H01L 23/367(2006.01)i, H01L 23/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 25/16; H05K 7/14; H01L 23/10; H05K 7/20; H05K 9/00; B61C 17/00; H02M 7/48; H01L 25/07; H01L 25/18; H01L 23/00; H01L 23/473; H01L 23/367; H01L 23/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: power semiconductor, sealing, filter, both sides, explosion

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2011-0129890 A (SIEMENS AKTIENGESELLSCHAFT) 02 December 2011 See abstract, paragraphs [0006], [0020]-[0027] and figures 1, 2.	1-19
Y	KR 10-1674466 B1 (SUNWOO TECH CO., LTD.) 10 November 2016 See paragraph [0026] and figures 1-3.	1-19
Y	JP 09-237992A (HITACHI LTD.) 09 September 1997 See paragraphs [0020]-[0022] and figure 6.	5,10
Y	JP 2010-503979 A (SIEMENS AKTIENGESELLSCHAFT et al.) 04 February 2010 See paragraph [0023] and figure 4.	17-19
A	JP 2017-506819 A (ABB TECHNOLOGY AG.) 09 March 2017 See paragraph [0021].	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

11 MAY 2018 (11.05.2018)

Date of mailing of the international search report

11 MAY 2018 (11.05.2018)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Sconsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2018/000316

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2011-0129890 A	02/12/2011	BR P10924756 A2	26/01/2016
		CN 102349363 A	08/02/2012
		CN 102349363 B	22/10/2014
		DK 2407015 T3	11/02/2013
		EP 2407015 A1	18/01/2012
		EP 2407015 B1	26/12/2012
		EP 2407015 B8	13/02/2013
		ES 2398698 T3	21/03/2013
		RU 2011141435 A	20/04/2013
		RU 2492548 C2	10/09/2013
		US 2012-0001317 A1	05/01/2012
		US 9210826 B2	08/12/2015
		WO 2010-102654 A1	16/09/2010
KR 10-1674466 B1	10/11/2016	NONE	
JP 09-237992A	09/09/1997	JP 2812323 B2	22/10/1998
JP 2010-503979 A	04/02/2010	CN 101512757 A	19/08/2009
		DE 112006004128 A5	10/09/2009
		EP 2062294 A1	27/05/2009
		JP 4901959 B2	21/03/2012
		US 2009-0250799 A1	08/10/2009
		US 8183674 B2	22/05/2012
		WO 2008-031372 A1	20/03/2008
JP 2017-506819 A	09/03/2017	CN 105934821 A	07/09/2016
		EP 3097585 A1	30/11/2016
		EP 3097585 B1	07/02/2018
		KR 10-1716101 B1	27/03/2017
		KR 10-2016-0098504 A	18/08/2016
		US 2016-0329286 A1	10/11/2016
		WO 2015-110235 A1	30/07/2015

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 25/16(2006.01)i, H01L 23/00(2006.01)i, H01L 23/473(2006.01)i, H01L 23/367(2006.01)i, H01L 23/08(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 25/16; H05K 7/14; H01L 23/10; H05K 7/20; H05K 9/00; B61C 17/00; H02M 7/48; H01L 25/07; H01L 25/18; H01L 23/00; H01L 23/473; H01L 23/367; H01L 23/08

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 파워반도체, 밀폐, 필터, 양쪽, 폭발

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2011-0129890 A (지멘스 악티엔게젤샤프트) 2011.12.02 요약, 단락 [0006], [0020]-[0027] 및 도면 1, 2 참조.	1-19
Y	KR 10-1674466 B1 (주식회사 선우테크) 2016.11.10 단락 [0026] 및 도면 1-3 참조.	1-19
Y	JP 09-237992A (HITACHI LTD.) 1997.09.09 단락 [0020]-[0022] 및 도면 6 참조.	5,10
Y	JP 2010-503979 A (SIEMENS AKTIENGESELLSCHAFT 등) 2010.02.04 단락 [0023] 및 도면 4 참조.	17-19
A	JP 2017-506819 A (ABB TECHNOLOGY AG) 2017.03.09 단락 [0021] 참조.	1-19

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2018년 05월 11일 (11.05.2018)

국제조사보고서 발송일

2018년 05월 11일 (11.05.2018)

ISA/KR의 명칭 및 우편주소



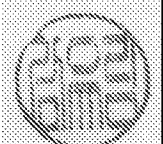
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

감유림

전화번호 +82-42-481-3516



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2011-0129890 A	2011/12/02	BR PI0924756 A2 CN 102349363 A CN 102349363 B DK 2407015 T3 EP 2407015 A1 EP 2407015 B1 EP 2407015 B8 ES 2398698 T3 RU 2011141435 A RU 2492548 C2 US 2012-0001317 A1 US 9210826 B2 WO 2010-102654 A1	2016/01/26 2012/02/08 2014/10/22 2013/02/11 2012/01/18 2012/12/26 2013/02/13 2013/03/21 2013/04/20 2013/09/10 2012/01/05 2015/12/08 2010/09/16
KR 10-1674466 B1	2016/11/10	없음	
JP 09-237992A	1997/09/09	JP 2812323 B2	1998/10/22
JP 2010-503979 A	2010/02/04	CN 101512757 A DE 112006004128 A5 EP 2062294 A1 JP 4901959 B2 US 2009-0250799 A1 US 8183674 B2 WO 2008-031372 A1	2009/08/19 2009/09/10 2009/05/27 2012/03/21 2009/10/08 2012/05/22 2008/03/20
JP 2017-506819 A	2017/03/09	CN 105934821 A EP 3097585 A1 EP 3097585 B1 KR 10-1716101 B1 KR 10-2016-0098504 A US 2016-0329286 A1 WO 2015-110235 A1	2016/09/07 2016/11/30 2018/02/07 2017/03/27 2016/08/18 2016/11/10 2015/07/30